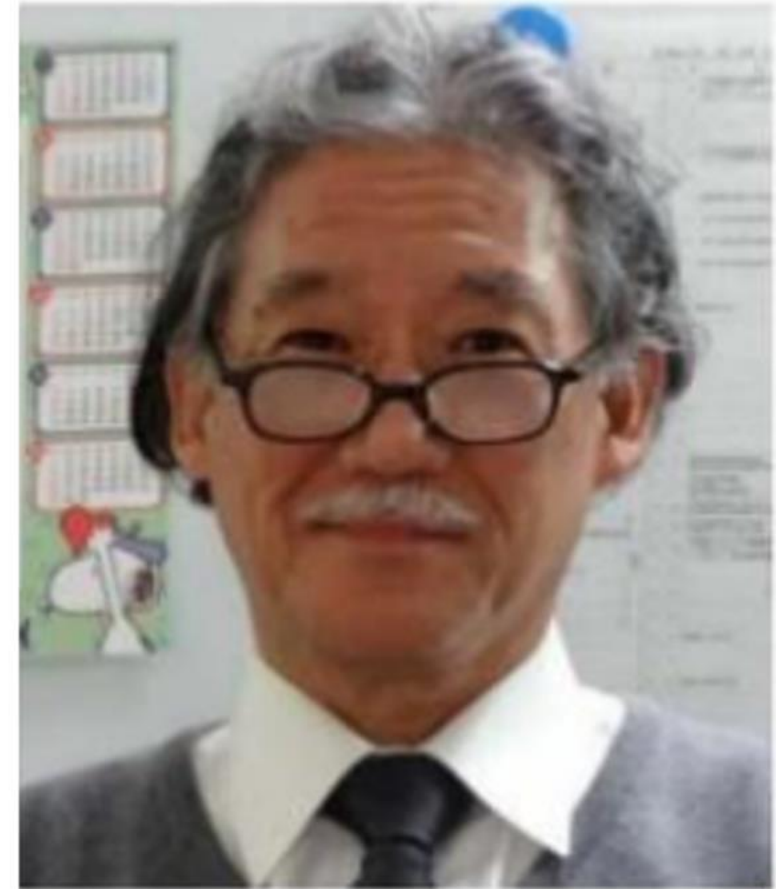


受光表面P+層と裏面のP+層の両面がピン留め接地された、P+PNPP+接合型新型太陽電池の提案

非常に複雑な半導体電子デバイスの物理動作とその構造の説明に挑戦する事になる。できるだけ直観に訴える方法で説明し、数式は極力さけて、基本原理動作を直観的なイメージで理解できる様に工夫をこらして文系の一般社会人の皆様にも親しみを感じる半導体の基礎知識の紹介となればと希望する。

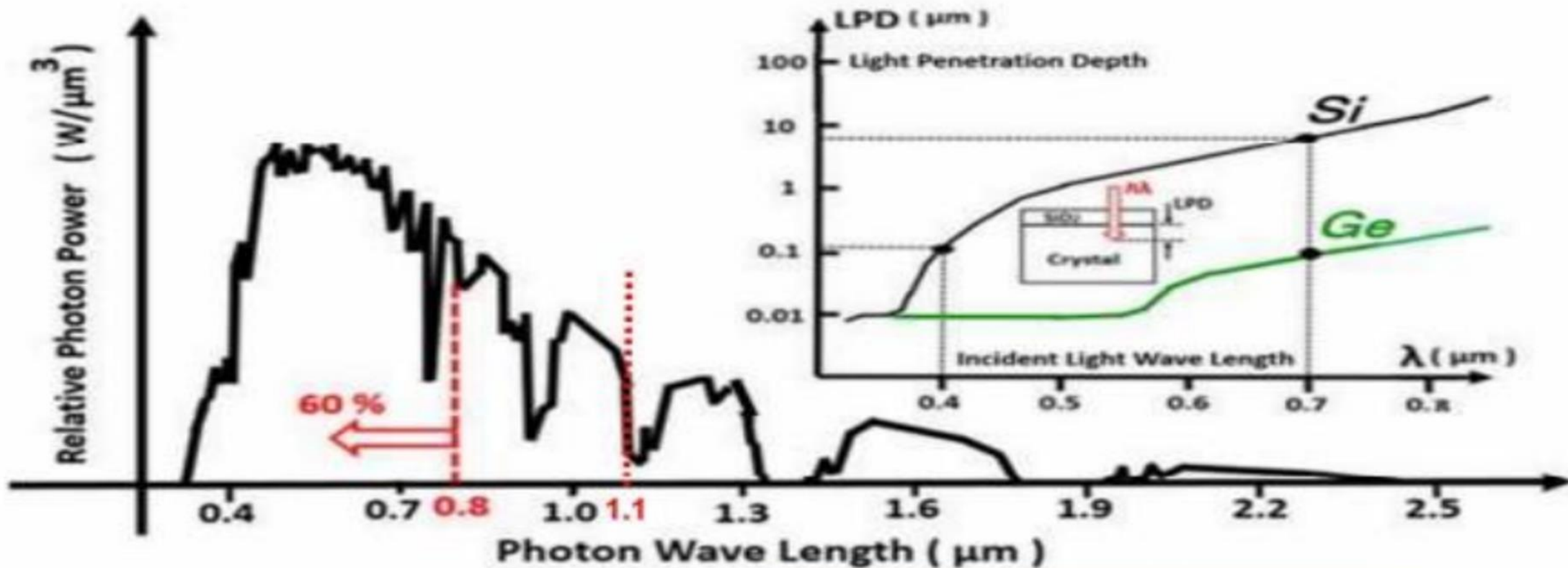
- (1) 金属と絶縁体の違い
- (2) 半導体の基本特性
- (3) single接合型のダイオードの整流特性
- (4) double 接合型バイポーラトランジスタの電流増幅特性
- (5) triple 接合型サイリスタ型の理想的な高速Switch動作特性
- (6) MOS型のトランジスタの電流増幅特性
- (7) CMOS型インバータ回路の省エネ特性
- (8) 超光感度のCMOS型イメージセンサーの特性
- (9) double接合型の新型太陽電池の構造とその動作原理

(0) _はじめに



崇城大学 理事長付き 特任教授
IEEE Life Fellow, Ph.D., 工学博士

太陽光の波長スペクトラム



$$E = \hbar \omega = h f = h c / \lambda$$
$$E \text{ (eV)} = 1.24 / \lambda \text{ (\mu m)}$$

For Silicon, $E_g = 1.10 \text{ eV}$ and $\lambda = 1.12 \mu m$

波長が $1.12 \mu m$ 以上の遠赤外線は原理的にシリコン結晶太陽電池では光電変換できない。

太陽電池の変換効率の限界

変換効率は、使用される半導体材料が吸収できる太陽光の波長領域と、PN接合の空乏層領域での吸収量で求められます。シリコン結晶では、波長が $0.29\mu\text{m}$ から $1.20\mu\text{m}$ までの太陽光を吸収できます。Single PN 接合型での変換効率の限界理論値は 28% です。実際には20%程度です。その理由は(1)受光面での反射や(2)受光表面再結合や(3)PN接合の空乏層内での結晶欠陥による再結合や(4)裏面再結合などが生じ、光電変換された光電子とホールが再結合し無駄になる為です。

Silicon のBand Gap は 1.1 eV

InP のBand Gap は 1.34 eV

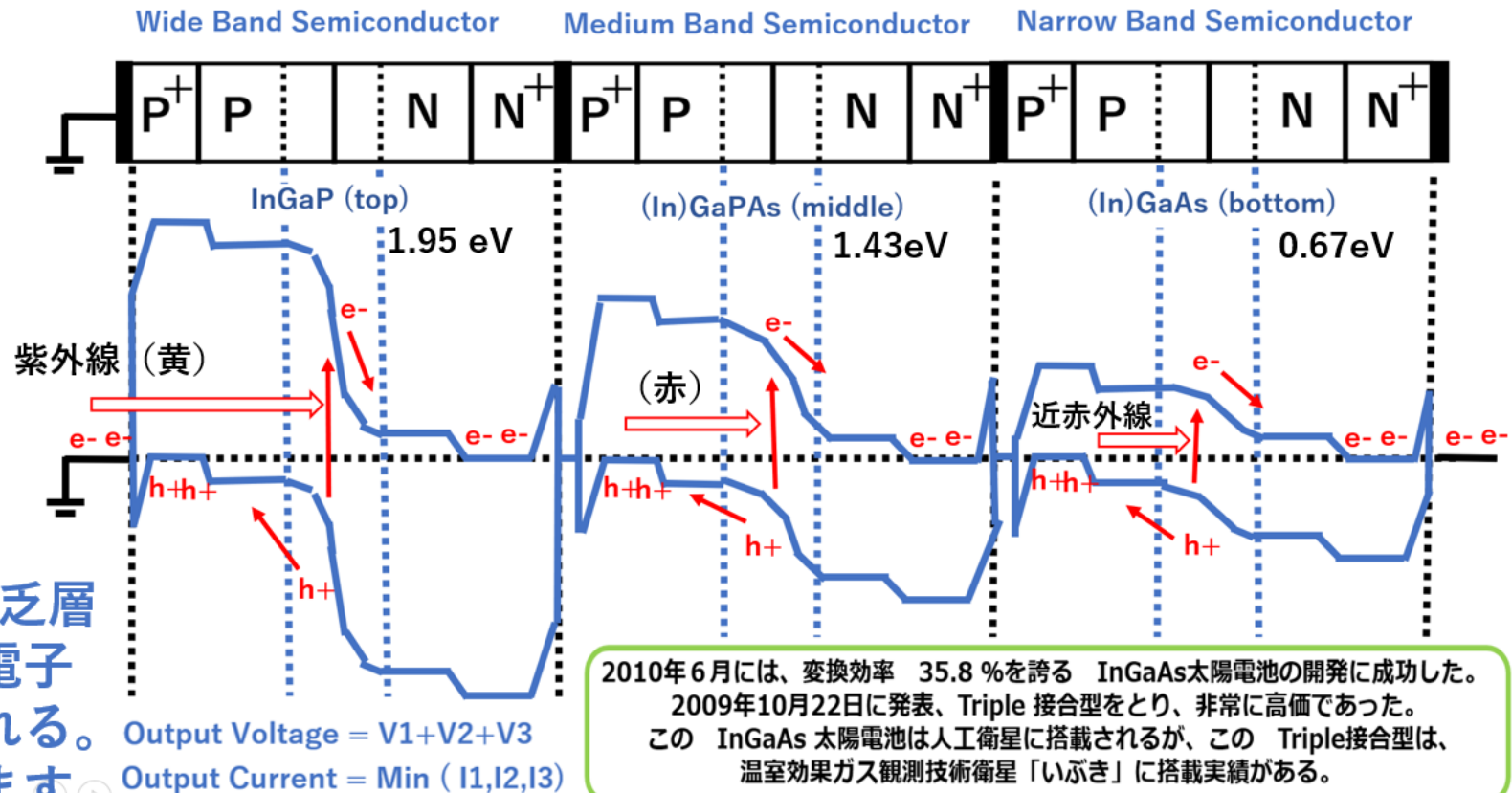
GaAs のBand Gap は 1.42 eV

CdTe のBand Gap は 1.48 eV

GaN のBand Gap は 3.4 eV

$\beta\text{-Ga}_2\text{O}_3$ のBand Gap は 4.5 eV

「バリア電界が存在するPN接合の空乏層領域内でのみ、光電変換による光電子とホールは効率良く分離される。と言う事が、今の常識となっています。

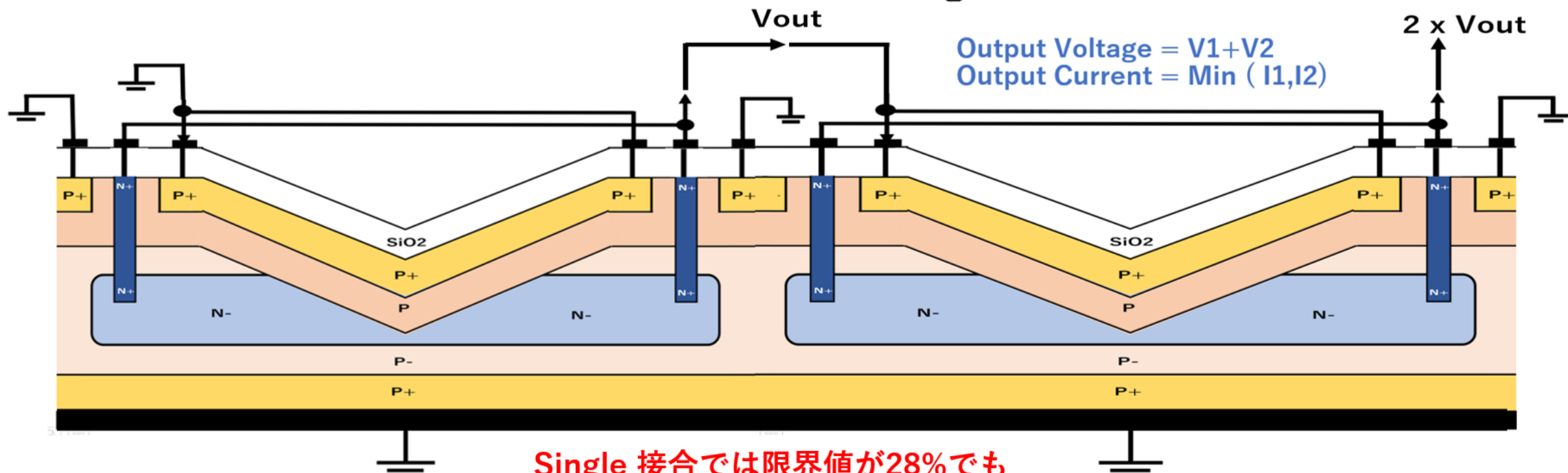
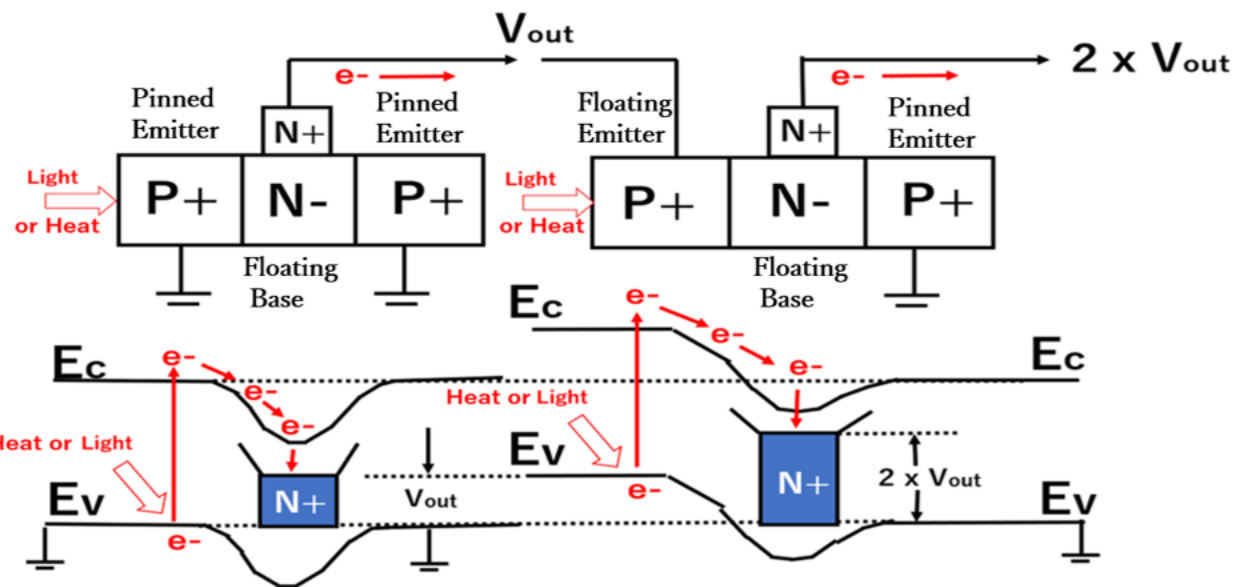


2010年6月には、変換効率 35.8%を誇る InGaAs太陽電池の開発に成功した。
2009年10月22日に発表、Triple 接合型をとり、非常に高価であった。
この InGaAs 太陽電池は人工衛星に搭載されるが、この Triple接合型は、
温室効果ガス観測技術衛星「いぶき」に搭載実績がある。

P+PN-PP+接合型太陽電池の提案

「バリア電界が存在するPN接合の空乏層領域内でのみ、光電変換による光電子とホールペアは効率良く分離される。」
 という事が、今の常識となっています。

しかし、受光面のP+P濃度勾配を利用し、表面のP+Pバリア電界もペア分離に寄与します。



Single 接合では限界値が28%でも
 Double接合では60%近くが期待できる。

受光表面P+層と裏面のP+層の両面がピン留め接地された、P+PNPP+接合型新型太陽電池の提案

脱炭素社会の実現と食料安定自給の実現のために科学者としてアイデアで人類に社会に貢献したい。科学技術で人類の平和で豊かな社会の実現を目指す。資源のない日本がまずは世界の見本となり、脱炭素社会の実現と食料安定自給のしくみを作りあげる事ができれば、他の国々にも勇気を与える。

貧困こそが戦争の大きな要因であり、教育こそが平和な豊かな世界実現の近道である。

政府は、優良企業に働きかけて、脱炭素社会の実現と食料安定自給の実現のために、利益の一部を未来を見つめて、未来に投資することを、R/D活動に投資することを義務付ける事を実行してほしい。

太陽電池の光電変換効率の向上努力とその生産コストの低減度は特に日本にとって重要な課題である。

- 太陽電池はコストが命である。7%でも安く作れば有用である。
- 一方、高価でも、光電変換効率が40%~60%、さらに80%となれば、受光面積が節約でき、太陽電池の小型化が加速し、人工衛星、宇宙ステーション、宇宙探索機、ロボットや電気自動車への応用が広がる。グリーン面積が節約できるメリットは特に大きい。
- Costが4倍でも、従来の20%の効率のものより、効率が80%まで向上できれば、受光面積が4分の1となり、用途は広がる。面積の小さい、小型化には、それなりの大きなメリットが生じる。

Triple 接合の狙いとは何か？

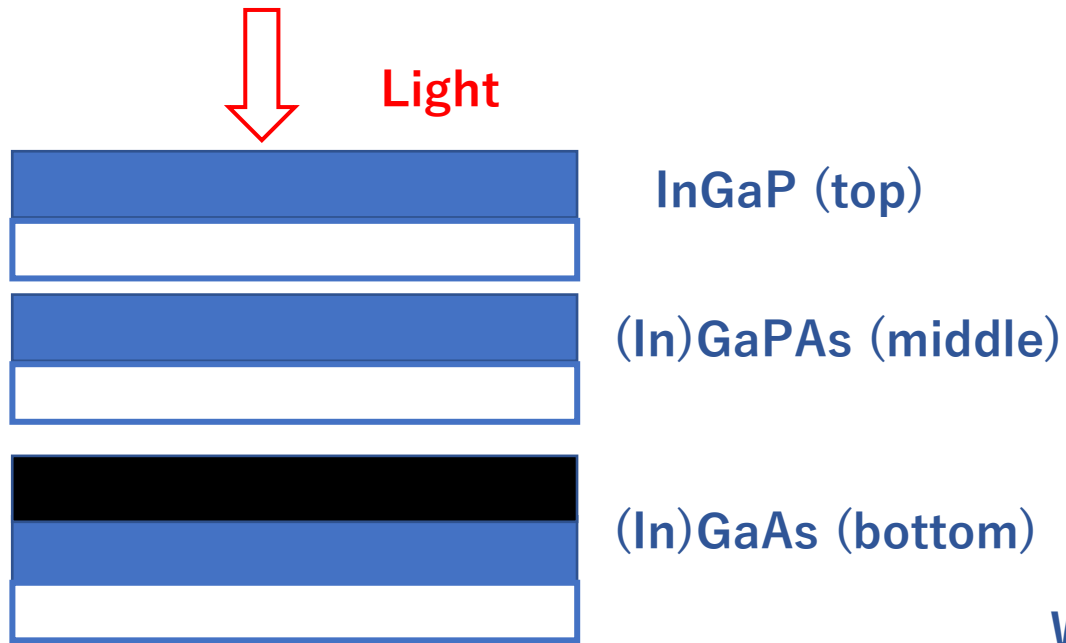
Diamond結晶の Energy Gap は 5 eV もある。一方の可視光線は $0.4 \mu\text{m} \sim 0.7 \mu\text{m}$ であり、 $E (\text{eV}) = 1.24 / \lambda (\mu\text{m})$ から、青色光は 3.1 eV 赤色光は 1.8 eV であるので、Diamond結晶原子の軌道電子を、原子の引力から脱出させることができない。可視光線では十分な脱出エネルギーを軌道電子に与えることができない。したがって、可視光線はDiamond結晶を透過してしまいます。

Diamond結晶は人間の目には透明である。

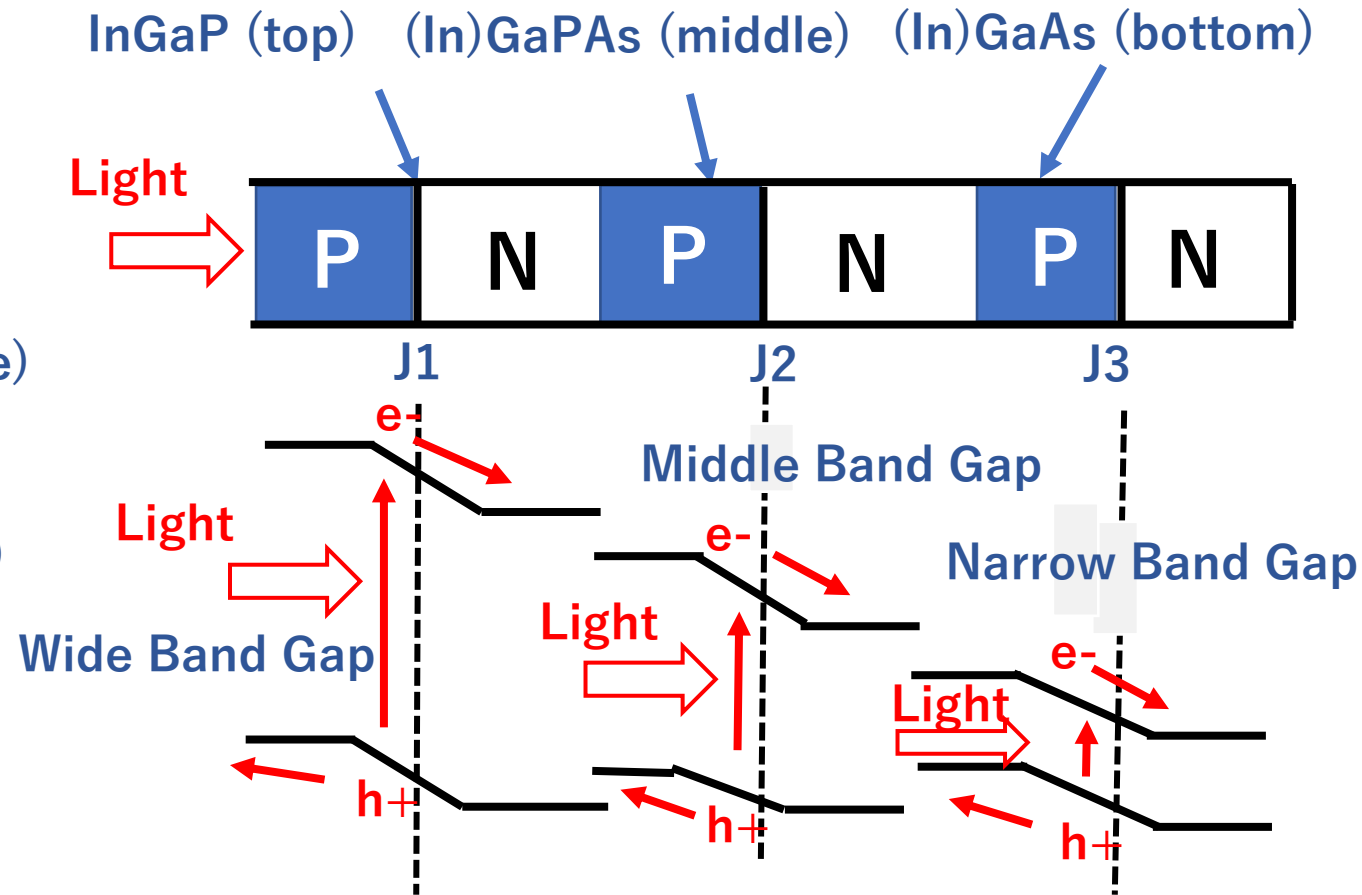
一方のシリコン結晶は、Energy Gap は 1.1 eV しかないので、可視光線は十分な脱出エネルギーをシリコンの軌道電子に与えることが可能である。したがって、人間に目にはシリコン結晶は黒く見える。

紫外線が豊富な太陽光エネルギーを効率良く電気エネルギーに変換するためにいろいろなヘテロ接合や Double, Triple 接合型の化合物半導体を使った、非常に高価な太陽電池が開発され、特殊用途に使われ実績を確実に積んできている。

受光表面P+層と裏面のP+層の両面がピン留め接地された、P+PNPP+接合型新型太陽電池の提案



変換効率(35.8%)を持つInGaAs太陽電池
by Sharp, Oct 22, 2009



2010年6月には、変換効率 35.8%を誇る InGaAs太陽電池の開発に成功した。
2009年10月22日に発表、Triple 接合型をとり、非常に高価であった。
この InGaAs 太陽電池は人工衛星に搭載されるが、この Triple接合型は、
温室効果ガス観測技術衛星「いぶき」に搭載実績がある。

受光表面P+層と裏面のP+層の両面がピン留め接地された、P+PNPP+接合型新型太陽電池の提案

その構造と動作原理を 2021年12月に開催のIEEE 主催の国際学会で、学会発表しました。

*Proc. of the International Conference on Electrical, Computer and Energy Technologies (ICECET)
9-10 December 2021, Cape Town-South Africa*

Pinned Buried PIN Photodiode Type Solar Cell

Yoshiaki Hagiwara

[ICECET2021_Paper61_html](#)

*Proc. of the International Conference on Electrical, Computer and Energy Technologies (ICECET)
9-10 December 2021, Cape Town-South Africa*

*Invention and Historical Development Efforts of
Pinned Buried Photodiode*

Yoshiaki Hagiwara

[ICECET2021_Paper75_html](#)

presented at the ICECET2021 conference, held in Cape Town, South Africa on Dec 9 and 10, 2021.

受光表面P+層と裏面のP+層の両面がピン留め接地された、P+PNPP+接合型新型太陽電池の提案

太陽電池も半導体電子部品である。すべての半導体電子部品は戦略的に非常に重要な存在である。

太陽電池も産業のコメとして、日本は国をあげてその国産化を推進する必要がある。やすい単純なN+PP+接合のsingle接合型太陽電池より、萩原が提案するP+PNPP+接合のdouble接合型太陽電池のメリットについて、これから詳細に説明する。その詳細は2020年8月1日出願の日本国出願特許 JPA2020-131313に記載している。その内容を、これから詳細に、半導体の基礎知識からひも解いて説明する。

(1)金属と絶縁体の違いをまず説明する。次に(2)半導体の基本特性を説明する。次に(3)single接合型のダイオードの整流特性を説明する。次に(4)double接合型バイポーラトランジスタの電流増幅特性や(5)triple接合型サイリスター型の理想的な高速Switch動作特性を説明する。さらに(6)MOS型のトランジスタの電流増幅特性を説明し、(7)CMOS型インバータ回路の省エネ特性と、それをCMOSデジタル回路型の信号電荷転送装置として利用した、(8)超光感度のCMOS型のイメージセンサーの半導体デバイス物理構造とその物性と動作原理の基礎知識を土台にする事により、ここで萩原が今回提案したい(9)P+PNPN+接合のdouble接合型の新型太陽電池の構造とその動作原理が説明できる。

非常に複雑な半導体電子デバイスの物理動作とその構造の説明に挑戦する事になる。できるだけ直観に訴える方法で説明し、数式は極力さけて、基本原理動作を直観的なイメージで理解できる様に工夫をこらして文系の一般社会人の皆様にも親しみを感じる半導体の基礎知識の紹介となればと希望する。

P+PN-PP+接合型太陽電池の提案

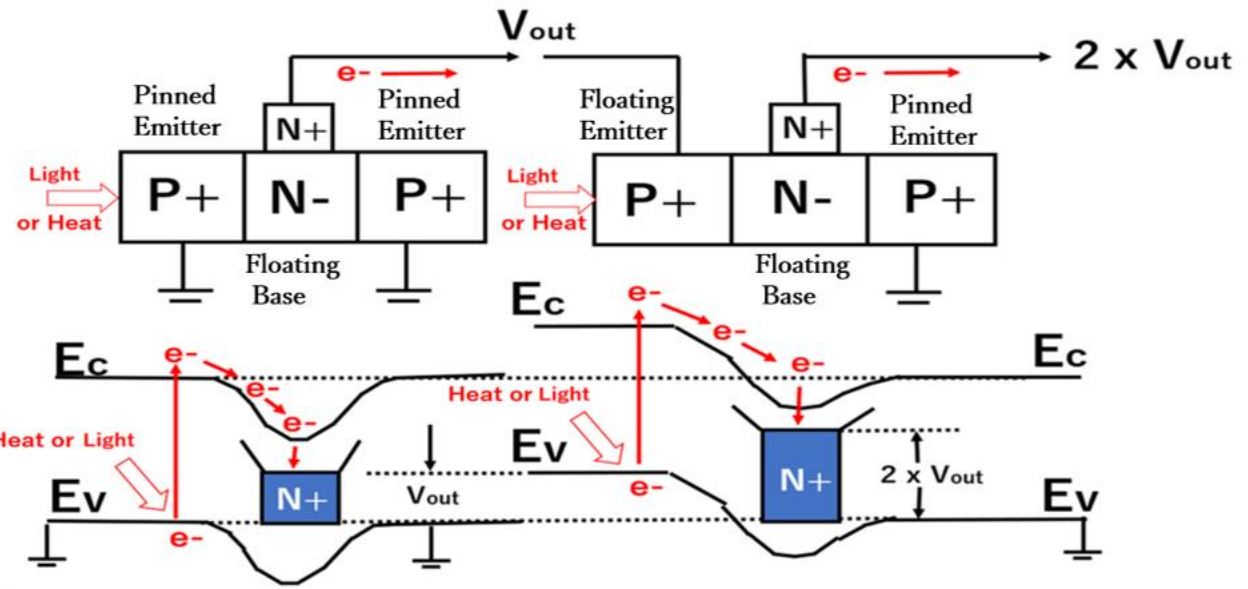
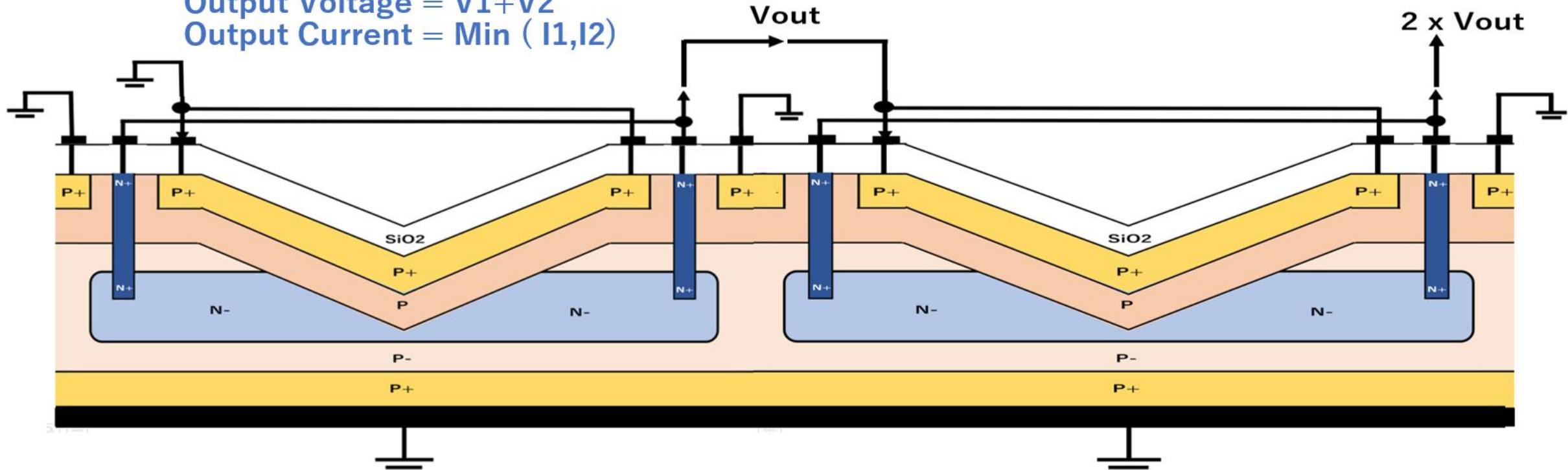
萩原良昭 (AIPS)

題目：人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

新型電池はぜひ一般の人にも関心をもっていただきたいです。

政府も企業も自治体も動かして、この萩原が提案する新型の太陽電池を含めて、半導体電子デバイス国の戦略製品として産業のコメとして政府の支援で国産化を推進してほしいです。

Output Voltage = $V_1 + V_2$
Output Current = $\text{Min}(I_1, I_2)$



38万画素に達した固体撮像素子

最低照度5lxの高感度 インターライン型CCD

基板に余剰電荷を掃き出し,可変電子シャッタを実現

ソニー 半導体事業本部 CCD 事業部

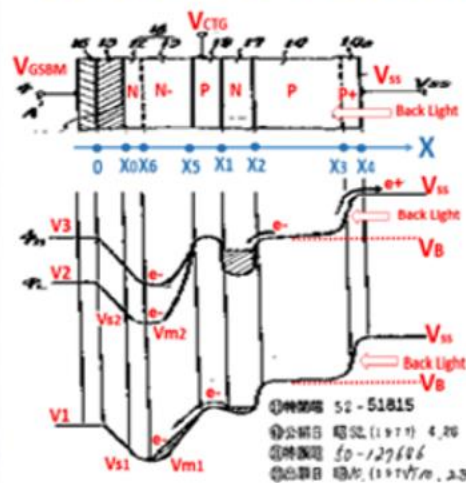
浜崎 正治
鈴木 智行
賀川 能明
石川 貴久枝
宮田 克郎

ソニー国分セミコンダクタ CCD 製造部

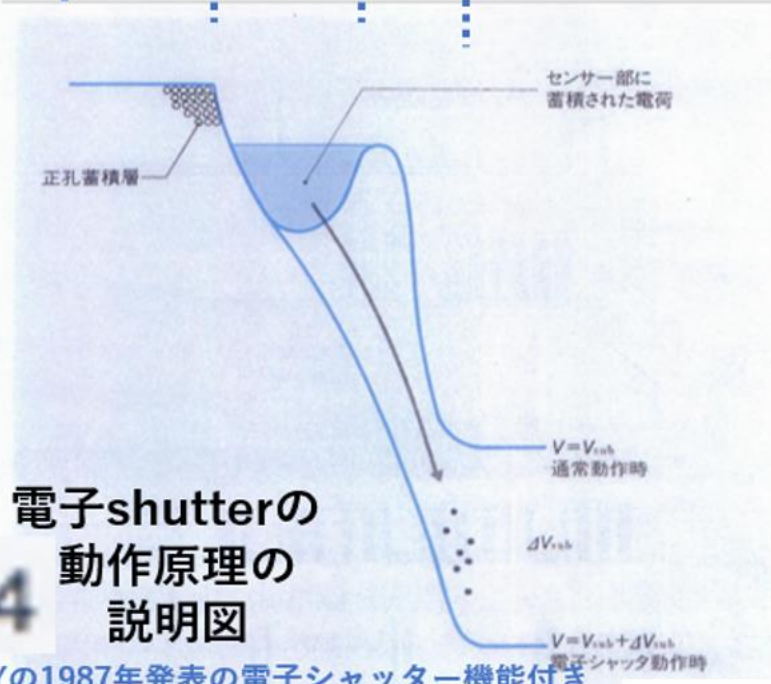
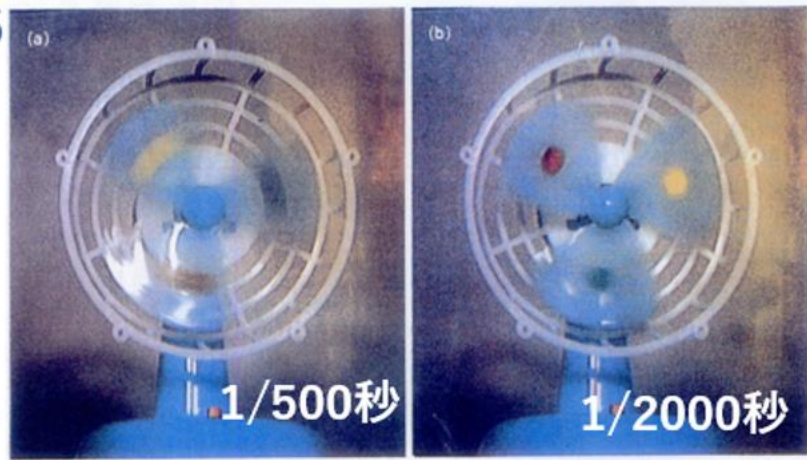
神戸 秀夫

最も一般的な固体撮像素子であるインターライン型 CCD で、
2/3 インチで 38 万と大規模な画素数を持つ素子をソニーが製品化した。
画素面積が小さくなることで減少する信号量を確保するため、
縦型オーバーフロー・ドレインを採用して開口率を上げ、
補色フィルタで光の利用効率を上げた。
さらに界面準位からの暗電流を抑えている。
この結果、81 dB のダイナミック・レンジが得られた。

JPA1975-127646



JPA1975-127646の図7と同一受光構造である。受光表面はGNDにピン留めされた、P+NPNsub 接合型、すなわち Triple 接合型の Pinned Photodiode.



電子shutterの動作原理の説明図

図4

SONYの1987年発表の電子シャッター機能付き Hole Accumulation Diode (HAD) 受光素子構造

P+PN-PP+接合型太陽電池の提案

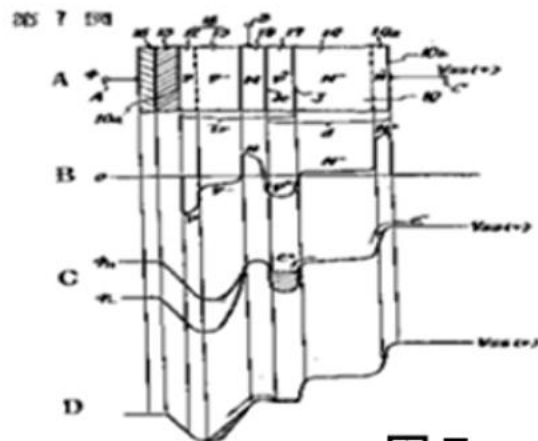
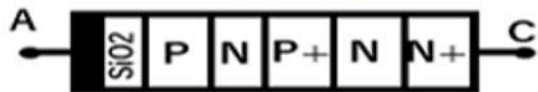
信号電荷は基板側だけでなく受光面側でも掃き出すことができる事を明示している。

1975年の萩原の3件の出願特許は、「萩原が電子シャッターとGlobal シャッターの両方の発明者である」ことの証拠になります。

JPA1975-127646

Oct 23, 1975

Pinned Surface
N+NP+NP
Triple 接合型
受光素子

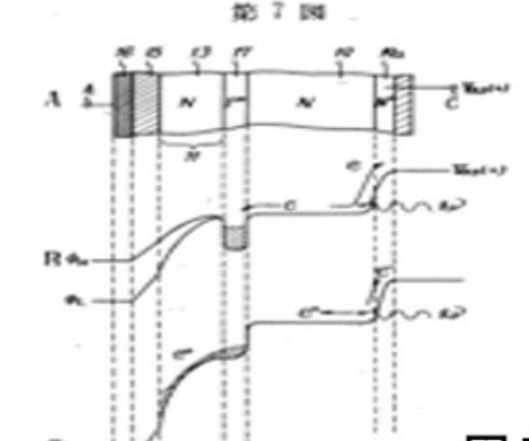
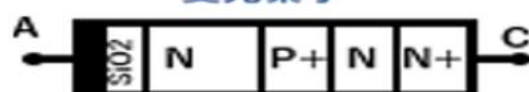


JPA1975-127646 図7

JPA1975-127647

Oct 23, 1975

Pinned Surface
N+NP+N
Double 接合型
受光素子

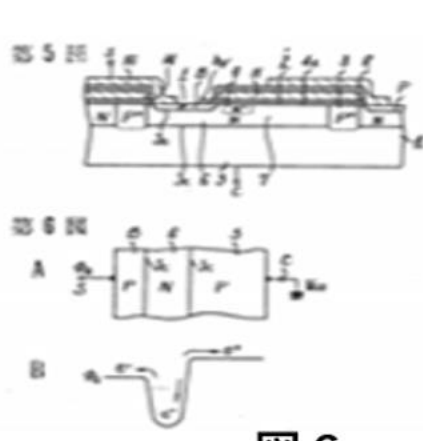
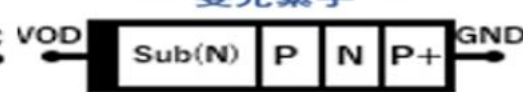


JPA1975-127647 図7

JPA1975-134985

Nov 10, 1975

Pinned Surface
PNP
Double 接合型
受光素子



JPA1975-134985 図6

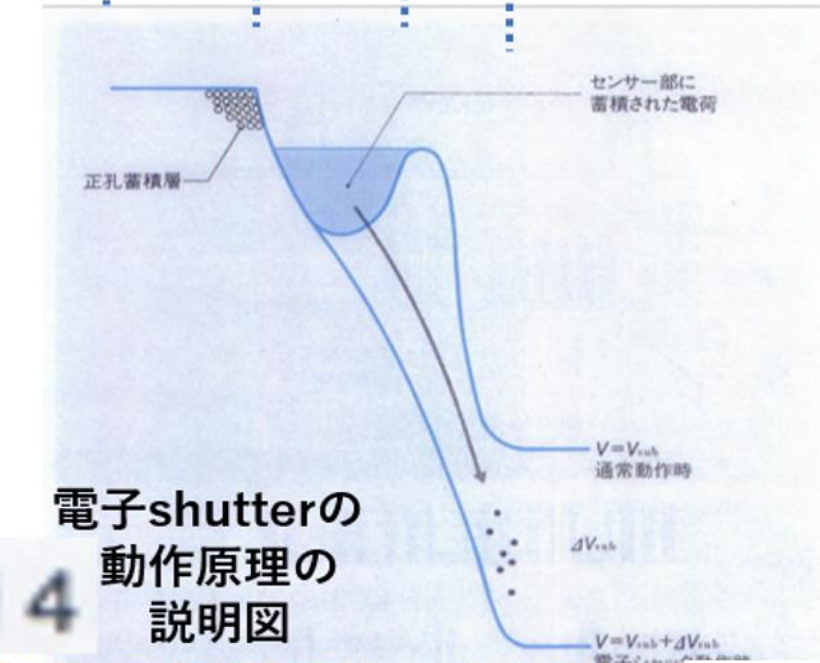
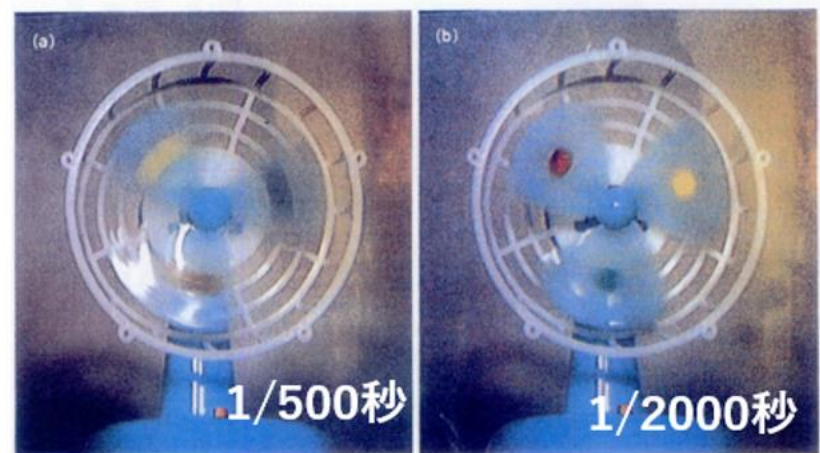


図4

電子shutterの
動作原理の
説明図

SONYの1987年発表の電子シャッター機能付き
Hole Accumulation Diode (HAD) 受光素子構造

[Japanese Patent Application JPA1975-127646](#)

[Japanese Patent Application JPA1975-127647](#)

[Japanese Patent Application JPA1975-134985](#)

[Japanese Patent Application JPA1977-126885](#)

[Japanese Patent Application JPA2020-131313](#)

[Hagiwara SSDM1978 Paper on Pinned Buried Photodiode.pdf](#)

JPA1975_127646_裏面照射型_Global_Shutter機能つき_Pinned_Photodiode
萩原の1975年3月5日の発明が44年後の2019年3月になり実現しました。

<https://www.sony.com/ja/SonyInfo/News/Press/201903/19-023/>

SONY

ホーム

事業・製品

ソニーグループについて

テクノロジー

人材

サステナビリティ

デザイン

投資家情報

お問い合わせ

採用情報

🔍

ホーム > ソニーグループについて > ニュースリリース > 2019 > 独自の裏面照射型画素構造グローバルシャッター機能搭載の積層型CMOSイメージセンサー技術を開発

ニュースリリース

English | コンテンツメニュー ☰

萩原の1975年の発明が44年後の2019年になり実現した。

ソニー独自の裏面照射型画素構造のグローバルシャッター機能を搭載し、
高い撮像性能と小型化の両立を実現した積層型CMOSイメージセンサー技術を開発

スマート化が進む産業機器の生産性向上に貢献

ソニー株式会社

ソニーセミコンダクタソリューションズ株式会社

JPA1975_127646_裏面照射型_Global_Shutter機能つき_Pinned_Photodiode
萩原の1975年3月5日の発明が44年後の2019年3月になり実現しました。

International Journal of Systems Science and Applied Mathematics

2021; 6(2): 55-76

<http://www.sciencepublishinggroup.com/ijssam>

doi: 10.11648/j.ijssam.20210602.13

ISSN: 2575-5838 (Print); ISSN: 2575-5803 (Online)

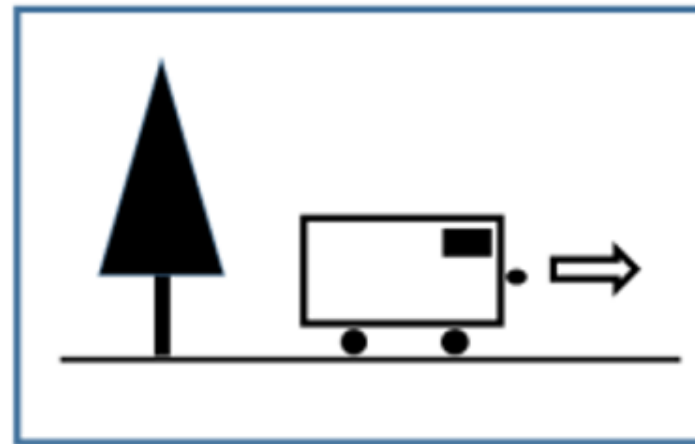


SciencePG

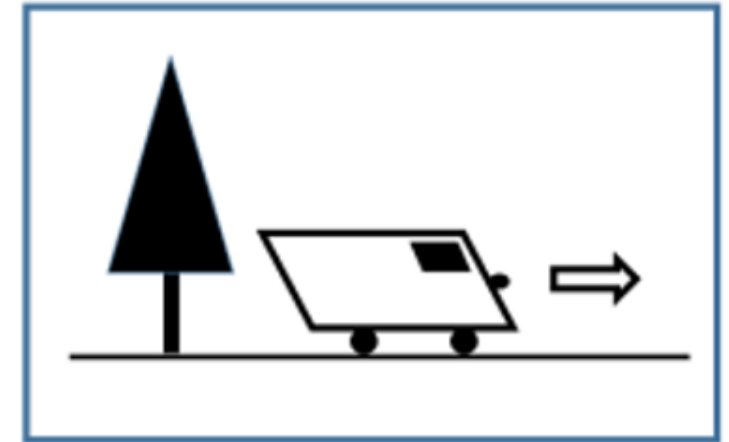
Science Publishing Group

Electrostatic and Dynamic Analysis of P+PNP Double Junction Type and P+PNPN Triple Junction Type Pinned Photodiodes

IJSSAM2021の6月ジャーナル論文の中で、萩原は1975年に出願した日本国出願特許 JPA1975-127647を詳細に英語で初めて紹介した。このJPA1975-127647特許は萩原がCMOS Image Sensorに不可欠なGlobal Shutter機能の発明者であることを示す証拠となる。



the CCD image sensors with the Built in Global Shutter Function



the classical CMOS image sensors with rotary shutter effect

Figure 23. Undesired Rotary Shutter Effect of Conventional CMOS Image Sensors.

JPA1975_127646_裏面照射型_Global_Shutter機能つき_Pinned_Phodiode

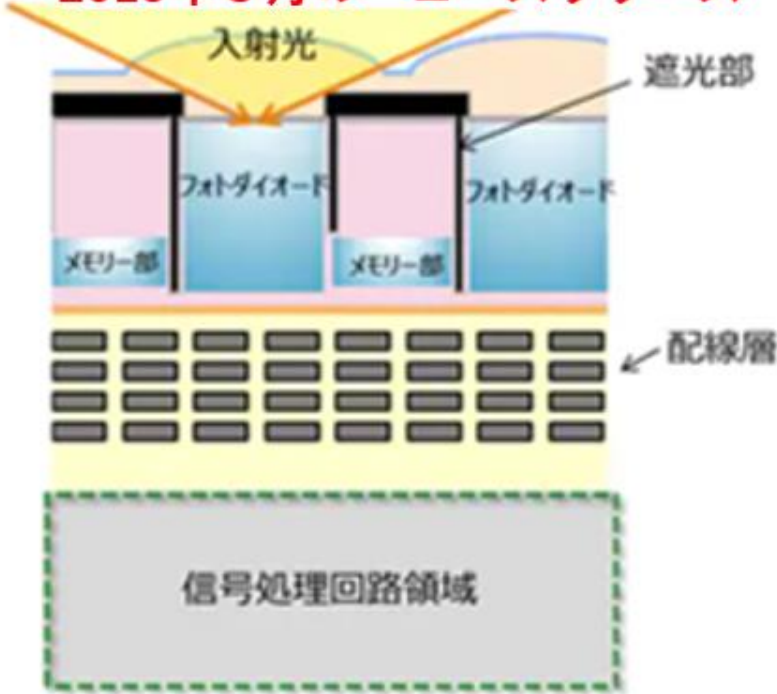
2019年9月に仙台で開催の3次元集積回路のIEEEの国際学会（英語圏）で初めて紹介できた。

2019 International 3D Systems Integration Conference (3DIC)

Multichip CMOS Image Sensor Structure
for Flash Image Acquisition
by Yoshiaki Hagiwara (AIPS)

チップ断面イメージ図

2019年3月のニュースリリース



新開発のグローバルシャッター機能搭載
積層型構造

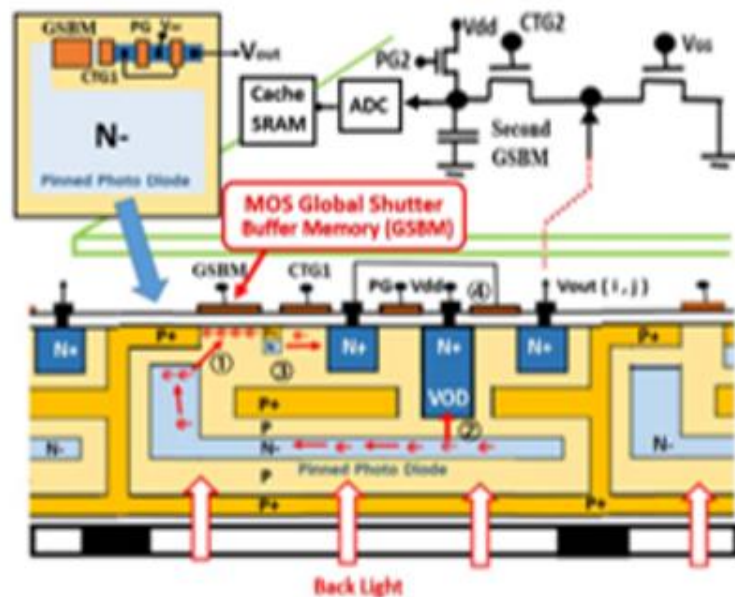


Fig.1: Cross Section of Buried Depletion Pinned Photodiode stacked with two Global Shutter Buffer Memory (GSBM) and CTG stages in two chip configuration for synchronizing data transfer to the receiving ADC and Cache SRAM chips.

JPA1975-127646

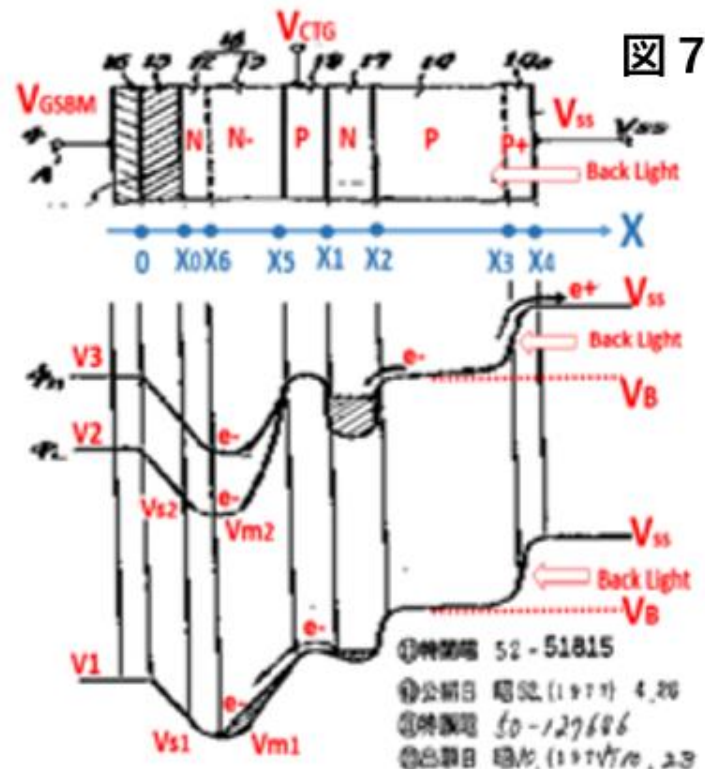


Fig. 8: The P+PNPN junction type Pinned Photodiode¹⁰ with Global Shutter MOS Buffer Memory (GSBM) and the NPN junction type vertical charge transfer gating (CTG).

2019年9月の仙台での国際学会での論文発表

題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

<https://ja.wikipedia.org/wiki/萩原良昭>



ウィキペディア
フリー百科事典

YoshiakiHagiwara19480704 4 3 [会話](#) [下書き](#) [個人設定](#) [ベータ版](#) [ウォッチリスト](#) [投稿記録](#) [ログアウト](#)

ページ [ノート](#) [閲覧](#) [編集](#) [履歴表示](#) [☆](#) [Q](#)

萩原良昭

出典：フリー百科事典『ウィキペディア（Wikipedia）』

萩原 良昭（はぎわら よしあき、1948年7月4日 - ）は、日本の科学者、エンジニア、工学者、ならびに発明家。主にソニー株式会社においてイメージセンサ（撮像デバイス）の研究を行い、デジタルカメラの撮像デバイスの主流となっている埋込フォトダイオード(英: Pinned Photodiode) ^[1] を発明したことで知られる。

- (1) 超短波長光感度特性を持ち
- (2) Anti-blooming機能を持ち
- (3) 電子シャッター機能を持ち
- (4) Global Shutter機能をもち
- (5) かつ残像のない特性をつ、
- (6) 受光表面がピン留めされた Pinned Photodiodeを1975年にもとSonyの萩原は発明した。
- (7) その受光構造を超光感度の新型太陽電池として開発し将来の日本の半導体電子デバイス産業の、「日本の産業のコメ」として育て、発展されて日本のエネルギー対策に貢献したいです。

人物・来歴 [編集]

1971年にカリフォルニア工科大学で電子工学と物理学の学位を取得、1972年に修士号、1975年に博士号(Pf.D.)をCarver Meadの指導の下取得。^[2] 1974年の結婚を機に萩原姓となる。

2001年にはIEEEのフェローに、また2004年にはソニー・フェローに任命される。その主たる業績は1975年の、ソニーで "hole accumulation device (HAD)" と名付けられたpinned photodiodeを始めとする固体撮像素子の分野での独創的な研究であった。

1983年に初めて一般市場で発売されたCCDビデオ・カメラ CCD-G5 は1981年に開発・試作された萩原の発明に基づくものであった。^[3]



お知らせ
バグの報告
寄付
ウィキペディアに関するお問い合わせ

ツール
リンク元
関連ページの更新状況
ファイルをアップロード
特別ページ
この版への固定リンク
ページ情報
このページを引用
ウィキデータ項目
短縮URL

印刷/書き出し
ブックの新規作成
PDF形式でダウンロード
印刷用バージョン
他言語版
リンクを追加

人物・来歴 [編集]

1971年にカリフォルニア工科大学で電子工学と物理学の学位を取得、1972年に修士号、1975年に博士号(Pf.D.)をCarver Meadの指導の下取得。^[2] 1974年の結婚を機に萩原姓となる。

2001年にはIEEEのフェローに、また2004年にはソニー・フェローに任命される。その主たる業績は1975年の、ソニーで "hole accumulation device (HAD)" と名付けられたpinned photodiodeを始めとする**固体撮像素子**の分野での独創的な研究であった。

1983年に初めて一般市場で発売されたCCDビデオ・カメラ CCD-G5 は1981年に開発・試作された萩原の発明に基づくものであった。^[3]

脚注・参照 [編集]

- ↑ 「埋め込みフォトダイオード」とも。電子情報通信学会知識ベース | 4編 画像入力とカメラ 1-3 CCD (執筆) 山田哲生 (パナソニック)
- ↑ *The Big T*. California Institute of Technology. (1971). p. 94
- ↑ Hagiwara, Yoshiaki (2001). "Microelectronics for Home Entertainment". *The Computer Engineering Handbook*. CRC Press. p. 41-6. ISBN 978-0-8493-0885-7

JPA1976-65707 (Patent No. 7596795, filed on June 9, 1975, Netherland)
on Buried Photodiode with Floating Empty Potential Well.

http://www.aiplab.com/JPA_1975_134985_on_PPD_with_VOD.html

Y. Hagiwara, Motoaki Abe and Chikara Okada, "A 380H X 488V CCD Imager with Narrow Channel Transfer Gates", Proceeding of the 10th Conference on Solid State Devices, Tokyo 1978.

<https://electronics.stackexchange.com/questions/83018/difference-between-buried-photodiode-and-pinned-photodiode>

<https://ieeexplore.ieee.org/document/6742594>

http://www.aiplab.com/JPA_1975_127646_on_NPNP_type_PPD.html

http://www.aiplab.com/JPA_1975_127647_on_NPN_type_PPD.html

http://www.aiplab.com/JPA_1977_126885_on_Electric_Shutter.html

著作物 [編集]

- デジタル回路の世界 単行本

Wikipedia は「萩原が Pinned Photodiodeの発明者だ」と知られていると記載している。



YoshiakiHagiwara19480704 会話 下書き 個人設定 ベータ版 ウォッチリスト 投稿記録 ログアウト



ウィキペディア
フリー百科事典

メインページ
コミュニティ・ポータル
最近の出来事
新しいページ
最近の更新
おまかせ表示
練習用ページ
アップロード (ウィキメディア・コモンズ)

ヘルプ

ヘルプ

井戸端

お知らせ

バグの報告

寄付

ウィキペディアに関するお問い合わせ

ページ ノート

閲覧 編集 履歴表示 ☆ Wikipedia内を検索

萩原良昭

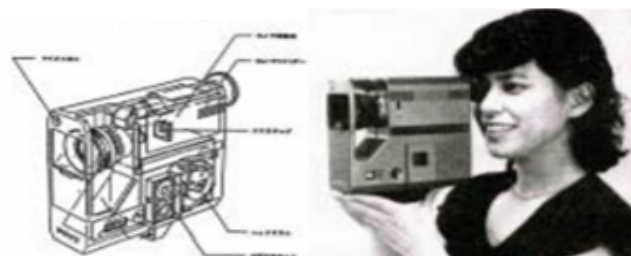
出典: フリー百科事典『ウィキペディア (Wikipedia)』

萩原 良昭（はぎわら よしあき、1948年7月4日 - ）は、日本の科学者、エンジニア、工学者、ならびに発明家。

主にソニー株式会社においてイメージセンサ（撮像デバイス）の研究を行い、デジタルカメラの撮像デバイスの主流となっている埋込フォトダイオード(英: Pinned Photodiode)^[1]を発明したことで知られる。

目次 [非表示]

- 人物・来歴
- 学会・業界活動
- 著作物
- 脚注・参照
- 外部リンク



<FCX016> 570H x 498V One-Chip FT CCD Color Imager, 1978

人物・来歴 [編集]

1971年にカリフォルニア工科大学で電子工学と物理学の学位を取得、1972年に修士号、1975年に博士号(Pf.D.)をCarver Meadの指導の下取得。^[2] 1974年の結婚を機に萩原姓となる。

- 1975年3月5日に Double 接合型受光素子を発明し SONY（株）社内の知財へ萩原は公式に出願した。
- 1975年10月23日には萩原は2件の特許、JPA1975-127646とJPA1975-127647を出願する。
- 1975年11月10日には受光表面がピン留めされた、in-pixel VOD機能付きのPNP 接合型の受光素子を萩原は特許出願（JPA1975-134985）した。

P+PN-PP+接合型太陽電池の提案

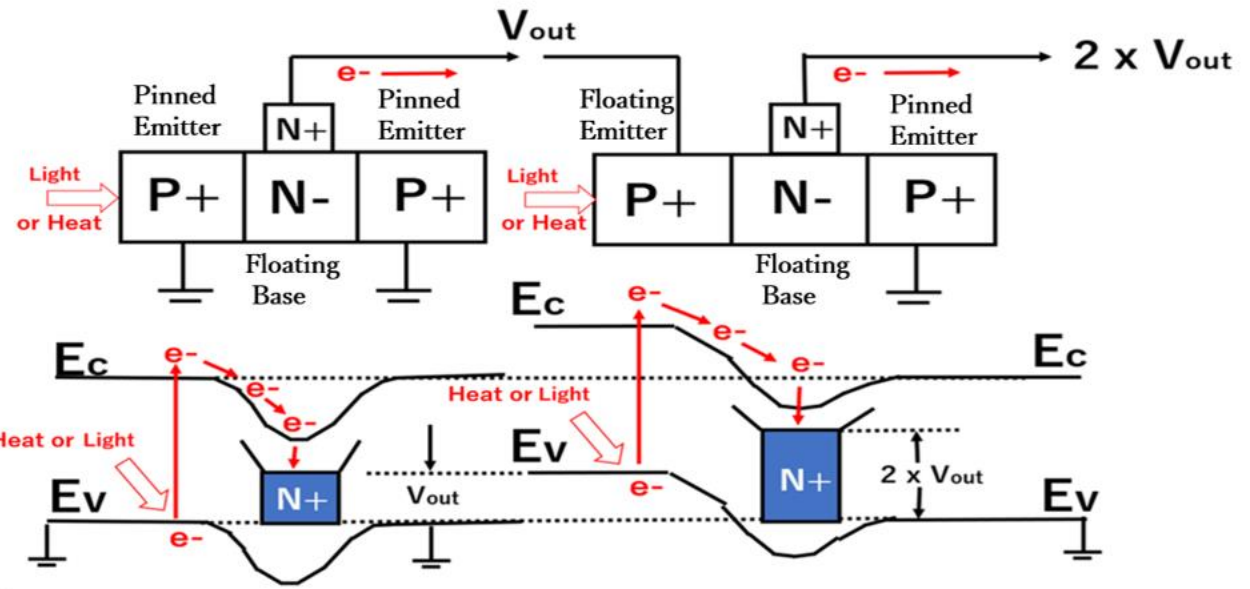
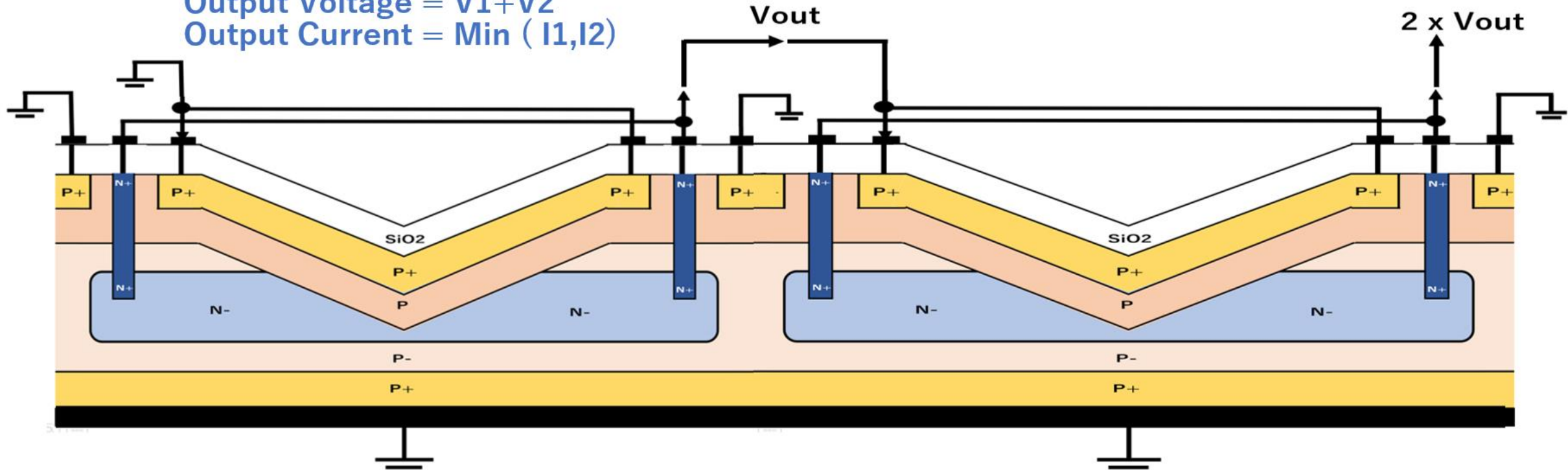
萩原良昭 (AIPS)

題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

新型電池はぜひ一般の人にも関心をもっていただきたいです。

政府も企業も自治体も動かして、この萩原が提案する新型の太陽電池を含めて、半導体電子デバイス国の戦略製品として産業のコメとして政府の支援で国産化を推進してほしいです。

Output Voltage = $V_1 + V_2$
Output Current = $\text{Min}(I_1, I_2)$

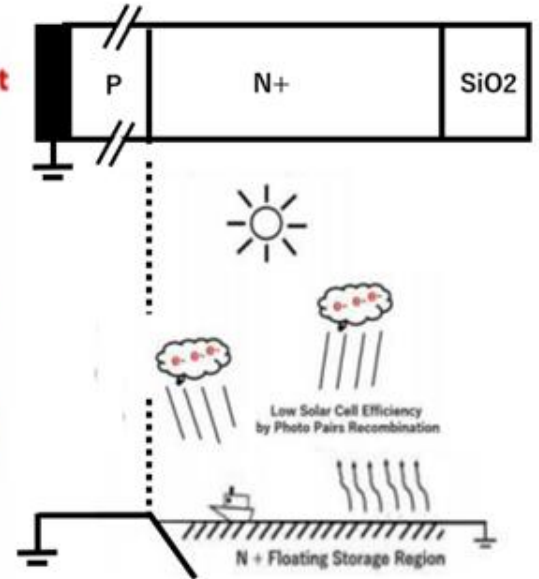
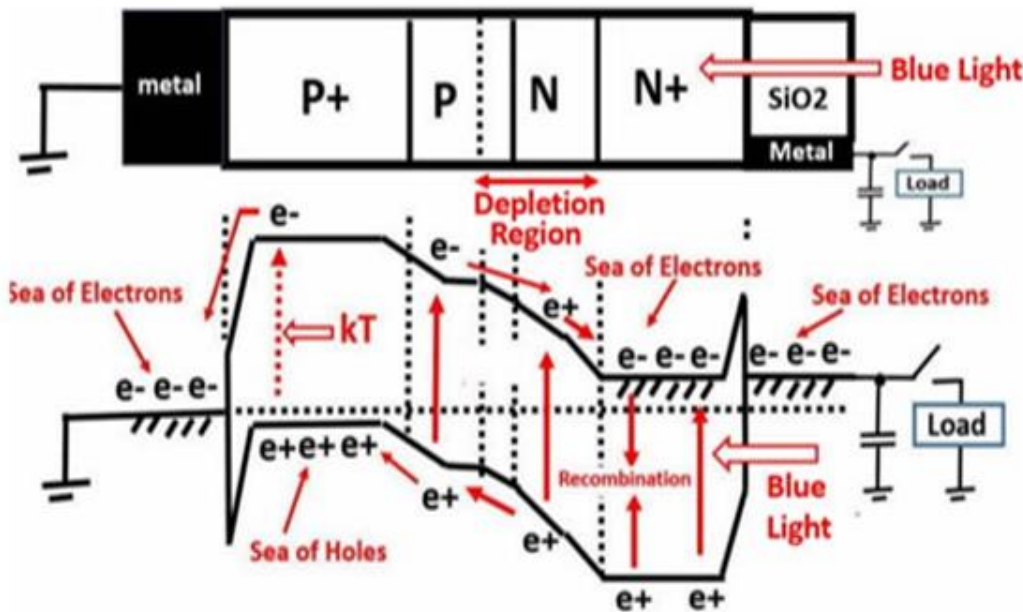
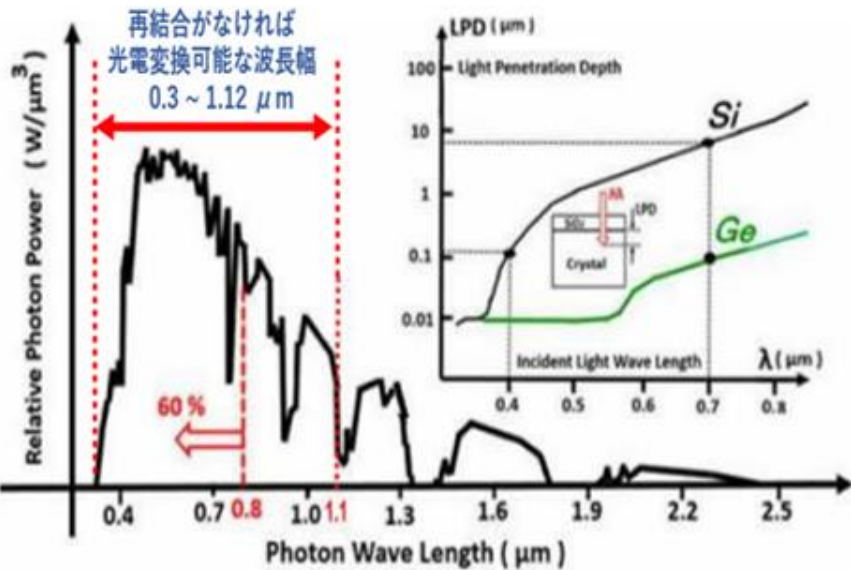
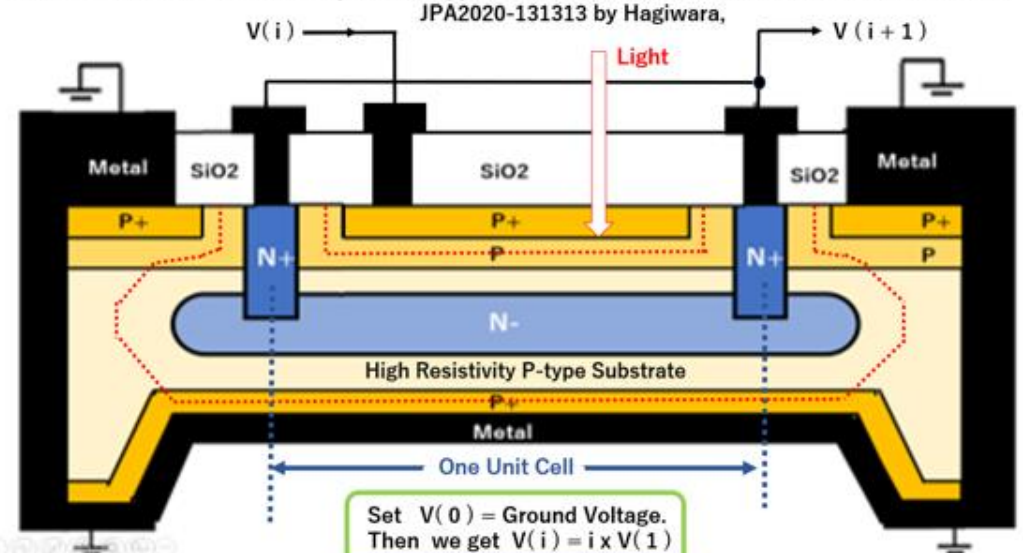


題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

概要

両者とも光エネルギー（情報）を電気エネルギー（情報）に変換する半導体素子である。一方、色再現豊かな映像の実現の為に短波長青色感度特性は不可欠である。また太陽光には短波長エネルギー成分が豊富である。しかし短波長青色光は半導体結晶体内を透過する深度が非常に浅い。従来構造の受光面（N+）が浮遊状態にあるN+P接合型の受光素子では受光表面の近傍の電位は平坦となる。従って、受光表面には電界がない。半導体結晶体の表面近傍では、せっかく光電変換して生じた光電子とホールペアであるが電界が不在である為に、光電子とホールペアは分離移動することができない。その場にとどまり遂は再結合して熱となり無駄になっているのが現状である。

One Unit Cell of P+PN-PP+ junction type Solar Cell, which can be connected in series.

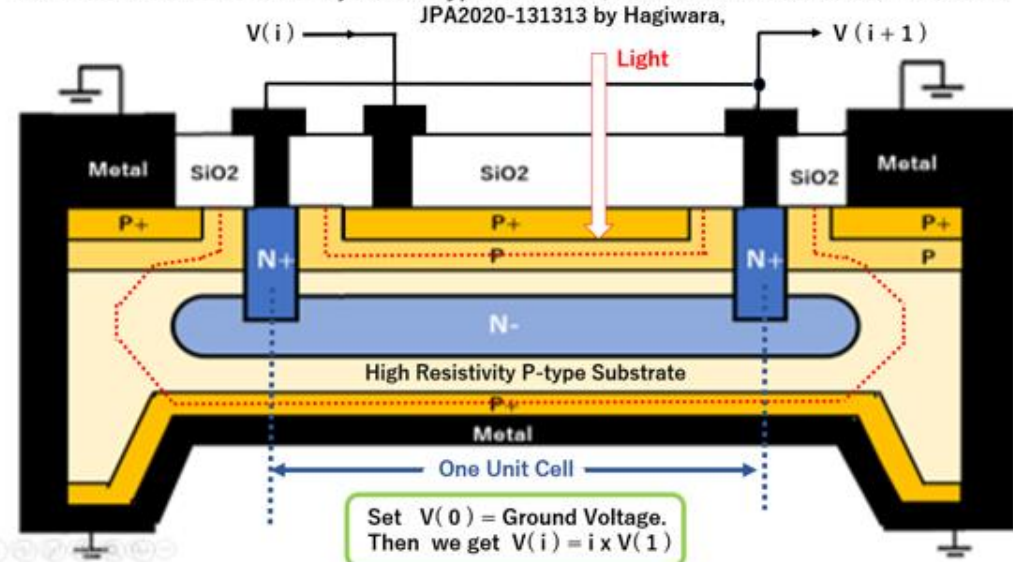


題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

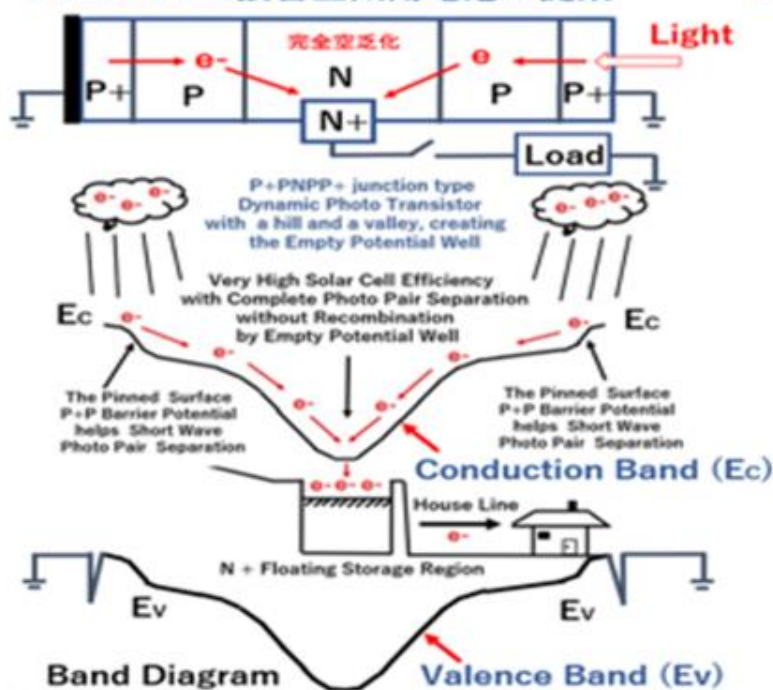
概要

1975年に萩原良昭が発明(JPA1975-127646, JPA1975-127647, JPA1975-134985)考案した超光感度のイメージセンサーの受光素子構造は、Double 接合型の受光素子である。通称、Pinned Photodiodeと呼ばれる受光素子である。短波長青色光に対する感度特性が優れている事が知られているが、その受光素子構造を太陽電池の光電変換効率向上のために採用することを提案する。

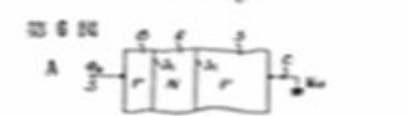
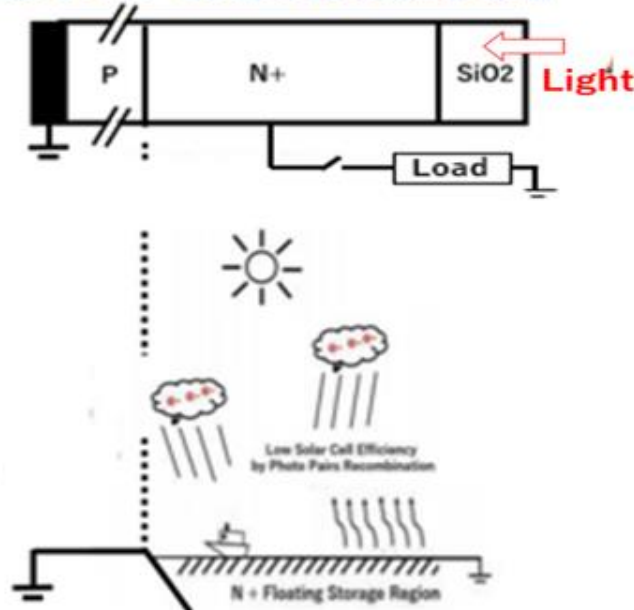
One Unit Cell of P+PN-PP+ junction type Solar Cell, which can be connected in series.



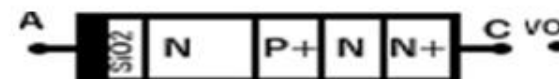
P+PN-PP+接合型太陽電池の提案



従来のN+P single 接合太陽電池



JPA1975-134985 図 6

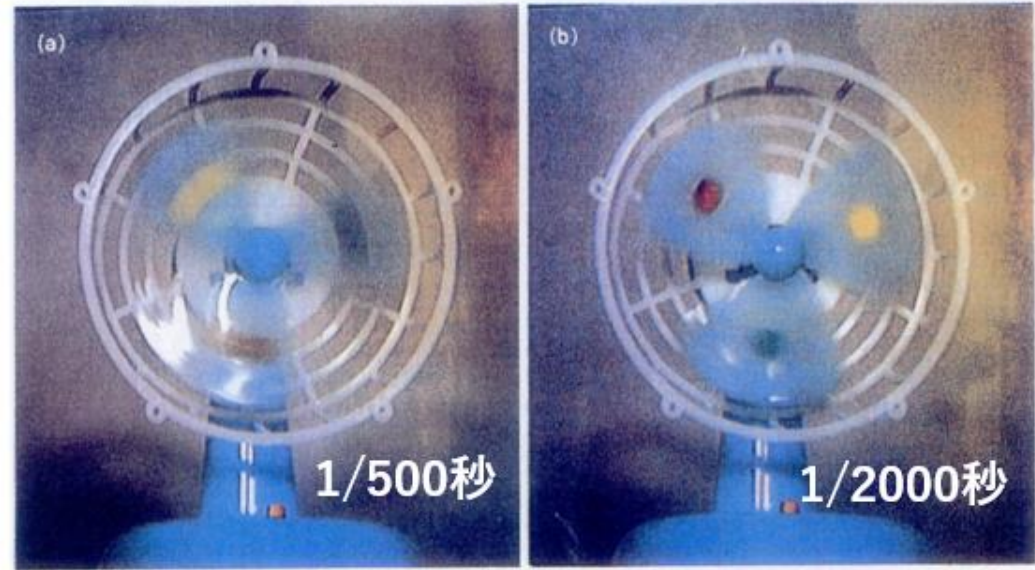


JPA1975-127647 図 7

題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

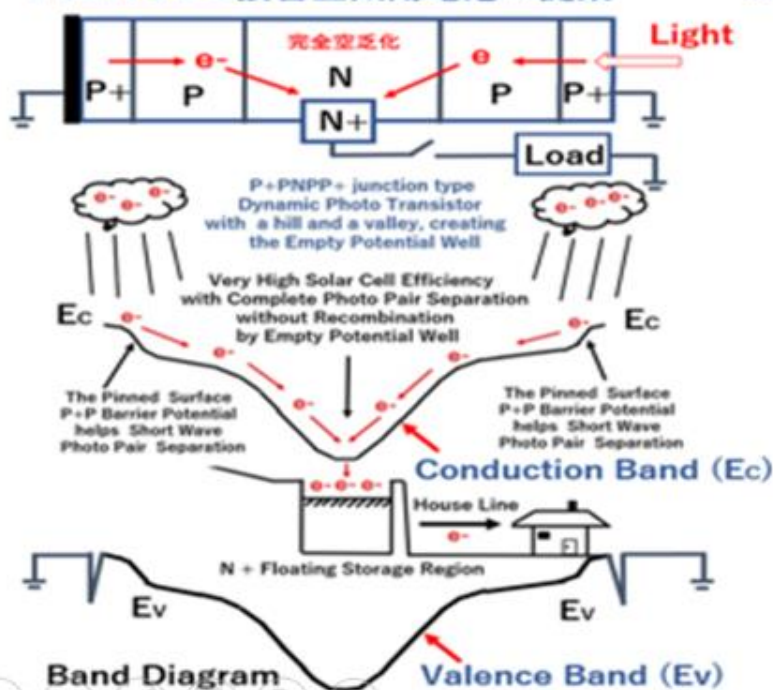
概要

1975年に萩原良昭が発明(JPA1975-127646, JPA1975-127647, JPA1975-134985)考案した超光感度のイメージセンサーの受光素子構造は、Double 接合型の受光素子である。通称、Pinned Photodiodeと呼ばれる受光素子である。短波長青色光に対する感度特性が優れている事が知られているが、その受光素子構造を太陽電池の光電変換効率向上のために採用することを提案する。

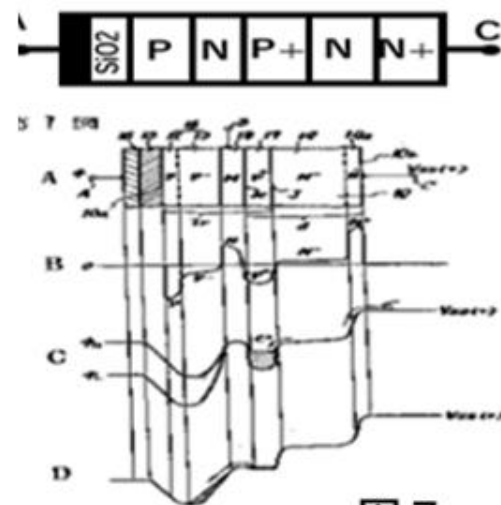
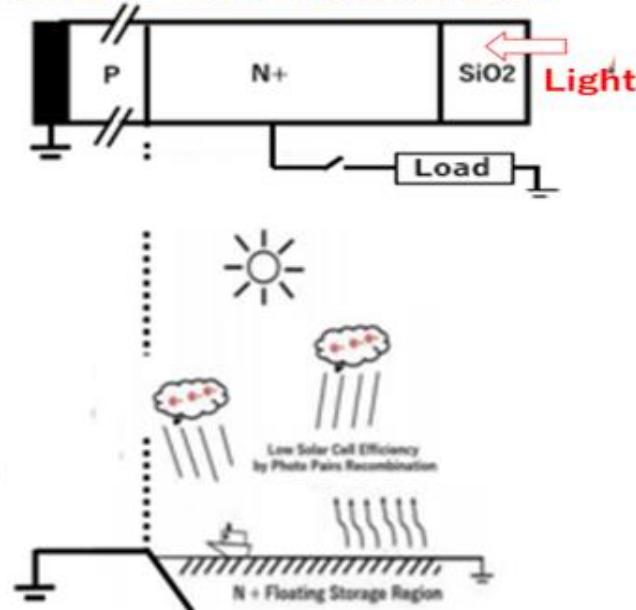


電子シャッター機能付きビデオカメラ Sony 1987

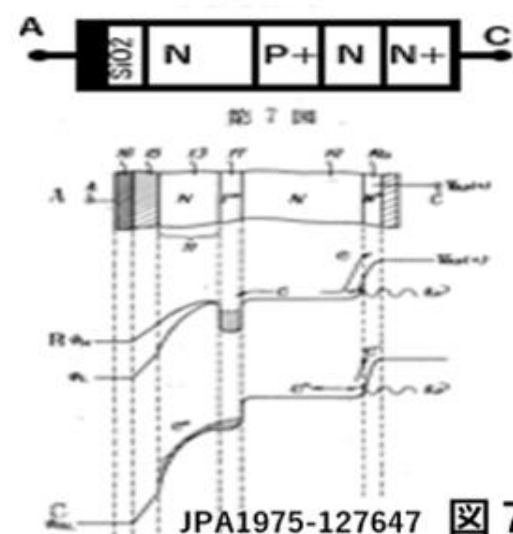
P+PN-PP+接合型太陽電池の提案



従来のN+P single 接合太陽電池



JPA1975-127646 図7



JPA1975-127647 図7

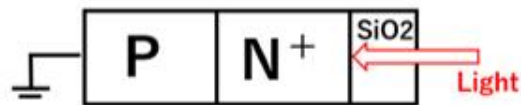
題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

概要

1975年に萩原良昭が発明(JPA1975-127646, JPA1975-127647, JPA1975-134985)考案した超光感度のイメージセンサーの受光素子構造は、Double 接合型の受光素子である。通称、Pinned Photodiodeと呼ばれる受光素子である。短波長青色光に対する感度特性が優れている事が知られているが、その受光素子構造を太陽電池の光電変換効率向上のために採用することを提案する。

Pinned Photodiodeの発明と開発努力

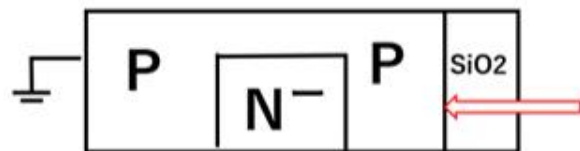
(1) Before 1970



(2) CCD Bell Lab, USA 1970

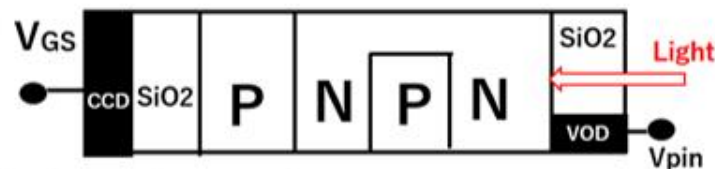


(3) Philips Netherland, June 9, 1975

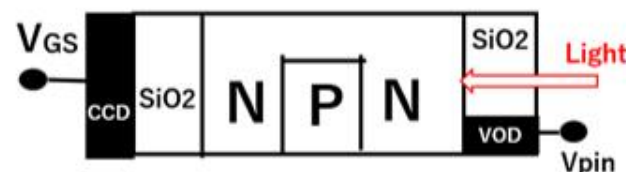


Netherland Patent 7506795 (JPA1976-65705)

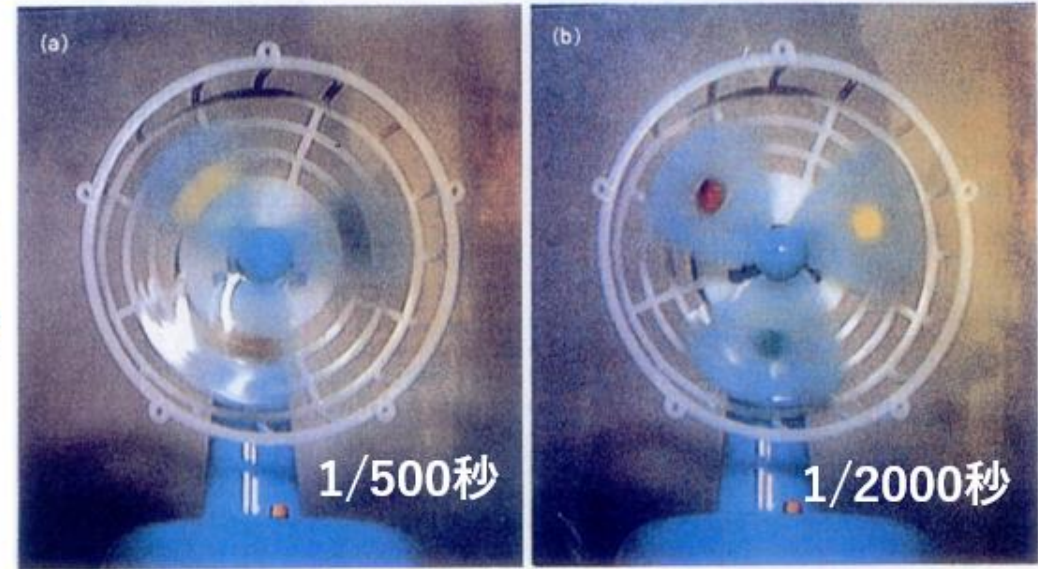
(4a) Sony (Hagiwara) Oct 23, 1975 JPA1975-127646



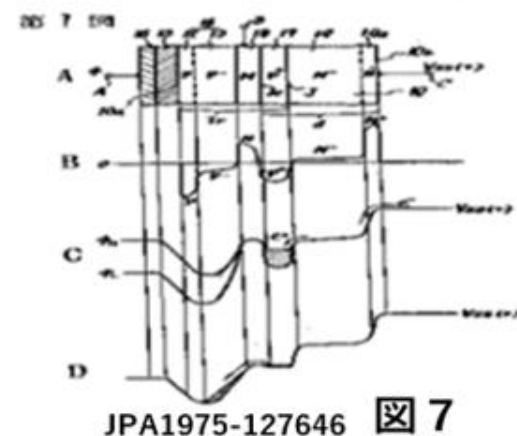
(4b) Sony (Hagiwara) Oct 23, 1975 JPA1975-127647



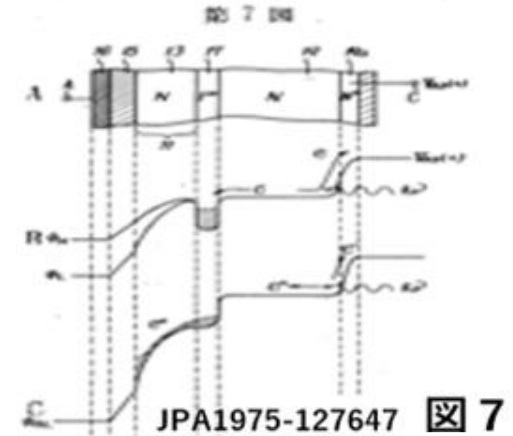
(5) Sony (Hagiwara) Nov 10, 1975 JPA1975-134985



電子シャッター機能付きビデオカメラ Sony 1987



JPA1975-127646 図 7



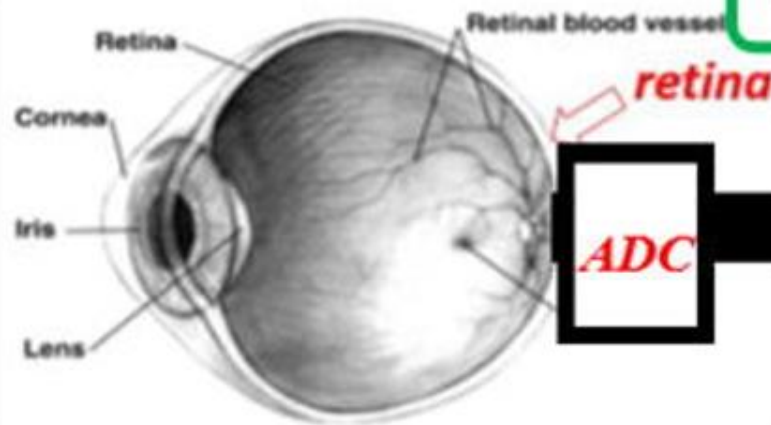
JPA1975-127647 図 7

Digital CMOS image sensor

with highly sensitive and no image lag Hagiwara Diode (pinned photo diode)

We need also an AD convertor absolutely !!!

(1) Retina Nerve Cells

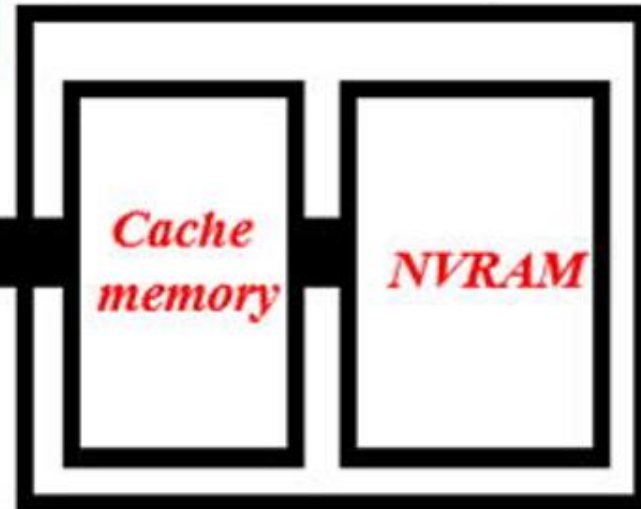


We don't need CCD any more !

(2) Charge Transfer Nerve Fibers

(2) CMOS type digital CTD

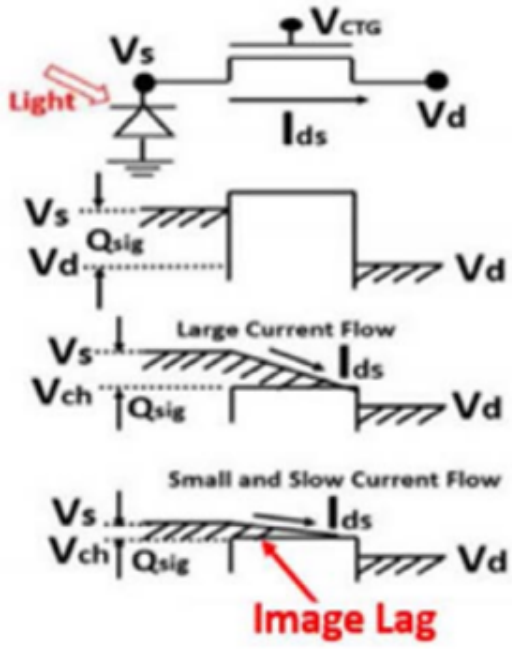
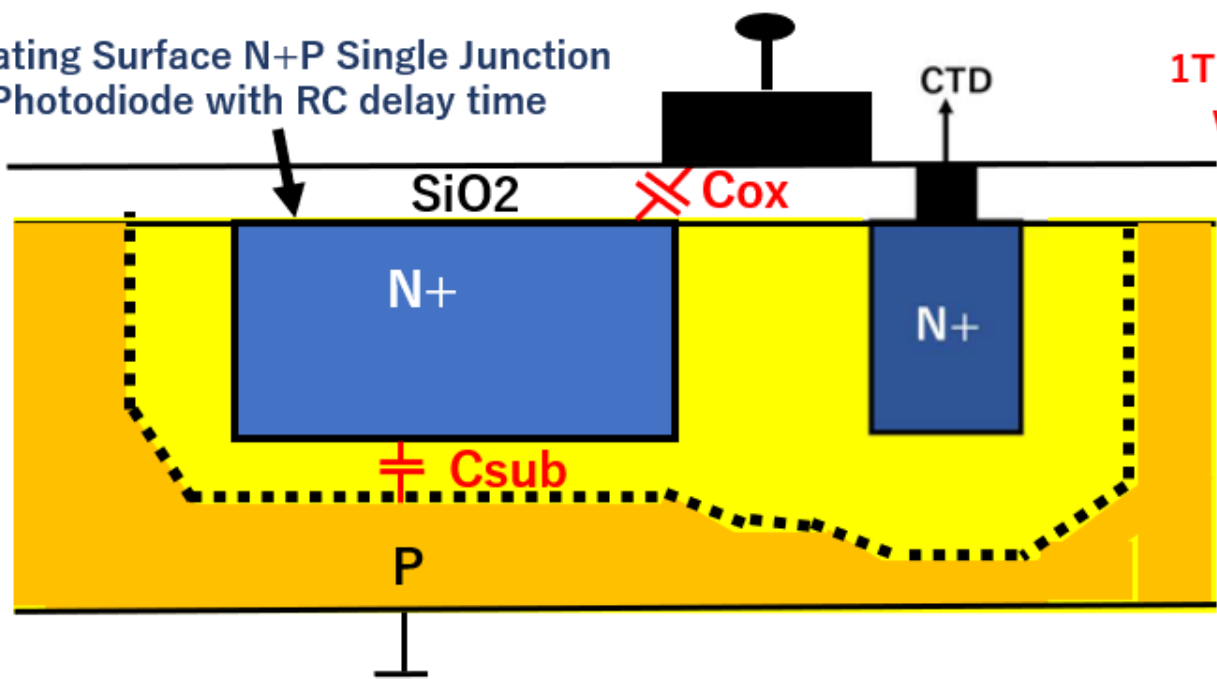
(3) Brain Memory Cells



(1) Hagiwara 1975 Retina Diode (pinned photo diode)

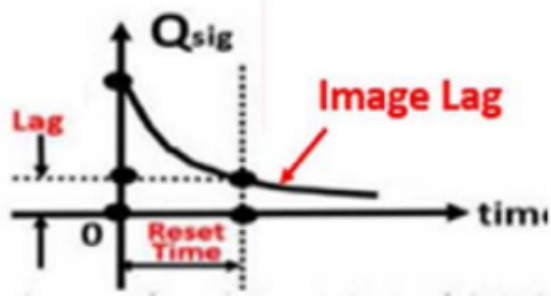
But we still need Hagiwara Diode to achieve high sensitivity and no image lag.

Floating Surface N+P Single Junction Photodiode with RC delay time

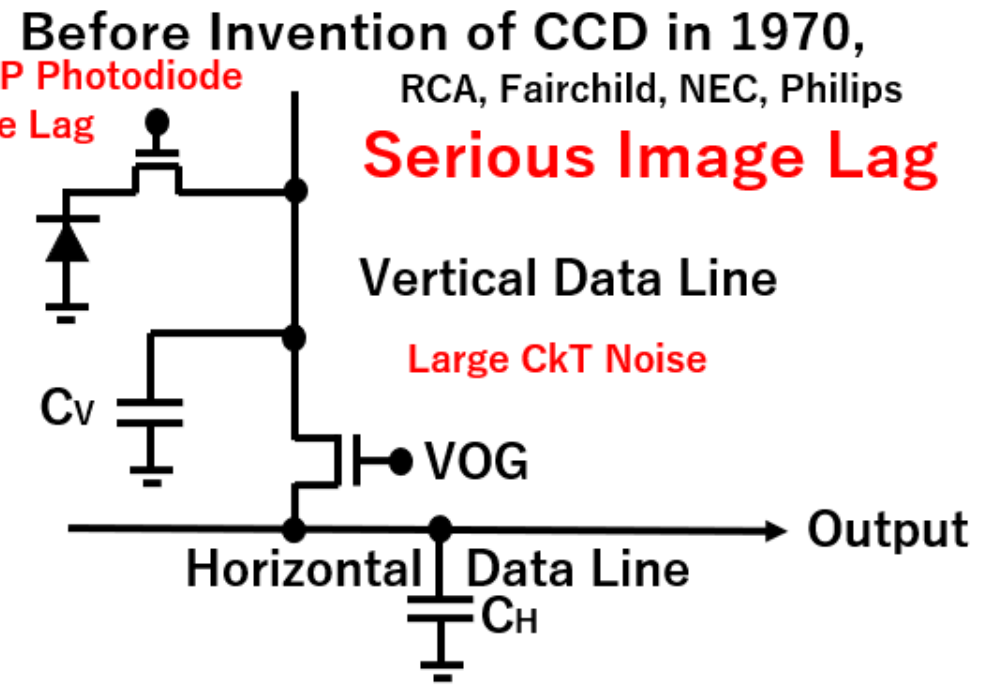


$$I_{ds}(t) = I_0 (V_s - V_{ch})^2$$

$$Q_{sig}(t) = Q_0 \exp(-t/\tau)$$

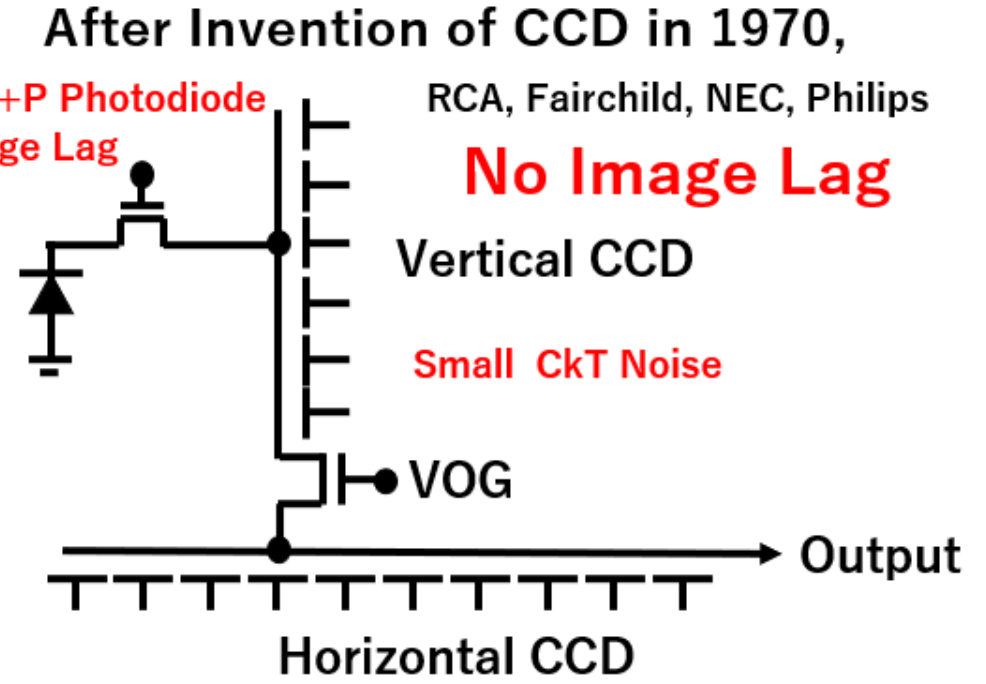


1T1C型 N+P Photodiode with Image Lag



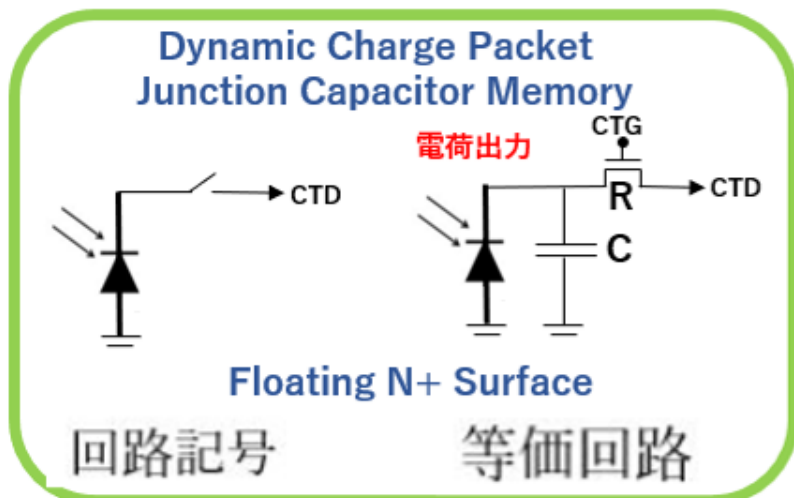
Before Invention of CCD in 1970, RCA, Fairchild, NEC, Philips **Serious Image Lag**

1T1C型 N+P Photodiode with Image Lag

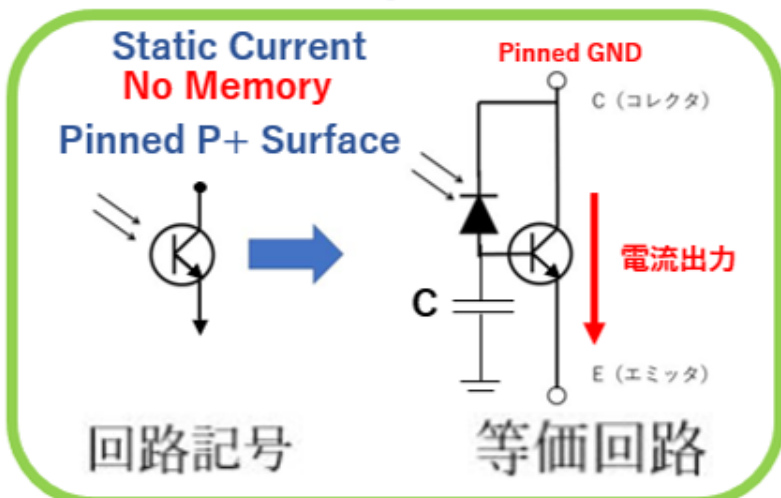


After Invention of CCD in 1970, RCA, Fairchild, NEC, Philips **No Image Lag**

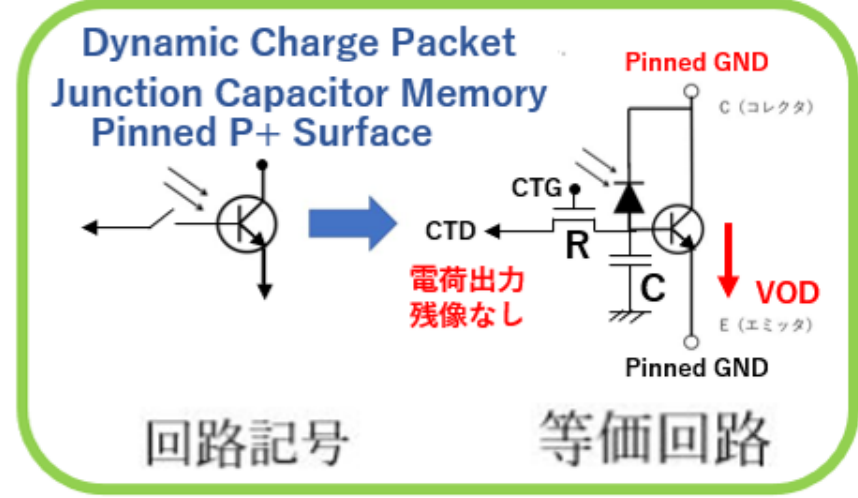
Dynamic N+P junction Photodiode 1966



Static PNP Photo Transistor John Northrup Shive 1950



Dynamic PNP Photo Transistor Yoshiaki Hagiwara 1975



電気容量(C)に電荷(Q)を蓄積・保存する事によりメモリ機能を持つが、書き込みと読み出しの為に必要な、アクセス時間・遅延時間 (RC)が生じる。

Dynamic N+P junction Photodiode

Static PNP junction Photo Transistor (Shive 1950)

Dynamic PNP junction Photo Transistor (Hagiwara 1975)

Dynamic PNP junction Photo Thyristor (Hagiwara 1975)

機能	N+P 接合	PNP接合	PNP接合	PNPN接合
光電流量	少ない (電荷出力)	多い (電流出力)	少ない (電荷出力)	少ない (電荷出力)
応答速度	速い (大きな信号電流)	遅い (大きな信号電流)	速い (小さな信号電荷量)	速い (小さな信号電荷量)
直線性	良い	悪い	良い	良い
温度変化に対する出力変化	小さい	大きい	小さい	小さい
電子シャッター機能	なし (残像あり)	なし (残像あり)	あり (残像なし)	あり (残像なし)

Sonyは「1975年に萩原がVOD機能を持つPinned Photodiode (PPD)の発明者だ」と断定した。

SONY

ホーム

事業・製品

ソニーグループについて

テクノロジー

人材

サステナビリティ

デザイン

投資家情報

お問い合わせ 採用情報



2020年6月26日発表

日本語 | [English](#)

積層型多機能CMOSイメージセンサーを支える代表的なソニー発明について

1975年の萩原の3件の出願特許は、「萩原が電子シャッターとGlobal シャッターの両方の発明者である」ことの証拠になります。

ソニー株式会社

ソニーセミコンダクタソリューションズ株式会社

裏面照射型CMOSイメージセンサーに採用されたPinned Photodiode

ソニーのイメージセンサーの発明の歴史は、古くはCCDの時代までさかのぼる。中でもPinned Photodiodeは、裏面照射型CMOSセンサーの性能向上にも貢献する技術であり、その発明と製品開発の歴史を紐解く。

ソニーは1975年、裏面照射型のN+NP+N接合型とN+NP+NP接合型のPinned Photodiode (PPD) を採用したCCDイメージセンサーを発明した（出願特許1975-127646,1975-127647 萩原 良昭）。同年、その構造をヒントに、VOD（縦型オーバーフロードレイン）機能を持つ、PNP接合型PPDを発明した（特許第1215101号 萩原 良昭）。ソニーはその後、イオン打ち込み技術により濃いP+のチャンネルストップ領域をその受光部近傍に形成したPNP接合型のPPD技術を採用したフレームトランスファー型CCDイメージセンサーの原理試作に世界で初めて成功し、1978年のSSDM1978の学会で論文を発表した（Y. Hagiwara, M. Abe, and C. Okada, "A 380H x 488V CCD imager with narrow channel transfer gates", Proc. The 10th Conference on Solid State Devices, Tokyo, (1978)）。

1980年にはソニーはこのPNP接合型PPD を採用したワンチップのフレームトランスファーCCDイメージセンサーを使ったカメラ一体型VTRの試作に成功し、東京では当時社長の岩間が、ニューヨークでは会長の盛田が同日記者会見をして世界を驚かせた。1987年にはソニーは、VOD（縦型オーバーフロードレイン）機能を持つ「イオン打ち込み技術により濃いP+のチャンネルストップ領域をその受光部近傍に形成したPPD」をインターライン転送型CCDイメージセンサーに世界で初めて採用した8ミリビデオのカムコーダーの開発に成功しビデオカメラの市場を開拓した。

このような長い歴史を経て育まれてきたPPDの技術が今も裏面照射型CMOSイメージセンサーに採用されている。

半導体産業人協会の日本半導体歴史館は「萩原が1975年にPinned Photodiodeを提案した」と断定している。 [イメージセンサ用フォトダイオードの改良 \(ソニー、日立、nec、東芝\) \(shmj.or.jp\)](http://www.shmj.or.jp)

<http://www.shmj.or.jp/museum2010/exhibi1005.html>

半導体イメージセンサでは受光素子にフォトダイオードが用いられる。1987年、ソニーは現在ピン留めフォトダイオード(Pinned Photodiode)と呼ばれている受光素子(ソニーはこのフォトダイオードをHAD: Hole Accumulation Diodeと呼んだ)を用いた2/3インチ38万画素IT(Interline Transfer)-CCDイメージセンサを搭載した、8ミリVTR一体型ビデオカメラ「CCD-V90」を発表した^[1]。

ピン留めフォトダイオードは図1に示すように、N層全体をP層で覆い、受光面のP層を高濃度P⁺にしたフォトダイオードである。この構造では、受光面のP⁺表面が基板電位にピン留めされるため、1984年にKodakによってピン留めフォトダイオードと命名された。高感度受光、広いダイナミックレンジに加えて、残像の発生もなく、受光表面のGRセンターの影響低下による暗電流・白傷の大幅低減などの特長があり、イメージセンサ用フォトダイオードとして極めて優れた性能を有する。

1975年、ソニーからPNPトランジスタを受光素子とする提案がなされた^[3]。受光部をP⁺層(エミッタ)にすることにより従来のフォトダイオードのように表面電位を制御するセンサー電極で受光面全面を覆う必要をなくし、受光感度を大幅に向上させることを目的とした。受光部表面をP⁺層にするピン留めフォトダイオードの基本となる提案であった。

Pinned Photodiode

続いてフォトダイオードの受光面P⁺層を基板電位にする提案が日立とソニーからなされた。日立からは1977年、表面高濃度P⁺層をP型基板(ウエル)に接続し基板と同じ電位にピン留めすることで電荷蓄積容量を増加し、フォトダイオードのダイナミックレンジを広げる構造が提示された^[4]。またソニーは1978年、同じ構造のフォトダイオードを用いたFT(Frame Transfer)-CCDイメージセンサを発表した^[5]。それを発展させた2/3インチ型28万画素FT-CCDイメージセンサを用いた、

【参考文献】

【1】 浜崎正治、鈴木智行、賀川能明、石川貴久枝、宮田克郎、神戸秀夫、“可変速電子シャタ付IT-CCD撮像素子”、テレビジョン学会技術報告、vol. 12, no. 12, pp. 31-36, (1988)

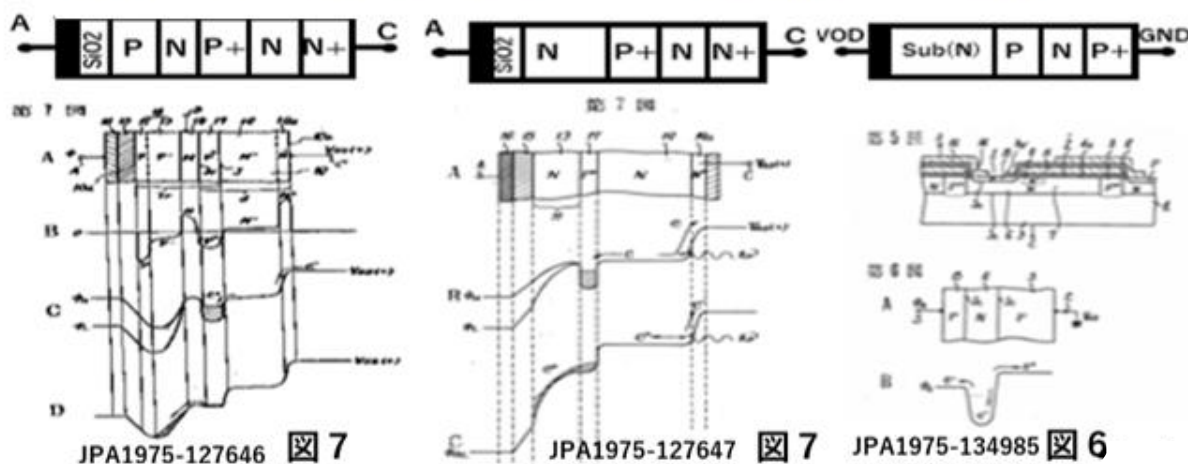
【2】 池田勝己、関根弘一、金子武彦、山田哲生、郡戸久美男、“1/3インチ36万画素IT-CCDセンサー”、テレビジョン学会技術報告、vol. 15, no. 16, pp. 31-36, (1991)

【3】 萩原良昭、“固体撮像装置”、特許公報 昭58-46905 (1975年11月10日出願) **JPA1975-134985**

【4】 小池紀雄、竹本一八男、“固体撮像装置”特許公報 昭62-20750 (1977年1月10日出願)

【5】 Y. Hagiwara, M. Abe, and C. Okada, “A 380H x 488V CCD imager with narrow channel transfer gates”, Proc. The 10th Conference on Solid State Devices, Tokyo, (1978): Japanese Journal of Applied Physics, vol. 18, Supplements 18-1, pp. 335-340, (1979)

【6】 梶野功、島田勝、中田康雄、平田芳美、萩原良昭、“ナローチャネルCCD単板カメラ”、テレビジョン学会技術報告、vol. 5, no. 29, pp. 32-36, (1981)



半導体産業人協会日本半導体歴史館は「萩原が Pinned Photodiodeの基本提案者」と断定している。

[イメージセンサ用フォトダイオードの改良（ソニー、日立、nec、東芝）\(shmj.or.jp\)](http://www.shmj.or.jp)

<http://www.shmj.or.jp/museum2010/exhibi1005.html>

半導体イメージセンサでは受光素子にフォトダイオードが用いられる。1987年、ソニーは現在ピン留めフォトダイオード(Pinned Photodiode)と呼ばれている受光素子(ソニーはこのフォトダイオードをHAD : Hole Accumulation Diodeと呼んだ)を用いた2/3インチ38万画素IT(Interline Transfer)-CCDイメージセンサを搭載した、8ミリVTR一体型ビデオカメラ「CCD-V90」を発表した【1】。

ピン留めフォトダイオードは図1に示すように、N層全体をP層で覆い、受光面のP層を高濃度P⁺にしたフォトダイオードである。この構造では、受光面のP⁺表面が基板電位にピン留めされるため、1984年にKodakによってピン留めフォトダイオードと命名された。高感度受光、広いダイナミックレンジに加えて、残像の発生もなく、受光表面のGRセンターの影響低下による暗電流・白傷の大幅低減などの特長があり、イメージセンサ用フォトダイオードとして極めて優れた性能を有する。

1975年、ソニーからPNPトランジスタを受光素子とする提案がなされた【3】。受光部をP⁺層(エミッタ)にすることにより従来のフォトダイオードのように表面電位を制御するセンサー電極で受光面全面を覆う必要をなくし、受光感度を大幅に向上させることを目的とした。受光部表面をP⁺層にするピン留めフォトダイオードの基本となる提案であった。

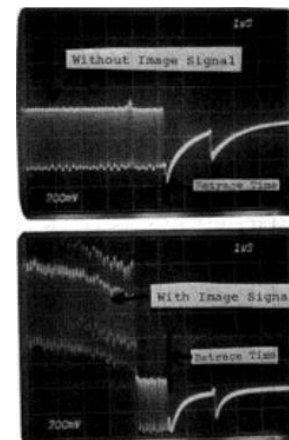
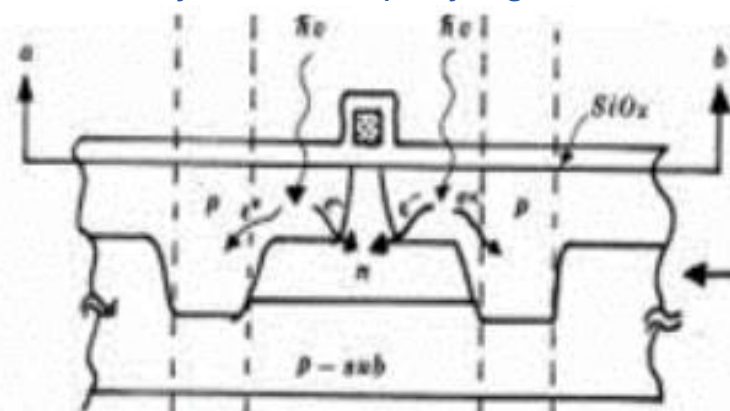
続いてフォトダイオードの受光面P⁺層を基板電位にする提案が日立とソニーからなされた。日立からは1977年、表面高濃度P⁺層をP型基板(ウエル)に接続し基板と同じ電位にピン留めすることで電荷蓄積容量を増加し、フォトダイオードのダイナミックレンジを広げる構造が提示された【4】。またソニーは1978年、同じ構造のフォトダイオードを用いたFT(Frame Transfer)-CCDイメージセンサを発表した【5】。それを発展させた2/3インチ型28万画素FT-CCDイメージセンサを用いた

【参考文献】

- 【1】 浜崎正治、鈴木智行、賀川能明、石川貴久枝、宮田克郎、神戸秀夫、“可変速電子シャッタ付IT-CCD撮像素子”、テレビジョン学会技術報告、vol. 12, no. 12, pp. 31-36, (1988)
- 【2】 池田勝己、関根弘一、金子武彦、山田哲生、郡戸久美男、“1/3インチ36万画素IT-CCDセンサー”、テレビジョン学会技術報告、vol. 15, no. 16, pp. 31-36, (1991)
- 【3】 萩原良昭、“固体撮像装置”、特許公報 昭58-46905 (1975年11月10日出願)
- 【4】 小池紀雄、竹本一八男、“固体撮像装置”特許公報 昭62-20750 (1977年1月10日出願)
- 【5】 Y. Hagiwara, M. Abe, and C. Okada, “A 380H x 488V CCD imager with narrow channel transfer gates”, Proc. The 10th Conference on Solid State Devices, Tokyo, (1978): Japanese Journal of Applied Physics, vol. 18, Supplements 18-1, pp. 335-340, (1979)
- 【6】 梶野功、島田勝、中田康雄、平田芳美、萩原良昭、“ナローチャンネルCCD単板カメラ”、テレビジョン学会技術報告、vol. 5, no. 29, pp. 32-36, (1981)

Excellent Blue Light Sensitivity and No Image Lag with Adjacent P+ Channel Stops

Sony SSDM1978 Paper by Hagiwara



半導体産業人協会日本半導体歴史館は「萩原が Pinned Photodiodeの基本提案者」と断定している。 イメージセンサ用フォトダイオードの改良（ソニー、日立、nec、東芝）(shmj.or.jp)

<http://www.shmj.or.jp/museum2010/exhibi1005.html>

半導体イメージセンサでは受光素子にフォトダイオードが用いられる。1987年、ソニーは現在ピン留めフォトダイオード(Pinned Photodiode)と呼ばれている受光素子(ソニーはこのフォトダイオードをHAD: Hole Accumulation Diodeと呼んだ)を用いた2/3インチ38万画素IT(Interline Transfer)-CCDイメージセンサを搭載した、8ミリVTR一体型ビデオカメラ「CCD-V90」を発表した【1】。

ピン留めフォトダイオードは図1に示すように、N層全体をP層で覆い、受光面のP層を高濃度P⁺にしたフォトダイオードである。この構造では、受光面のP⁺表面が基板電位にピン留めされるため、1984年にKodakによってピン留めフォトダイオードと命名された。高感度受光、広いダイナミックレンジに加えて、残像の発生もなく、受光表面のGRセンターの影響低下による暗電流・白傷の大幅低減などの特長があり、イメージセンサ用フォトダイオードとして極めて優れた性能を有する。

1975年、ソニーからPNPトランジスタを受光素子とする提案がなされた【3】。受光部をP⁺層(エミッタ)にすることにより従来のフォトダイオードのように表面電位を制御するセンサー電極で受光面全面を覆う必要をなくし、受光感度を大幅に向上させることを目的とした。受光部表面をP⁺層にするピン留めフォトダイオードの基本となる提案であった。

続いてフォトダイオードの受光面P⁺層を基板電位にする提案が日立とソニーからなされた。日立からは1977年、表面高濃度P⁺層をP型基板(ウエル)に接続し基板と同じ電位にピン留めすることで電荷蓄積容量を増加し、フォトダイオードのダイナミックレンジを広げる構造が提示された【4】。またソニーは1978年、同じ構造のフォトダイオードを用いたFT(Frame Transfer)-CCDイメージセンサを発表した【5】。それを発展させた2/3インチ型28万画素FT-CCDイメージセンサを用いた、

【参考文献】

【1】 浜崎正治、鈴木智行、賀川能明、石川貴久枝、宮田克郎、神戸秀夫、“可変速電子シャッタ付IT-CCD撮像素子”、テレビジョン学会技術報告、vol. 12, no. 12, pp. 31-36, (1988)

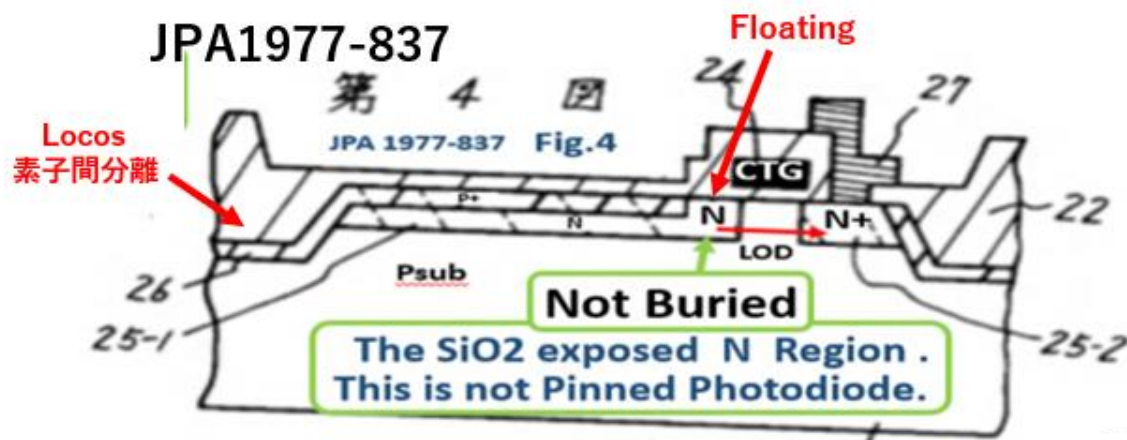
【2】 池田勝己、関根弘一、金子武彦、山田哲生、郡戸久美男、“1/3インチ36万画素IT-CCDセンサー”、テレビジョン学会技術報告、vol. 15, no. 16, pp. 31-36, (1991)

【3】 萩原良昭、“固体撮像装置”、特許公報 昭58-46905 (1975年11月10日出願)

【4】 小池紀雄、竹本一八男、“固体撮像装置”特許公報 昭62-20750 (1977年1月10日出願)

【5】 Y. Hagiwara, M. Abe, and C. Okada, “A 380H x 488V CCD imager with narrow channel transfer gates”, Proc. The 10th Conference on Solid State Devices, Tokyo, (1978): Japanese Journal of Applied Physics, vol. 18, Supplements 18-1, pp. 335-340, (1979)

【6】 梶野功、島田勝、中田康雄、平田芳美、萩原良昭、“ナローチャンネルCCD単板カメラ”、テレビジョン学会技術報告、vol. 5, no. 29, pp. 32-36, (1981)



半導体産業人協会日本半導体歴史館は「萩原が Pinned Photodiodeの基本提案者」と断定している。 イメージセンサ用フォトダイオードの改良（ソニー、日立、nec、東芝）(shmj.or.jp)

<http://www.shmj.or.jp/museum2010/exhibi1005.html>

半導体イメージセンサでは受光素子にフォトダイオードが用いられる。1987年、ソニーは現在ピン留めフォトダイオード(Pinned Photodiode)と呼ばれている受光素子(ソニーはこのフォトダイオードをHAD: Hole Accumulation Diodeと呼んだ)を用いた2/3インチ38万画素IT(Interline Transfer)-CCDイメージセンサを搭載した、8ミリVTR一体型ビデオカメラ「CCD-V90」を発表した【1】。

ピン留めフォトダイオードは図1に示すように、N層全体をP層で覆い、受光面のP層を高濃度P⁺にしたフォトダイオードである。この構造では、受光面のP⁺表面が基板電位にピン留めされるため、1984年にKodakによってピン留めフォトダイオードと命名された。高感度受光、広いダイナミックレンジに加えて、残像の発生もなく、受光表面のGRセンターの影響低下による暗電流・白傷の大幅低減などの特長があり、イメージセンサ用フォトダイオードとして極めて優れた性能を有する。

1975年、ソニーからPNPトランジスタを受光素子とする提案がなされた【3】。受光部をP⁺層(エミッタ)にすることにより従来のフォトダイオードのように表面電位を制御するセンサー電極で受光面全面を覆う必要をなくし、受光感度を大幅に向上させることを目的とした。受光部表面をP⁺層にするピン留めフォトダイオードの基本となる提案であった。

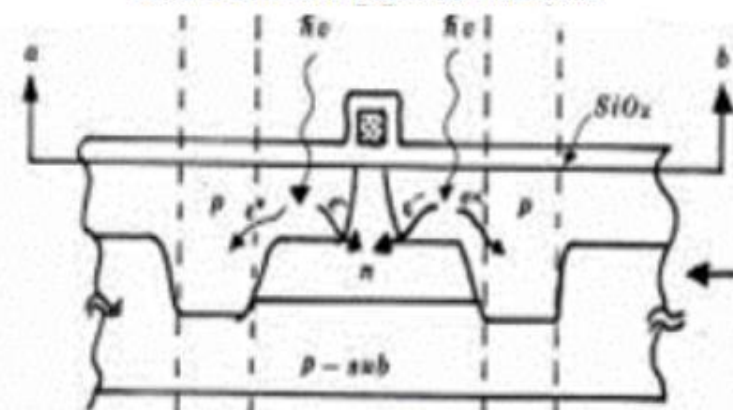
続いてフォトダイオードの受光面P⁺層を基板電位にする提案が日立とソニーからなされた。日立からは1977年、表面高濃度P⁺層をP型基板(ウェル)に接続し基板と同じ電位にピン留めすることで電荷蓄積容量を増加し、フォトダイオードのダイナミックレンジを広げる構造が提示された【4】。またソニーは1978年、同じ構造のフォトダイオードを用いたFT(Frame Transfer)-CCDイメージセンサを発表した【5】。それを発展させた2/3インチ型28万画素FT-CCDイメージセンサを用いた、

【参考文献】

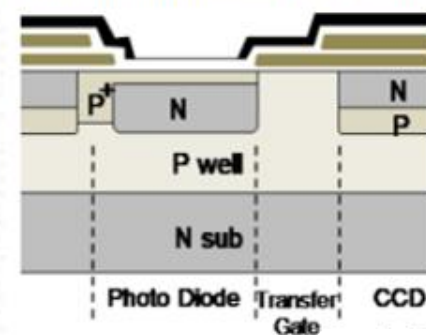
- 【1】 浜崎正治、鈴木智行、賀川能明、石川貴久枝、宮田克郎、神戸秀夫、“可変速電子シャッタ付IT-CCD撮像素子”、テレビジョン学会技術報告、vol. 12, no. 12, pp. 31-36, (1988)
- 【2】 池田勝己、関根弘一、金子武彦、山田哲生、郡戸久美男、“1/3インチ36万画素IT-CCDセンサー”、テレビジョン学会技術報告、vol. 15, no. 16, pp. 31-36, (1991)
- 【3】 萩原良昭、“固体撮像装置”、特許公報 昭58-46905 (1975年11月10日出願)
- 【4】 小池紀雄、竹本一八男、“固体撮像装置”特許公報 昭62-20750 (1977年1月10日出願)
- 【5】 Y. Hagiwara, M. Abe, and C. Okada, “A 380H x 488V CCD imager with narrow channel transfer gates”, Proc. The 10th Conference on Solid State Devices, Tokyo, (1978): Japanese Journal of Applied Physics, vol. 18, Supplements 18-1, pp. 335-340, (1979)
- 【6】 梶野功、島田勝、中田康雄、平田芳美、萩原良昭、“ナローチャネルCCD単板カメラ”、テレビジョン学会技術報告、vol. 5, no. 29, pp. 32-36, (1981)

Excellent Blue Light Sensitivity and No Image Lag with Adjacent P+ Channel Stops

Sony SSDM1978 Paper by Hagiwara



Pinned Photodiode explained by Semiconductor History Museum



Sonyは「1975年に萩原がVOD機能を持つPinned Photodiode (PPD)の発明者だ」と断定した。

SONY

[ホーム](#)[事業・製品](#)[ソニーグループについて](#)[テクノロジー](#)[人材](#)[サステナビリティ](#)[デザイン](#)[投資家情報](#)[お問い合わせ](#)[採用情報](#)

2020年6月26日発表

[日本語](#) | [English](#)

積層型多機能CMOSイメージセンサーを支える代表的なソニー発明について

1975年の萩原の3件の出願特許は、「萩原が電子シャッターとGlobal シャッターの両方の発明者である」ことの証拠になります。

ソニー株式会社

ソニーセミコンダクタソリューションズ株式会社

裏面照射型CMOSイメージセンサーに採用されたPinned Photodiode

ソニーのイメージセンサーの発明の歴史は、古くはCCDの時代までさかのぼる。中でもPinned Photodiodeは、裏面照射型CMOSセンサーの性能向上にも貢献する技術であり、その発明と製品開発の歴史を紐解く。

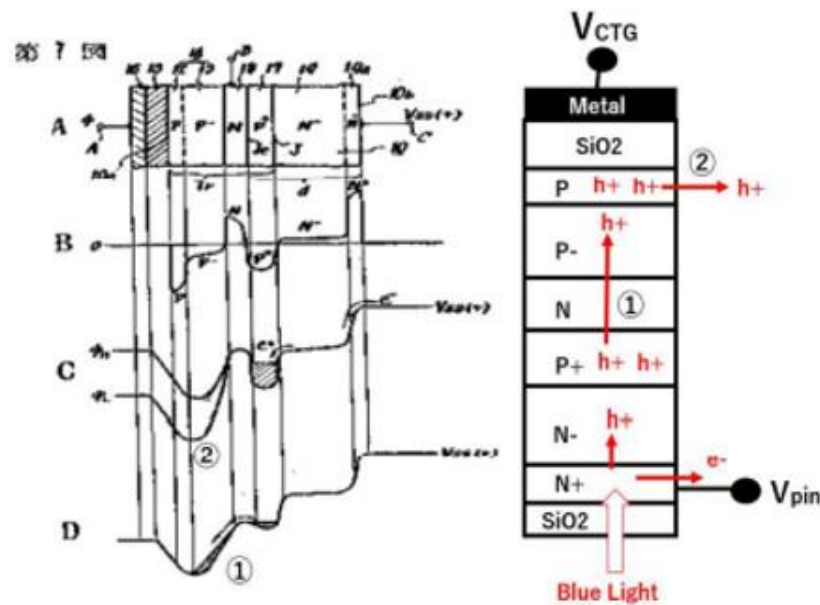
ソニーは1975年、裏面照射型のN+NP+N接合型とN+NP+NP接合型のPinned Photodiode (PPD) を採用したCCDイメージセンサーを発明した（出願特許1975-127646,1975-127647 萩原 良昭）。同年、その構造をヒントに、VOD（縦型オーバーフロードレイン）機能を持つ、PNP接合型PPDを発明した（特許第1215101号 萩原 良昭）。ソニーはその後、イオン打ち込み技術により濃いP+のチャンネルストップ領域をその受光部近傍に形成したPNP接合型のPPD技術を採用したフレームトランスファー型CCDイメージセンサーの原理試作に世界で初めて成功し、1978年のSSDM1978の学会で論文を発表した（Y. Hagiwara, M. Abe, and C. Okada, "A 380H x 488V CCD imager with narrow channel transfer gates", Proc. The 10th Conference on Solid State Devices, Tokyo, (1978)）。

1980年にはソニーはこのPNP接合型PPD を採用したワンチップのフレームトランスファーCCDイメージセンサーを使ったカメラ一体型VTRの試作に成功し、東京では当時社長の岩間が、ニューヨークでは会長の盛田が同日記者会見をして世界を驚かせた。1987年にはソニーは、VOD（縦型オーバーフロードレイン）機能を持つ「イオン打ち込み技術により濃いP+のチャンネルストップ領域をその受光部近傍に形成したPPD」をインターライン転送型CCDイメージセンサーに世界で初めて採用した8ミリビデオのカムコーダーの開発に成功しビデオカメラの市場を開拓した。

このような長い歴史を経て育まれてきたPPDの技術が今も裏面照射型CMOSイメージセンサーに採用されている。

Proc. of the International Conference on Electrical, Computer and Energy Technologies (ICECET)
9-10 December 2021, Cape Town-South Africa

Invention and Historical Development Efforts of Pinned Buried Photodiode



Yoshiaki Hagiwara
AIPLAB
Artificial Intelligent Partner System (AIPS)
Atsugi-city, Japan

hagiwara-yoshiaki@aiplab.com

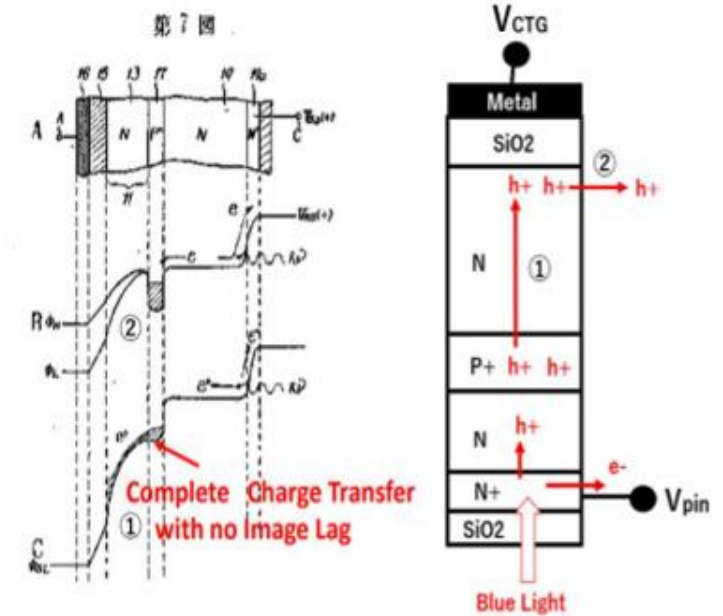


Fig. 6 The N+N-P+N double junction Pinned Photodiode which is a reproduction of a figure drawn in Japanese patent application JPA1975-127647.

1975年の特許出願は日本語で記載されたものである。IEEEの国際学会などの、英語圏の学会ではまったくその発明の内容を紹介していなかった。2021年12月になり、初めて、英語圏の学会で詳細に、「残像のないVOD付きのPinned Photodiodeの発明者は萩原だ」と説明した。

*Proc. of the International Conference on Electrical, Computer and Energy Technologies (ICECET)
9-10 December 2021, Cape Town-South Africa*

Pinned Buried PIN Photodiode Type Solar Cell

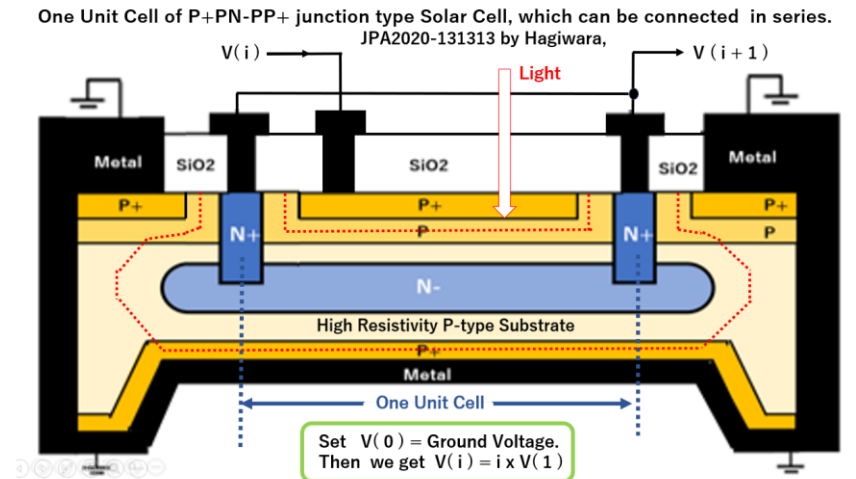
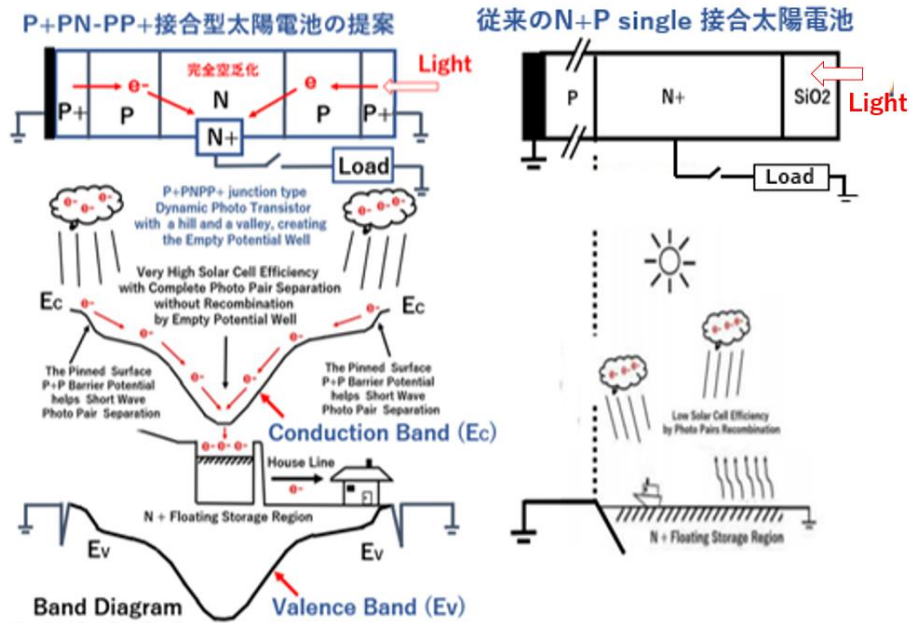
Yoshiaki Hagiwara

AIPLAB

Artificial Intelligent Partner System (AIP)

Atsugi-city, Japan

hagiwara-yoshiaki@aiplab.com



- (1) 超短波長光感度特性を持ち
- (2) Anti-blooming機能を持ち
- (3) 電子シャッター機能を持ち
- (4) Global Shutter機能を持ち
- (5) かつ残像のない特性をつ、
- (6) 受光表面がピン留めされた Pinned Photodiodeを1975年にもとSonyの萩原は発明した。

この受光構造を超光感度の新型太陽電池として開発し将来の日本の半導体電子デバイス産業の、「日本の産業のコメ」として育て、発展されて日本のエネルギー対策に貢献したいです。

概要 **発明協会は「1979年に寺西が Pinned Photodiodeを発明した」と断定している。**

撮像デバイスの研究開発は、19世紀後期のテレビジョン研究がスタートである。機械式、撮像管、固体撮像素子（以下「イメージセンサー」と呼ぶ）と発展し、社会に大きなインパクトを与えつつ、大きく発展してきた。

真空管の一種である撮像管は、サイズが大きい、割れ物である、消費電力が大きい、画像にゆがみがある、高価である、などの欠点があり、固体化が望まれていた。1960年代半ばにイメージセンサーの開発がスタートした。そのときは、MOS (Metal Oxide Semiconductor) 型が中心であった。

1970年にBoyleとSmith（当時Bell研究所）がCCD (Charge-Coupled Device、電荷結合素子) を発表した¹。構造が単純であり、イメージセンサーのような大規模なアレイ構造を製造するのに適していること、矢継ぎ早にCCDに改善が加えられたことから、イメージセンサー開発の中心はCCDになった。1970年後半からは開発の中心は日本に移った。1978年、山田哲生（当時 東芝）は、強い光が入射したときに縦線の偽信号を発生させるブルーミングを抑制する縦型オーバーロードレイン構造を発明した²。1979年には寺西信一（当時 NEC）が、白傷や暗電流を大幅に低減し、残像や転送ノイズを解消する埋込フォトダイオード (Pinned Photodiode) を発明した³。これらの結果、CCDはまずムービーを、引き続きコンパクトデジタルスチルカメラを主な市場として量産されていった。

完全に事実誤認では??

1990年代になると、CMOSの微細化が進み、4個ほどのトランジスターを画素内に配置することが可能になり、さらには、埋込フォトダイオードをCMOSイメージセンサーに適用することでCCDと同等以上の低ノイズが達成でき、世界の多くの機関で熱心に開発が進められた。2000年に米田智也ら（当時 キヤノン）が、強い光が入射したときに発生するシェーディングを抑制する構造を発明した⁴。2001年に鈴木亮司ら（当時 ソニー）が、裏面照射型に関する発明をした⁵。これらの技術開発によりCMOSイメージセンサーが主役になり、低消費電力という特性のお陰もあり、携帯電話に搭載され、生産量を爆発的に増加させていった。2010年に梅林拓ら（当時 ソニー）が、イメージセンサーに画像処理回路を積層する構造を発明し⁶、高速化と多機能化を飛躍的に押し進めた。

2014年には携帯電話用を中心に約38億個もの生産が行われた。パソコンカメラ、デジタルスチルカメラ、ゲームなどのコンシューマー用途、監視用、車載用、放送用カメラなどの社会インフラとして、さらには医療、科学用などあらゆるところでイメージセンサーが使われるようになった。

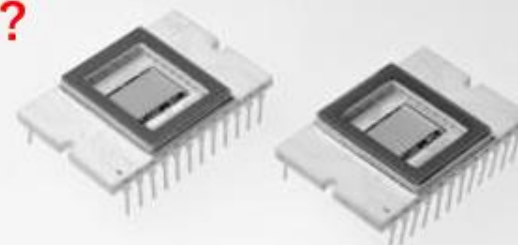
イメージセンサー (CCD・CMOS)

概要 イノベーションに至る経緯 発明技術開発の概要 主な受賞歴 参考文献等

参考文献等

1. W. S. Boyle and G. E. Smith 「Charge Coupled Semiconductor Devices」, The Bell System Technical Journal, vol.49 (1970) pp.587-593
2. 山田哲生「固体撮像装置」特開昭54-95116、1978年1月13日出願
3. 寺西信一 外「固体撮像装置」特開57-62557、1980年10月2日出願
4. 米田智也 外「固体撮像装置」特開2001-230400、2000年11月30日出願
5. 鈴木亮司 外「X-Yアドレス型固体撮像素子およびその製造方法」特開2003-31785、2001年7月11日出願
6. 梅林拓 外「半導体装置とその製造方法、及び電子機器」特開2015-65479、2010年1月22日出願

CCD撮像素子 (ICX008)



萩原がSONY現役時代に設計したCCD CHIP

(画像提供：ソニー)

http://www.koueki.jiii.or.jp/innovation100/innovation_detail.php?eid=00059&test=open&age

概要 **発明協会は「1978年に山田がVODを発明した」と断定している。**

撮像デバイスの研究開発は、19世紀後期のテレビジョン研究がスタートである。機械式、撮像管、固体撮像素子（以下「イメージセンサー」と呼ぶ）と発展し、社会に大きなインパクトを与えつつ、大きく発展してきた。

真空管の一種である撮像管は、サイズが大きい、割れ物である、消費電力が大きい、画像にゆがみがある、高価である、などの欠点があり、固体化が望まれていた。1960年代半ばにイメージセンサーの開発がスタートした。そのときは、MOS (Metal Oxide Semiconductor) 型が中心であった。

1970年にBoyleとSmith（当時Bell研究所）がCCD (Charge-Coupled Device、電荷結合素子) を発表した¹。構造が単純であり、イメージセンサーのような大規模なアレイ構造を製造するのに適していること、矢継ぎ早にCCDに改善が加えられたことから、イメージセンサー開発の中心はCCDになった。1970年後半からは開発の中心は日本に移った。1978年、山田哲生（当時 東芝）は、強い光が入射したときに縦線の偽信号を発生させるブルーミングを抑制する縦型オーバーフローライン構造を発明した²。1979年には寺西信一（当時 NEC）が、白傷や暗電流を大幅に低減し、残像や転送ノイズを解消する埋入フォトダイオード (Pinned Photodiode) を発明した³。これらの結果、CCDはまずムービーを、引き続きコンパクトデジタルスチルカメラを主な市場として量産されていった。

完全に事実誤認では??

1990年代になると、CMOSの微細化が進み、4個ほどのトランジスターを画素内に配置することが可能になり、さらには、埋入フォトダイオードをCMOSイメージセンサーに適用することでCCDと同等以上の低ノイズが達成でき、世界の多くの機関で熱心に関係が進められた。2000年に米田智也ら（当時 キヤノン）が、強い光が入射したときに発生するシェーディングを抑制する構造を発明した⁴。2001年に鈴木亮司ら（当時 ソニー）が、裏面照射型に関する発明をした⁵。これらの技術開発によりCMOSイメージセンサーが主役になり、低消費電力という特性のお陰もあり、携帯電話に搭載され、生産量を爆発的に増加させていった。2010年に梅林拓ら（当時 ソニー）が、イメージセンサーに画像処理回路を積層する構造を発明し⁶、高速化と多機能化を飛躍的に押し進めた。

2014年には携帯電話用を中心に約38億個もの生産が行われた。パソコンカメラ、デジタルスチルカメラ、ゲームなどのコンシューマー用途、監視用、車載用、放送用カメラなどの社会インフラとして、さらには医療、科学用などあらゆるところでイメージセンサーが使われるようになった。

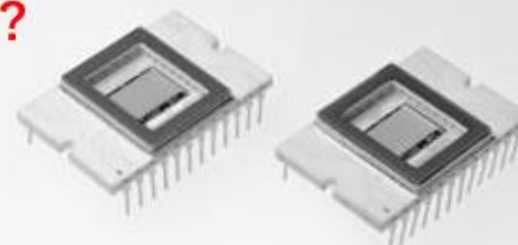
イメージセンサー (CCD・CMOS)

概要 イノベーションに至る経緯 発明技術開発の概要 主な受賞歴 参考文献等

参考文献等

1. W. S. Boyle and G. E. Smith 「Charge Coupled Semiconductor Devices」, The Bell System Technical Journal, vol.49 (1970) pp.587-593
2. 山田哲生「固体撮像装置」特開昭54-95116、1978年1月13日出願
3. 寺西信一 外「固体撮像装置」特開57-62557、1980年10月2日出願
4. 米田智也 外「固体撮像装置」特開2001-230400、2000年11月30日出願
5. 鈴木亮司 外「X-Yアドレス型固体撮像素子およびその製造方法」特開2003-31785、2001年7月11日出願
6. 梅林拓 外「半導体装置とその製造方法、及び電子機器」特開2015-65479、2010年1月22日出願

CCD撮像素子 (ICX008)



萩原がSONY現役時代に設計したCCD CHIP

(画像提供：ソニー)



Difference between Buried Photodiode and Pinned Photodiode

A pinned PD is by necessity a buried PD, but not all buried PD's are pinned. The first Pinned PD was invented by Hagiwara at Sony and is used in ILT CCD PD's, these same PD's and the principles behind this complete transfer of charge are used in most CMOS imagers built today.

You can get surface state pinning from the dangling Si/SiO₂ bonds providing trapping centers. A buried PD (Photodiode) has a shallow implant that forces the charge carriers away from these surface traps. The Si/SiO₂ surface contributes to increased leakage (dark current) and noise (particularly 1/f noise from trapping/de-trapping). So confusingly a buried PD avoids pinning of the fermi-level at the surface.

I've edited this Answer to acknowledge Hagiwara-san's contribution. It has long been incorrectly attributed to Teranishi and to Fossum (in CMOS image sensors)

“The first Pinned Photodiode was invented by Hagiwara at Sony.”

“It has long been incorrectly attributed to Teranish and to Fossum.”



ELECTRICAL ENGINEERING

「萩原が Pinned Photodiodeの発明者だ」と断定している。

Difference between Buried Photodiode and Pinned Photodiode

A pinned PD is by necessity a buried PD, but not all buried PD's are pinned. The first Pinned PD was invented by Hagiwara at Sony and is used in ILT CCD PD's, these same PD's and the principles behind this complete transfer of charge are used in most CMOS imagers built today.

You can get surface state pinning from the dangling Si/SiO₂ bonds providing trapping centers. A buried PD (Photodiode) has a shallow implant that forces the charge carriers away from these surface traps. The Si/SiO₂ surface contributes to increased leakage (dark current) and noise (particularly 1/f noise from trapping/de-trapping). So confusingly a buried PD avoids pinning of the fermi-level at the surface.

I've edited this Answer to acknowledge Hagiwara-san's contribution. It has long been incorrectly attributed to Teranishi and to Fossum (in CMOS image sensors)

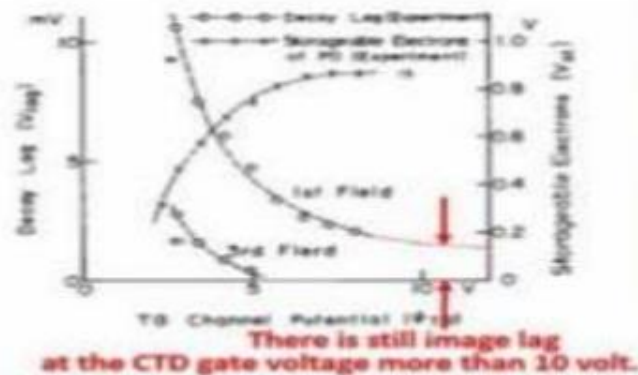
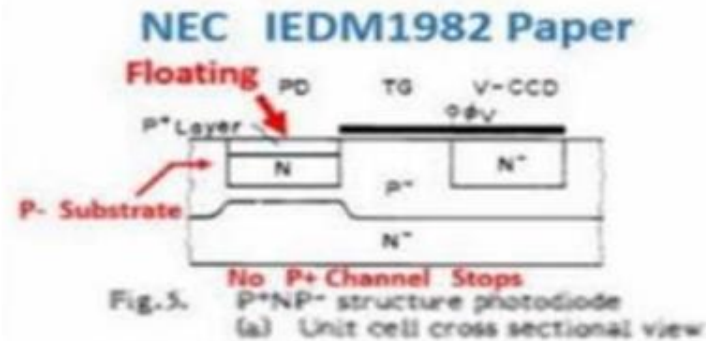
“The first Pinned Photodiode was invented by Hagiwara at Sony.”

“It has long been incorrectly attributed to Teranish and to Fossum.”

Fossum の 2014のIEEEの論文には事実誤認の記載がある。

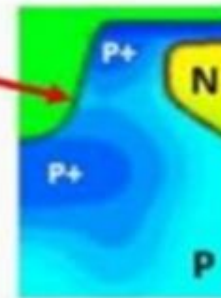
Difference of (1) NEC Buried Photodiode (BPD) with image lag problem,
 (2) KODAK Pinned Photodiode (PPD) with the LOCOS isolation
 and (3) Sony Pinned Photodiode (PPD) without the LOCOS isolation. But,
 Sony used the high energy ion implantation and the Lamp Anneal method which
 was invented and developed by Kazuo Nishiyama at Sony (JPA1981 -30113).

(1) NEC BPD



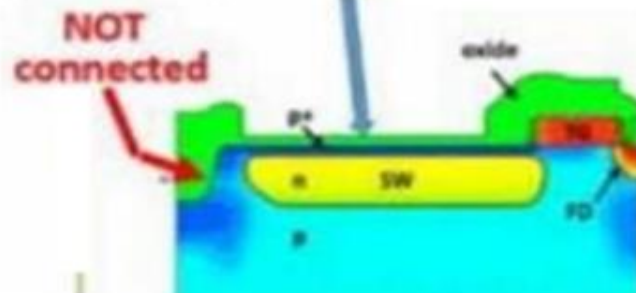
(2) KODAK PPD

The surface P+ layer is NOT connected to the LOCOS P+ layer. The surface P+ layer may be floating and this photodiode may have serious image lag.

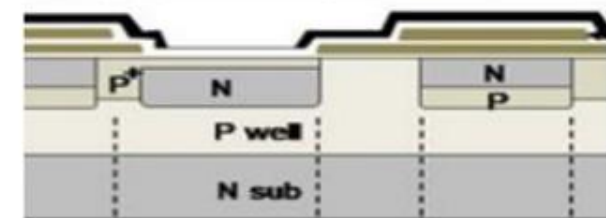


SSDM1984 KODAK Paper

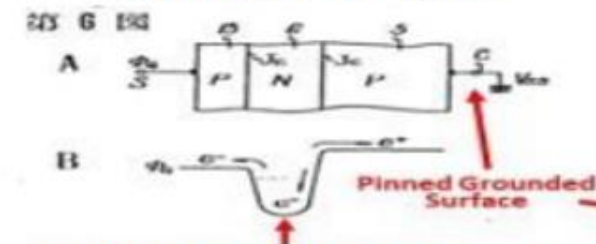
Serious Image Lag ?



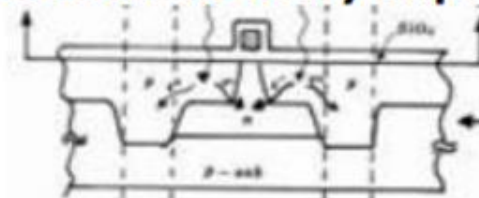
(3) Sony PPD



JPA1975 -134985



SSDM1978 Sony Paper



1980年の特許にもIEDM1982の論文にもLocos Isolationの記載は皆無である。いつの間にかこの論文にはLocos Isolationが受光部に採用されている。

2014年12月1日(月)

映像情報メディア学会技術報告

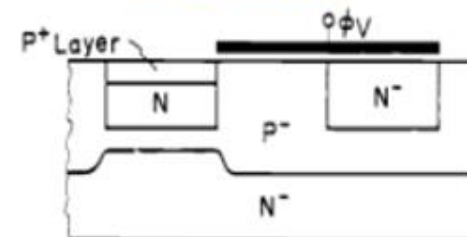
ITE Technical Report Vol.38, No.47
IST2014-52(Dec.2014)

(Invited) Effect and Limitation of Pinned Photodiode

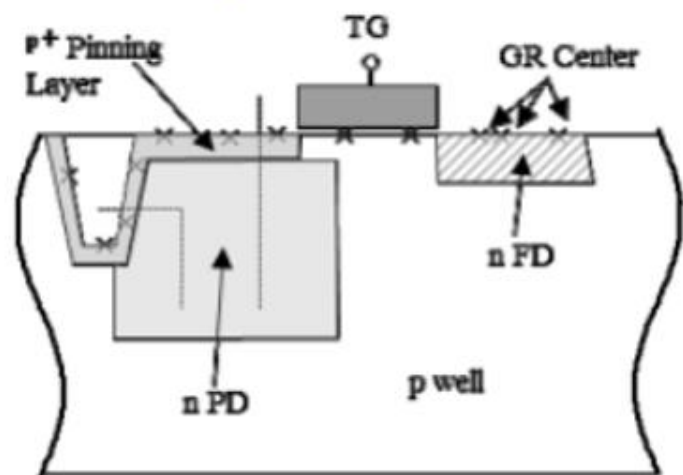
Nobukazu Teranishi^{1,2}

Abstract The pinned photodiode (PPD) is the primary technology for image sensors and used in almost all CCD image sensors and CMOS image sensors. This paper discusses effect and limitation of PPD, especially dark current and electronic shuttering. Even when PPD is used and silicon surface is neutralized, proposed model explains that GR centers at the silicon surface contribute the dark current. The temperature dependence is an activation type with activation energy, E_g , not $E_g/2$. It is important to reduce GR centers for dark current reduction at PPD also. It is also noted that the vertical overflow drain (VOD) shutter combined with PPD has potential of high speed shuttering with small skew.

(1) NEC (Teranishi)
Buried Photodiode
at IEDM1982

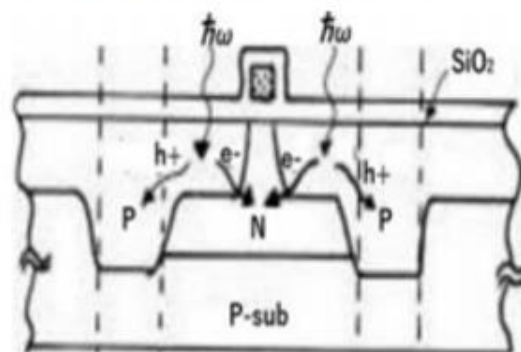


(2) Pinned Photodiode with LOCOS Isolation described by Teranishi in 2014

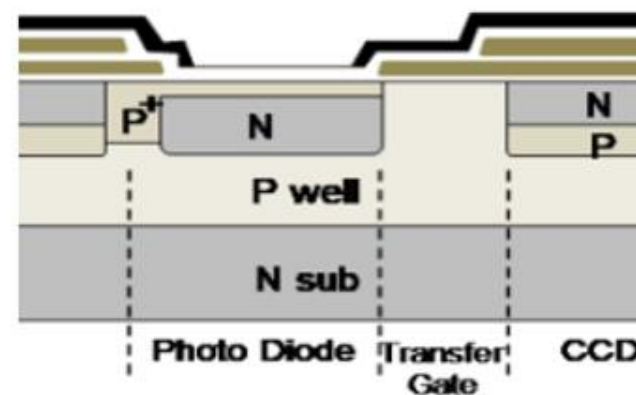


Practical and Actual Pinned Photodiode does not use LOCOS isolation, but with the adjacent P+ channel stops formed by Deep High Energy Implantation with Lamp Anneal technology developed by Kazuo Nishiyama at Sony in 1978

(3) Pinned Photodiode Sony(Hagiwara) 1978



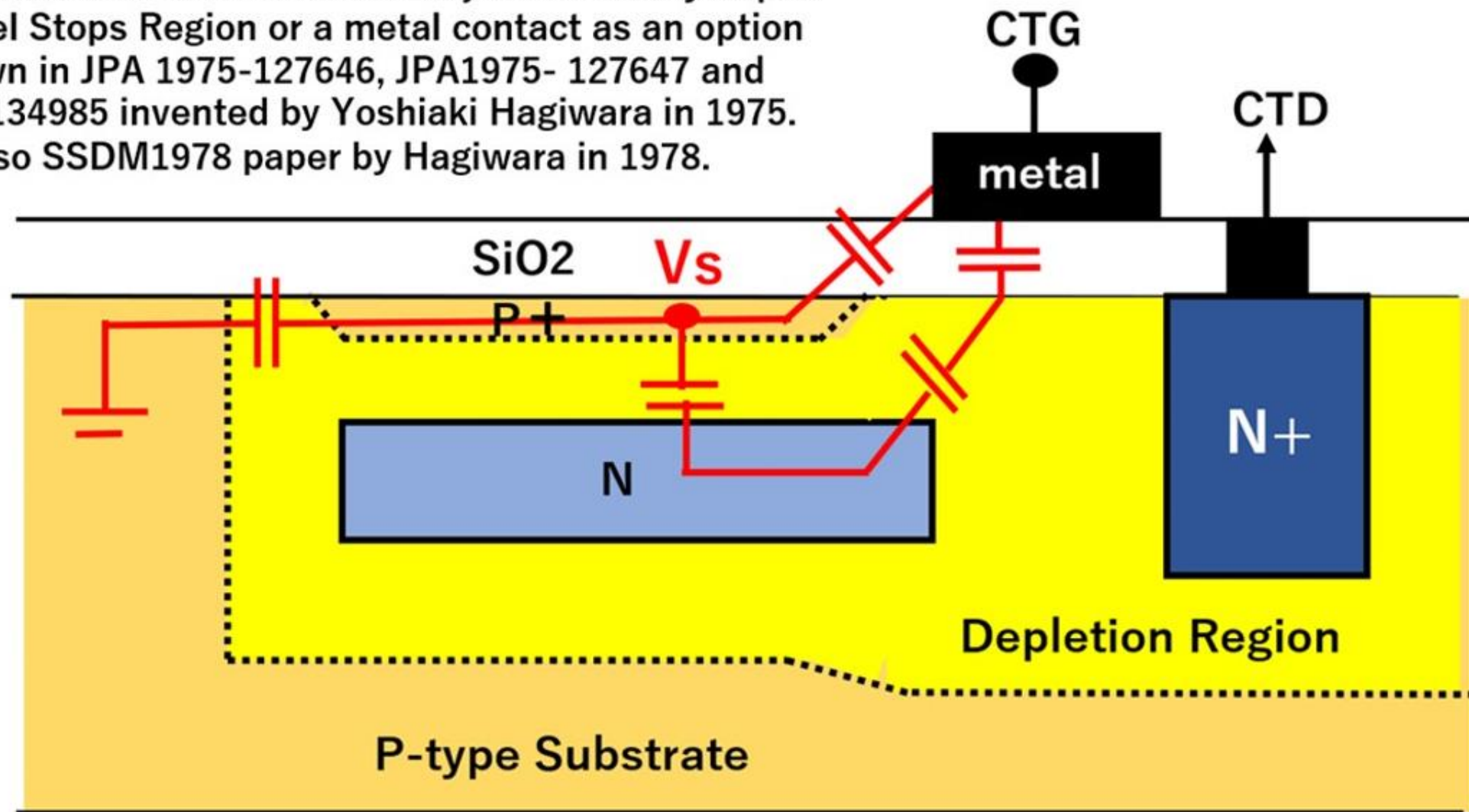
(4) Pinned Photodiode explained by Semiconductor History Museum



Buried Photodiode with Floating P+ Surface of Serious Image Lag Problem

The parasitic capacitance coupling with the surrounding depletion region and the gate oxide.

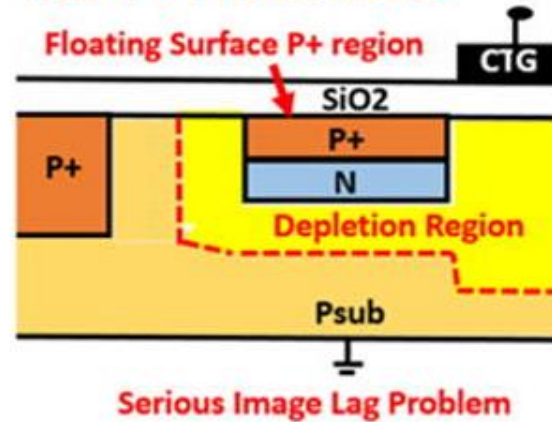
Pinned Photodiode must have the adjacent heavily doped P+ Channel Stops Region or a metal contact as an option as shown in JPA 1975-127646, JPA1975- 127647 and JPA 1975-134985 invented by Yoshiaki Hagiwara in 1975.
See also SSDM1978 paper by Hagiwara in 1978.



Difference of Buried Photodiode and Pinned Photodiode

Figure 5 does not have the P+ channel stop nearby.

Buried Photodiode



NEC IEDM1982 Paper

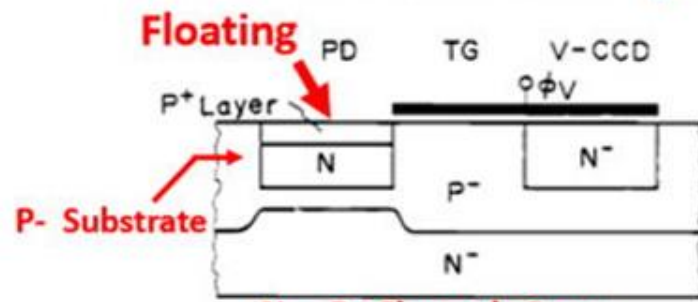
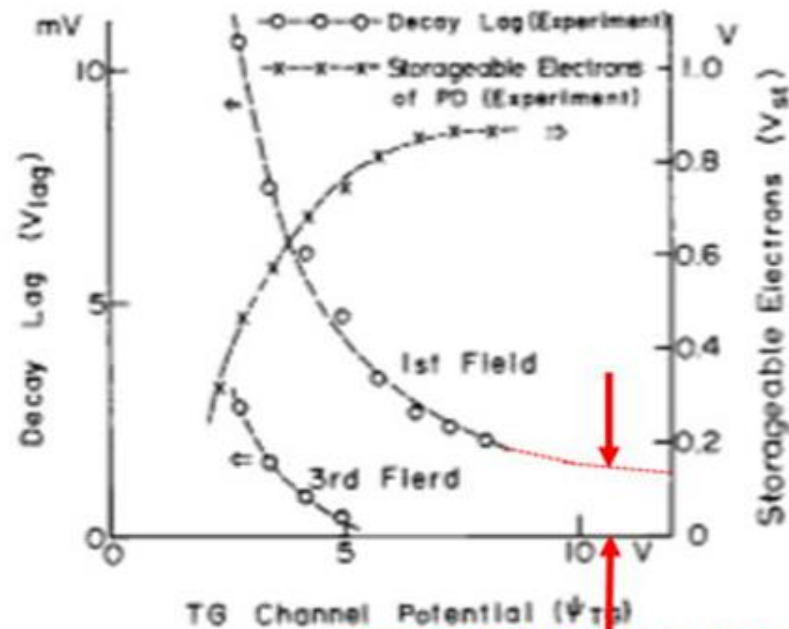


Fig.5. P⁺NP⁻ structure photodiode
(a) Unit cell cross sectional view



There is still image lag at the CTG gate voltage more than 10 volt.

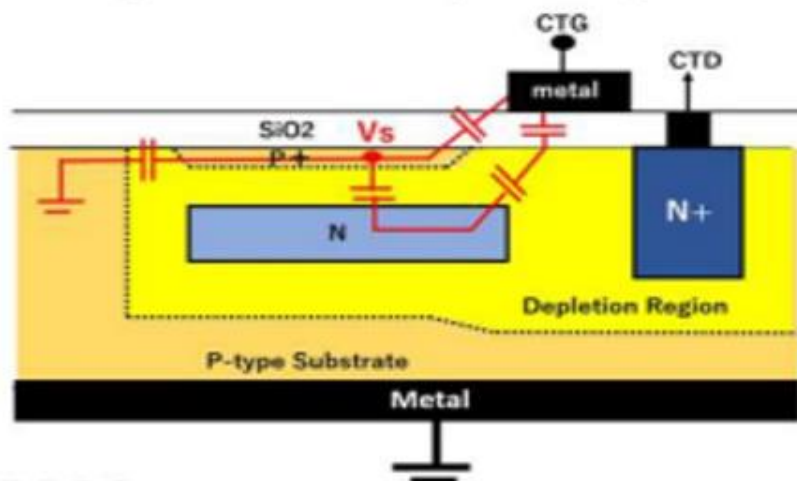
Fig.6. Storageable electrons vs. transfer gate channel potential, and decay lag vs. transfer gate channel potential in the P⁺NP⁻ structure photodiode

NEC IEDM1982 Paper reported Image Lag

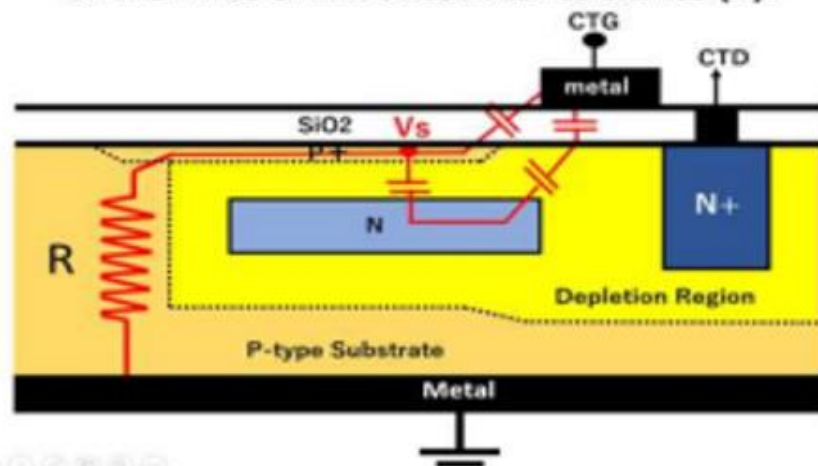
Figure 6 shows that there is still image lag at the CTG gate voltage of > 10 volt.

Difference of Buried Photodiode and Pinned Photodiode

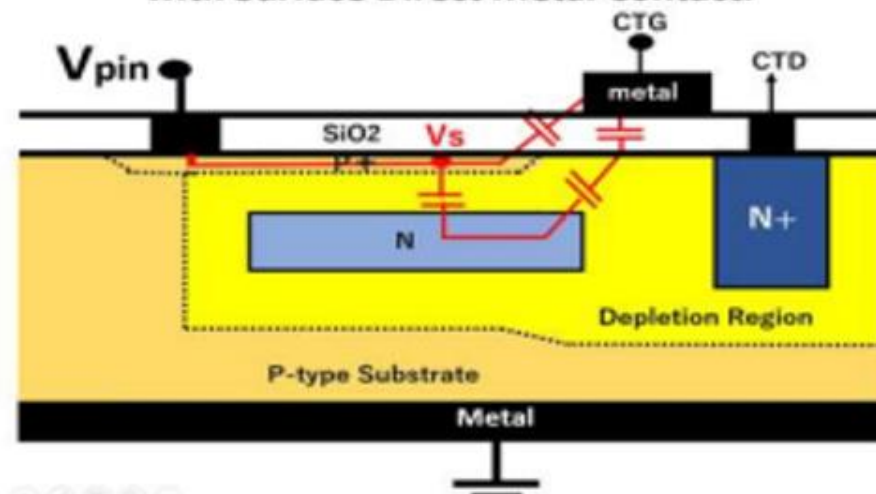
(a) Floating P+ Surface Completely Isolated by the extended depletion region



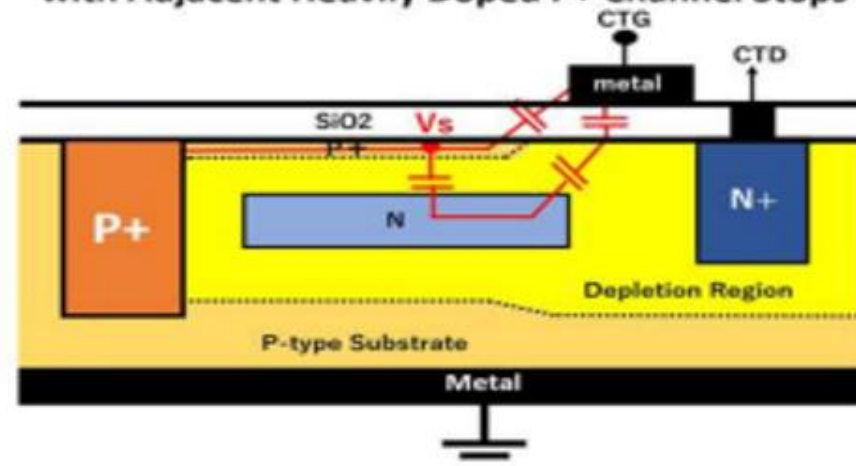
(b) Floating P+ Surface with RC Delay Time of the finite ohmic substrate resistance (R).



(C) Completely Pinned P+ Surface with RC = 0 with Surface Direct Metal Contact.



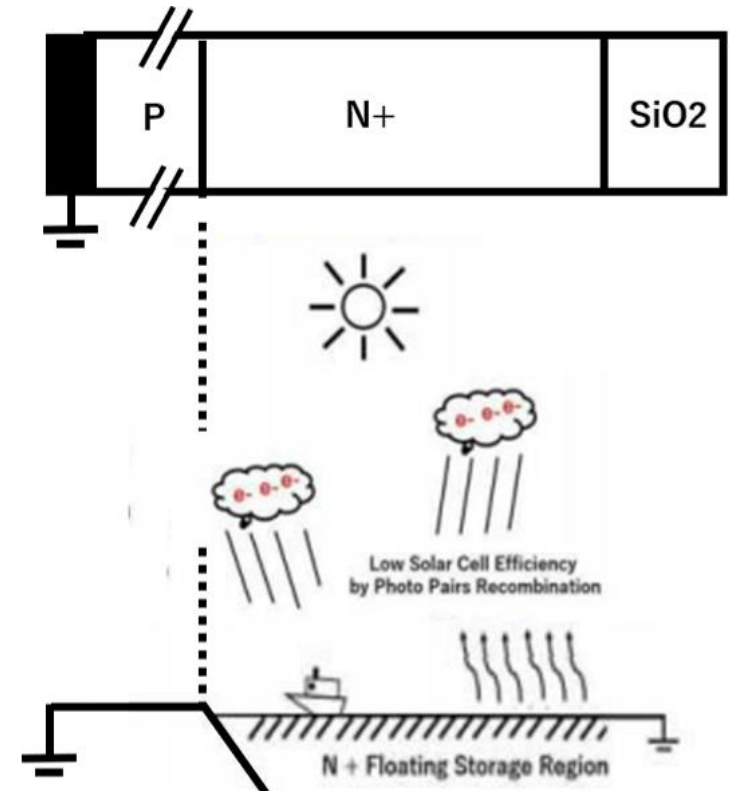
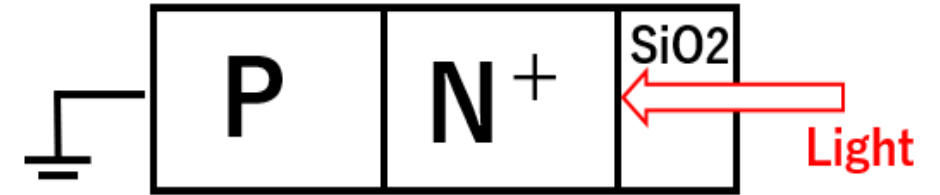
(D) Completely Pinned P+ Surface with RC = 0 with Adjacent Heavily Doped P+ Channel Stops



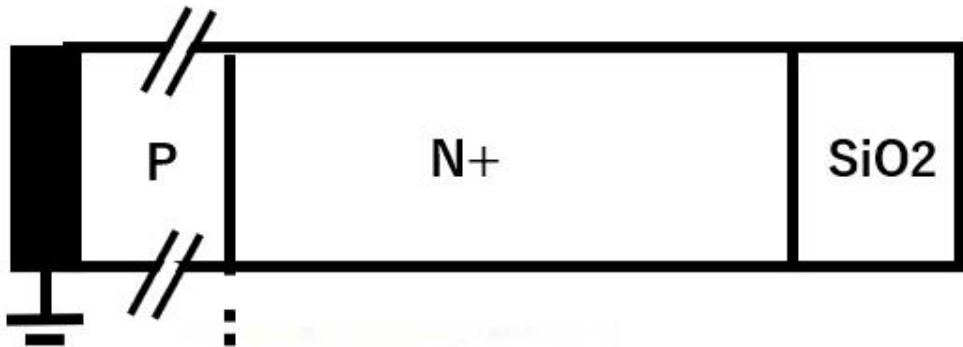
Pinned Photodiodeの発明と開発努力

- (1) 1970年以前は Single 接合型受光素子だった。
- (2) 1970年にCCD/MOS容量型受光素子が発明された。
- (3) 1975年6月に オランダの Philips社により Double 接合型の埋め込みPhotodiode が発明された。
- (4) 1975年10月23日に Sony (萩原) は Global Shutter 機能付きのDouble & Triple接合型の残像のないPinned Photodiode が発明した。
- (5) 1975年11月10日に Sony (萩原) は 基板(N)にPNP Double接合型を形成して VOD付の残像のない Pinned Photodiode を発明した。
- (6) 1977年にSony (萩原) は PNPN(Thyristor)構造の受光素子において Punch-thru Action を利用して残像のない電子Shutter Clock 駆動方式を発明した。
- (7) 1978年9月 SSDM1978 にて Sony (萩原) は 残像のない 短波長青色光の感度特性にすぐれ表面暗電流雑音の少ないDouble 接合型のPinned Photodiode を世界で初めて開発し日本語で発表の日本国内開催の学会で報告した。

(1) Before 1970



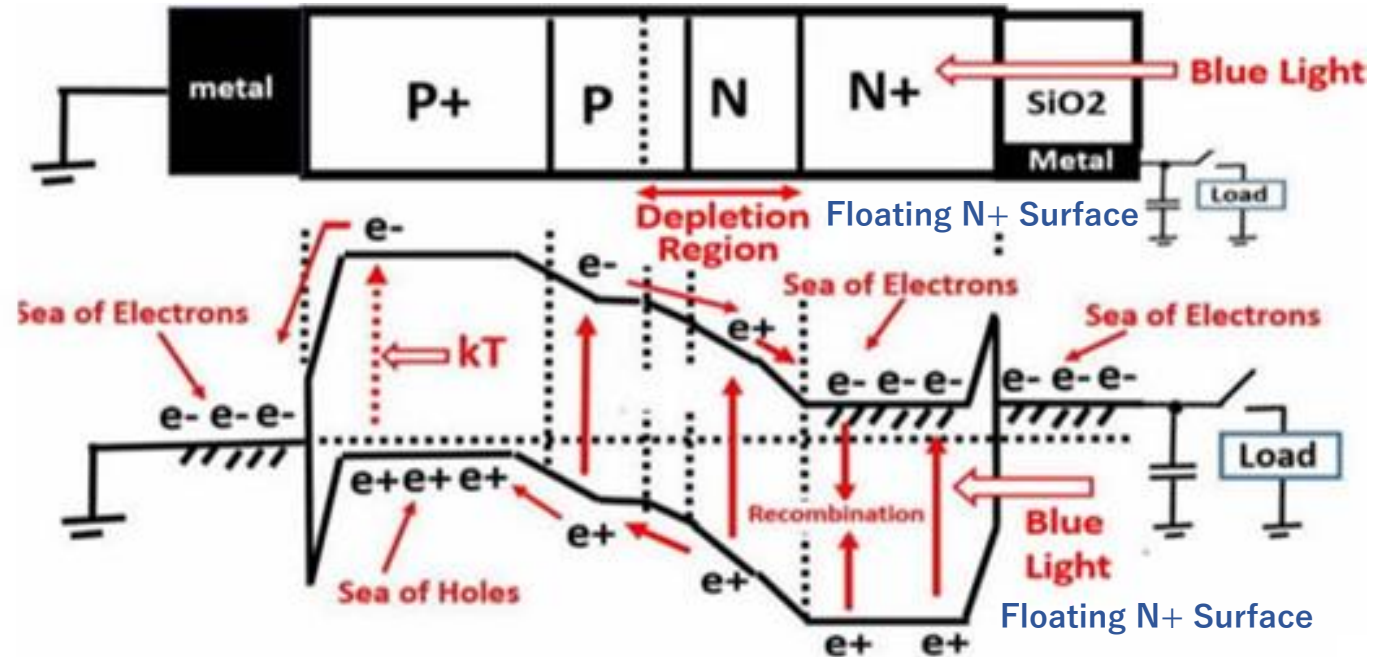
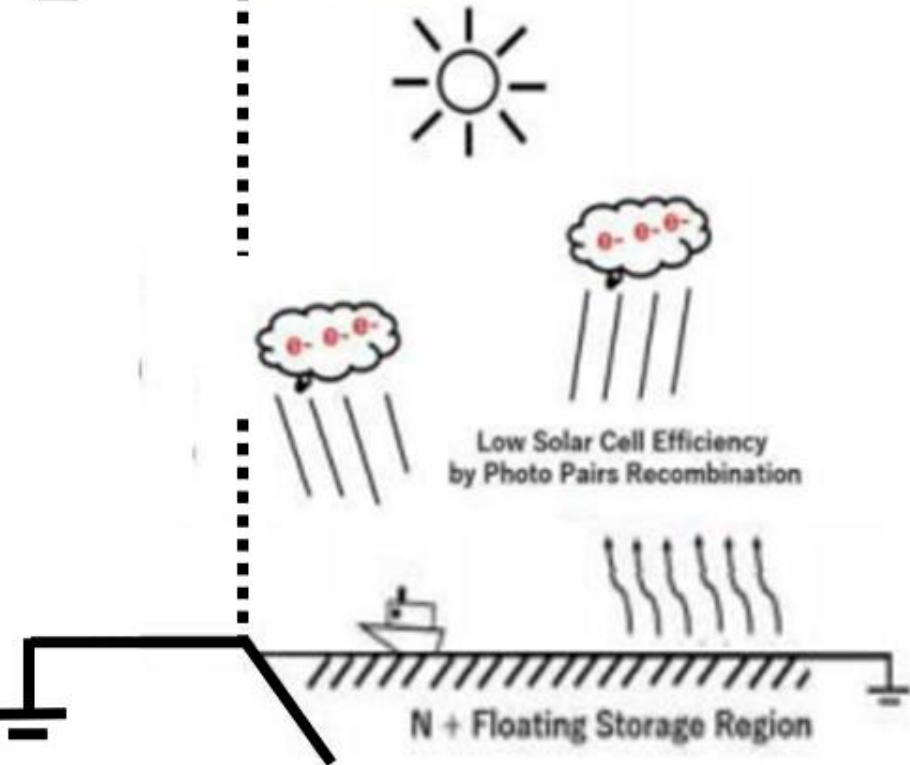
従来のN+P接合型太陽電池は、太陽光の短波長光エネルギー成分を無駄にしている。



- (1) 従来の Single 接合型太陽電池では受光面が Floating状態であら、受光表面には光電子と正孔(hole)のペアを分離するバリア電界が存在がなく、短波長青色光の光電変換効率が非常に悪い。
- (2) 受光表面に P+P の濃度勾配をつけて、短波長青色光の感度を向上させた、P+PNPP+のダブル接合の新型太陽電池に応用する。

(1) 従来型 Single N+P接合の太陽電池

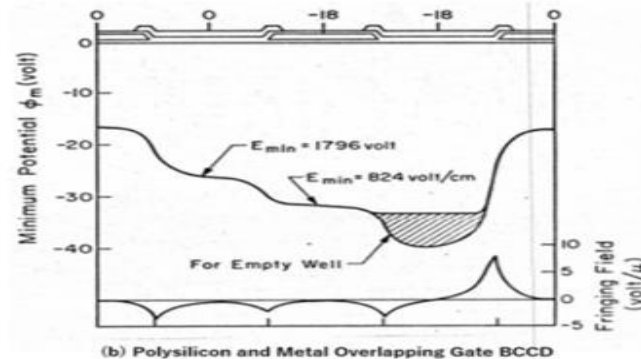
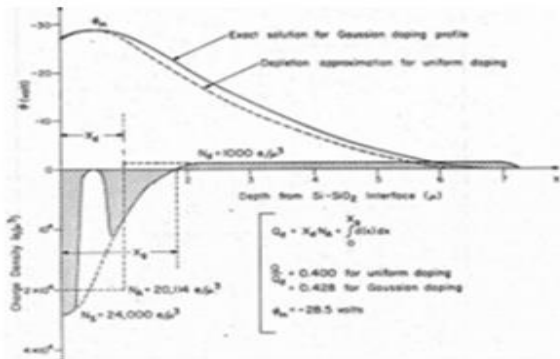
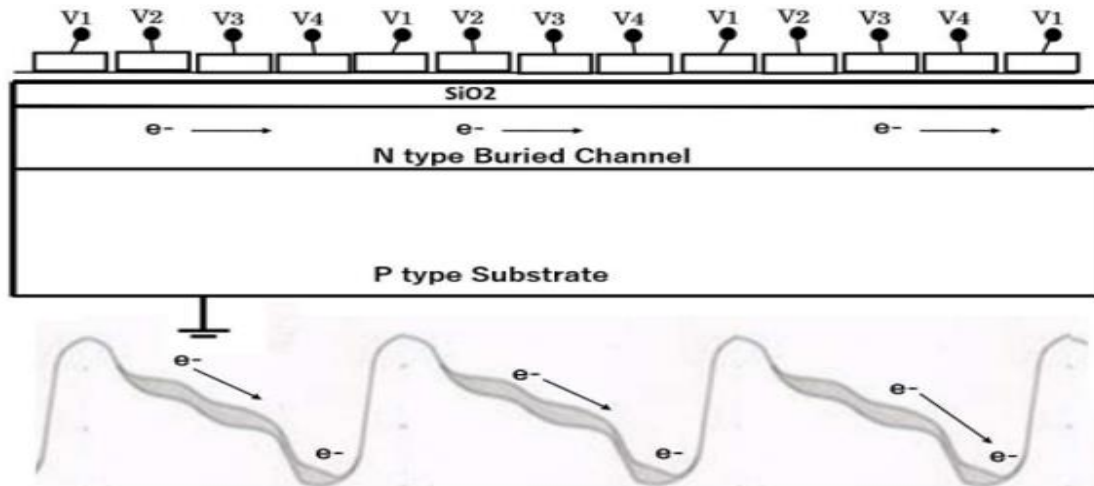
受光表面が Floating 状態であることが最大の問題である。



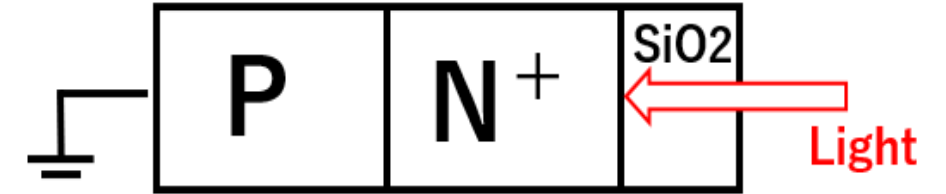
Pinned Photodiodeの発明と開発努力

- (1) 1970年以前は Single 接合型受光素子だった。
- (2) 1970年にCCD/MOS容量型受光素子が発明された。

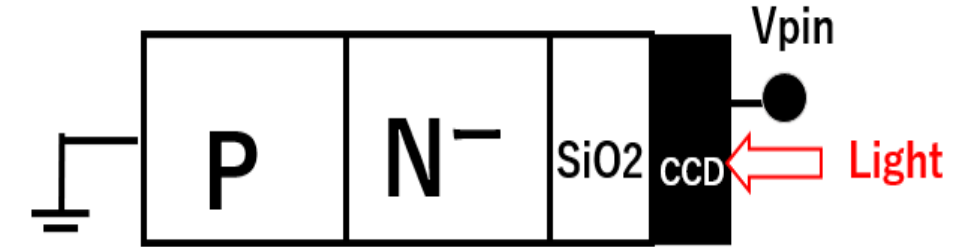
Hagiwara(Daimon), ISSCC1974 Student PhD Paper on Buried Channel Charge Coupled Device (CCD)



(1) Before 1970



(2) CCD Bell Lab, USA 1970



ISSCC 74/THURSDAY, FEBRUARY 14, 1974/COMMONWEALTH H-J BALLROOM/1:30-5:45 P.M.

Chairman: Lewis M. Terman

IBM T. J. Watson Research Center, Yorktown Heights, N. Y.

THPM 13.1: Charge Transfer in Buried-Channel Charge-Coupled Devices*

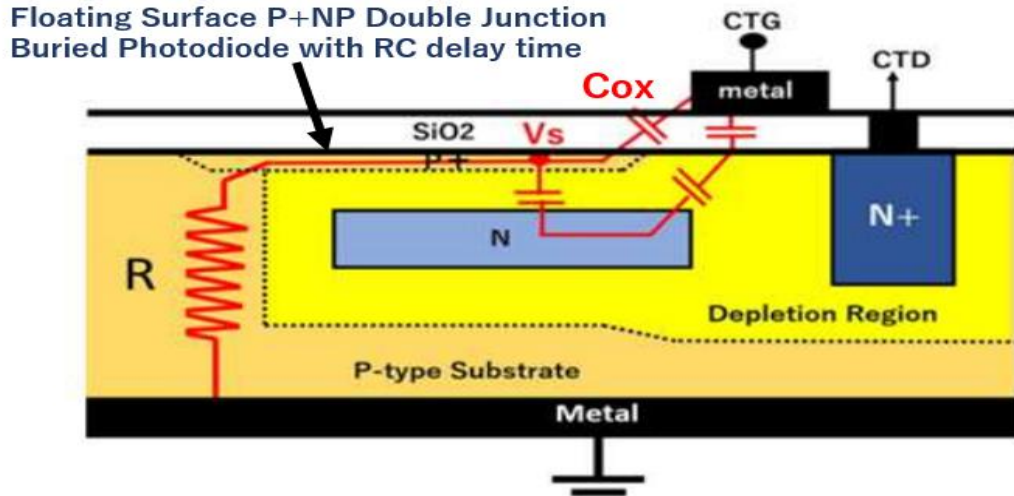
Yoshiak Daimon, Amr M. Mohsen**and Thomas C. McGill

California Institute of Technology

Pasadena, Cal.

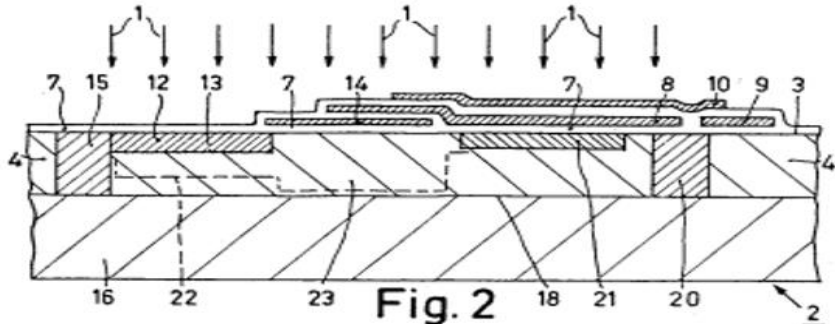
Pinned Photodiodeの発明と開発努力

- (1) 1970年以前は Single 接合型受光素子だった。
- (2) 1970年にCCD/MOS容量型受光素子が発明された。
- (3) 1975年6月に オランダの Philips社により Double 接合型の埋め込みPhotodiode が発明された。



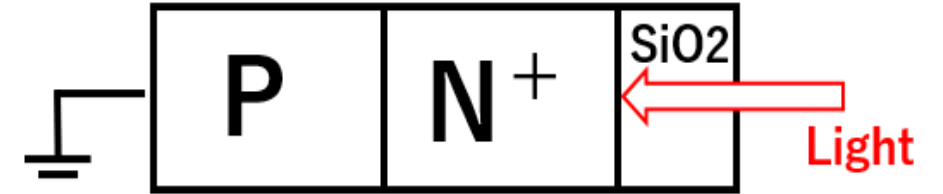
受光表面が完全に電圧固定でRC遅延がなく、ピン留めされていないと、埋め込みN層は完全空乏化は実現しない。

JPA1976-65705 on PNP junction Biured Photodiode
Priority June 9, 1975 Netherland Patent 7506795

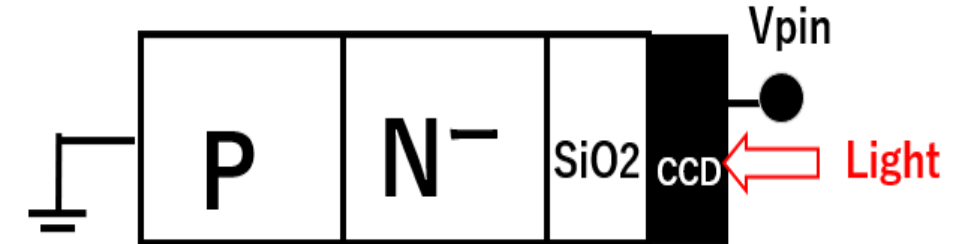


埋め込みN層が希望どおり完全空乏化すれば残像はなくなるがこの受光構造では期待どおりにはならない。

(1) Before 1970



(2) CCD Bell Lab, USA 1970

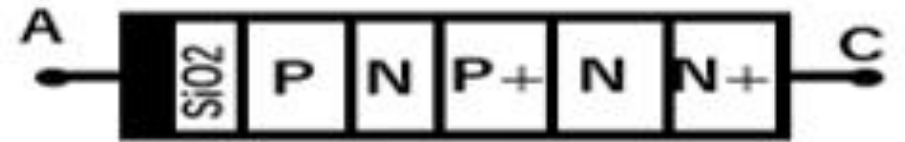
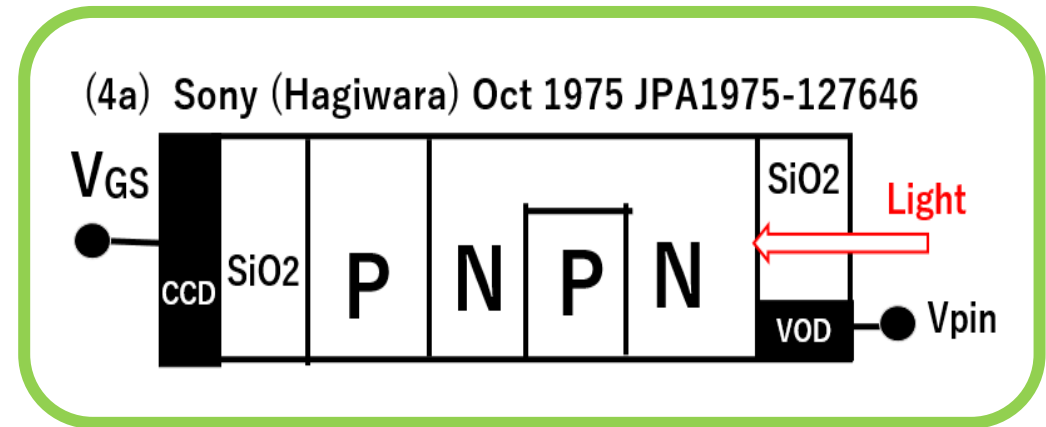


(3) Philips June 1975



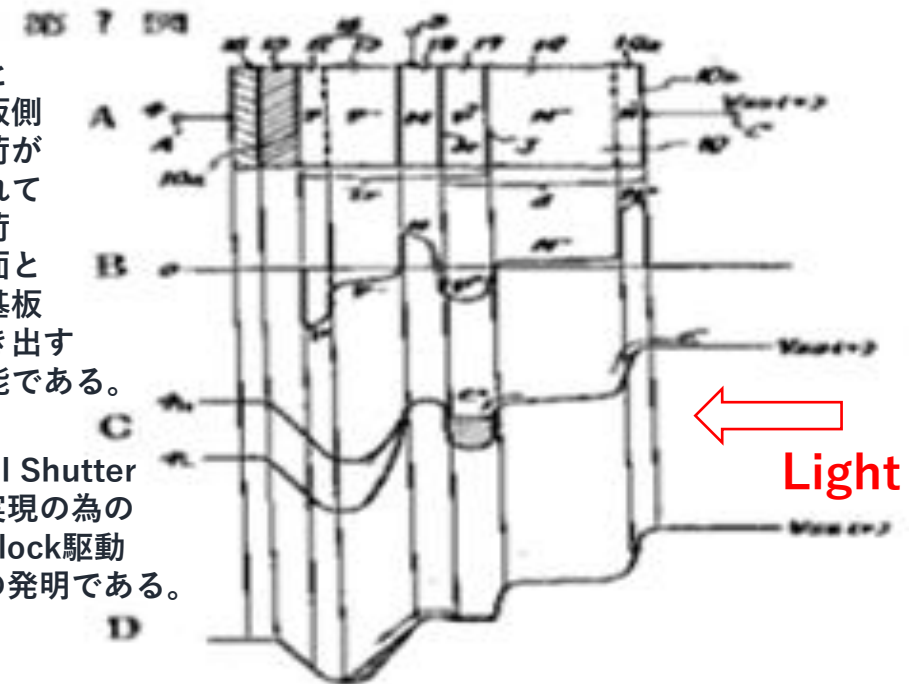
Pinned Photodiodeの発明と開発努力

- (1) 1970年以前は Single 接合型受光素子だった。
- (2) 1970年にCCD/MOS容量型受光素子が発明された。
- (3) 1975年6月に オランダの Philips社により Double 接合型の埋め込みPhotodiode が発明された。
- (4) 1975年10月23日に Sony (萩原) は Global Shutter 機能付きのDouble & Triple接合型の残像のないPinned Photodiode が発明した。
- (5) 1975年11月10日に Sony (萩原) は 基板(N)にPNP Double接合型を形成して VOD付の残像のない Pinned Photodiode を発明した。
- (6) 1977年にSony (萩原) は PNPN(Thyristor)構造の受光素子において Punch-thru Action を利用して残像のない電子Shutter Clock 駆動方式を発明した。
- (7) 1978年9月 SSDM1978にて Sony (萩原) は 残像のない 短波長青色光の感度特性にすぐれ表面暗電流雑音の少ないDouble 接合型のPinned Photodiode を世界で初めて開発し日本語で発表の日本国内開催の学会で報告した。



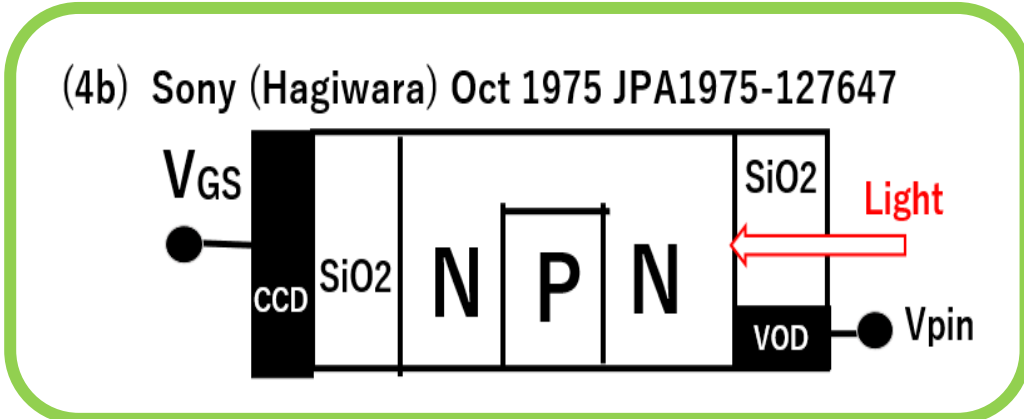
受光表面と反対の基板側に深奥電荷が掃き出されている。電荷も受光表面と反対側の基板方向に掃き出すことが可能である。

Global Shutter機能実現の為に三値Clock駆動方式の発明である。

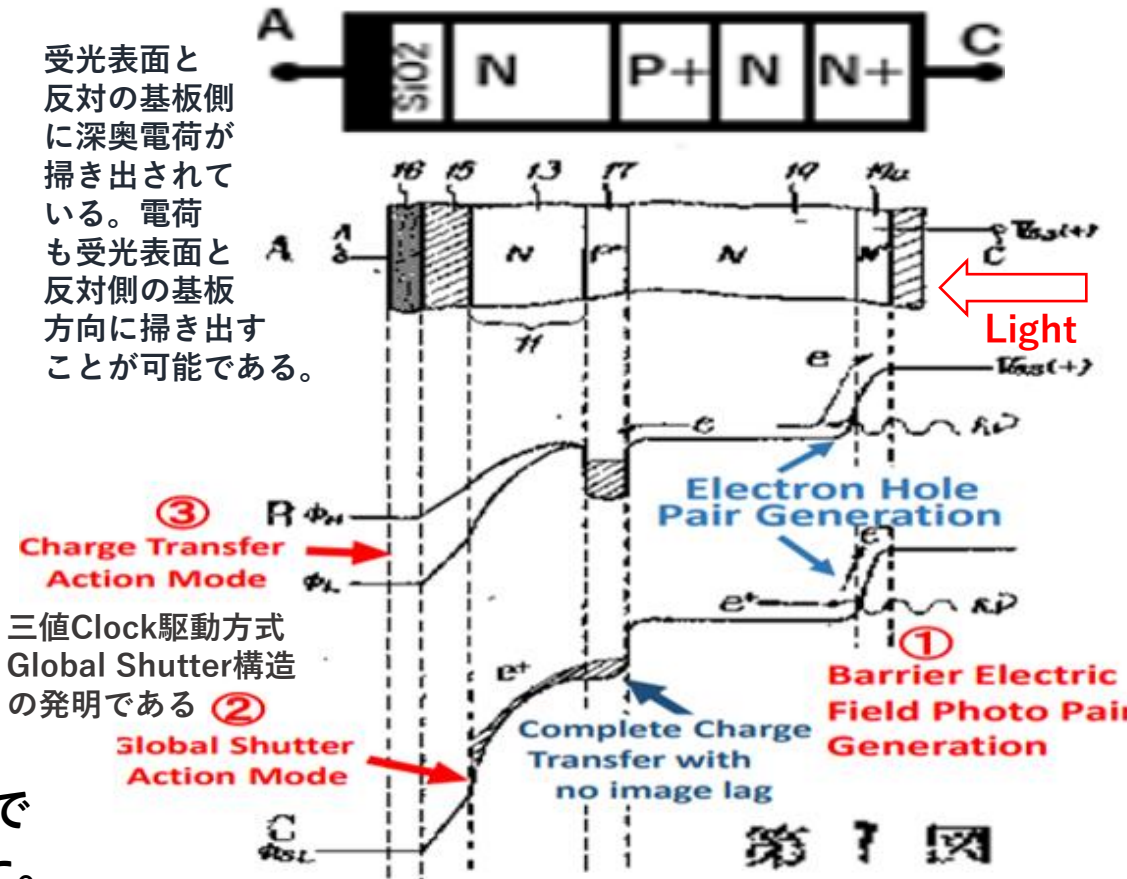


Pinned Photodiodeの発明と開発努力

- (1) 1970年以前は Single 接合型受光素子だった。
- (2) 1970年にCCD/MOS容量型受光素子が発明された。
- (3) 1975年6月に オランダの Philips社により Double 接合型の埋め込みPhotodiode が発明された。
- (4) 1975年10月23日に Sony (萩原) は Global Shutter 機能付きのDouble & Triple接合型の残像のないPinned Photodiode が発明した。
- (5) 1975年11月10日に Sony (萩原) は 基板(N)にPNP Double接合型を形成して VOD付の残像のない Pinned Photodiode を発明した。
- (6) 1977年にSony (萩原) は PNPN(Thyristor)構造の受光素子において Punch-thru Action を利用して残像のない電子Shutter Clock 駆動方式を発明した。
- (7) 1978年9月 SSDM1978にて Sony (萩原) は残像のない 短波長青色光の感度特性にすぐれ表面暗電流雑音の少ないDouble 接合型のPinned Photodiode を世界で初めて開発し日本語で発表の日本国内開催の学会で報告した。

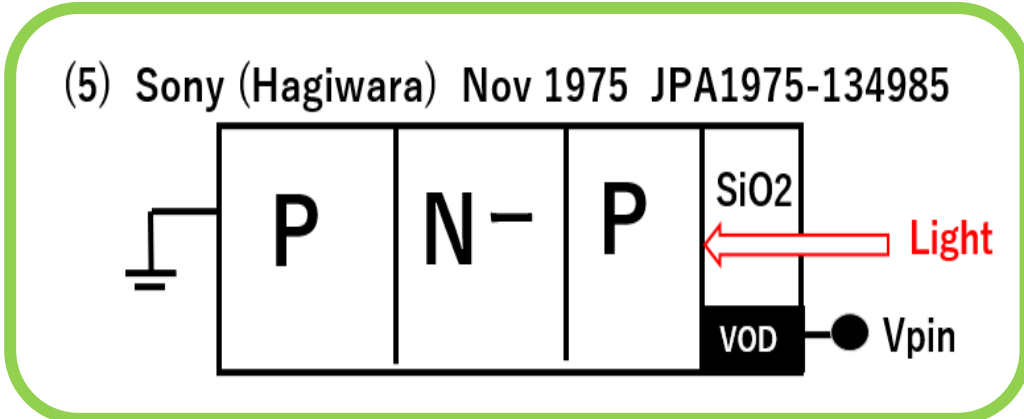


受光表面と反対の基板側に深奥電荷が掃き出されている。電荷も受光表面と反対側の基板方向に掃き出すことが可能である。

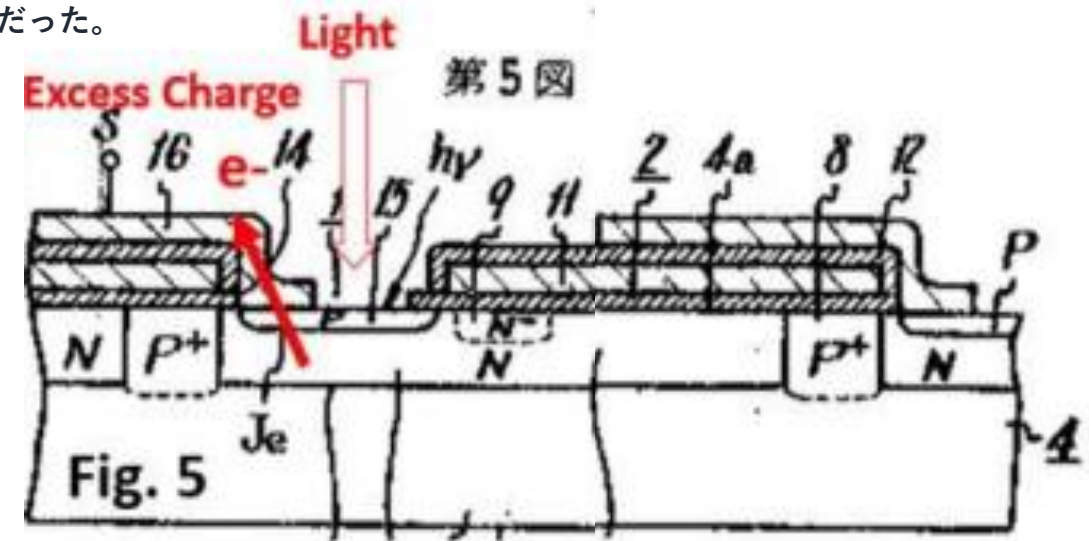


Pinned Photodiodeの発明と開発努力

- (1) 1970年以前は Single 接合型受光素子だった。
- (2) 1970年にCCD/MOS容量型受光素子が発明された。
- (3) 1975年6月に オランダの Philips社により Double 接合型の埋め込みPhotodiode が発明された。
- (4) 1975年10月23日に Sony (萩原) は Global Shutter 機能付きのDouble & Triple接合型の 残像のないPinned Photodiode が発明した。
- (5) 1975年11月10日に Sony (萩原) は 基板(N)にPNP Double接合型を形成して VOD付の 残像のない Pinned Photodiode を発明した。
- (6) 1977年にSony (萩原) は PNPN(Thyristor)構造の受光素子において Punch-thru Action を利用して 残像のない電子Shutter Clock 駆動方式を発明した。
- (7) 1978年9月 SSDM1978 にて Sony (萩原) は 残像のない 短波長青色光の感度特性にすぐれ表面暗電流 雑音の少ないDouble 接合型のPinned Photodiode を世界で初めて開発し日本語で発表の日本国内開催の学会で報告した。



受光表面側でも過剰電荷が掃き出せる事例を示した。電荷も受光表面と反対側の基板方向に掃き出す事は周知情報だった。



Pinned Photodiodeの発明と開発努力

- (1) 1970年以前は Single 接合型受光素子だった。
- (2) 1970年にCCD/MOS容量型受光素子が発明された。
- (3) 1975年6月に オランダの Philips社により Double 接合型の埋め込みPhotodiode が発明された。
- (4) 1975年10月23日に Sony (萩原) は Global Shutter 機能付きのDouble & Triple接合型の残像のないPinned Photodiode が発明した。
- (5) 1975年11月10日に Sony (萩原) は基板(N)にPNP Double接合型を形成して VOD付の残像のない Pinned Photodiode を発明した。
- (6) 1977年にSony (萩原) は PNPN(Thyristor)構造の受光素子において Punch-thru Action を利用して残像のない電子Shutter Clock 駆動方式を発明した。
- (7) 1978年9月 SSDM1978 にて Sony (萩原) は残像のない 短波長青色光の感度特性にすぐれ表面暗電流雑音の少ないDouble 接合型のPinned Photodiode を世界で初めて開発し日本語で発表の日本国内開催の学会で報告した。

受光表面側でも過剰電荷が掃き出せる事例を示した。電荷も受光表面と反対側の基板方向に掃き出す事は周知情報だった。

受光表面と反対の基板側に深奥電荷が掃き出されている。電荷も受光表面と反対側の基板方向に掃き出すことが可能である。

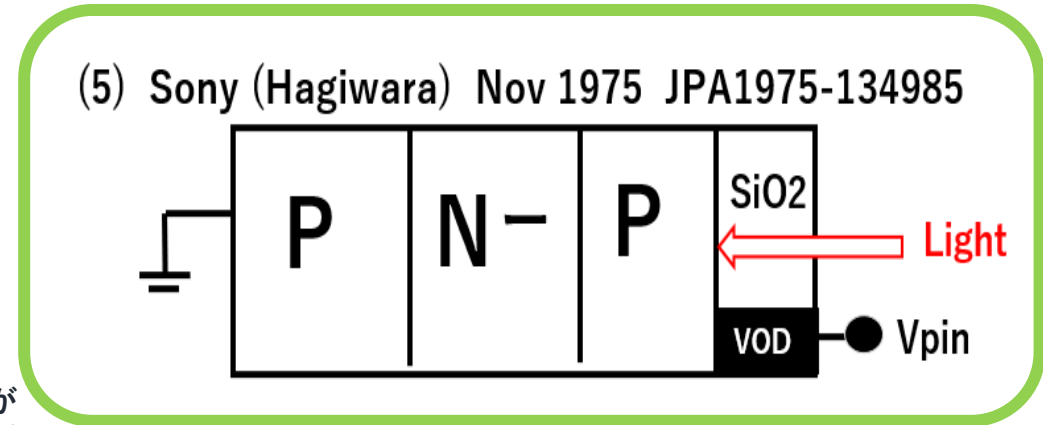
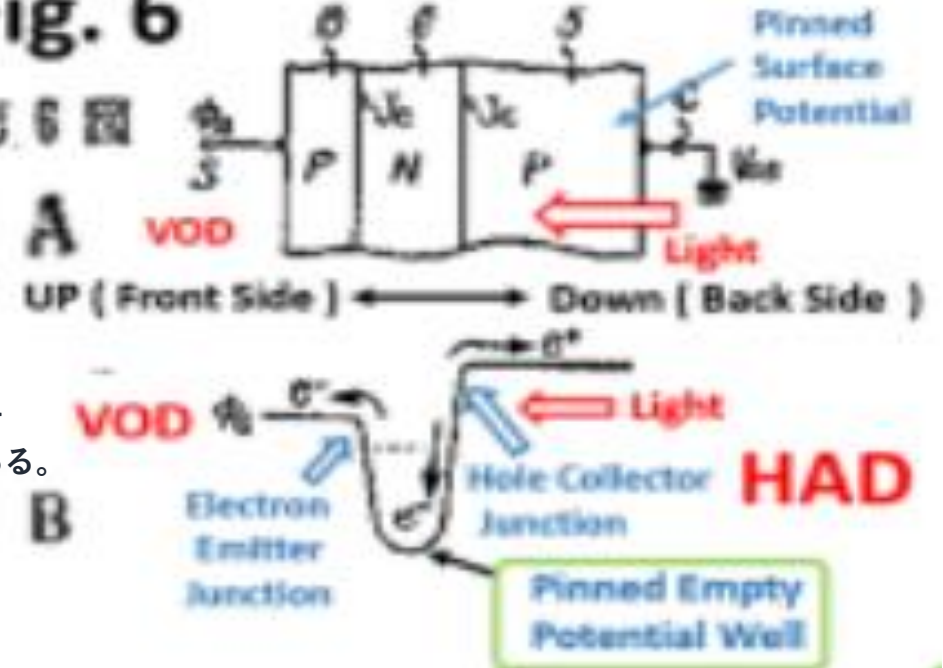


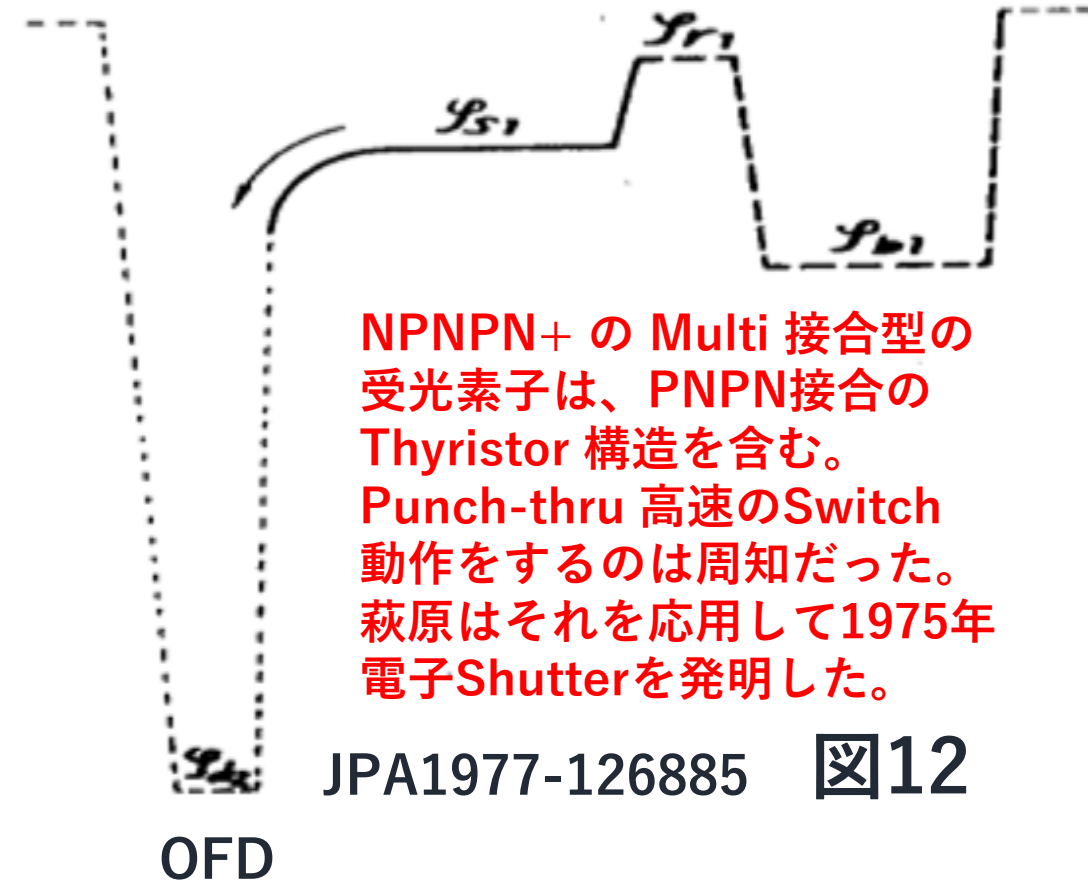
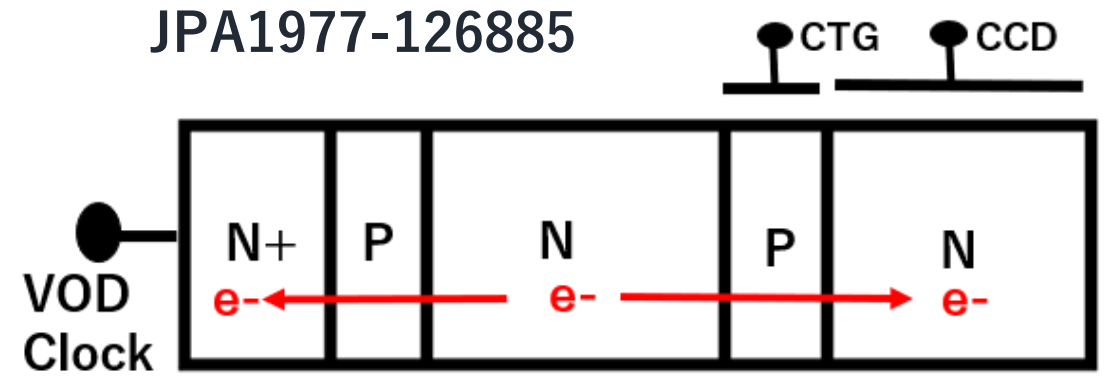
Fig. 6

第6図



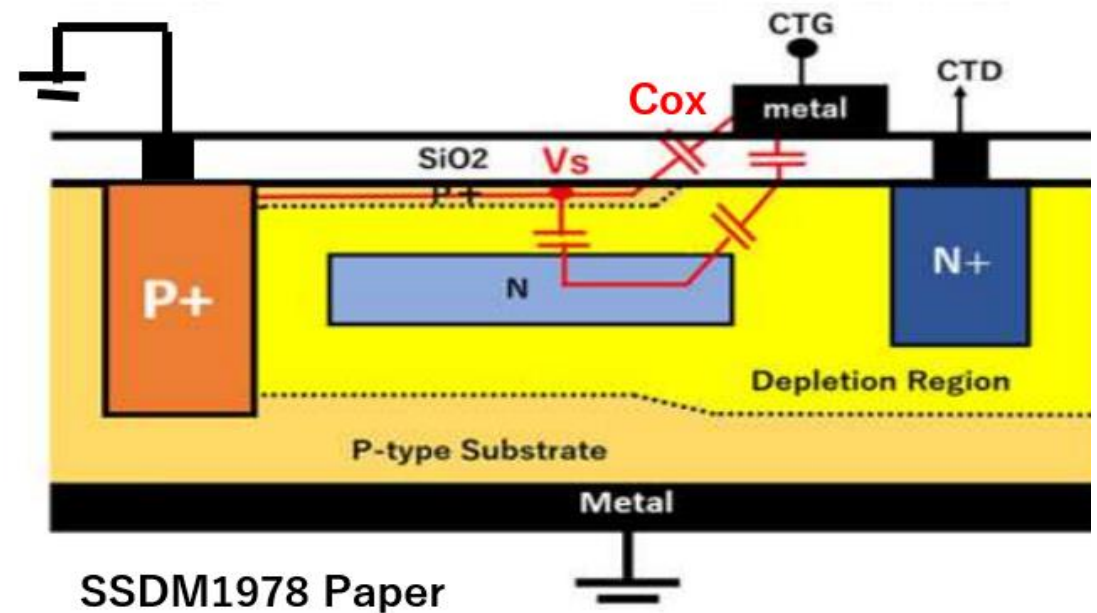
Pinned Photodiodeの発明と開発努力

- (1) 1970年以前は Single 接合型受光素子だった。
- (2) 1970年にCCD/MOS容量型受光素子が発明された。
- (3) 1975年6月に オランダの Philips社により Double 接合型の埋め込みPhotodiode が発明された。
- (4) 1975年10月23日に Sony (萩原) は Global Shutter 機能付きのDouble & Triple接合型の残像のないPinned Photodiode が発明した。
- (5) 1975年11月10日に Sony (萩原) は 基板(N)にPNP Double接合型を形成して VOD付の残像のない Pinned Photodiode を発明した。
- (6) 1977年にSony (萩原) は PNPN(Thyristor)構造の受光素子において Punch-thru Action を利用して残像のない電子Shutter Clock 駆動方式を発明した。
- (7) 1978年9月 SSDM1978にて Sony (萩原) は 残像のない 短波長青色光の感度特性にすぐれ表面暗電流雑音の少ないDouble 接合型のPinned Photodiode を世界で初めて開発し日本語で発表の日本国内開催の学会で報告した。

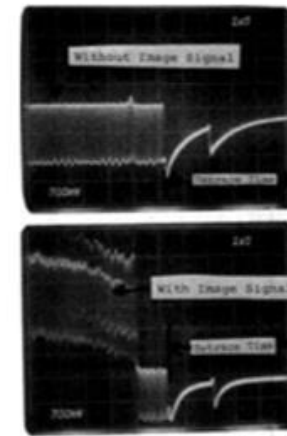
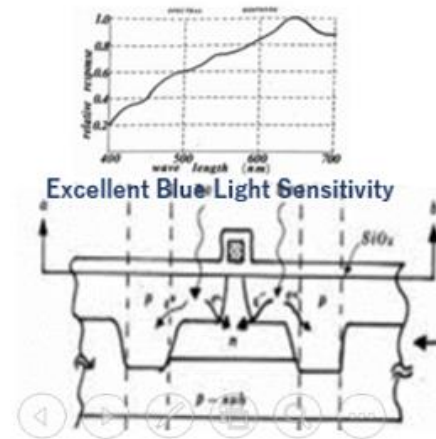


Pinned Photodiodeの発明と開発努力

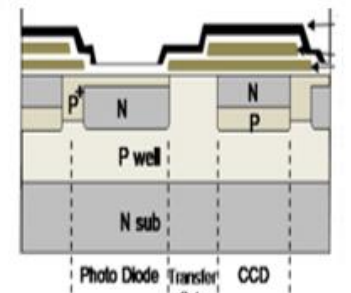
- (1) 1970年以前は Single 接合型受光素子だった。
- (2) 1970年にCCD/MOS容量型受光素子が発明された。
- (3) 1975年6月に オランダの Philips社により Double 接合型の埋め込みPhotodiode が発明された。
- (4) 1975年10月23日に Sony (萩原) は Global Shutter 機能付きのDouble & Triple接合型の残像のないPinned Photodiode が発明した。
- (5) 1975年11月10日に Sony (萩原) は 基板(N)にPNP Double接合型を形成して VOD付の残像のない Pinned Photodiode を発明した。
- (6) 1977年にSony (萩原) は PNPN(Thyristor)構造の受光素子において Punch-thru Action を利用して残像のない電子Shutter Clock 駆動方式を発明した。
- (7) 1978年9月 SSDM1978にて Sony (萩原) は残像のない 短波長青色光の感度特性にすぐれ表面暗電流雑音の少ないDouble 接合型のPinned Photodiode を世界で初めて開発し日本語で発表の日本国内開催の学会で報告した



SSDM1978 Paper



SSIS Semiconductor History Museum

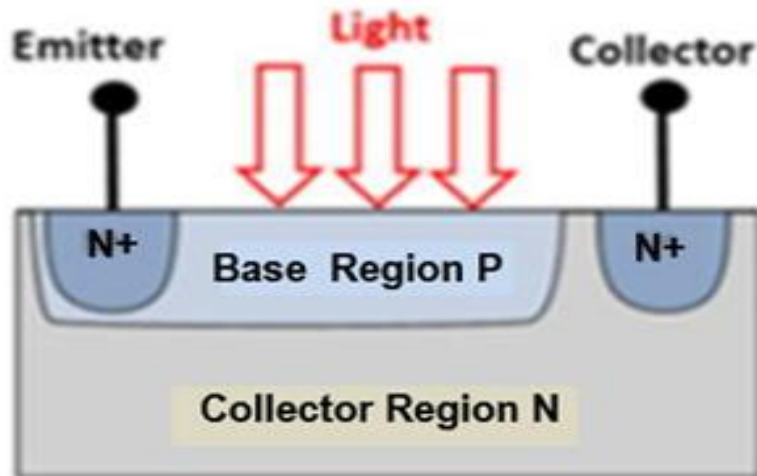
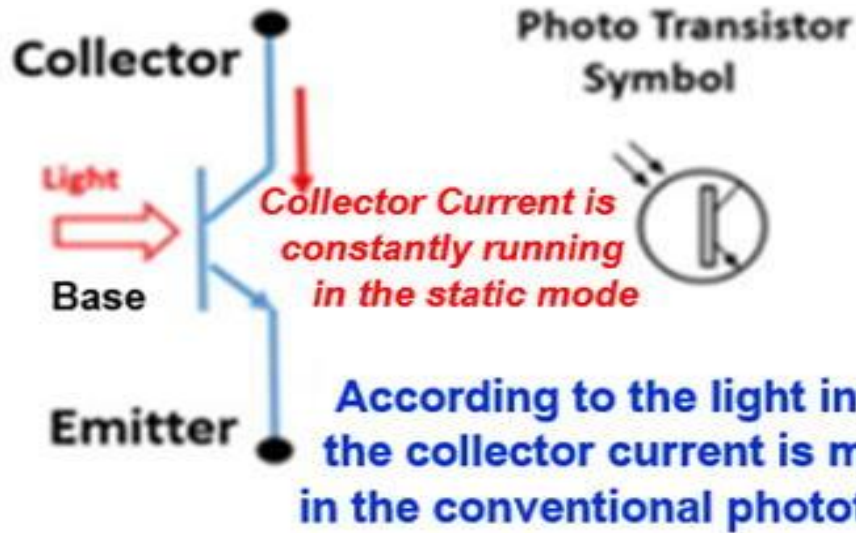


Yoshiaki Hagiwara, Motoaki Abe and Chikara Okada, "A 380H X 488V CCD Imager with Narrow Channel Transfer Gates", Proceeding of the 9th Conference on Solid State Devices, Tokyo 1977, Japanese Journal of Applied Physics, Volume 18 Sup 18-1, pp. 335-340 November 1979.

SONY HAD Sensor 1975 was hinted by SONY PNP Bipolar Transistor Process Technology
Conventional Static Phototransistor

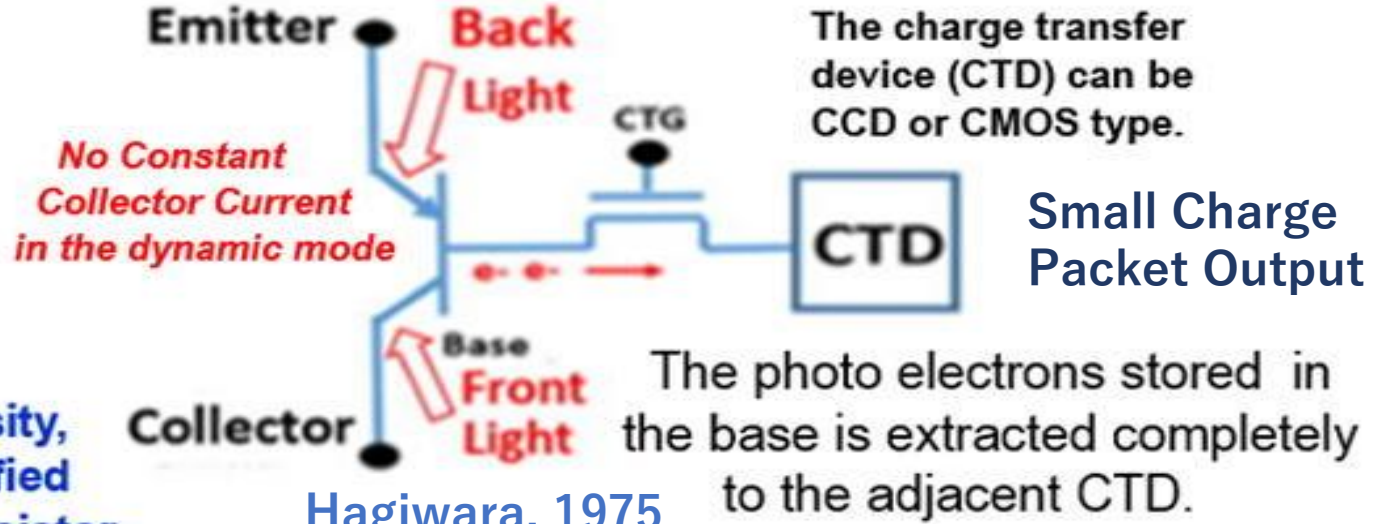
(by John Northrup Shive , 1950)

Large Current Output



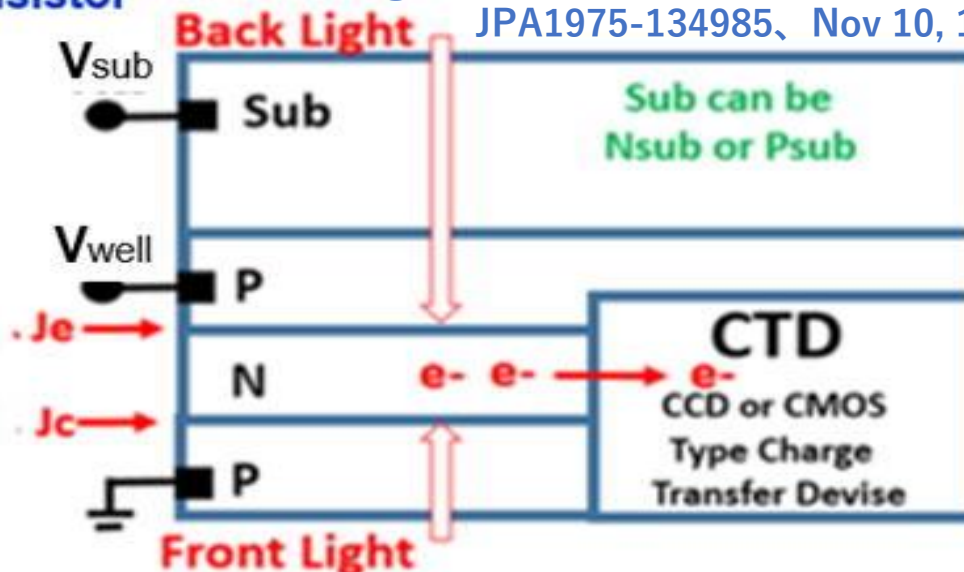
Dynamic Phototransistor Operation
 with lightly doped base region

Sony original Hole Accumulation Diode (HAD)



Hagiwara, 1975

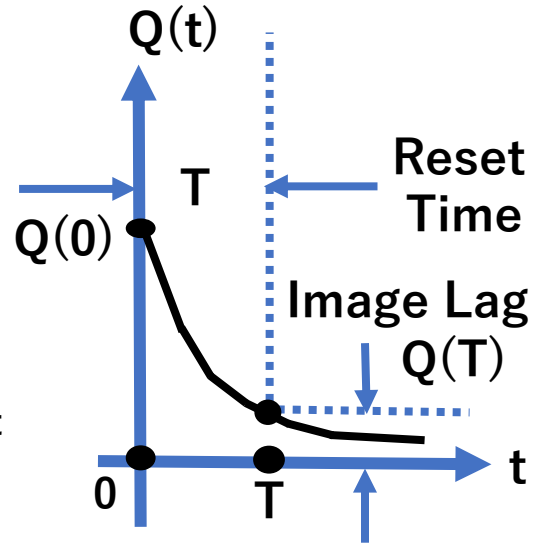
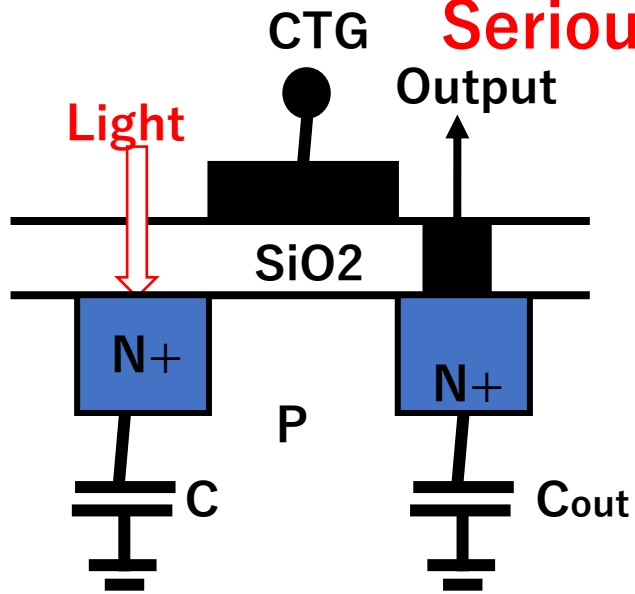
JPA1975-134985, Nov 10, 1975



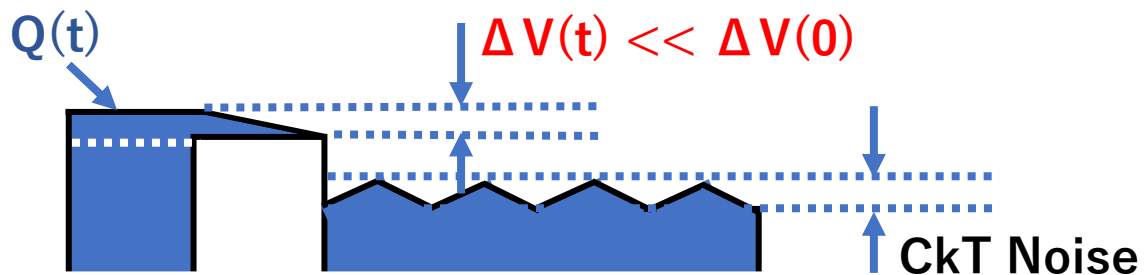
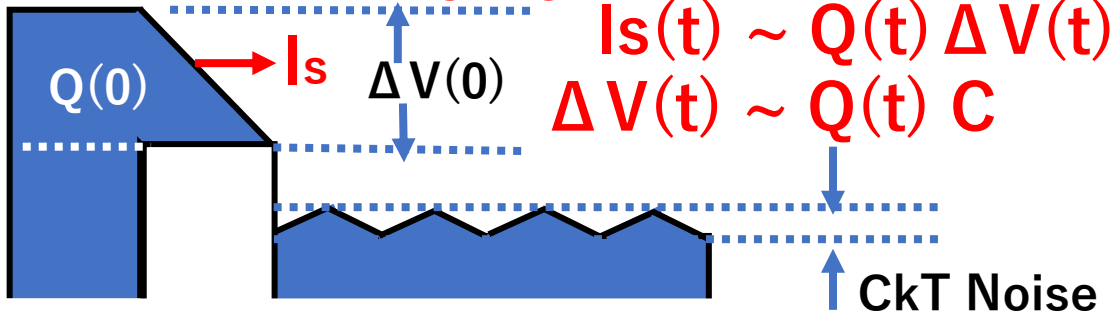
Complete Charge Extraction from the N base region for low image lag and high speed high quality action pictures

1T1C型 Dynamic Photodiodeの問題点

Serious Image Lag



1T1C型 Photodiode with Image Lag

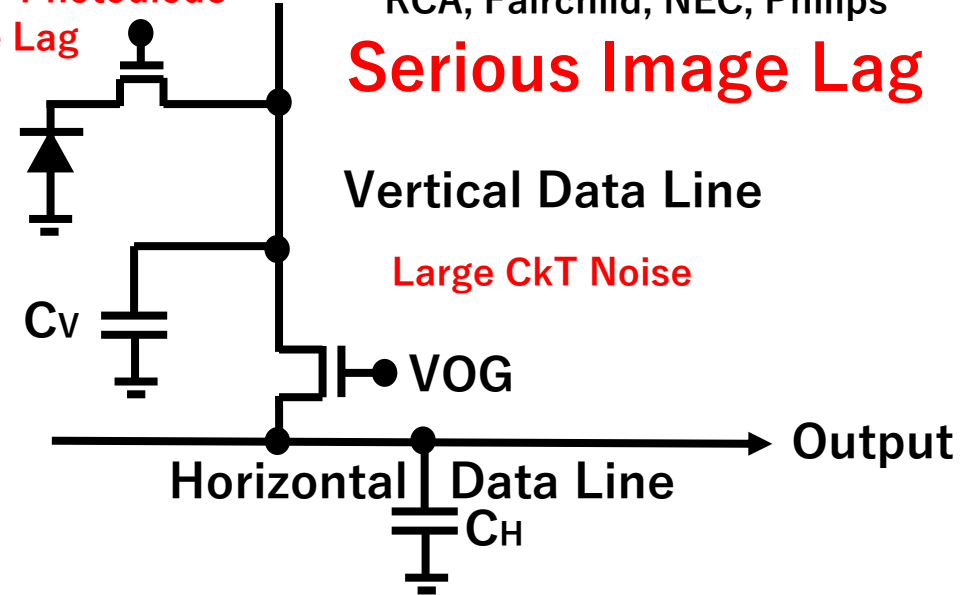


Before Invention of CCD in 1970,

1T1C型 N+P Photodiode with Image Lag

RCA, Fairchild, NEC, Philips

Serious Image Lag

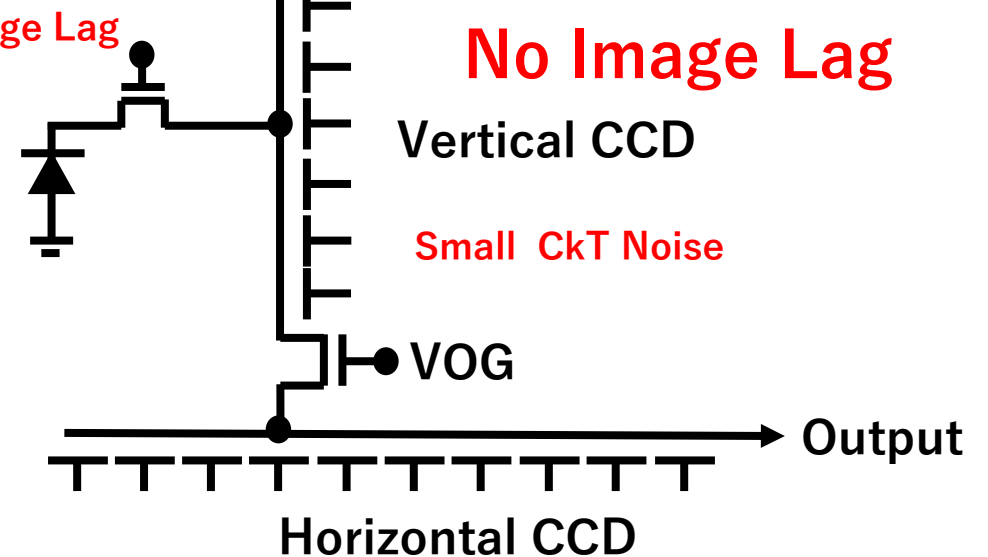


After Invention of CCD in 1970,

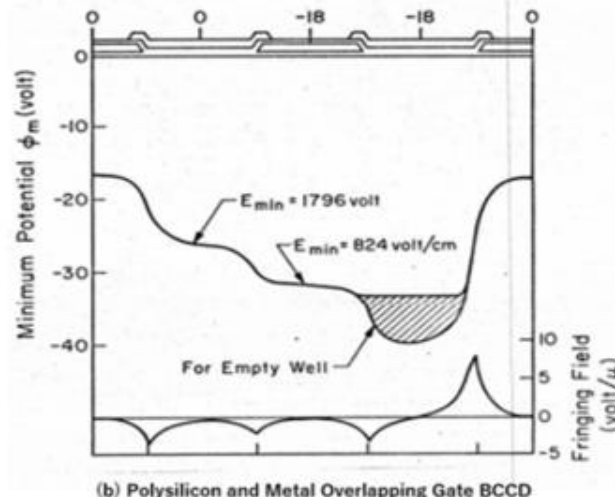
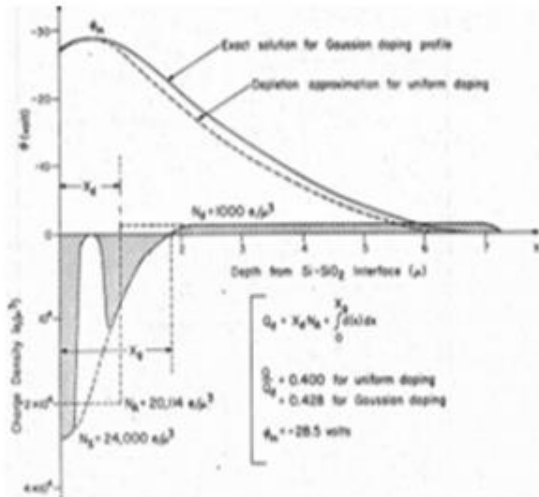
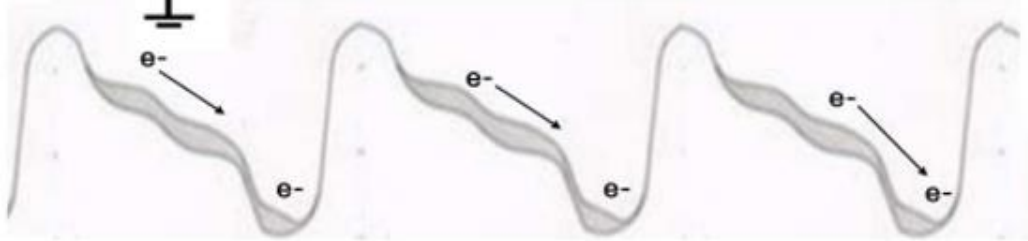
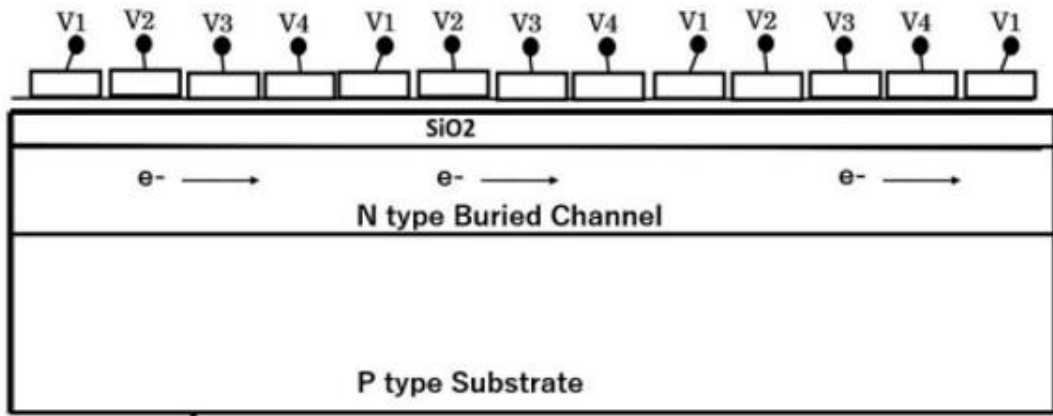
1T1C型 N+P Photodiode with Image Lag

RCA, Fairchild, NEC, Philips

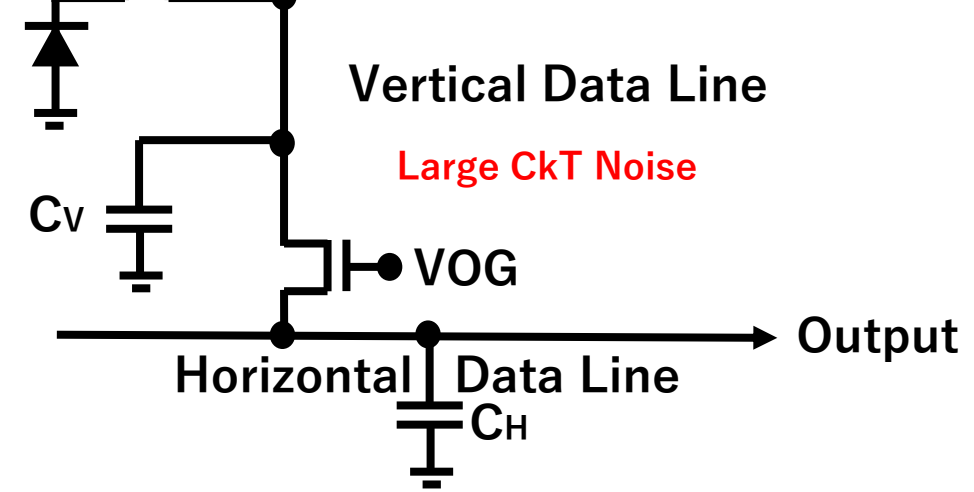
No Image Lag



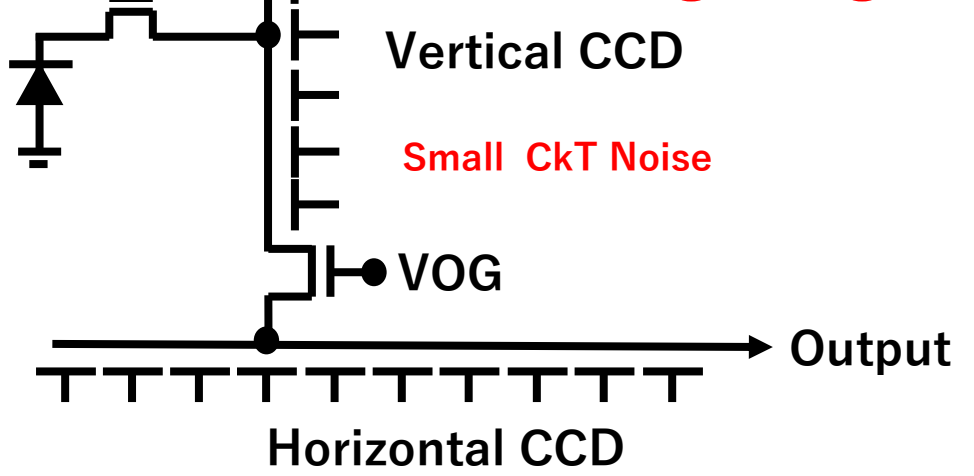
Hagiwara(Daimon), ISSCC1974 Student PhD Paper on Buried Channel Charge Coupled Device (CCD)



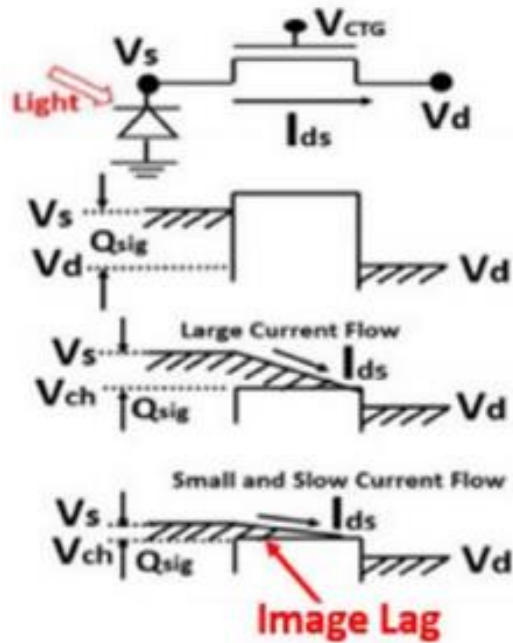
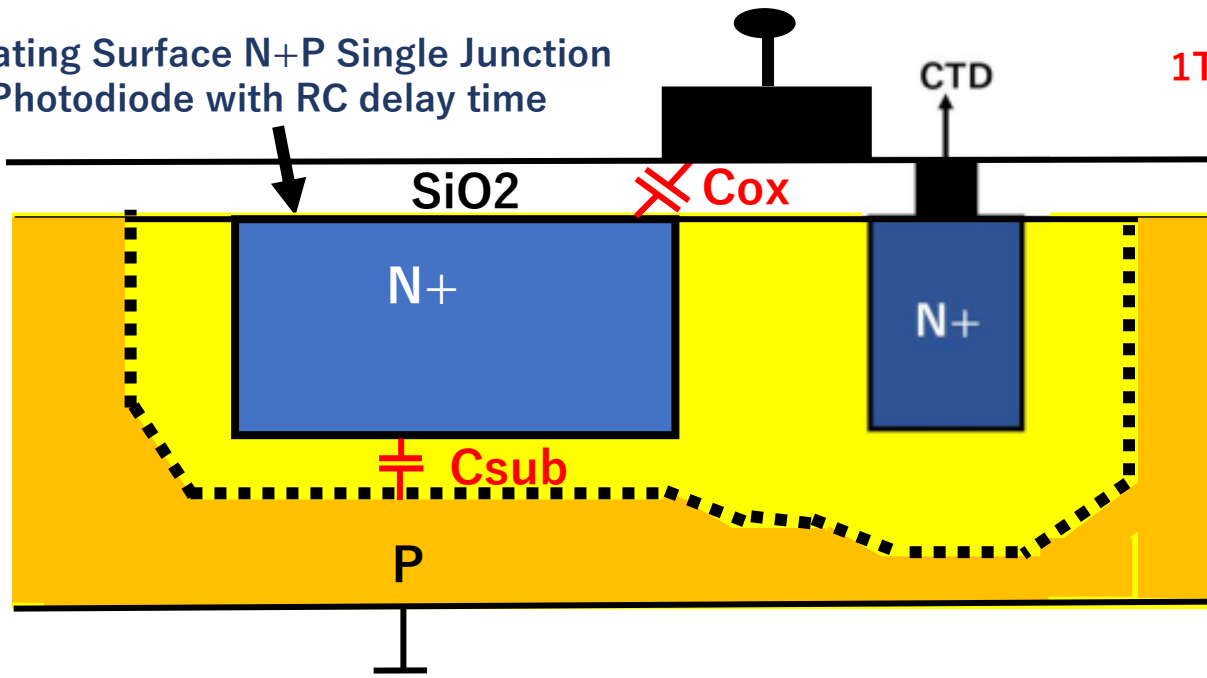
Before Invention of CCD in 1970,
1T1C型 N+P Photodiode with Image Lag
 RCA, Fairchild, NEC, Philips
Serious Image Lag



After Invention of CCD in 1970,
1T1C型 N+P Photodiode with Image Lag
 RCA, Fairchild, NEC, Philips
No Image Lag

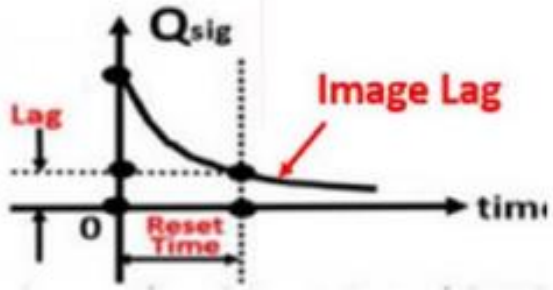


Floating Surface N+P Single Junction
Photodiode with RC delay time

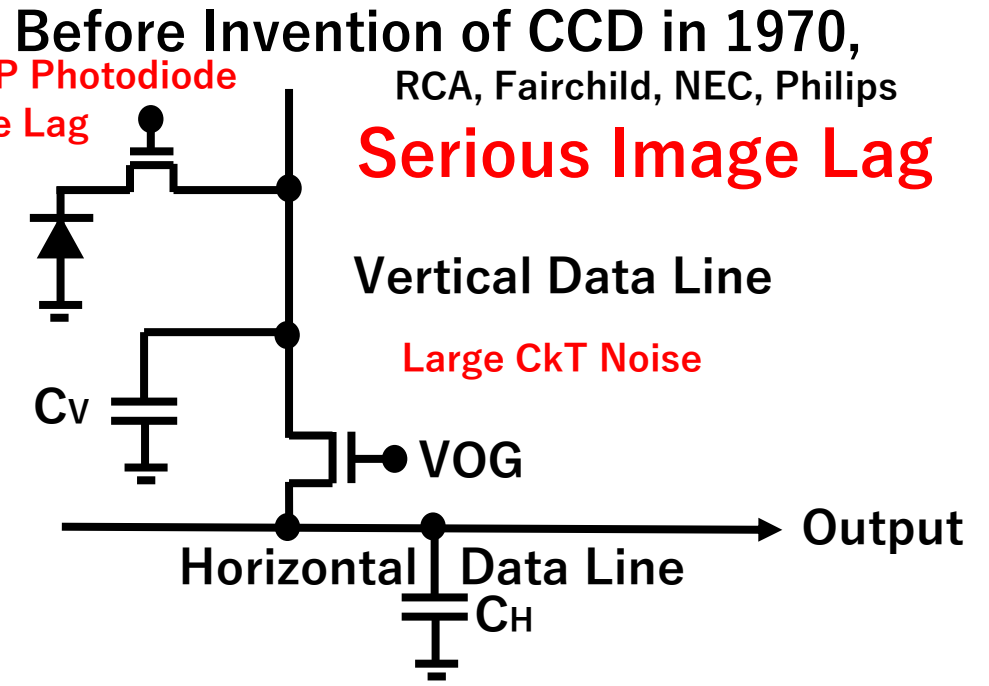


$$I_{ds}(t) = I_0 (V_s - V_{ch})^2$$

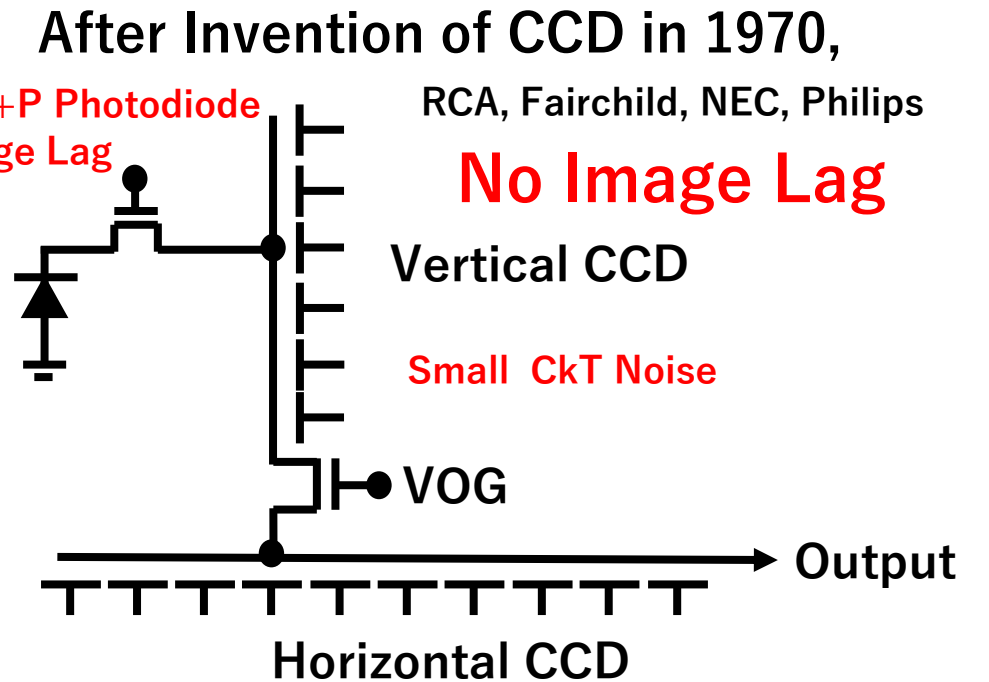
$$Q_{sig}(t) = Q_0 \exp(-t/\tau)$$



1T1C型 N+P Photodiode
with Image Lag



1T1C型 N+P Photodiode
with Image Lag



Floating Surface P+NP Double Junction
Buried Photodiode with RC delay time

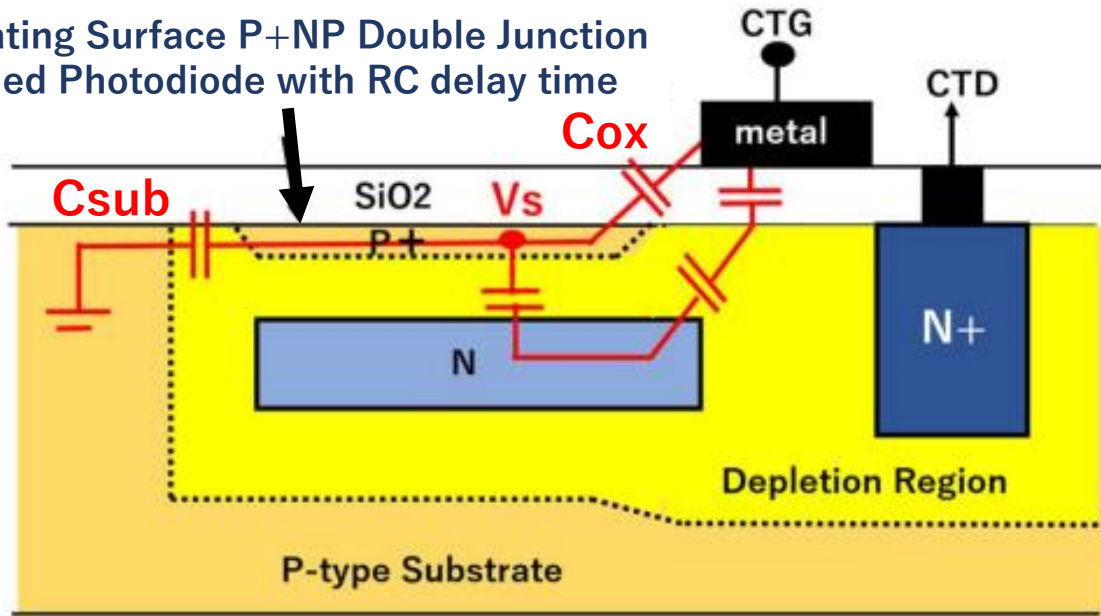
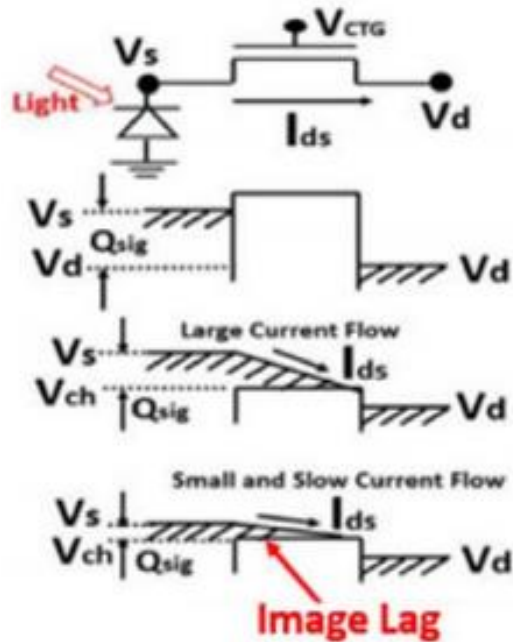
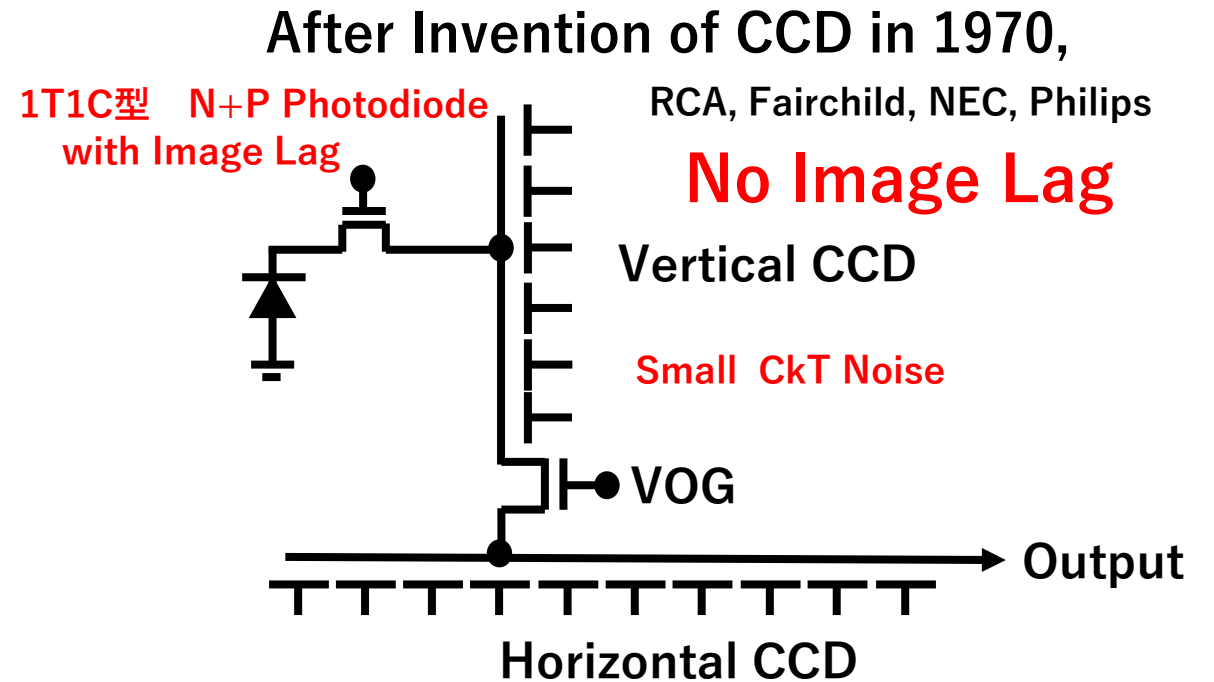
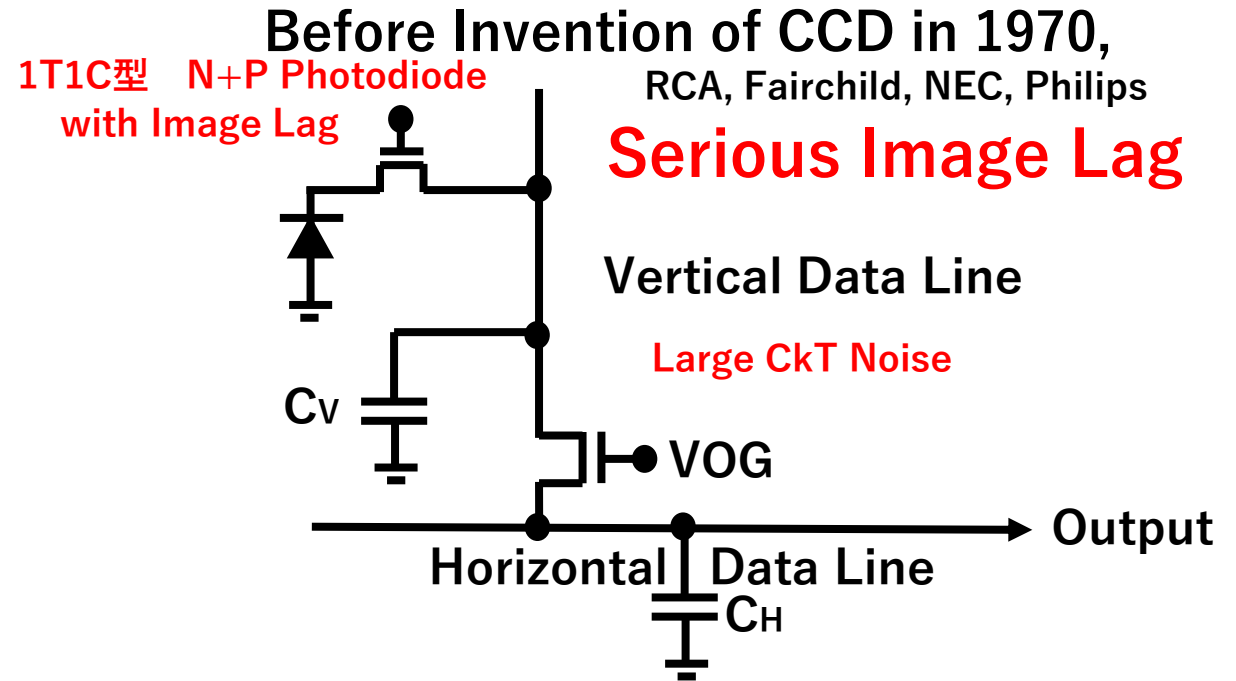
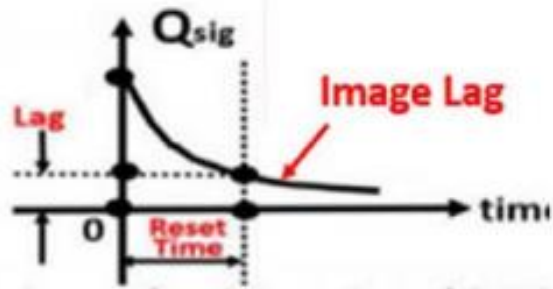


Figure 10. Capacitor Couplings of the Floating Surface P+ Hole Accumulation Region.

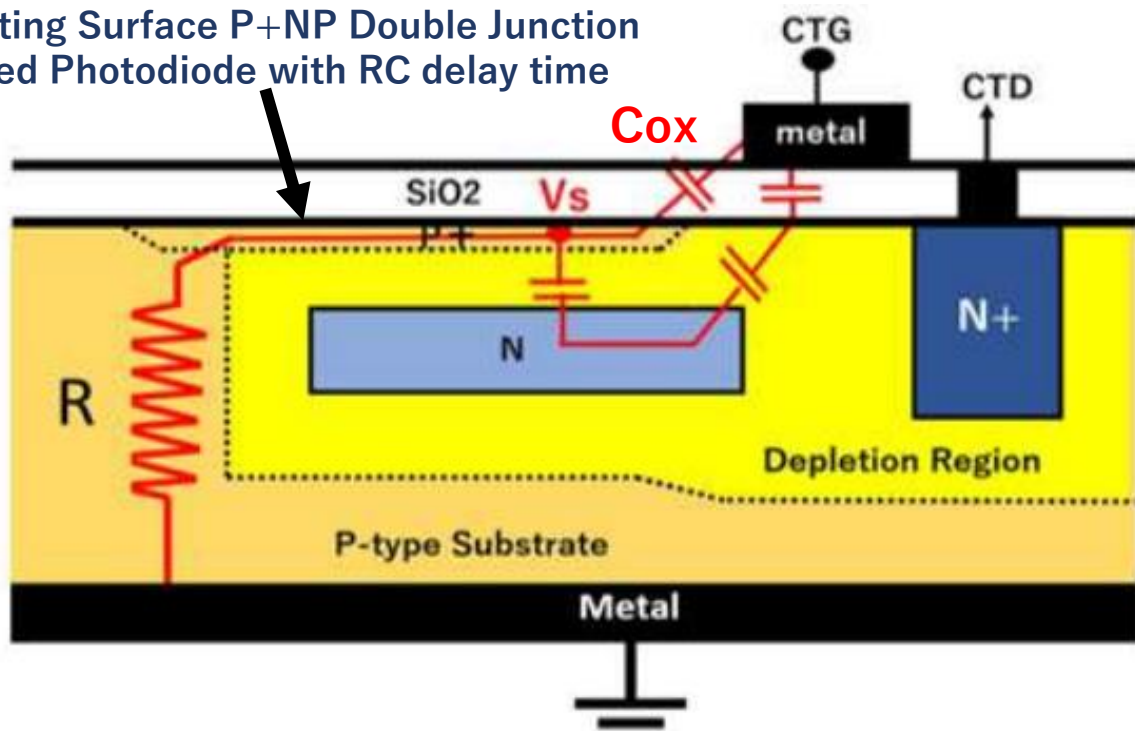


$$I_{ds}(t) = I_0 (V_s - V_{ch})^2$$

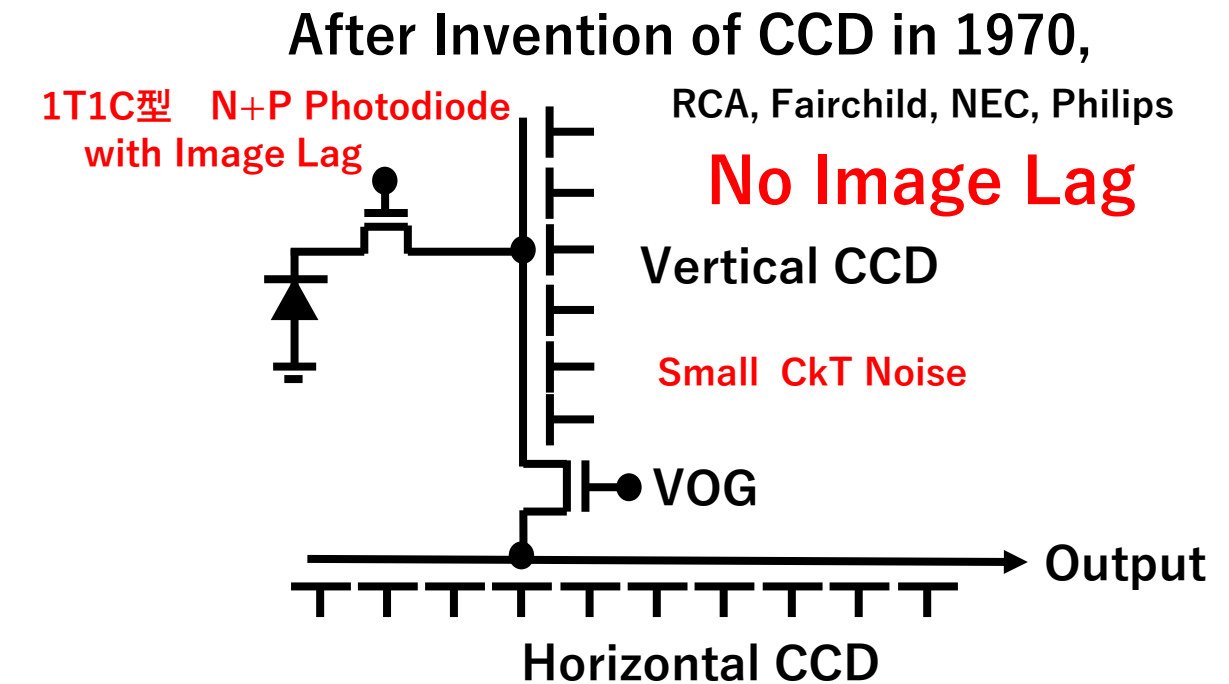
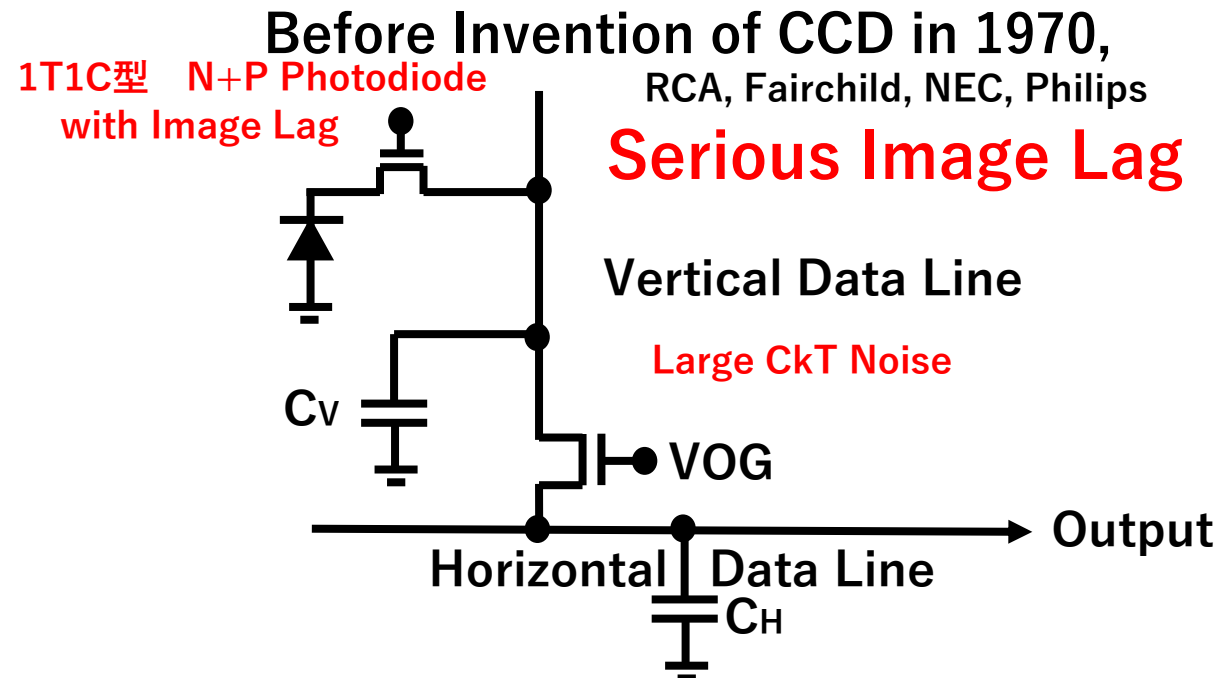
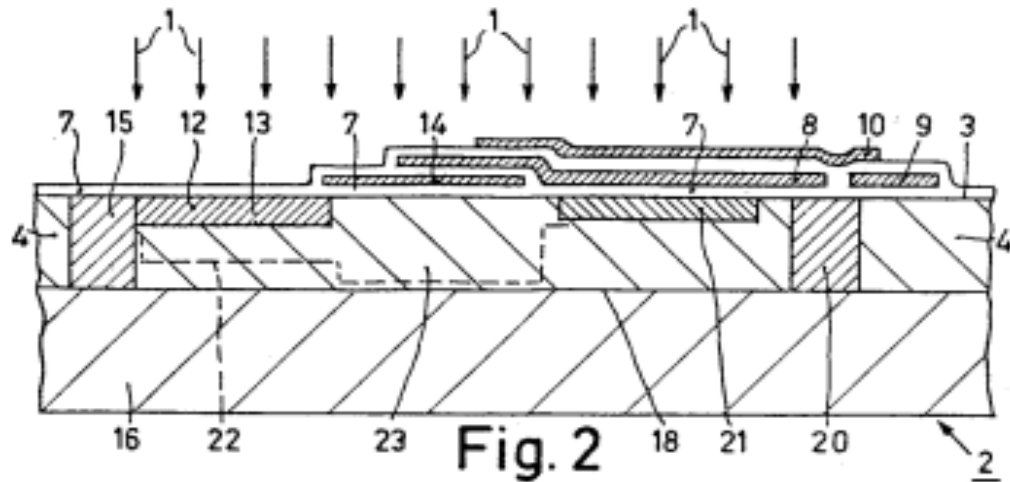
$$Q_{sig}(t) = Q_0 \exp(-t/\tau)$$



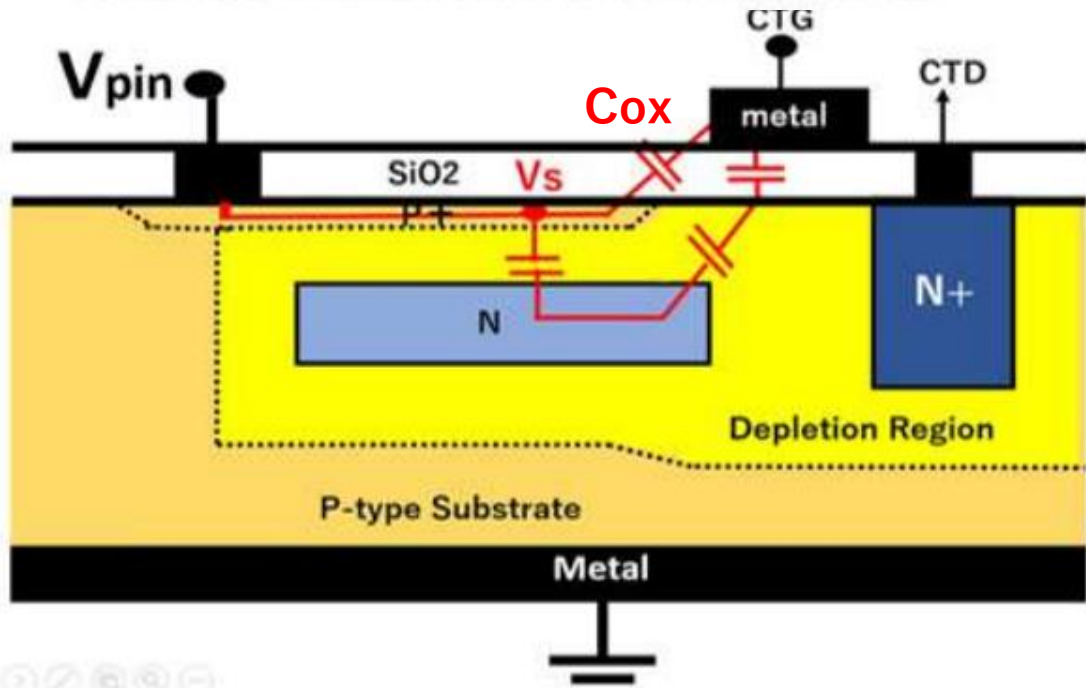
Floating Surface P+NP Double Junction
Buried Photodiode with RC delay time



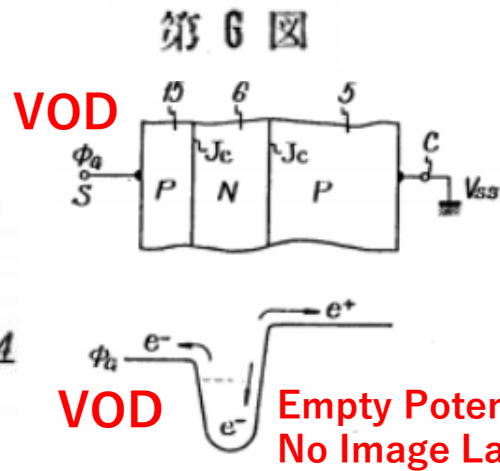
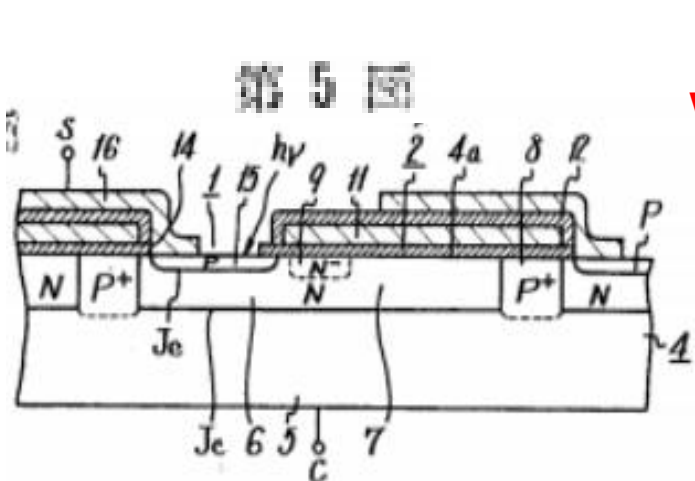
JPA1976-65705 on PNP junction Buried Photodiode
Priority June 9, 1975 Netherland Patent 7506795



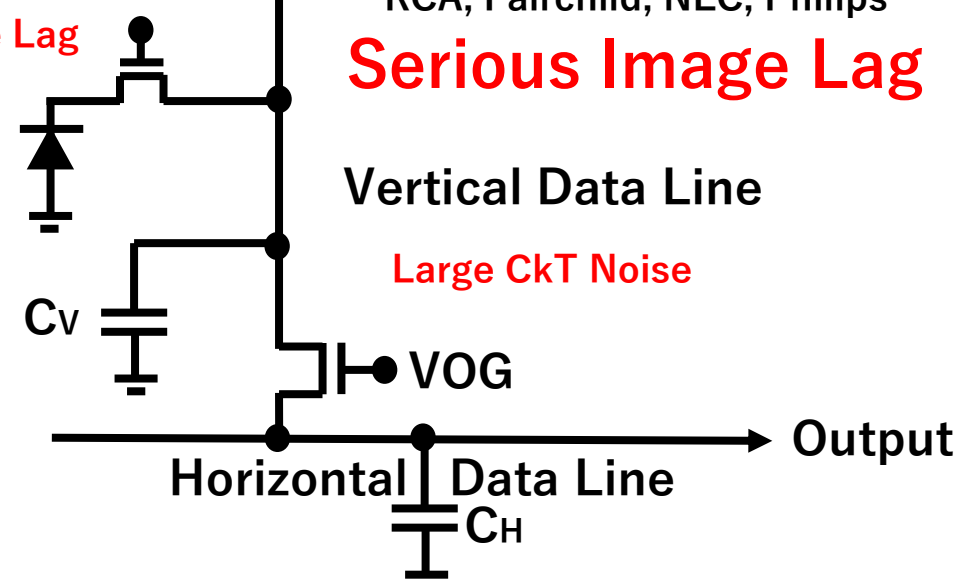
Completely Pinned P+ Surface with RC = 0
with Surface Direct Metal Contact.



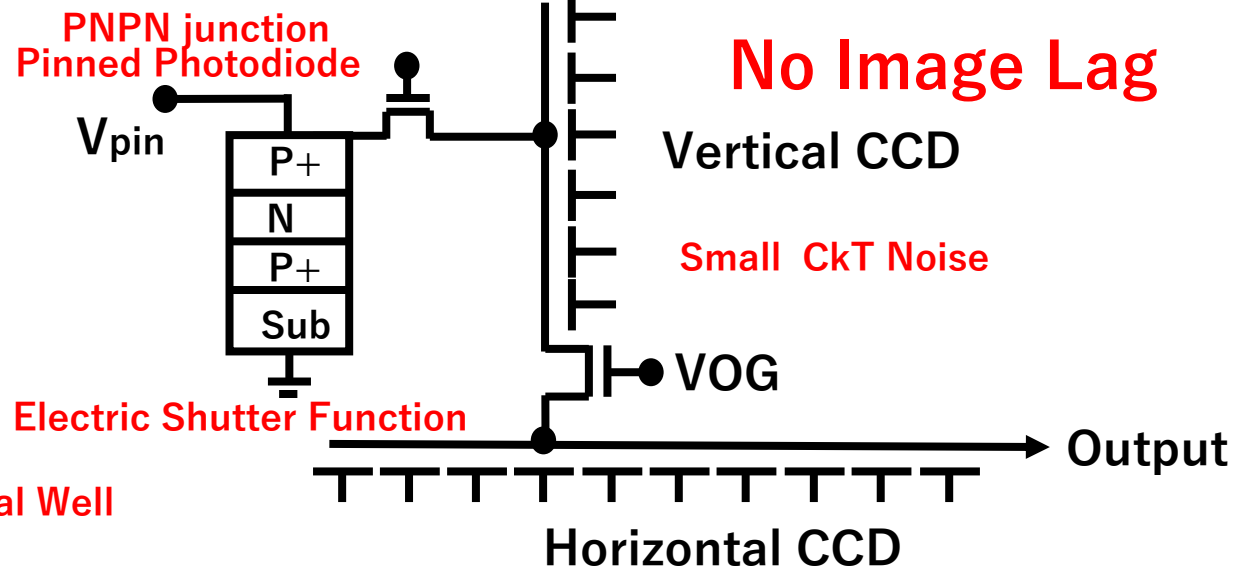
JPA1975-134985 Hagiwara, 1975



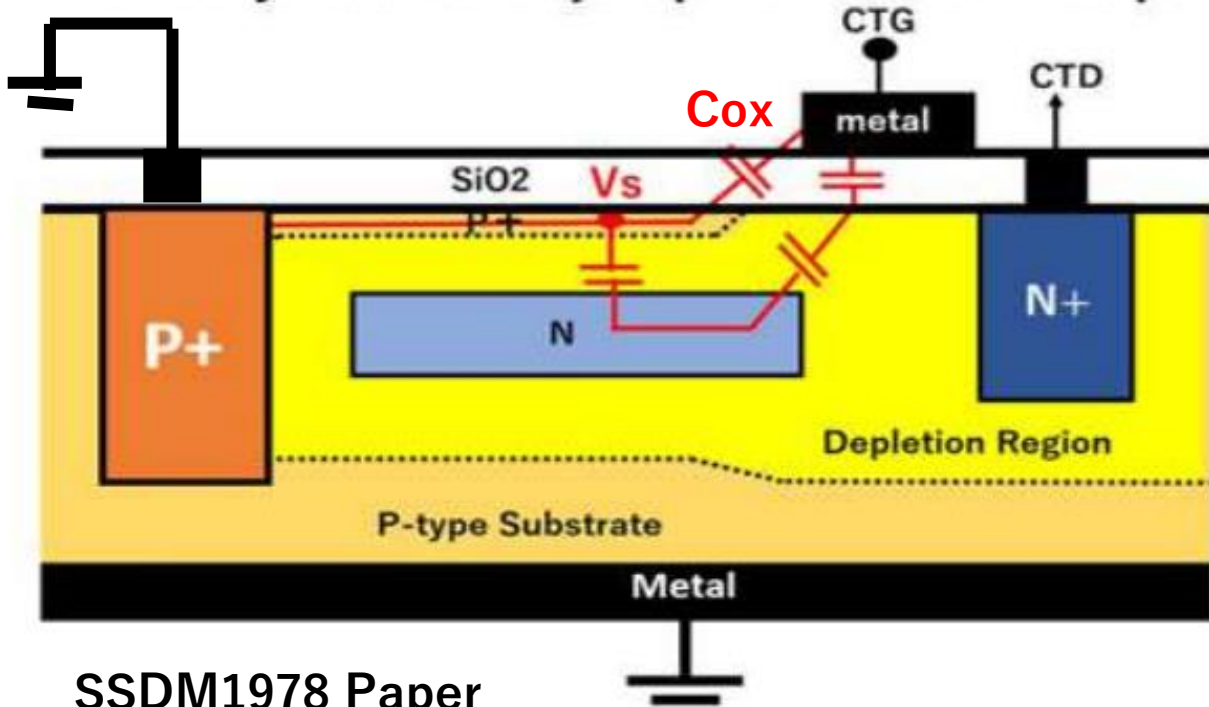
Before Invention of CCD in 1970,
1T1C型 N+P Photodiode with Image Lag
RCA, Fairchild, NEC, Philips
Serious Image Lag



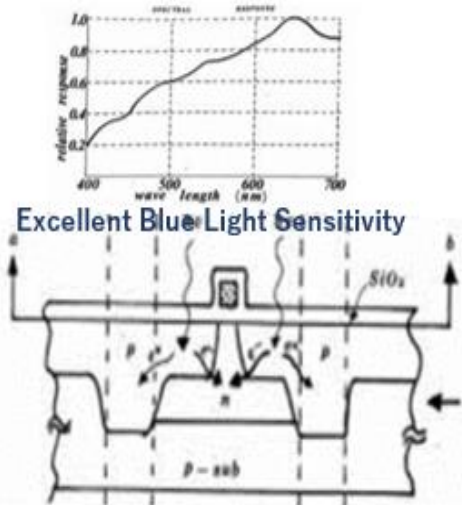
Triple junction type Pinned Photodiode
with Electric Shutter by Hagiwara, 1975



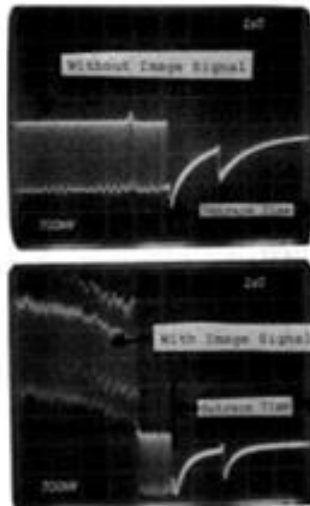
Completely Pinned P+ Surface with RC = 0
with Adjacent Heavily Doped P+ Channel Stops



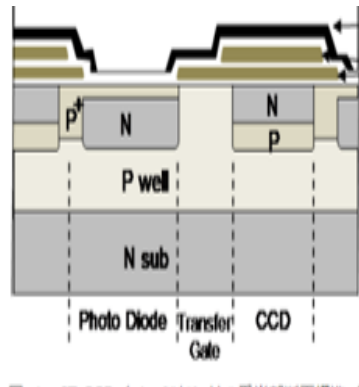
SSDM1978 Paper



Excellent Blue Light Sensitivity



SSIS Semiconductor History Museum

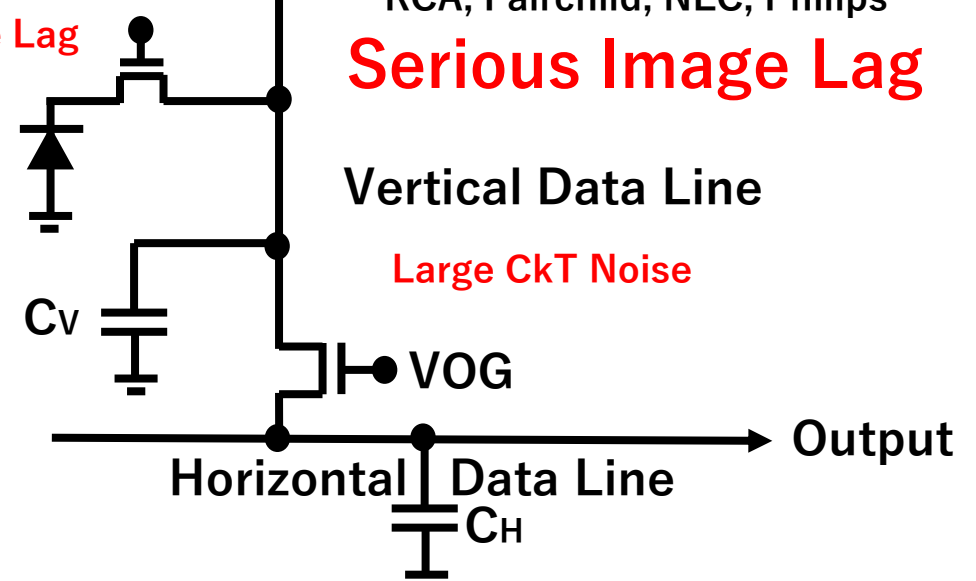


Before Invention of CCD in 1970,

1T1C型 N+P Photodiode
with Image Lag

RCA, Fairchild, NEC, Philips

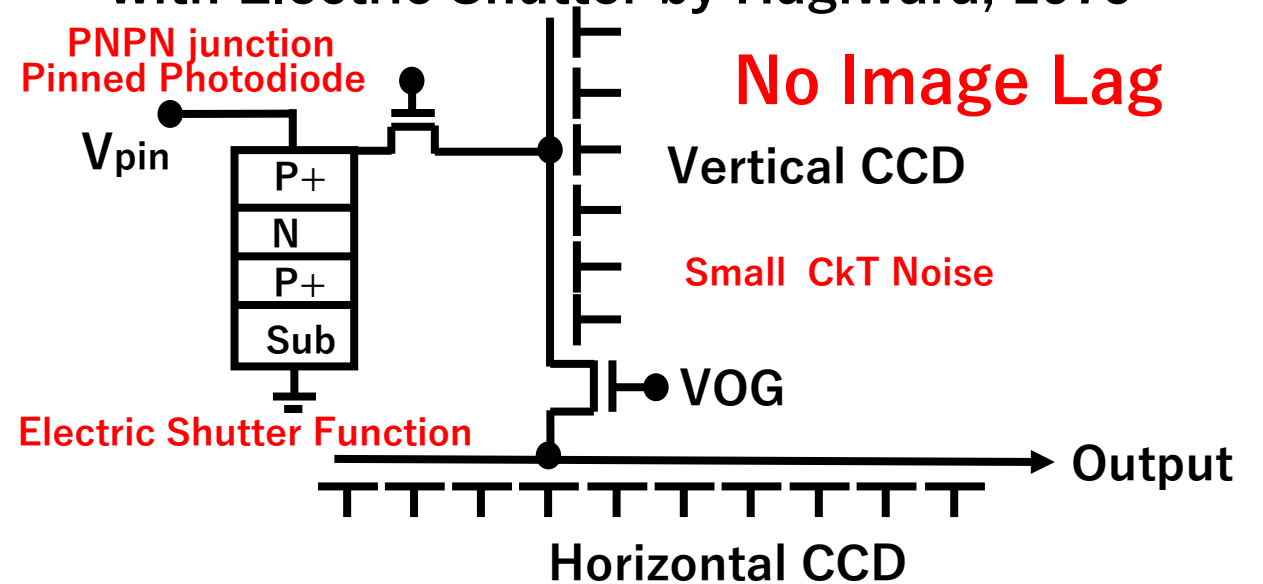
Serious Image Lag



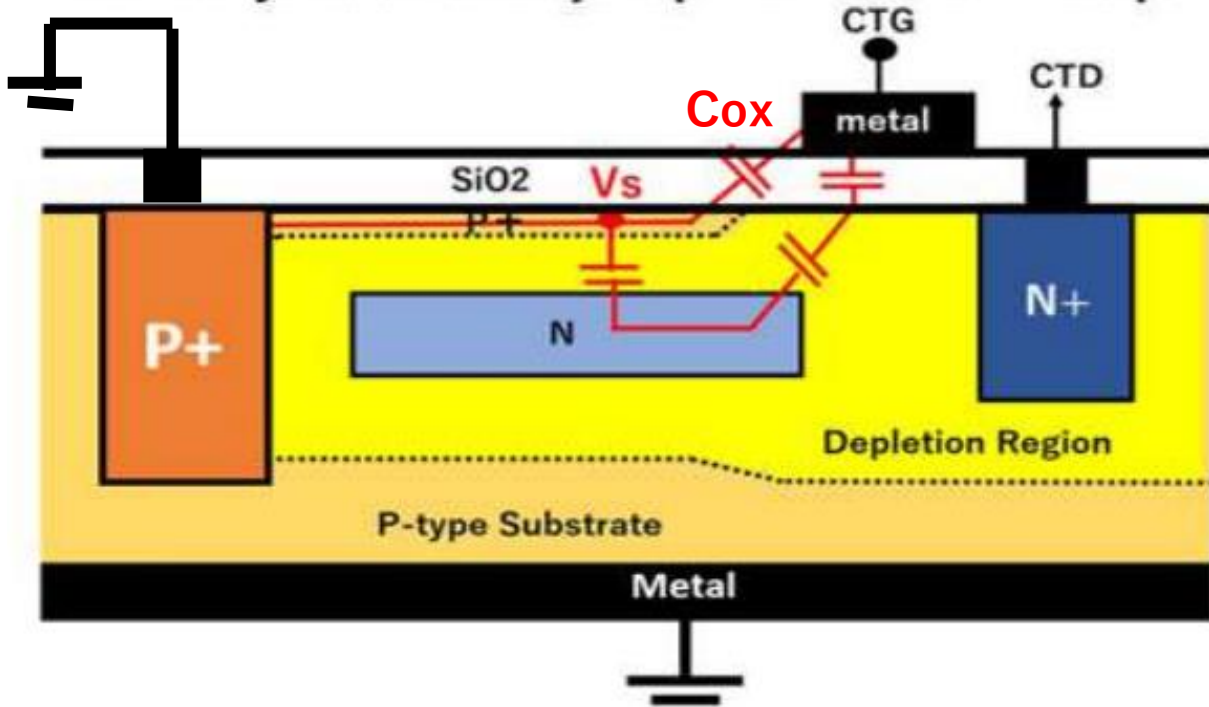
Triple junction type Pinned Photodiode
with Electric Shutter by Hagiwara, 1975

PNPN junction
Pinned Photodiode

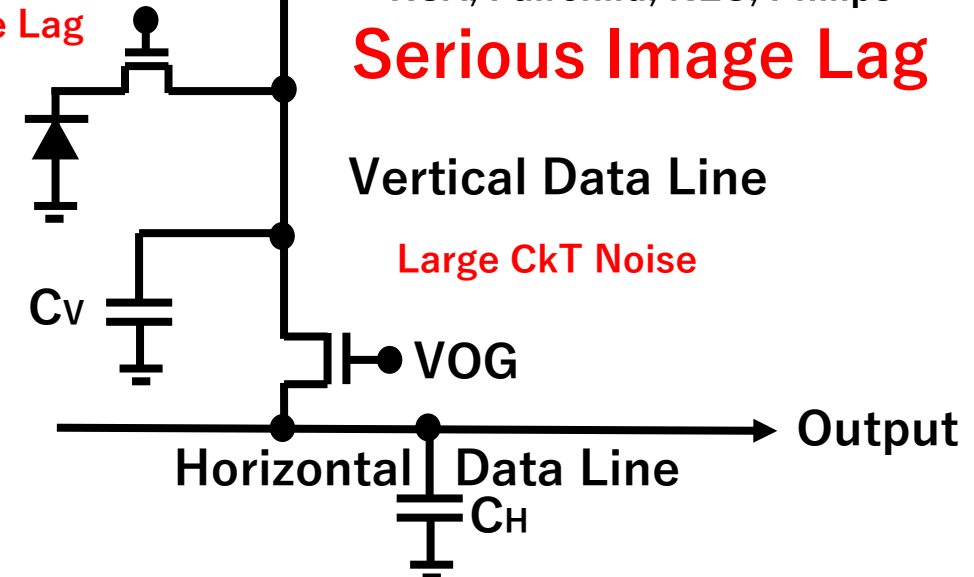
No Image Lag



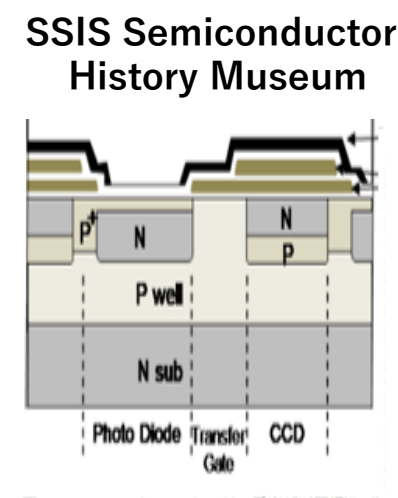
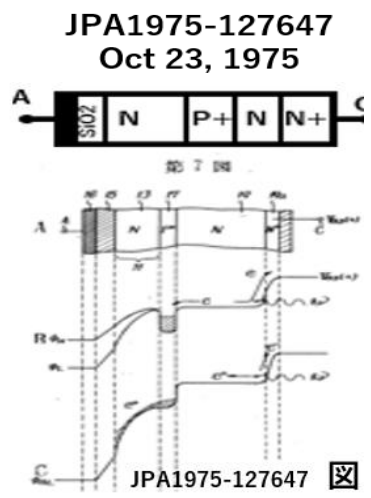
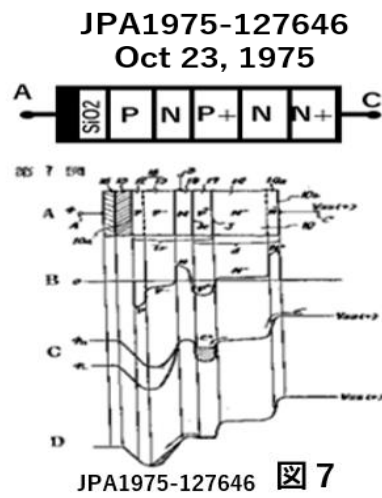
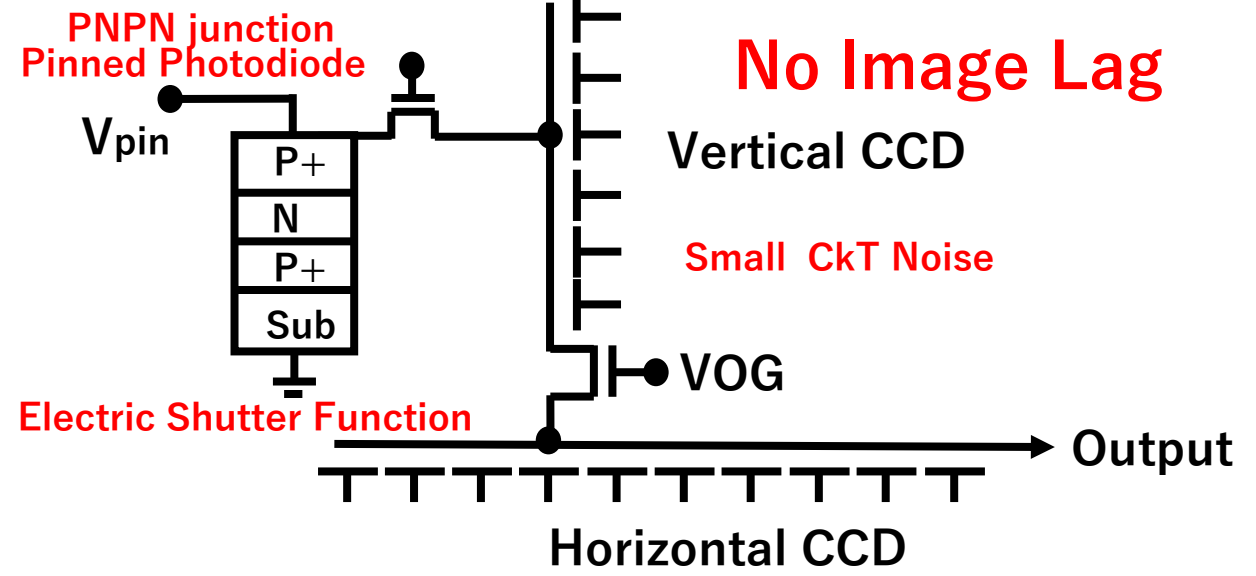
Completely Pinned P+ Surface with RC = 0
with Adjacent Heavily Doped P+ Channel Stops



Before Invention of CCD in 1970,
1T1C型 N+P Photodiode with Image Lag
RCA, Fairchild, NEC, Philips
Serious Image Lag

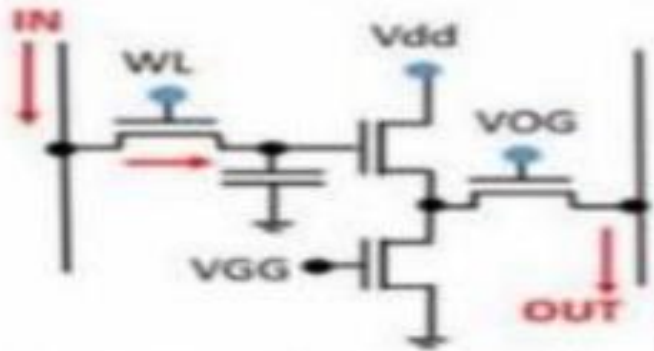


Triple junction type Pinned Photodiode with Electric Shutter by Hagiwara, 1975

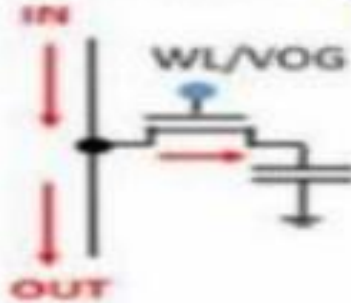


Fossum の 2014のIEEEの論文には事実誤認の記載がある。

History of DRAM Cell (Source Follower)

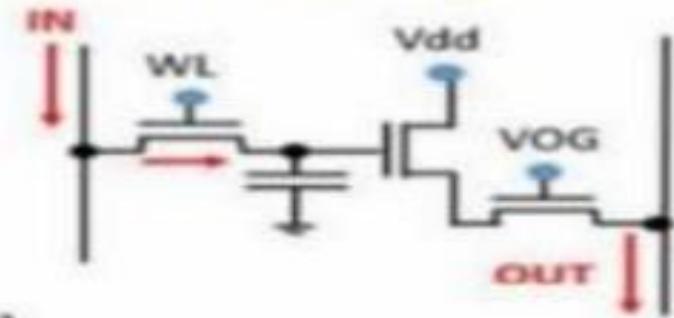


Conventional DRAM Cell
before 1966



R.H.Dennard (IBM 1966)

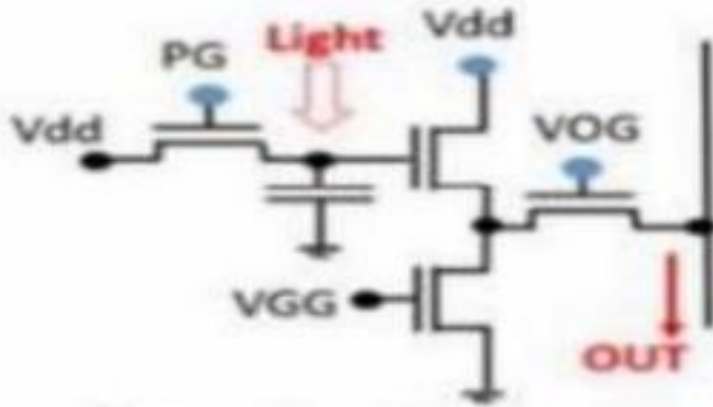
Enomoto (NEC 1965)



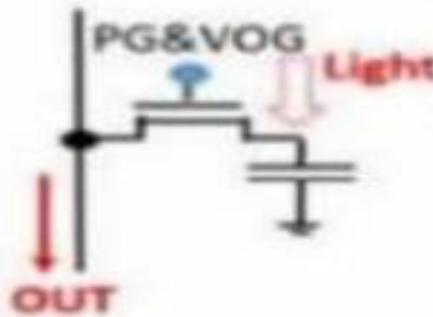
Bill Regitz (Honeywell 1969)

Intel 1101 @ISSCC1970, Philadelphia.

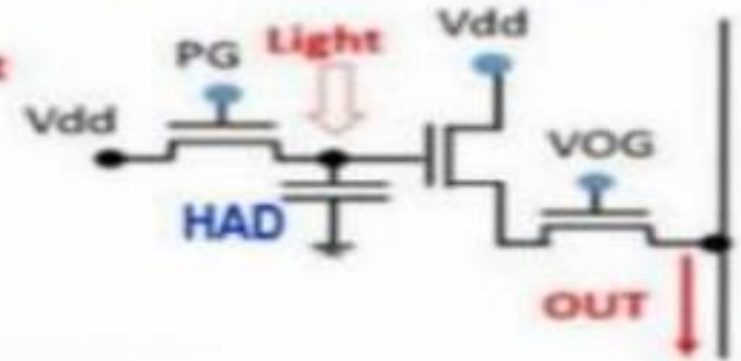
History of Photo Diode Cell (Source Follower)



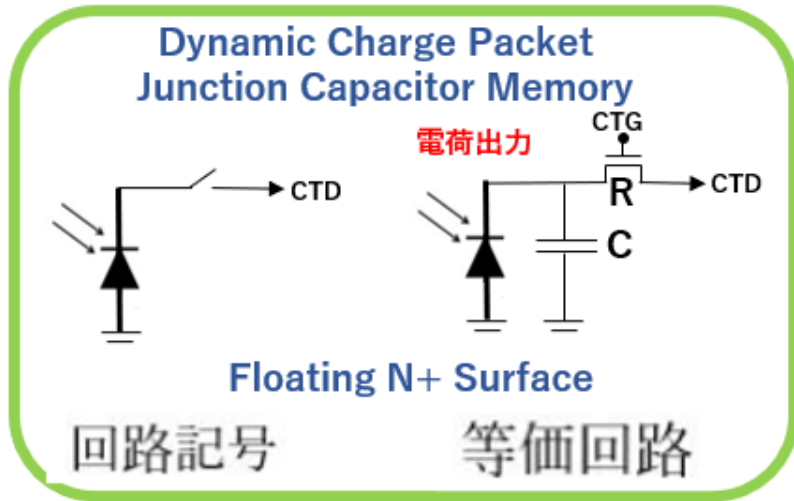
Conventional Active Pixel Circuit
Photo Diode in 1966



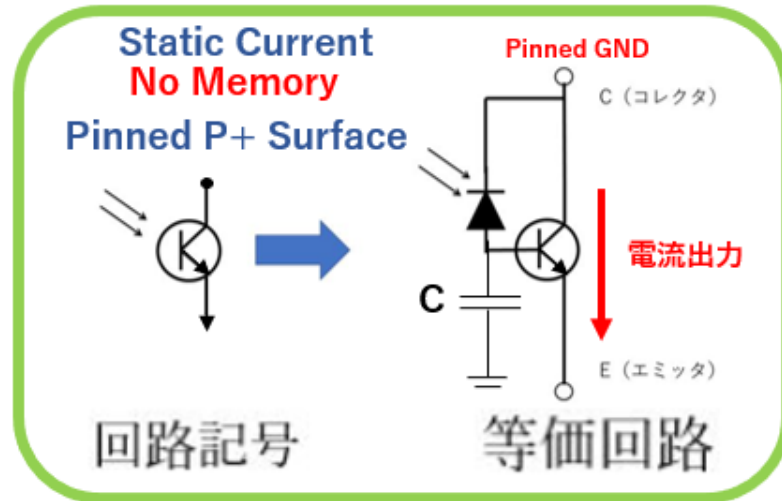
after Peter Nobel, 1966~1968



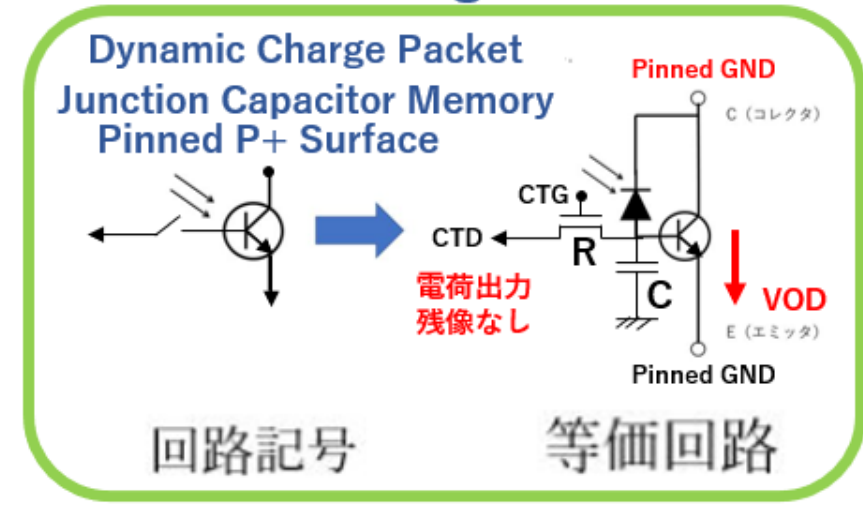
Dynamic N+P junction Photodiode 1966



Static PNP Photo Transistor John Northrup Shive 1950



Dynamic PNP Photo Transistor Yoshiaki Hagiwara 1975



電気容量(C)に電荷(Q)を蓄積・保存する事によりメモリ機能を持つが、書き込みと読み出しの為に必要な、アクセス時間・遅延時間 (RC)が生じる。

Dynamic N+P junction Photodiode

Static PNP junction Photo Transistor (Shive 1950)

Dynamic PNP junction Photo Transistor (Hagiwara 1975)

Dynamic PNP junction Photo Thyristor (Hagiwara 1975)

機能	N+P 接合	PNP接合	PNP接合	PNPN接合
光電流量	少ない (電荷出力)	多い (電流出力)	少ない (電荷出力)	少ない (電荷出力)
応答速度	速い (大きな信号電流)	遅い (大きな信号電流)	速い (小さな信号電荷量)	速い (小さな信号電荷量)
直線性	良い	悪い	良い	良い
温度変化に対する出力変化	小さい	大きい	小さい	小さい
電子シャッター機能	なし (残像あり)	なし (残像あり)	あり (残像なし)	あり (残像なし)

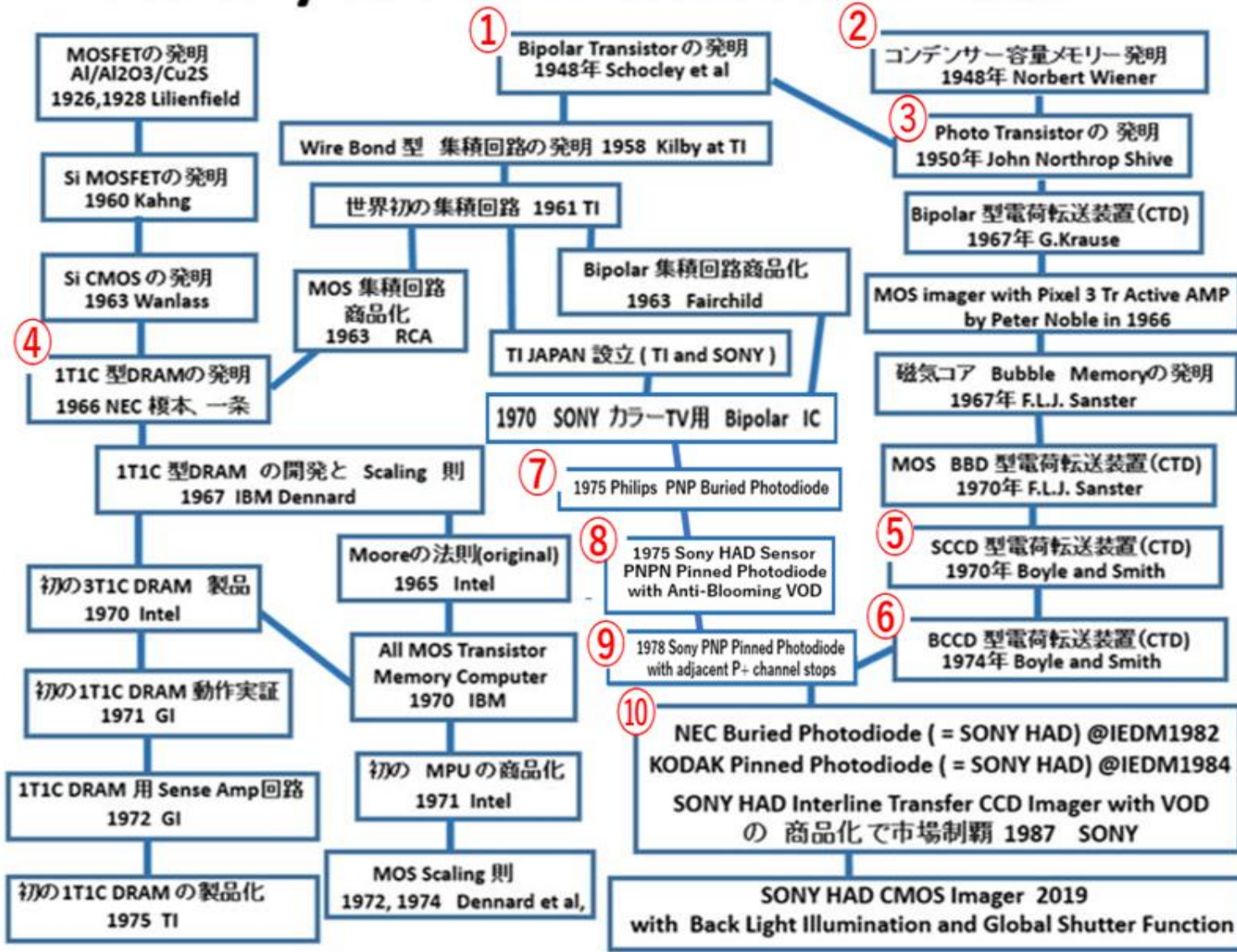
Hagiwara (Sony) invented the in-Pixel VOD Electric Shutter in 1975.

See JPA1975-127646, JPA1975-127647, JPA1975-134985 and JPA1977-126885.

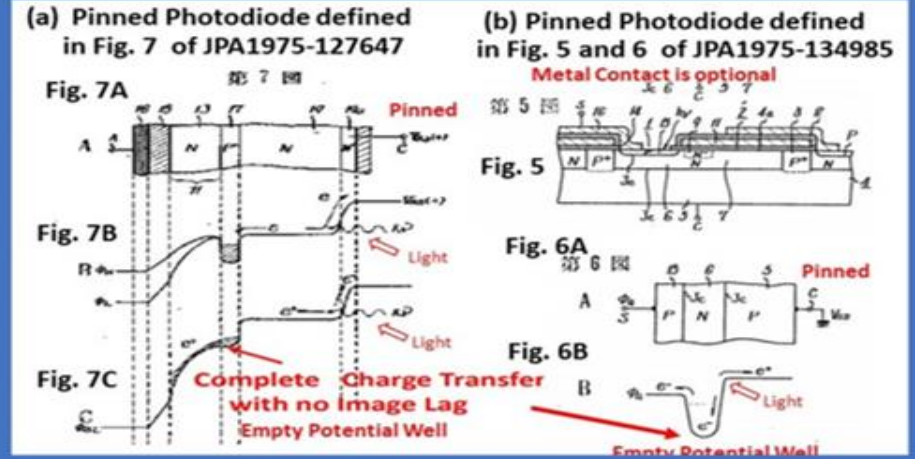
	1	2	3	4	5	6
受光素子タイプ	Floating Surface N+P接合型 横型OFD構造なし 受光素子	CCD/MOS 容量型 横型OFD構造なし 受光素子	CCD/MOS 容量型 横型OFD構造付 受光素子	Floating Surface PNP接合型 横型OFD構造なし 受光素子	Pinned Surface PNP接合型 縦型OFD構造付 受光素子	Pinned Surface PNPN接合型 縦型OFD構造付 受光素子
発明者 特長	機能	Bell Lab CCD 1970	Bell Lab CCD 1971	Philips June 1975	Sony Hagiwara Oct 1975	Sony Hagiwara Oct 1975
短波長青色感度	○	X	X	○	○	○
低表面暗電流雑音	○	X	X	○	○	○
低残像特性	X	○	○	○	○	○
過剰電荷調整機能	X	X	○	X	○	○
高速電子シャッター JPA1977-126885	X	X	○	X	○	○

Fossum の 2014のIEEEの論文には事実誤認の記載がある。

History of Semiconductor Devices

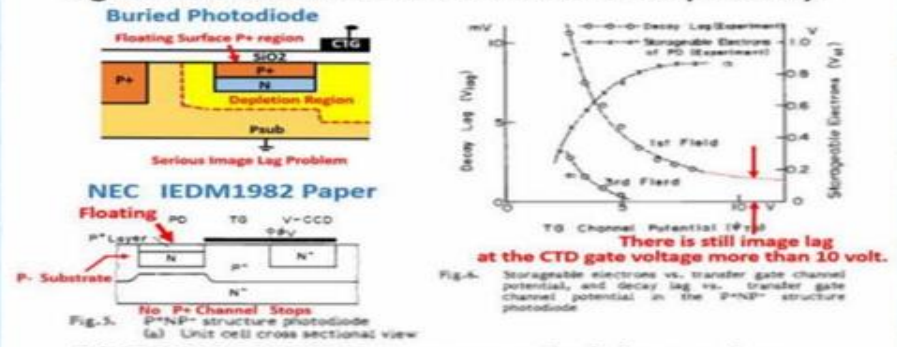


Hagiwara 1975 patents showed Features of No Image Lag , Empty Potential Well and Complete Charge Transfer of the double junction Pinned Buried Photodiodes.



NEC IEDM1982 paper was not Pinned Photodiode by definition.

Difference of Buried Photodiode and Pinned Photodiode Figure 5 does not have the P+ channel stop nearby.



NEC IEDM1982 Paper reported Image Lag Figure 6 shows that there is still image lag at the CTG gate voltage of > 10 volt.

太陽電池の変換効率の限界

変換効率は、使用される半導体材料が吸収できる太陽光の波長領域と、PN接合の空乏層領域での吸収量で求められます。シリコン結晶では、波長が $0.29\mu\text{m}$ から $1.20\mu\text{m}$ までの太陽光を吸収できます。Single PN 接合型での変換効率の限界理論値は 28% です。実際には20%程度です。その理由は(1)受光面での反射や(2)受光表面再結合や(3)PN接合の空乏層内での結晶欠陥による再結合や(4)裏面再結合などが生じ、光電変換された光電子とホールが再結合し無駄になる為です。

Silicon のBand Gap は 1.1 eV

InP のBand Gap は 1.34 eV

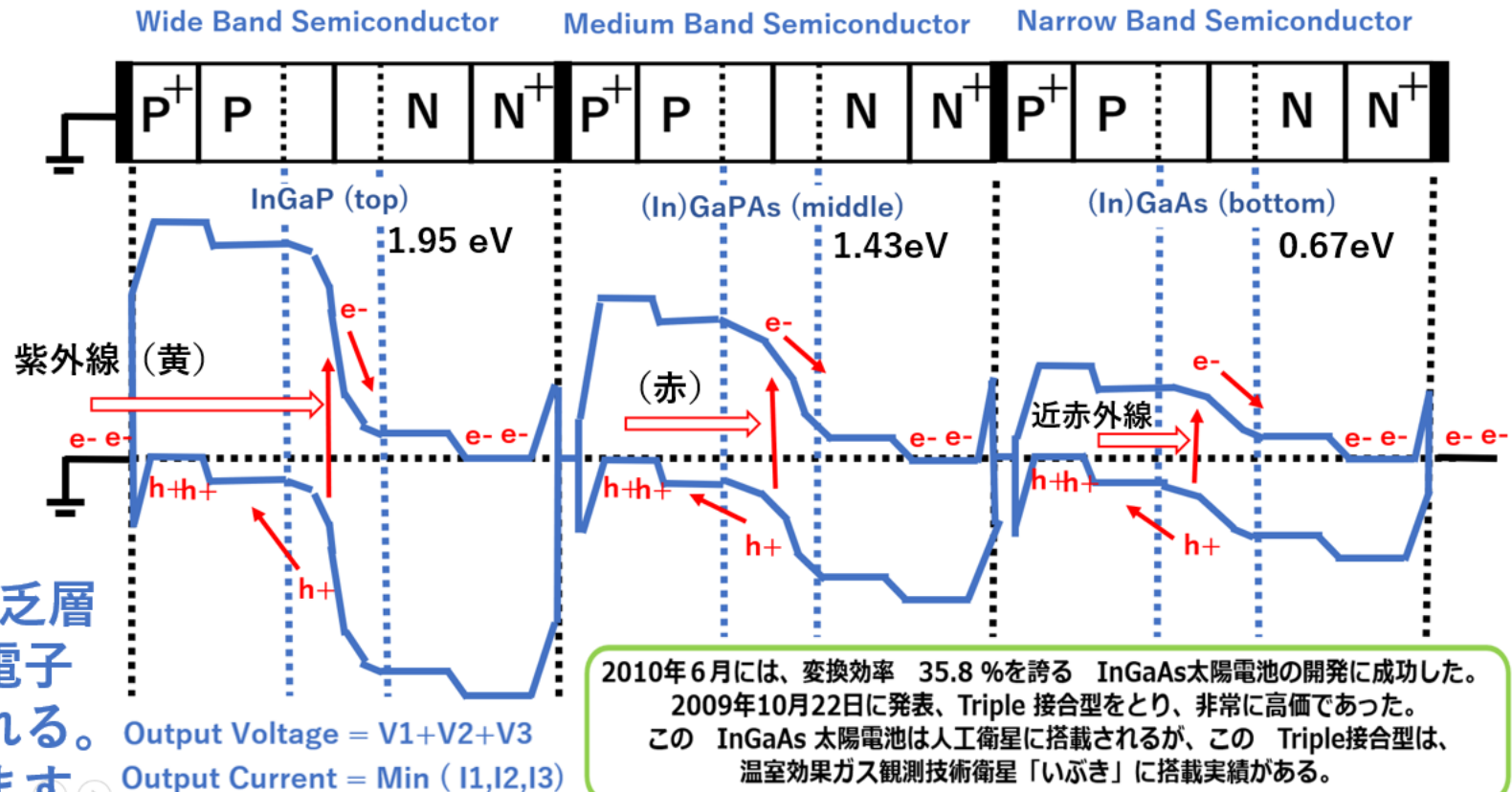
GaAs のBand Gap は 1.42 eV

CdTe のBand Gap は 1.48 eV

GaN のBand Gap は 3.4 eV

$\beta\text{-Ga}_2\text{O}_3$ のBand Gap は 4.5 eV

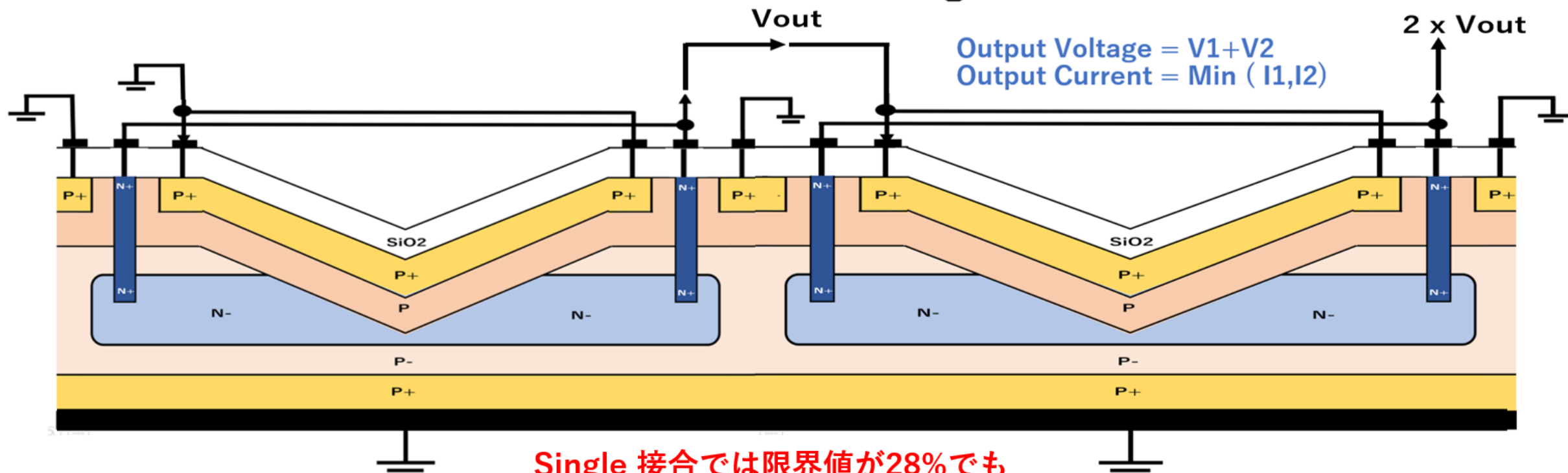
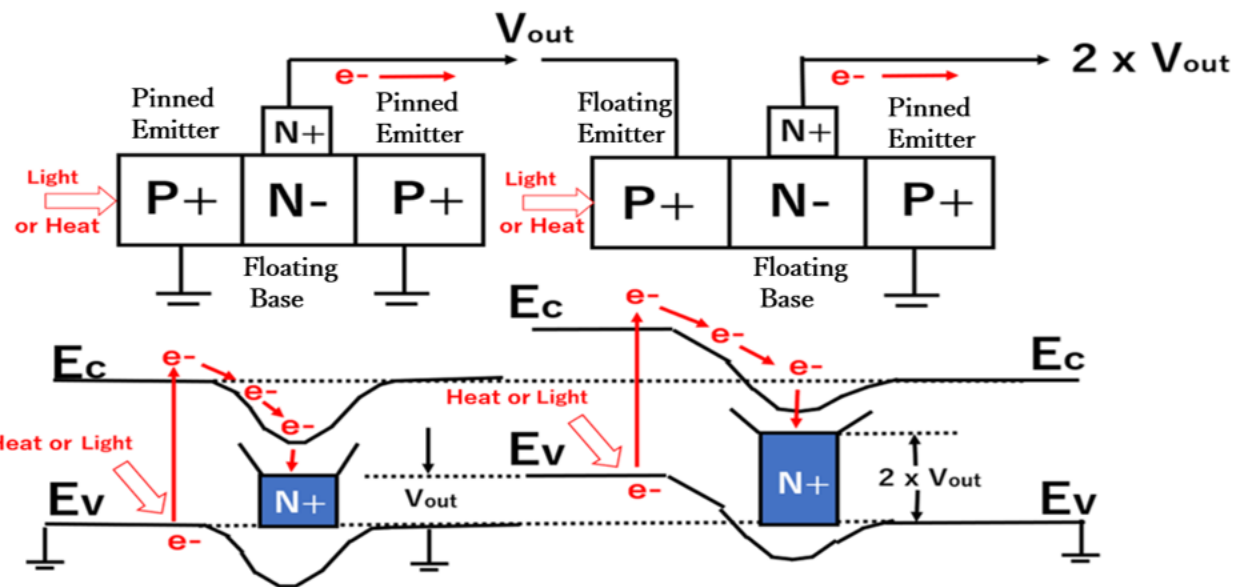
「バリア電界が存在するPN接合の空乏層領域内でのみ、光電変換による光電子とホールが効率良く分離される。と言う事が、今の常識となっています。



P+PN-PP+接合型太陽電池の提案

「バリア電界が存在するPN接合の空乏層領域内でのみ、光電変換による光電子とホールペアは効率良く分離される。」
 という事が、今の常識となっています。

しかし、受光面のP+P濃度勾配を利用し、表面のP+Pバリア電界もペア分離に寄与します。



Single 接合では限界値が28%でも
 Double接合では60%近くが期待できる。

新型太陽電池の提案

現在、開発され商品化されている太陽電池は簡単な N+P の Single 接合型である。受光面が浮遊状態にある。太陽光には多く含まれる短波長青色光の光電変換が受光面近傍の数 100 Å 内で行われ表面再結合が著しい。理論的にもこの Single 接合型は MAX 28% であるとの論文が Shockley 等により既に 1961 年に明らかにされている。

しかしこの限界はあくまで Single 接合型の太陽電池の場合である。

2020 年に、萩原は P+PNPP+ の Double 接合型の太陽電池構造を提案した。JPA2020-131313。

この構造では、受光領域はほぼ完全に埋め込み N 層が完全空乏化しておりバリア電界が存在しており、光電変換された光電子とホールペアは効率よく瞬時に分離されることが可能である、高い変換効率が期待される。

https://en.wikipedia.org/wiki/Shockley-Queisser_limit

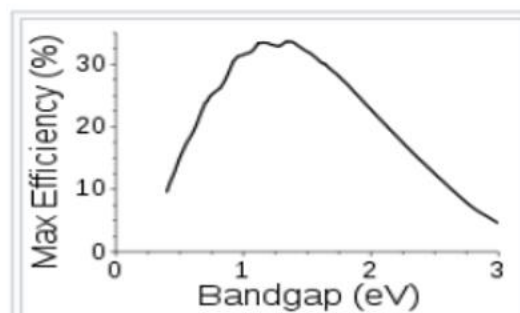
Shockley-Queisser limit

From Wikipedia, the free encyclopedia

In physics, the radiative efficiency limit (also known as the detailed balance limit, Shockley-Queisser limit, Shockley Queisser Efficiency Limit or SQ Limit) is the maximum theoretical efficiency of a solar cell using a single p-n junction to collect power from the cell where the only loss mechanism is radiative recombination in the solar cell. It was first calculated by William Shockley and Hans-Joachim Queisser at Shockley Semiconductor in 1961, giving a maximum efficiency of 30% at 1.1 eV.^[1] The limit is one of the most fundamental to solar energy production with photovoltaic cells, and is considered to be one of the most important contributions in the field.^[2]

This first calculation used the 6000K black-body spectrum as an approximation to the solar spectrum. Subsequent calculations have used measured global solar spectra, AM 1.5, and included a back surface mirror which increases the maximum solar conversion efficiency to 33.16% for a single-junction solar cell with a bandgap of 1.34 eV.^[3] That is, of all the power contained in sunlight (about 1000 W/m²) falling on an ideal solar cell, only 33.7% of that could ever be turned into electricity (337 W/m²). The most popular solar cell material, silicon, has a less favorable band gap of 1.1 eV, resulting in a maximum efficiency of about 32%. Modern commercial mono-crystalline solar cells produce about 24% conversion efficiency, the losses due largely to practical concerns like reflection off the front of the cell and light blockage from the thin wires on the cell surface.

The Shockley-Queisser limit only applies to conventional solar cells with a single p-n junction; solar cells with multiple layers can (and do) outperform this limit, and so can solar thermal and certain other solar energy systems. In the extreme limit, for a multi-junction solar cell with an infinite number of layers, the corresponding limit is 68.7% for normal sunlight,^[4] or 86.8% using concentrated sunlight^[5] (see solar cell efficiency).



The Shockley-Queisser limit for the efficiency of a solar cell, without concentration of solar radiation. The curve is wiggly because of absorption bands in the atmosphere. In the original paper,^[1] the solar spectrum was approximated by a smooth curve, the 6000K blackbody spectrum. As a result, the efficiency graph was smooth and the values were slightly different.

現在製品化されている、Pinned PhotodiodeのイメージセンサーとPN接合Photodiodeのイメージセンサーのそれぞれの分光感度特性の450nmにおける出力値はほぼ同等である。またPN接合太陽電池のエネルギー変換効率に関しては、Shockley-Queisser 限界(SQ限界)として、Si のホモ接合セルでは、最高の効率を得たとしても28%程度であると考えられている。これは単純な Single 接合のPN接合での理論計算によるものである。萩原は受光面がピン留めされたPNP接合型とPNPN接合型の受光素子を1975年に発明した。Meadはさらに PNPNP接合型受光素子を発明した。それぞれイメージセンサーとして優れた特長を持つことは知られている。ここでは太陽電池のさらなる量子効率の向上への可能性に対して説明する。理論的には86.8%まで量子効率を向上可能である。その実現には受光層を常に完全に空乏化した状態を維持する必要がある。PN接合の空乏層領域だけでなく、受光表面のP+P層のバリア電界を利用して、太陽光により、光電変換された光電子と正孔のペアをバリア電界により、効率よく即分離し隣接するN+層に光電子のみを蓄積する必要がある。



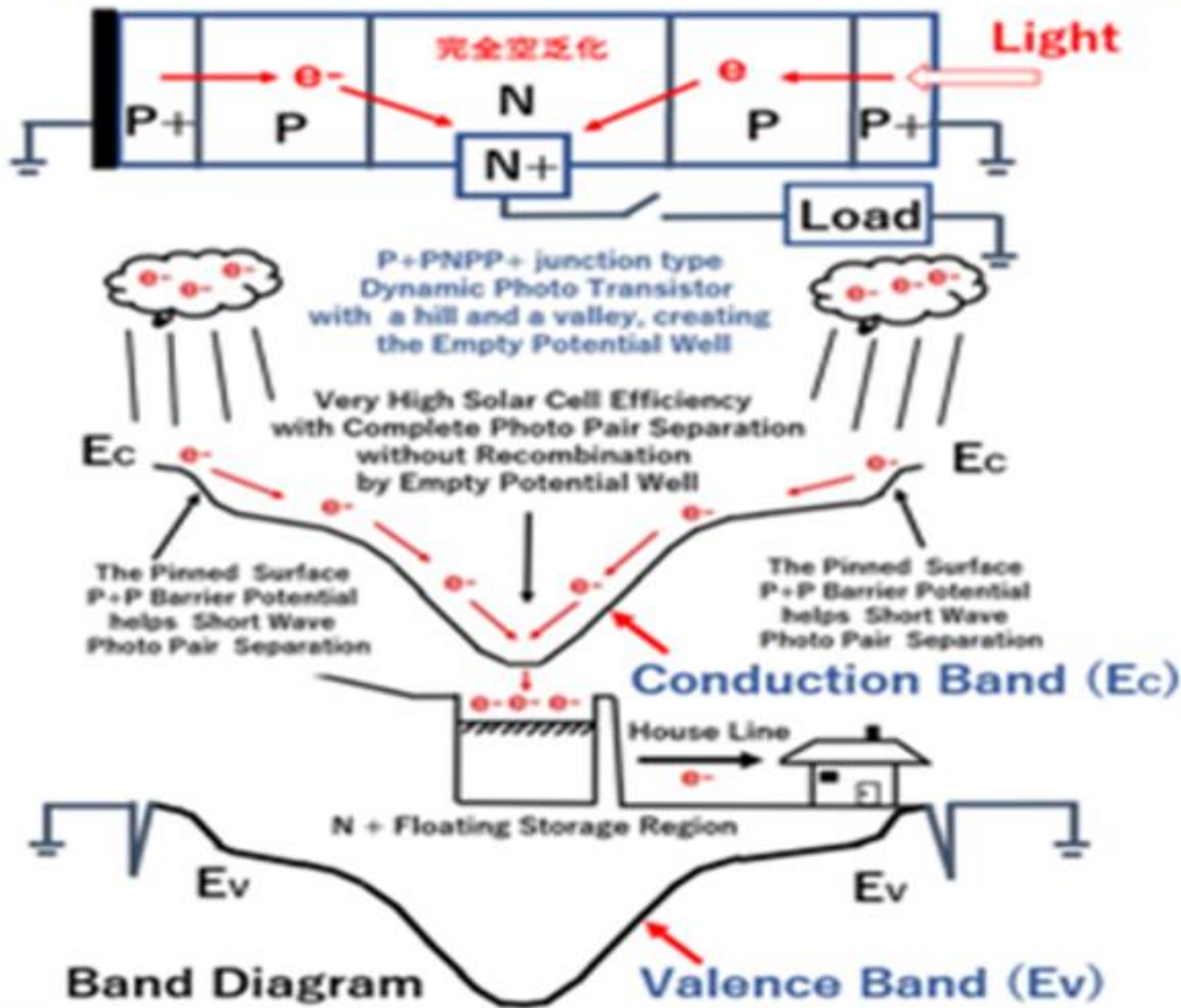
Shockley-Queisser limit

From Wikipedia, the free encyclopedia

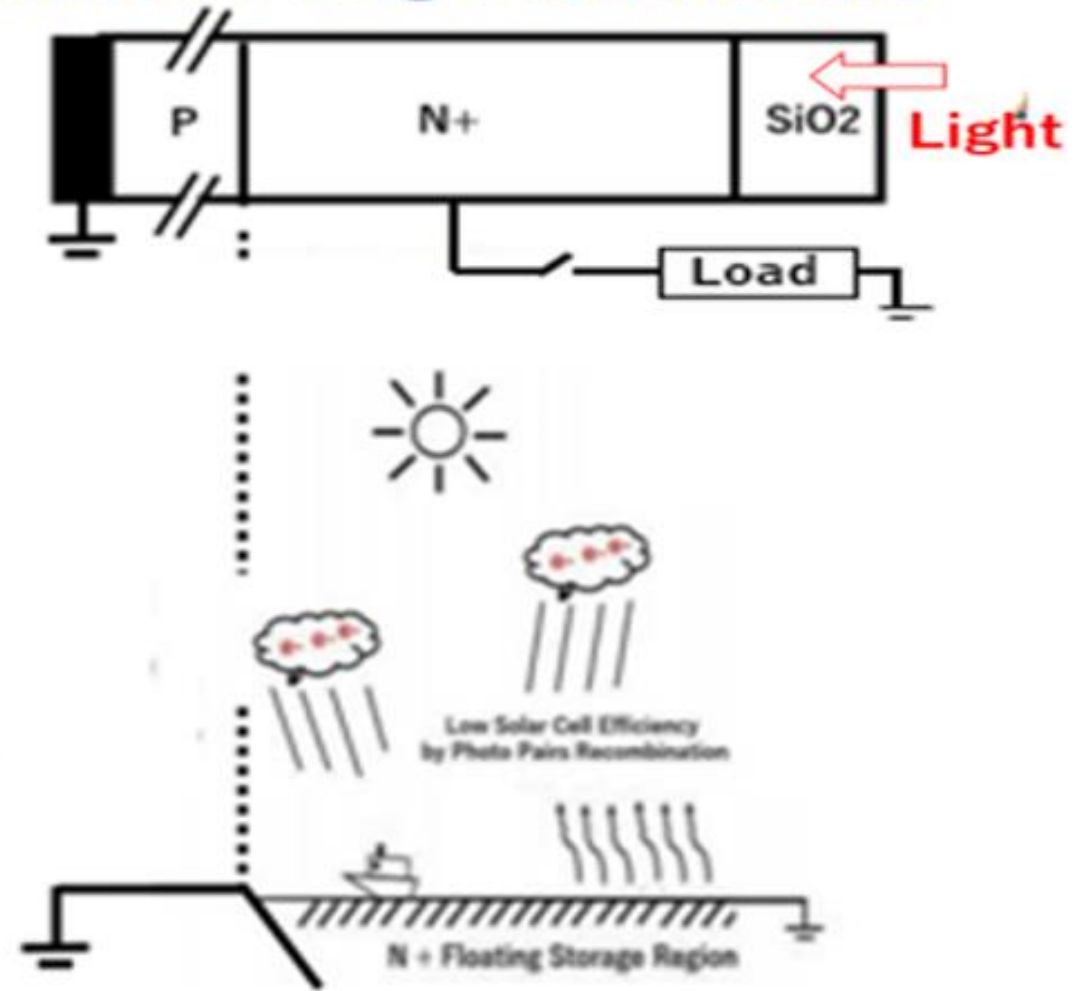
The Shockley-Queisser limit only applies to conventional solar cells with a single p-n junction; solar cells with multiple layers can (and do) outperform this limit, and so can solar thermal and certain other solar energy systems. In the extreme limit, for a multi-junction solar cell with an infinite number of layers, the corresponding limit is 68.7% for normal sunlight,^[4] or 86.8% using concentrated sunlight^[5] (see solar cell efficiency).

受光表面P+層と裏面のP+層の両面がピン留め接地された、P+PNPP+接合型新型太陽電池の提案

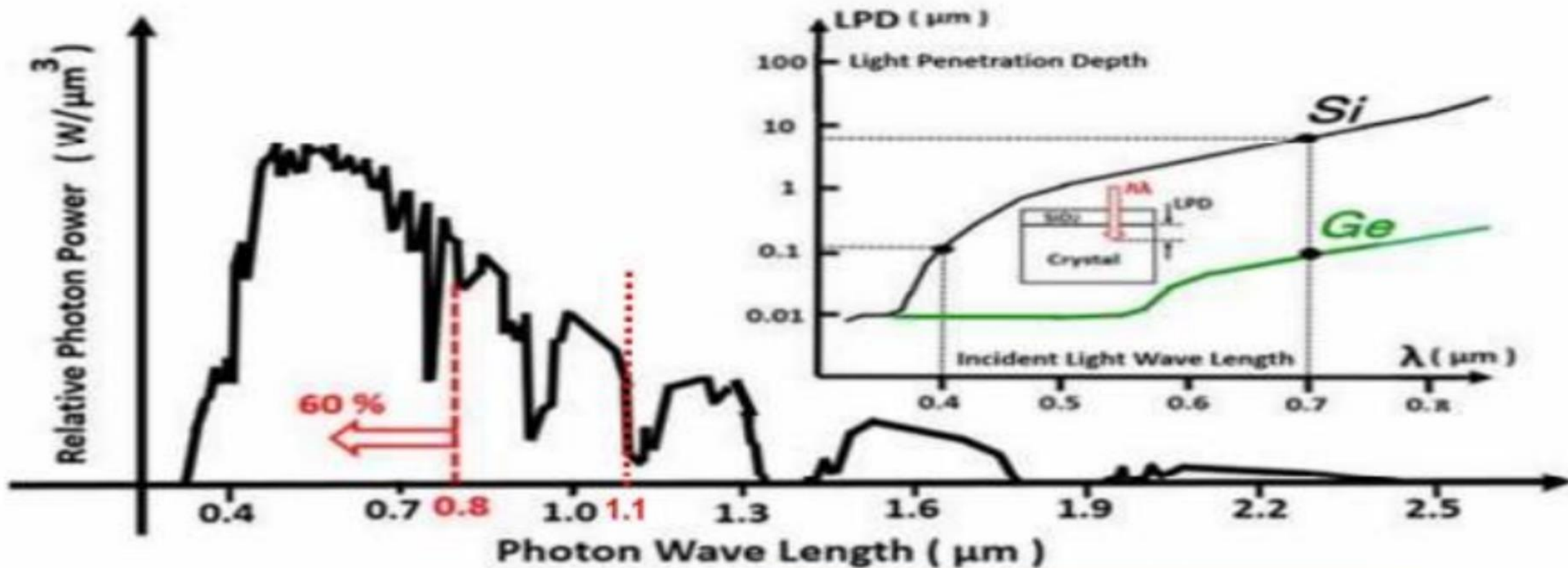
P+PN-PP+接合型太陽電池の提案



従来のN+P single 接合太陽電池



太陽光の波長スペクトラム



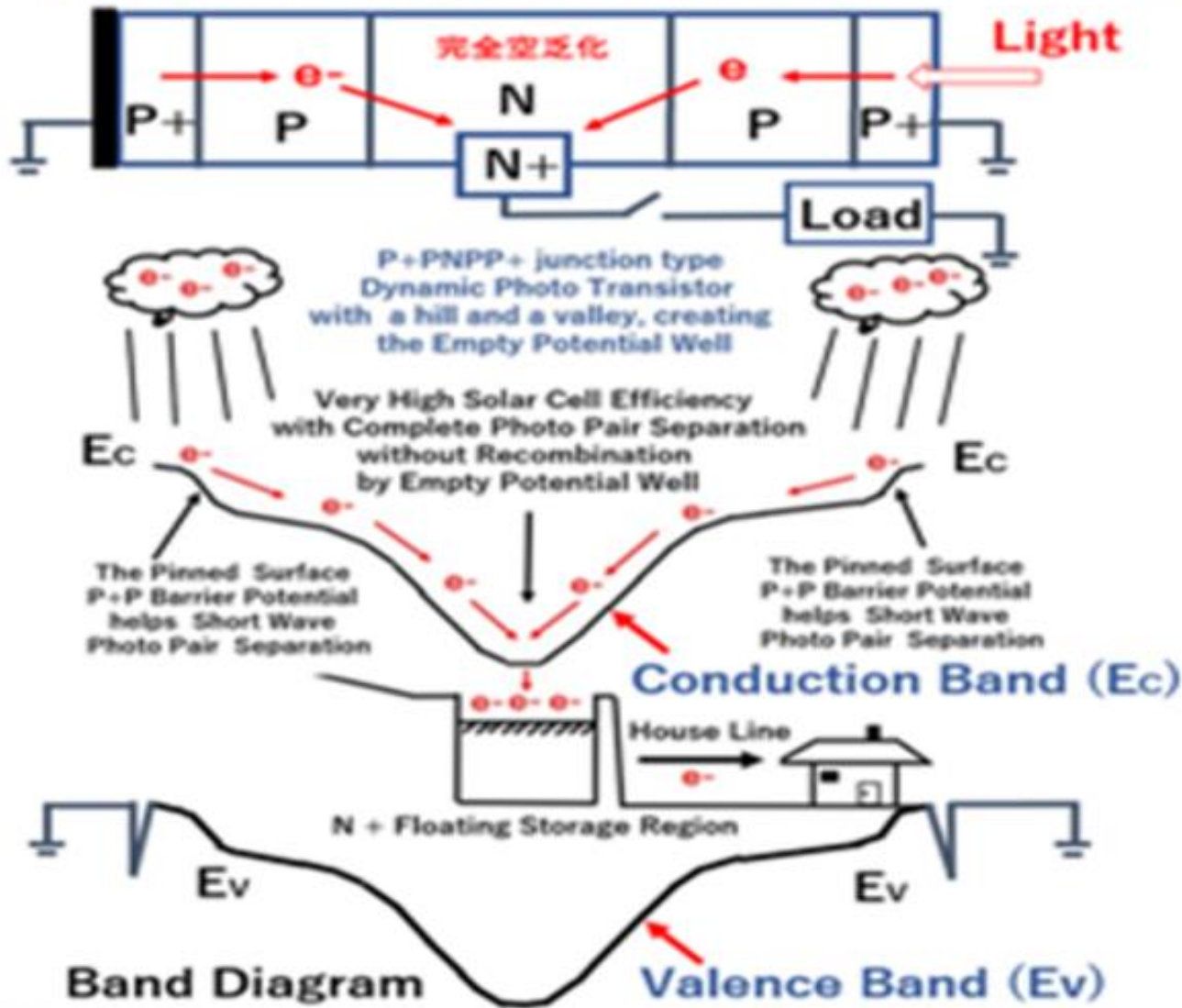
$$E = \hbar \omega = h f = h c / \lambda$$
$$E \text{ (eV)} = 1.24 / \lambda \text{ (\mu m)}$$

For Silicon, $E_g = 1.10 \text{ eV}$ and $\lambda = 1.12 \mu m$

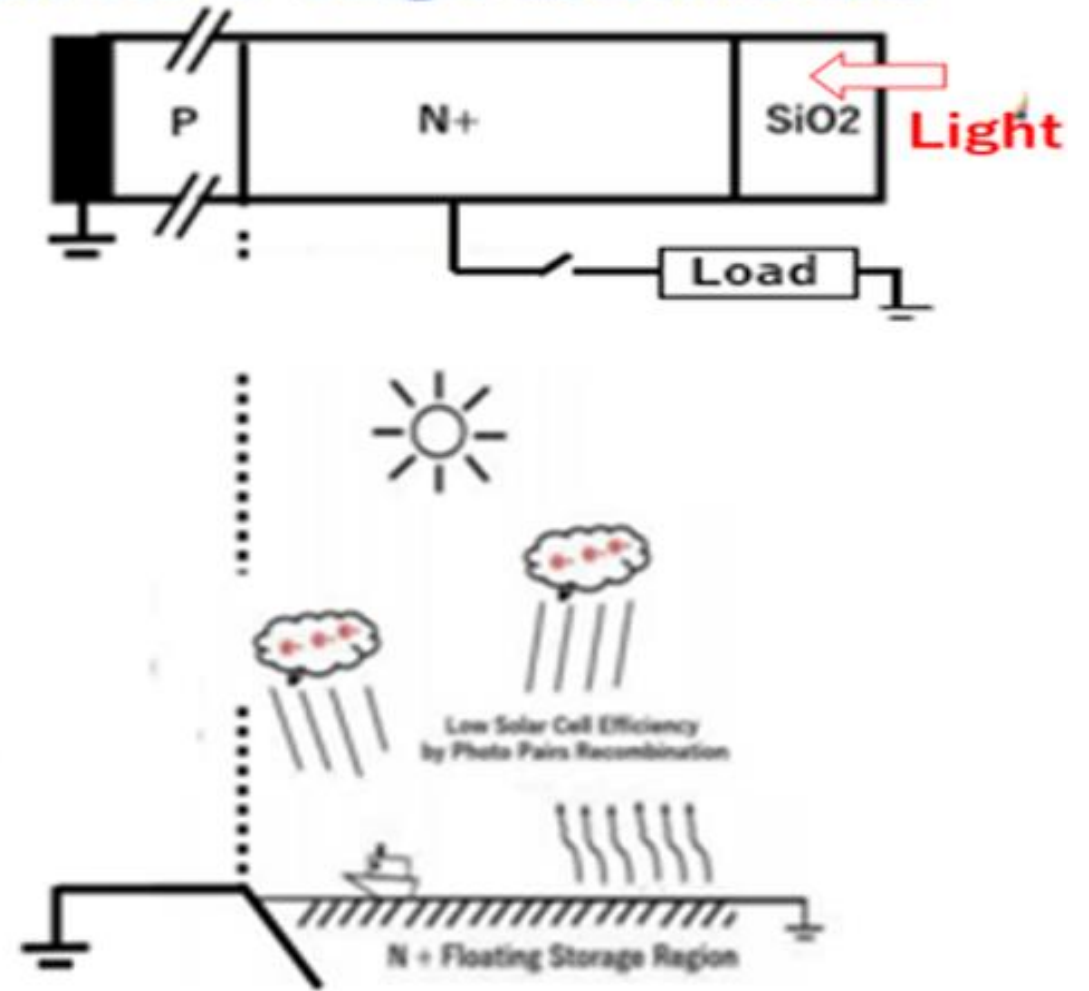
波長が $1.12 \mu m$ 以上の遠赤外線は原理的にシリコン結晶太陽電池では光電変換できない。

受光表面P+層と裏面のP+層の両面がピン留め接地された、P+PNPP+接合型新型太陽電池の提案

P+PN-PP+接合型太陽電池の提案



従来のN+P single 接合太陽電池



太陽電池の変換効率の限界

変換効率は、使用される半導体材料が吸収できる太陽光の波長領域と、PN接合の空乏層領域での吸収量で求められます。シリコン結晶では、波長が $0.29\mu\text{m}$ から $1.20\mu\text{m}$ までの太陽光を吸収できます。Single PN 接合型での変換効率の限界理論値は 28% です。実際には20%程度です。その理由は(1)受光面での反射や(2)受光表面再結合や(3)PN接合の空乏層内での結晶欠陥による再結合や(4)裏面再結合などが生じ、光電変換された光電子とホールペアが再結合し無駄になる為です。

Silicon のBand Gap は 1.1 eV

InP のBand Gap は 1.34 eV

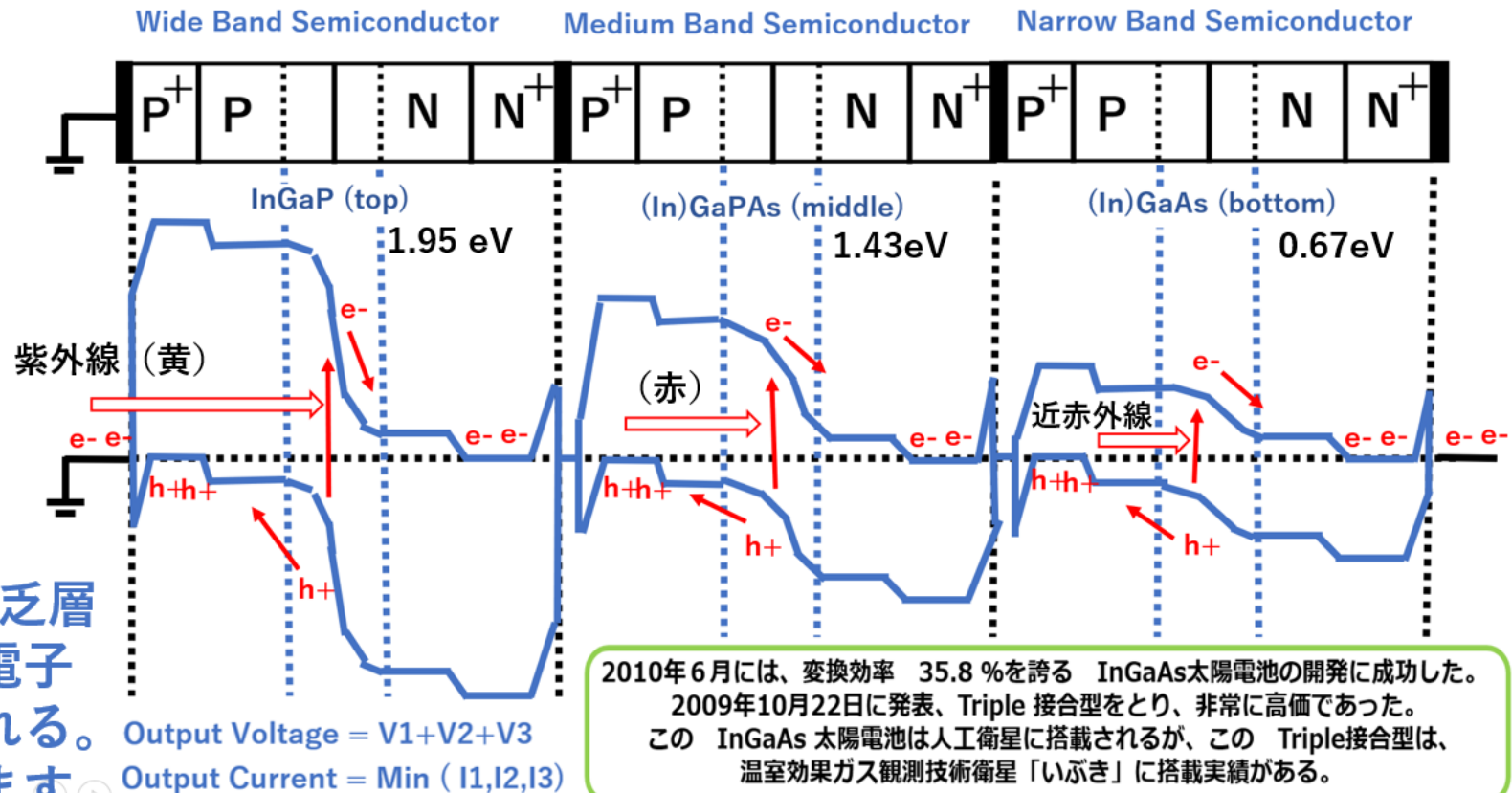
GaAs のBand Gap は 1.42 eV

CdTe のBand Gap は 1.48 eV

GaN のBand Gap は 3.4 eV

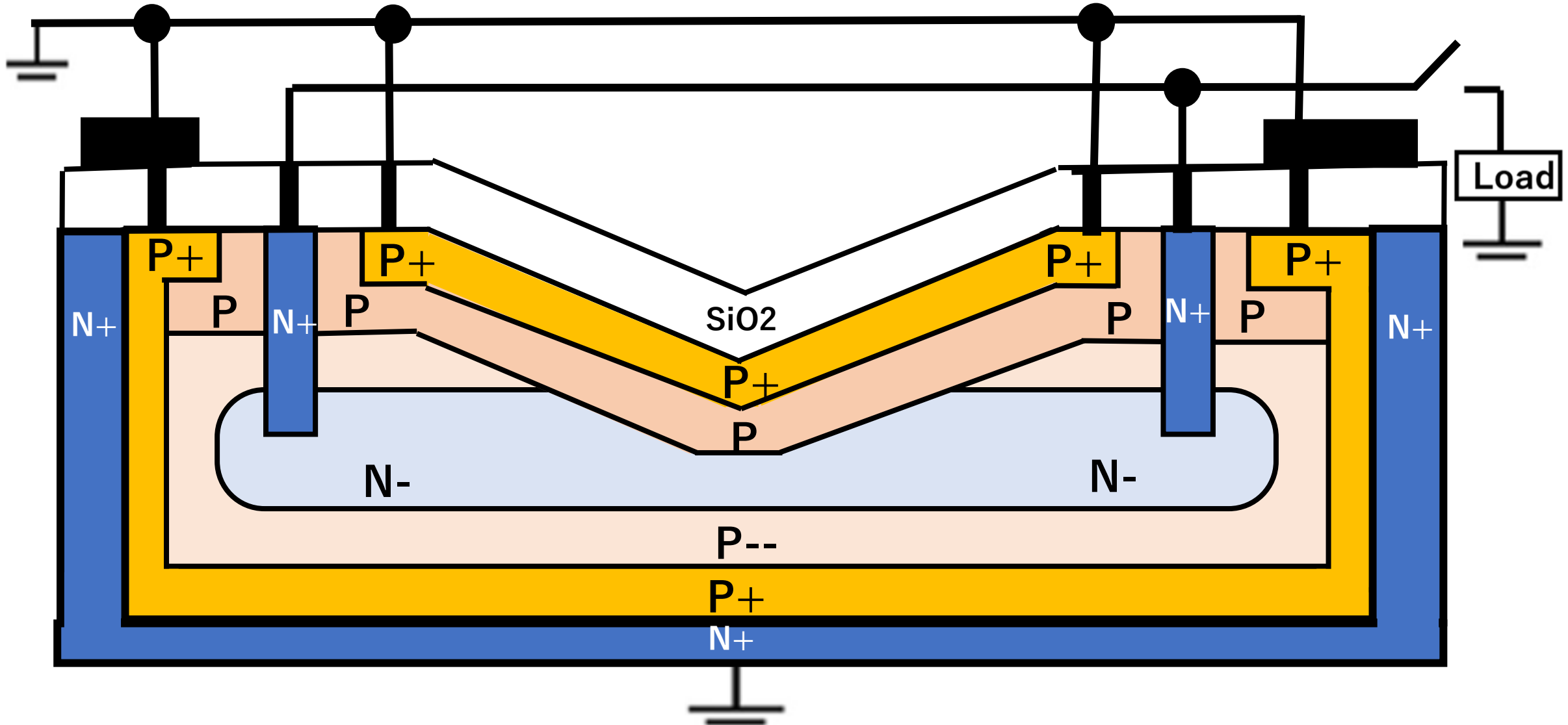
$\beta\text{-Ga}_2\text{O}_3$ のBand Gap は 4.5 eV

「バリア電界が存在するPN接合の空乏層領域内でのみ、光電変換による光電子とホールペアは効率良く分離される。と言う事が、今の常識となっています。



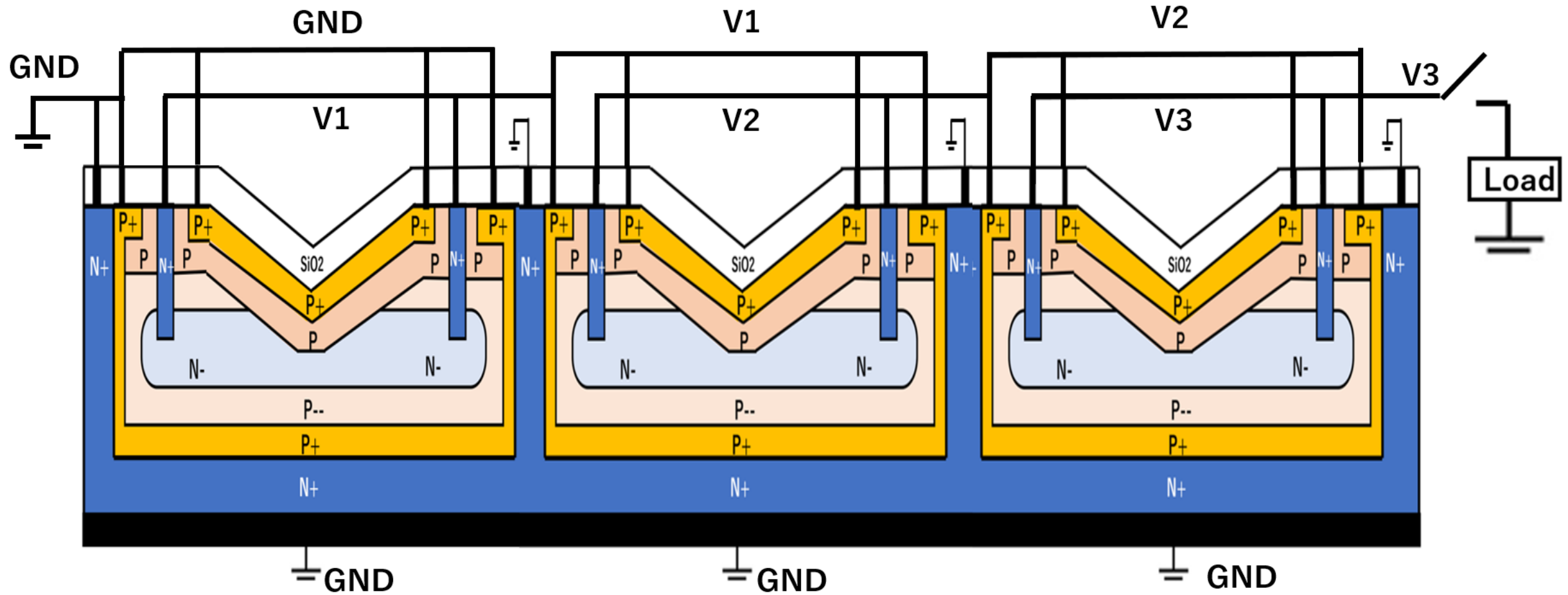
(9) P+PNPP+接合の double接合型の新型太陽電池の構造とその動作原理

Note that the N- buried region must be completely depleted.



(9) P+PNPP+接合の double接合型の新型太陽電池の構造とその動作原理

Note that the N- buried region must be completely depleted.



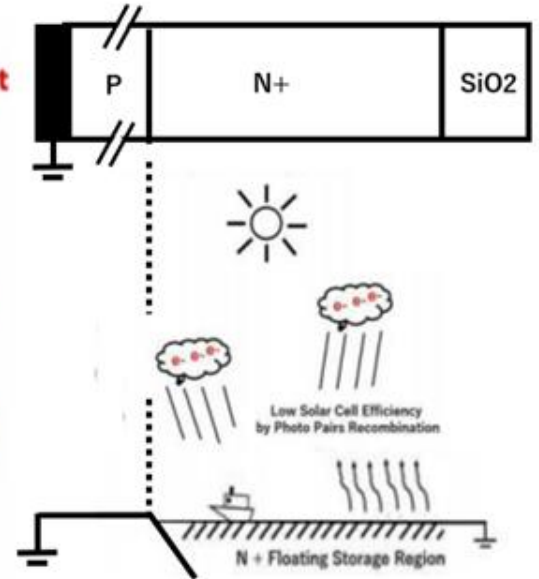
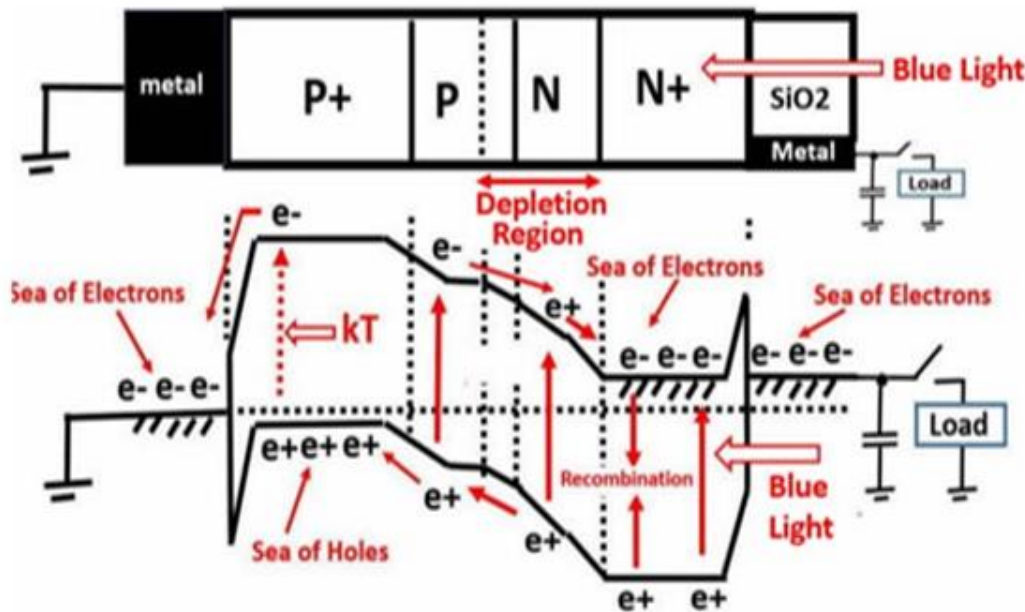
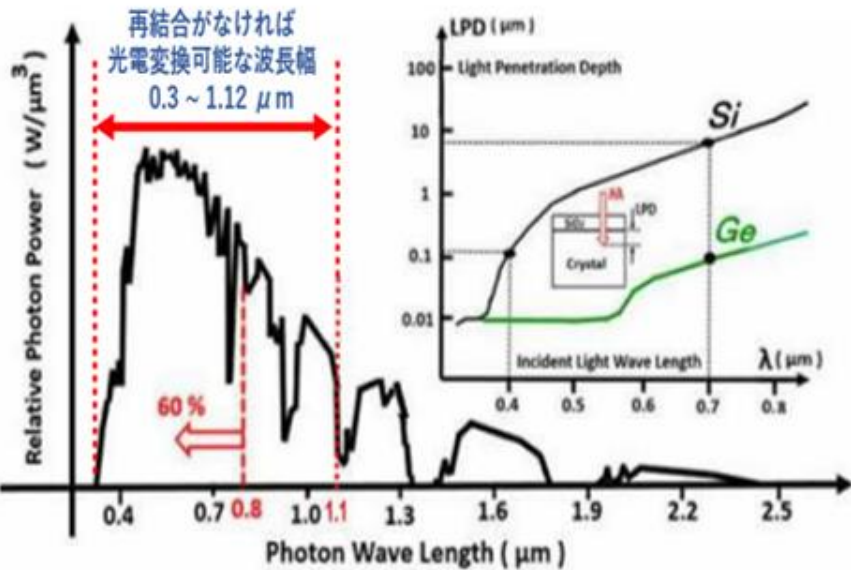
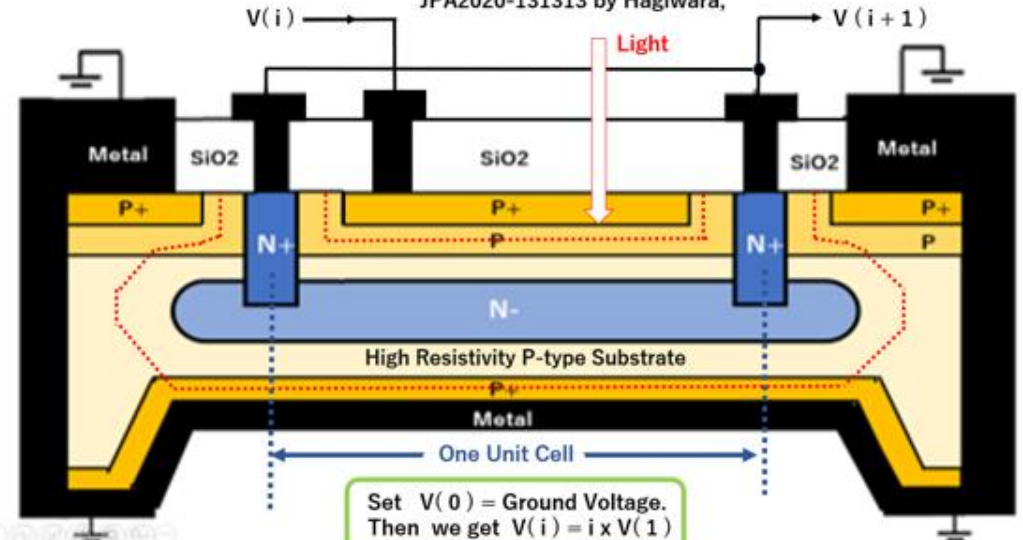
題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

概要

両者とも光エネルギー（情報）を電気エネルギー（情報）に変換する半導体素子である。一方、色再現豊かな映像の実現の為に短波長青色感度特性は不可欠である。また太陽光には短波長エネルギー成分が豊富である。しかし短波長青色光は半導体結晶体内を透過する深度が非常に浅い。従来構造の受光面（N+）が浮遊状態にあるN+P接合型の受光素子では受光表面の近傍の電位は平坦となる。従って、受光表面には電界がない。半導体結晶体の表面近傍では、せっかく光電変換して生じた光電子とホールペアであるが電界が不在である為に、光電子とホールのペアは分離移動することができない。その場にとどまり遂は再結合して熱となり無駄になっているのが現状である。

One Unit Cell of P+PN-PP+ junction type Solar Cell, which can be connected in series.

JPA2020-131313 by Hagiwara,

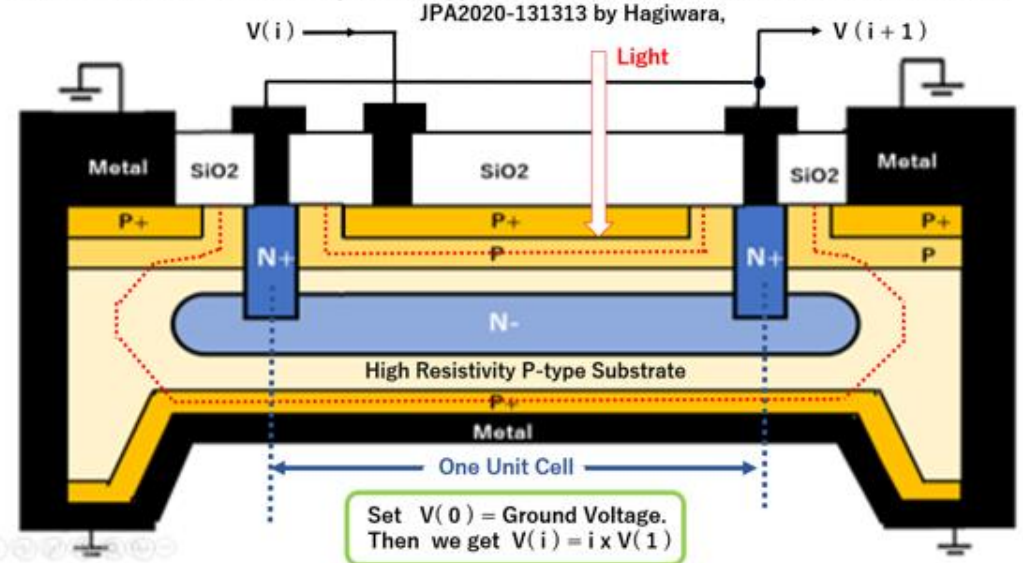


題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

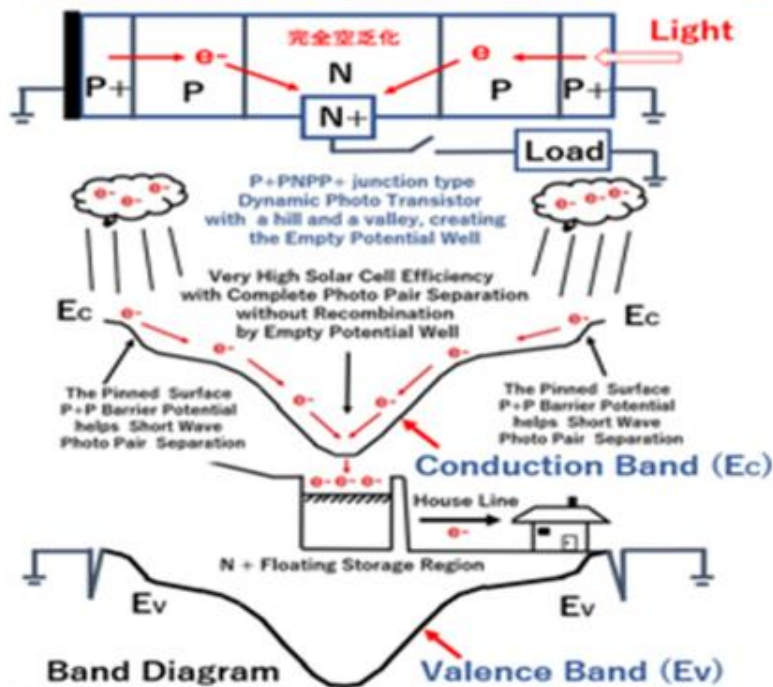
概要

1975年に萩原良昭が発明(JPA1975-127646, JPA1975-127647, JPA1975-134985)考案した超光感度のイメージセンサーの受光素子構造は、Double 接合型の受光素子である。通称、Pinned Photodiodeと呼ばれる受光素子である。短波長青色光に対する感度特性が優れている事が知られているが、その受光素子構造を太陽電池の光電変換効率向上のために採用することを提案する。

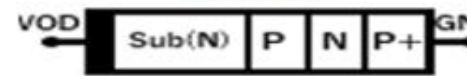
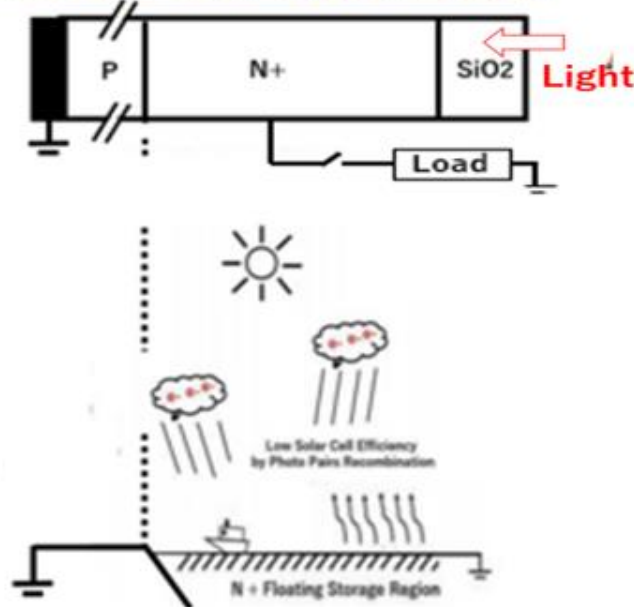
One Unit Cell of P+PN-PP+ junction type Solar Cell, which can be connected in series.



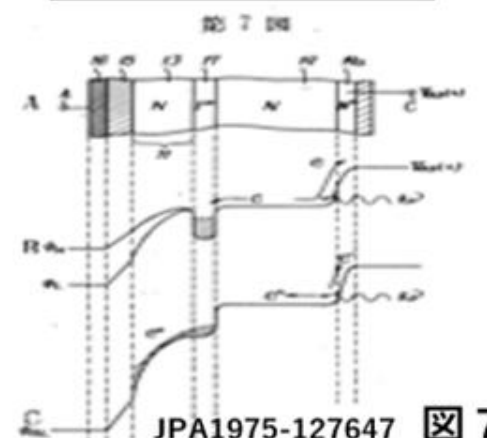
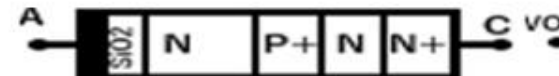
P+PN-PP+接合型太陽電池の提案



従来のN+P single 接合太陽電池



JPA1975-134985 図 6

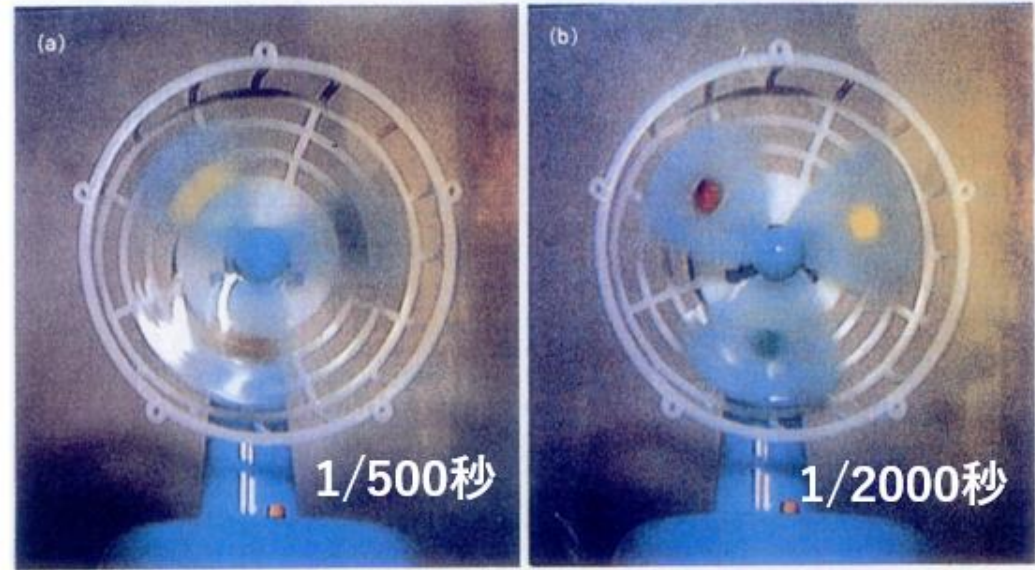


JPA1975-127647 図 7

題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

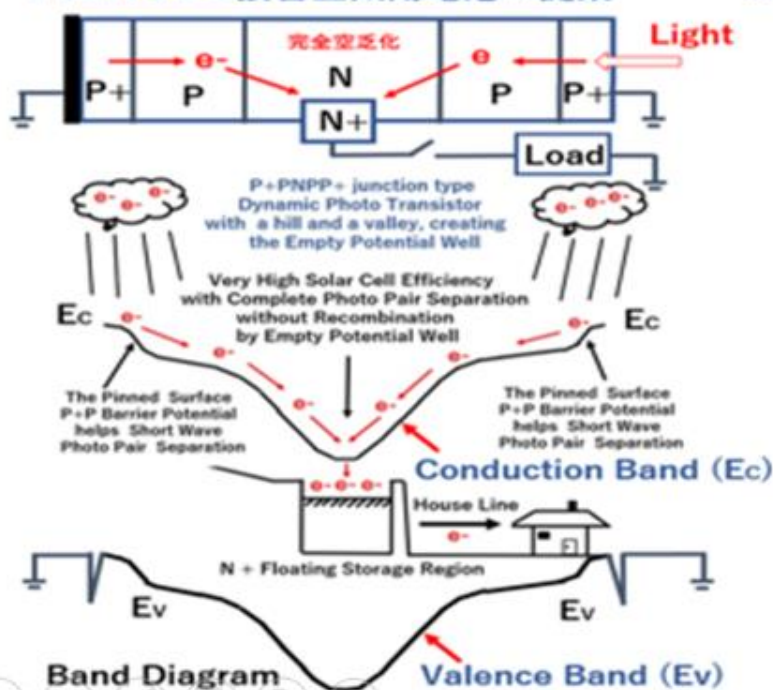
概要

1975年に萩原良昭が発明(JPA1975-127646, JPA1975-127647, JPA1975-134985)考案した超光感度のイメージセンサーの受光素子構造は、Double 接合型の受光素子である。通称、Pinned Photodiodeと呼ばれる受光素子である。短波長青色光に対する感度特性が優れている事が知られているが、その受光素子構造を太陽電池の光電変換効率向上のために採用することを提案する。

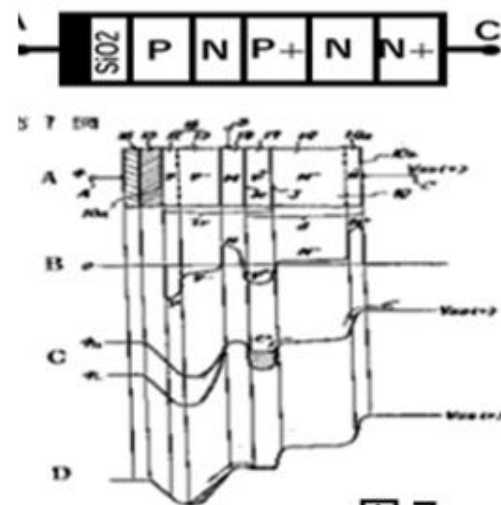
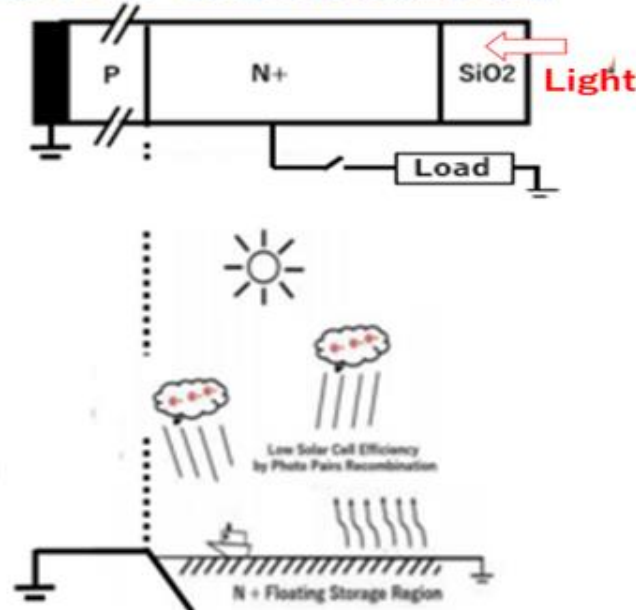


電子シャッター機能付きビデオカメラ Sony 1987

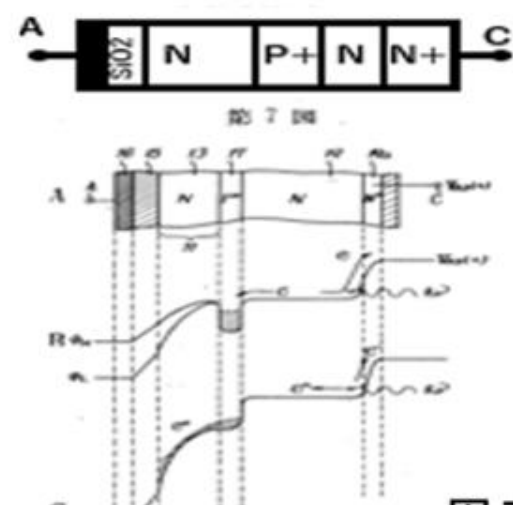
P+PN-PP+接合型太陽電池の提案



従来のN+P single 接合太陽電池



JPA1975-127646 図 7



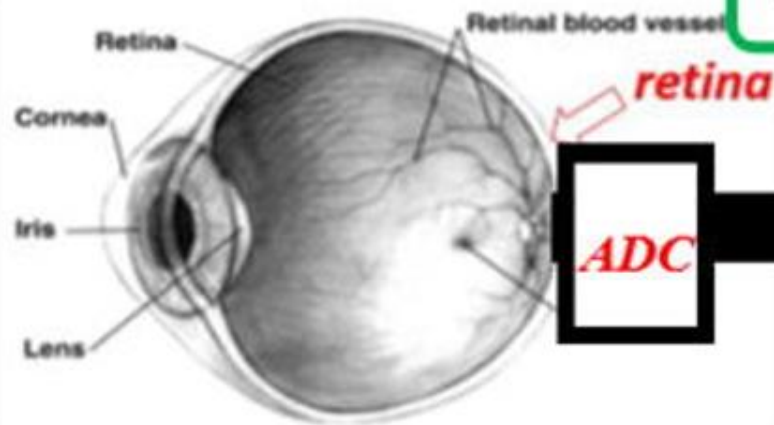
JPA1975-127647 図 7

Digital CMOS image sensor

with highly sensitive and no image lag Hagiwara Diode (pinned photo diode)

We need also an AD convertor absolutely !!!

(1) Retina Nerve Cells

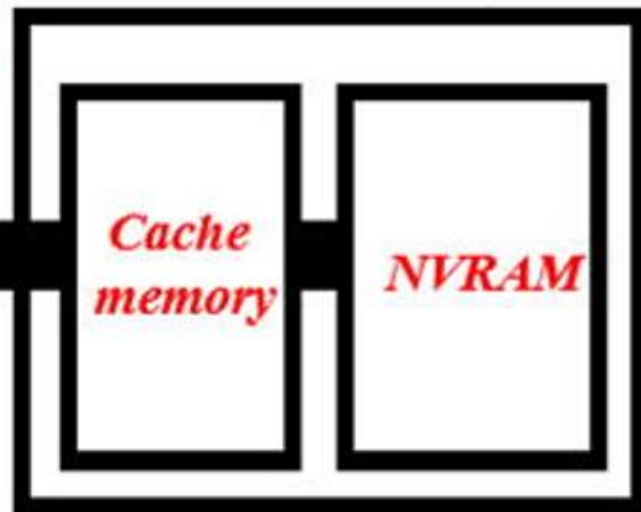


We don't need CCD any more !

(2) Charge Transfer Nerve Fibers

(2) CMOS type digital CTD

(3) Brain Memory Cells

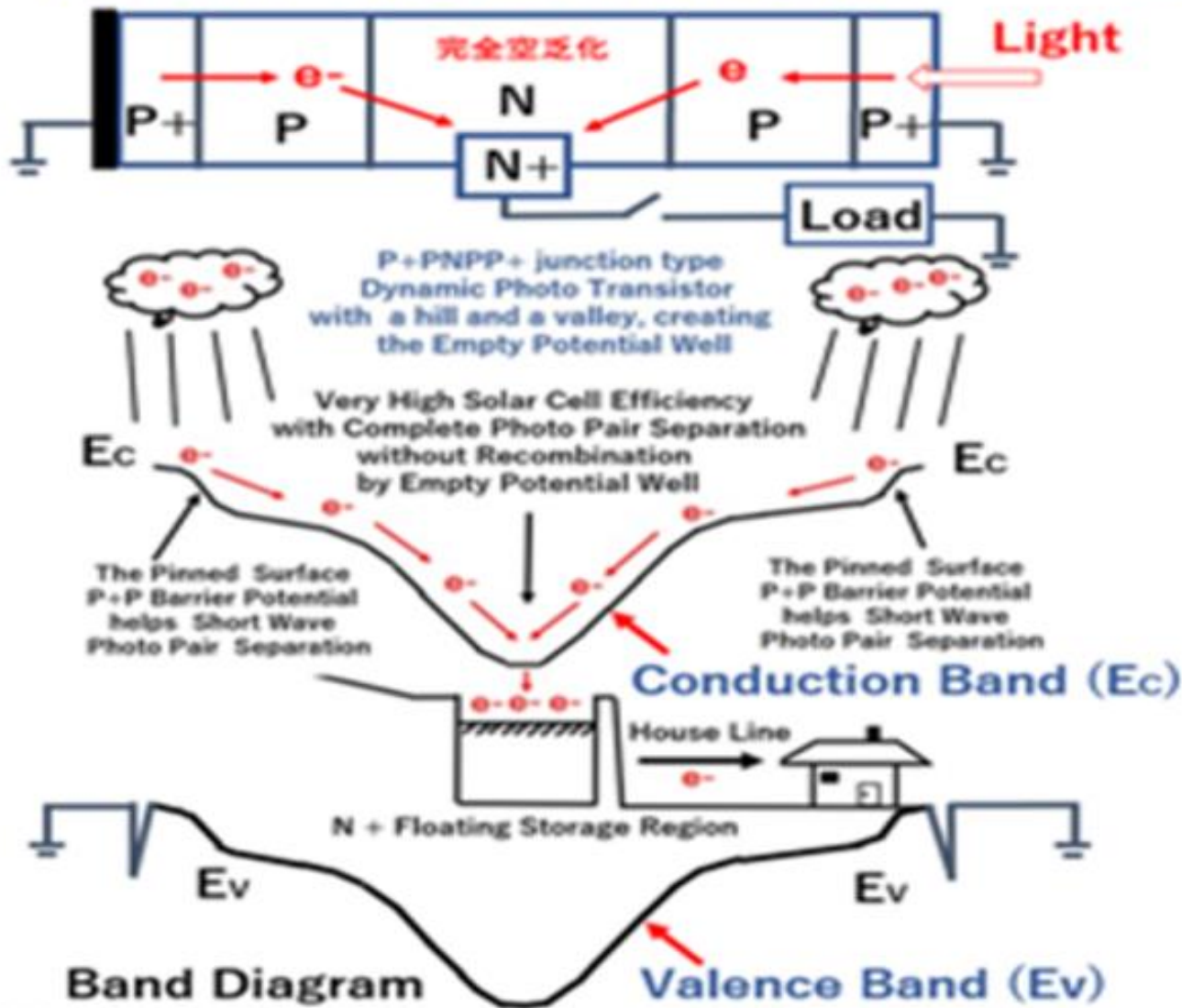


(1) Hagiwara 1975 Retina Diode (pinned photo diode)

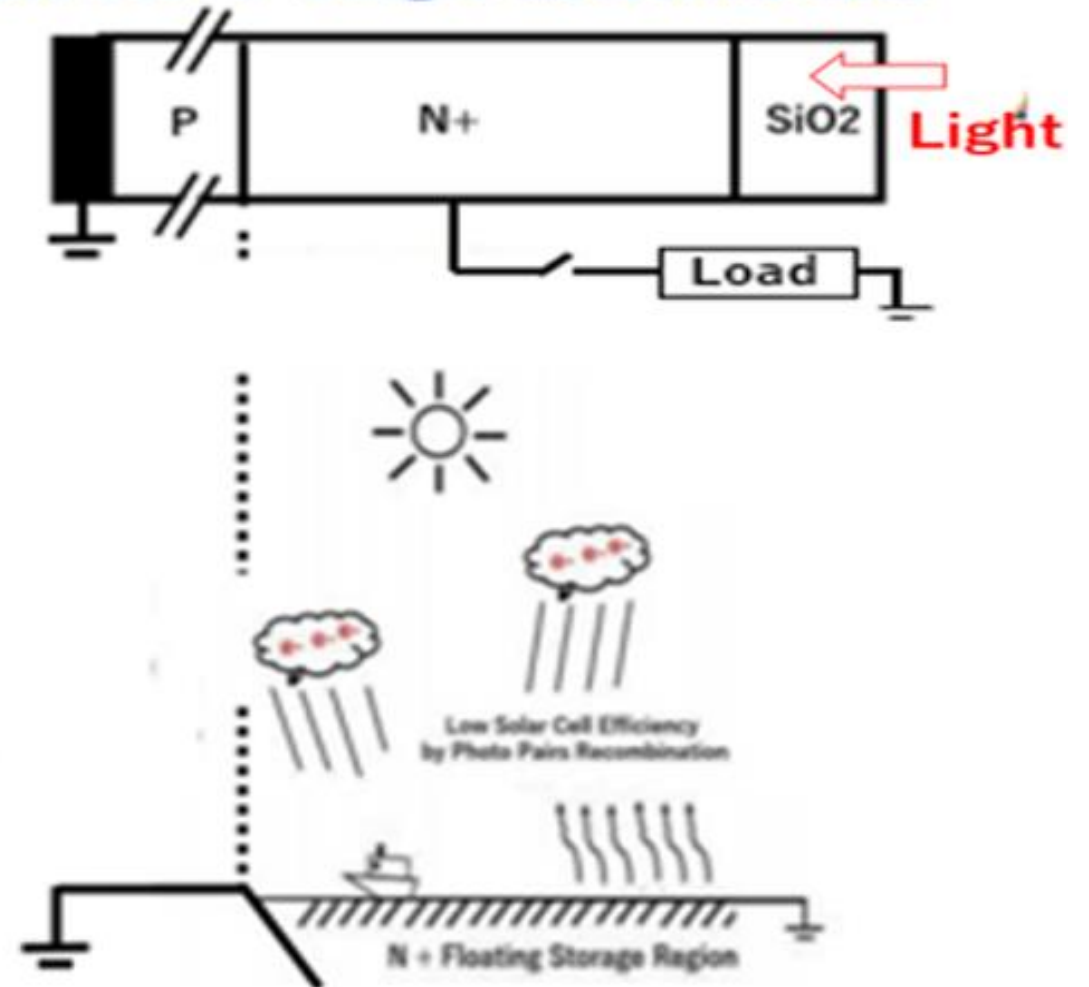
But we still need Hagiwara Diode to achieve high sensitivity and no image lag.

受光表面P+層と裏面のP+層の両面がピン留め接地された、P+PNPP+接合型新型太陽電池の提案

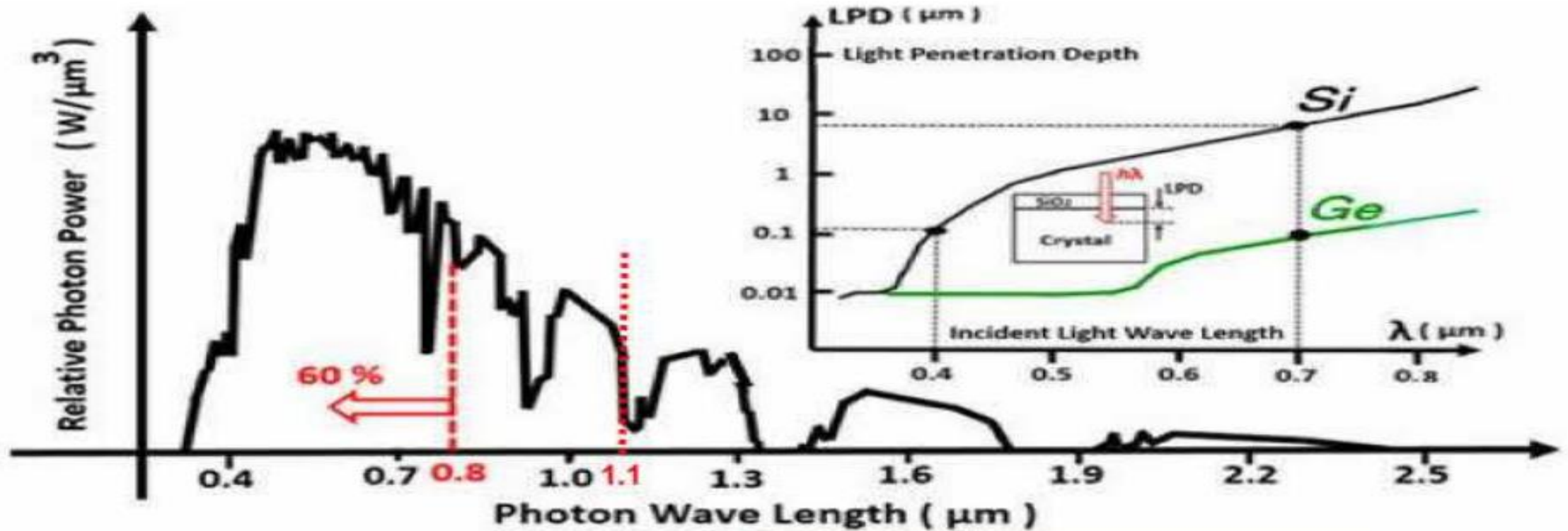
P+PNPP+接合型太陽電池の提案



従来のN+P single 接合太陽電池



Silicon crystal with the bandgap of 1.1 eV has a very short light penetration depth (LPD), which is about 0.1 μm . Technically, it is impossible to form a shallow PN junction at the silicon surface at that shallow depth. So, the energy component of the short wave blue light is absorbed and wasted as heat. That is why a wide band semiconductor multi-junction type solar cell was desired and developed, such InGaP/GaAs/InGaAs by Sharp and AlGaInP/GaAs/Ge by Spectrum Lab. However they are very costly.



$$E = \hbar \omega = h f = h c / \lambda$$

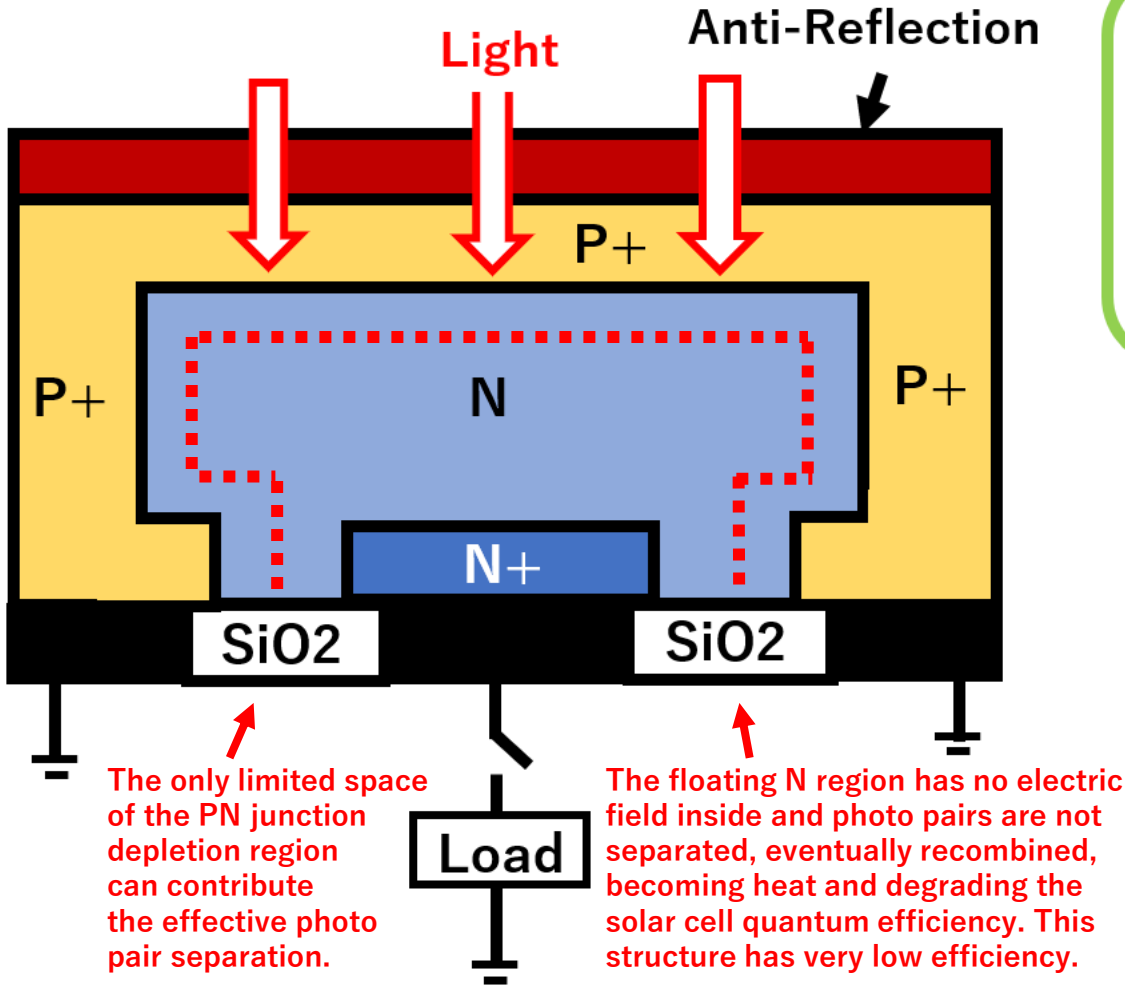
$$E \text{ (eV)} = 1.24 / \lambda \text{ (}\mu\text{m)}$$

For Silicon, $E_g = 1.10 \text{ eV}$ and $\lambda = 1.12 \mu\text{m}$

The light energy of the wave length more than $\lambda = 1.12 \mu\text{m}$ can not be converted to electrical energy in the silicon crystal.

The P+PNPP+_Double_Junction_Solar_Cell_invented_by_Hagiwara_in_2020 may give the right solution.

Solar Energy Conversion Apparatus reported and explained in USP2780765 in 1954



Solar Cell with 4 % efficiency
by G. L. Pearson et al in 1954

“Beginning era a new era, leading eventually to the realization one of mankind’s most cherished dreams the harnessing almost limitless energy of sun for the use of civilization.”

Original Solar Cell reported in 1954

D. M. Chapin, C. S. Fuller and G. L. Pearson,
Journal of Applied Physics, 25, (1954)

More detailed analysis given by Morton. B. Prince,
Journal of Applied Physics, (1955) 534

M. Wolf, “Historical Development of Solar Cells”,
Proceedings of the 25th Power Source
Symposium, (1972) 120

Herbert KroemerはBaseの不純物濃度に勾配をつけた Drift Field Transistor を開発した。
さらにヘテロ接合半導体素子の優れた性能を世界で初めて指摘した。

https://en.wikipedia.org/wiki/Drift-field_transistor

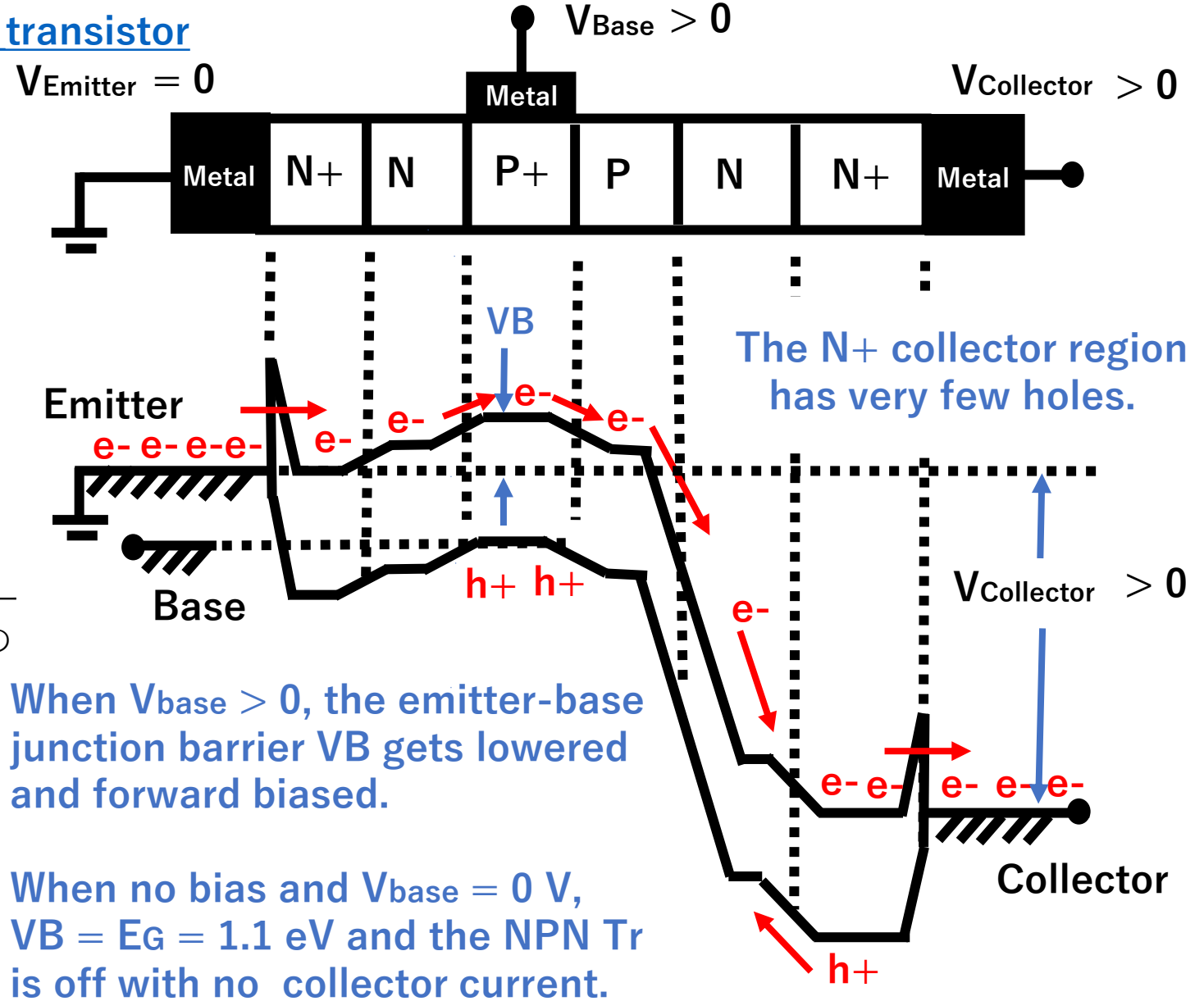
Herbert Kroemer (1928年8月28日生まれ)
ドイツ出身の物理学者。

1952年に、当時の新型トランジスタにおける熱電子効果の論文によってドイツのゲッティンゲン大学で理論物理学の博士号を取得。

1950年代に彼はドリフトトランジスタを開発し、ヘテロ接合を採用した半導体がよりよいパフォーマンスを見せることを初めて指摘した。

さらに有名なのは、1963年にいまや半導体レーザーの中心概念であるダブルのヘテロ接合のレーザーの概念を導入したことである。クレーマーは分子線エピタキシー法の草分けの一人である。

クレーマーとジョレス・アルフォーロフは、2000年、「高速エレクトロニクスおよび光エレクトロニクスに利用される半導体ヘテロ構造の開発」によりノーベル物理学賞を分け合った。





Back Surface Field Silicon Solar Cell の発明

受光表面 (N+ または P+) が浮遊状態にある、古典的な (N+P または P+N) single 接合型の Solar Cell の量子効率 は 5% 程度だった。1963年に M. Wolf* はそこで裏面に PP+ または NN+ の不純物濃度勾配をつけて、Band Gap の Bending 効果を利用して、Drift 電界を形成する事により、裏面の再結合を抑圧し、光起電力効果を高める事を提案した。

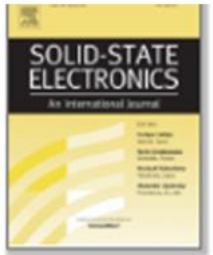
Cell 内部で発生した Carrier の外部電極端子への流れを助ける事により裏面での再結合を小さくし、量子効率が高い太陽電池構造として注目された。その結果、金属端子と半導体との間の抵抗値をゼロとし導通性を高めた。その後多くの研究者により、N+PP+ または P+NN+ の Single 接合型の Solar Cell の理論考察と特性改善が進んだ。現在では、Band Gap のトンネル効果によるオーミック・コンタクトとして理解され広く集積回路での金属配線コンタクトとして応用されている。

*M. Wolf, Proc. IEEE, 51 (1963) 674

<https://www.sciencedirect.com/science/article/abs/pii/0038110181901854>

Solid-State Electronics

Volume 24, Issue 12, December 1981, Pages 1161-1165



Theory of back surface field silicon solar cells

S.R. Dhariwal, Arun P. Kulshreshtha

Abstract

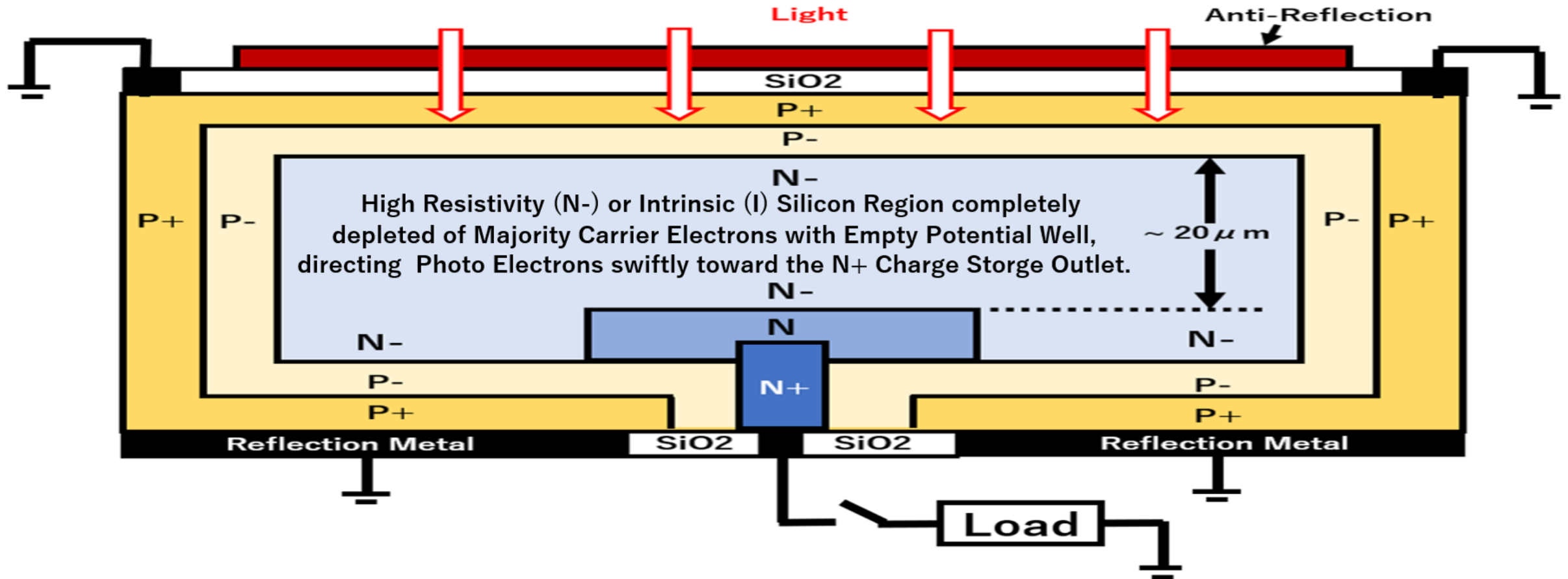
Back surface field silicon solar cells with n^+pp^+ (or sometimes p^+nn^+) structures are found to have better characteristics than the conventional solar cells. The existing theories have not been able to satisfactorily predict the experimentally observed parameters on these cells. A theory, based on the transport of both minority and majority carriers under the charge neutrality condition, has been developed in the present paper which explains the behavior of the back surface field solar cells. Good agreement is achieved between the results obtained by using this theory and the experimental observations of earlier workers.

裏面にP+層を設けるメリット

熱平衡状態では電子とホール密度の積は一定である。濃度の濃い P+ 拡層領域内ではホールの密度は P+ とほぼ等しい。高電位電子の密度は (P/P+) で減少する。再結合リーク電流が減る。Solar Cell の量子変換効率を向上する。Solar Cell に寄与する電子は、PN 接合バリアを登れない、低電位電子、運動エネルギーの小さな静かな電子である。

P+P-N-P-P+ Double Junction type Solar Cell invented and defined in JPA2020-131313 by Hagiwara(AIPS)

The surface P+P doping variation creates the Surface Barrier Drift Field, helping the separation of photo electron and hole pairs, enhancing the short-wave blue light sensitivity.



Backside Storage and Outlet NN+ region can be made small which does not contribute Photo Charge Separation.

See [ICECET2021_Paper61_html](#) and [ICECET2021_Paper75_html](#)

地球規模での脱炭素社会の実現は人類の永遠のテーマです。

京都地球温暖化防止会議 (COP3) が1997年12月に開催されてから25年になります。今後さらに人類の共通理念として環境を大切にしていこうという活動がさらに加速される事になるでしょう。

今では太陽光パネルをビルの屋上や住宅の屋根に組み込む事を奨励する事が普通になりました。太陽電池だけでなく、電気自動車から自動走行車まで、人工知能を組み込んだ、人間にやさしいシステム(AIPS*)はすべて半導体電子部品の塊です。今後、半導体電子デバイス産業は「産業のコメ」として国家戦略として非常に重要な存在となります。

資源の乏しい日本にとっては、エネルギー政策と食料政策は永遠の課題です。今後、そんな中で半導体電子デバイス産業を支える日本の技術力に期待される事は大きいです。

本書では特に光エネルギーを効率よく電気エネルギーに変換する半導体電子デバイスの基本構造と動作原理についてわかりやすく説明する事を狙いとしています。科学技術に関心ある若い世代だけでなく一般社会人の皆様にも半導体電子デバイスの楽しさを感じていただければ幸いです。

私は太陽電池に関して全くの素人である。ただ物理学者として、「太陽電池もイメージセンサも、ともに、光を効率よく電気エネルギーに変換するという、有用な役割を担う重要な半導体電子デバイス部品である」と理解している。

2007年3月に独立行政法人新エネルギー・産業技術総合開発機構の「NEDOBOOKS」編集委員会から、「なぜ、日本が太陽光発電で世界一になれたか」と題して大変わかりやすい、127ページの一般社会人向けの技術解説書(非売品)[1]が刊行された。そしてあれから15年が経過した。

この15年間で日本の半導体電子デバイス産業は衰退した。生産コスト競争だけでなく、品質でも中国や東南アジア隣国の勤勉さと努力は無視できるものではない。技術革新でも欧米諸国の奇才天才的な、自由闊達な発想に驚きを隠せない。この危機をどう乗り越えるかが日本政府の重要な課題となっている。

技術イノベーションとは、発明(者)だけでは何も実現できない。アイデアをまず実験検証して存在定理を証明することが必要である。その発明の素性の良さに、確信を持ち自信を持ち、最後まであきらめる事なく、生産技術に磨きをかける努力があってこそ、社会に役に立つ製品を提供することが可能となる。

この15年間日本の半導体電子デバイス産業が衰退した本当の理由はどこにあったのだろうか。「半導体電子部品は努力すれば安くなる」という信念を今の日本は忘れていないのではないかと感じる。生産手順が確立すれば後は電気代だけで生産ロボットが均一な製品を量産できる時代になっている。すべては「いかに安く電気エネルギーを創出するか」にかかっている。

参考文献

- (1) 「なぜ、日本が太陽光発電で世界一になれたか」 「NEDOBOOKS」編集委員、
2007年3月30日(非買品)
- (2) 手作り太陽光発電「家庭で楽しむ太陽電池工作」角川 浩 著、パワー社
ISBN4-8277-2292-7 ¥1600E, 2004年6月15日
- (3) 「よくわかる太陽電池」 斎藤勝祐 著、日本実業出版
ISBN978-4-534-04514-0 ¥1600E, 2009年2月20日
- (4) 「太陽電池のキホン」 佐藤勝昭 著、Softbank Creative
ISBN978-4-7973-6084-4 ¥1500E, 2011年4月30日
- (5) 「太陽電池、原理から応用まで」 谷 辰夫編、パワー社
ISBN978-4-8277-2051-8 ¥2000E, 2008年10月10日
- (6) 「太陽電池の基本と仕組み」 東京理科大学総合研究機構
ISBN978-4-7980-3763-9 ¥1500E, 2013年4月1日

参考文献

- (7) 「太陽電池システムのはなし」 山本重雄 著 日刊工業新聞社
ISBN4-526-04858-5 ¥1700E, 2001年12月25日
- (8) 「新・太陽電池を使いこなす」 桑野幸徳 著 ブルーバックス
ISBN4-06-257246-X ¥940E, 1999年3月20日
- (9) 「太陽電池&太陽光発電のしくみがよくわかる本」
山口真史監修 PV普及研究会 著
ISBN978-4-7741-4338-5 ¥1380E, 2010年9月1日
- (10) 「太陽電池とLEDの原理」 Adrian Kitai著
宇佐美德隆 監訳 丸善出版
ISBN978-4-621-08684-1 ¥5800E, 2013年7月30日
- (11) 「太陽電池の物理」 Peter Wurfel 著
宇佐美德隆ほか 監訳、丸善出版
ISBN978-4-621-08253-9 ¥5400E

参考文献

- (12) 「太陽電池の基礎と応用」山口真史ほか著、丸善出版
ISBN978-4-621-08211-9 ¥4800E
- (13) 「太陽電池hはどのように発明され、成長したのか」
桑野幸徳 著、日本太陽エネルギー学会/編、Ohmsha
ISBN978-4-274-50348-1 ¥1800E
- (14) 図解ですっきりラクラクわかる「太陽電池hのしくみ」
京極一樹 著、アスキーメディアワークス
ISBN978-4-04-868814-7 ¥1480E
- (15) 「地球環境のための太陽エネルギーの利用法」
中島康孝, 傘木和俊 共編、オーム社
ISBN4-274-10154-1 ¥2500E
- (16) 「地太陽エネルギーの利用技術」
日本太陽エネルギー学会/編、Ohmsha
ISBN4-274-20278-X ¥3000E

参考文献

- (17) 「電気エネルギー基礎」 榊原健樹 編著、Ohmsha
ISBN4-274-13070-3 ¥2300E
- (18) 「太陽光発電システムがわかる本」 小西正暉ほか共著
Ohmsha ISBN978-4-274-21023-5 ¥2300E
- (19) 「よくわかる最新太陽光発電の基本と仕組み」
東京理科大学総合研究機構 太陽光発電研究部門 著
秀和システム ISBN978-4-7980-3918-3 ¥1400E
- (20) わが家ではじめる「太陽光発電」 合同出版
太陽光発電所ネットワーク(PV-NET) 編
ISBN4-7726-0326-3 ¥1600E
- (21) 「宇宙太陽光発電所」 松本紘 著、京都大学総長
ディスカバー・トエンティワン
ISBN978-4-7993-1016-8 ¥1200E

参考文献

- (22) 図解ですっきりラクラクわかる「太陽電池のしくみ」
京極一樹 著、アスキーメディアワークス
ISBN978-4-04-868814-7 ¥1480E
- (23) D. M. Chapin, C. S. Fuller and G. L. Pearson,
Journal of Applied Physics, 25, (1954)
- (24) More detailed analysis given by Morton. B. Prince,
Journal of Applied Physics, (1955) 534
- (25) M. Wolf, “Historical Development of Solar Cells”,
Proceedings of the 25th Power Source
Symposium, (1972) 120

参考文献

- (26) http://www.shmj.or.jp/dev_story/pdf/develop69.pdf
「シリコントランジスタの開発とソニー」 川名喜之
半導体産業人協会 会報 No.86 (2014年 10 月), pp. 25-32
- (27) 「ソニー初期の半導体開発記録」 川名喜之 著
2015年10月10日発行、(非売品)
- (28) 「CCD開発の父」 川名喜之 著
1997年9月10日発行、(非売品)
- (29) 「伝説ソニーの半導体」 泉谷渉・川名喜之 共著
産業タイムズ社発行、2019年12月2日発行
ISBN978-4-88353-290-2 ¥3500E

参考文献

- (30) 「一国の盛衰は半導体にあり」 牧本次生著
工業調査会、ISBN4-7693-6172-6 ¥1900E
- (31) 「日本半導体復権への道」 牧本次生著
ちくま新書、ISBN978-4-480-07442-3 ¥880E
- (32) 「イノベーションの成功と失敗」 武田立・瀬戸篤 共著
同文館出版、ISBN978-4-495-38571-2 ¥1800E

受光表面P+層と裏面のP+層の両面がピン留め接地された、P+PNPP+接合型新型太陽電池の提案

(0)はじめに

詳細は青山社出版の人工知能パートナーシステム(AIPS)を支える「デジタル回路の世界」に記載。

<https://www.seizansha.co.jp/ISBN/ISBN978-4-88359-339-2.html>

<https://www.seizansha.co.jp/>

仕様:B5判上製

475ページ

ISBN978-4-88359-339-2

発行日:2016/03/01

(1)金属と絶縁体の違い

(2)半導体の基本特性

(3) single接合型のダイオードの整流特性

(4) double 接合型バイポーラトランジスタの電流増幅特性

(5) triple 接合型サイリスター型の理想的な高速Switch動作特性

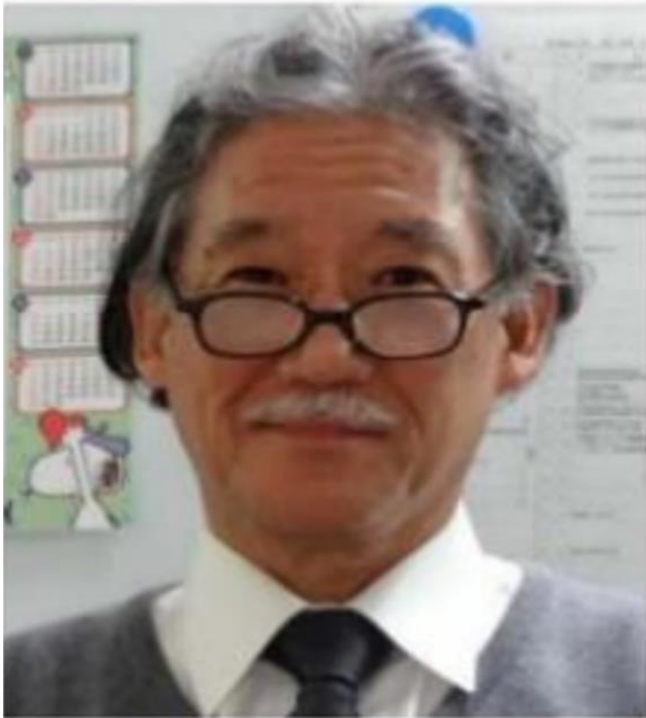
(6) MOS型のトランジスタの電流増幅特性

(7) CMOS型インバータ回路の省エネ特性

(8) 超光感度のCMOS型イメージセンサーの特性

(9) double接合型の新型太陽電池の構造とその動作原理

(0)_はじめに



崇城大学 理事長付き 特任教授
IEEE Life Fellow, Ph.D., 工学博士

Thank You !

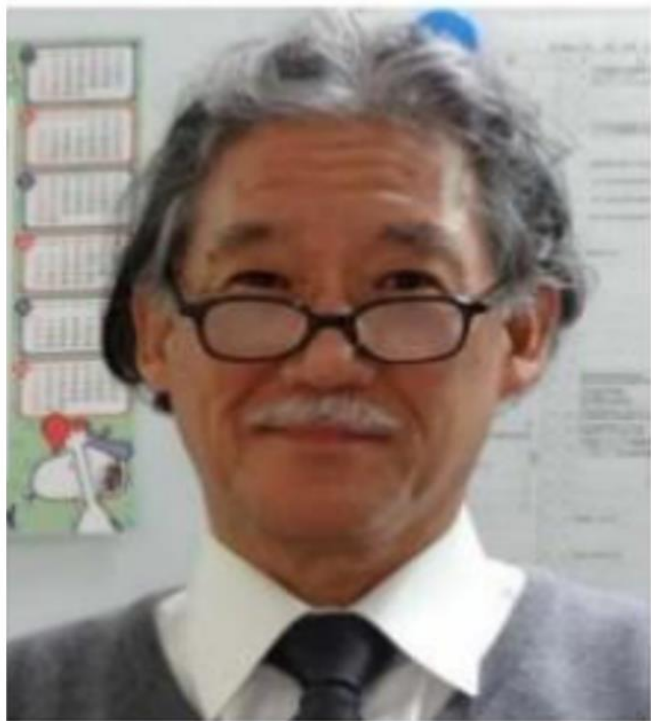
受光表面P+層と裏面のP+層の両面がピン留め接地された、P+PNPP+接合型新型太陽電池の提案

(0)はじめに

詳細は青山社出版の人工知能パートナーシステム(AIPS)を支える「デジタル回路の世界」に記載。

<https://www.seizansha.co.jp/ISBN/ISBN978-4-88359-339-2.html>

<https://www.seizansha.co.jp/>



崇城大学 理事長付き 特任教授
IEEE Life Fellow, Ph.D., 工学博士

仕様:B5判上製

475ページ

ISBN978-4-88359-339-2

発行日:2016/03/01



人工知能パートナーシステム(AIPS)を支える
デジタル回路の世界

IEEE Life Fellow, Ph.D.

萩原 良昭 著

ISBN978-4-88359-339-2 B5判 上製 475頁

定価(本体9,000円+税)

未来の人間社会には人工知能パートナーシステム(AIPS)とも言える人間にやさしい支援システムが出現すると期待している。AIPS搭載の自動走行車や老人介護システム、人間型歩行ロボットやロボット・ハウスなどである。そこで本書では、そのAIPSを支える「デジタル回路の世界」と題し、ハードとソフトの両面で、人とコンピュータをつなぐデジタル技術について紹介している。図や絵をたくさん用意して、基礎からやさしく解説している。

Thank You !