

Who invented Pinned Photodiode ? Who invented Electric Shutter function with no image lag feature ?

Sony invented in 1975 and developed in 1987 the Anti-Blooming Electric Shutter in Pinned Photodiode.

Hagiwara invented Pinned Photodiode in 1975. Sony developed Pinned Photodiode in 1978 for the first time.

Sony also developed in 1987 the PNPN junction type Pinned Photodiode with Electric Shutter Function.

Priority	R/D Efforts	by	Pinned Surface	Low Surface Dark Current	Blue Light Sensitivity	Photo Sensor Structure	Buried PN junction Memory Capacitor	Pinned Photo Sensor No Image Lag	Anti-blooming Electric Shutter
(1)1970~1974	Buried Channel CCD	Bell Lab	YES	NO	NO	MOS+NP	YES	YES	NO
(2) June 9, 1975	JPA 1976-65707	Philips	NO	YES	YES	PNP	NO	NO	NO
(3) Oct 23, 1975	JPA 1975-127646	Sony	YES	YES	YES	N+NP+NP	YES	YES	YES
(4) Oct 23, 1975	JPA 1975-127647	Sony	YES	YES	YES	N+NP+N	YES	YES	YES
(5) Nov 10, 1975	JPA 1975-134985	Sony	YES	YES	YES	PNP	YES	YES	YES
(6) Sept, 1978	SSDM1978	Sony	YES	YES	YES	PNP	NO	YES	NO
(7) Oct 2, 1980	JPA 1980-138026	NEC	NO	YES	YES	PNP	YES	NO	NO
(8) Dec, 1982	IEDM1982	NEC	NO	YES	YES	PNP	YES	NO	NO
(9) Dec, 1984	IEDM1984	KODAK	YES	YES	YES	PNP	YES	YES	NO

Only Pinned Photodiode with the pinned surface can have the Electric Function with no image lag feature.

Q1)だれが世界ではじめてPPD を発明したか？

もとSony の萩原が1975年に世界ではじめてPPD を発明しました。

Q2)だれが世界で初めてVOD機能をもち

電子SHUTTER機能をもったPPDを発明したか？

もとSony の萩原が1975年に世界ではじめて完全メカフリーの

VOD機能をもち電子SHUTTER 機能をもったPPD を発明しました。

**Q3)だれが世界で初めてCMOS Image Sensor に不可欠な
Global Shutter 機能を持ったPPDを発明したか？**

もとSony の萩原が1975年に世界ではじめて
CMOS Image Sensorに不可欠なGlobal Shutter 機能を
持ったPPDを発明しました。

Q4)だれが裏面照射型のPPDを最初に発明したか？

もとSonyの萩原が1975年に世界ではじめて

裏面照射型のPPDを発明しました。

Q5)将来100 億分の1秒などの超高速電子SHUTTER として機能する

残像のないPPD を世界で最初に発明したのはだれか？

もとSony の萩原が1975年に世界ではじめて完全メカフリーの

100 億分の1秒などの超高速電子SHUTTER として機能する

残像のないPPD を世界で最初に発明しました。

PPD とはPinned Photodiodeの略称です。

表面の受光面がピン留め固定されることが必要条件です。

表面の受光面がピン留め固定されることにより残像が生じません。

表面の受光面がピン留め固定されることにより表面に電界が生じないので

表面の電界がなく、それにより生じる表面暗電流雑音がありません。

表面近傍の濃度勾配により生じる表面のバリア勾配が

表面近傍で光電変換されて生成された光電子とホールを効率よく分離し

非常に短波長青色感度特性の良好な、超光感度の受光素子となります。

+++++

Who invented Pinned Photodiode ?

Hagwiara at Sony invented Pinned Buried Photodiode in 1975.

Who invented Electrical Shutter for the film-less digital imaging modern world ?

Hagwiara at Sony invented Electrical Shutter in 1975.

Who invented Global Shutter which is needed to suppress the Rotary Shutter Effect of the CMOS image sensors ?

Hagwiara at Sony invented Global Shutter in 1975.

+++++

<https://202011282002569657330.onamaeweb.jp/AIPS Library/JP2020 131313 on Doubel Junction Pinned Photodiode Solar Cell.pdf>

<https://202011282002569657330.onamaeweb.jp/AIPS Library/JPA 2020 131313 Japan Patent 6818208 on Pinned Photodiode type Solar Cell by Hagiwara.pdf>

整理番号:P01-202001 特願2020-131313 (Proof) 提出日:令和 2年 8月 1日 1/E

【書類名】 特許願
【整理番号】 P01-202001
【あて先】 特許庁長官殿
【国際特許分類】 H01L 31/04
【発明者】

【住所又は居所】 神奈川県厚木市上荻野4313番地1
【氏名】 萩原 良昭
【特許出願人】
【住所又は居所】 神奈川県厚木市上荻野4313番地1
【氏名又は名称】 萩原 良昭

整理番号:P01-202001 特願2020-131313 (Proof) 提出日:令和 2年 8月 1日 1

【書類名】 明細書
【発明の名称】 光電変換半導体装置
【技術分野】

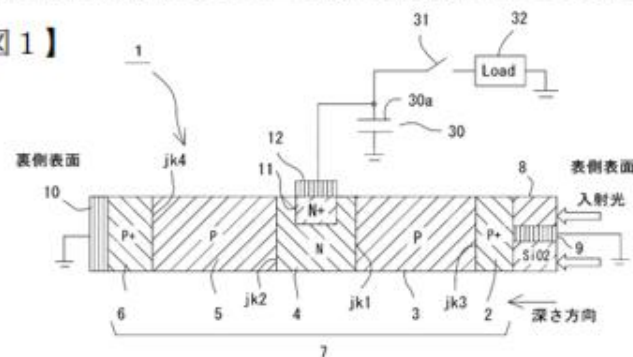
【0001】
本発明は光電変換半導体装置に係り、とくに光電変換半導体装置内に生じた光電子の再結合を抑制することでエネルギー変換効率を改善するようにした光電変換半導体装置に関する。

【背景技術】
【0002】
地球温暖化を抑制する自然エネルギーとして太陽光発電が注目されている。太陽光発電には、N型半導体領域とP型半導体領域を隣接させたPN接合を有し、光照射で生じた光電子と正孔を各々、PN接合の空乏層内に生じるPN接合型バリア電界によりN型半導体領域側とP型半導体領域側と分離させて、N型半導体領域のPN接合とは反対側端部と、P型半導体領域のPN接合とは反対側端部の間に光起電力を生じさせるようにした光電変換半導体装置が用いられる。

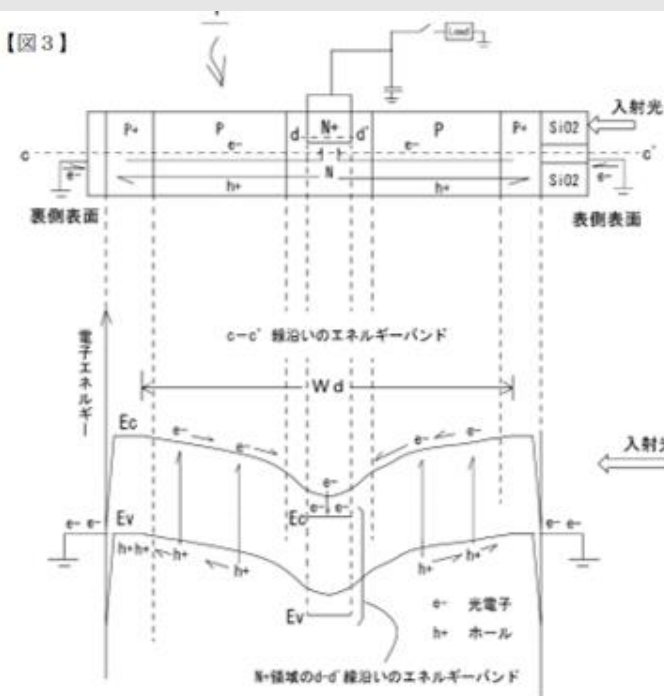
ところで、太陽光のエネルギー密度は薄く、発電量を増やそうとすると大規模な施設が必要となる。このため、太陽光発電の普及には、太陽電池の変換効率の更なる改善が重要である。

【解決手段】 光電変換半導体装置の深さ方向にN領域4の表裏をP領域3、5で挟み、更にP領域3の表側とP領域5の裏側を、濃度勾配型バリア電界生成用のP+領域2とP+領域6で挟んだP+PNPP+接合部7を設ける。P+領域2の表側に受光窓領域8、第1の極性の外面電極9、P+領域6の裏側に第1の極性の外面電極10を設ける。N領域4の深さ方向の中央部に光電子吸出し用のN+領域11を設け、N+領域11の外側に第2の極性の外面電極12を設ける。第1の極性の外面電極9、10をグラウンドに接続し、第2の極性の外面電極12とグラウンドの間に、電荷蓄積用の容量30を接続する。

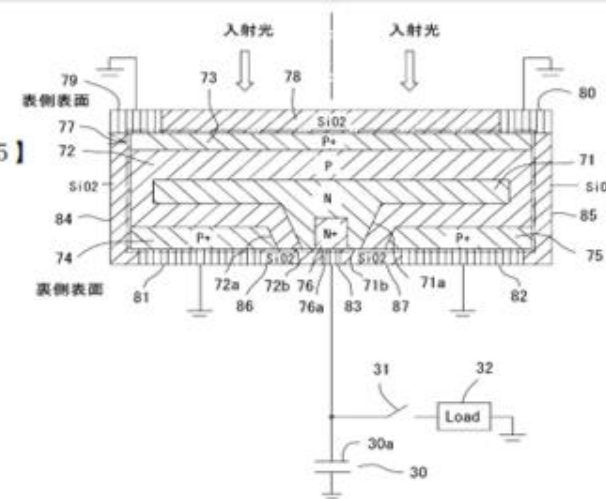
【図1】



【図3】



【図5】



Pinned Photodiode であるための必要条件

下記の4つの条件の1つでもない場合は Pinned Photodiode ではない。

- (1) 受光表面がピン留めされていること。
- (2) 残像がないこと
- (3) 受光面に電界がなく表面暗電流雑音が小さいこと
- (4) 受光電荷を蓄積する Dynamic PN接合の埋め込み蓄積部があること

Pinned Photodiode と Buried Photodiode の違いがあまり正確に理解されていません。またその発明と世界初の開発した企業はどこか？ についてもいろいろと賛否両論があり、いまあまり交通整理されていないのが現状です。イメージセンサーのデバイス物理の専門家がどんどん昇天しており、若い世代からその歴史的な背景が忘れられているのが現状です。半導体産業自体があたらしい技術があまりもうムーアの法則も行き詰まりがあり、進展がないことが最大の問題ですが、3次元集積回路やロボットや自動走行車やAIPSの実用化、ソフトとハードの両輪を使いこなす技術者が切望される時代です。そういう人材を育てる必要を痛感しております。

SonyのHole Accumulation Diode (HAD) の定義は「電子シャッター機能をもつ Pinned Photodiode」である。
(構造特許) JPA1975-127646, JPA1975-127647, JPA1975-134985と(Clock駆動方式特許) JPA1977-126885 参照。

(2)

Buried Photodiode_without_VOD_function_with_RC_delay_to_Substrate_and_Image_Lag_Problem



(74,000)
CV-2,000p

保	先	権	主	領
オランダ	昭51年4月8日	特504789	4	
出願	昭51年4月8日		4	
公開	昭51年4月8日		4	

①特開昭 51-150288

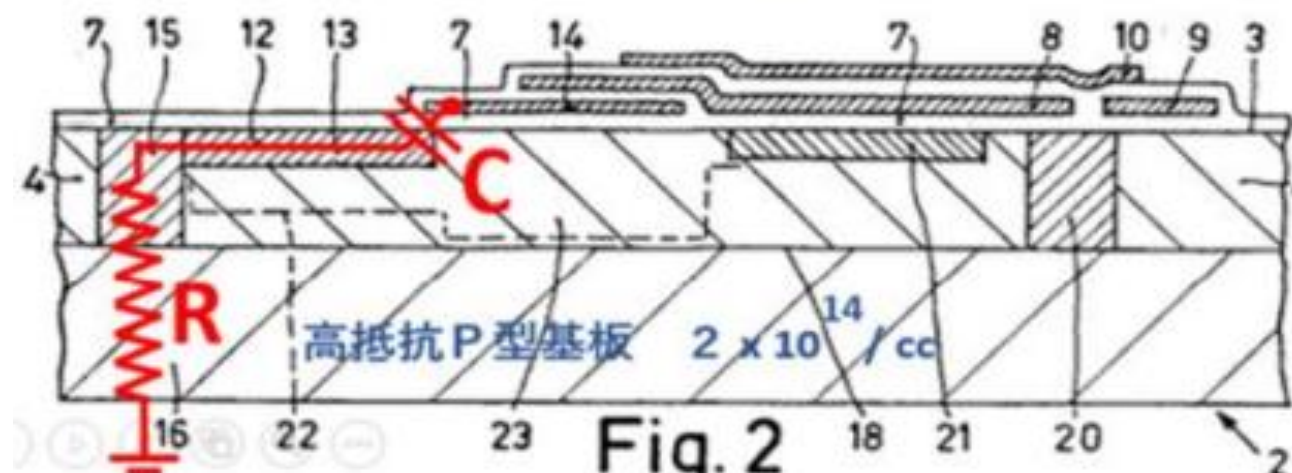
④3公開日 昭51.(1976)12.23

②1特願昭 51-65705

②2出願日 昭51.(1976)6.7

LOCOS素子間分離フリープロセス

ionity 以外の KODAK や NEC や Philips は長時間高温の熱拡散と酸化膜形成工程を採用した。特に LOCOS 素子間分離法では暗電流と結晶欠陥が多発してチップ歩留まりを損なう。一方 Sony は 1975 年から高エネルギーイオン注入による素子間分離法を使用していた。



素子間分離領域は P+ の高濃度 channel stops 領域でなくても OK であるということ

⑤ <RC delay 生じる>

p 形領域 Λ につきドーピング濃度は臨界的要因ではなく、p 形領域 Λ は半導体本体 Λ の表面 Λ における銅原子の拡散によつて得ることができる。p 形領域 Λ と同時に p 形絶縁領域 Λ を拡散によつて得ることができ、この領域 Λ は電荷転送レジスタの横方向境界部を形成する。

p 形表面領域 Λ は、例えば、約 10^{14} 原子/cc の注入ドーピングおよび約 $0.1 \mu\text{m}$ の注入深さでエピタキシャル層 Λ に p 形不純物を注入することによつて得ることができる。

本実施例の具体例では、半導体基板 Λ は厚さを約 $100 \mu\text{m}$ としかつドーピング濃度を約 2×10^{14} 原子/cc とする。その他の寸法は感知装置全体を収容するのに十分なものとする。④ 高抵抗 P 型基板

p-n 接合の領域を拡大することによつて電荷蓄積容量を増大すると、映像感知装置の分解能の不適当な低下およびまたは半導体本体の不適当な増大がしばしば起る。①

NEC と同様完全電荷転送するものと期待しているが P+ 表面がピン留めされる条件が必要な事は理解していない。

⑥ 注入の深さ $0.3 \mu\text{m}$ 短波長青色光は $0.1 \sim 0.2 \mu\text{m}$ 迄しかシリコン結晶内を透過しない。

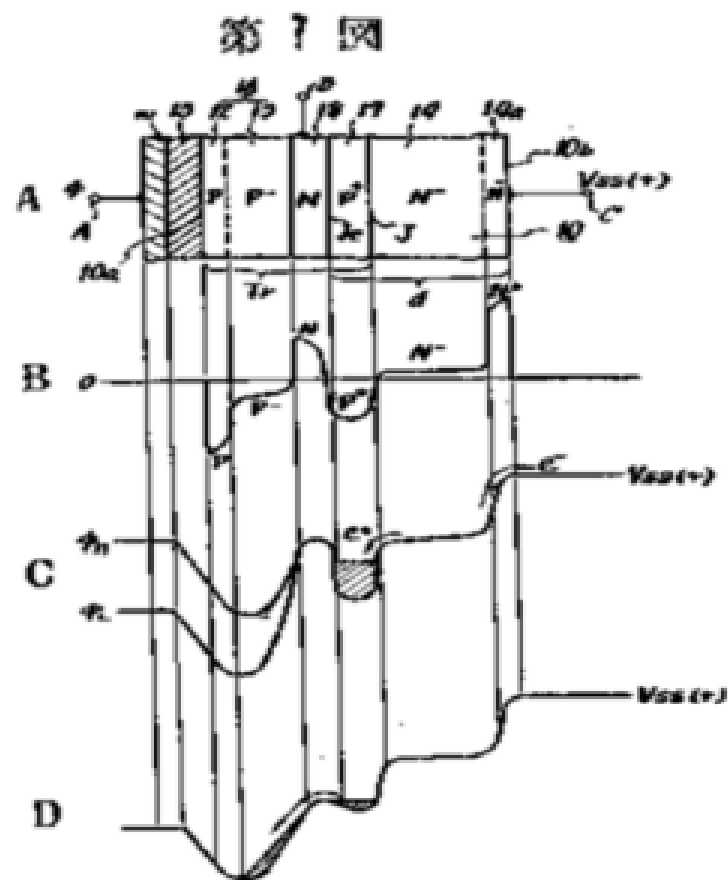
⑦ シリコン結晶内 $0.3 \mu\text{m}$ の深さでは青色光は届かない

これらの電圧ではエピタキシャル層 Λ において感光素子および電荷転送レジスタによつて転送された全領域は空乏状態となり、即ちこの領域に存在するほぼすべての電子は電子の発生を伴うことなく出力端子 Λ を介して流出する。②

逆方向 p-n 接合 Λ の近くに正孔-電子対を発生させる。電位パターン (電子に対する) は p 形領域 Λ およびゲート電極 Λ の下で得られ、この電位パターンを第 2 図に破線で示し、ゲート電極 Λ の下に最小電位部 Λ を示す。③

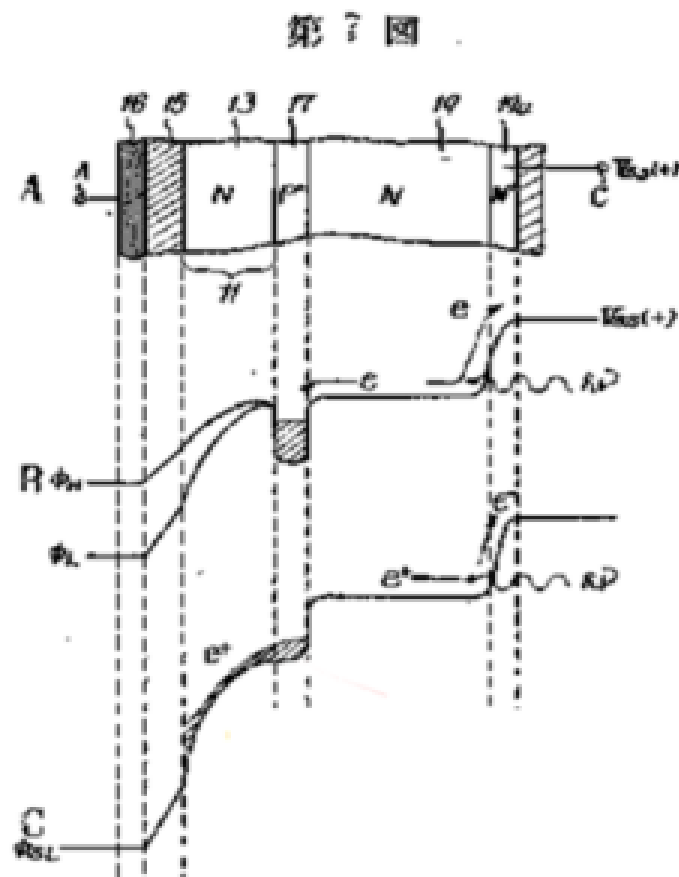
(3) Fig.7 of JPA1975-127646

N+NP+NP-P junction Pinned Photodiode with Global Shutter and Electric Shutter Capability with no Image Lag.



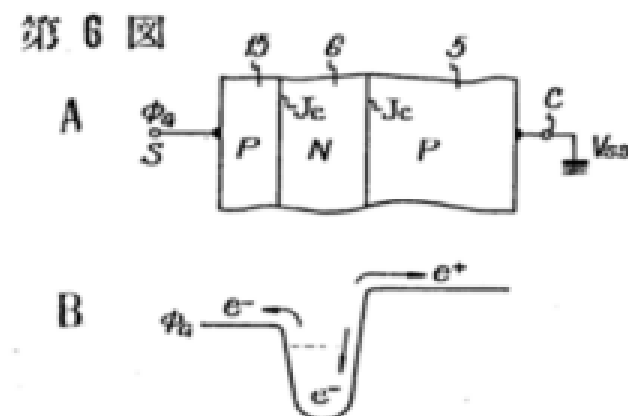
(4) Fig.7 of JPA1975-127647

N+NP+N junction Pinned Photodiode with Global Shutter and Electric Shutter Capability with No Image Lag.



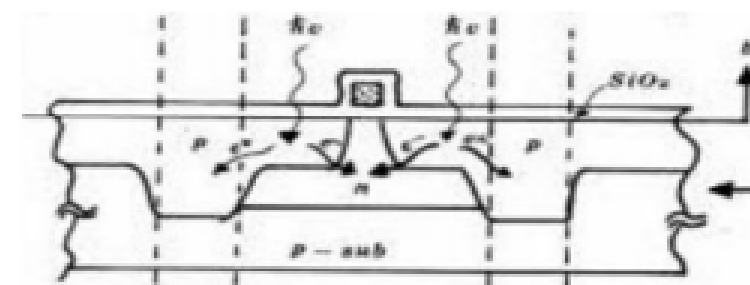
(5) Fig.6 of JPA1975-134985

PNP junction Pinned Photodiode with Vertical Overflow Drain (VOD) and Empty Potential Well of Complete Charge Transfer and No Image Lag



(6) Fig.6 of SSDM1978 Sony Paper

PNP junction Pinned Buried Photodiode with the heavily doped channel stops



Pinned Buried Photodiode with Vertical Overflow Drain (VOD) and Electric Shutter Function invented by Hagiwara at Sony in 1975 and developed by Hagiwara Team at Sony in 1978.

Toshiba 1978 NPN photodiode with the vertical overflow drain (VOD) with image lag problem

(7) NEC 1980 Buried Photodiode (BPD) with the floating surface P region with image lag problem

(2) Philips 1976 Buried Photodiode (BPD) with the floating surface P region with image lag problem

(5) Sony 1975 PNP on Nsub type Pinned Photodiode (PPD) without the vertical overflow drain (VOD), realizing the electric shutter function and the no image lag feature (JPA1975-134985)

Toshiba 1978

(7) NEC 1980

(2) Philips 1976

(5) Sony 1975

NP junction on Nsub

PN junction on Nsub

PN junction on Psub

PNP junction on Nsub

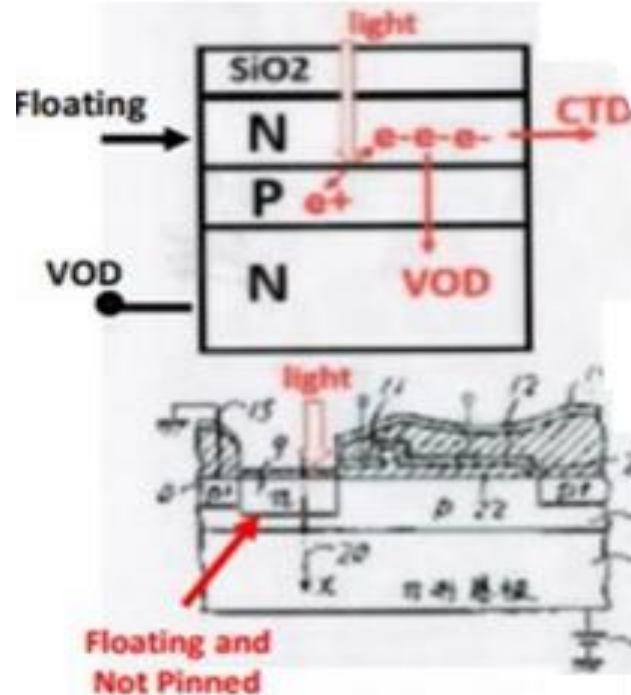


Fig 2C of Toshiba
JPA1978-1971

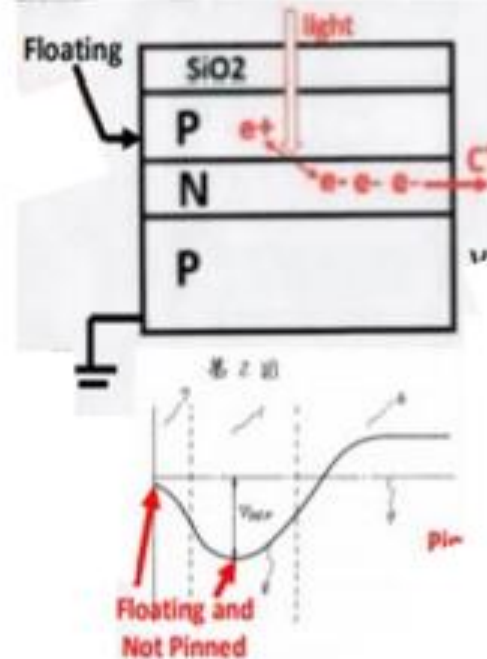


Fig 2 of NEC
JPA1980-138026

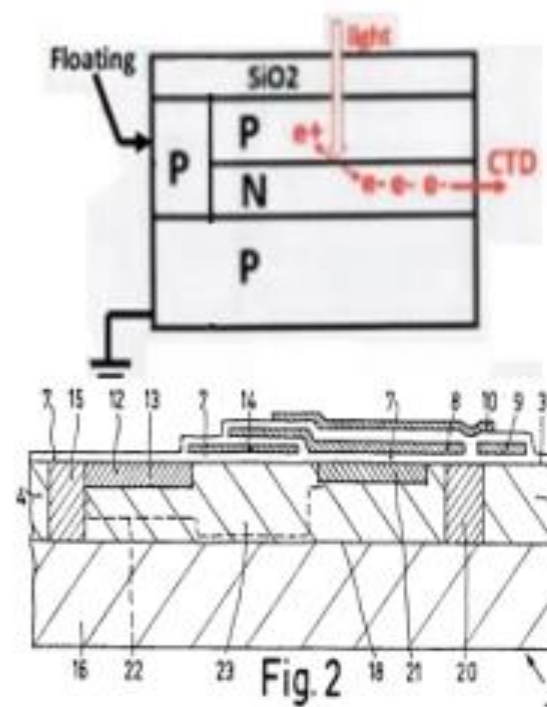


Fig 2 of Philips
JPA1976-65705

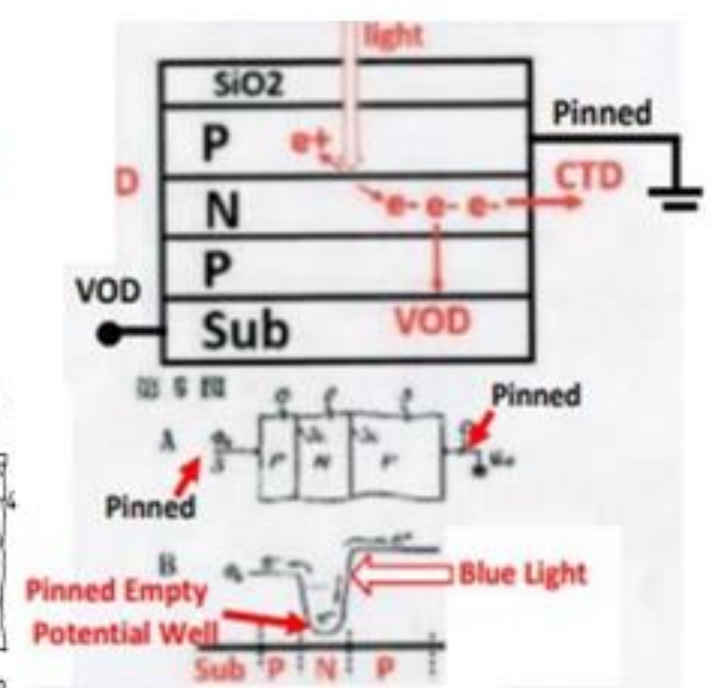
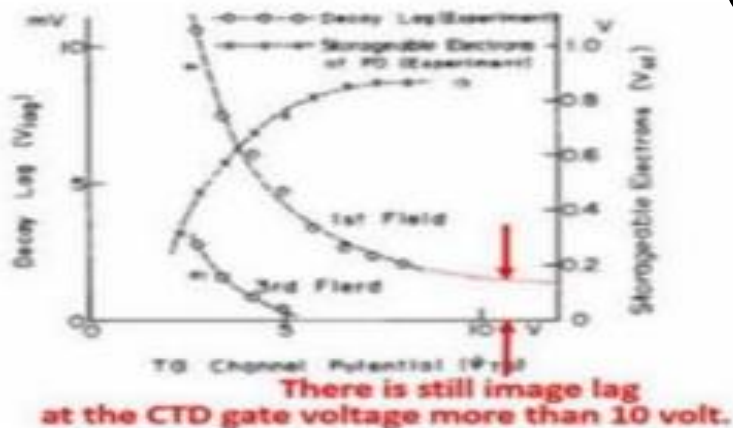
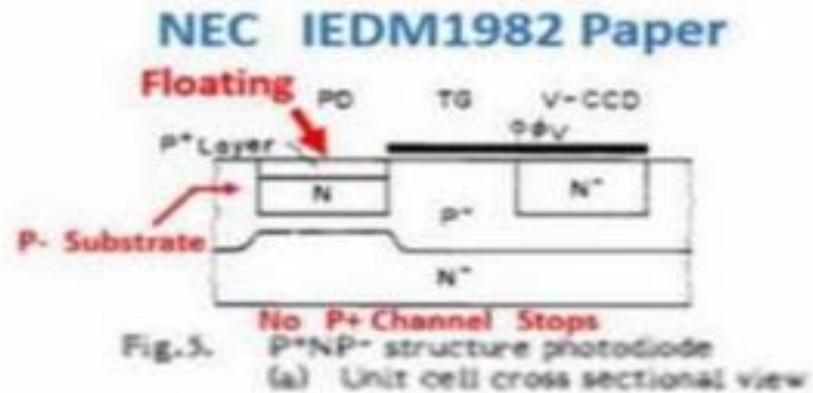


Fig 6 of Sony
JPA1975-134985

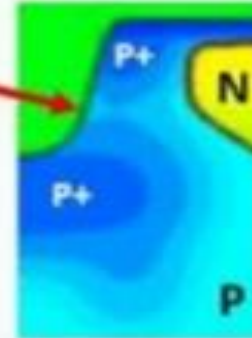
Difference of (8) NEC Buried Photodiode (BPD) with image lag problem,
 (9) KODAK Pinned Photodiode (PPD) with the LOCOS isolation
 and (6) Sony Pinned Photodiode (PPD) without the LOCOS isolation. But,
 Sony used the high energy ion implantation and the Lamp Anneal method which
 was invented and developed by Kazuo Nishiyama at Sony (JPA1981-30113).

(8) NEC BPD

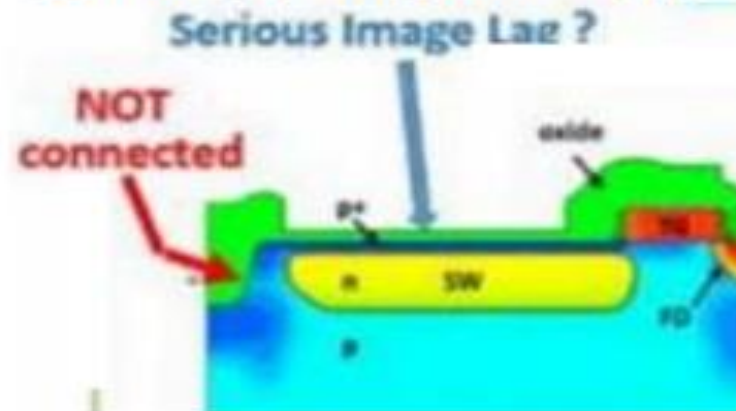


(9) KODAK PPD

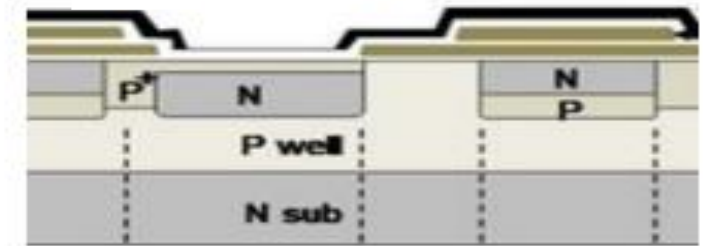
The surface P+ layer is NOT connected to the LOCOS P+ layer. The surface P+ layer may be floating and this photodiode may have serious image lag.



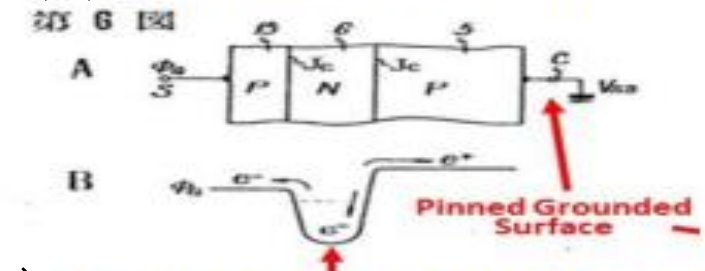
(9) SSDM1984 KODAK Paper



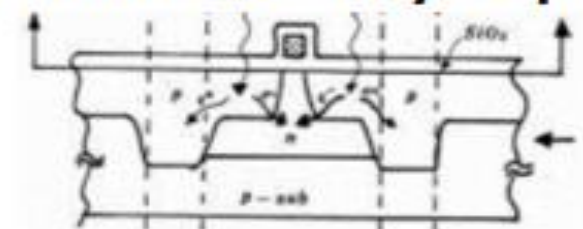
Sony PPD



(5) JPA1975-134985



(6) SSDM1978 Sony Paper



Pinned Photodiode 型太陽電池の提案

JPA 2020-131313

ここで、受光表面に不純物濃度勾配を持たせる事に着目する。
受光表面での Band Bending 効果で生じる Barrier を利用する。

受光表面での電界はゼロだが、表面近傍($0.3 \mu\text{m}$ 以内)でも、
強いバリア電界を形成することは可能である。

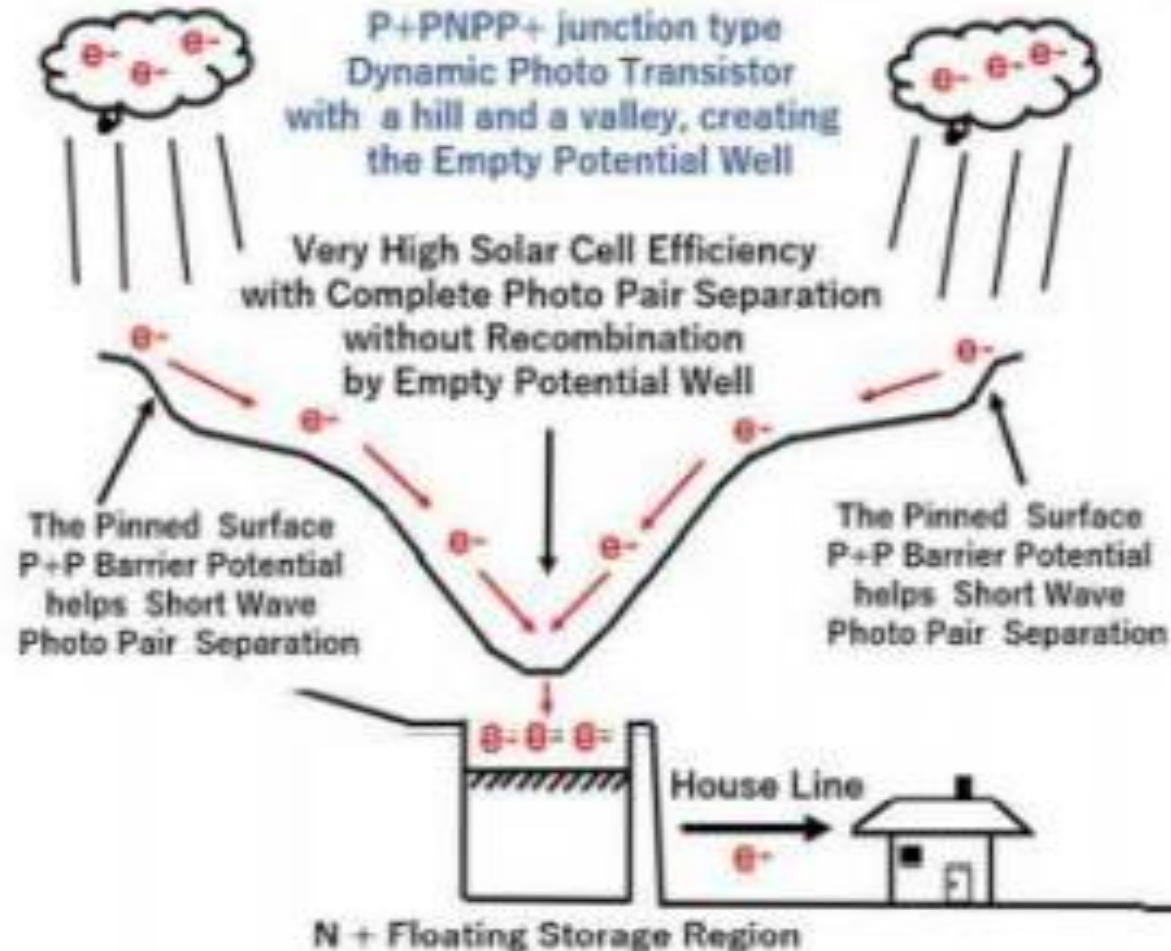
一方、短波長青色光はシリコン結晶内の透過深度が浅い。
しかし、受光表面近傍で生じた強いバリア電界の存在で
受光表面近傍で光電変換された光電子とホールのパイは、
受光表面の強いバリア電界により分離が効率よく実現する。

その結果、太陽電池の量子効率を現状の $\sim 20\%$ から
願わくは、 $\sim 40\%$ 以上に向上させる事は可能か？

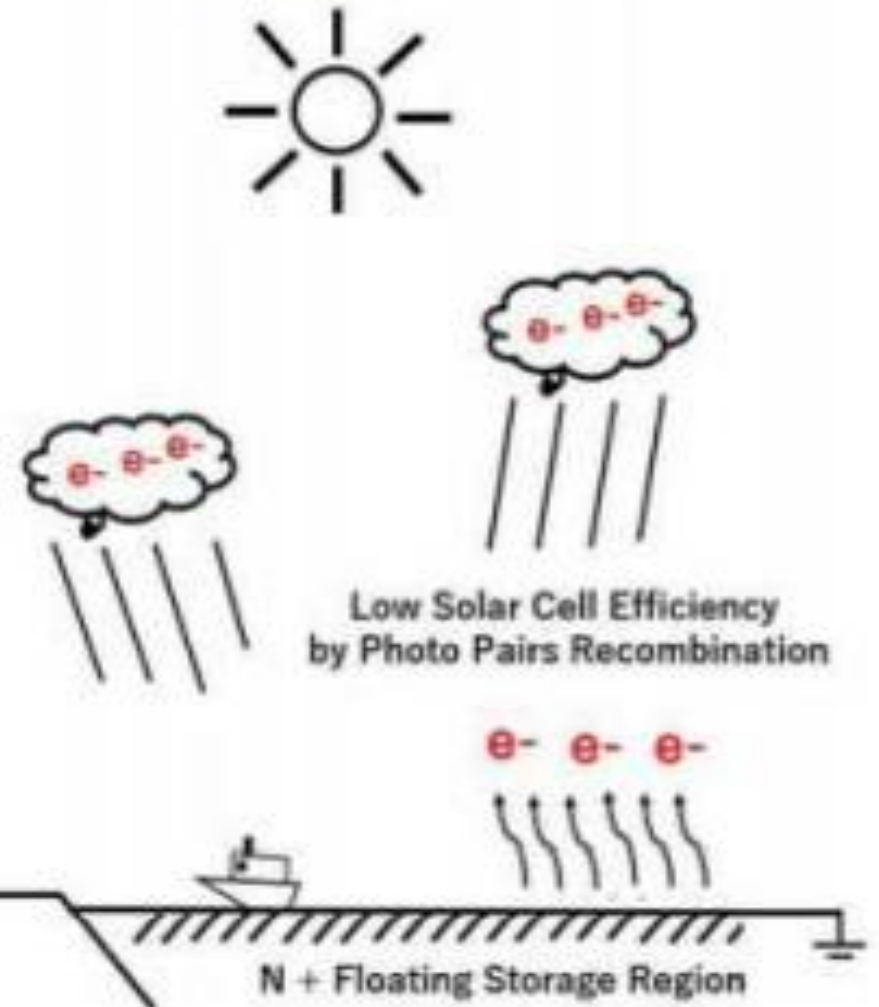
Pinned Photodiode 型太陽電池の提案

JPA 2020-131313

P+PNPP+ junction type Solar Cell



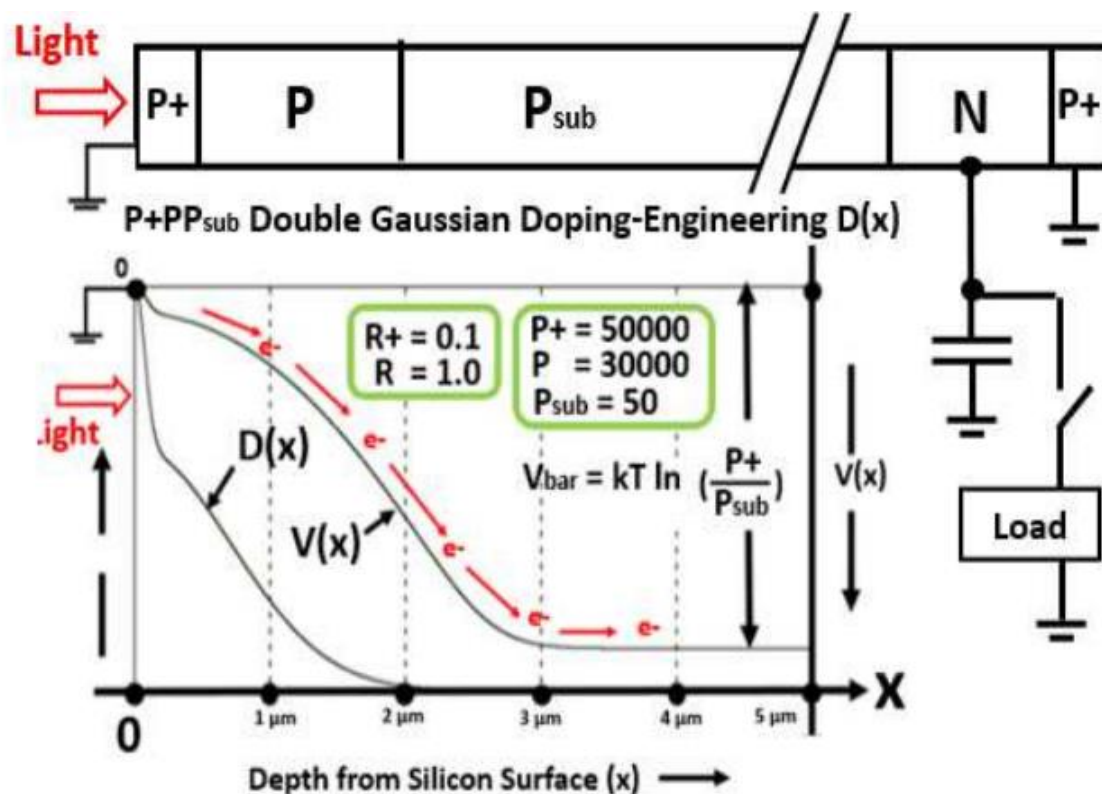
N+P junction type Solar Cell



Pinned Photodiode 型太陽電池の提案

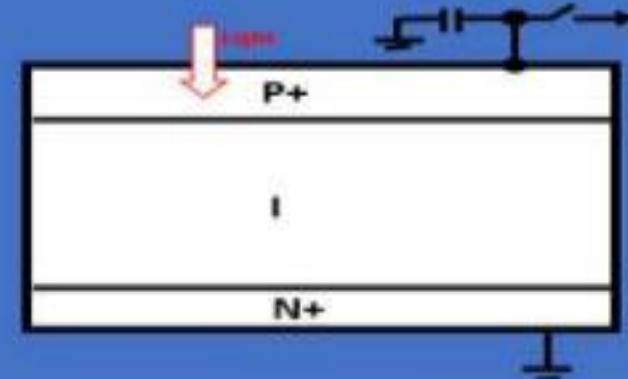
JPA 2020-131313

Type (1)とType(3)の問題はシリコンチップの周辺 edge で電界が生じることである。リーク電流が発生する問題がありそれを防ぐ工夫が必要となる。一方、Type (2)の構造では、周辺 edge はすべて Ground に接地されており、リーク電流の発生心配がない。

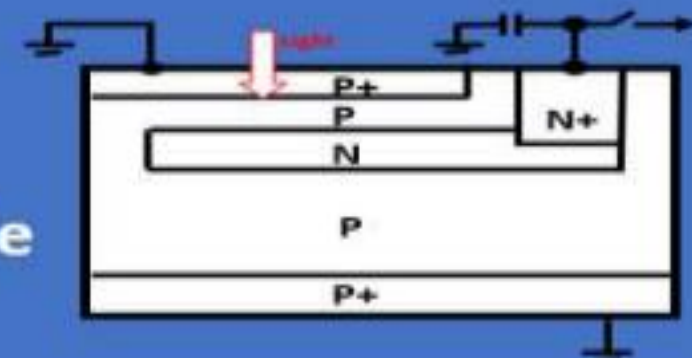


Exact Numerical Computation of the P+P Surface Barrier Potential $V(x)$

(1) PIN Diode

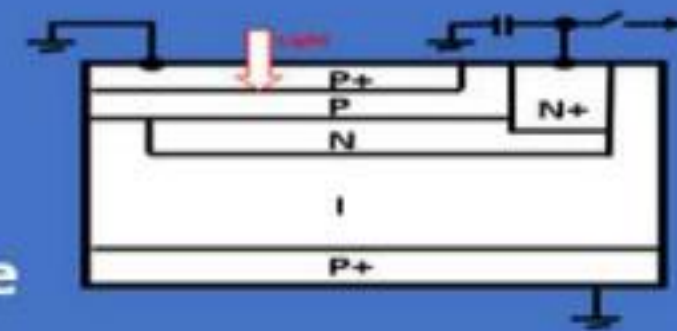


(2) Pinned Buried Photodiode



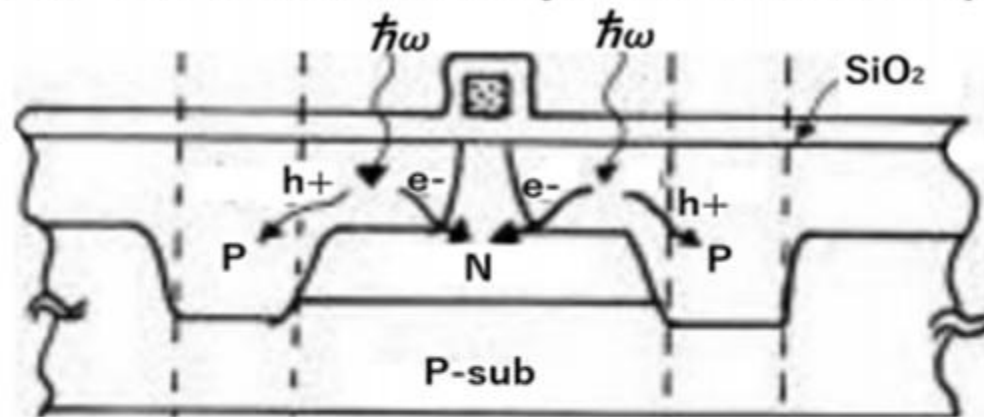
JPA 2020-131313

(3) Pinned Buried PIN Photodiode

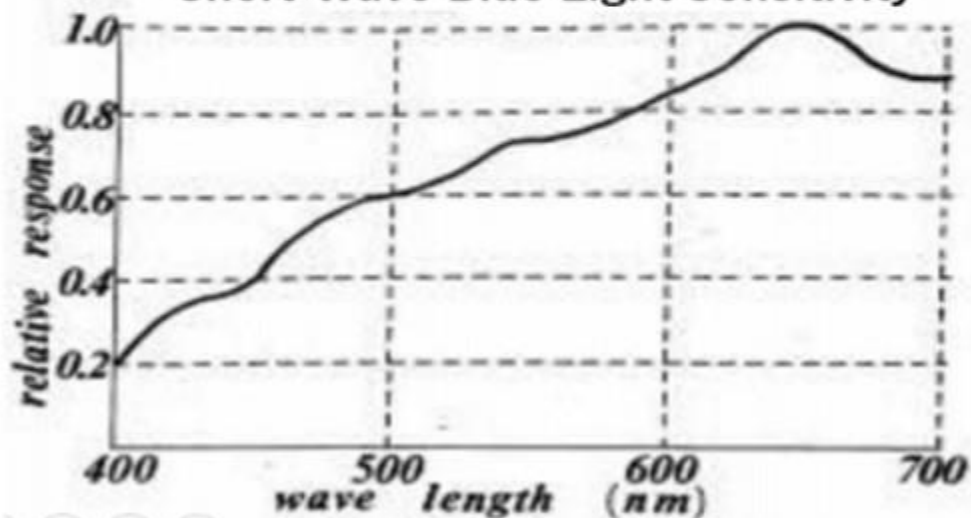


Three Types of Photodiode Structures for Solar Cell Application

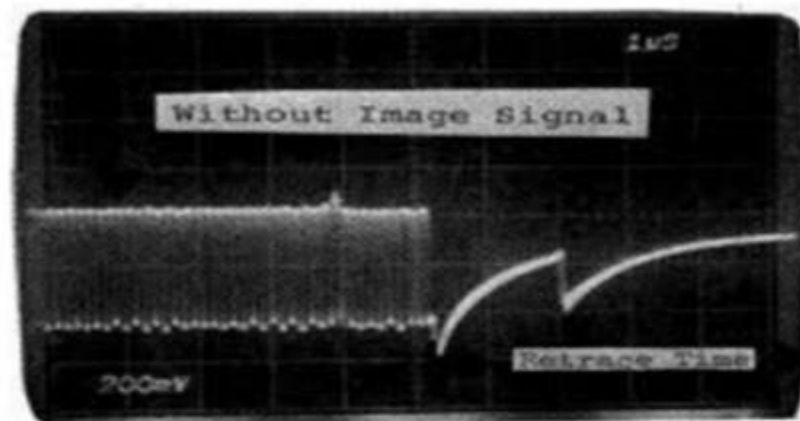
(A) Pinned-Surface and Buried-Storage PNP Photodiode with Adjacent Channel Stops



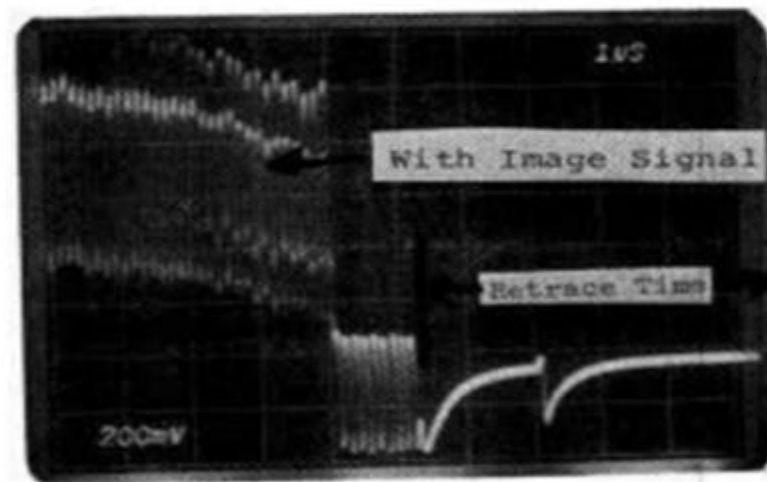
(B) Spectral Response with Very High Short-Wave Blue Light Sensitivity



(C) Signal Output with No Light showing Very Low Dark Current Feature



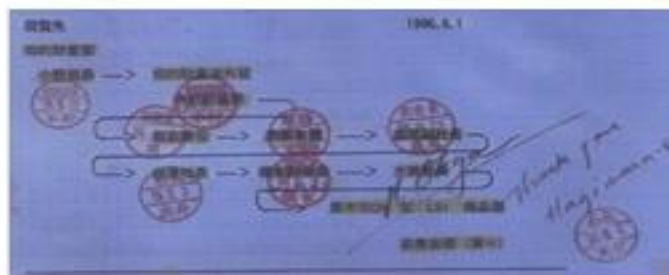
(D) Signal Output with Input Light showing No Image Lag Feature



Yoshiaki Hagiwara, Motoaki Abe and Chikara Okada, "A 380H x 488V CCD Imager with Narrow Channel Transfer Gates", Proceeding of 10th Conference on Solid State Devices, Tokyo 1978, Japanese Journal of Applied Physics, Volume 18 Sup 18-1, pp. 367-369.

1996

Thank You Message from
Sony Chairman Ohga
to Yoshiaki Hagiwara
for the contribution
to Sony Victory
on Sony-Fairchild Patent War



Newspaper describing
Sony Victory
on Sony-Fairchild Patent War

SONY- Fairchild Patent War (1991-2000) on Pinned Photo Diode with Vertical OFD

SONY- Fairchild Patent War (1991-2000) on Pinned Photo Diode with Vertical OFD
1996年7月 日刊工業新聞記事から
(2000年1月米国最高裁で最終決着ソニー勝利)
In January 2000, the US supreme court made the final judgement favoring Sony claims. And the long SONY-Fairchild Patent War on the PDD with the built-in vertical overflow drain (VOD) ended.

From Japanese News Paper, July 16, 1996.

1996年7月 日刊工業新聞記事から

(2000年1月米国最高裁で最終決着ソニー勝利)
In January 2000, the US supreme court made the final judgement favoring Sony claims. And the long SONY-Fairchild Patent War on the PDD with the built-in vertical overflow drain (VOD) ended.

SONY- Fairchild Patent War (1991-2000) on Pinned Photo Diode with Vertical OFD
1996年7月 日刊工業新聞記事から
(2000年1月米国最高裁で最終決着ソニー勝利)
In January 2000, the US supreme court made the final judgement favoring Sony claims. And the long SONY-Fairchild Patent War on the PDD with the built-in vertical overflow drain (VOD) ended.

1999

Semiconductor Company President Award 1999

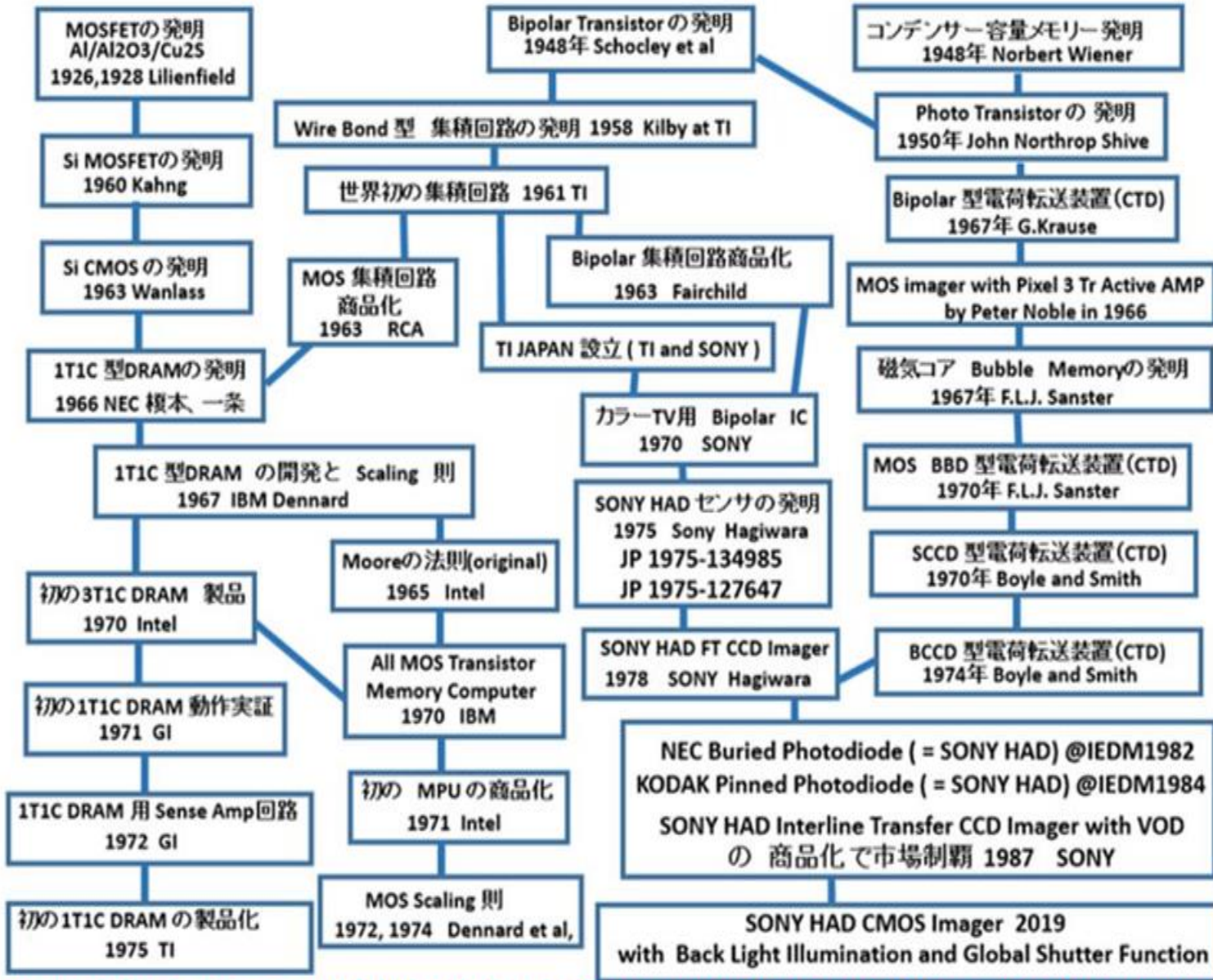


2000

Patent Award from Sony President Ando on the invention of Pinned Buried Photodiode (Hole Accumulation Diode) defined in JPA1975-134985 (Patent 12155101) by Hagiwara.



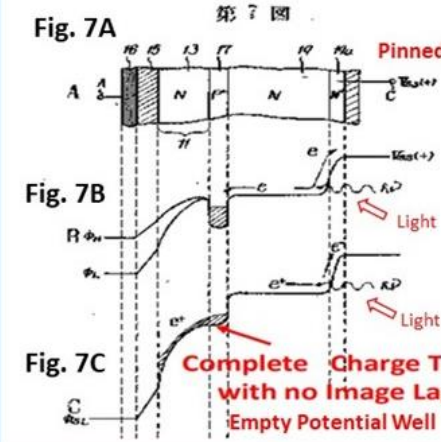
History of Semiconductor Devices



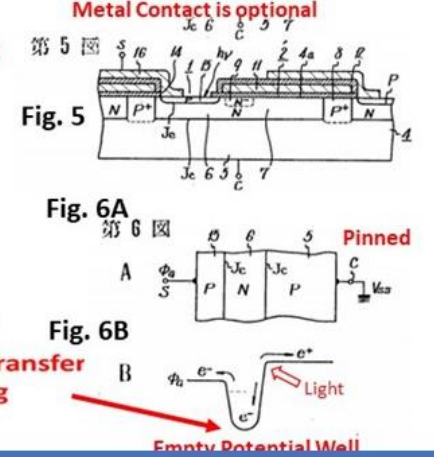
Electric Shutter Patents : JPA1975-127646, JPA1975-127647, JPA1975-134985 and JPA1977-126885

Hagiwara 1975 patents showed Features of No Image Lag , Empty Potential Well and Complete Charge Transfer of the double junction Pinned Buried Photodiodes.

(a) Pinned Photodiode defined in Fig. 7 of JPA1975-127647

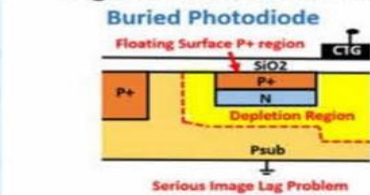


(b) Pinned Photodiode defined in Fig. 5 and 6 of JPA1975-134985



NEC IEDM1982 paper was not Pinned Photodiode by definition.

Difference of Buried Photodiode and Pinned Photodiode
Figure 5 does not have the P+ channel stop nearby.



NEC IEDM1982 Paper

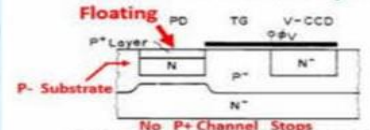
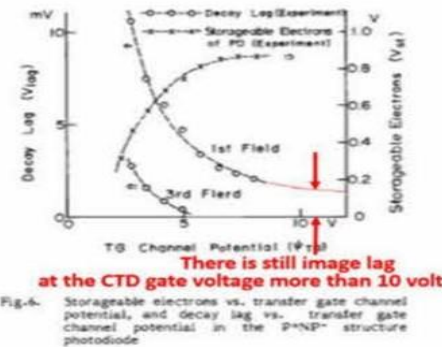


Fig. 5. P+NP+ structure photodiode (a) Unit cell cross sectional view



NEC IEDM1982 Paper reported Image Lag

Figure 6 shows that there is still image lag at the CTG gate voltage of > 10 volt.



Hagiwara_Yoshiaki_Profile



- (1) <https://www.sangyo-times.jp/article.aspx?ID=5331>

🌐 🟢 「鉄腕アトムを創りたい」という男が画像の新世界を切り開く ...

<https://www.sangyo-times.jp/article.aspx?ID=5331> ▼



2020/11/13・眼光は炯炯として鋭く、口調も滑らかにこう語るのは、ソニーで半導体の中枢を駆け抜けた人物として知られる萩原良昭氏である。萩原氏は1948 ...

- (2) http://www.aiplab.com/Hagiwara_invented_PPD_and_Sony_HAD_in_1975.pdf

🌐 [PDF] 🟢 もと Sony の萩原良昭が Pinned Photodiode の発明者である ...

www.aiplab.com/Hagiwara_invented_PPD_and_Sony_HAD_in_1975.pdf

萩原はその結果 VOD機能を持つPPDをこの1975-134985 で発明しました。後に1987年にSONYはこのVOD付きPPDをHole Accumulation Diode (HAD) と呼びました。1975 年の特許1975 ...

- (3) <https://www.sony.com/ja/SonyInfo/News/notice/20200626/>

📄 🟢 ソニーグループポータル | 積層型多機能CMOSイメージセン ...

<https://www.sony.com/ja/SonyInfo/News/notice/20200626/> ▼

2020/06/26・ソニーは1975年、裏面照射型のN+NP+N接合型とN+NP+NP接合型のPinned Photodiode (PPD) を採用したCCDイメージセンサーを発明した（出願特許1975 ...



- (4) https://202011282002569657330.onamaeweb.jp/AIPS_Library/AIPS_210123/002_Image_Sensor_Story_by_Hagiwara.pdf

🌐 [PDF]

🟢 1990 年から Image Sensor の特許戦争が勃発し、萩原はその ...

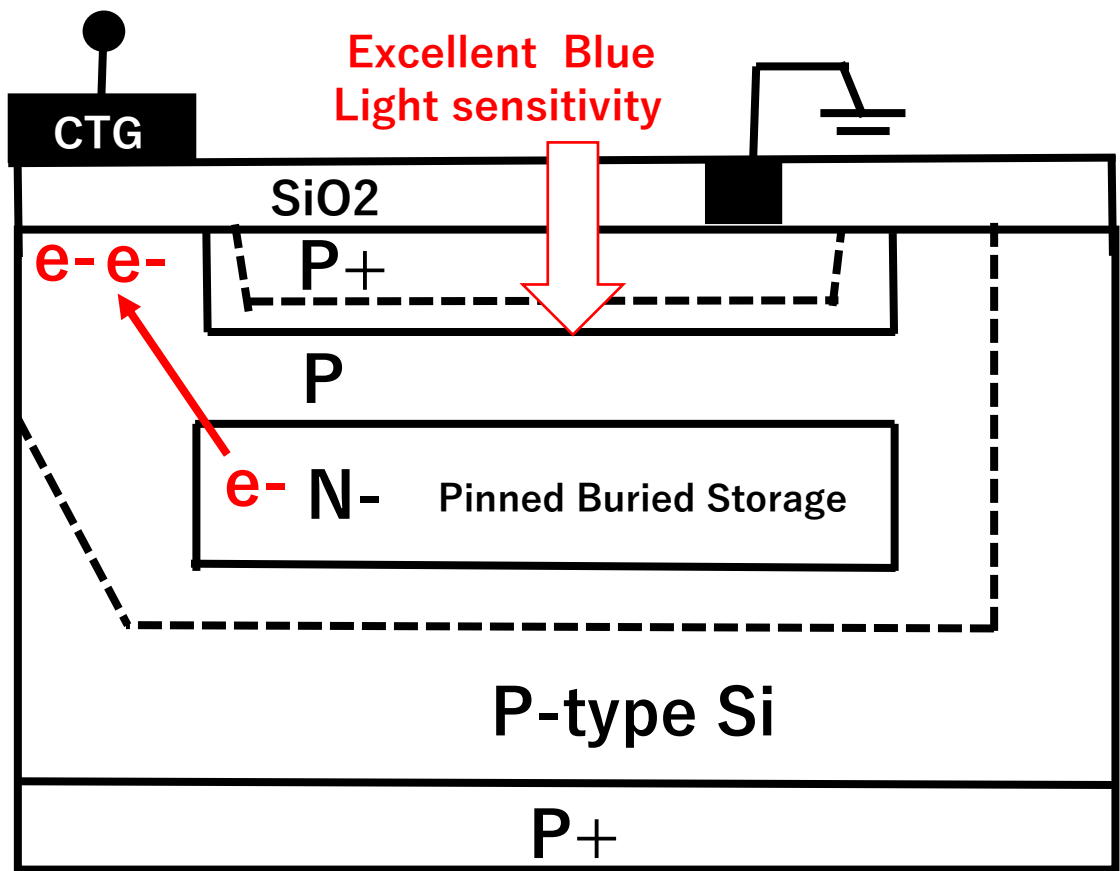
https://202011282002569657330.onamaeweb.jp/AIPS_Library/AIPS_210123/002_Image_Sensor_Story_by_Hagiwara.pdf

萩原良昭は1975 年にDouble 接合P+NP 型のDynamic Photo Transistor (PPD) と Triple 接合P+NPN 型のDynamic Photo Thyristor (HAD) を発明した。現在でも太陽電池の受光素子 ...



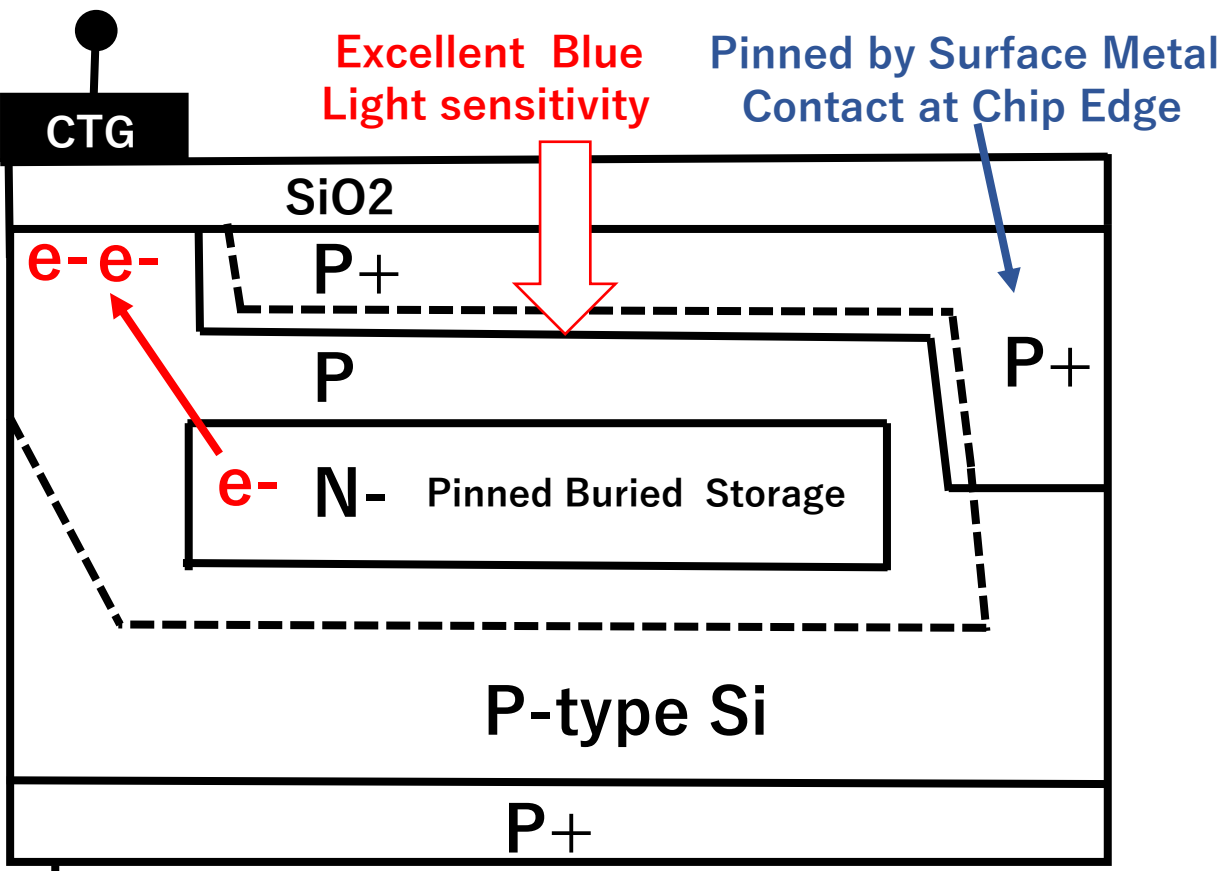
Pinned Photodiode invented in 1975 and developed in 1978 by Hagiwara at Sony

Pinned Photodiode with Pinned Surface with the in-pixel surface metal contact wiring and also Pinned Buried N storage Region with no image lag problem invented in 1975 by Hagiwara at Sony



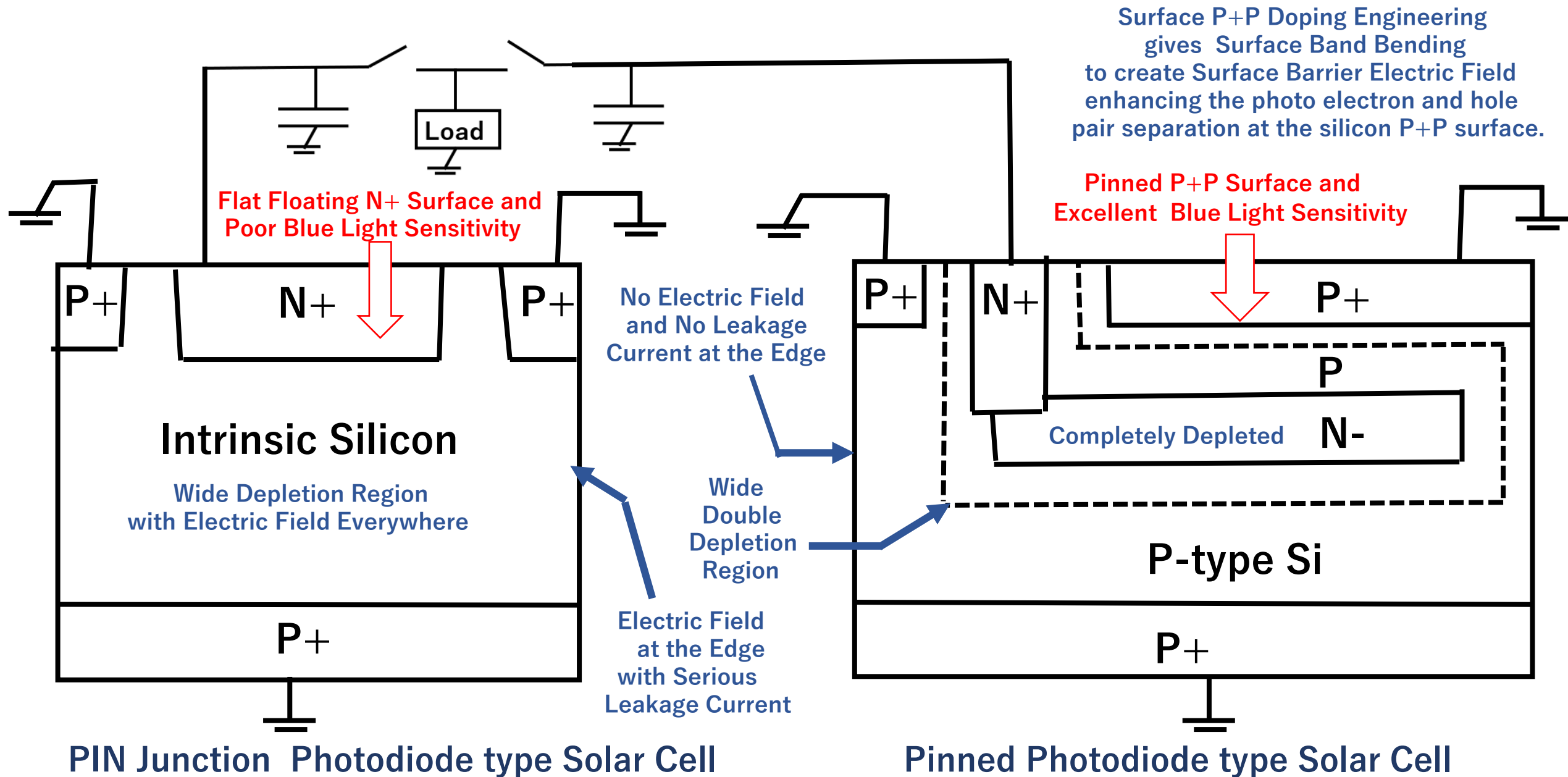
See JPA1975-127646, 1975-127647, 1975-134985,

Pinned Photodiode with Pinned Surface with the adjacent P+ Channel Stops Region and also Pinned Buried N storage Region with no image lag problem developed in 1978 by Hagiwara at Sony

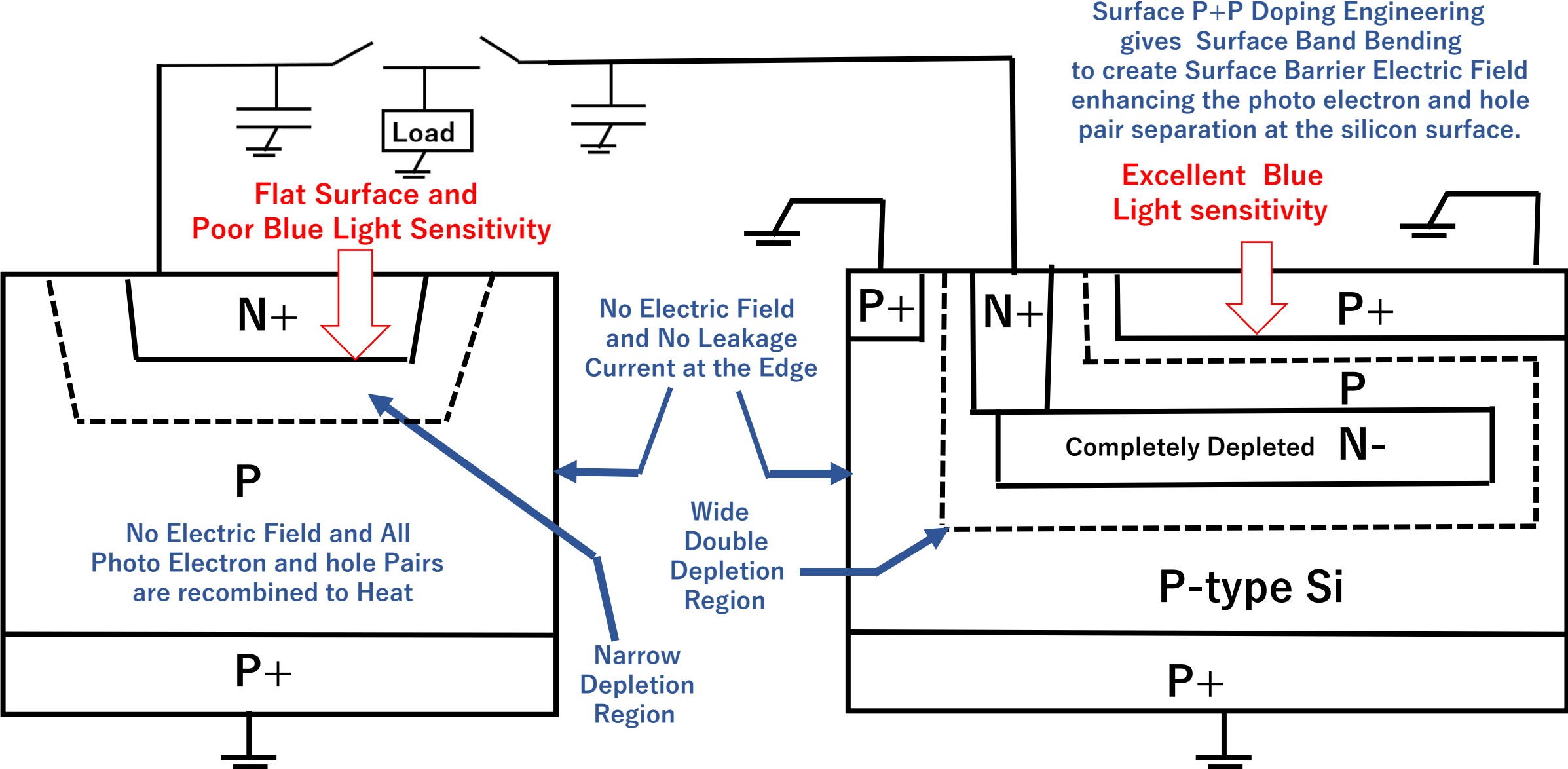


See SSDM1978 Paper by Hagiwara Team at Sony

Difference of PIN Photodiode and P+PNPP+ Pinned Photodiode type Solar Cell



Difference of Single Junction Photodiode and Pinned Photodiode type Solar Cell

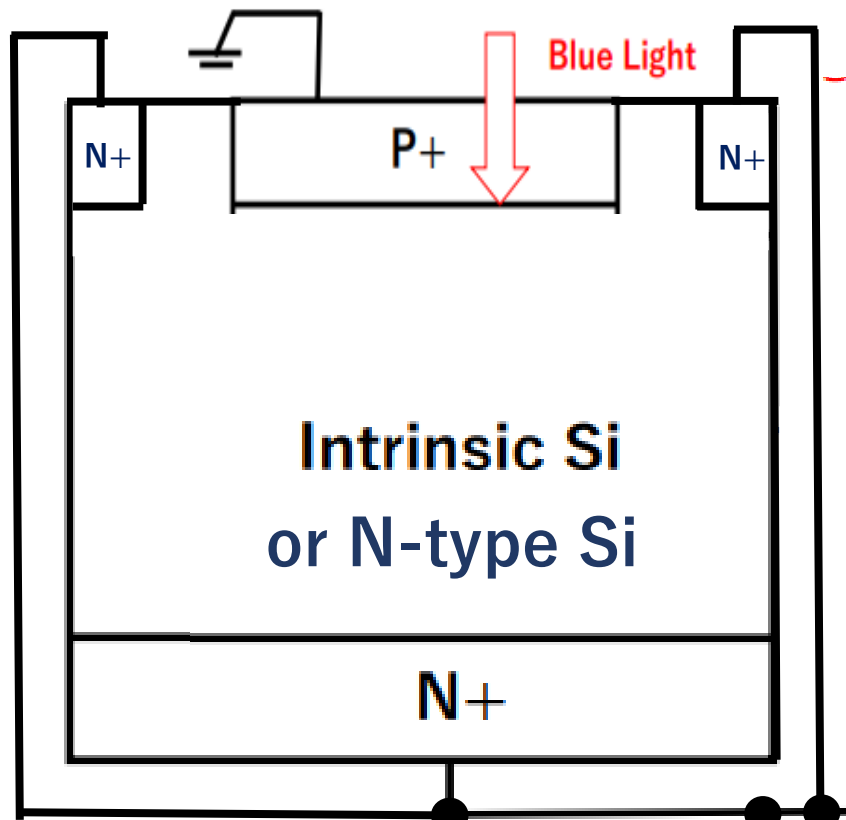


Single Junction Photodiode type Solar Cell

Pinned Photodiode type Solar Cell

受光面がピン留めされたPNP Double 接合Pinned Photodiode は残像がない事が重要な特徴ですが、太陽電池としての応用では、従来の PIN またはP+NN+のSingle 接合型太陽電池との光感度との差は不明？

受光面のP+濃度を最適化することにより
PIN も青色感度特性は良好である。

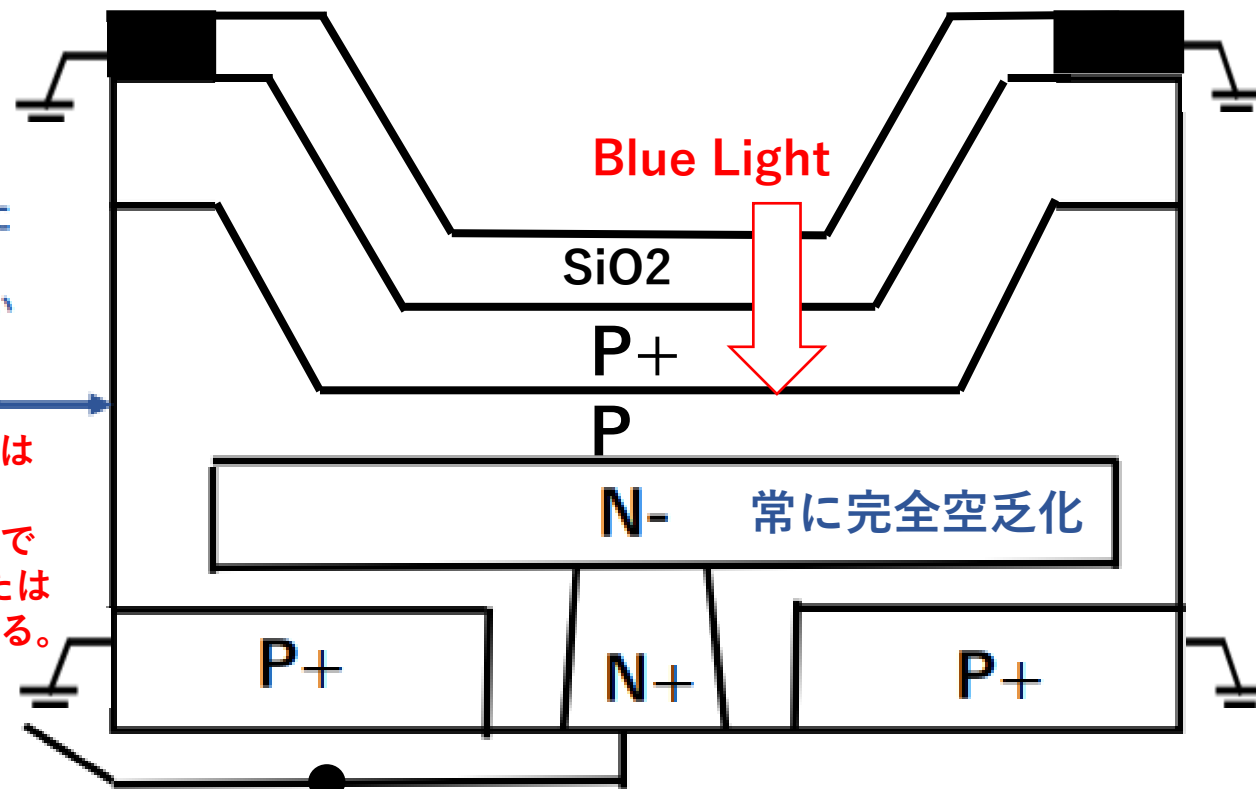


P+IN+ または P+NN+ の
Single 接合型の
従来の太陽電池

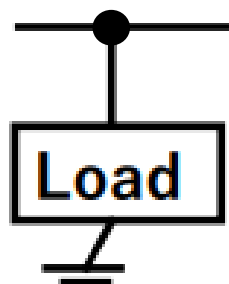
1.1 eV 以下の太陽光は
シリコン結晶内では
光電変換できないので
長波長光を逃がすまたは
カットする必要がある。

Chip Edgeに
電界がない
リークもない

受光面のP+P濃度を最適化することにより
P+濃度勾配によりBand Bending効果を利用した光電変換



P+PNPP+ Double 接合の
Pinned Photodiode 型
新型太陽電池

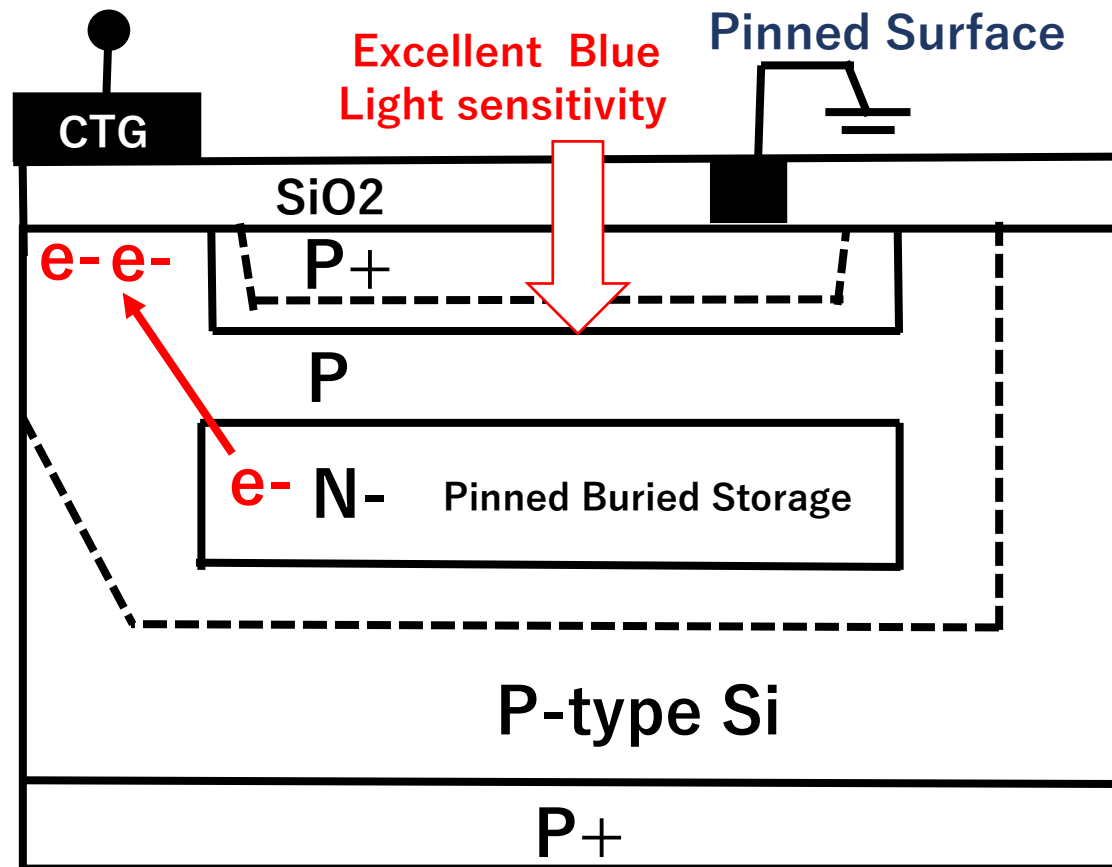


Difference of Floating Surface Buried Photodiode and Pinned Photodiode

Pinned Photodiode with Pinned Surface
with the in-pixel surface metal contact wiring
and Pinned Buried N storage Region

with no image lag problem

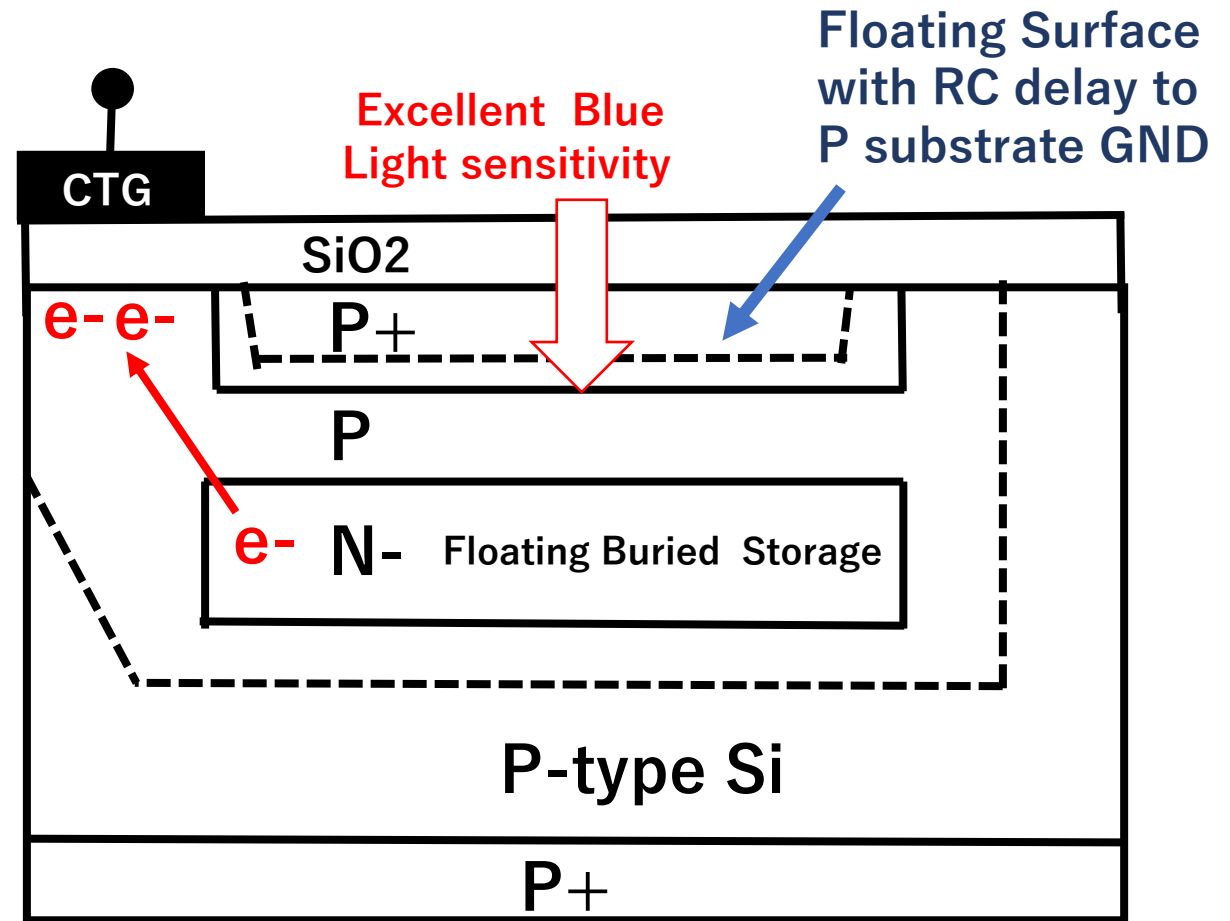
invented in 1975 by Hagiwara at Sony



See JPA1975-127646, 1975-127647, 1975-134985,

Buried Photodiode with Floating Surface
with Floating Buried N storage Region
and the serious image lag problem

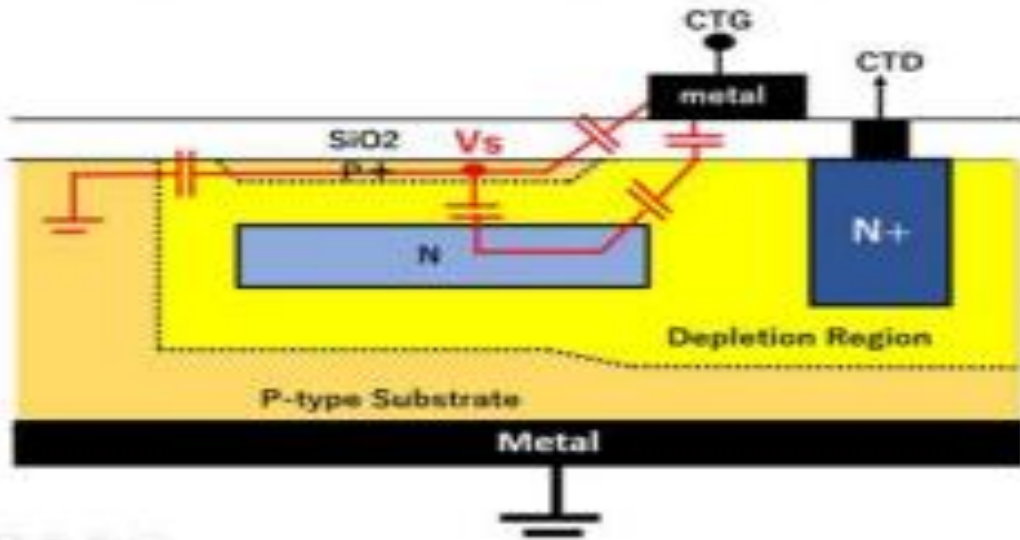
without Adjacent Channel Stops Region



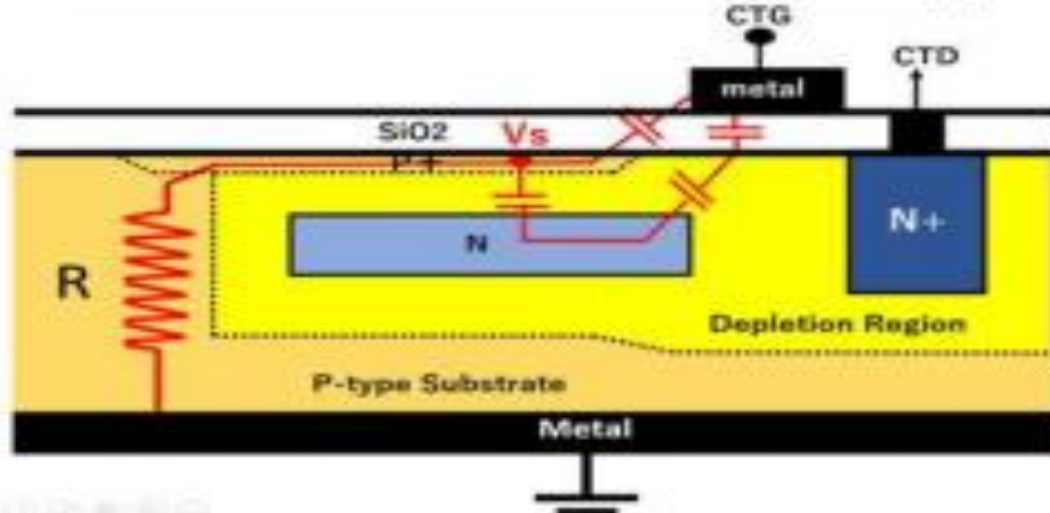
JPA 1976-65707 by Philips, JPA1980-138026 by NEC

Difference of Buried Photodiode and Pinned Photodiode

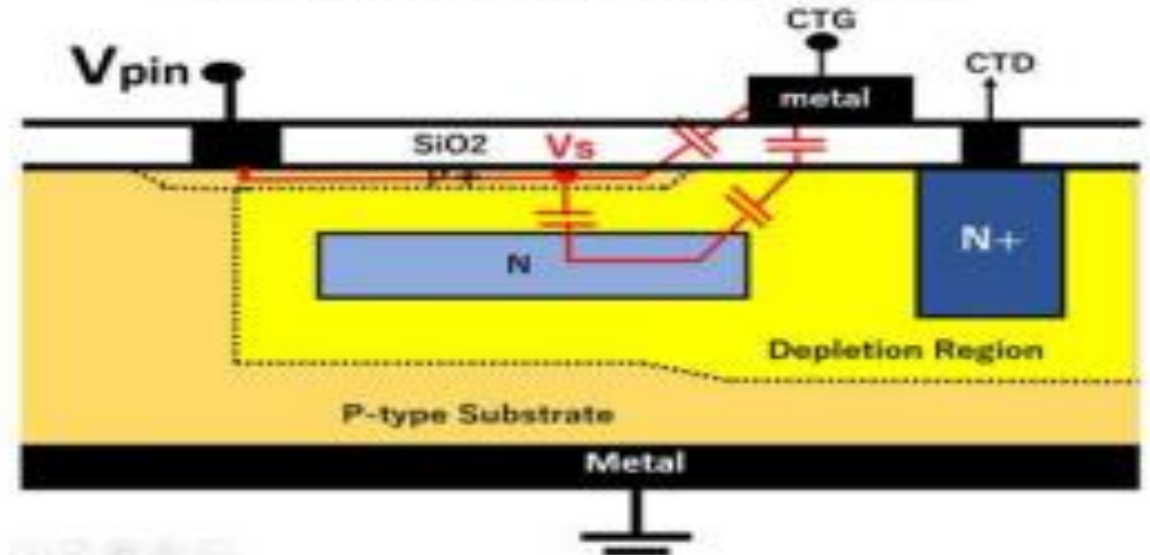
(a) Floating P+ Surface Completely Isolated by the extended depletion region



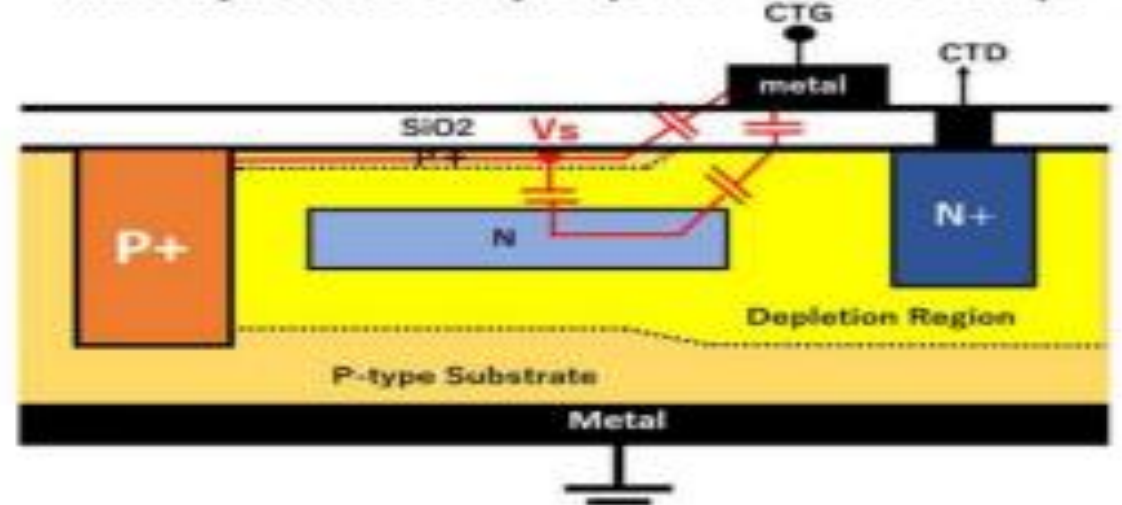
(b) Floating P+ Surface with RC Delay Time of the finite ohmic substrate resistance (R).



(C) Completely Pinned P+ Surface with $RC = 0$ with Surface Direct Metal Contact.



(D) Completely Pinned P+ Surface with RC = 0 with Adjacent Heavily Doped P+ Channel Stops



Who invented Pinned Photodiode ? Who invented Electric Shutter function with no image lag feature ?

Sony invented in 1975 and developed in 1987 the Anti-Blooming Electric Shutter in Pinned Photodiode.

Hagiwara invented Pinned Photodiode in 1975. Sony developed Pinned Photodiode in 1978 for the first time.

Sony also developed in 1987 the PNPN junction type Pinned Photodiode with Electric Shutter Function.

Priority	R/D Efforts	by	Pinned Surface	Low Surface Dark Current	Blue Light Sensitivity	Photo Sensor Structure	Buried PN junction Memory Capacitor	Pinned Photo Sensor No Image Lag	Anti-blooming Electric Shutter
(1)1970~1974	Buried Channel CCD	Bell Lab	YES	NO	NO	MOS+NP	YES	YES	NO
(2) June 9, 1975	JPA 1976-65707	Philips	NO	YES	YES	PNP	NO	NO	NO
(3) Oct 23, 1975	JPA 1975-127646	Sony	YES	YES	YES	N+NP+NP	YES	YES	YES
(4) Oct 23, 1975	JPA 1975-127647	Sony	YES	YES	YES	N+NP+N	YES	YES	YES
(5) Nov 10, 1975	JPA 1975-134985	Sony	YES	YES	YES	PNP	YES	YES	YES
(6) Sept, 1978	SSDM1978	Sony	YES	YES	YES	PNP	NO	YES	NO
(7) Oct 2, 1980	JPA 1980-138026	NEC	NO	YES	YES	PNP	YES	NO	NO
(8) Dec, 1982	IEDM1982	NEC	NO	YES	YES	PNP	YES	NO	NO
(9) Dec, 1984	IEDM1984	KODAK	YES	YES	YES	PNP	YES	YES	NO

Only Pinned Photodiode with the pinned surface can have the Electric Function with no image lag feature.