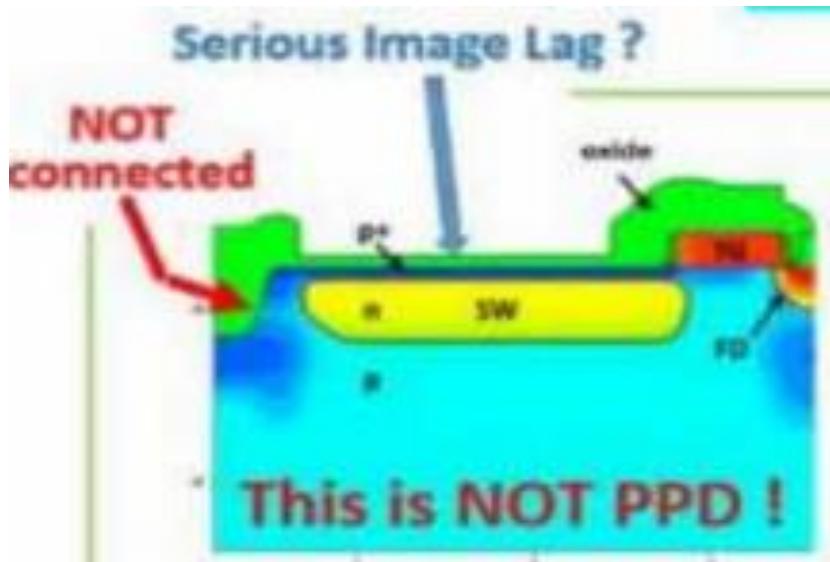
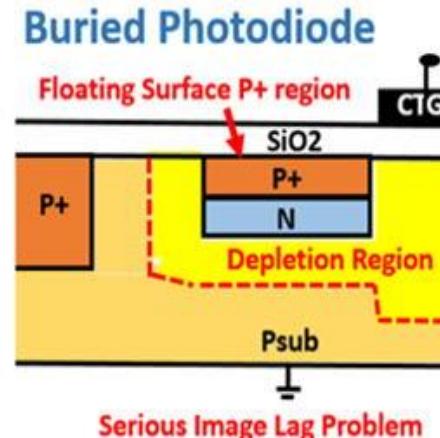


(1) Fossum PPD 2014



Difference of Buried Photodiode and Pinned Photodiode

Figure 5 does not have the P+ channel stop nearby.



NEC IEDM1982 Paper

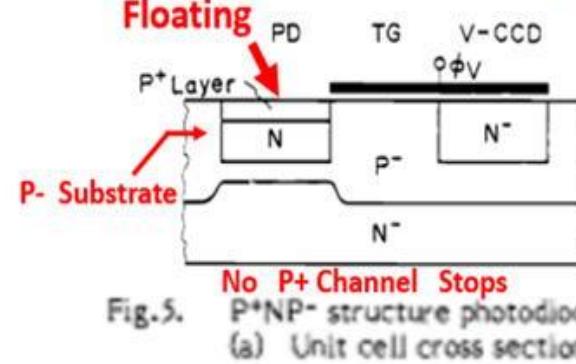


Fig.5. No P+ Channel Stops
P⁺NP⁻ structure photodiode
(a) Unit cell cross sectional view

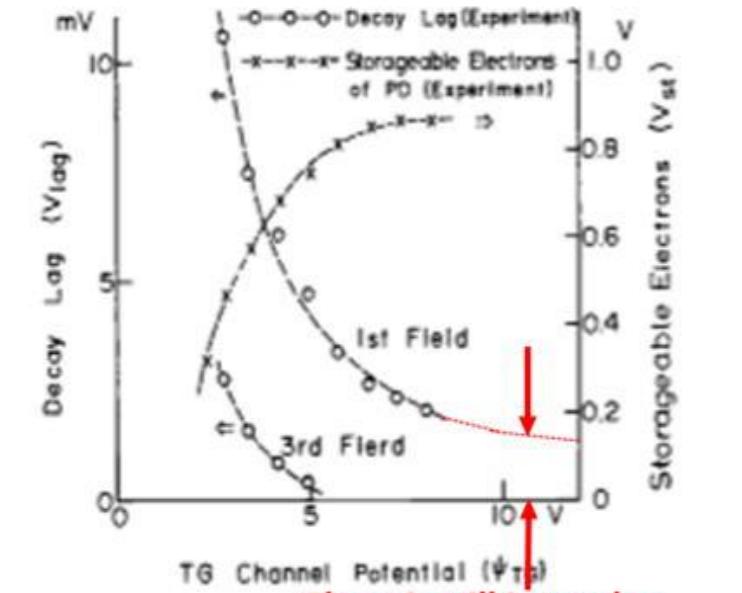


Fig.6. Storageable electrons vs. transfer gate channel potential, and decay lag vs. transfer gate channel potential in the P⁺NP⁻ structure photodiode

NEC IEDM1982 Paper reported Image Lag

Figure 6 shows that there is still image lag at the CTG gate voltage of > 10 volt.

Fossum insulted in his 2014 paper Sony and Hagiwara 1975 PPD invention.

Indeed, Hagiwara invented PPD with VOD and the virtual charge transfer in 1975 !!

IEEE JOURNAL OF THE ELECTRON DEVICES SOCIETY, VOL. 3, NO. 1, MAY 2014

Sony HAD (PPD+VOD) does not use LOCOS !!!

A Review of the Pinned Photodiode for CCD and CMOS Image Sensors

Eric R. Fossum, Fellow, IEEE, and Donald B. Hendongwa, Student Member, IEEE

Many people now said this is a fake paper !

C. Other Contributions to the PPD Invention

The PPD structure, while invented for low lag ILT CCD application, shares a strong resemblance to the Hynecek virtual-phase CCD structure, with the exception of the VOD. The two inventions were solving different problems with essentially the same device structure and operating principles.

In 1975, Hagiwara at Sony filed a patent application on bipolar structures for CCDs in which a *p*-on-*n* vertical structure was disclosed, among several structures [24]. The top *p* layer was connected by metal to a bias used to control full-well capacity and the *n*-type base layer was proposed for carrier storage. In an unusual paper, Hagiwara, in 1996, revisited the 1975 invention and claimed it was essentially the invention of both the virtual phase CCD and the NEC low-lag structures, as well as the basis of the Sony so-called "Hole Accumulation Diode," or HAD structure [25]. However, the 1975 application

False

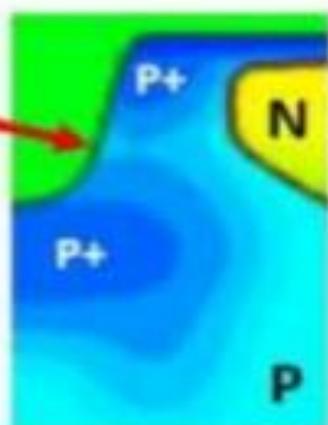
did not address complete charge transfer, but or anti-blooming properties found in the NEC low-lag device, and does not seem to contain the built-in potential step and charge transfer device aspects of the virtual-phase CCD. Hagiwara repeats these claims in a 2001 paper [26] and shows a VOD structure that is not found in the 1975 patent application. Sony did not seem to pursue the HAD structure until well after the NEC paper was published. However, the "summed-gate" CCD with an open *p*-type surface region for improved QE also disclosed in the 1975 application was reported in more detail by Hagiwara et al. at Sony in 1978 [27]. A similar structure was used extensively by Philips [28].

The PPD, as it is most commonly used today, bears the strongest resemblance to the Teranishi et al. ILT CCD device. Thus, these days Teranishi is considered as the primary inventor of the modern PPD [29].

Hagiwara in 1975 invented PPD with VOD and the virtual charge transfer.
Study the Japanese Patents 1975-127646, 1975-127647 and 1975-134985.

The surface P+ layer is NOT connected to the LOCOS P+ layer.

The surface P+ layer may be floating and this photodiode may have serious image lag.



Serious Image Lag ?

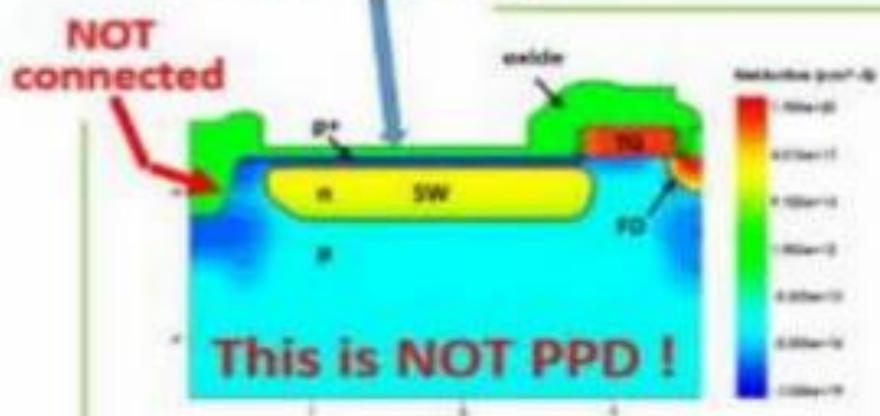


Fig. 4. Example of a pinned photodiode implemented in a CMOS image sensor showing doping concentrations. (Dimensional units are micrometers).

Difference_of_Hitachi_Floating_Photodiode_and_Sony_Buried_Pinned_Photodiode

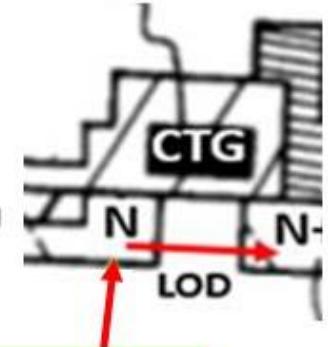
半導体歴史館HP <https://www.shmj.or.jp/museum2010/exhibi1005.html>

1975年、ソニーからPNPトランジスタを受光素子とする提案がなされた^{【3】}。受光部をP⁺層(エミッタ)にすることにより従来のフォトダイオードのように表面電位を制御するセンサー電極で受光面全面を覆う必要をなくし、受光感度を大幅に向上させることを目的とした。受光部表面をP⁺層にするピン留めフォトダイオードの基本となる提案であった。

萩原の1975年の
PPDの発明

JPA1977-837

①特 願 昭52-837
②出 願 昭52(1977)1月10日
③發明者 小池紀雄
④特許出願公開 昭53-86516



続いてフォトダイオードの受光面P⁺層を基板電位にする提案が日立とソニーからなされた。日立からは1977年、表面高濃度P⁺層をP型基板(ウエル)に接続し基板と同じ電位にピン留めすることで電荷蓄積容量を増加し、フォトダイオードのダイナミックレンジを広げる構造が提示された^{【4】}。またソニーは1978年、同じ構造のフォトダイオードを用いたFT(Frame Transfer)-CCDイメージセンサを発表した^{【5】}。それを発展させた2/3インチ型28万画素FT-CCDイメージセンサを用いた、VTR一体型カラー ムービーカメラの試作に、世界ではじめて1981年に成功した^{【6】}。

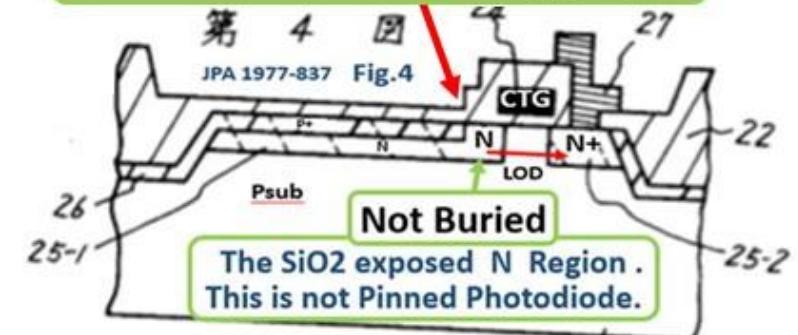
【3】萩原良昭、"固体撮像装置"、特許公報 昭58-46905 (1975年11月10日出願) ← (JPA1975-134985)

【4】小池紀雄、竹本一八男、"固体撮像装置"特許公報 昭62-20750 (1977年1月10日出願)

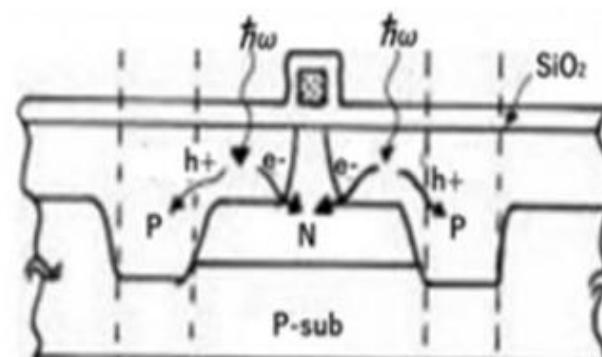
【5】Y. Hagiwara, M. Abe, and C. Okada, "A 380H x 488V CCD imager with narrow channel transfer gates", Proc. The 10th Conference on Solid State Devices, Tokyo, (1978); Japanese Journal of Applied Physics, vol. 18, Supplements 18-1, pp. 335-340, (1979) 萩原の1978年の世界初のPPDの開発

【6】梶野功、島田勝、中田康雄、平田芳美、萩原良昭、"ナローチャネルCCD単板カラーカメラ", テレビジョン学会技術報告, vol. 5, no. 29, pp. 32-36, (1981)

Buried Photodiodeではない



SSDM1978 Paper



Pinned
Buried
Photodiode

①日本国特許庁 (JP) ②特許出願公告
 ③特許公報 (B2) 昭58-46905
 ④登録記号 ⑤出願登録番号 ⑥公表日 昭和58年(1983)10月19日
 ⑦Int.Cl. H 04 N 27/30 ⑧649-1C ⑨619-1F ⑩発明の数 1
 H 04 N 27/14

⑦出願人 ソニー株式会社
 ⑧発明者 萩原 良昭

特許請求の範囲

N_{sub} 半導体基体に、第1導電型の第1半導体領域と、
P領域
 之の上に形成された第2導電型の第2半導体領域 **N領域**
 とが形成されて光感知部とよりの電荷を転送する
 電荷転送部とが上記半導体基体の主面に沿う如く
 配置されて成る固体撮像装置に於いて、上記光感
 知部の上記第2半導体領域に整流性接合が形成さ
 れ、該接合をエミッタ接合とし、上記第1及び第
 2半導体領域間の接合をコレクタ接合とするトランジスタを形成し、該トランジスタのベースとなる上記第2半導体領域に光学像に応じた電荷を蓄積し、ここに蓄積された電荷を上記転送部に移行させて、その転送を行うようにしたことを特徴とする固体撮像装置。

④固体撮像装置

②特願 昭50-134985
 ②出願 昭50(1975)11月10日
 ③公開 昭52-58414

このJPA1975-134985出願特許の「図の簡単な説明」の中では、第5図と第6図について以下の様に説明しています。

第5図は本発明装置の他の例の要部の拡大断面図
 第6図は本発明装置の動作の説明図である。

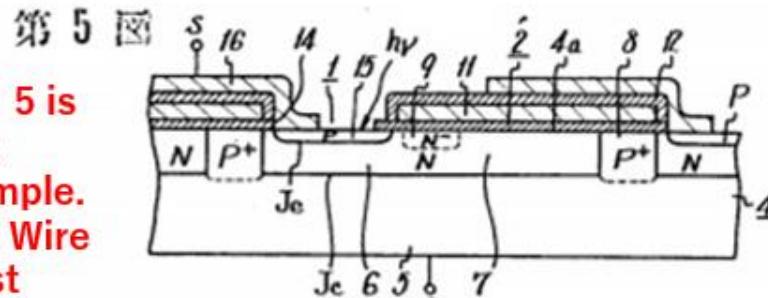


Figure 5 is just an example. Contact Wire is just an option.

