

Story of Pinned Buried Photodiode

Yoshiaki Hagiwara

● What is the difference between CCD Image Sensor and CMOS Image Sensor ?

What is CCD Image Sensor ? Who invented it ? Who developed it ?

What is CMOS Image Sensor ? Who invented it ? Who developed it ?

● What is the difference between Buried Photodiode and Pinned Photodiode?

What is Buried Photodiode? Who invented it ? Who developed it ?

What is Pinned Photodiode? Who invented it ? Who developed it ?

● In the historical invention and development efforts of image sensors, what is the true contribution of Charge Coupled Device (CCD) ?

Story of Pinned Buried Photodiode

Yoshiaki Hagiwara

● CCD Image Sensor と CMOS Image Sensor の違いは何か？

CCD Image Sensor とは何か？ だれが発明し、だれが開発したか？
CMOS Image Sensor とは何か？ だれが発明し、だれが開発したか？

● Buried Photodiode と Pinned Photodiode の違いは何か？

Buried Photodiode とは何か？ だれが発明し、だれが開発したか？
Pinned Photodiode とは何か？ だれが発明し、だれが開発したか？

● Image Sensor の発明と開発史における電荷結合素子、すなわち、
Charge Coupled Device (CCD) の貢献は何だったのか？

Story of Pinned Buried Photodiode

Yoshiaki Hagiwara

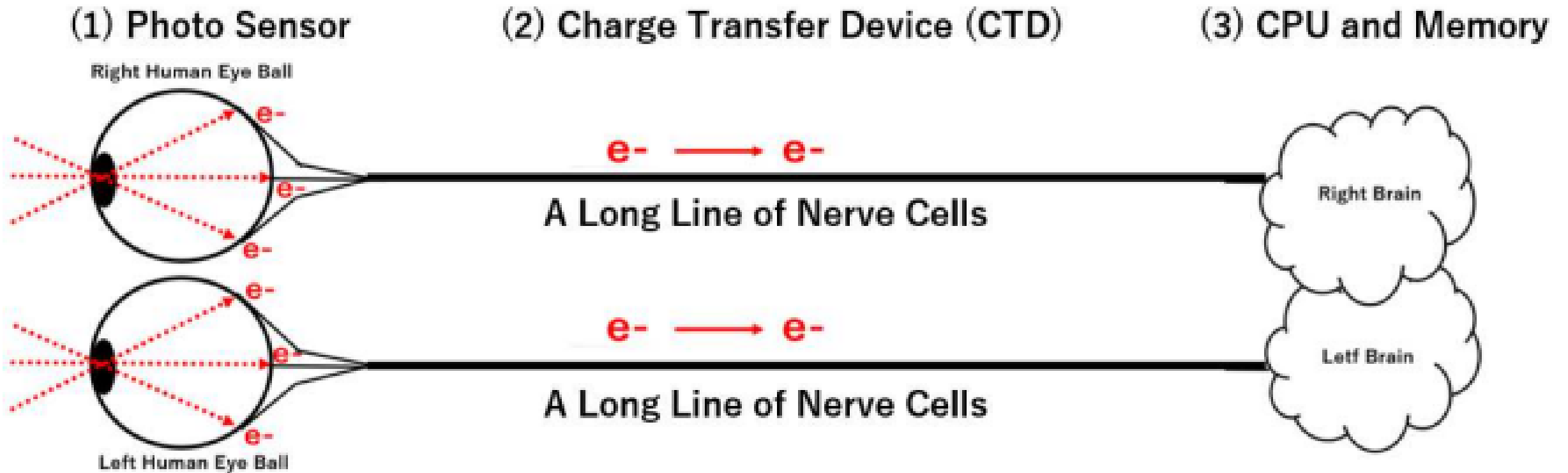


Figure 1. Artificial Intelligent (AI) Image Sensor Structure with Three Basic Parts.

Story of Pinned Buried Photodiode

Yoshiaki Hagiwara

P+PNPP+ junction type Solar Cell

N+P junction type Solar Cell

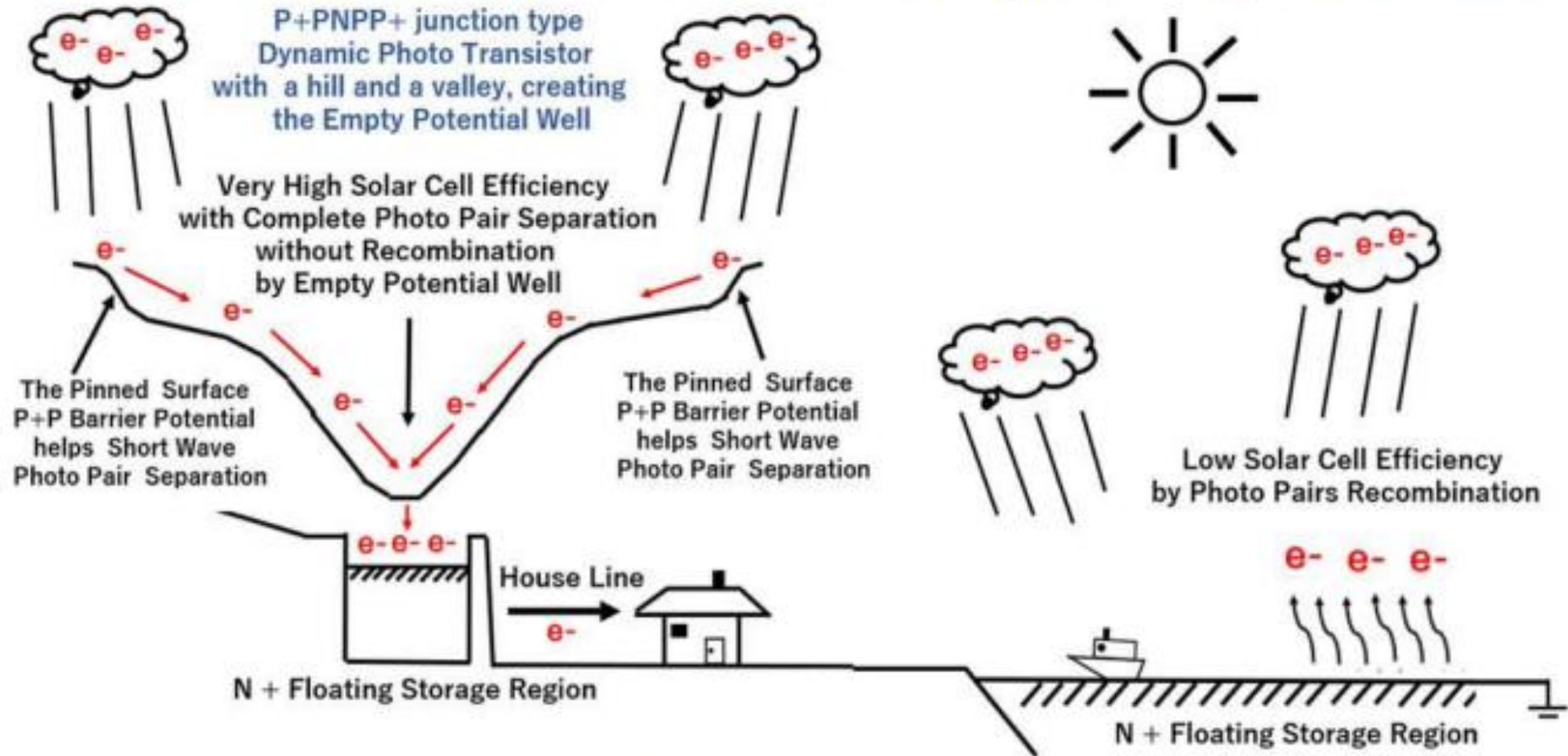


Figure 2. Comparison of Double and Triple Junction type Photo Sensor Structures.

Story of Pinned Buried Photodiode

- Before the invention of Charge Coupled Device (CCD) in 1970, the most of image sensors had the N+P single-junction type light-detecting picture-element (pixel).

The N+P single junction type photo sensor is still now widely used in solar cells with a poor light-energy to electron-energy conversion efficiency of about less than 20%.

- Before 1970, it was well known that an MOS dynamic photo capacitor could also be used as a light-detecting picture-element (pixel). However, the surface metal of the MOS electrode does not pass the illuminated light thru. But buried channel type Charge Coupled Device (CCD) was very attractive because it can transfer the analog photo charge packet with a charge transfer efficiency up to 99.999%. In the analog TV era, the picture resolution was 800H by 500V, and the 99.999% charge transfer efficiency was enough since the number of the charge transfer required in the image sensor was only $800H + 500V = 1300$ times of the CCD charge transfers and the charge loss was only $1300 \times 0.001 \% = 1.3 \%$. Since human eyes do not recognize any picture noise and distortion of less than 3% and the camera sensitivity is defined as the signal to noise ratio (S/N), the over-all CCD charge transfer noise of about 1.3 % was very small. And CCD had a very important contribution for realizing a very high light-sensitive solid-state video camera in the analog TV era.

Story of Pinned Buried Photodiode

- However, for the digital TV era of 6000H by 4000V picture resolution, the 99.999% CCD charge transfer efficiency is no longer enough since the maximum number of the charge transfer required becomes 10000 and the charge loss is now over $10000 \times 0.001 \% = 10 \%$. Human eyes can recognize picture noise and distortion over 3%.
- Now, with the low-power digital CMOS circuit and with the correlated double sampling (CDS) scheme, and also with the in-pixel source-follower current-amplifier circuit and with the in-pixel or in-column A/D converter circuit, the digital CMOS type charge transfer device completely took over the role of the analog CCD type charge transfer device.
- But as well known, the low-power digital CMOS circuits and the A/D converters in the modern CMOS image sensors have nothing to do with the light detecting element.
- Then, what is the actual semiconductor device that has the super-light sensitive feature ? The semiconductor device that has the super-light sensitive feature was actually used since 1987 when Sony successfully developed and produced the passport-size portable 8 mm video camera with the electrical shutter function capability for the first time in the world. The 1987 is the year when the film cameras began to be replaced completely by the very highly light-sensitive, all-solid-state and also mechanical-parts-free video cameras.

Story of Pinned Buried Photodiode

- Then, what is the actual semiconductor device that has the super-light sensitive feature ?

The semiconductor device that has the super-light sensitive feature was actually developed in 1978 for the first time in the world by Sony and Sony also developed successfully for the first time in the world one-chip CCD video camera in 1980 using the same unique device with a very high super-light-sensitive feature.

However, Sony did not disclose the details of this unique photo sensor structure with the very high super-light-sensitive feature because Sony was under competitions with many strong rival companies. Sony was afraid of the possibility that they would easily copy the unique device and would also invent a better device against Sony.

- The actual semiconductor device that has the super-light sensitive feature is Sony's hole accumulation diode (HAD) which is the NPN triple junction type Pinned Buried Photodiode with the in-pixel vertical overflow drain (VOD) punch-thru action mode, which was invented in 1975 by Yoshiaki Hagiwara at Sony. See JPA1975-127646, JPA1975-127647 and JPA1975-134985. The first PNP double junction Pinned Buried Photodiode was developed and reported at SSDM1978 by Hagiwara team at Sony.

Story of Pinned Buried Photodiode

What is the actual semiconductor device that has the super-light sensitive feature, no image lag problem and no surface dark current noise problem but with the pinned surface and the in-pixel vertical overflow drain (VOD) function realizing the electric shutter function capability for fast action and snapshots pictures ?

What is the difference between Pinned Photodiode and Buried Photodiode ?

Surface	Buried Photodiode with Floating Surface and Serious Image Lag by Ohmic RC Delay	Pinned Buried Photodiode with Pinned Surface, connected directly to the metal or adjacent P+ Channel Stops with No Image Lag of RC=0 delay time and also with the Pinned Buried Empty Potential Well	
Junction	Double PNP junction Photodiode		Triple PNPN junction Photodiode
VOD	X	X	○
No Image Lag	X	○	○
Electric Shutter	X	X	○
Development	NEC Dec 1982	Sony Sep 1978	Sony Oct 1987 (Hamazaki Sony Team)
Invention	Phillips June 1975	Sony Oct 1975 (JPA1975-127647, 1975-127647 and 1975-134985)	

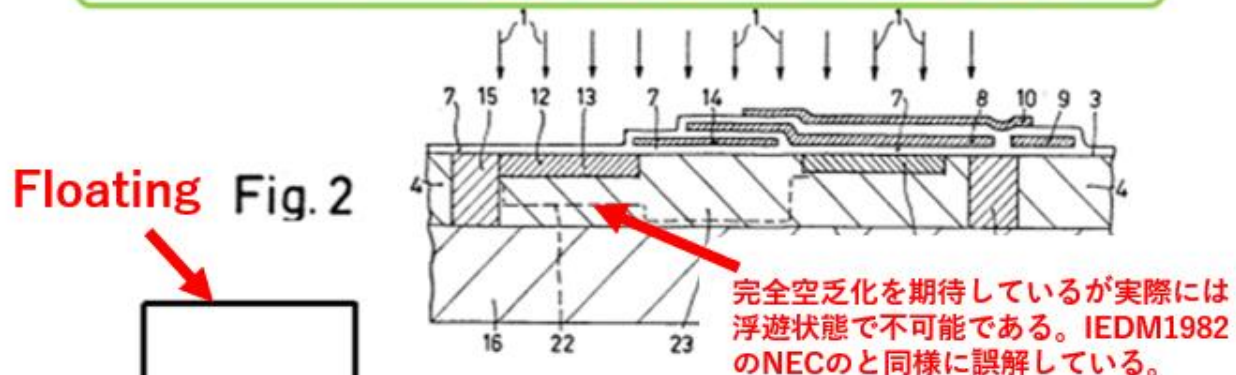
Story of Pinned Buried Photodiode

What is the actual semiconductor device that has the super-light sensitive feature, no image lag problem and no surface dark current noise problem but with the pinned surface and the in-pixel vertical overflow drain (VOD) function realizing the electric shutter function capability for fast action and snapshots pictures ?

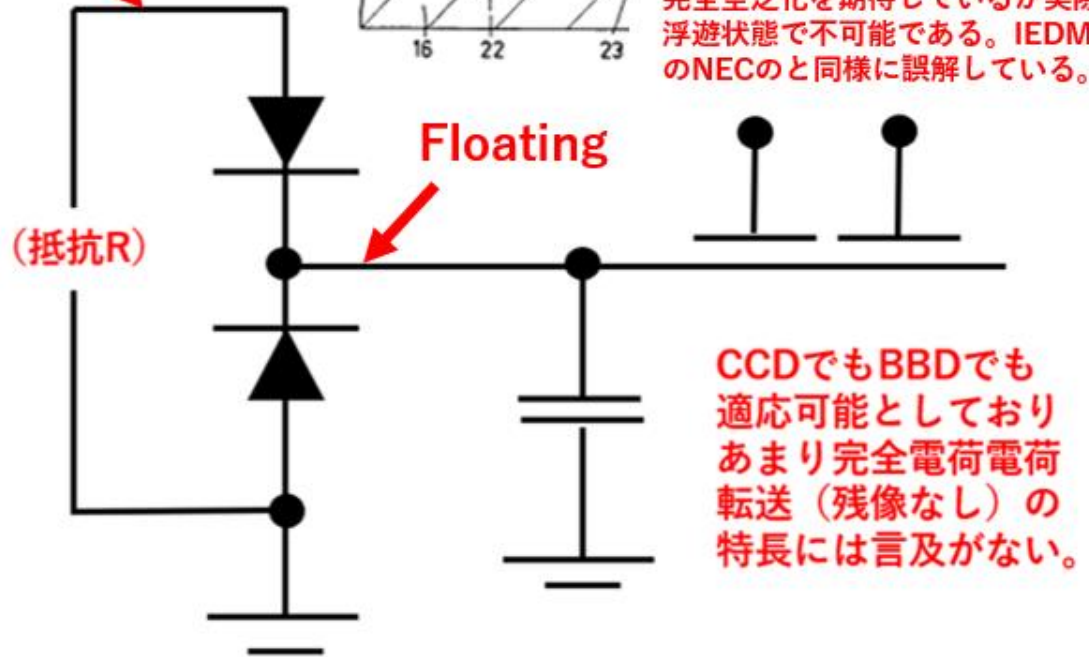
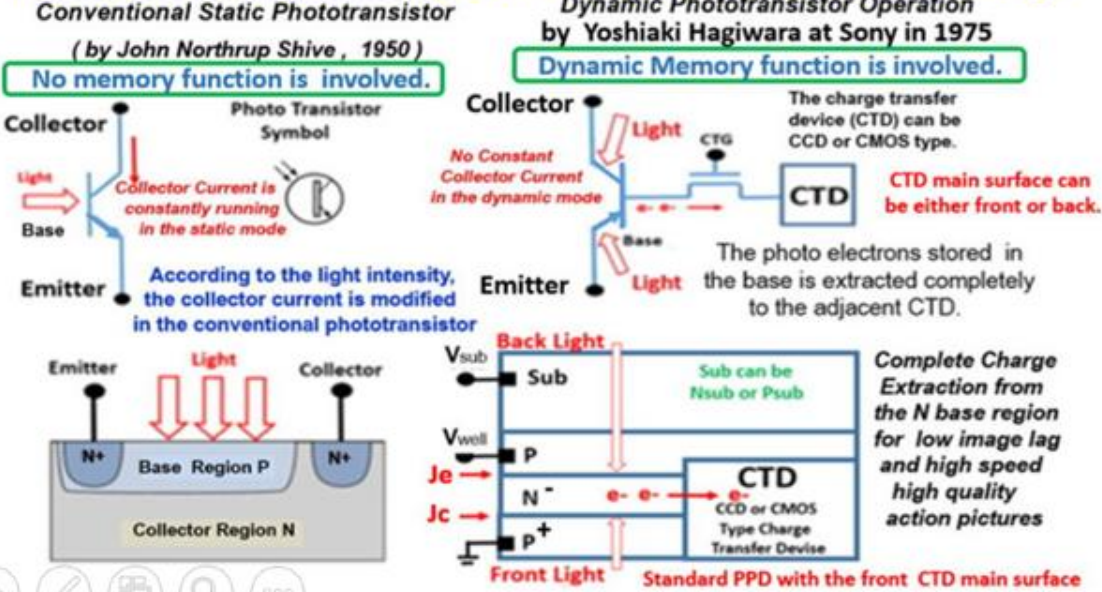
What is the difference between Pinned Photodiode and Buried Photodiode ?

Surface	Floating Surface Serious Ohmic RC delay	Pinned Surface Metal or P+ channel stop and R = 0	
Junction	Double PNP junction Photodiode	Triple PNPN junction Photodiode	
VOD	X	X	○
No Image Lag	X	○	○
Electric Shutter	X	X	○
Development	NEC Dec 1982	Sony Sep 1978	Sony Oct 1987 (Hamazaki Sony Team)
Invention	Phillips June 1975	Sony Oct 1975 (JPA1975-127647, 1975-127647 and 1975-134985)	

実施例図 2 オーム（抵抗R）接合でありRC遅延が生じる？



SONY HAD Sensor 1975 was hinted by SONY PNP Bipolar Transistor Process Technology



Story of Pinned Buried Photodiode

川名喜之さんの貢献は、Bipolar Transistorの高性能化を実現した事です。

シリコン基板の裏面をエッチングして薄くすることにより、
Bipolar Transistor の ON 抵抗値 R の値を低減することです。

これはPNPトランジスタの Collector 端子を、外部の固定電圧値にピン留めすることが目的です。一番に固定ピン留めすることが重要だと理解したのはもとSONYの川名喜之さんの発明でした。しかし川名喜之さんは当時特許出願もせず、単純に製造技術のKNOWHOWとして社外秘として黙々とお仕事をSONYのためにされておられました。その発明のお陰で、SONYは、民生用のON抵抗値 R の少ない世界一の性能を持つ、高性能パワートランジスターを、SONYは生産していました。

それを米国のTexas Instrument社は注目し、SONYとTI社の技術提携が成立しました。SONY 49%でTI 51%の出資での、世界初の半導体国際合弁会社が設立されました。

Emitter 端子と Collector端子が 抵抗値 $R = 0$ で動作することは重要な概念です。しかしSONY以外の企業ではその認識が生産技術者には一般に欠如していた時代でした。イメージセンサーの生産技術でもSONYだけが自然にその経験を継承され今に至ります。

発明公開の公式HPには「NECの寺西氏がPinned Photodiodeである」と記載されているがこれは事実誤認である。
「東芝の山田氏がVODの発明者である」とあるが記載されているがこれも事実誤認である。

概要

撮像デバイスの研究開発は、19世紀後期のテレビジョン研究がスタートである。機械式、撮像管、固体撮像素子（以下「イメージセンサー」と呼ぶ）と発展し、社会に大きなインパクトを与えつつ、大きく発展してきた。

真空管の一種である撮像管は、サイズが大きい、割れ物である、消費電力が大きい、画像にゆがみがある、高価である、などの欠点があり、固体化が望まれていた。1960年代半ばにイメージセンサーの開発がスタートした。そのときは、MOS（Metal Oxide Semiconductor）型が中心であった。

1970年にBoyleとSmith（当時Bell研究所）がCCD（Charge-Coupled Device、電荷結合素子）を発表した¹。構造が単純であり、イメージセンサーのような大規模なアレイ構造を製造するのに適していること、矢継ぎ早にCCDに改善が加えられたことから、イメージセンサー開発の中心はCCDになった。1970年後半からは開発の中心は日本に移った。1978年、山田哲生（当時 東芝）は、強い光が入射したときに縦線の偽信号を発生させるブルーミングを抑制する縦型オーバーフローレイン構造を発明した²。1979年には寺西信一（当時 NEC）が、白傷や暗電流を大幅に低減し、残像や転送ノイズを解消する埋込フォトダイオード（Pinned Photodiode）を発明した³。これらの結果、CCDはまずムービーを、引き続きコンパクトデジタルスチルカメラを主な市場として量産されていった。

1990年代になると、CMOSの微細化が進み、4個ほどのトランジスターを画素内に配置することが可能になり、さらには、埋込フォトダイオードをCMOSイメージセンサーに適用することでCCDと同等以上の低ノイズが達成でき、世界の多くの機関で熱心に関係が進められた。2000年に米田智也ら（当時 キヤノン）が、強い光が入射したときに発生するシェーディングを抑制する構造を発明した⁴。2001年に鈴木亮司ら（当時 ソニー）が、裏面照射型に関する発明をした⁵。これらの技術開発によりCMOSイメージセンサーが主役になり、低消費電力という特性のお陰もあり、携帯電話に搭載され、生産量を爆発的に増加させていった。2010年に梅林拓ら（当時 ソニー）が、イメージセンサーに画像処理回路を積層する構造を発明し⁶、高速化と多機能化を飛躍的に押し進めた。

2014年には携帯電話用を中心に約38億個もの生産が行われた。パソコンカメラ、デジタルスチルカメラ、ゲームなどのコンシューマー用途、監視用、車載用、放送用カメラなどの社会インフラとして、さらには医療、科学用などあらゆるところでイメージセンサーが使われるようになった。

CCD撮像素子（ICX008）

ICX008はもとSONYの萩原良昭が設計開発し商品化に従事したchipである。



（画像提供：ソニー）

もとSONYの萩原良昭が真のOFD機能付きのPinned Buried Photodiodeの発明者である。
See JPA1975-127646, JPA1975-127647
and JPA1975-134985

Sony's Representative Inventions Supporting Stacked Multi-Functional CMOS Image Sensors

Sony Corporation

Sony Semiconductor Solutions Corporation

Pinned Photodiode Adopted for Back-Illuminated CMOS Image Sensors

The history of Sony's inventions of image sensors goes back to the CCD era. Above all, Pinned Photodiode is a technology that contributes to improving the performance of back-illuminated CMOS image sensors, and the history of inventions and product development are as below.

In 1975, Sony invented a CCD image sensor that adopted a back-illuminated N+NP+N junction type and an N+NP+NP junction type Pinned Photodiode (PPD) (Japanese patent application number 1975-127646, 1975-127647 Yoshiaki Hagiwara). In the same year, inspired by such structure, Sony invented a PNP junction type PPD with VOD (vertical overflow drain) function (Japanese Patent No. 1215101 Yoshiaki Hagiwara). After that, Sony succeeded in making a principle prototype of a frame transfer CCD image sensor that adopted the PNP junction type PPD technology, having a high-impurity-concentration P+ channel stop region formed near a light receiving section by ion implantation technology for the first time in the world, and its technical paper was presented at the academic conference, SSDM 1978 (Y. Hagiwara, M. Abe, and C. Okada, "A 380H x 488V CCD imager with narrow channel transfer gates", Proc. The 10th Conference on Solid State Devices, Tokyo, (1978)). In 1980, Sony succeeded in making a camera integrated VTR which incorporated a one-chip frame transfer CCD image sensor that adopted the PNP junction type PPD. President Iwama in Tokyo, Chairperson Morita in New York, at the time held a press conference respectively on the same day, which surprised the world. In 1987, Sony succeeded in developing a 8 mm video camcorder that adopted, for the first time in the world, the interline transfer CCD image sensor, which incorporated "PPD having a high-impurity-concentration P+ channel stop region formed near the light receiving section by ion implantation technology" with VOD function, and became the pioneer of the video camera market. The PPD technology that has been nurtured through such a long history is still used in back-illuminated CMOS image sensors.

川名喜之さんからいただいた貴重なお言葉をご報告します。



川名喜之さんは萩原が1975年 Sony 入社時から大変お世話になった恩人です。2021年6月21日に死去されました。ご冥福をお祈りします。

川名喜之さんは1932年3月1日生まれで、東京大学を卒業後ソニーに入社し、1950年後半にはソニーの新卒現役若手技術者として、Bipolar Transistorのデバイスプロセス技術の開発に従事されました。その時にシリコンチップの裏面を薄くして、Bipolar TransistorのON-抵抗を減らし大幅にBipolar Transistorの電流特性を大幅に改善し、世界一の特性を持つBipolar Transistorを開発生産商品化が実現しました。米国Texas Instrument社がそのSONYのBipolar Transistorの開発生産技術に注目し、SONYとの技術提携が成立し、米国Texas Instrument社が51%出資でSONYが49%出資のTI Japan社が、日本ではじめての国際合弁会社として設立しました。萩原が1975年に入社した当時、川名喜之さんは故岩間和夫社長が陣頭指揮をとるSONYのTOP極秘開発プロジェクトのCCDプロセス開発部の統括部長として勤務されていました。

川名喜之さんからいただいた貴重なお言葉をご報告します。

From: Kawana Yoshiyuki <kawana@asahi-net.email.ne.jp>
Sent: Saturday, March 27, 2021 7:16 PM
To: hagiwara.yoshiaki@aiplab.com; 'seiichi-watanabe' <seiichi-watanabe@hinets.jp>
Cc: hagiwara@ssis.or.jp; hagiwara.yoshiaki@aiplab.com; hagiwara-yoshiaki@aiplab.com
Subject: RE: IEEE Life Fellow 講演会の件 萩原2020_02_11



萩原さん、

1978年当時NEC寺西さんの論文では始めN+Pダイオードでフォトダイオードを構成していたことが分かります。次に寺西さんは P+NP接合のフォトダイオードを採用し、残像が減ったと報告しています。このP+NPダイオードは論文を見る限り、pinned photodiodeではありません。N+Pダイオードはpinnedに出来ません。その延長でP+NPダイオードもこの論文ではpinnedになっていないのではと思います。

一方ソニーは1975年当時からMOSトランジスタをphoto-sensorとして使っていたので初めからpinnedでした。こういう違いもあるのかなと思いました。

川名喜之

川名喜之さんからいただいた貴重なお言葉をご報告します。



From: Kawana Yoshiyuki <kawana@asahi-net.email.ne.jp>

Sent: Sunday, March 28, 2021 3:43 PM

To: hagiwara.yoshiaki@aiplab.com; 'seiichi-watanabe' <seiichi-watanabe@hinets.jp>; 'Naohisa Ohta' <naohisa@kmd.keio.ac.jp>; narabu@gakushikai.jp; '鈴木俊治' <toshiharusuzuki11@gmail.com>; 'Tsugio Makimoto' <makimoto@tsugio.jp>; mukai@sis.or.jp

Cc: hagiwara-yoshiaki@aiplab.com; hagiwara.yoshiaki@aiplab.com

Subject: RE: IEEE Life Fellow講演会の件 萩原2020_02_11

萩原さん、

コメントありがとうございます。1982年は1975年よりも7年経っています。振り返ってみるべきと思います。

川名喜之

川名喜之さんからいただいた貴重なお言葉をご報告します。



From: Kawana Yoshiyuki <kawana@asahi-net.email.ne.jp>

Sent: Wednesday, March 31, 2021 12:03 PM

To: seiichi-watanabe <seiichi-watanabe@hinets.jp>; hagiwara-yoshiaki@aiplab.com

Cc: seiichi-watanabe@hinets.jp

Subject: RE: 公益社団法人発明協会イノベーション100記事修正 検討要請(追加資料)

渡辺さん、

Overflow drainに関する特許紛争の提示ありがとうございます。ここでは発明協会の記事にある山田哲生さんの発明より早い1975年の萩原良昭の特許が有効であったと証明されました。ご参考にしてください、という意味ですね。

当然、1979年発明とされる寺西信一さんの埋め込みフォトダイオードより早い1975年出願の萩原特許を見直してください、というのは変わらずお願いします、ということですね。

川名喜之

川名喜之さんからいただいた貴重なお言葉をご報告します。



From: Kawana Yoshiyuki <kawana@asahi-net.email.ne.jp>

Sent: Sunday, April 4, 2021 8:14 PM

To: seiichi-watanabe <seiichi-watanabe@hinets.jp>; hagiwara-yoshiaki@aiplab.com

Cc: seiichi-watanabe@hinets.jp

Subject: RE: 公益社団法人発明協会イノベーション100記事修正 検討要請(追加資料確認依頼)

渡辺さん、

発明協会への資料送付ありがとうございます。

発明協会からの返事が待たれますが、no responseのこともあるかもしれません。しかし、明らかに発明協会の見落としと思います。その場合には再度対応を検討することになるでしょうね。

川名喜之

川名喜之さんからいただいた貴重なお言葉をご報告します。



From: Kawana Yoshiyuki <kawana@asahi-net.email.ne.jp>

Sent: Saturday, April 17, 2021 7:38 AM

To: seiichi-watanabe <seiichi-watanabe@hinets.jp>; hagiwara-yoshiaki@aiplab.com

Cc: seiichi-watanabe@hinets.jp

Subject: RE: FW: 公益社団法人発明協会イノベーション100記事修正検討要請(追加資料確認依頼)

渡辺さん、萩原さん、

発明協会から意外な返事をいただきました。萩原さんの言われる通り、発明の優先の判断は学会によるべきものではないと思います。特許庁は自ら判断する能力がないと言ったことになりますね。特許を認可するかどうかは先願調査を含めて特許庁の判断によっているのではありませんか。特許庁は自らの役割を否定していると思います。

もう一度特許庁の役割に準じて学会ではなく自らの判断を示してほしいです。それを要求したらどうでしょうか。それでも不満足な返事ならまた対応を考えましょう。

川名喜之

川名喜之さんからいただいた貴重なお言葉をご報告します。



From: Kawana Yoshiyuki <kawana@asahi-net.email.ne.jp>

Sent: Thursday, April 22, 2021 11:37 AM

To: hagiwara-yoshiaki@aiplab.com; 'seiichi-watanabe' <seiichi-watanabe@hinets.jp>

Subject: RE: 従来のsingle接合型 Solar Cellの問題点をまとめてみました。

萩原さん、

ご存知の通り、1982年のIEEEの寺西さんの論文は埋め込みphotodiodeを述べていますが、PPDではありませんね。先に述べた通り、そのために残像が取り切れないのではと考えます。

川名喜之

川名喜之さんからいただいた貴重なお言葉をご報告します。



From: Kawana Yoshiyuki <kawana@asahi-net.email.ne.jp>

Sent: Wednesday, April 28, 2021 8:07 PM

To: hagiwara-yoshiaki@aiplab.com; 'seiichi-watanabe' <seiichi-watanabe@hinets.jp>; narabu@gakushikai.jp; 'Naohisa Ohta' <naohisa@kmd.keio.ac.jp>; tkst@ca2.so-net.ne.jp; hiromichi.matsui@restargp.com

Cc: hagiwara@ssis.or.jp; hagiwara-yoshiaki@aiplab.com

Subject: RE: ご無沙汰しております。萩原の近況報告とおねがいです。萩原2021_04_28

萩原さん、

お休み中でも研究に熱中するのは素晴らしいです。

ご説明理解いたしました。寺西さんの功績についてまだ理解できていません。埋め込みフォトダイオードでは電荷蓄積層が空乏化される状況ならば残像はなくなるとされますが、実験結果はそうなっていません。電荷蓄積層に蓄積された電子はフォトダイオードがpinされていなければ、瞬時にはなくなりません。そこが大切と思いますがどうですか。

川名喜之

1975-1985 Improvement of photodiode for image sensor

(Phillips, Sony, Hitachi, NEC, Toshiba)

~ Discrete Semiconductor/Others ~

Photodiodes are used for photodetectors of image sensors.

On June 9, 1975, Philips 【1】 proposed a double junction type Buried Photodiode for the first time in the world and used it in CCD image sensors. By providing an oxide-covered silicon P type surface region for the light incident section, the MOS sensor electrode that normally covers the entire light receiving surface of the photodiode can be eliminated to improve the light sensitivity greatly. Then, on Oct 23, 1975, Sony proposed a double junction type 【2】 and a triple junction type 【3】 Pinned Buried Photodiode. While Buried Photodiode with the floating surface is known to have the serious image lag problem, Pinned Buried Photodiode invented by Sony with the pinned surface hole accumulation region has the complete charge transfer capability and suffers no image lag problem.

1975-1985 Improvement of photodiode for image sensor

In the same year, on November 10, 1975, inspired by such structure, Sony invented a PNP junction type Pinned Buried Photodiode with vertical overflow drain (VOD) function [4]. It is a basic proposal for a pinned buried photodiode with the electrical shutter function capability with a P+ layer on the surface of the light receiving part and the complete charge transfer capability achieving the no-image-lag feature. The vertical overflow drain (VOD) function capability is essential to achieve the electrical shutter function for fast action and snapshot motion pictures. This invention opened the new era of the completely mechanical-parts free and filmless video cameras.

Next, proposals were made by Hitachi [5] to use the P+ layer as the substrate potential. In 1977, Hitachi presented a structure in which the high-concentration surface P+ layer is connected to a P-type substrate (well) and pinned it to the same potential but the charge N+ storage region is partially exposed to the silicon surface and, being floating, has the serious image lag problem. This photosensor was not Pinned Buried Photodiode.

1975-1985 Improvement of photodiode for image sensor

In 1978, Toshiba 【6】 also proposed an N+PNsub double junction type photodiode with the floating surface and the VOD function. However, it did not deplete the charge storage N layer completely and suffered the serious image lag problem.

In 1978, Sony 【7】 announced an FT (Frame Transfer) -CCD image sensor, using the P+NP double junction type Pinned Buried Photodiode with the excellent blue light sensitivity, no surface dark current problem and the completely charge transfer capability of no image lag feature.

Sony succeeded for the first time in the world in prototyping a VTR-integrated color movie camera using a 2 / 3-inch 280,000-pixel FT-CCD image sensor that developed this technology in 1980 and held Sony Press Conference in Tokyo and in New York on the same date of July 1, 1980. The design methods based on this operation principle of the pinned buried photodiode focusing on this buried N-layer potential were then widely studied and have been standardized as the Pinned Buried Photodiode for today's CCD and CMOS image sensors 【8】 .

1975-1985 Improvement of photodiode for image sensor

The Pinned Photodiode is a Buried Photodiode in which the entire buried N layer is covered with a P layer. The part of the P layer on the light incident surface is heavily doped P+. Meanwhile there were many conference papers and patent applications reported which were very similar in the first glance but quite different from the Hagiwara 1975 invention and 1978 paper of the completely Pinned Buried Photodiode.

In 1980, NEC **【9】** filed a Japanese patent on Buried Photodiode and explained in detail the relationship between the electric potential of the N layer of a photodiode in which the P layer was pinned to the substrate potential and the potential of the transfer gate to an external circuit.

NEC claimed in the NEC IEDM1982 paper **【10】** that a principle of operation that completely transfers the signal charges would be achieved while keeping the potential of the depleted N layer higher than the channel potential of the transfer gate by a required value or higher, realizing image lag free operation. But NEC reported the serious image lag problem in the Buried Photodiode presented in the NEC IEDM1982 conference paper. NEC did not explain clearly the cause of the image lag problem. NEC did not explain the importance of the Pinned surface potential, which is very important to suppress the image lag problem.

1975-1985 Improvement of photodiode for image sensor

Now it is very clear that, unless the surface P+ hole accumulation region is pinned by the adjacent P+ heavily doped channel stops region, the light incident P+ surface hole accumulation region would become floating, being surrounded and isolated electrically from the substrate ground potential by the depletion region extended by the deeply biased buried N storage region and causing the serious image lag problem.

Sony developed the first Pinned Buried Photodiode in 1978 and used it in a FT CCD image sensor. NEC also developed Buried photodiode in 1982, used it in an ILT CCD image sensor for the first time in the world. But the NEC Buried Photodiode reported in the NEC IEDM1982 paper had evidently the floating surface Buried Photodiode with a serious image lag problem, which was not evidently a Pinned Photodiode.

Kodak **【11】** also developed Pinned Buried photodiode in 1984, used it in an ILT CCD image sensor for the first time in the world and named this structure Pinned Photodiode. This device has features such as high light sensitivity, wide dynamic range, image lag free, much smaller dark current due to reduced influence of GR center on the light receiving surface, and no white scars. However, Kodak used the LOCOS isolation which induced the thermal oxide stress causing the yield problems of the serious dark current noise and defects of white spots. Sony 1978 Pinned Photodiode did not use the LOCOS isolation to improve the image sensor yield by suppressing the surface dark current problem.

1975-1985 Improvement of photodiode for image sensor

In 1987, Sony 【12】 developed a 2 / 3-inch, 380,000-pixel CCD image sensor using a new type of photodetector, now called a Pinned Photodiode (Sony named it HAD: Hole Accumulation Diode), and installed it in the 8mm VTR integrated video camera "CCD-V90", using high energy ion implantation technology without using the LOCOS isolation technology to form the adjacent P+ heavily doped channel stops directly connected to the light illumination surface of the surface P+ hole accumulation region, which was originally developed in 1978 by Yoshiaki Hagiwara and reported for the first time in SSDM1978 conference in September 1978 【7】 .

In the 1990s, the era of passport size video cameras demands compact CCD image sensors with large numbers of pixels (1/2 inch or smaller with 400,000 pixels or more). As a result, Pinned Photodiodes came to be widely used in CCD image sensors by manufacturers. In 1995, Kodak adopted them for CMOS image sensors. Pinned Photodiodes became the primary photodetector for CCD / CMOS image sensors. The Pinned Photodiode (also known as Buried Photodiode) technology was established as a widely used standard technology by active proposals of photodiode improvements from the late 1970s to the early 1980s.

1975-1985 Improvement of photodiode for image sensor

References:

- 【1】 J. Santen, JPA1976—65705 with priority claimed by Patent 7506795 filed in Nederland on June 9, 1975.
- 【2】 Y. Hagiwara, JPA1975—127646 on N+PNP Pinned Photodiode with Global Shutter Buffer Memory
- 【3】 Y. Hagiwara, JPA1975—127647 on N+PN Pinned Photodiode with Global Shutter Buffer Memory
- 【4】 Y. Hagiwara, JPA1975—134985 on P+NPNsub Pinned Photodiode with VOD with no image lag
- 【5】 N. Koike, I. Takemoto, Patent JPA1977—837 on P+NP floating N storage of image lag problem.
- 【6】 T. Yamada, JPA1978—1971 on N+PNsub floating surface VOD function of image lag problem.
- 【7】 Y. Hagiwara, M. Abe, and C. Okada, "A 380H x 488V CCD imager with narrow channel transfer gates", Proc. The 10th Conference on Solid State Devices, Tokyo, (1978): Japanese Journal of Applied Physics, vol. 18, Supplements 18-1, pp. 335-340, (1979)
- 【8】 I. Kajino, M. Shimada, Y. Nakada, Y. Hirata and Y. Hagiwara, "Single Chip Color Camera Using Narrow channel CCD Imager with Over Flow Drain", Technical Report of The Institute of Image Information and Television Engineers, vol. 5, no. 29, pp. 32-3S, (1981) Version 2020/12/1
- 【9】 N. Teranishi, Y. Ishihara, H. Shiraki, Japanese Patent JP1980-138062
- 【10】 N. Teranishi, A. Kohono, Y. Ishihara, E. Oda, and K. Arai, "No image lag photodiode structure in in the interline CCD image sensor", 1982 International Electron Devices Meeting Digest of Technical Papers, pp. 324-327, (1982)
- 【11】 B. C. Burkey, W. C. Chang, J. Littlehale, T. H. Lee, T. J. Tredwell, J. P. Lavine, E. A. Trbk, "The Pinned Photodiode for an Interline-transfer CCD Image Sensor", IEDM1984, Digest of Technical Papers, paper (2.3), (1984).
- 【12】 M. Hamasaki, T. Suzuki, Y. Kagawa, K. Ishikawa, K. Miyata and H. Kambe, "An IT-CCD imager with electronically variable shutter speed", Technical Report of The Institute of Image Information and Television Engineers. vol. 12, no. 12, pp. 31-36, (1988)

Pinned Buried Photodiode の発明と開発の歴史的背景について

萩原良昭

Double 接合型の受光素子自身は、すでに 1950 年に static photo transistor として John Northrup Shive が発明している。Philips 社からも CCD Image sensor の受光素子として 1975 年 6 月 9 日に発明特許が出願されている。また in-pixel 型の垂直 OFD (VOD) も Fairchild 社の James M. Early 氏により、1975 年 12 年 3 日に米国特許 USP3896485 として出願されている。

Pinned Buried Photodiode の発明と開発の歴史的背景について

萩原良昭

しかし、Double 接合型および Triple 接合型の受光素子の 1 種で、Pinned Buried Photodiode と呼ばれる受光素子で、残像のない特長と縦型 OFD (VOD)機能の両方を兼ね備え、その結果、電子シャッター機能を持つ受光素子は、1975 年 10 月 23 日にソニーの萩原良昭氏が世界で初めて発明した。萩原が 1975 年に世界で初めて発明した、この縦型 OFD (VOD) 機能が組み込まれた Pinned Buried Photodiode は別称、ソニーの HAD (Hole Accumulation Diode)とも呼ばれる。

Pinned Buried Photodiode の発明と開発の歴史的背景について

萩原良昭

その受光素子には過剰電荷を掃き出す垂直 Overflow Drain(VOD)機能が組み込まれていることを特許明細書 (JPA1975-134985 参照)に明示した。

また実施例図には埋め込み層の信号電荷が完全電荷転送された後に形成される Empty Potential Well 曲線が描かれ、残像のない特性を持つことも明示している。

Pinned Buried Photodiode の発明と開発の歴史的背景について

萩原良昭

受光面の表面 P+層が外部端子電圧により完全にピン留め固定されている状態を世界で初めて明示した。それが 残像のない特性を示す Pinned Photodiode の世界最初の 1975 年 10 月 23 日の発明考案特許となる。

その Pinned Buried Photodiode を搭載したフレームトランスファー型 CCD イメージセンサーの原理試作をソニーが世界で初めて成功させ、1978 年の SSDM1978 の学会で萩原良昭氏が Pinned Photodiode 技術が記載されている世界最初の論文を発表した。

Pinned Buried Photodiode の発明と開発の歴史的背景について

萩原良昭

その Pinned Buried Photodiode を搭載したフレームトランスファー型 CCD イメージセンサーの原理試作をソニーが世界で初めて成功させ、1978 年の SSDM1978 の学会で萩原良昭氏が Pinned Photodiode 技術が記載されている世界最初の論文を発表した。

Pinned Buried Photodiode の発明と開発の歴史的背景について

萩原良昭

実は、Double 接合型の受光素子 (Static Photo Transistor) は既に 1950 年に John Northrup Shive が発明している。Emitter 端子と Collector 端子は外部電圧に連結され、一方の端子電圧はピン留め固定され、もう一方端子電圧には出力抵抗が連結され、その出力抵抗に流れる電流が floating base に照射する光量の影響を受けて変動する原理を利用して受光素子である。これも 広い意味で、Photo Transistor も、Photodiode としても機能するので、Pinned Photodiode の一種であるがイメージセンサーの学会用語としては区別する。

Pinned Buried Photodiode の発明と開発の歴史的背景について

萩原良昭

また電子 shutter 機能は、VOD 機能付きの Pinned Buried Photodiode でなければ実現は不可能である。その事実は理解するには、非常に専門性が高く、一般には全く理解されていないのが現状である。

Pinned Buried Photodiode の発明と開発の歴史的背景について

萩原良昭

ソニーの萩原良昭氏は、世界で初めて1975年に、電子 shutter 機能を持つ受光素子を発明考案した。これは VOD 機能を持つ受光素子で、現在、Pinned Buried Photodiode、と呼ばれる受光素子で、triple 接合型の dynamic photo thyristor 構造の punch thru 効果を利用したものである。これも萩原の1975年の発明である。

Pinned Buried Photodiode の発明と開発の歴史的背景について

萩原良昭

CMOS Image Sensor には Rotary Shutter 効果を防ぐ為に、Global Shutter (Snap Shot) 機能を実現する為に不可欠な、in-pixel Buffer Memory 素子を 組み込んだ受光素子を萩原は発明考案した。JPA1975-127646 と JPA1975-1276467 を参照。

Pinned Buried Photodiode の発明と開発の歴史的背景について

萩原良昭

オランダ・フィリップス社のヨハネス・ヘリト・フアン・サンテン氏とマルニクス・フィラウメ・コレト氏の2名が、CCD型電荷転送装置に採用することを目的とした、Double接合型の受光素子を世界最初に1975年6月9日に考案発明した。VOD機能はついていない。残像のない特長を明示する必要のあるPinned Photodiodeでもない。受光面のP+層がNECのIEDM1982の論文と同様に完全にピン留めされている保証のない受光構造である。しかし、Image Sensor Arrayに採用された、double接合型の埋め込みPhotodiode型の受光素子としては、世界最初の出願特許である。

Pinned Buried Photodiode の発明と開発の歴史的背景について

萩原良昭

従って、日本の発明協会のWEBサイトには、「NECの寺西氏がPinned Photodiodeの発明者」となっているが、Pinned Photodiodeと埋め込みPhotodiodeの違いなどに関しても理解が不十分で説明もなく、明らかに事実誤認の掲載記事である。

また英国女王賞と日本の紫綬褒章でも、「NECの寺西氏がNECの寺西氏がPinned Photodiodeの発明者である」となっているが、これも明らかに事実誤認である。

Pinned Buried Photodiode の発明と開発の歴史的背景について

萩原良昭

オランダにおける特許 7506795 の出願者であるサンテン氏とコレト氏の2名は日本語特許出願 JPA1976-65705 の中で、1975年6月9日優先権主張をしている。

問題はこの特許は構造特許である事である。受光部の動作に関する記載がない。学会でもまだ、Pinned Photodiode の正確な定義が、1975年当時確立していない。

Pinned Buried Photodiode の発明と開発の歴史的背景について

萩原良昭

その残像のない特長は、暗電流特性の向上など性能や動作を重視して、名称を初めて定義した KODAK 社の IEDM1984 の学会発表の論文まで判断を待つ必要があった。この 2 人の特許出願者には残像に関する認識がまったく特許の中に見られないことで論外とされたと思われる。Pinned Photodiode は、必ず、double 接合型の完全な埋め込み受光部をもつ、Buried Photodiode であるが、double 接合型の完全な埋め込み受光部をもつとされる Buried Photodiode でも、Pinned Photodiode でない場合がある。この事実は、なかなか専門外の一般には理解が困難である。

Pinned Buried Photodiode の発明と開発の歴史的背景について

萩原良昭

イメージセンサーの学会でもこのオランダにおける特許 7506795 の特許の存在は知られていたと思われるが、この特許出願には残像の関する記載が全く皆無である。特許の説明文にも実施図にも明示されていない事が理由で、イメージセンサーの学会でも吟味審査されたと推察する。結論として、「特許 7506795 は、Buried Photodiode 構造特許であるが、Pinned Photodiode 特許ではない」と結論され、学会でも水面下の特許戦争の論点から早くからはずれた存在であったかとも知れない？

Pinned Buried Photodiode の発明と開発の歴史的背景について

萩原良昭

ではなぜ、現在、IEEE の学会でも、日本発明協会でも、「NEC の寺西氏が Pinned Photodiode の発明者である」として誤解し、日本半導体歴史館の公式 HP でも、「NEC の寺西氏が世界ではじめて残像に関する動作原理を解明した」と過大評価しているのでしょうか？それは萩原の 1975 年の 3 件の日本語特許の存在が、英語圏の学識者にまったく、その詳細が知られることがなかったことが原因だったと推察する。

Pinned Buried Photodiode の発明と開発の歴史的背景について

萩原良昭

Fossum の 2014 年の論文の中でも、発明協会の HP でも、日本歴史館の HP においても、萩原の 1975 の 10 月 23 日の特許出願の JPA1975-127646 と JPA1975-127647 の引用がない。その事実から見ると、萩原の 1975 の 10 月 23 日の 2 件の特許出願の存在すら気が付いておらず、見落としている可能性が大きい。少ない情報下での、間違った事実誤認により、「NEC の寺西氏が Pinned Photodiode の発明者である」として誤解されたと思われる。イメージセンサーの専門家でも、必ずしも、半導体デバイス物理の専門家でない場合が多く、理解が困難で、専門性の高い論点で、重要な誤解を招くことが多い。この場合は、非常に深刻な誤解があると思われる論点である。

Pinned Buried Photodiode の発明と開発の歴史的背景について

萩原良昭

論点（1）サンテン氏とコレト氏の2名の出願特許は VOD 機能付の Pinned Photodiode ではない。Pinned Photodiode 自身でもない？ PNPsub 接合型の受光素子構造の発明であるが、表面の表面 P 層が必ずピン留めされ電位が固定となるには限らない?? その論点で一般に広く今まで注目される事はなかったのかも？

Pinned Buried Photodiode の発明と開発の歴史的背景について

萩原良昭

論点（２） NEC の寺西氏の出願特許も 実は Pinned Photodiode ではない。

受光面が基板と同電位にピン留めされていない事がその証拠である。

論点（３） NEC の寺西氏の IEDM1982 の論文も Pinned Photodiode ではない。

論文の中で重大な残像がとりきれてない事を報告している。

Pinned Buried Photodiode の発明と開発の歴史的背景について

萩原良昭

論点（４） Fossum の論文では、「残像がない事が、Pinned Photodiode の絶対必要条件である」と論説しているが、「表面の P+層がピン留めされていないと、残像が生じる」ということを理解していない？また「萩原の SSDM1978 の論文には残像の記載がない、また、1975-134985 特許にも残像の記載がない」と論説した。しかしこれは事実誤認である。また、出願特許 JPA1975-127646 と JPA1975-127647 の存在を Fossum は知らず、引用もせず、当然、理解もしておらず、情報不足から、間違った結論を Fossum は出すに至ったと思われる。

Pinned Buried Photodiode の発明と開発の歴史的背景について

萩原良昭

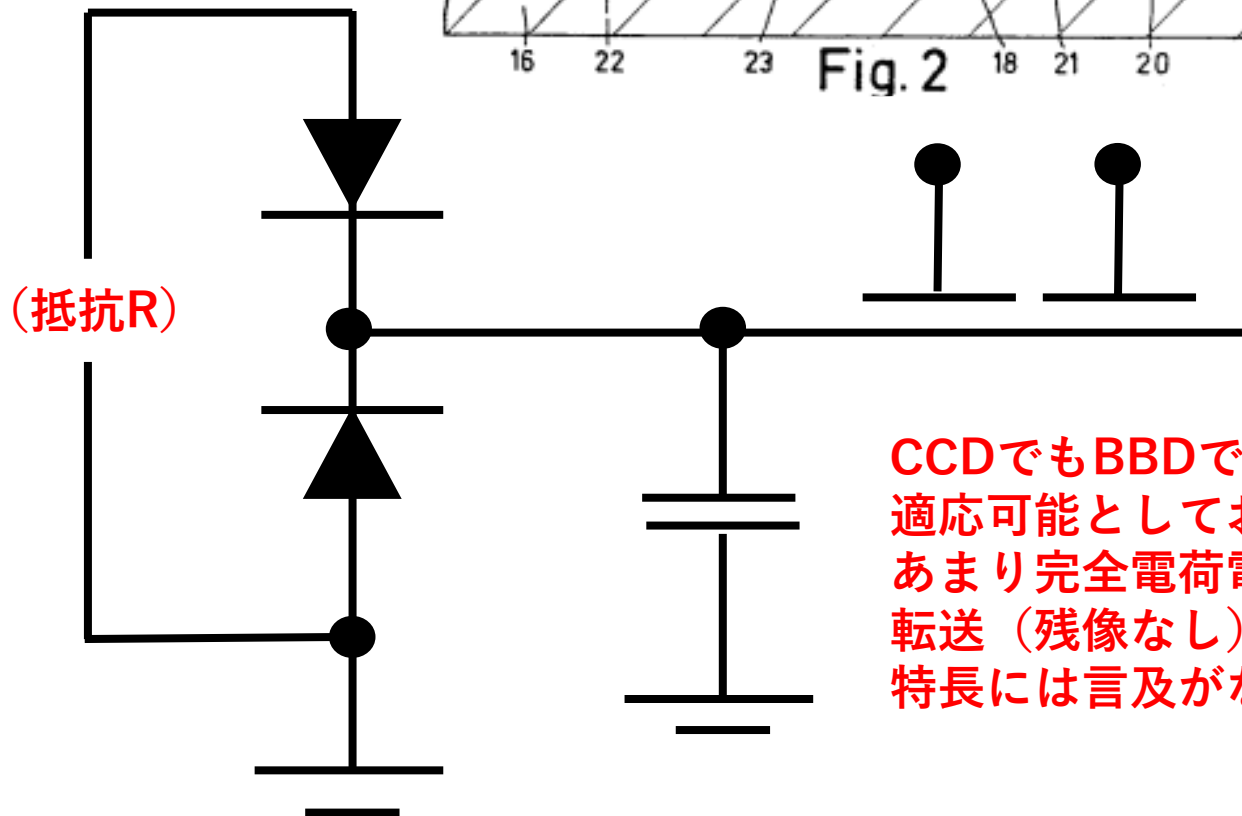
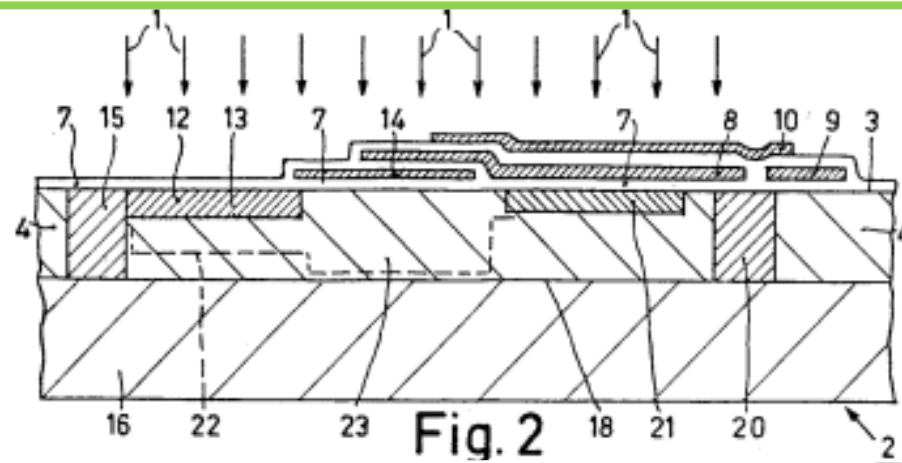
論点（5）IEEE の学会も、それに追従する発明協会の公式 HP でも、また、日本半導体歴史館の HP の記載に於いても萩原 1975 年出願の JPA1975-127646 と JPA1975-127647 の存在が知らず、情報不足からか、間違った結論を出すに至ったと思われる。

p形表面領域15およびp形基板16とのオーム接続に代え、p形領域12の電気接続には整流接続を備えることもできる。

第9図はかかる装置の実施例即ち第3実施例の断面図である。本例装置はその大部分が第1実施例で説明した装置に対応するので、便宜上同じ数字を用いて示してある。第1実施例による装置との重大な相違点は、p形表面領域12をp形領域15には最早や接続せず、p形領域15から横方向に分離し、これは図示しないp形指状部19も同じである。各p形領域12にn形表面領域31を配設し、このn形表面領域31は適切な電圧を供給するための接点32を備える。p形領域12と共に整流p-n接続することができる。前記注入した電子は先に説明した態様でゲート電極14の下に集めることができる。かかる構造の利点は、放射線の吸収によつて発生した電子がトランジスタの利得率だけ増強されるので、装置の感度がかなり増大することである。

実施例図2 オーム（抵抗R）接合でありRC遅延が生じる？

Fig. 2



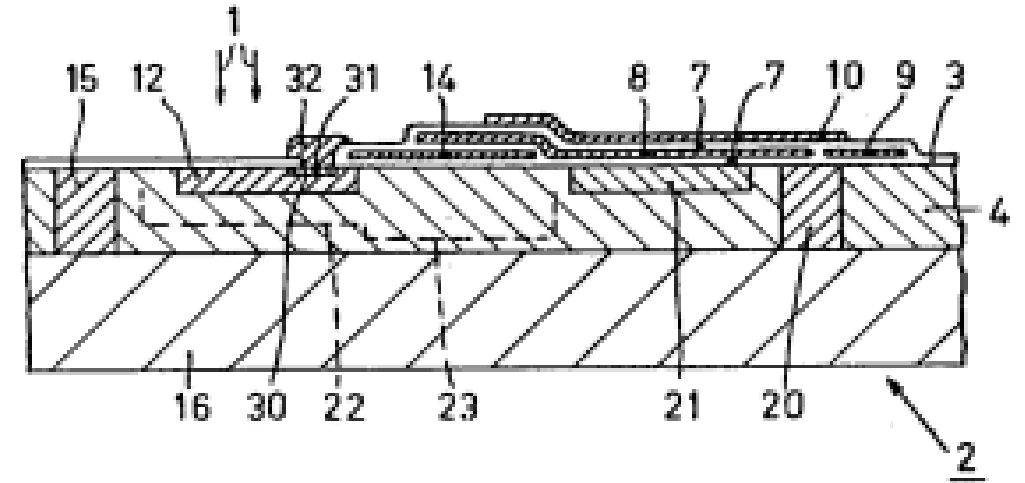
CCDでもBBDでも
適応可能としており
あまり完全電荷電荷
転送（残像なし）の
特長には言及がない。

JPA1976-65705 (Priority Patent 7506795 Netherland, filed on June 9, 1975)

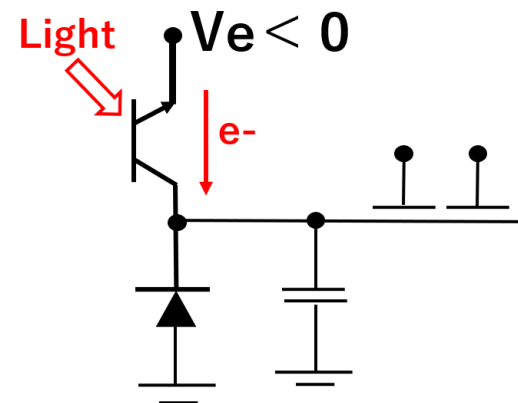
p形表面領域 15 および p形基板 16 との オーム接続に代え、p形領域 12 の電気接続には整流接続を備えることもできる。

第 9 図 はかかる装置の実施例即ち第 3 実施例の断面図である。本例装置はその大部分が第 1 実施例で説明した装置に対応するので、便宜上同じ数字を用いて示してある。第 1 実施例による装置との重大な相違点は、p形表面領域 12 を p形領域 15 には最早や接続せず、p形領域 15 から横方向に分離し、これは図示しない p形指状部 19 も同じである。各 p形領域 12 に n形表面領域 31 を配設し、この n形表面領域 31 は適切な電圧を供給するための接点 32 を備える。p形領域 12 と共に整流 p-n 接続することができる。前記注入した電子は先に説明した態様でゲート電極 14 の下に集めることができる。かかる構造の利点は、放射線の吸収によつて発生した電子が トランジスタの利得率 だけ増強されるので、装置の感度がかなり増大することである。

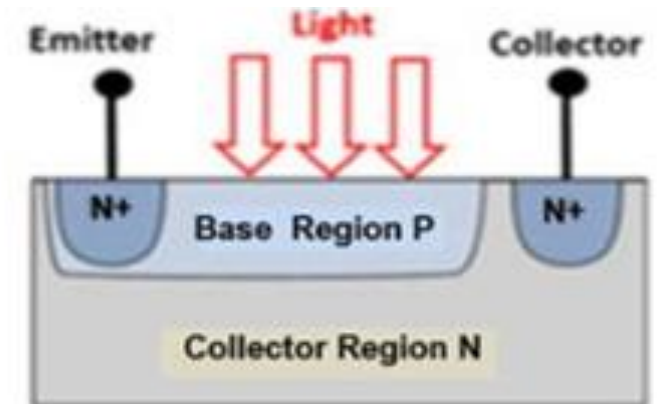
Fig. 9



実施例図 9 従来の1950年発明の Static Photo Transistor 構造



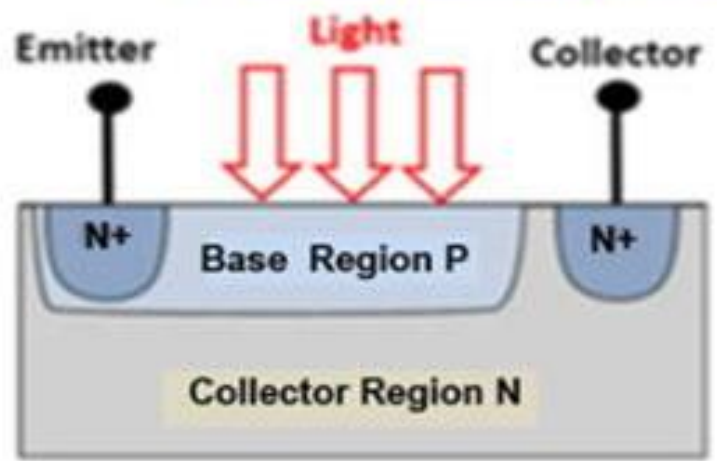
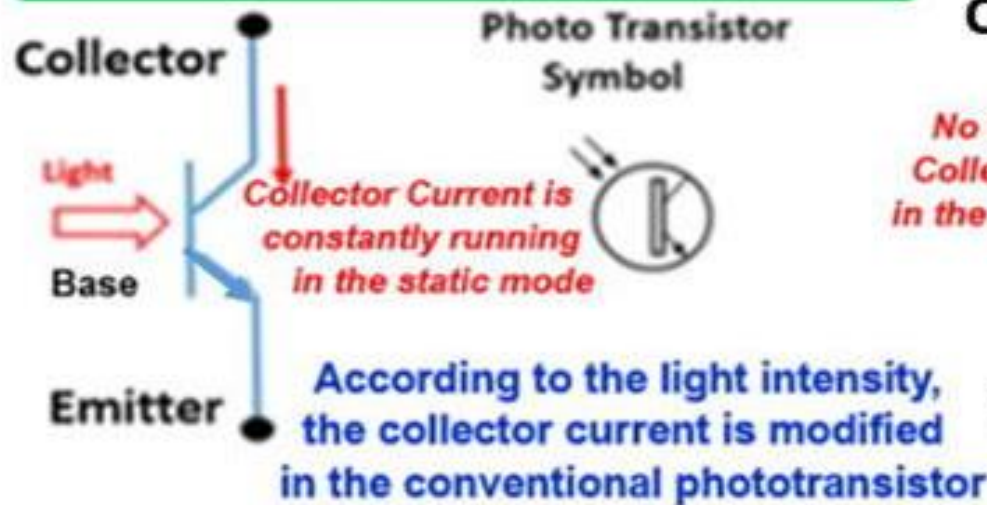
John Northrup Shive, 1950



SONY HAD Sensor 1975 was hinted by SONY PNP Bipolar Transistor Process Technology
Conventional Static Phototransistor

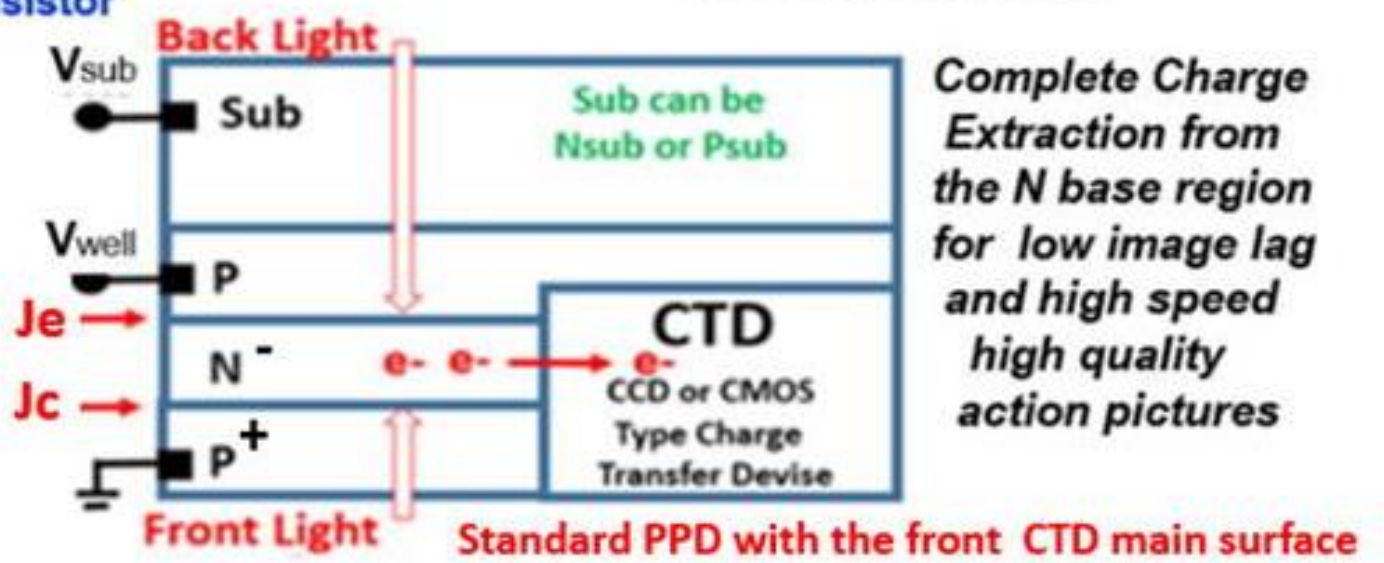
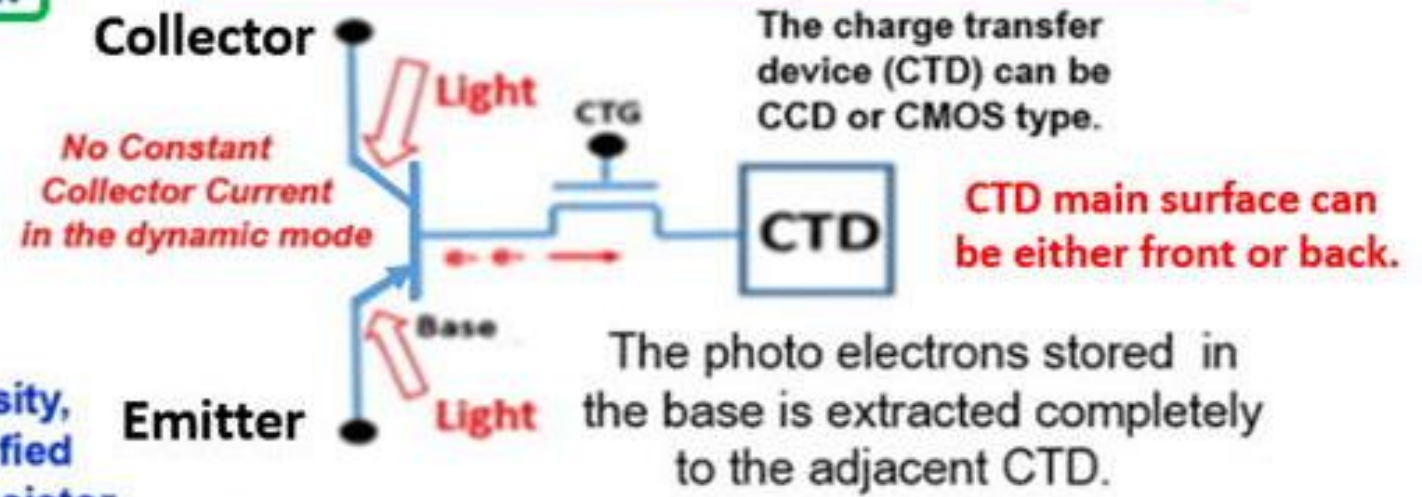
(by John Northrup Shive , 1950)

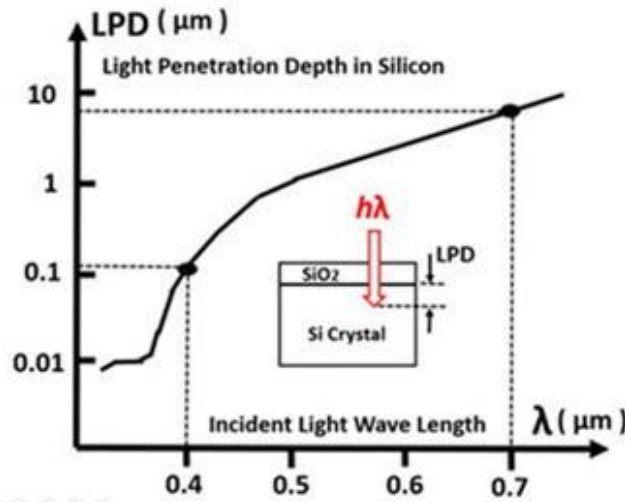
No memory function is involved.



Dynamic Phototransistor Operation
by Yoshiaki Hagiwara at Sony in 1975

Dynamic Memory function is involved.





Drift Field Transistor

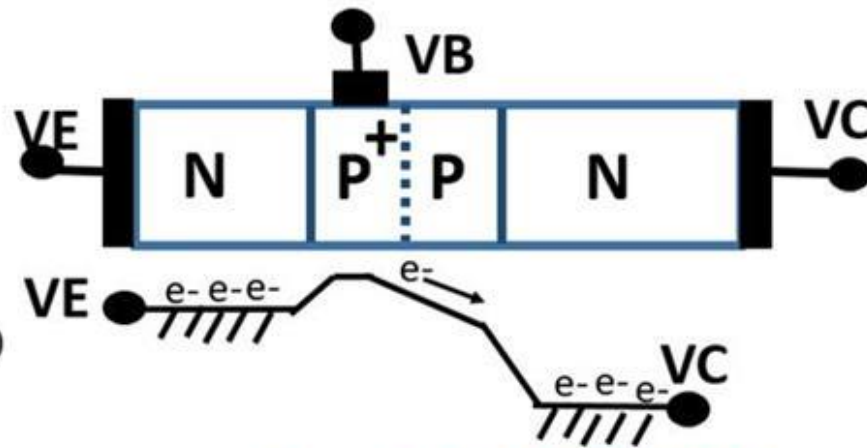
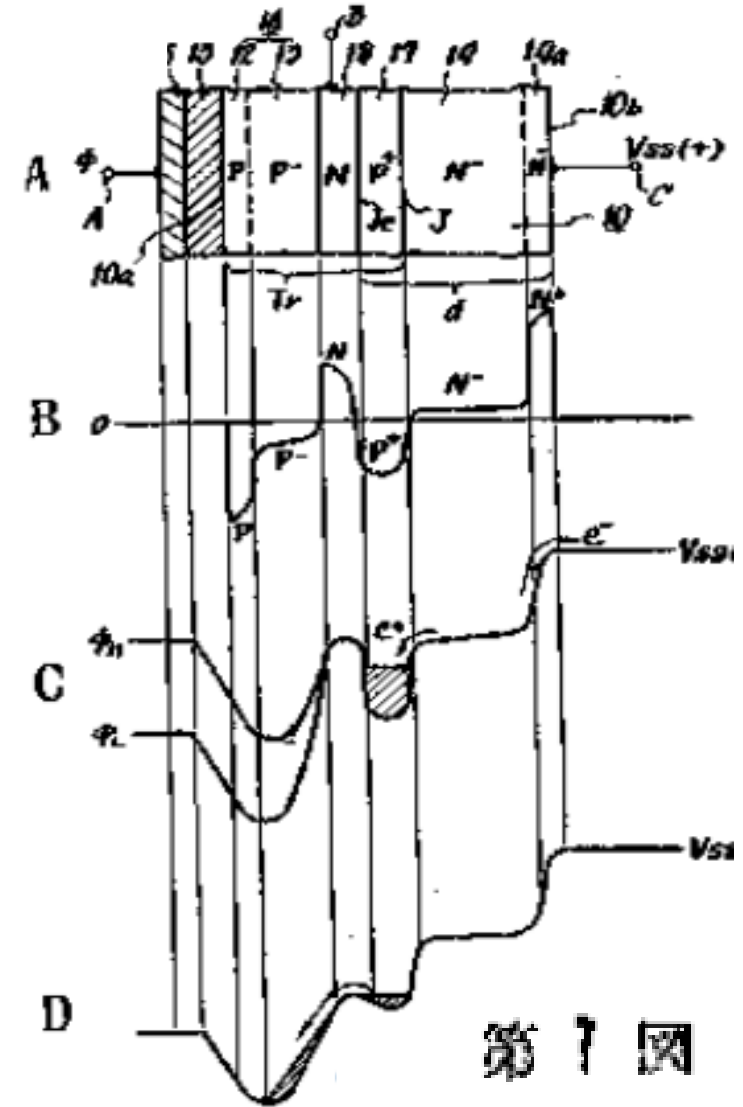


Figure 7 of JAP 1975-127647

Figure 6 of JAP 1975-134985



Hagiwara invented PNP junction type PPD in 1975 with (1) blue light 100% QE, (2) No Surface Dark Current and (3) No Image Lag, Complete Charge Transfer features.



Toshiba Yamada-san Patent on the double junction Photodiode with Substrate Overflow Drain Function

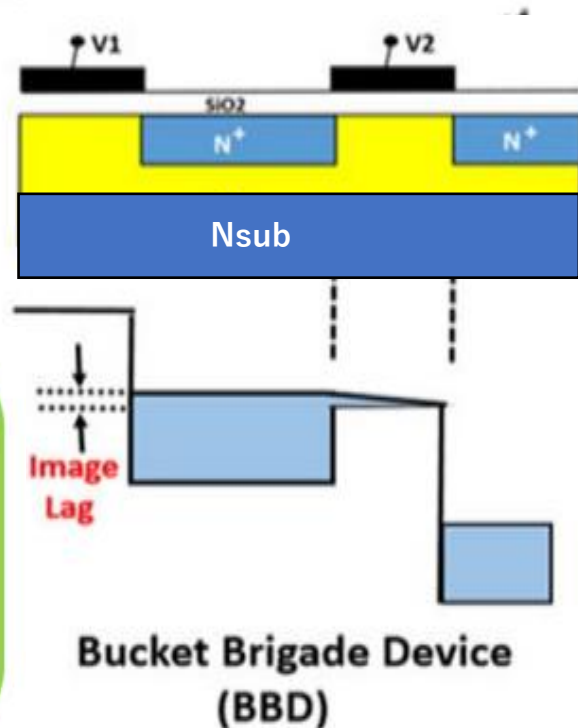
This is not a Pinned Photodiode.

JPA1978-1971

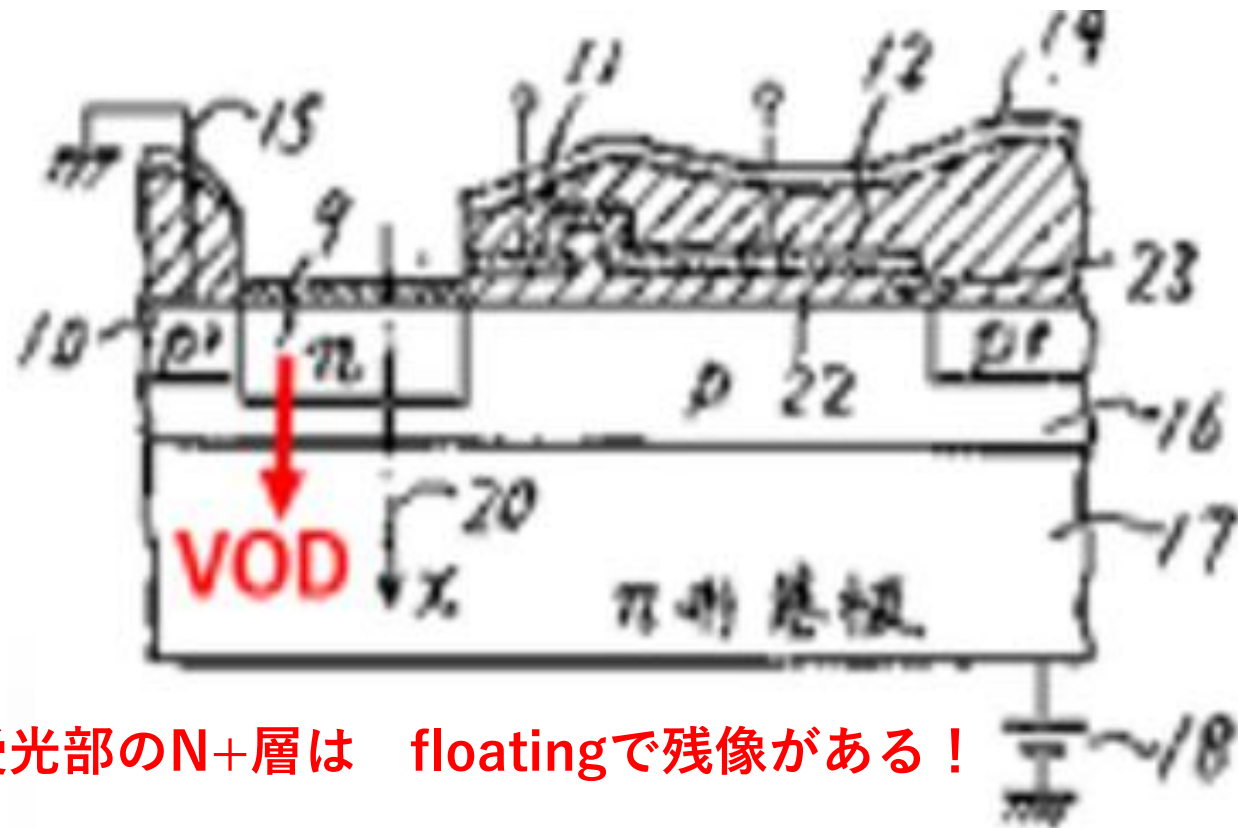
①日本国特許庁(JP) ①特許出願公開
 ②公開特許公報(A) 昭54-95116 ③公開 昭和54年(1979)7月27日

④固体撮像装置

⑤特 願 昭53-1971
 ⑥出 願 昭53(1978)1月13日
 ⑦発 明 者 山田哲生



この東芝の山田さんの特許出願は、浮遊 floating 状態にある表面の N+層を受光部としています。これは残像がある受光素子です。残像のある受光素子では決して電子shutter機能は不可能です。



受光部のN+層は floatingで残像がある！

Sony's Representative Inventions Supporting Stacked Multi-Functional CMOS Image Sensors

Sony Corporation

Sony Semiconductor Solutions Corporation

Pinned Photodiode Adopted for Back-Illuminated CMOS Image Sensors

The history of Sony's inventions of image sensors goes back to the CCD era. Above all, Pinned Photodiode is a technology that contributes to improving the performance of back-illuminated CMOS image sensors, and the history of inventions and product development are as below.

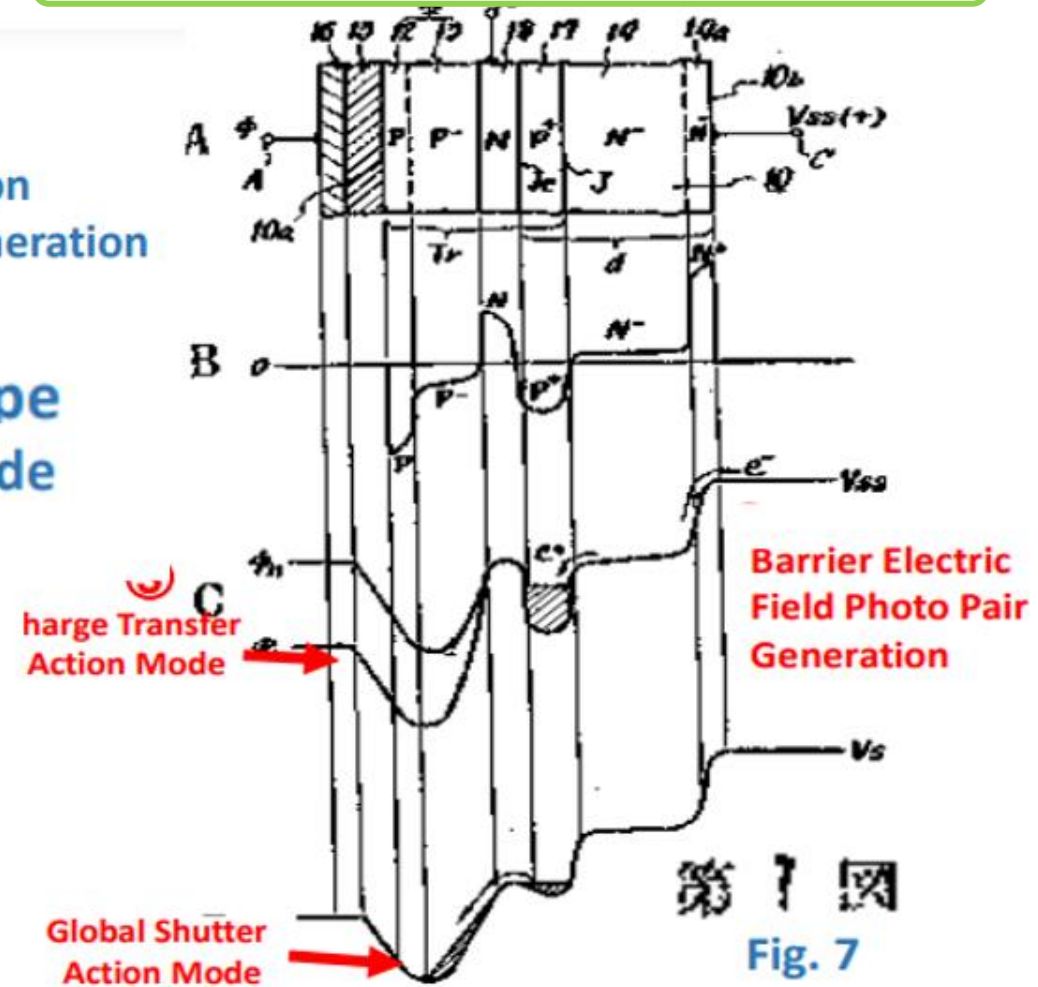
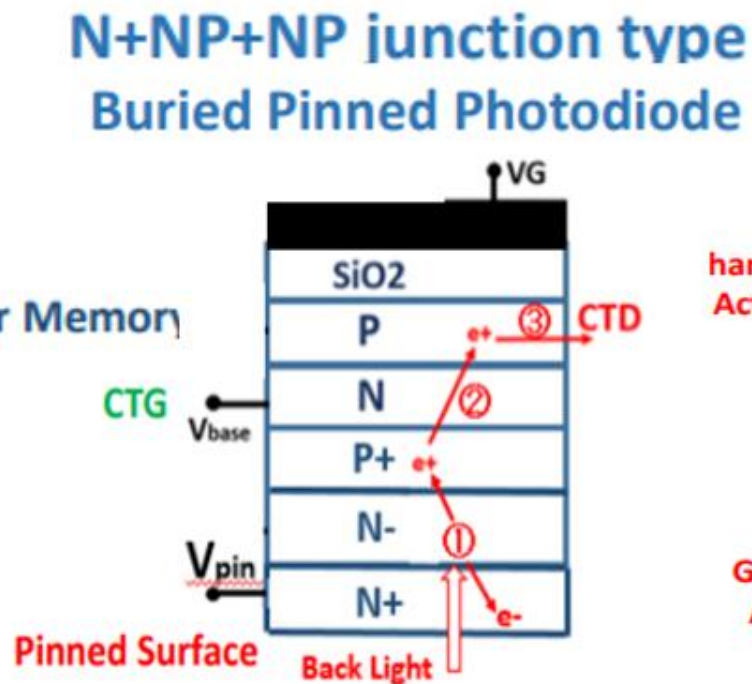
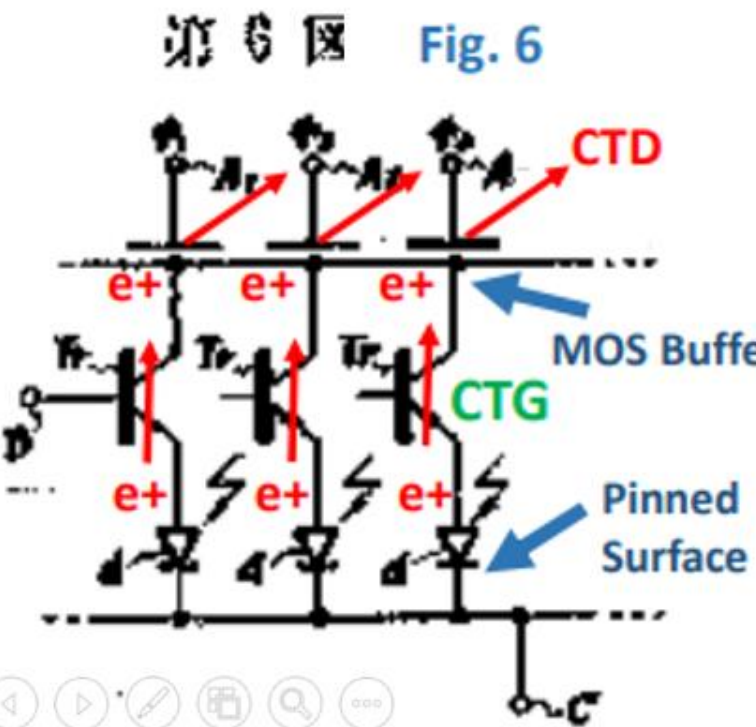
In 1975, Sony invented a CCD image sensor that adopted a back-illuminated N+NP+N junction type and an N+NP+NP junction type Pinned Photodiode (PPD) (Japanese patent application number 1975-127646, 1975-127647 Yoshiaki Hagiwara). In the same year, inspired by such structure, Sony invented a PNP junction type PPD with VOD (vertical overflow drain) function (Japanese Patent No. 1215101 Yoshiaki Hagiwara). After that, Sony succeeded in making a principle prototype of a frame transfer CCD image sensor that adopted the PNP junction type PPD technology, having a high-impurity-concentration P+ channel stop region formed near a light receiving section by ion implantation technology for the first time in the world, and its technical paper was presented at the academic conference, SSDM 1978 (Y. Hagiwara, M. Abe, and C. Okada, "A 380H x 488V CCD imager with narrow channel transfer gates", Proc. The 10th Conference on Solid State Devices, Tokyo, (1978)). In 1980, Sony succeeded in making a camera integrated VTR which incorporated a one-chip frame transfer CCD image sensor that adopted the PNP junction type PPD. President Iwama in Tokyo, Chairperson Morita in New York, at the time held a press conference respectively on the same day, which surprised the world. In 1987, Sony succeeded in developing a 8 mm video camcorder that adopted, for the first time in the world, the interline transfer CCD image sensor, which incorporated "PPD having a high-impurity-concentration P+ channel stop region formed near the light receiving section by ion implantation technology" with VOD function, and became the pioneer of the video camera market. The PPD technology that has been nurtured through such a long history is still used in back-illuminated CMOS image sensors.

<https://www.shmj.or.jp/english/pdf/dis/exhibi1005E.pdf>

歴史館の記述には事実誤認があります。SONYの開発努力に関する記載が不当です。世界ではじめての Pinned Buried Photodiodeの特許は 1975-127646 と 1975-127647 です。この引用がありません。

受光面と反対側に電荷の吐き出しDrain領域がある。

Japanese Patent 1975-127646
N+NP+NP junction type Buried Pinned Photodiode
with Built-in MOS Capacitor Buffer Memory Global Shutter Function
and the surface N+N doping slope Barrier Electric Field Photo Pair Generation



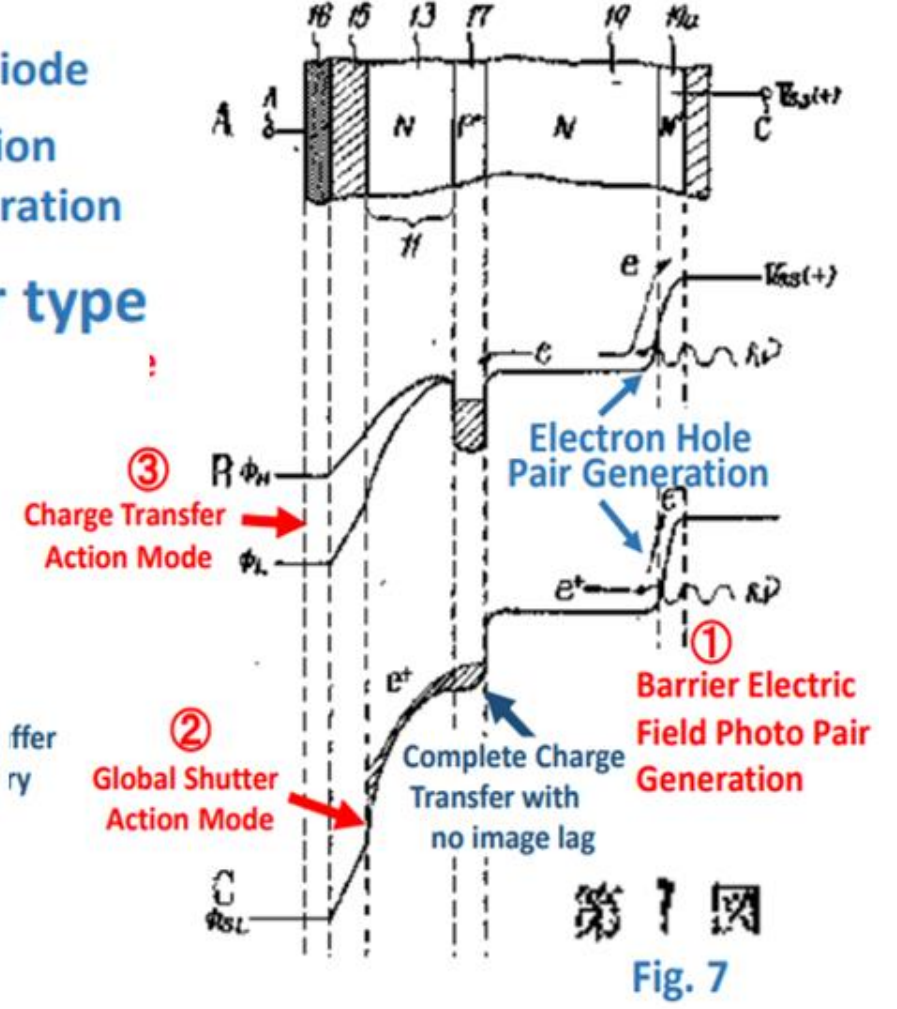
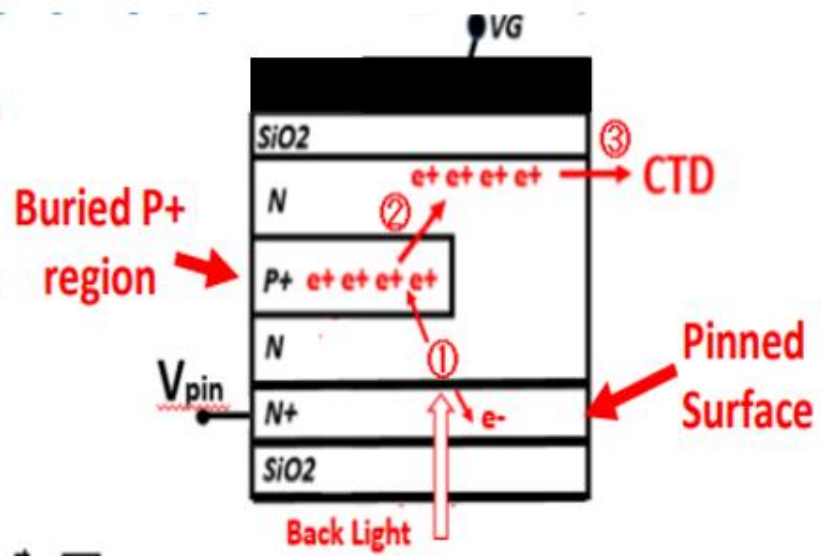
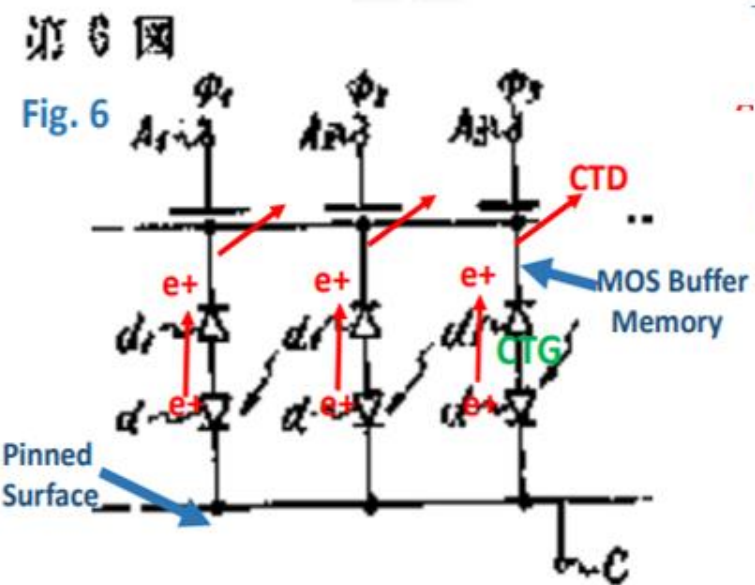
歴史館の記述には事実誤認があります。SONYの開発努力に関する記載が不当です。世界ではじめての Pinned Buried Photodiodeの特許は 1975-127646 と 1975-127647 です。この引用がありません。

受光面と反対側に電荷の吐き出しDrain領域がある。

Japanese Patent 1975-127647

N+NP+N junction Dynamic Photo Transistor type Buried Pinned Photodiode
with Built-in MOS Capacitor Buffer Memory Global Shutter Function
and the surface N+N doping slope Barrier Electric Filed Photo Pair Generation

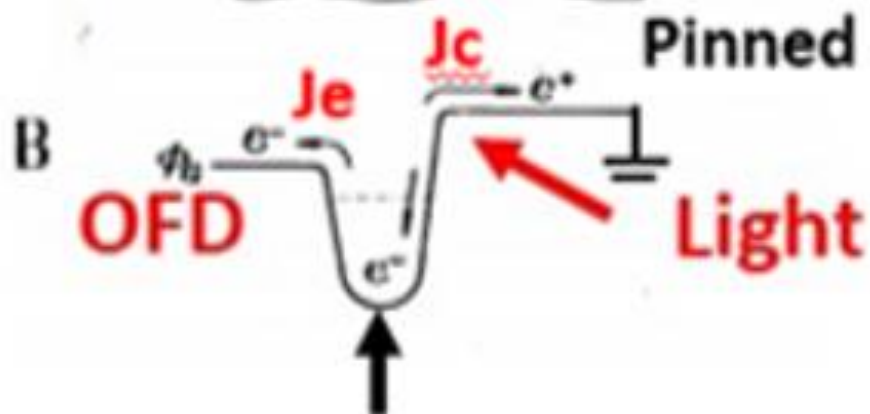
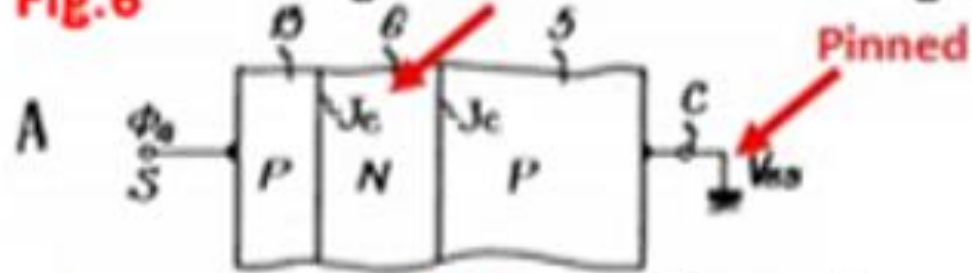
N+NP+N junction Dynamic Photo Transistor type Buried Pinned Photodiode



第7図 Fig. 7

受光面と反対側に電荷の吐き出しDrain領域がある。

第6図
Fig.6
Double Junction Pinned Photodiode
with Buried Base N Region for Photo
Charge Collection and Storage



Empty Potential Well
with Complete Charge Transfer
and No-Image-Lag Feature

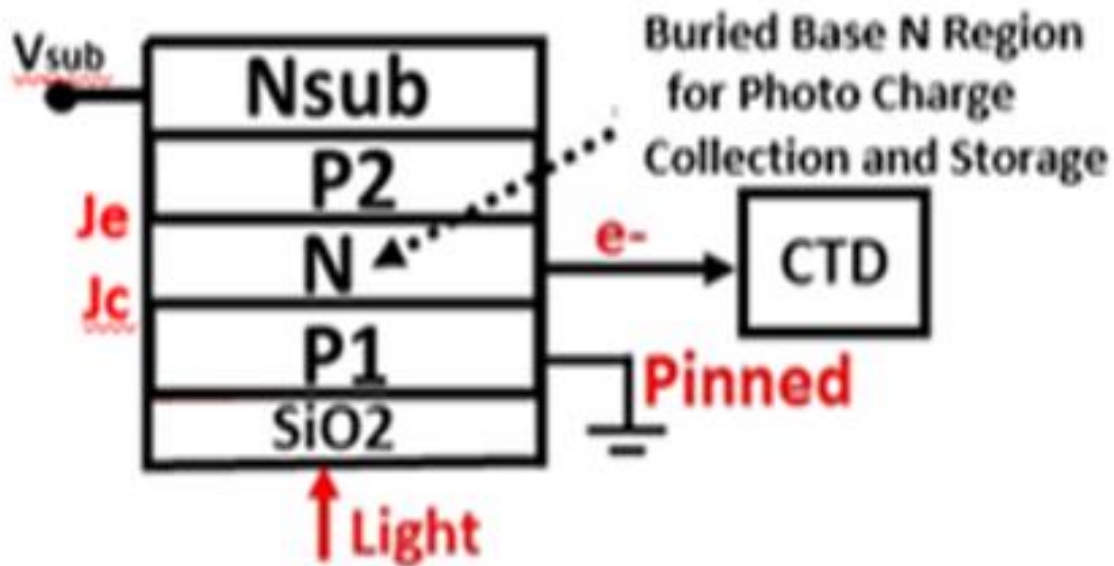
Original Japanese Patent Claims JPA1975-134985

特許請求の範囲

半導体基体に、第1導電型の第1半導体領域と、之の上に形成された第2導電型の第2半導体領域とが形成されて光感知部と之よりの電荷を転送する電荷転送部とが上記半導体基体の正面に面う如く配置されて成る固体撮像装置に於いて、上記光感知部の上記第2半導体領域に整流性接合が形成され、該接合をエミツト接合とし、上記第1及び第2半導体領域間の接合をコレクツト接合とするトランジスタを形成し、該トランジスタのベースとなる上記第2半導体領域に光學能に応じた電荷を蓄積し、ここに蓄積された電荷を上記転送部に移行させて、その転送を行うようにしたことを特徴とする固体撮像装置。

受光面と反対側に電荷の吐き出しDrain領域がある。

PNP double junction photodiode
in a substrate wafer resulting in
a PNPN_{sub} triple junction type
dynamic photo thyristor



English Translation of JPA1975-134985

In a semiconductor substrate (N_{sub}) the first region (P₁) is formed. Then the second region (N) is formed upon it forming the collector junction (J_c). Then on the second region (N), the emitter Junction (J_e) is formed. The photo charge is stored in the base region (N) and then transferred to the adjacent charge transfer device (CTD).

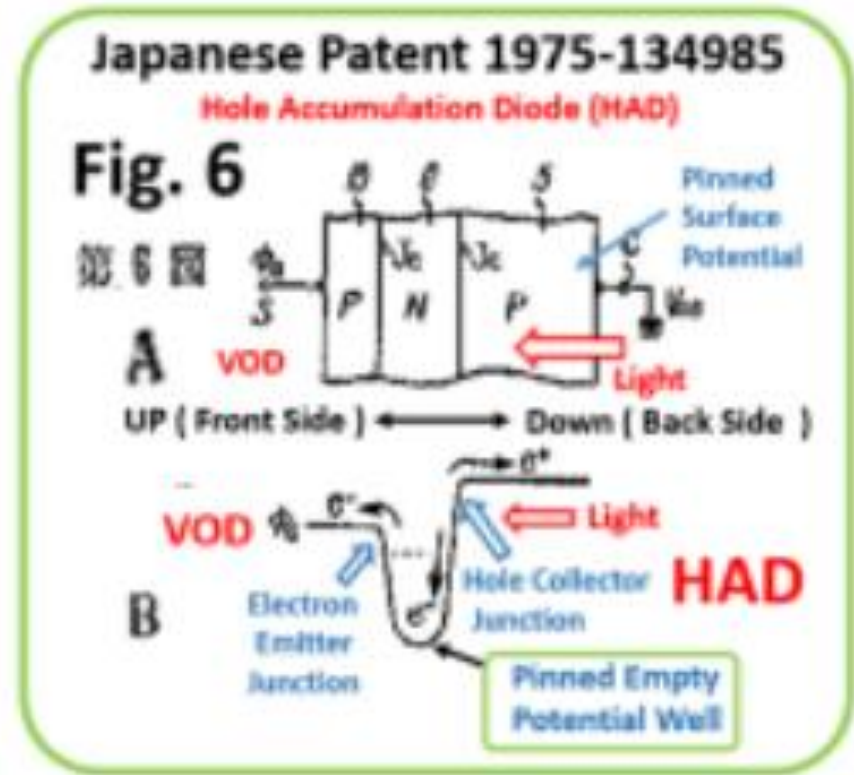
<https://www.shmj.or.jp/english/pdf/dis/exhibi1005E.pdf>

萩原は1975年の JPA1975-134985特許で、世界で初めて、垂直(Vertical)型過剰Overflow信号電荷の掃き出し機能を持つDrain (VOD)機能を考案して (SONYのHADセンサーの) 特許出願しています。

Japanese Patent 1975-134985

Hole Accumulation Diode (HAD)

P+NPNsub junction Dynamic Photo Thyristor type Pinned Photodiode with the built-in vertical overflow drain (VOD) function



受光面と反対側に電荷の吐き出しDrain領域がある。

Fig.3 Conventional Buried Channel CCD type MOS Capacitor type Photodiode Structure

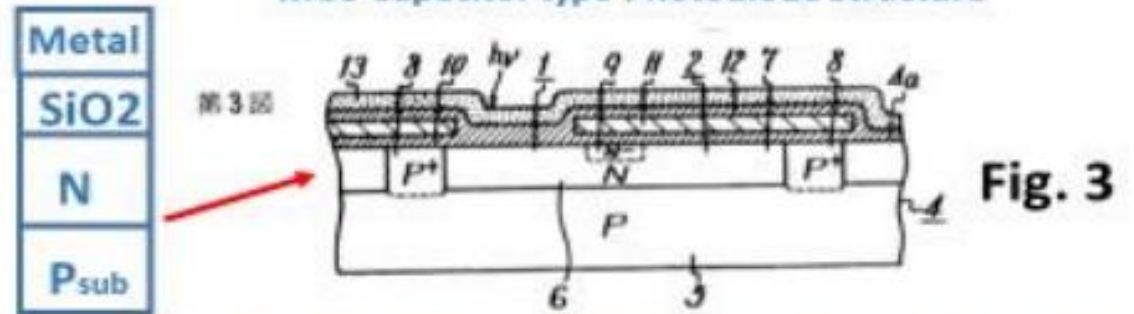


Fig.4 Surface VOD type Schottky Barrier type Photodiode

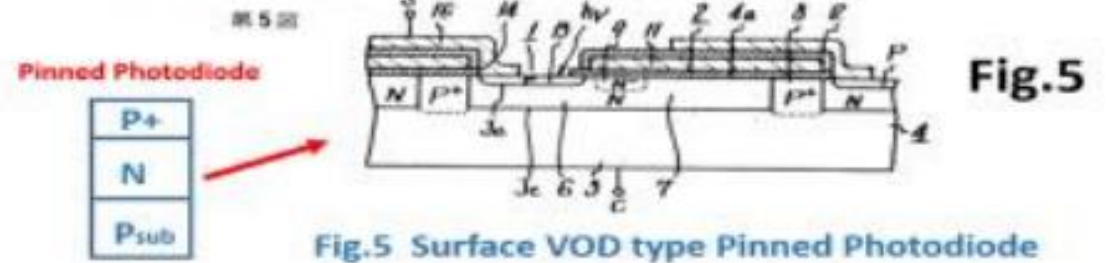
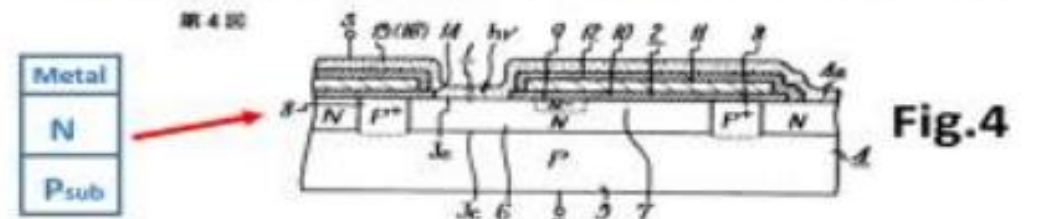
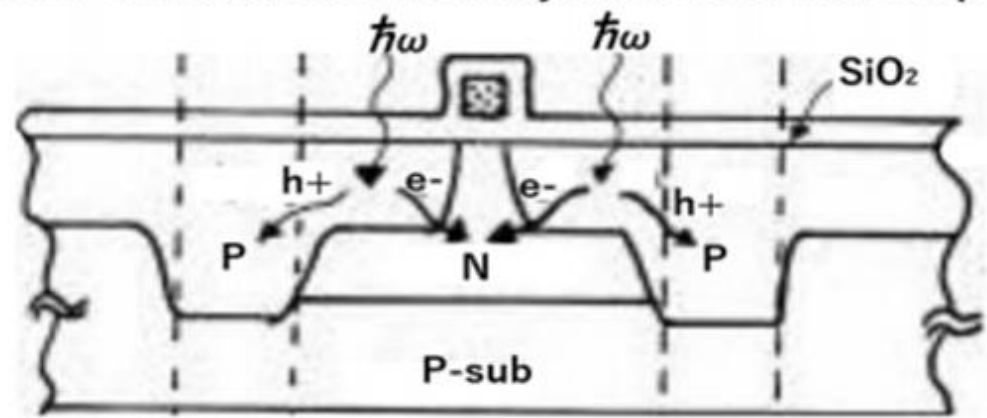
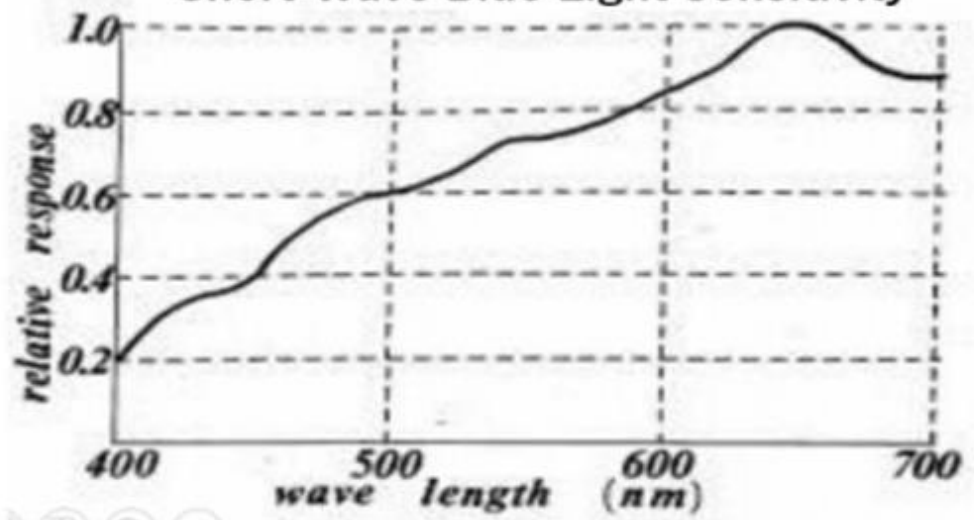


Fig.5 Surface VOD type Pinned Photodiode

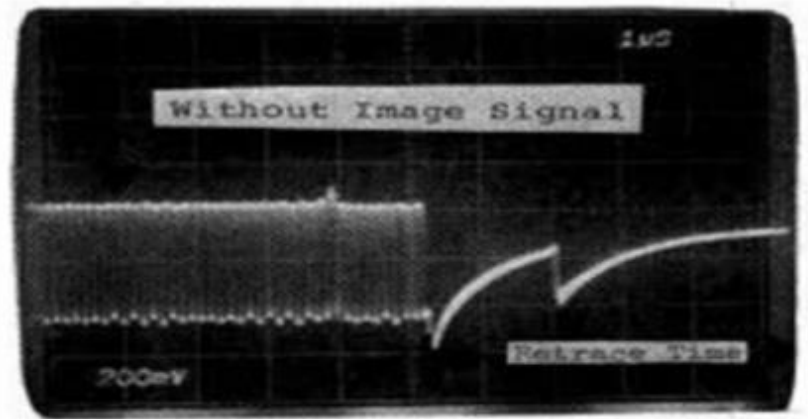
(A) Pinned-Surface and Buried-Storage PNP Photodiode with Adjacent Channel Stops



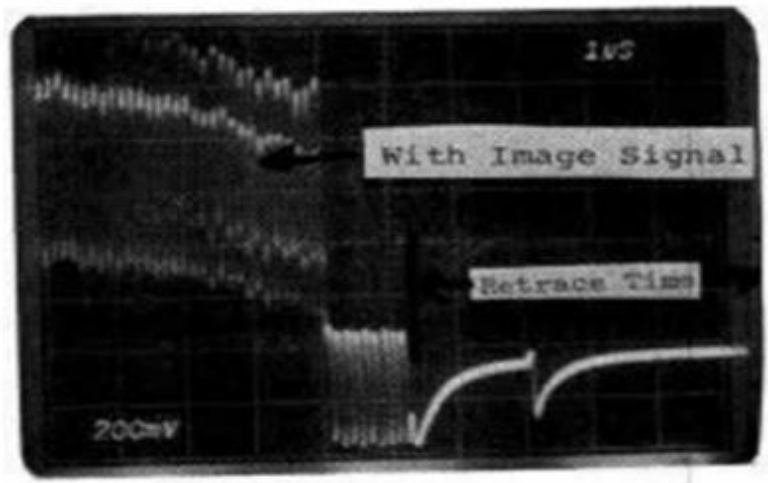
(B) Spectral Response with Very High Short-Wave Blue Light Sensitivity



(C) Signal Output with No Light showing Very Low Dark Current Feature



(D) Signal Output with Input Light showing No Image Lag Feature



Yoshiaki Hagiwara, Motoaki Abe and Chikara Okada, " A 380H x 488V CCD Imager with Narrow Channel Transfer Gates", Proceeding of 10th Conference on Solid State Devices, Tokyo 1978, Japanese Journal of Applied Physics, Volume 18 Sup 18-1, pp. 367-369.

<https://www.shmj.or.jp/english/pdf/dis/exhibi1005E.pdf>

萩原は1975年の JPA1975-134985特許で、世界で初めて、垂直(Vertical)型過剰Overflow信号電荷の掃き出し機能を持つDrain (VOD)機能を考案して (SONYのHADセンサーの) 特許出願しています。

Japanese Patent 1975-134985

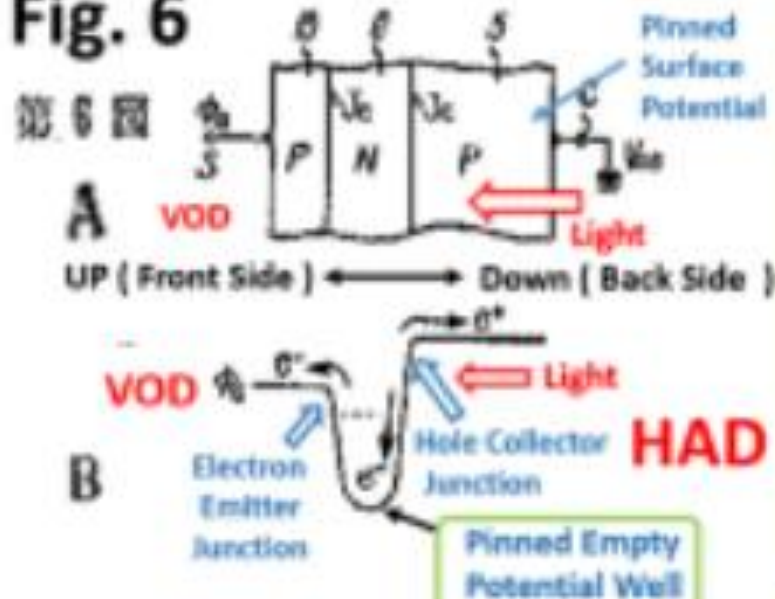
Hole Accumulation Diode (HAD)

P+NPNsub junction Dynamic Photo Thyristor type Pinned Photodiode with the built-in vertical overflow drain (VOD) function

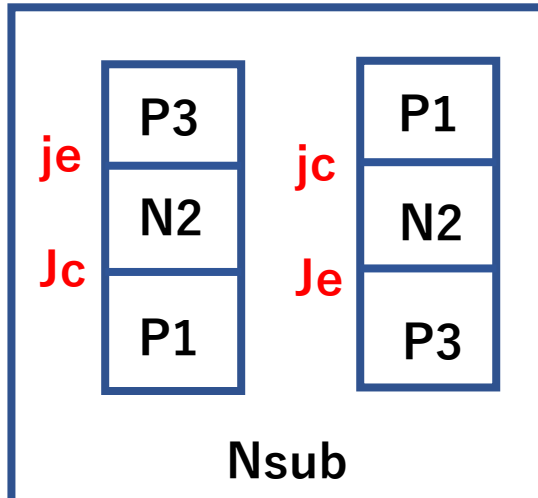
Japanese Patent 1975-134985

Hole Accumulation Diode (HAD)

Fig. 6



構造体は上下を反対に逆さまにしても同一の同じ構造です。



特許請求範囲

(1)半導体基体(Nsub)に、第1電導型の第1半導体領域(P well)と、(2) 之の上に形成された第2導電型の第2半導体領域(N) とが形成されて(3)光感知部(N) と之よりの電荷を転送する電荷転送部(CTD)とが(4)上記半導体基体(Nsub)の主面に沿う如く配置されて成る(5)固体撮像装置に於いて、上記光感知部(N) の上記第2半導体領域(N)に整流性接合(Je)が形成され、該接合(Je)をエミッタ接合とし、(6)上記第1(P well)及び第2半導体領域(N)間の接合をコレクタ接合(Jc)とする(PNP)トランジスタを形成し(7) 該トランジスタのベースとなる上記第2半導体領域(N)に光学像に応じた電荷を蓄積しここに蓄積された電荷を上記転送部(CTD)に移行させてその転送を行うようにしたことを特徴とする固体撮像装置。

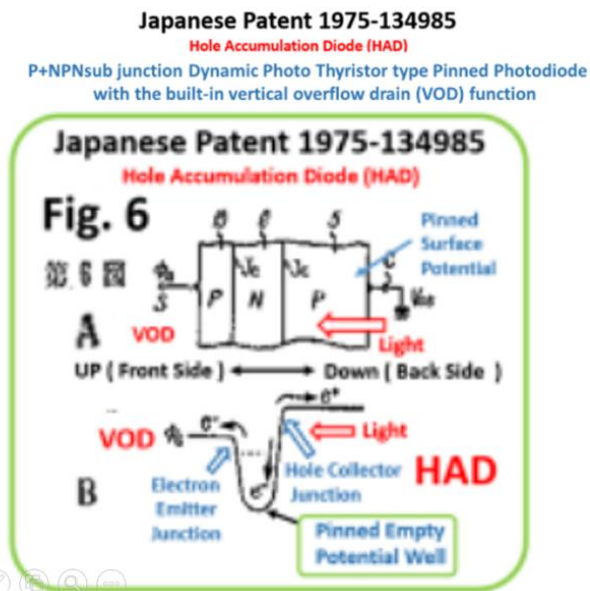
特許請求範囲には受光面が Emitter 接合とは記載されていない。
表面照射型でも裏面照射型でもこの特許は有効です。

歴史館の記述には事実誤認があります。SONYの開発努力に関する記載が不当です。世界ではじめての Pinned Buried Photodiodeの特許は 1975-127646 と 1975-127647 です。この引用がありません。

萩原は1975年の JPA1975-134985特許で、世界で初めて、垂直(Vertical)型過剰Overflow信号電荷の掃き出し機能を持つDrain (VOD)機能を考案して (SONYのHADセンサーの) 特許出願しています。

(1) Wrong ?

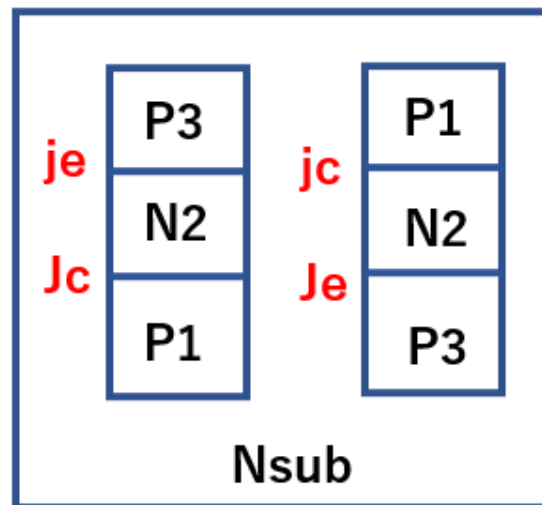
In 1975, Sony proposed using a PNP transistor as the photodetector [3]. By providing a P⁺ layer (emitter) for the light incident section, the sensor electrode that covers the entire light receiving surface of the photodiode can be eliminated to improve the light sensitivity greatly. It was a basic proposal for a pinned photodiode with a P⁺ layer on the surface of the light receiving part. **with the buried charge collecting storage (base) with the complete charge transfer mode with no image lag feature.**



特許請求範囲

(1)半導体基体(Nsub)に、第1電導型の第1半導体領域(P well)と、(2)之の上に形成された第2電導型の第2半導体領域(N)とが形成されて(3)光感知部(N)とよりの電荷を転送する電荷転送部(CTD)とが(4)上記半導体基体(Nsub)の表面に沿う如く配置されて成る(5)固体撮像装置に於いて、上記光感知部(N)の上記第2半導体領域(N)に整流性接合(Je)が形成され、該接合(Je)をエミッタ接合とし、(6)上記第1(P well)及び第2半導体領域(N)間の接合をコレクタ接合(Jc)とする(PNP)トランジスタを形成し(7)該トランジスタのベースとなる上記第2半導体領域(N)に光学像に応じた電荷を蓄積しここに蓄積された電荷を上記転送部(CTD)に移行させてその転送を行うようにしたことを特徴とする固体撮像装置。

特許請求範囲には受光面が Emitter 接合とは記載されていない。
表面照射型でも裏面照射型でもこの特許は有効です。



構造体は上下を反対に
逆さまにしても
同一の同じ構造です。

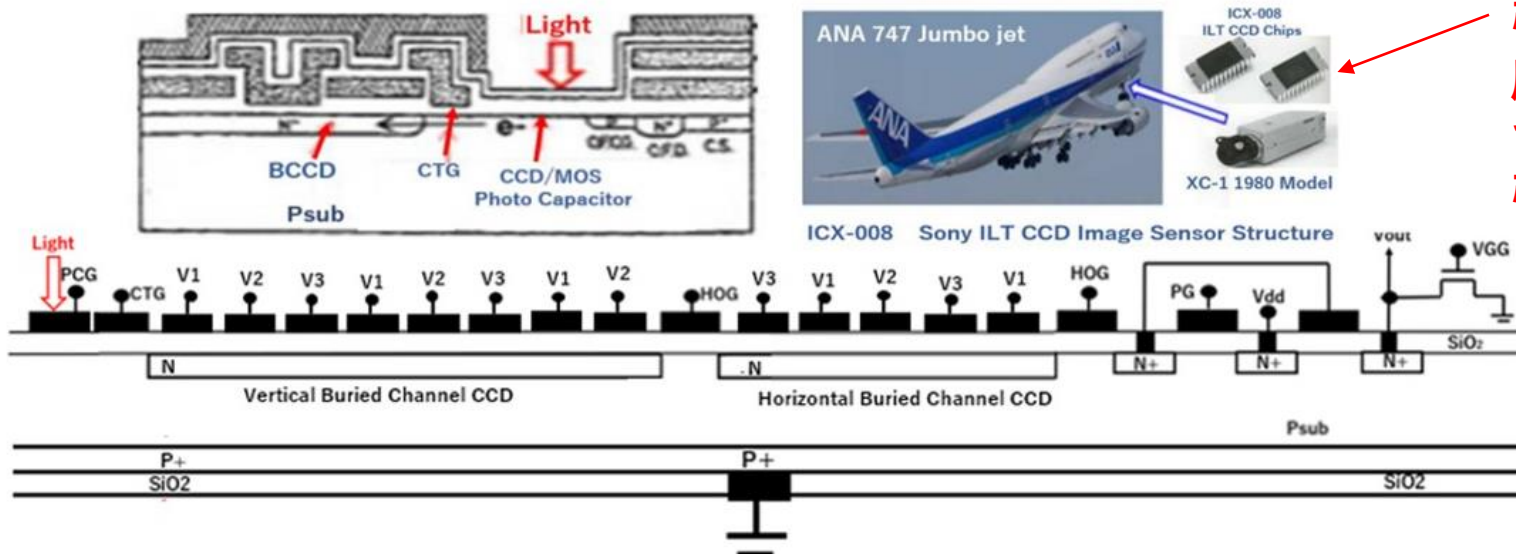
<https://www.shmj.or.jp/english/pdf/dis/exhibi1005E.pdf>

歴史館の記述には事実誤認があります。SONYの開発努力に関する記載が不当です。世界ではじめての Pinned Buried Photodiodeの特許は 1975-127646 と 1975-127647 です。この引用がありません。萩原は1975年の JPA1975-134985特許で、世界で初めて、垂直(Vertical)型過剰Overflow信号電荷の掃き出し機能を持つ Drain (VOD)機能を考案して (SONYのHADセンサーの) 特許出願しています。

世界をリードするSONYでは、残像問題は MOS・CCD容量型受光素子と萩原の1975年の発明で解決済みでした。SONYは残像のない高性能ビデオカメラの実現と商品化はSONYの重点課題でした。

Sony developed the CCD/MOS dynamic photo capacitor type photon detecting device and the CCD type Charge Transfer Device (CTD) for an interline CCD image sensor in 1980 with the complete charge transfer of no image lag feature for fast action pictures.

Y. Kanoh, T. Ando, H. Matsumoto, Y. Hagiwara and T. Hashimoto, "Interline Transfer CCD Image Sensor", Technical Journal of Television Society, ED 481, pp. 47-52, Jan 24, 1980.



発明協会のWEBでも引用掲示されています。歴史的に重要な業績です。歴史館では是非引用をお願いします。

<https://www.shmj.or.jp/english/pdf/dis/exhibi1005E.pdf>

歴史館の記述には事実誤認があります。SONYの開発努力に関する記載が不当です。世界ではじめての Pinned Buried Photodiodeの特許は 1975-127646 と 1975-127647 です。この引用がありません。萩原は1975年の JPA1975-134985特許で、世界で初めて、垂直(Vertical)型過剰Overflow信号電荷の掃き出し機能を持つ Drain (VOD)機能を考案して (SONYのHADセンサーの) 特許出願しています。

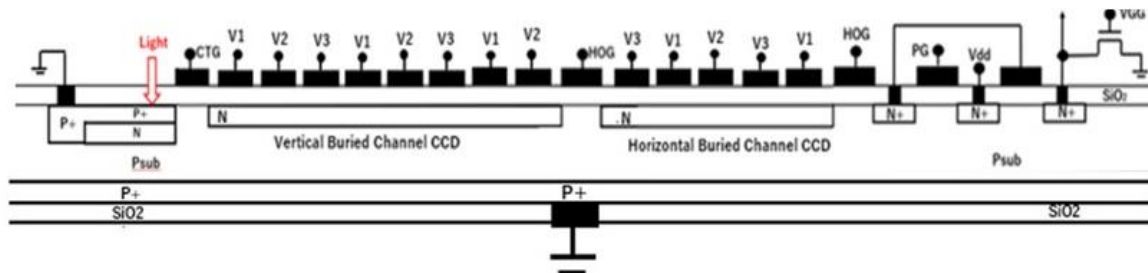
世界をリードするSONYでは、残像問題は MOS・CCD容量型受光素子と萩原の1975年の発明で解決済みでした。SONYは残像のない高性能ビデオカメラの実現と商品化はSONYの重点課題でした。

Sony used the P+NP double junction type Pinned Photodiode for 380H x 488V in 1978 and 570H x 488V one chip color FT CCD Image Sensors in 1980.

Yoshiaki Hagiwara, SSDM1978 Paper and Japanese Patent No. 1215101 (Japanese Patent Application JPA 1975-134985)

Yoshiaki Hagiwara, Motoaki Abe and Chikara Okada, "A 380H x 488V CCD Imager with Narrow Channel Transfer Gates".
Proceeding of the 10th Conference on Solid State Devices, Tokyo 1978;
Japanese Journal of Applied Physics, Volume 18(1979) Supplement 18-1, pp. 335-340.

I. Kajino, M. Shimada, Y. Nakada, Y. Hirata and Y. Hagiwara,"
Single Chip Color Camera Using Narrow channel CCD Imager with Over Flow Drain",
Technical Report of The Institute of Image Information and Television Engineers,
vol. 5, no. 29, pp. 32-3S, (1981).



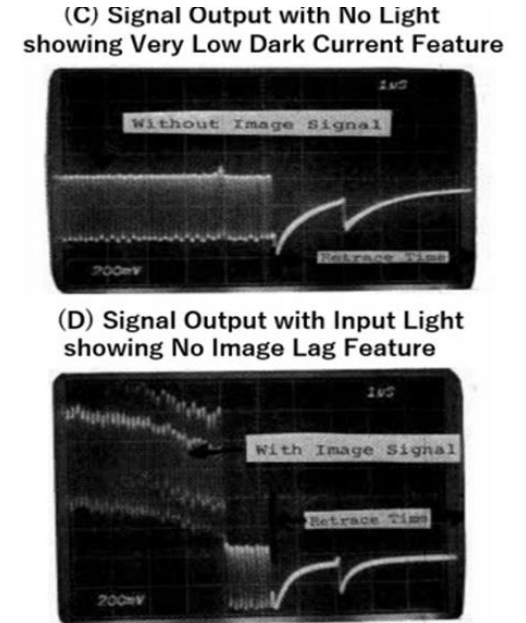
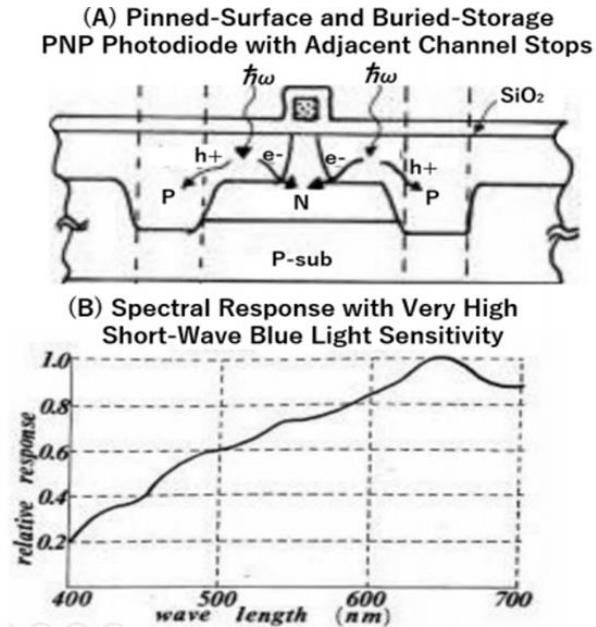
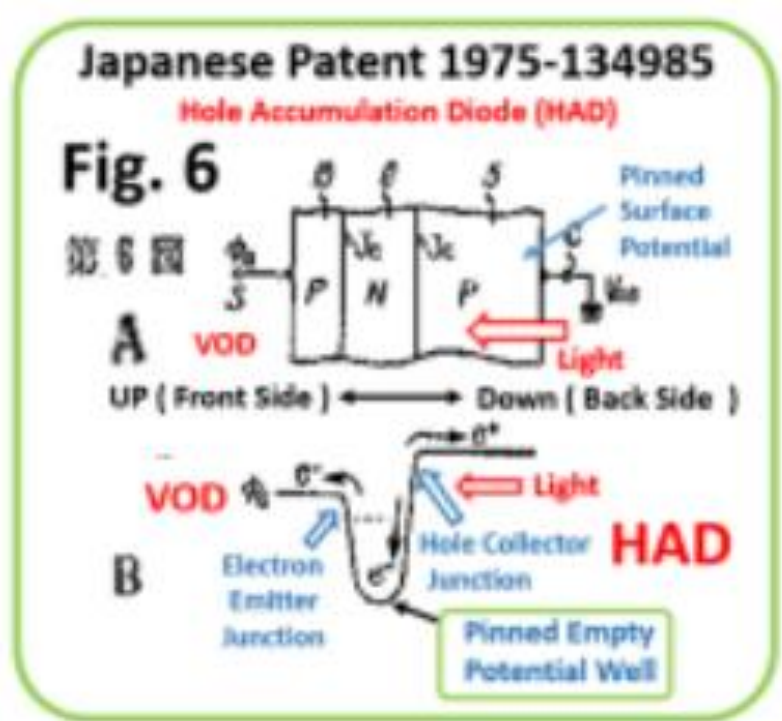
Sony 1980 Video Movie has in one body an 8 mm VTR and One Chip FT CCD Image Sensor with the PNP Double Junction type Pinned Photodiode developed by Hagiwara in 1978

世界発のPinned Buried Photodiode搭載のビデオカメラとVTRの一体化のビデオムービーカメラです。1980年7月1日に新聞発表しています。歴史的に重要な業績です。歴史館では是非引用をお願いします。

<https://www.shmj.or.jp/english/pdf/dis/exhibi1005E.pdf>

(1) 歴史館の記述には事実誤認があります。SONYの開発努力に関する記載が不当です。世界ではじめての Pinned Buried Photodiodeの特許は 1975-127646 と 1975-127647 です。この引用がありません。

世界をリードするSONYでは、残像問題はMOS・CCD容量型受光素子と萩原の1975年の発明で解決済みでしたがSONYはライバル会社の追従を恐れて沈黙を続けていました。



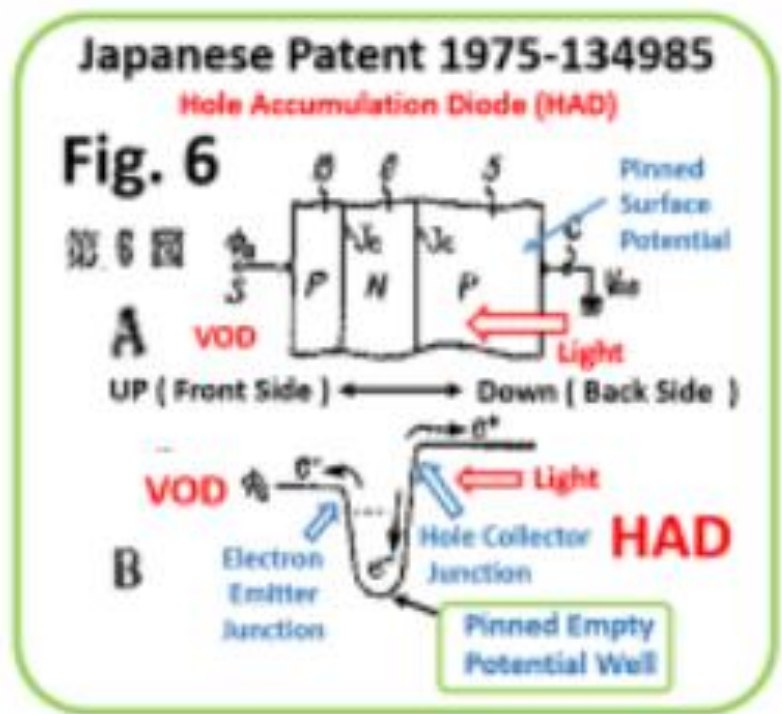
Yoshiaki Hagiwara, Motoaki Abe and Chikara Okada, "A 380H x 488V CCD Imager with Narrow Channel Transfer Gates", Proceeding of 10th Conference on Solid State Devices, Tokyo 1978, Japanese Journal of Applied Physics, Volume 18 Sup 18-1, pp. 367-369.

メカ・フリーでかつ、Filmlessで残像のない高速アクション撮影が可能な電子shutter機能を実現する事は盛田会長と岩間社長が打ち出した、1970年のCCDの発明以来のSONYの極秘商品目標でした。

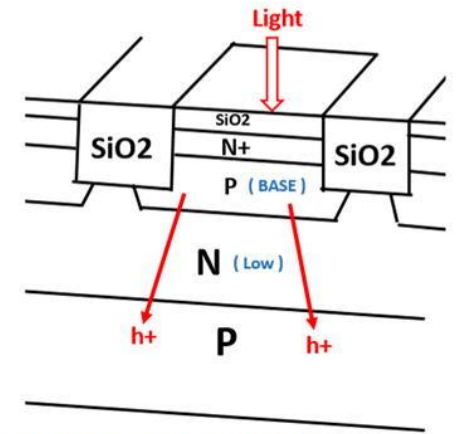
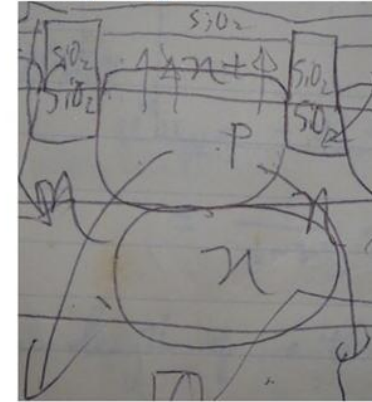
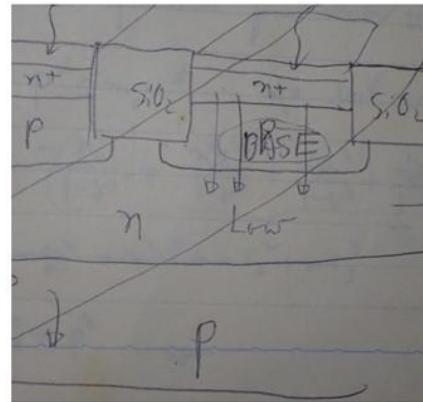
<https://www.shmj.or.jp/english/pdf/dis/exhibi1005E.pdf>

(1) 歴史館の記述には事実誤認があります。SONYの開発努力に関する記載が不当です。世界ではじめての Pinned Buried Photodiodeの特許は 1975-127646 と 1975-127647 です。この引用がありません。

世界をリードするSONYでは、残像問題はMOS・CCD容量型受光素子と萩原の1975年の発明で解決済みでしたがSONYはライバル会社の追従を恐れて沈黙を続けていました。



The N+PNP junction type Dynamic Photo Transistor Structure Pinned Photodiode and Sony Hole Accumulation Diode (HAD) with the vertical overflow drain (VOD) function invented by Hagiwara at Sony in 1975



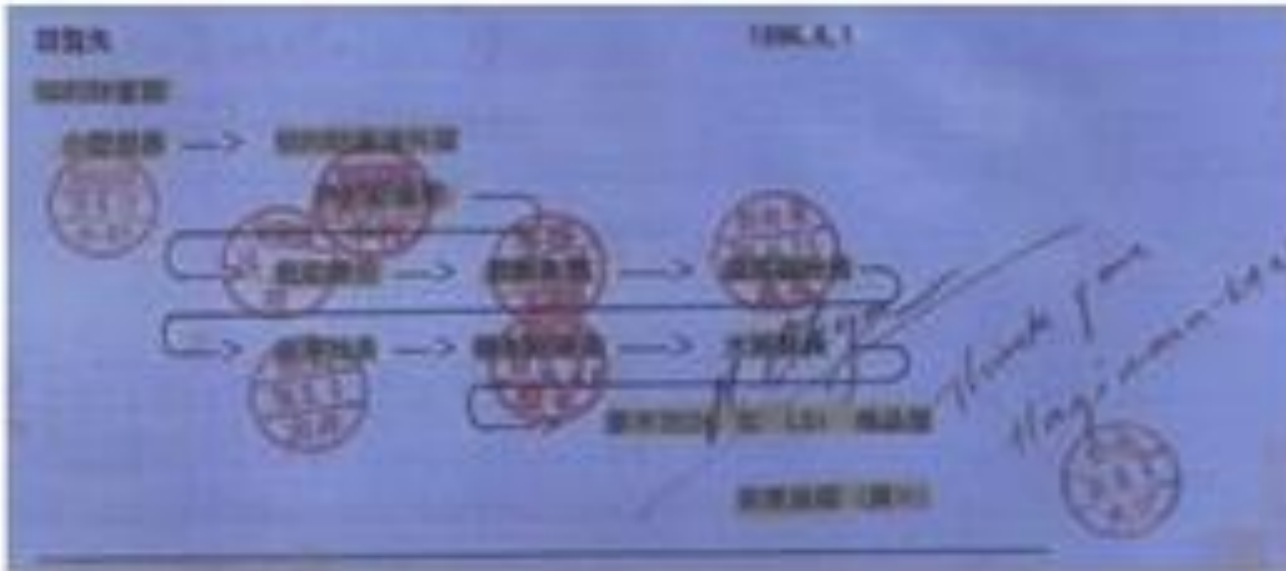
Hagiwara's Lab Note at Sony in February 1975

In 1975 at Sony, Yoshiaki Hagiwara filed three Japanese patents JPA1975-127646, JPA1975-127647 and JPA1975-134985 on the Pinned Surface Photodiode with the VOD function which is later called as Sony Hole Accumulation Diode (HAD). Hagiwara did not file a patent on the SiO₂ device isolation but this lab note shows that Hagiwara had an idea of forming the Shallow Trench Isolation by the Local Oxidation Method, which was hinted by the LOCOS isolation in 1970s.

メカ・フリーでかつ、Filmlessで 残像のない高速アクション撮影が可能な電子shutter機能を実現する事は 盛田会長と岩間社長が打ち出した、1970年のCCDの発明以来のSONYの極秘商品目標でした。

<https://www.shmj.or.jp/english/pdf/dis/exhibi1005E.pdf>

**Thank You Message from
Sony Chairman Ohga
to Yoshiaki Hagiwara
for the contribution
to Sony Victory
on Sony-Fairchild Patent War**



**Sony Chairman Ohga and Hagiwara
at Chairman Office in Sony Tokyo Headquarter, 1996**

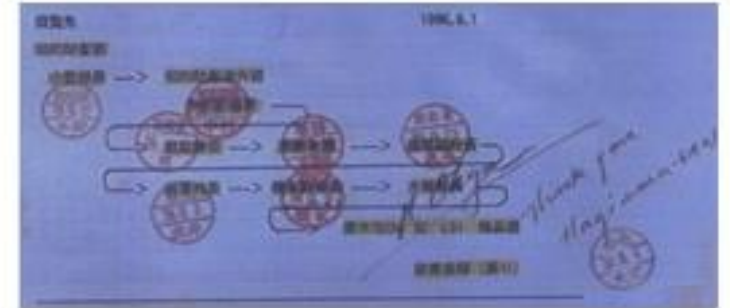
<https://www.shmj.or.jp/english/pdf/dis/exhibi1005E.pdf>

Semiconductor Company President Award 1999

**Thank You Message from
Sony Chairman Ohga
to Yoshiaki Hagiwara
for the contribution
to Sony Victory
on Sony-Fairchild Patent War**

Newspaper describing Sony Victory on Sony-Fairchild Patent War

SONY-Fairchild Patent War (1991-2000) on Pinned Photo Diode with Vertical OFD



Sony Chairman Ohga and Hagiwara at Chairman Office in Sony Tokyo Headquarter, 1996

フジサンケイビジネスアイ、2007.1.4 朝刊 3 面

ソニーと米コダック和解

特許を相互利用

ソニーは4日、米フィルム大手のイーストマン・コダックと特許のクロスライセンス契約を結んだと発表した。

両社はデジタルカメラの画像処理や制御技術などの特許をめぐって争っていたが、今回のクロスライセンス契約の締結に伴って和解する。

クロスライセンス契約を結んだことで、ソニーは「両社はそれぞれが保有する特許を相互に広範囲に利用できる」とコメントした。

契約内容の詳細や金銭面の条件は公表されていないが、コダック側がロイヤルティを支払う形になるとみられている。

ソニーは今回の契約締結と和解について昨年10月に発表した業績予想への影響は軽微としている。

コダックは2004年3月にデジタルカメラ関連技術の特許を侵害したとしてソニーを提訴。これに対してソニーは、同年4月にデジタルカメラの画像処理技術の特許侵害でコダックを提訴し、両社はデジタルカメラの特許をめぐってにらみ合いの状態が続いていた。

東京新聞、2007.1.4 朝刊 3 面

ソニーとコダック契約

画像処理技術 特許相互利用 訴訟合戦も和解

【ニューヨーク】共同「米写真用品大手イーストマン・コダックは三日、ソニーと画像処理をめぐって争っていた特許の相互利用に関するクロスライセンス契約を結んだ」と発表された。特許の相互利用により新製品開発の効率化やコスト減などの効果が期待される。

両社は米国のデジタルカメラの出荷台数でトップ争いを展開。画像処理技術をめぐり、特許権侵害を主張して訴訟合戦を繰り返していたが、和解することも合意した。

<https://www.shmj.or.jp/english/pdf/dis/exhibi1005E.pdf>

Sony Central Research Center Crystal Award 1978
on Space and Time Analysis of Image Sensor Signal



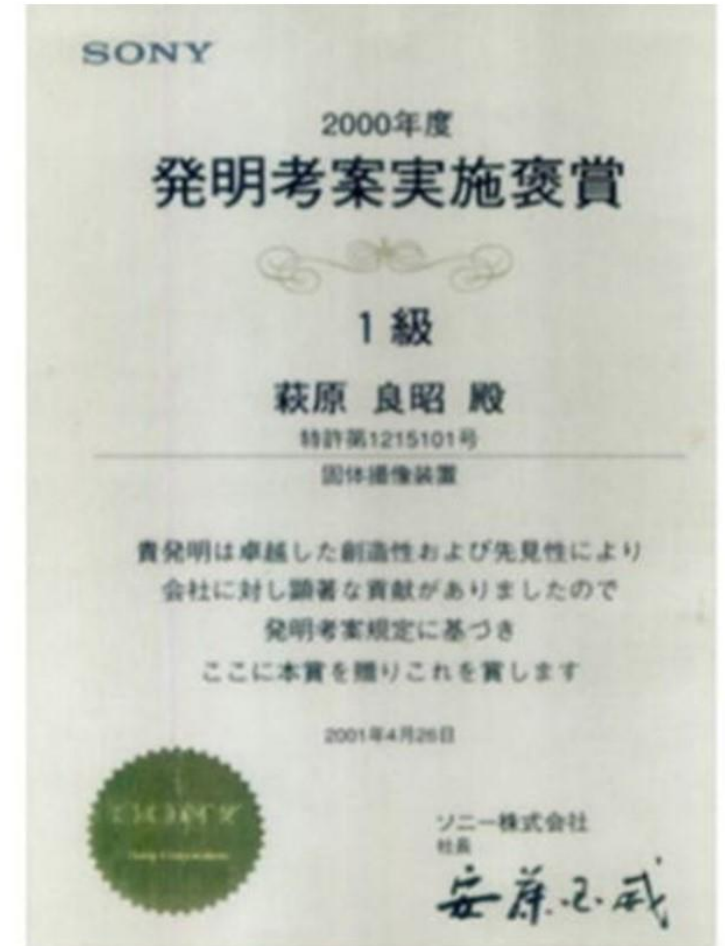
1996

Electric Shutter Basic Patent Award
from Sony President Idei to Yoshiaki Hagiwara
for Japanese Patent 1977-128885 by Hagiwara



2000

Patent Award from Sony President Ando on the invention
of Pinned Buried Photodiode (Hole Accumulation Diode)
defined in JPA1975-134985 (Patent 12155101) by Hagiwara.



Semiconductor Company President Award 1999



Thank You Message from
Sony Chairman Ohga
to Yoshiaki Hagiwara
for the contribution
to Sony Victory
on Sony-Fairchild Patent War



Newspaper describing
Sony Victory
on Sony-Fairchild Patent War



Albert J.P. Theuwissen, Jan T.J. Bosiers, Edwin Roks, "The Hole Role", an invited paper at IEDM2005, Washington DC, Techn. Dig., 2005.

But in the case that parts of the depleted n-type CCD channels are not covered by gate material, their surface potential is undefined! Such a structure will suffer from charge transport issues during operation, because charge can be trapped in local potential pockets. The effect can be solved by defining the potential in the open areas through an extension of the p⁺ channel stopper. A simple self-aligned implant of 2×10^{13} /cm² boron ions is sufficient to extend the channel stop areas to the gate edge and consequently fix the potential in the open areas [2]. The result after this self-aligned implant is shown in Figure 3. The presence of enough holes plays a crucial role in fixing the potential for the regions "beyond control" of the gates. (Is this structure the mother of the pinned-photodiode or buried diode or hole-accumulation device?)

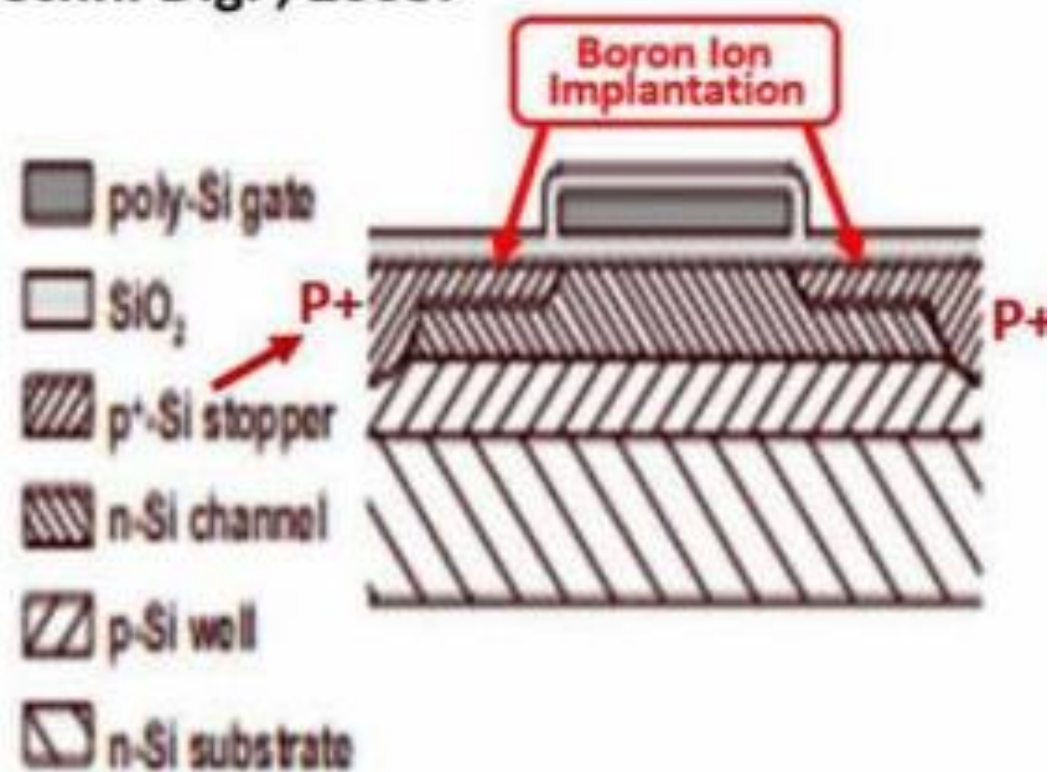


Figure 3. Cross section of a buried-channel CCD on n-Si substrate including light windows and pinned interface potential in the non-covered CCD channels (the cross section is made perpendicular to the CCD channel).

[2] Y. Daimon-Hagiwara et.al., Proc. 10th Conf. on Solid-State Devices, Tokyo, 1978, pp.335-340,

Fossum 2014 misleading paper invited the serious misunderstandings.

This Fossum 2014 paper did not quote Hagiwara 1975 patents completely and with a limited knowledge, made misleading and false comments not based on truth

Indeed, Hagiwara invented PPD with VOD and the virtual charge transfer in 1975

IEEE JOURNAL OF THE ELECTRONIC DEVICES SOCIETY, VOL. 3, NO. 3, SEPTEMBER 2014

A Review of the Pinned Photodiode for CCD and CMOS Image Sensors

Eric B. Fossum, Fellow, IEEE, and Donald B. Strohriegl, Student Member, IEEE

Sony HAD (PPD+VOD) does not use LOCOS

Not True and Doubtful ?

Not True and Doubtful ?

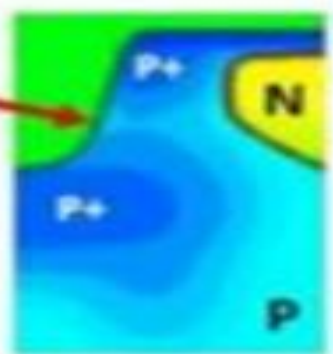
The PPD-structure, while invented for low lag w.r.t. VLSI application, shares a strong resemblance to the Thomas virtual-charge CCD structure, with the exception of the VOD. The two structures were solving different problems with essentially the same device structure and operating principles.

In 1975, Hagiwara at Sony filed a patent application on bipolar structures for CCDs in which a *pin* vertical structure was disclosed, among several structures [24]. The *pin* *p* layer was connected by metal to a thin lead to control full-well capacity and the *n*-type base layer was proposed for carrier storage. In an *internal* paper, Hagiwara, in 1996, revisited the 1975 invention and claimed it was essentially the invention of both the virtual-charge CCD and the NEC low-lag structure, as well as the basis of the Sony so-called "Wide Accumulation Diode," or WAD structure [25]. However, for the 1975 application,

all we really consider these similar, but not identical, properties found in the NEC low-lag device, and does not seem to contain the full or potential key and charge transfer device aspects of the virtual-charge CCD. Hagiwara repeats these claims in a 2001 paper [26] and shows a VOD structure that is not based in the 1975 patent application. They did not seem to pursue the 1975 structure until well after the NEC paper was published. However, the "same-gate" CCD with an open *p*-type surface region for improved QE, also disclosed in the 1975 application was reported in more detail by Hagiwara et al. at Sony in 1978 [27]. A similar structure was used extensively by Philips [28].

The PPD, as it is most commonly used today, bears the strongest resemblance to the Tomasi et al. ICT CCD device. Thus, these days, Tomasi is considered as the primary inventor of the modern PPD [29].

The surface P+ layer is NOT connected to the LOCOS P+ layer. The surface P+ layer may be floating and this photodiode may have serious image lag.



Serious Image Lag ?



This is NOT PPD !

Fig. 4. Example of a pinned photodiode implemented in a CMOS image sensor during doping concentrations. (Dimensional units are microns).

Hagiwara in 1975 invented PPD with VOD and the virtual charge transfer. Study the Japanese Patents 1975-127646, 1975-127647 and 1975-134985.

Difference between Buried Photodiode and Pinned Photodiode

What is the difference between Buried Photodiode and Pinned Photodiode? I understand that the P+/N/P structure where the P+ and P layers have the same potential is the Pinned Photodiode. So what is the buried Photodiode?

This is a commonly misunderstood misused set of terminologies.

First off these are not PIN Photodiodes - which stands for P - Intrinsic- N. These have large depletion regions for higher internal QE (Quantum Efficiency) and faster response. You can't make an array with this design though.

Pinning, refers to fermi-level pinning or pinning to a certain voltage level. Or also the forcing or prevention of the fermi-level/voltage from moving in energy space.

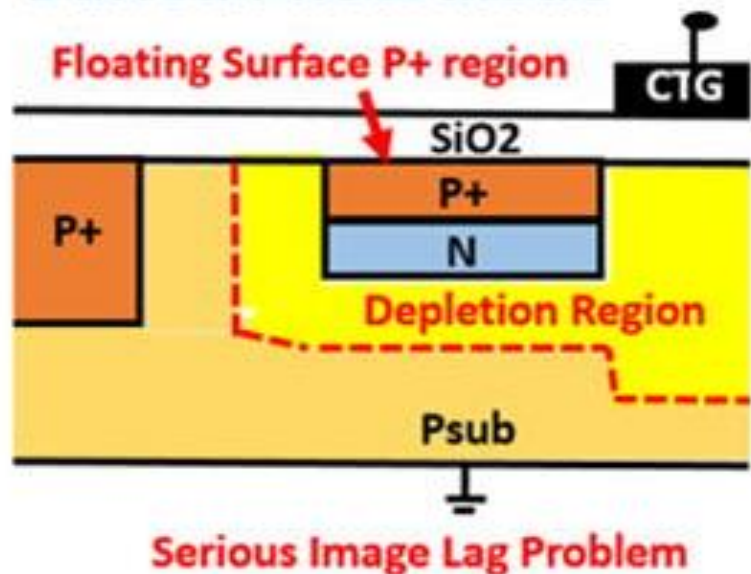
You can get surface state pinning from the dangling Si/SiO₂ bonds providing trapping centers. A buried PD (Photodiode) has a shallow implant that forces the charge carriers away from these surface traps. The Si/SiO₂ surface contributes to increased leakage (dark current) and noise (particularly 1/f noise from trapping/de-trapping). So confusingly a buried PD avoids pinning of the fermi-level at the surface.

A pinned PD is by necessity a buried PD, but not all buried PD's are pinned. The first Pinned PD was invented by Hagiwara at Sony and is used in ILT CCD PD's, these same PD's and the principles behind this complete transfer of charge are used in most CMOS imagers built today.

A pinned PD is designed to have the collection region deplete out when reset. AS the PD depletes it becomes disconnected from the readout circuit and if designed properly will drain all charge out of the collection region (accomplishing complete charge transfer). An interesting side effect is that the capacitance of the PD drops to effectively zero and therefore the KTC noise $q_n = \sqrt{KTC}$ also goes to zero. When you design the depletion of the PD to deplete at a certain voltage you are pinning that PD to that voltage. That is where the term comes from.

I've edited this Answer to acknowledge Hagiwara-san's contribution. It has long been incorrectly attributed to Teranishi and to Fossum (in CMOS image sensors)

Buried Photodiode



NEC IEDM1982 Paper

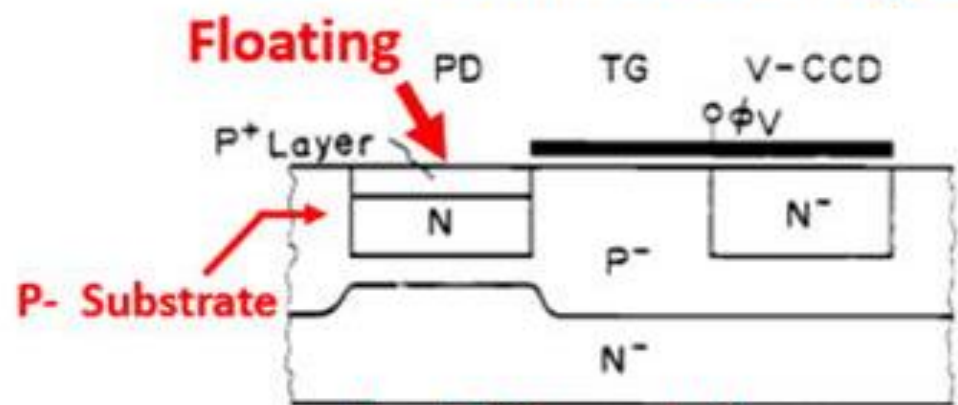
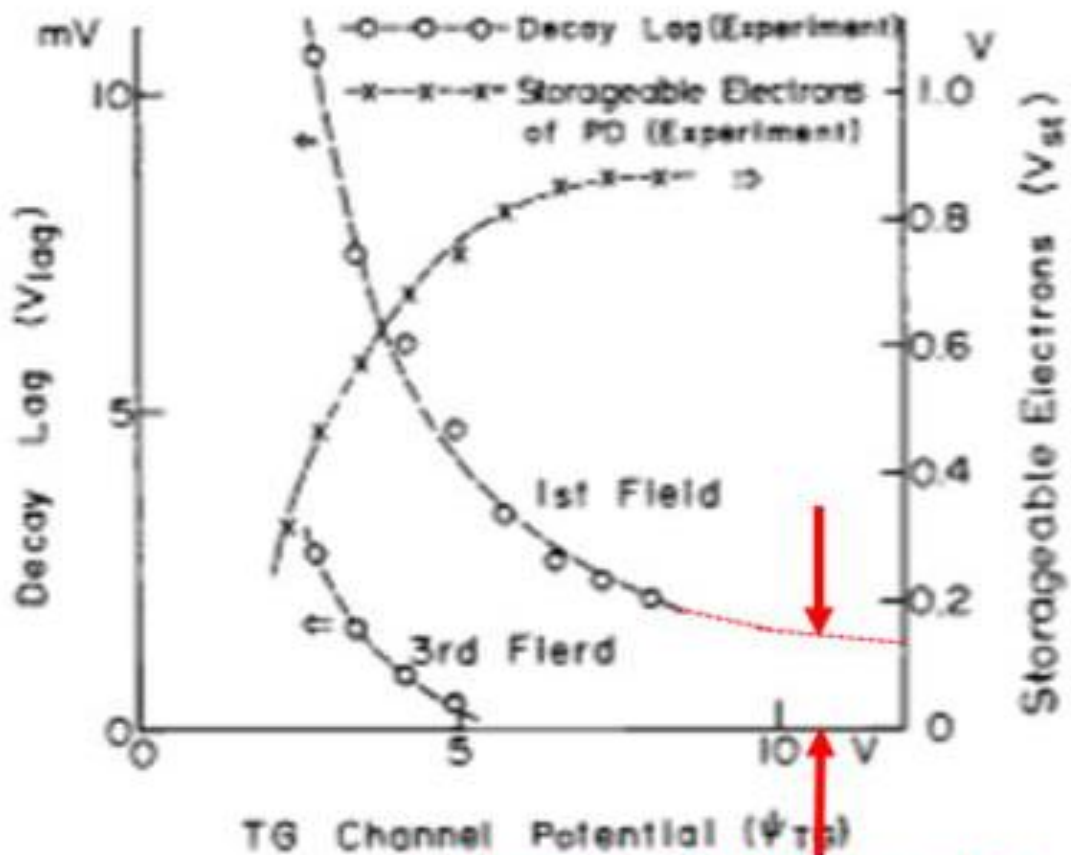


Fig. 5. P⁺NP⁻ structure photodiode
(a) Unit cell cross sectional view



There is still image lag
at the CTD gate voltage more than 10 volt.

Fig. 6. Storageable electrons vs. transfer gate channel potential, and decay lag vs. transfer gate channel potential in the P⁺NP⁻ structure photodiode

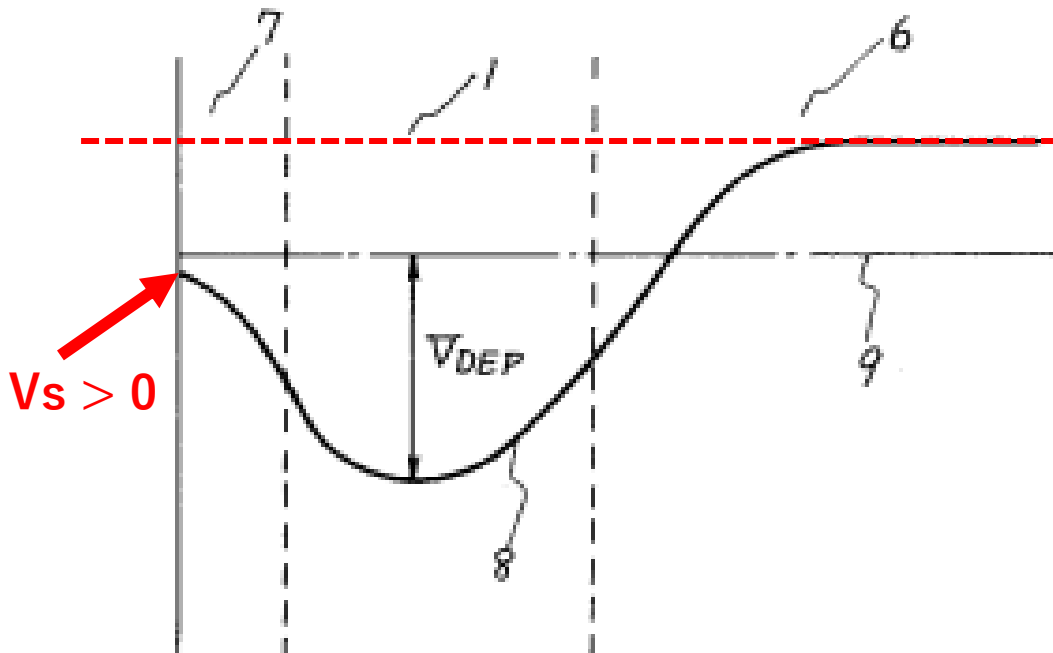
<https://www.shmj.or.jp/english/pdf/dis/exhibi1005E.pdf>

(6) Wrong ?

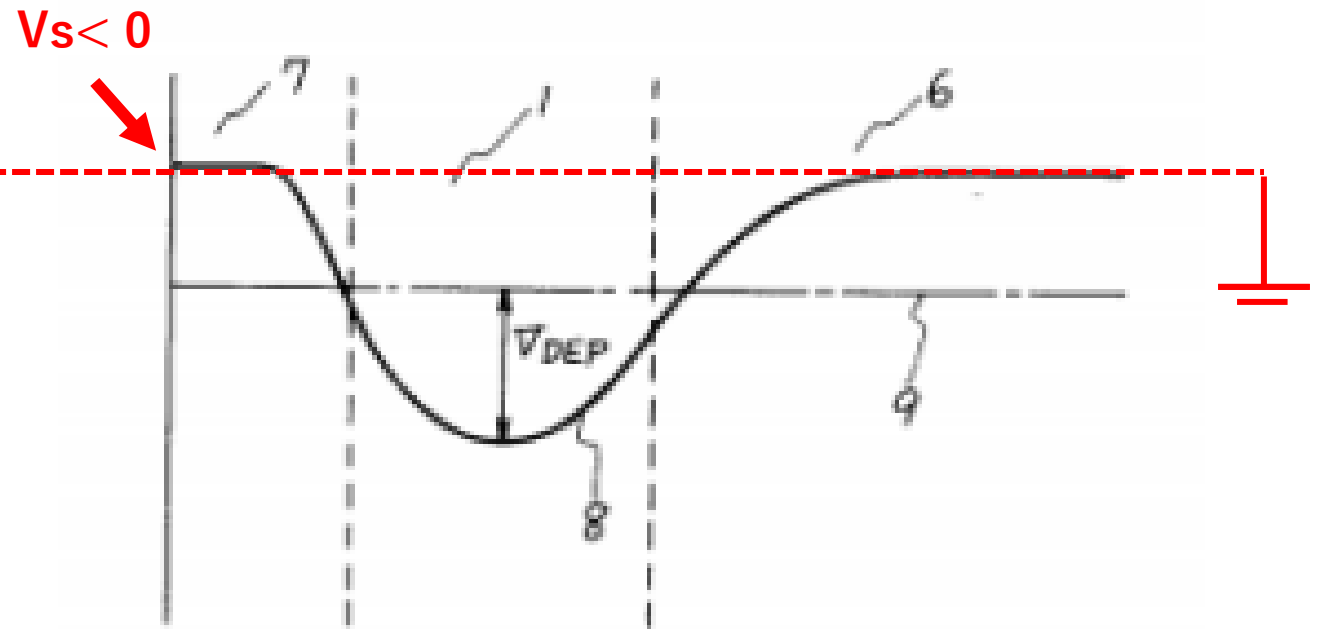
NEC analyzed in detail the relationship between the electric potential of the N layer of a photodiode in which the P layer was pinned to the substrate potential and the potential of the transfer gate to an external circuit.

NEC JPA 1980-1386026 出願特許は Pinned Photodiodeではない。

第 2 図



第 3 図



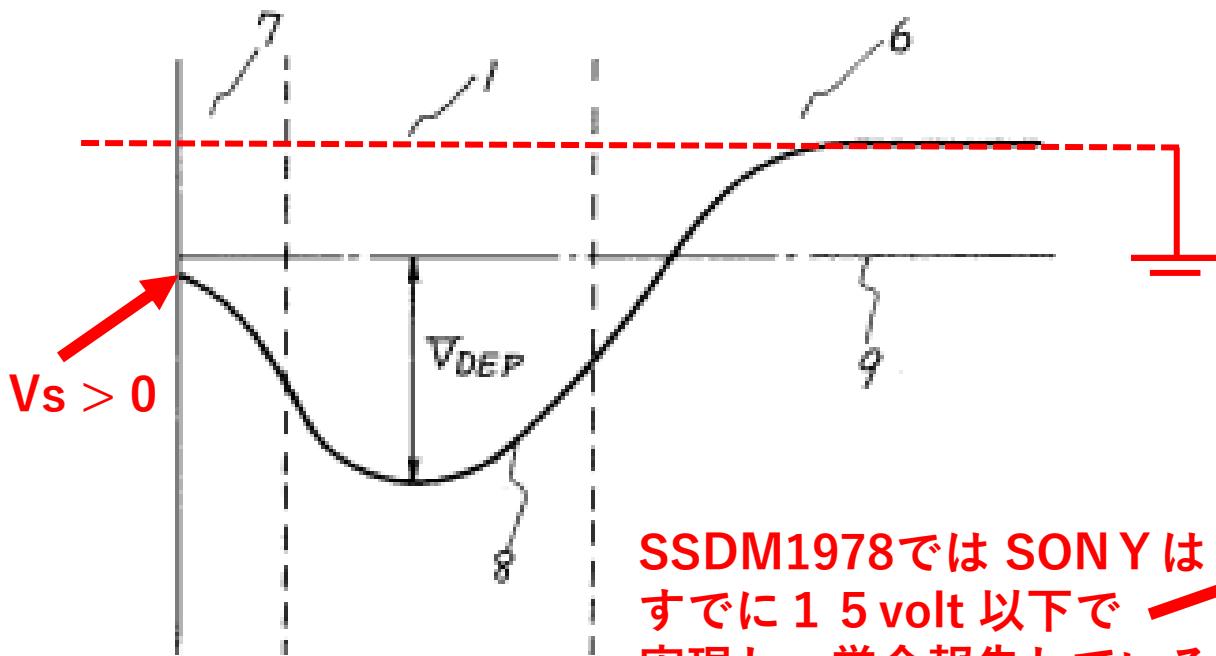
<https://www.shmj.or.jp/english/pdf/dis/exhibi1005E.pdf>

(6) Wrong ?

NEC analyzed in detail the relationship between the electric potential of the N layer of a photodiode in which the P layer was pinned to the substrate potential and the potential of the transfer gate to an external circuit.

NEC JPA 1980-1386026 出願特許は Pinned Photodiodeではない。

第 2 図



**SSDM1978では SONYは
すでに 1.5 volt 以下で
実現し、学会報告している。**

特許請求の範囲

1. 第 1 導電型の半導体基板と、この基板の主面に形成され光の入射による信号電荷を蓄積する第 1 導電型と逆導電性の第 2 導電型の蓄積領域と、この蓄積領域に対応して設けられた信号電荷転送手段と、前記蓄積領域と前記信号電荷転送手段との間に設けられ前記蓄積領域から前記信号電荷転送手段への信号電荷の転送を制御するトランスファゲートとを有する固体撮像装置の単位セルにおいて、前記蓄積領域の表面の全面に前記第 1 導電型の表面層が設けられ、かつ前記蓄積領域が完全に空乏化するのに必要な前記基板と前記蓄積領域との間の逆バイアス電圧が 3.0 ボルト以下であることを満たすように構成されてなることを特徴とする固体撮像装置。

<https://www.shmj.or.jp/english/pdf/dis/exhibi1005E.pdf>

(4) Wrong ?

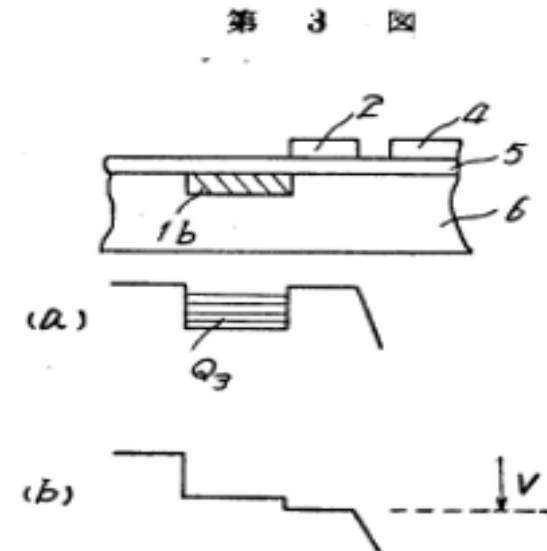
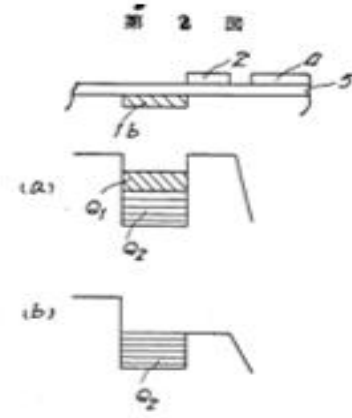
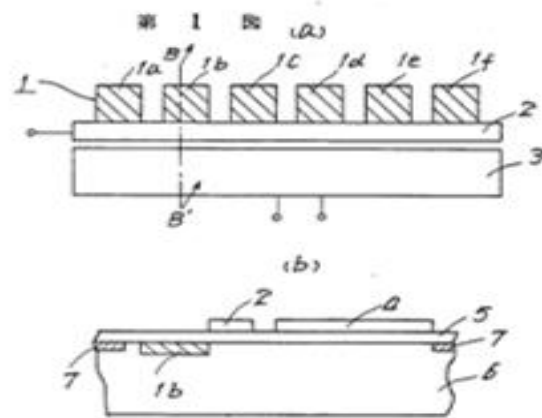
In 1977, Toshiba proposed optimizing the impurity concentration and thickness of the charge storage N layer of the PN junction photodiode to completely deplete it in order to reduce image lag and improve light sensitivity [7].

JPA1977-102559

[7] N. Suzuki, Japanese Patent JP1977-102559

単純な受光面のN+層がFloatingのN+P接合型の受光素子の構造である。N+層の濃度を薄くする事により完全電荷電荷転送できると誤解している。残像が生じるので、Pinned Photodiodeでもない。

⑨日本国特許庁 公開特許公報		⑩特許出願公開 昭54-37422	
⑥Int. Cl. ³ H 04 N 5/30 H 01 L 31/00	識別記号 97(b) D 1 99(b) J 42	⑧日本分類 庁内整理番号 6940-5C 6655-5F	④公開 昭和54年(1979)3月19日 ⑦発明の数 1 ⑧審査請求 未請求
(全 4 頁)			
④特 願 昭52-102559		⑤出 願 人 川崎市幸区小向東芝町1 東京 芝浦電気株式会社総合研究所内	
⑥出 願 昭52(1977)8月29日		⑤出 願 人 東京芝浦電気株式会社 川崎市幸区堀川町72番地	
⑦発 明 者 鈴木信雄		⑥代 理 人 弁理士 剛近憲佑 外1名	



⑤Int. Cl.² 識別記号 ⑤日本分類 庁内整理番号
H 04 N 5/30 97(5) D 1 6940-5C
H 01 L 31/00 99(5) J 42 6655-5F

④公開 昭和54年(1979)3月19日

発明の数 1
審査請求 未請求

(全 4 頁)

④固体撮像装置

川崎市幸区小向東芝町1 東京
芝浦電気株式会社総合研究所内

②特 願 昭52-102559

①出 願 人 東京芝浦電気株式会社

②出 願 昭52(1977)8月29日

川崎市幸区堀川町72番地

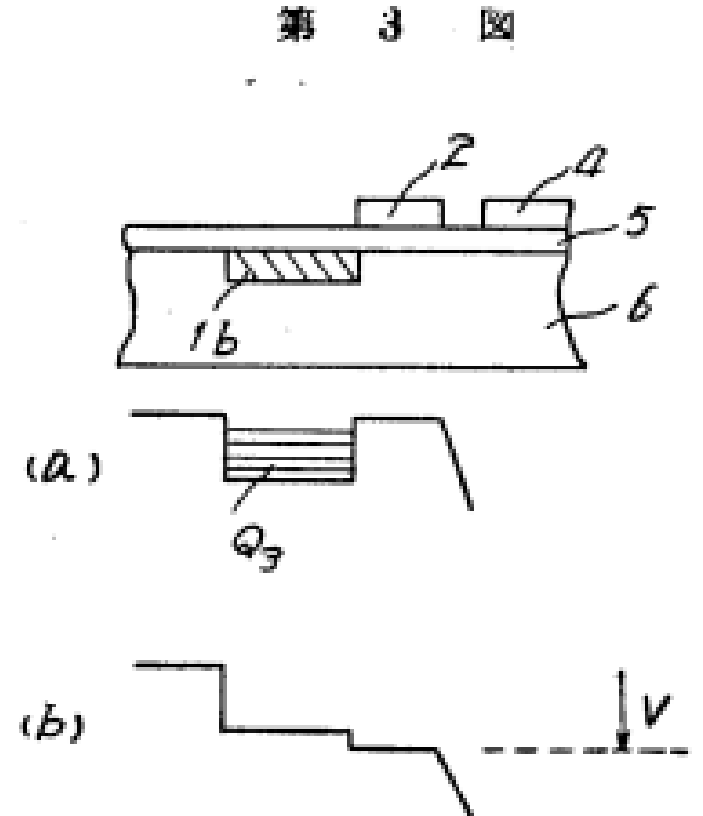
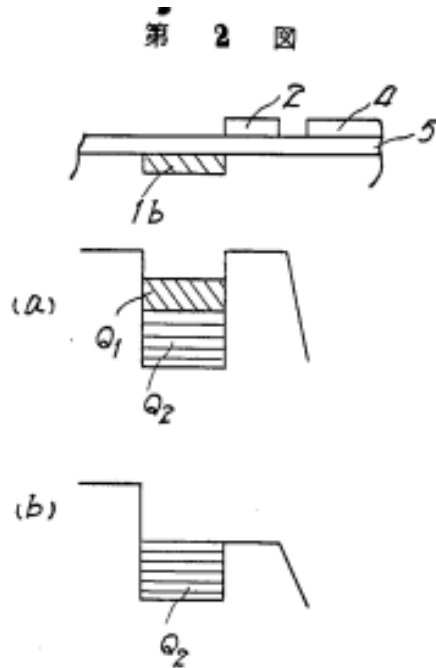
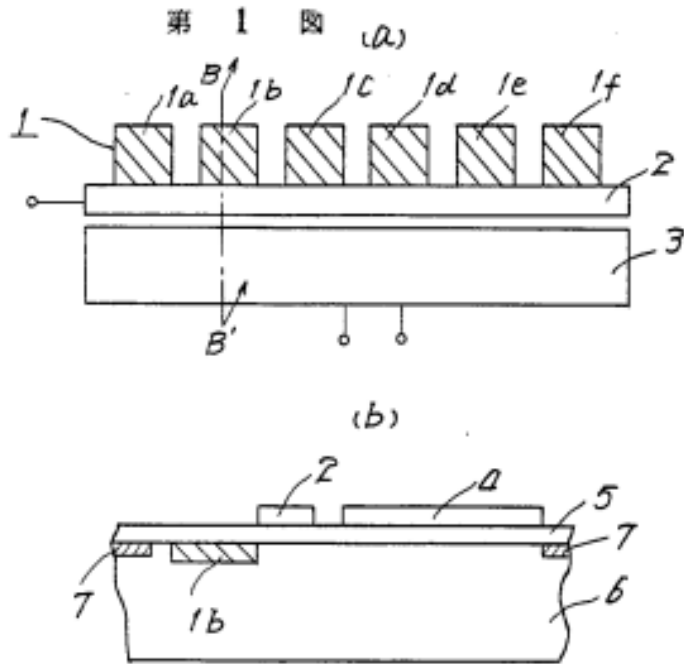
②発 明 者 鈴木信雄

④代 理 人 弁理士 則近憲佑 外1名

JPA1977-102559

[7] N. Suzuki, Japanese Patent JP1977-102559

単純な受光面のN+層がFloatingのN+P接合型の受光素子の構造である。N+層の濃度を薄くすることにより完全電荷電荷転送できると誤解している。残像が生じるので、Pinned Photodiodeでもない。



Japanese Patent JPA 1977-837

This patent is applied for the lateral overflow drain (LOD) function. The excess charge is drained to the N+ lateral output drain (LOD).

This SiO₂ surface exposed photodiode has the serious Image lag problem.

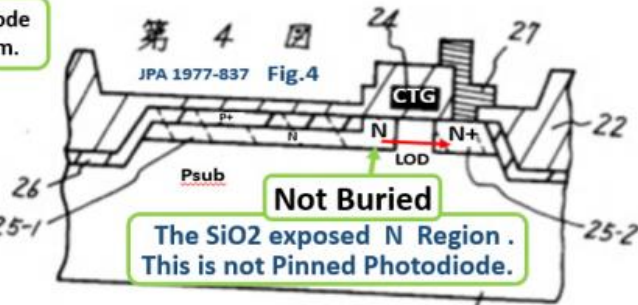
④ 固体撮像装置

④ 特 願 昭52-837

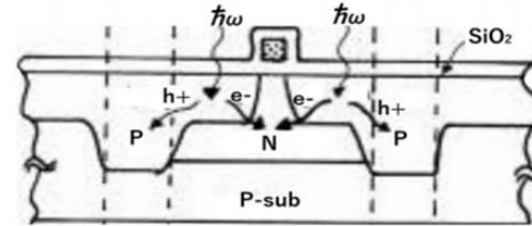
④ 出 願 昭52(1977)1月10日

④ 発 明 者 小池紀雄

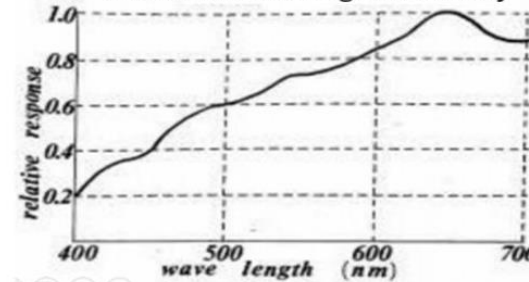
④ 特許出願公開 昭53-86516



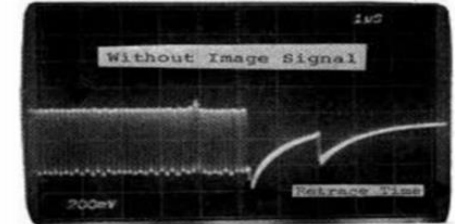
(A) Pinned-Surface and Buried-Storage PNP Photodiode with Adjacent Channel Stops



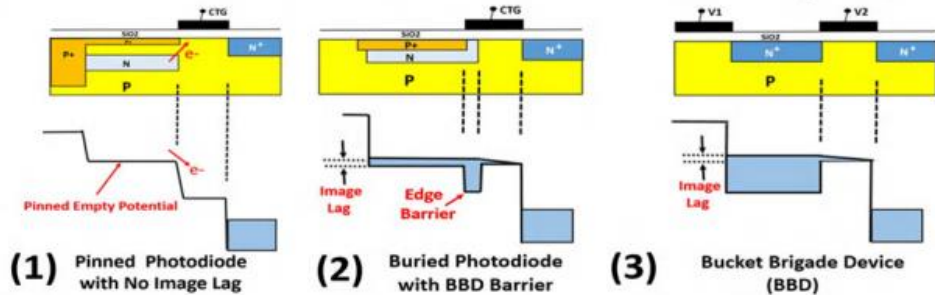
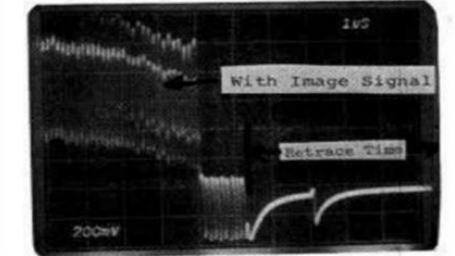
(B) Spectral Response with Very High Short-Wave Blue Light Sensitivity



(C) Signal Output with No Light showing Very Low Dark Current Feature



(D) Signal Output with Input Light showing No Image Lag Feature



Yoshiaki Hagiwara, Motoaki Abe and Chikara Okada, "A 380H x 488V CCD Imager with Narrow Channel Transfer Gates", Proceeding of 10th Conference on Solid State Devices, Tokyo 1978, Japanese Journal of Applied Physics, Volume 18 Sup 18-1, pp. 367-369.

Hitachi presented a structure in which the high-concentration surface P⁺ layer is connected to a P-type substrate (well) and pinned it to the same potential as the substrate to increase the charge storage capacity and widen the dynamic range of the photodiode [4]. In 1978, Sony announced an FT (Frame Transfer) -CCD image sensor, using the photodiode with the same structure [5]. Sony succeeded for the first time in the world in prototyping a VTR-integrated color movie camera using a 2 / 3-inch 280,000-pixel FT-CCD image sensor that developed this technology, in 1981 [6].

(2) Wrong ?

(3) Wrong ?

<https://ieeexplore.ieee.org/document/9058907>

Multichip CMOS Image Sensor Structure for Flash Image Acquisition

Published in: 2019 International 3D Systems Integration Conference (3DIC)

Yoshiaki Hagiwara

AIPS, Artificial Intelligent Partner Laboratory, Atsugi-city, Japan

Abstract:

A new 3D Pinned Photodiode (HAD) CMOS image sensor structure applied in the 3-Dimensional multichip high speed digital flash image data acquisition system is explained and the important features are discussed.

CONCLUSION

Hole Accumulation Diode⁶ (HAD), with the P+ heavily doped surface hole accumulation layer, invented in 1975, is very important, because first of all it has the excellent short wave length blue light sensitivity feature producing the high picture quality of color reproduction in low level light illumination, which is realized by the photo electron and hole pair generation and separation in the built-in potential barrier¹ and the electric field at the surface heavily doped P+ hole accumulation HAD. No dark current is the second important feature. And no image lag is the third one since CCD was known to have the no image lag feature already. But CCD itself does NOT have the excellent blue light sensitivity and does NOT have the low dark current feature which the Pinned Photodiode^{1,2,6,10} invented by Hagiwara has.

HAD is defined as the PNP junction Photodiode with the VOD function. HAD is also by necessity the P+N-P junction Pinned Photodiode with no dark current feature. HAD is also by necessity the PN-P junction Depletion Photodiode defined as Buried Photodiode with no image lag feature. When Hagiwara invented HAD^{1,2,6,10} in 1975, Hagiwara also invented (1) Pinned Photodiode⁶, (2) Depletion Photodiode¹, (3) Buried Photodiode¹⁰, (4) the in-pixel vertical overflow drain⁶ (VOD) function and (5) the in-pixel Global Shutter function^{1, 10}. The surface pinned potential^{1, 6, 10} also serves as the hole collector terminal separating the holes from photo electrons which drift more than the distance estimated by Debye length until being collected into the Buried¹⁰, Depletion¹ and Pinned⁶ Photodiode (HAD), with the back light illumination scheme¹ which is the most important feature needed to build the super sensitive 3D CMOS image sensor with the high blue-light quantum efficiency and the excellent color reproduction at low light level for fast action pictures with no image lag.

Simulation and Device Characterization of the P+PN+P Junction Type Pinned Photodiode and Schottky Barrier Photodiode

Yoshiaki Hagiwara

AIPS

Artificial Intelligent Partner Laboratory

Atsugi-city, Japan

Abstract:

Process parameter tolerance of semiconductor device is very important for manufacturability and yield. Pinned Photodiode has by definition the pinned surface potential of the low surface dark current feature and the pinned empty potential well of the no image lag feature with the excellent blue light sensitivity of the ideal quantum efficiency. This paper reports simulation and device characterization of the unique P+PN+P junction type Buried, Depletion and Pinned Photodiode with excellent manufacturability, originally invented in 1975. Related various historical photodiode structures are reviewed, including the metal semiconductor Schottky Barrier photo sensor of Au/ β -Ga₂O₃ type in search for the low leakage and dark current photodiode which led the 1975 invention of the low leakage P+NPNsub junction Pinned Photodiode by Hagiwara.