

題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

AIPS (NPPO) 代表

半導体産業人協会 教育委員会 運営委員長

元 崇城大学 情報学部 情報学科 教授

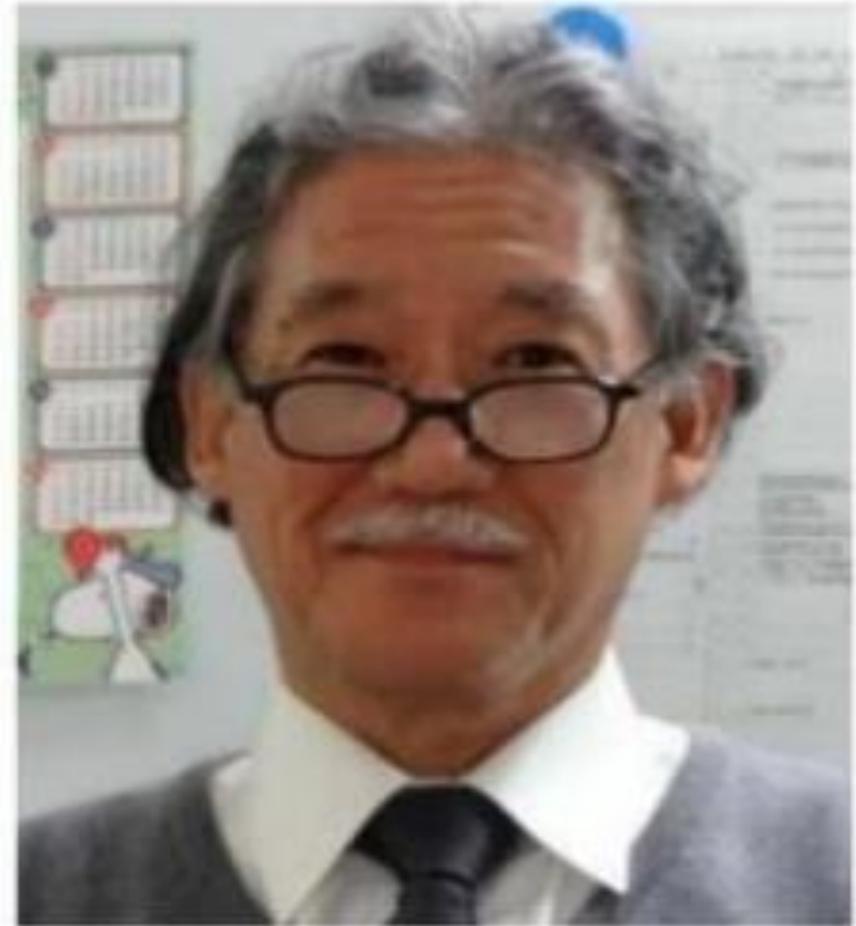
カリフォルニア工科大学 客員教授

群馬大学 客員教授

神奈川工科大学 講師

ソニー(株) 半導体技術企画室長

工博 IEEE Life フェロー 萩原良昭



<http://www.aiplab.com>

hagiwar-yoshiaki@aiplab.com

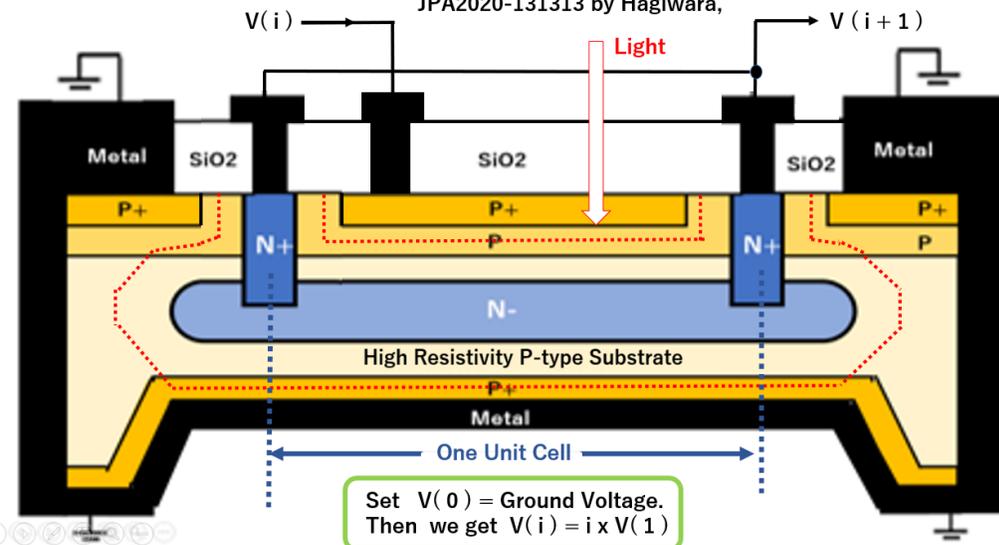
題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

アウトライン

1. はじめに
2. 超光感度イメージセンサーの発明と開発努力
3. 賢い電子の目を持つ AI ROBOT の未来像
4. 太陽電池の開発とその未来像
5. おわりに

One Unit Cell of P+PN-PP+ junction type Solar Cell, which can be connected in series.

JPA2020-131313 by Hagiwara,

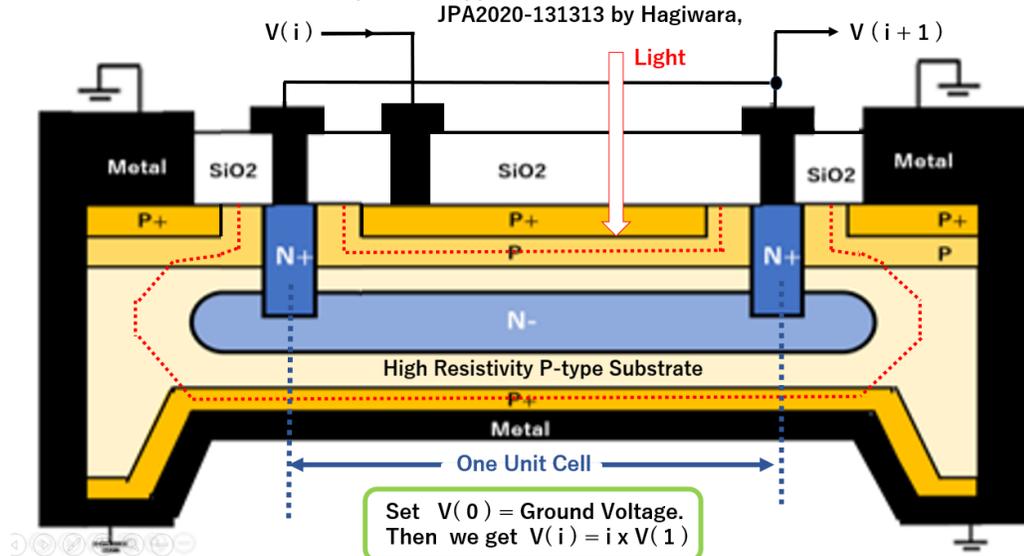


題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

概要

まず超光感度イメージセンサーの発明と歴史的な開発努力について解説する。半導体の集積化技術の進歩により賢い電子の目を持つ AI ROBOT が実現し身近にスマホやコンピュータが多数存在し多くの半導体部品がその原動力となる電気エネルギーを必要とする時代となったが、石油エネルギーから脱却しよりクリーンな水力、風力、地熱エネルギーや太陽光エネルギーを必要とする。超光感度のイメージセンサーも、太陽電池もその動作原理は同じものである。

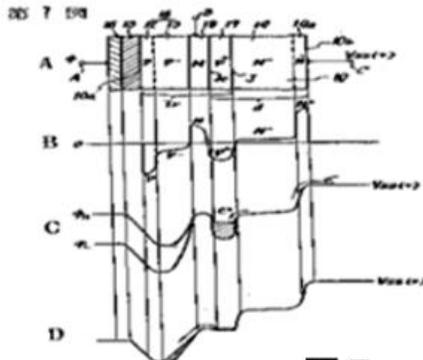
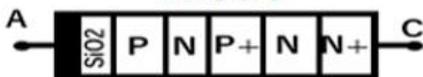
One Unit Cell of P+PN-PP+ junction type Solar Cell, which can be connected in series.



JPA1975-127646

Oct 23, 1975

Pinned Surface
N+NP+NP
Triple 接合型
受光素子

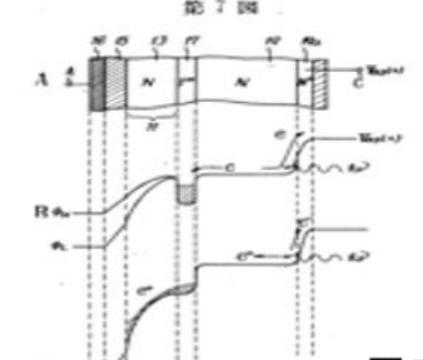
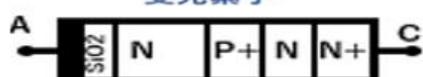


JPA1975-127646 図7

JPA1975-127647

Oct 23, 1975

Pinned Surface
N+NP+N
Double 接合型
受光素子

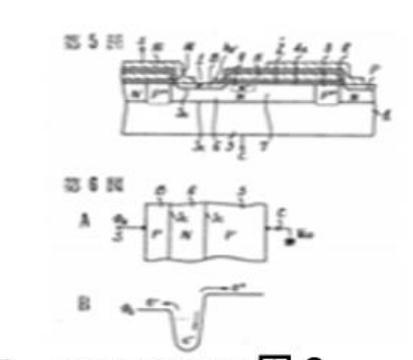


JPA1975-127647 図7

JPA1975-134985

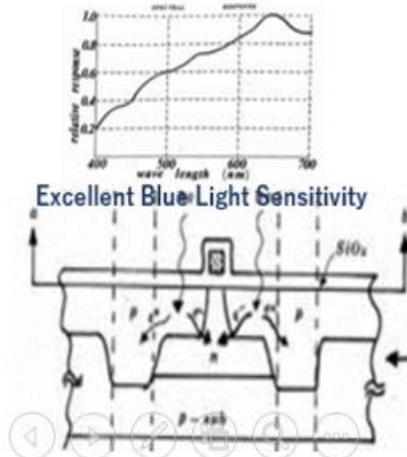
Nov 10, 1975

Pinned Surface
PNP
Double 接合型
受光素子

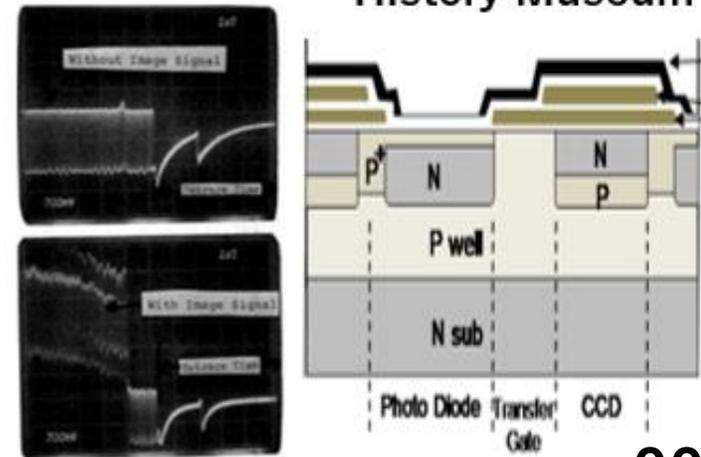


JPA1975-134985 図6

SSDM1978 Paper



SSIS Semiconductor History Museum

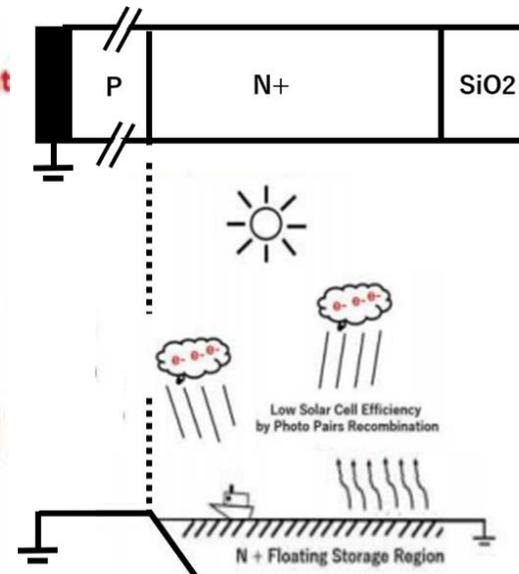
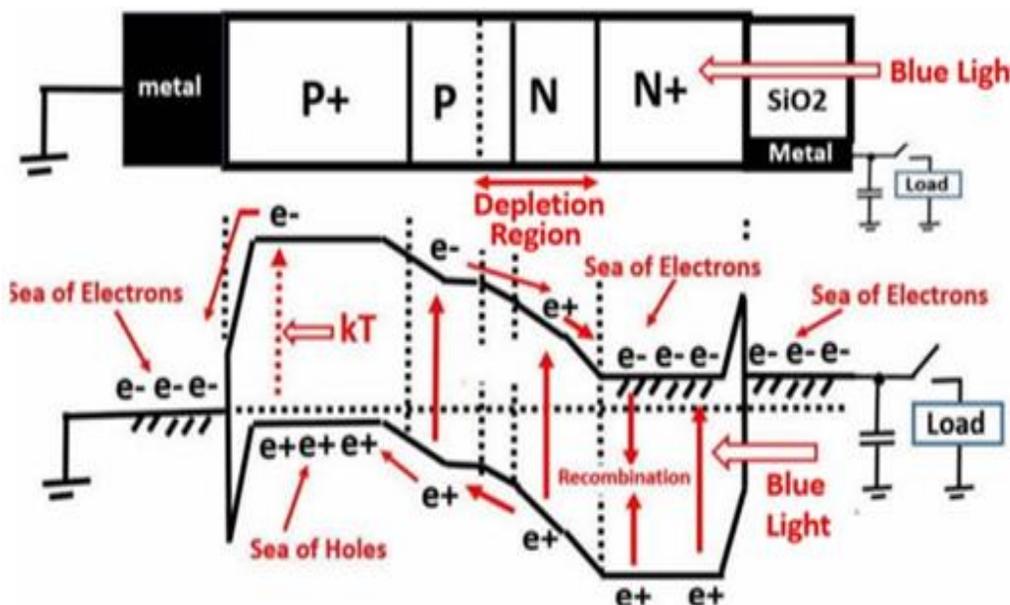
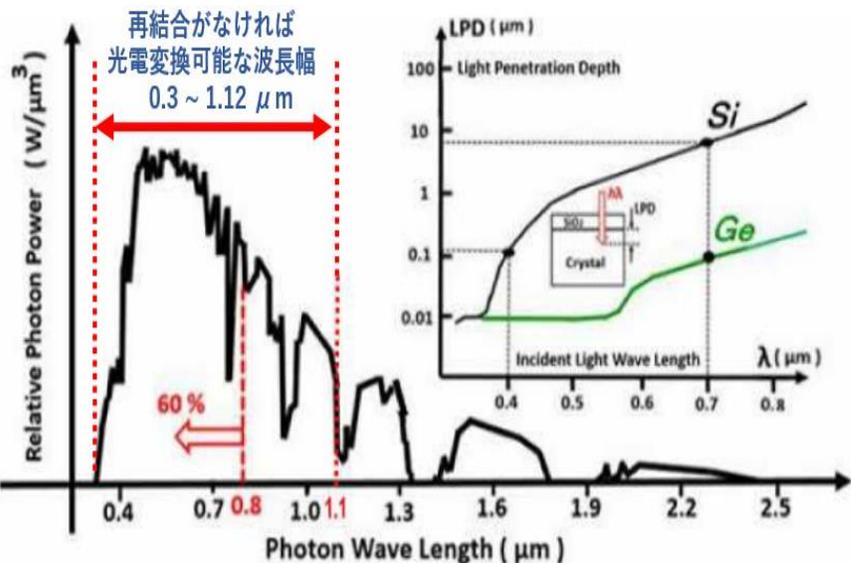
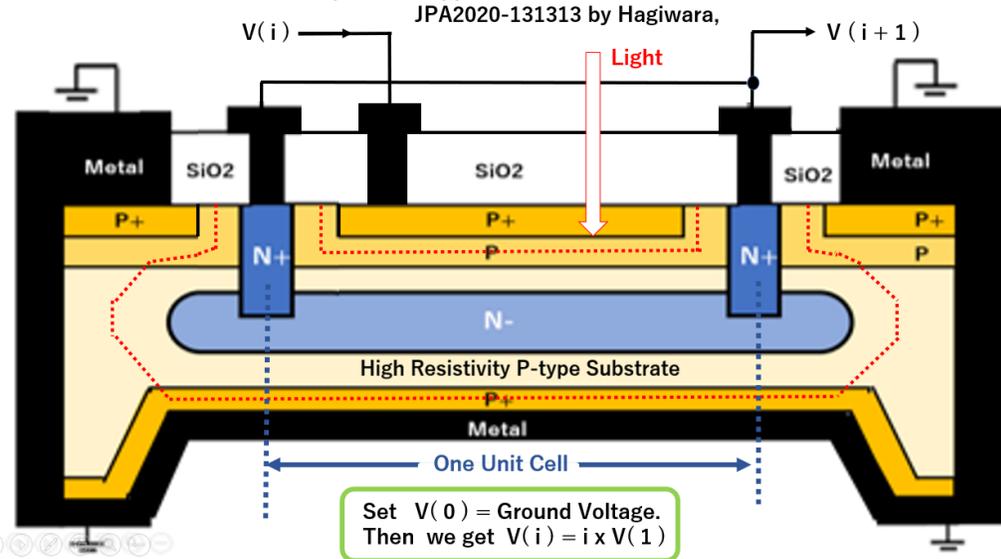


題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

概要

両者とも光エネルギー（情報）を電気エネルギー（情報）に変換する半導体素子である。一方、色再現豊かな映像の実現の為には短波長青色感度特性は不可欠である。また太陽光には短波長エネルギー成分が豊富である。しかし短波長青色光は半導体結晶体内を透過する深度が非常に浅い。従来構造の受光面（N+）が浮遊状態にあるN+P接合型の受光素子では受光表面の近傍の電位は平坦となる。従って、受光表面には電界がない。半導体結晶体の表面近傍では、せっかく光電変換して生じた光電子とホールペアであるが電界が不在である為、光電子とホールのペアは分離移動することができない。その場にとどまり遂は再結合して熱となり無駄になっているのが現状である。

One Unit Cell of P+PN-PP+ junction type Solar Cell, which can be connected in series.



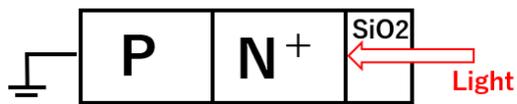
題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

概要

1975年に萩原良昭が発明(JPA1975-127646, JPA1975-127647, JPA1975-134985)考案した超光感度のイメージセンサーの受光素子構造は、Double 接合型の受光素子である。通称、Pinned Photodiodeと呼ばれる受光素子である。短波長青色光に対する感度特性が優れている事が知られているが、その受光素子構造を太陽電池の光電変換効率向上のために採用することを提案する。

Pinned Photodiodeの発明と開発努力

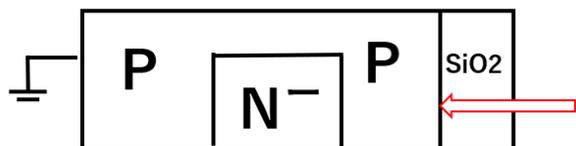
(1) Before 1970



(2) CCD Bell Lab, USA 1970

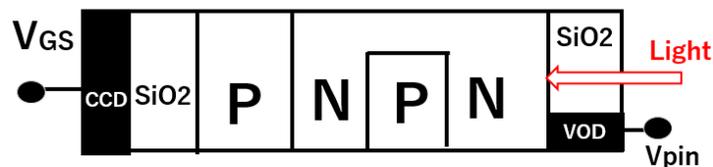


(3) Philips Netherland, June 9, 1975

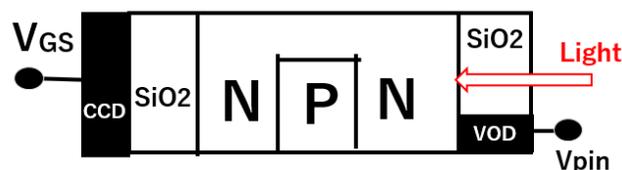


Netherland Patent 7506795 (JPA1976-65705)

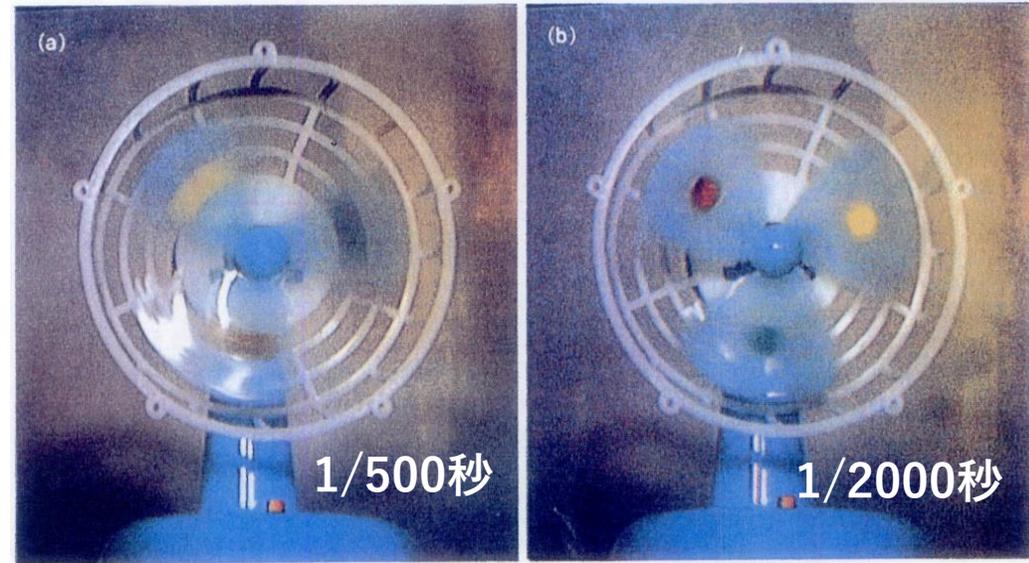
(4a) Sony (Hagiwara) Oct 23, 1975 JPA1975-127646



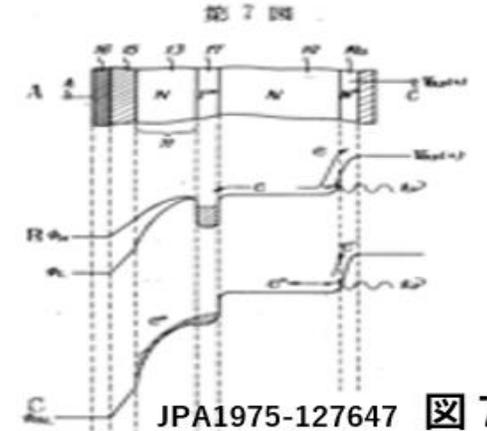
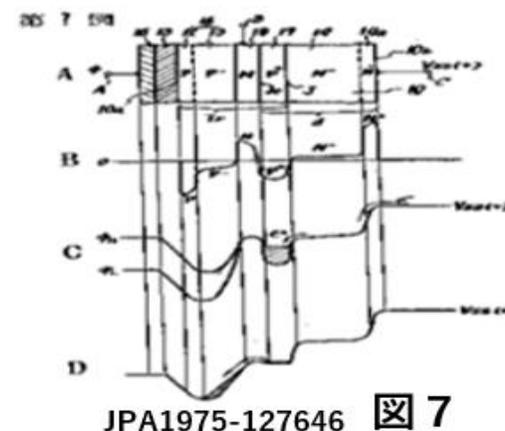
(4b) Sony (Hagiwara) Oct 23, 1975 JPA1975-127647



(5) Sony (Hagiwara) Nov 10, 1975 JPA1975-134985



電子シャッター機能付きビデオカメラ Sony 1987



38万画素に達した固体撮像素子

最低照度5lxの高感度 インターライン型 CCD

基板に余剰電荷を掃き出し、可変電子シャッターを実現

ソニー 半導体事業本部 CCD 事業部

浜崎 正治
鈴木 智行
賀川 能明
石川 貴久枝
宮田 克郎

ソニー国分セミコンダクタ CCD 製造部

神戸 秀夫

最も一般的な固体撮像素子であるインターライン型 CCD で、2/3 インチで 38 万と大規模な画素数を持つ素子をソニーが製品化した。画素面積が小さくなることで減少する信号量を確保するため、縦型オーバーフロー・ドレインを採用して開口率を上げ、補色フィルタで光の利用効率を上げた。さらに界面準位からの暗電流を抑えている。この結果、81 dB のダイナミック・レンジが得られた。

図4 ● センサー部の縦方向ポテンシャル分布
n型基板に信号電荷を掃き捨てる方式を採用。通常の動作時には、設定した V_{sub} によってセンサー部に電荷を蓄積する。一方、電子シャッター動作時には、 V_{sub} にさらに加えた ΔV_{sub} によって、基板側のバリアーが崩れ、センサー内に蓄積した電荷は、基板へ掃き出される。

JPA1975-127646の図7と同一受光構造である。受光表面はGNDにピン留めされた、P+NPNsub 接合型、すなわち Triple 接合型の Pinned Photodiode。

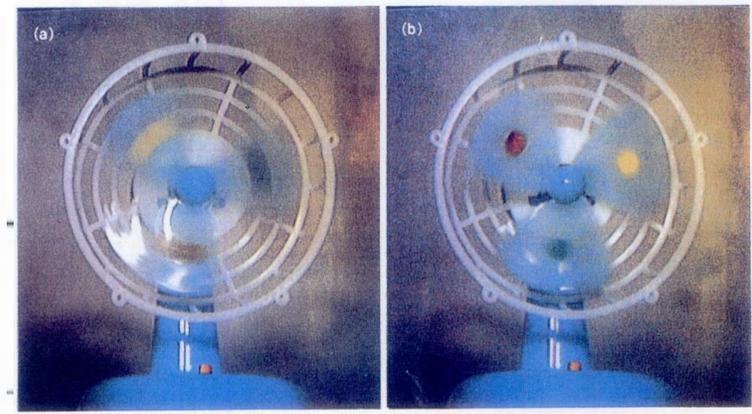


図6 ● 電子シャッターの撮像例
シャッター速度は、(a)1/500秒、(b)1/2000秒。

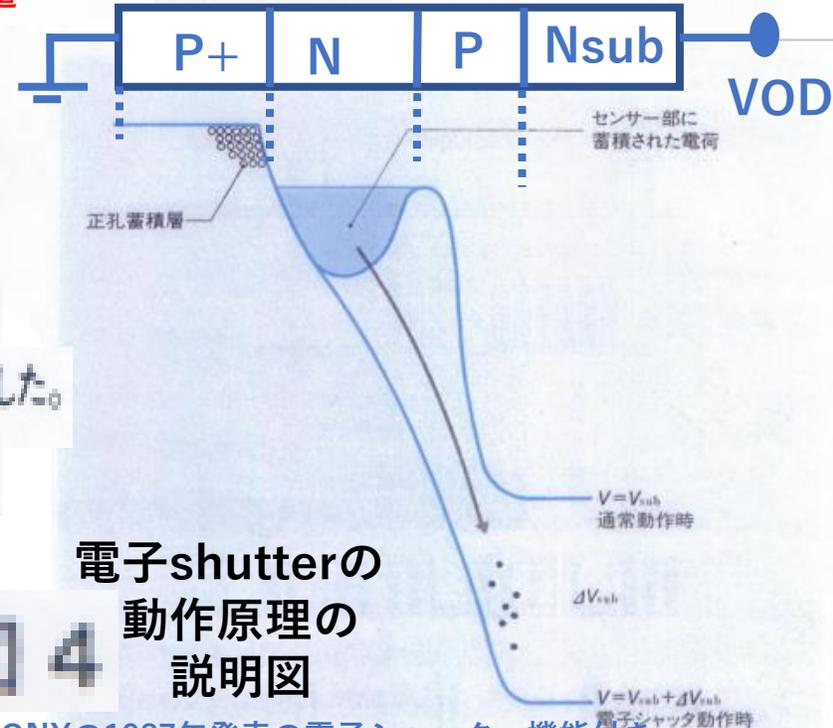


図4 電子shutterの動作原理の説明図

SONYの1987年発表の電子シャッター機能付き Hole Accumulation Diode (HAD) 受光素子構造

P+PN-PP+接合型太陽電池の提案

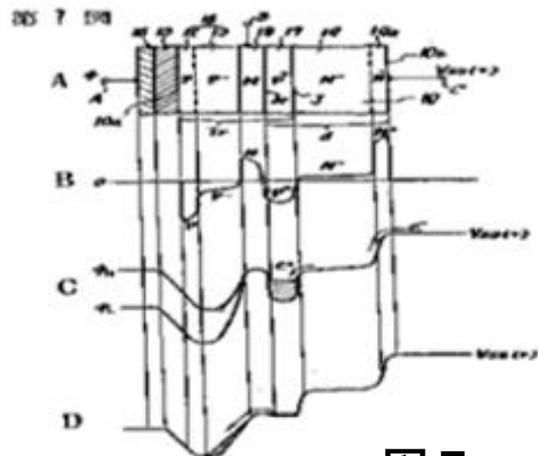
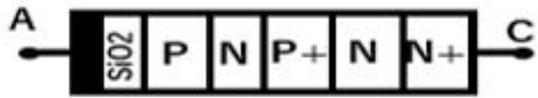
信号電荷は基板側だけでなく受光面側でも掃き出すことができる事を明示している。

SONYの1987年発表の電子シャッター機能付き Hole Accumulation Diode (HAD) 受光構造は萩原が1975年に出願したJPA1975-127646の図7と同じ、同一受光構造である。受光表面はGNDにピン留めされている。P+NPNsub 接合型、すなわち Sony 独自発明のHole Accumulation (HAD) であり、Triple 接合型の Pinned Photodiodeである。もとSonyの萩原の1975年の発明である。

JPA1975-127646

Oct 23, 1975

Pinned Surface
N+NP+NP
Triple 接合型
受光素子

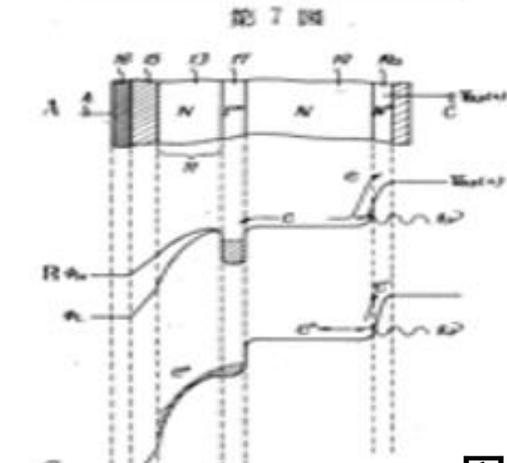
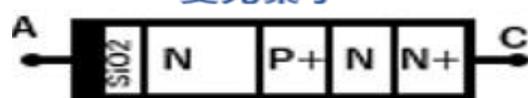


JPA1975-127646 図7

JPA1975-127647

Oct 23, 1975

Pinned Surface
N+NP+N
Double 接合型
受光素子

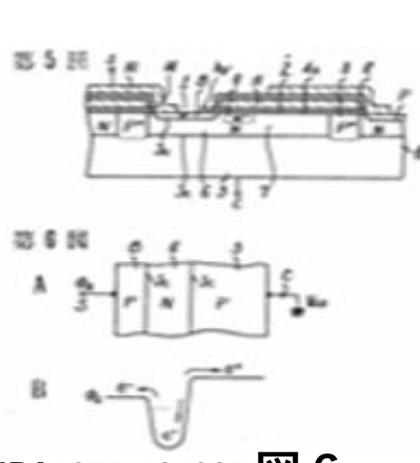


JPA1975-127647 図7

JPA1975-134985

Nov 10, 1975

Pinned Surface
PNP
Double 接合型
受光素子



JPA1975-134985 図6

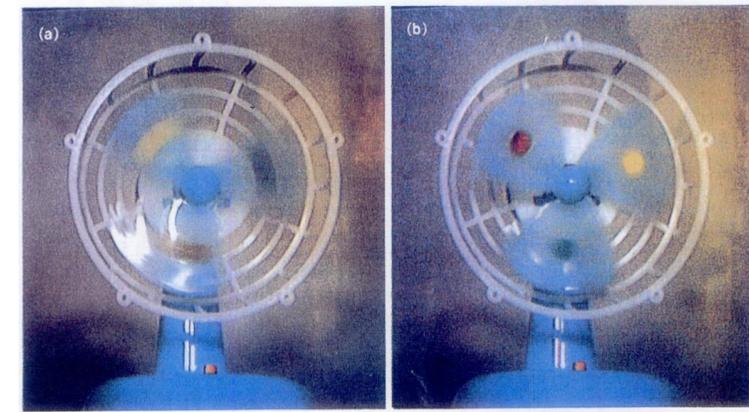
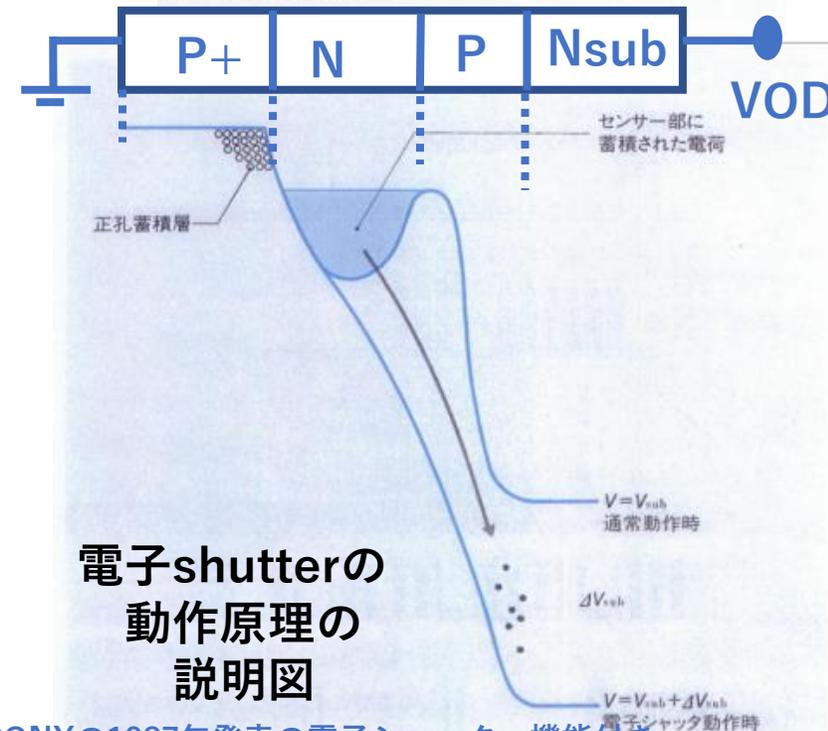


図6 ● 電子シャッターの撮像例
シャッター速度は, (a)1/500 秒, (b) 1/2000 秒。



電子shutterの
動作原理の
説明図

- http://www.aiplab.com/JPA_1975_127646_on_NPNP_type_PPD.html
- http://www.aiplab.com/JPA_1975_127647_on_NPN_type_PPD.html
- http://www.aiplab.com/JPA_1975_134985_on_PPD_with_VOD.html
- http://www.aiplab.com/JPA_1977_126885_on_Electric_Shutter.html
- http://www.aiplab.com/JPA_2020_131313_on_PPD_Solar_Cell.html

SONYの1987年発表の電子シャッター機能付き Hole Accumulation Diode (HAD) 受光素子構造

新型太陽電池の提案

https://en.wikipedia.org/wiki/Shockley-Queisser_limit

現在、開発され商品化されている太陽電池は簡単な N+P の Single 接合型である。受光面が浮遊状態にある。太陽光には多く含まれる短波長青色光の光電変換が受光面近傍の数 100 Å 内で行われ表面再結合が著しい。理論的にもこの Single 接合型は MAX 28%であるとの論文が Shockley 等により既に 1961年に明らかにされている。

しかしこの限界はあくまで Single 接合型の太陽電池の場合である。

2020年に、萩原は P+PNPP+の Double 接合型の太陽電池構造を提案した。JPA2020-131313。

この構造では、受光領域はほぼ完全に埋め込みN層が完全空乏化しておりバリア電界が存在しており、光電変換された光電子とホールペアは効率よく瞬時に分離されることが可能である、高い変換効率が期待される。

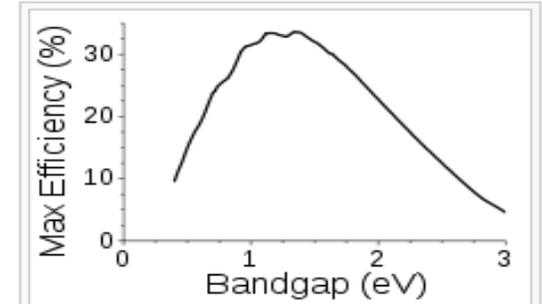
Shockley-Queisser limit

From Wikipedia, the free encyclopedia

In physics, the radiative efficiency limit (also known as the detailed balance limit, Shockley-Queisser limit, Shockley Queisser Efficiency Limit or SQ Limit) is the maximum theoretical efficiency of a solar cell using a single p-n junction to collect power from the cell where the only loss mechanism is radiative recombination in the solar cell. It was first calculated by William Shockley and Hans-Joachim Queisser at Shockley Semiconductor in 1961, giving a maximum efficiency of 30% at 1.1 eV.^[1] The limit is one of the most fundamental to solar energy production with photovoltaic cells, and is considered to be one of the most important contributions in the field.^[2]

This first calculation used the 6000K black-body spectrum as an approximation to the solar spectrum. Subsequent calculations have used measured global solar spectra, AM 1.5, and included a back surface mirror which increases the maximum solar conversion efficiency to 33.16% for a single-junction solar cell with a bandgap of 1.34 eV.^[3] That is, of all the power contained in sunlight (about 1000 W/m²) falling on an ideal solar cell, only 33.7% of that could ever be turned into electricity (337 W/m²). The most popular solar cell material, silicon, has a less favorable band gap of 1.1 eV, resulting in a maximum efficiency of about 32%. Modern commercial mono-crystalline solar cells produce about 24% conversion efficiency, the losses due largely to practical concerns like reflection off the front of the cell and light blockage from the thin wires on the cell surface.

The Shockley-Queisser limit only applies to conventional solar cells with a single p-n junction; solar cells with multiple layers can (and do) outperform this limit, and so can solar thermal and certain other solar energy systems. In the extreme limit, for a multi-junction solar cell with an infinite number of layers, the corresponding limit is 68.7% for normal sunlight,^[4] or 86.8% using concentrated sunlight^[5] (see solar cell efficiency).



The Shockley-Queisser limit for the efficiency of a solar cell, without concentration of solar radiation. The curve is wiggly because of absorption bands in the atmosphere. In the original paper,^[1] the solar spectrum was approximated by a smooth curve, the 6000K blackbody spectrum. As a result, the efficiency graph was smooth and the values were slightly different.

題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

<https://ja.wikipedia.org/wiki/萩原良昭>



- (1) 超短波長光感度特性を持ち
- (2) Anti-blooming機能を持ち
- (3) 電子シャッター機能を持ち
- (4) Global Shutter機能をもち
- (5) かつ残像のない特性をつ、
- (6) 受光表面がピン留めされた Pinned Photodiodeを1975年にもとSonyの萩原は発明した。
- (7) その受光構造を超光感度の新型太陽電池として開発し将来の日本の半導体電子デバイス産業の、「日本の産業のコメ」として育て、発展されて日本のエネルギー対策に貢献したいです。

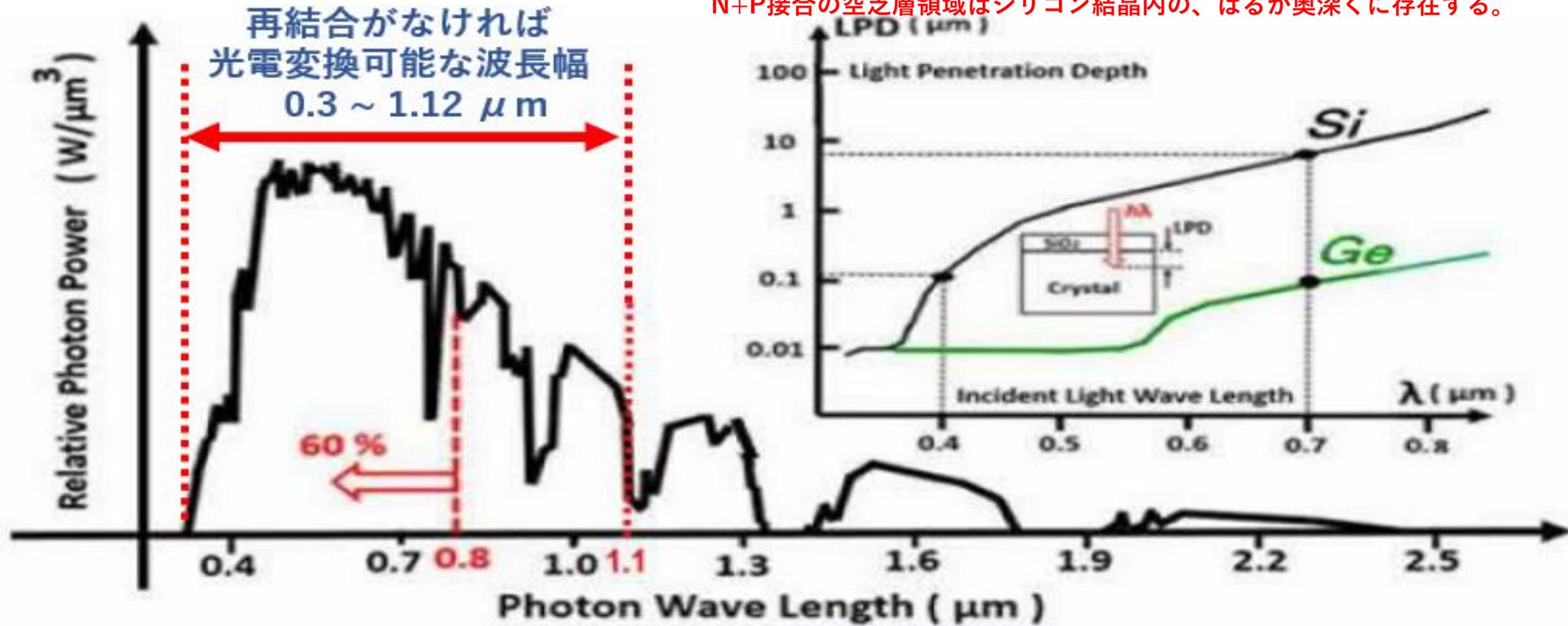
人物・来歴 [編集]

1971年にカリフォルニア工科大学で電子工学と物理学の学位を取得、1972年に修士号、1975年に博士号(Pf.D.)を Carver Meadの指導の下取得。^[2] 1974年の結婚を機に萩原姓となる。

2001年にはIEEEのフェローに、また2004年にはソニー・フェローに任命される。その主たる業績は1975年の、ソニーで "hole accumulation device (HAD)" と名付けられたpinned photodiodeを始めとする固体撮像素子の分野での独創的な研究であった。

1983年に初めて一般市場で発売されたCCDビデオ・カメラ CCD-G5 は1981年に開発・試作された萩原の発明に基づくものであった。^[3]

短波長青色光のシリコン結晶内透過できる深さは数 100 Å と非常に浅い。
N+P接合の空乏層領域はシリコン結晶内の、はるか奥深くに存在する。



太陽光には短波長青色光エネルギー成分が非常に多い。

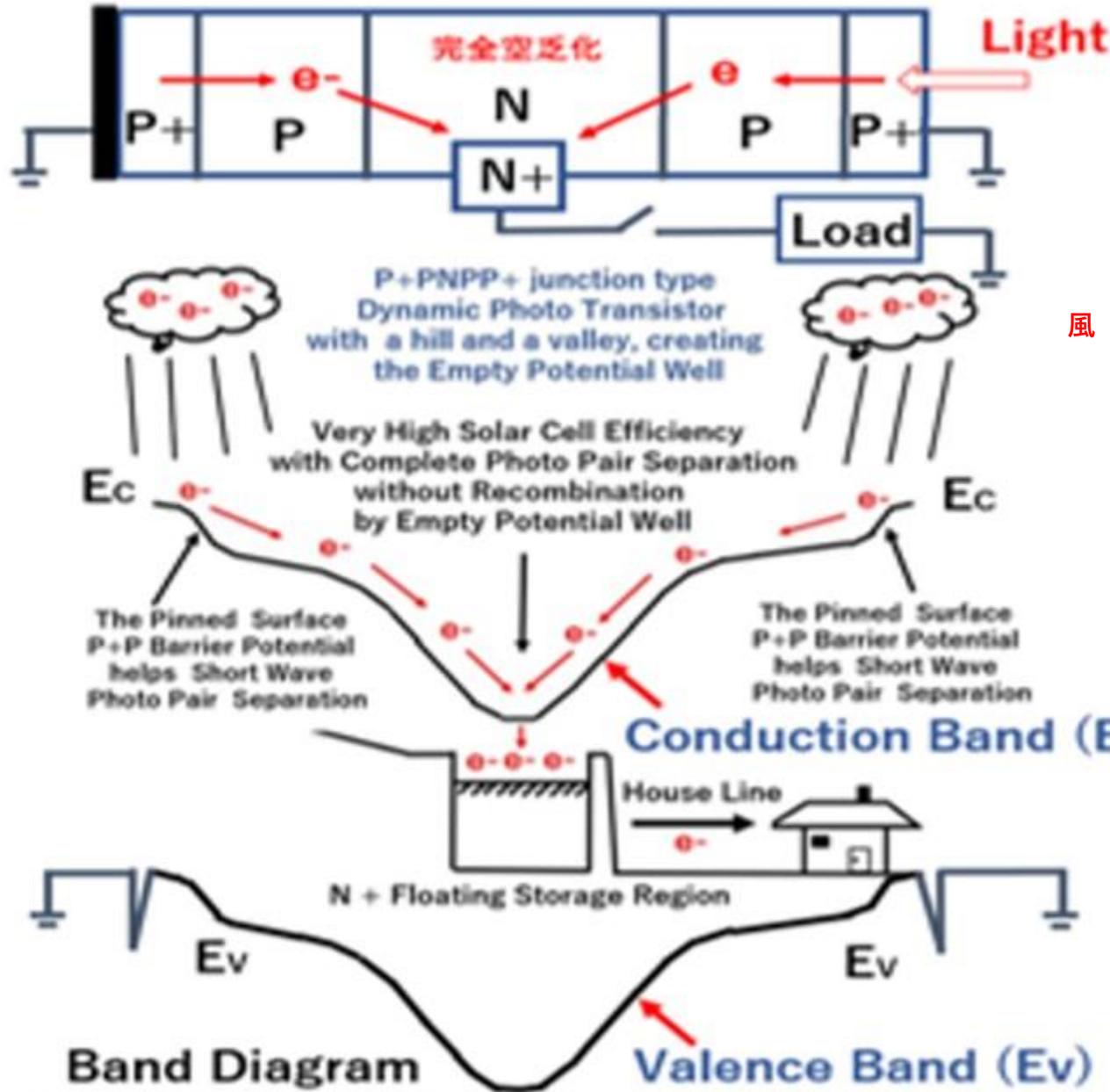
$$E = \hbar \omega = h f = h c / \lambda$$

$$E \text{ (eV)} = 1.24 / \lambda \text{ (}\mu\text{m)}$$

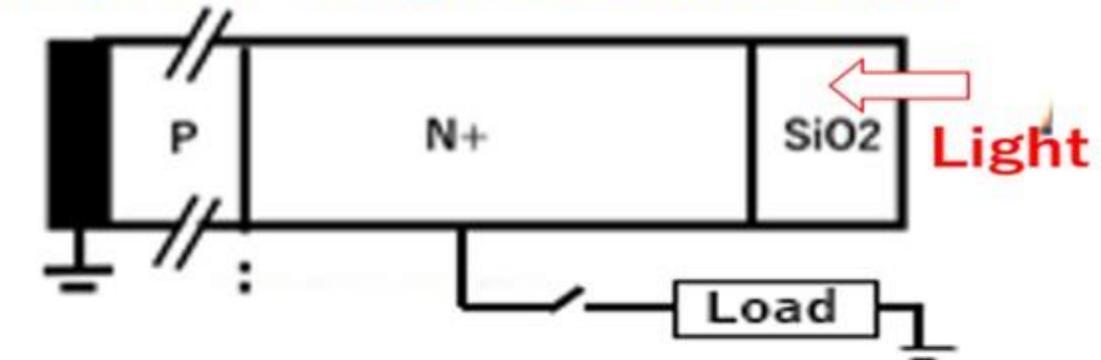
For Silicon, $E_g = 1.10 \text{ eV}$ and $\lambda = 1.12 \mu\text{m}$

The light energy of the wave length more than $\lambda = 1.12 \mu\text{m}$ can not be converted to electrical energy in the silicon crystal.

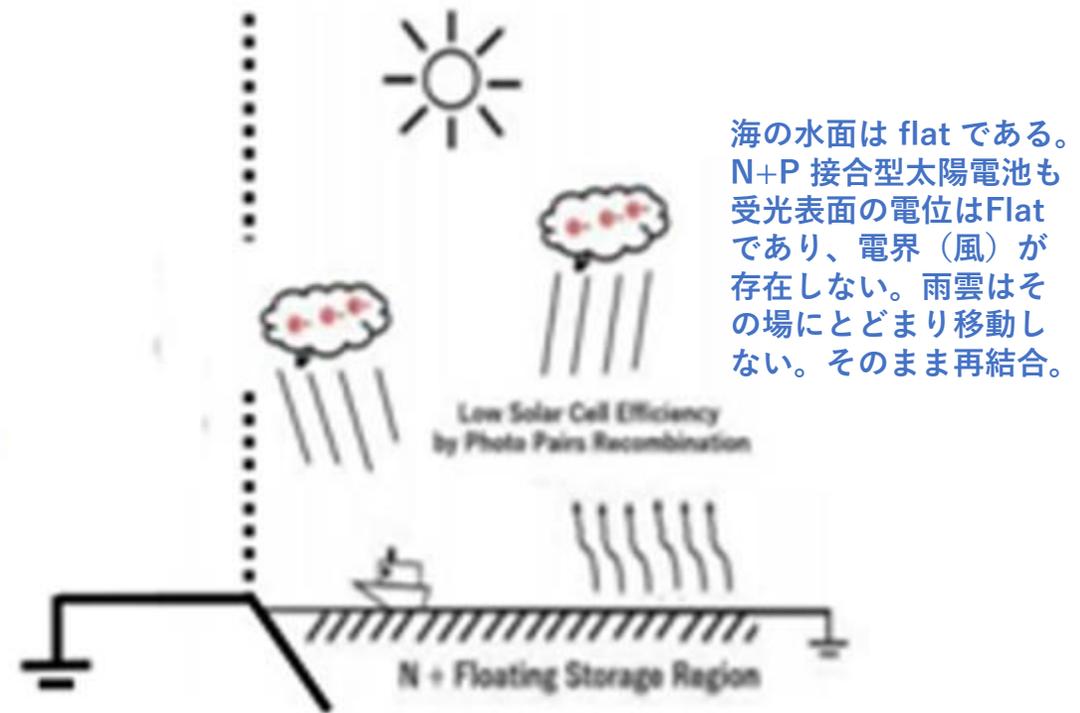
P+PN-PP+接合型太陽電池の提案



従来のN+P single 接合太陽電池



風（電界）がないとそのまま雨雲は海に降り注ぎ（再結合）熱となり無駄になる。



海の水面は flat である。N+P 接合型太陽電池も受光表面の電位は Flat であり、電界（風）が存在しない。雨雲はその場にとどまり移動しない。そのまま再結合。

従来のSingle 太陽電池では受光表面が浮遊状態で電位がflatであり電界が存在しない。水平な海の上では太陽光によりせっかく蒸発した海の水が雨雲になるが、風（電界）がなく、その場にとどまり再び雨となり海に降り注ぎ（再結合）無駄になる。N+P Single 接合太陽電池では電界がないので光電子とホールは再結合し熱になる。

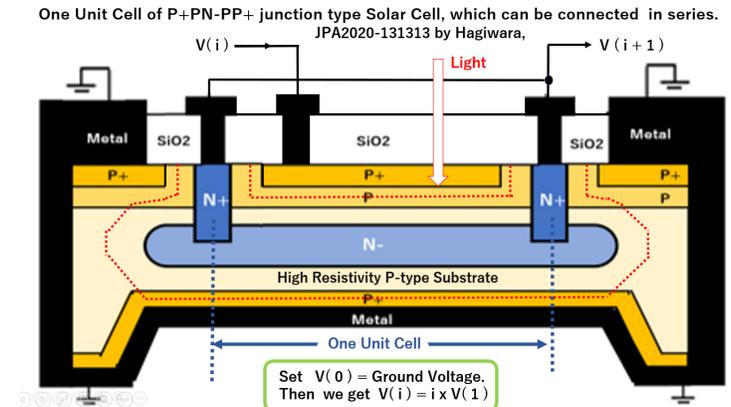
題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

講師： 萩原良昭先生（ソニーOB, (元) 群馬大学客員教授）

日時： 2022年6月07日（火） 12:40-14:10

アウトライン

1. はじめに
2. 超光感度イメージセンサーの発明と開発努力
3. 賢い電子の目を持つ AI ROBOT の未来像
4. 太陽電池の開発とその未来像
5. おわりに

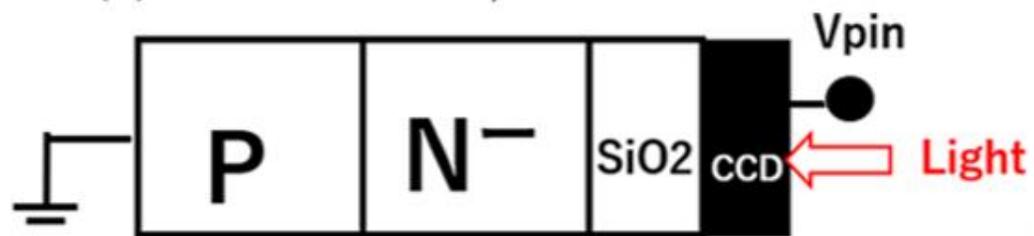


Pinned Photodiodeの発明と開発努力

(1) Before 1970



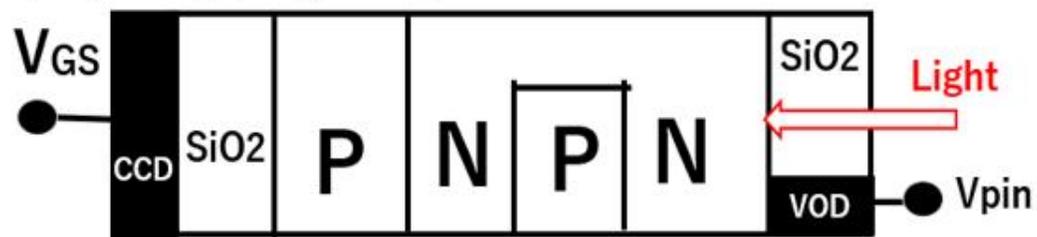
(2) CCD Bell Lab, USA 1970



(3) Philips June 1975



(4a) Sony (Hagiwara) Oct 1975 JPA1975-127646



(4b) Sony (Hagiwara) Oct 1975 JPA1975-127647



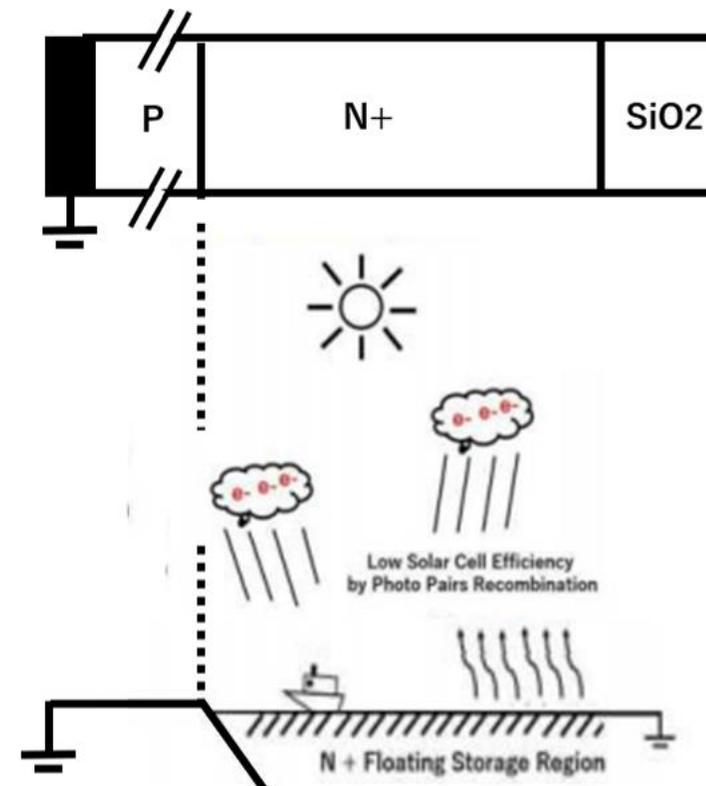
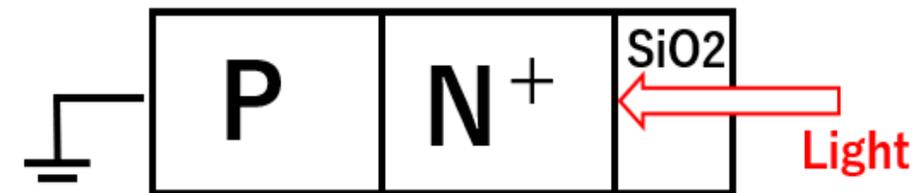
(5) Sony (Hagiwara) Nov 1975 JPA1975-134985



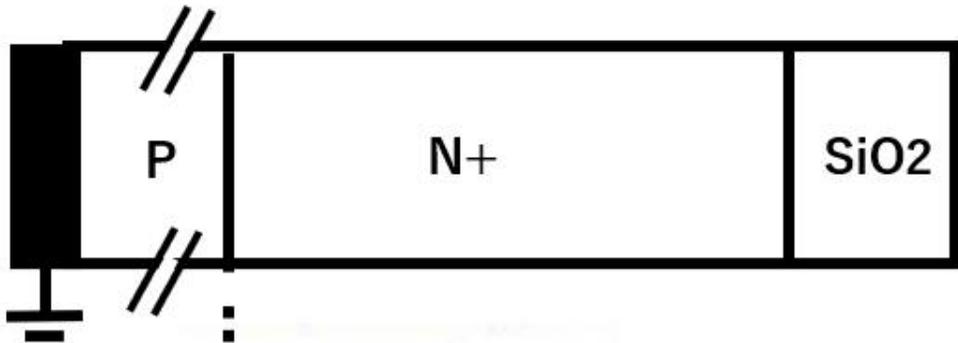
Pinned Photodiodeの発明と開発努力

- (1) 1970年以前は Single 接合型受光素子だった。
- (2) 1970年にCCD/MOS容量型受光素子が発明された。
- (3) 1975年6月に オランダの Philips社により Double 接合型の埋め込みPhotodiode が発明された。
- (4) 1975年10月23日に Sony (萩原) は Global Shutter 機能付きのDouble & Triple接合型の残像のないPinned Photodiode が発明した。
- (5) 1975年11月10日に Sony (萩原) は 基板(N)にPNP Double接合型を形成して VOD付の残像のない Pinned Photodiode を発明した。
- (6) 1977年にSony (萩原) は PNPN(Thyristor)構造の受光素子において Punch-thru Action を利用して残像のない電子Shutter Clock 駆動方式を発明した。
- (7) 1978年9月 SSDM1978 にて Sony (萩原) は 残像のない 短波長青色光の感度特性にすぐれ表面暗電流雑音の少ないDouble 接合型のPinned Photodiode を世界で初めて開発し日本語で発表の日本国内開催の学会で報告した。

(1) Before 1970



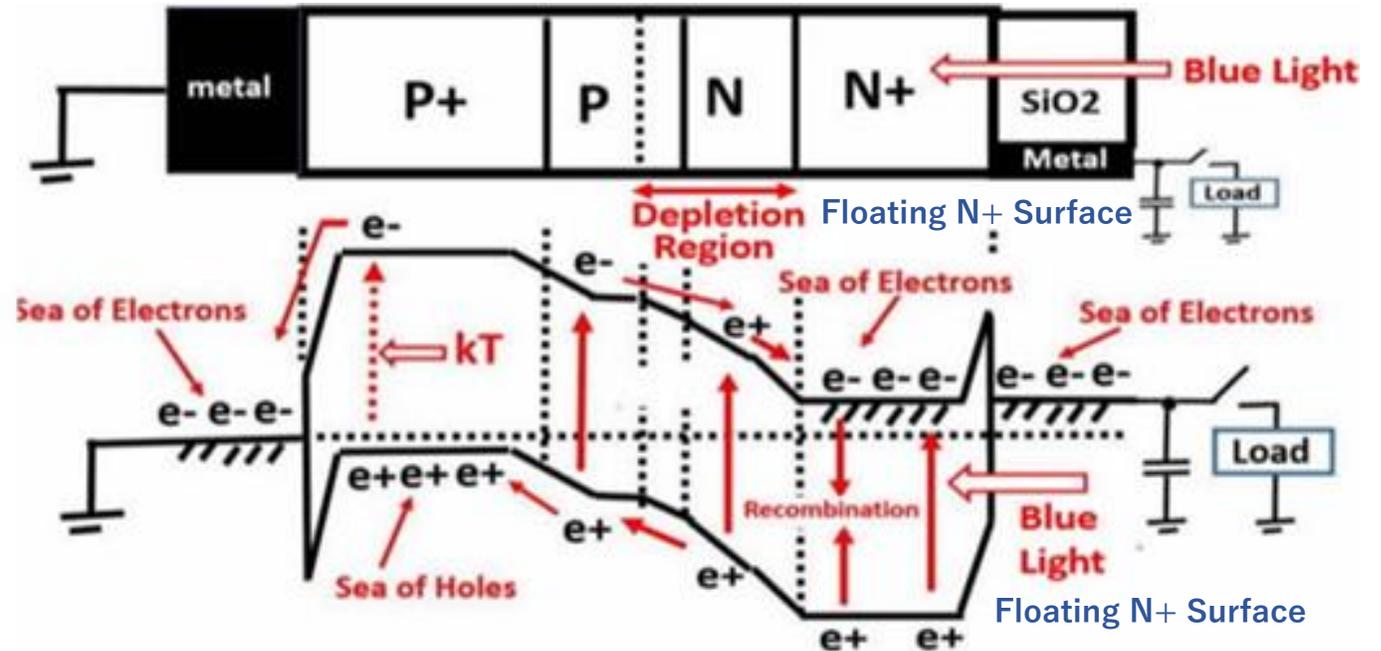
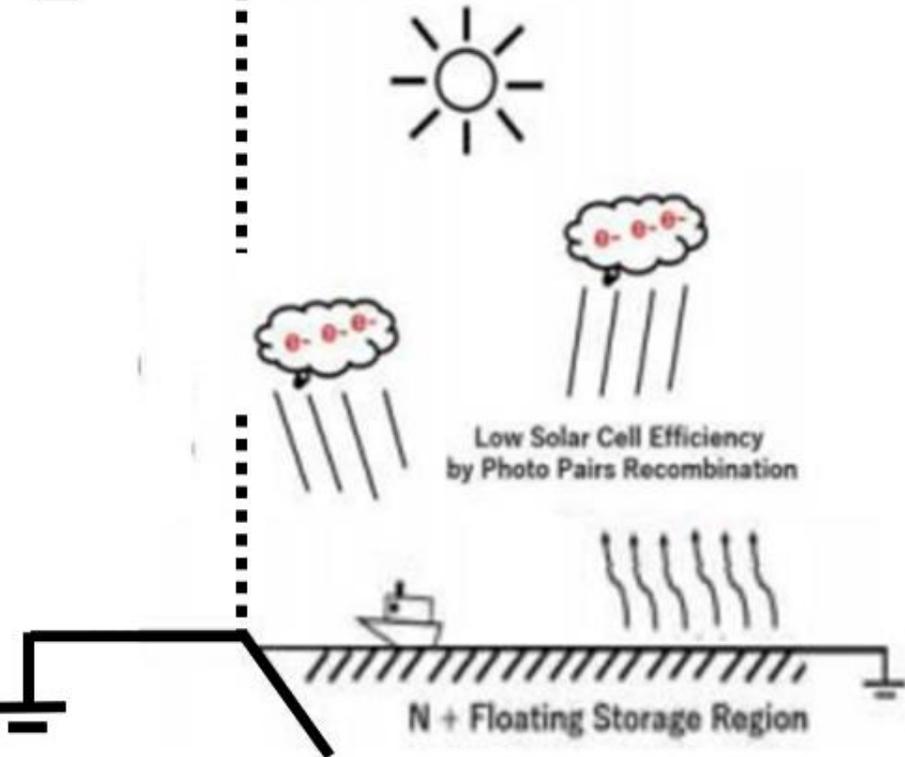
従来のN+P接合型太陽電池は、太陽光の短波長光エネルギー成分を無駄にしている。



- (1) 従来の Single 接合型太陽電池では受光面が Floating状態であら、受光表面には光電子と正孔(hole)のペアを分離するバリア電界が存在がなく、短波長青色光の光電変換効率が非常に悪い。
- (2) 受光表面に P+P の濃度勾配をつけて、短波長青色光の感度を向上させた、P+PNPP+のダブル接合の新型太陽電池に応用する。

(1) 従来型 Single N+P接合の太陽電池

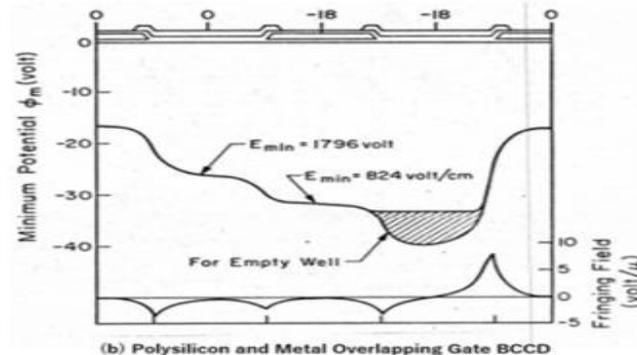
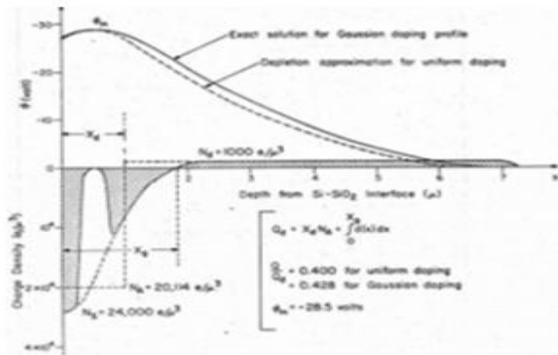
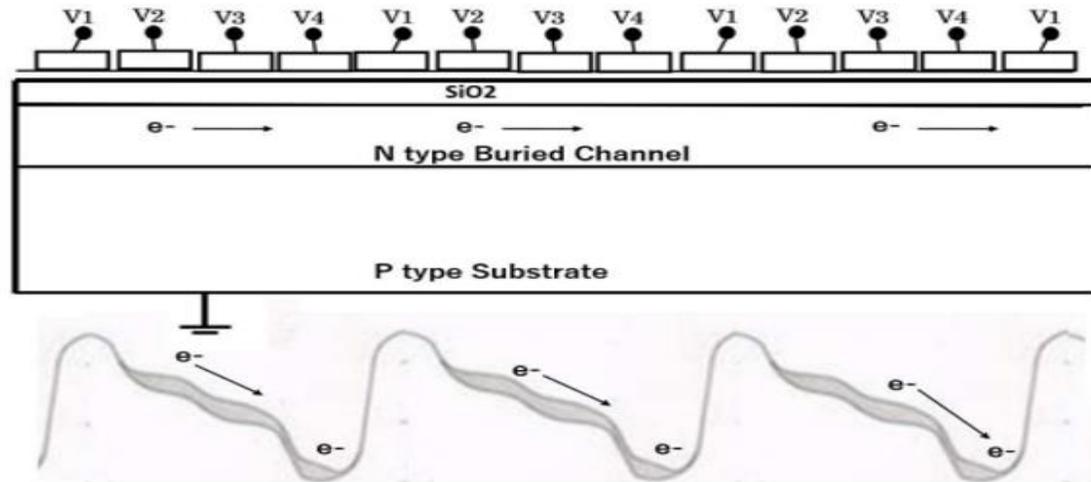
受光表面が Floating 状態であることが最大の問題である。



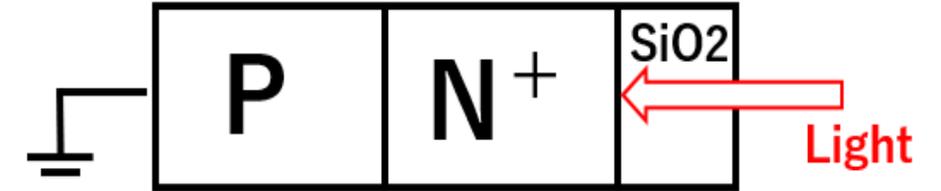
Pinned Photodiodeの発明と開発努力

- (1) 1970年以前は Single 接合型受光素子だった。
- (2) 1970年にCCD/MOS容量型受光素子が発明された。

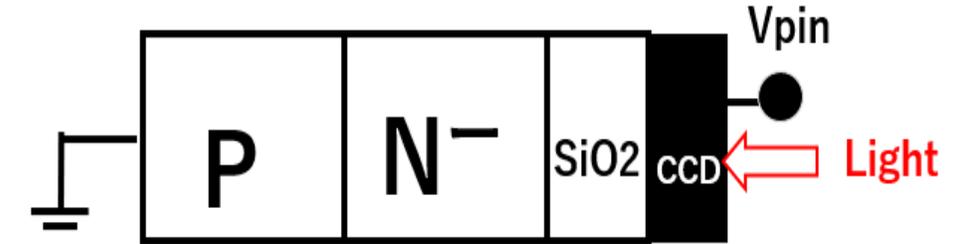
Hagiwara(Daimon), ISSCC1974 Student PhD Paper on Buried Channel Charge Coupled Device (CCD)



(1) Before 1970



(2) CCD Bell Lab, USA 1970



ISSCC 74/THURSDAY, FEBRUARY 14, 1974/COMMONWEALTH H-J BALLROOM/1:30-5:45 P.M.

Chairman: Lewis M. Terman

IBM T. J. Watson Research Center, Yorktown Heights, N. Y.

THPM 13.1: Charge Transfer in Buried-Channel Charge-Coupled Devices*

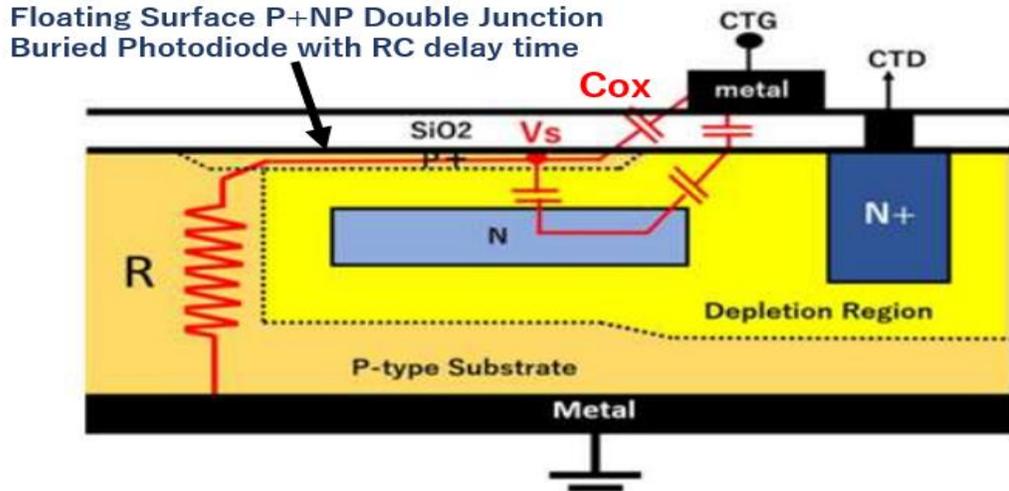
Yoshiak Daimon, Amr M. Mohsen**and Thomas C. McGill

California Institute of Technology

Pasadena, Cal.

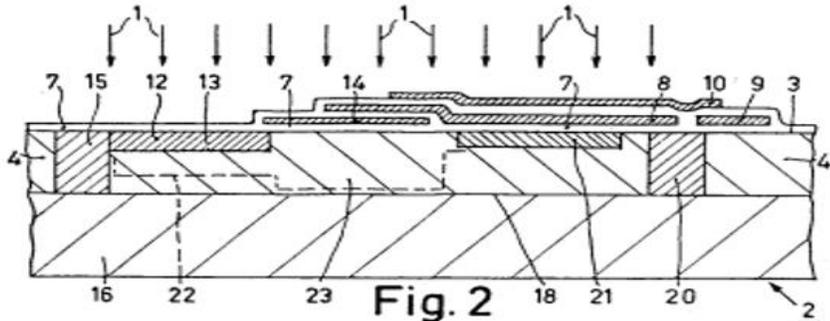
Pinned Photodiodeの発明と開発努力

- (1) 1970年以前は Single 接合型受光素子だった。
- (2) 1970年にCCD/MOS容量型受光素子が発明された。
- (3) 1975年6月に オランダの Philips社により Double 接合型の埋め込みPhotodiode が発明された。



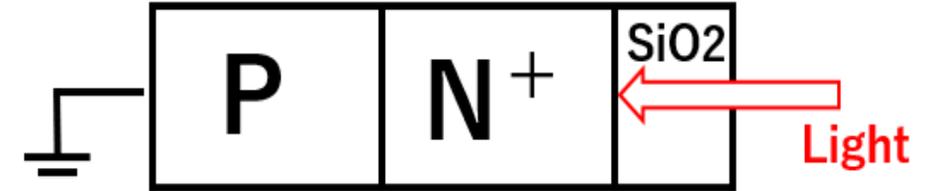
受光表面が完全に電圧固定でRC遅延がなく、ピン留めされていないと、埋め込みN層は完全空乏化は実現しない。

JPA1976-65705 on PNP junction Biured Photodiode
Priority June 9, 1975 Netherland Patent 7506795

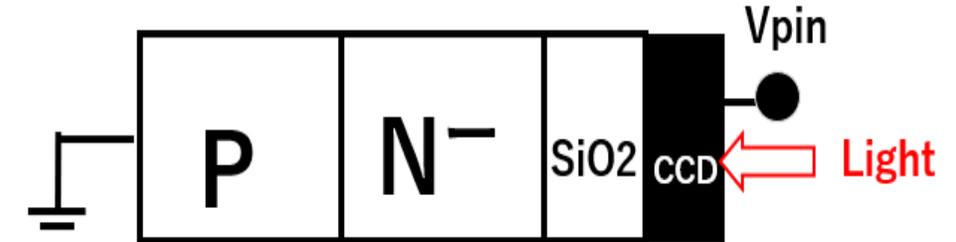


埋め込みN層が希望どおり完全空乏化すれば残像はなくなるがこの受光構造では期待どおりにはならない。

(1) Before 1970



(2) CCD Bell Lab, USA 1970

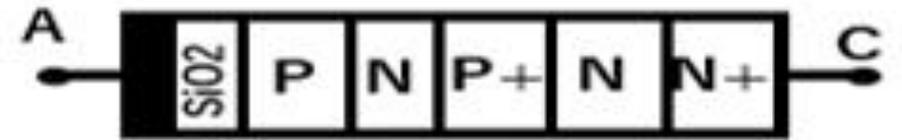
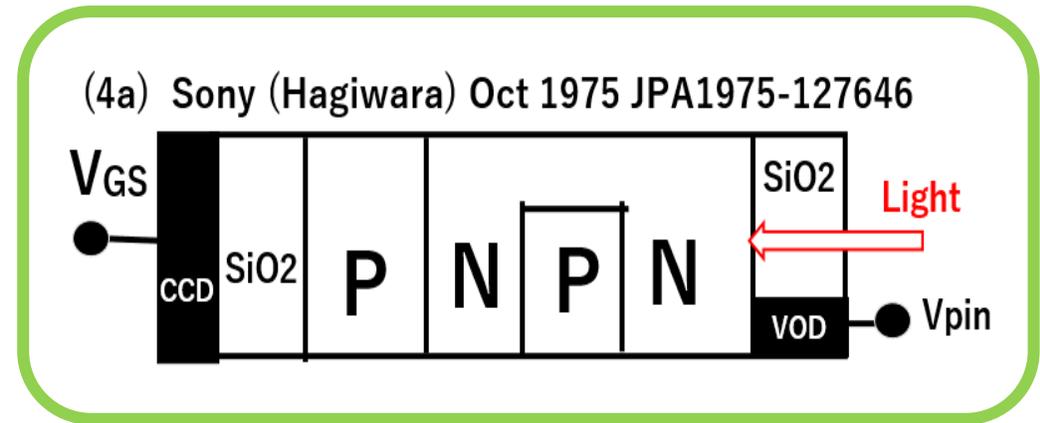


(3) Philips June 1975



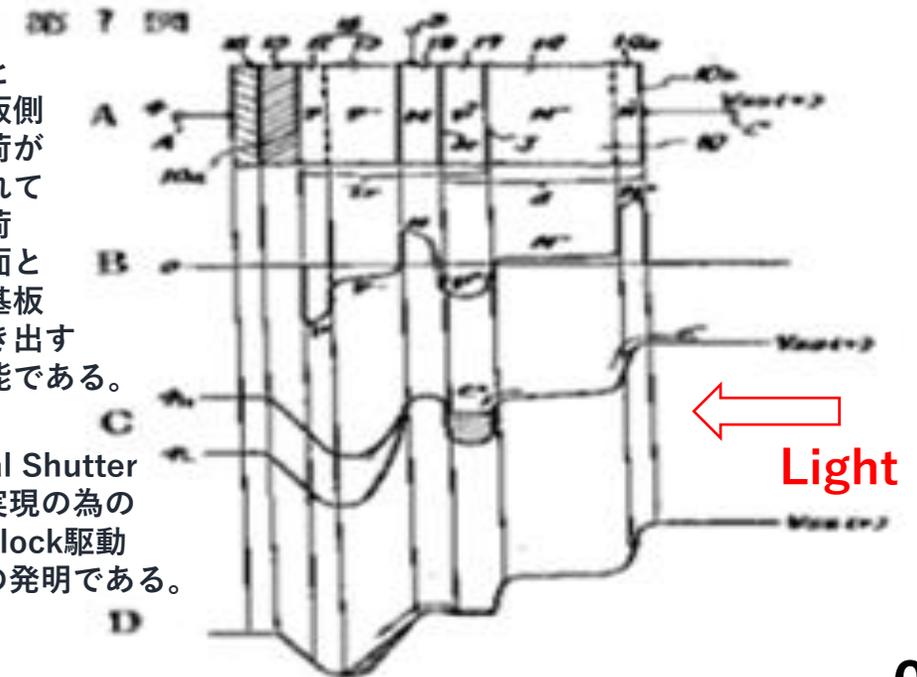
Pinned Photodiodeの発明と開発努力

- (1) 1970年以前は Single 接合型受光素子だった。
- (2) 1970年にCCD/MOS容量型受光素子が発明された。
- (3) 1975年6月に オランダの Philips社により Double 接合型の埋め込みPhotodiode が発明された。
- (4) 1975年10月23日に Sony (萩原) は Global Shutter 機能付きのDouble & Triple接合型の残像のないPinned Photodiode が発明した。
- (5) 1975年11月10日に Sony (萩原) は 基板(N)にPNP Double接合型を形成して VOD付の残像のない Pinned Photodiode を発明した。
- (6) 1977年にSony (萩原) は PNPN(Thyristor)構造の受光素子において Punch-thru Action を利用して残像のない電子Shutter Clock 駆動方式を発明した。
- (7) 1978年9月 SSDM1978 にて Sony (萩原) は 残像のない 短波長青色光の感度特性にすぐれ表面暗電流雑音の少ないDouble 接合型のPinned Photodiode を世界で初めて開発し日本語で発表の日本国内開催の学会で報告した。



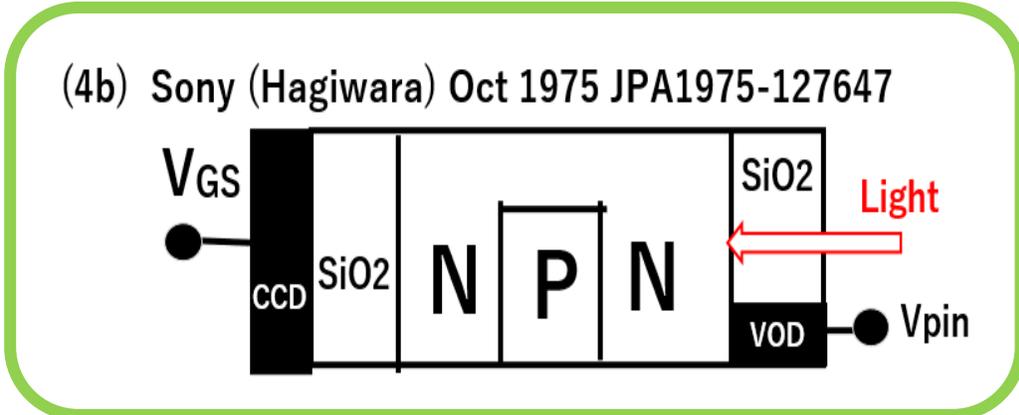
受光表面と反対の基板側に深奥電荷が掃き出されている。電荷も受光表面と反対側の基板方向に掃き出すことが可能である。

Global Shutter機能実現の為に三値Clock駆動方式の発明である。

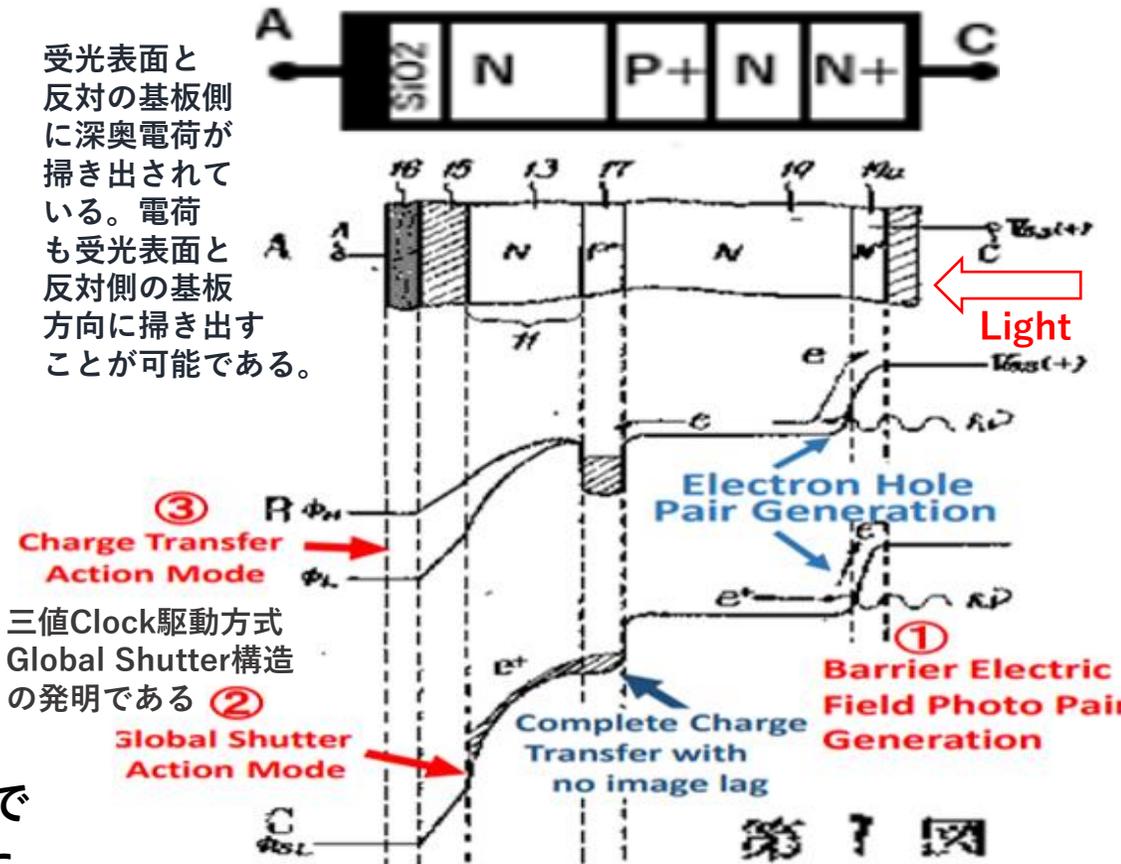


Pinned Photodiodeの発明と開発努力

- (1) 1970年以前は Single 接合型受光素子だった。
- (2) 1970年にCCD/MOS容量型受光素子が発明された。
- (3) 1975年6月に オランダの Philips社により Double 接合型の埋め込みPhotodiode が発明された。
- (4) 1975年10月23日に Sony (萩原) は Global Shutter 機能付きのDouble & Triple接合型の残像のないPinned Photodiode が発明した。
- (5) 1975年11月10日に Sony (萩原) は 基板(N)にPNP Double接合型を形成して VOD付の残像のない Pinned Photodiode を発明した。
- (6) 1977年にSony (萩原) は PNPN(Thyristor)構造の受光素子において Punch-thru Action を利用して残像のない電子Shutter Clock 駆動方式を発明した。
- (7) 1978年9月 SSDM1978にて Sony (萩原) は 残像のない 短波長青色光の感度特性にすぐれ表面暗電流雑音の少ないDouble 接合型のPinned Photodiode を世界で初めて開発し日本語で発表の日本国内開催の学会で報告した。



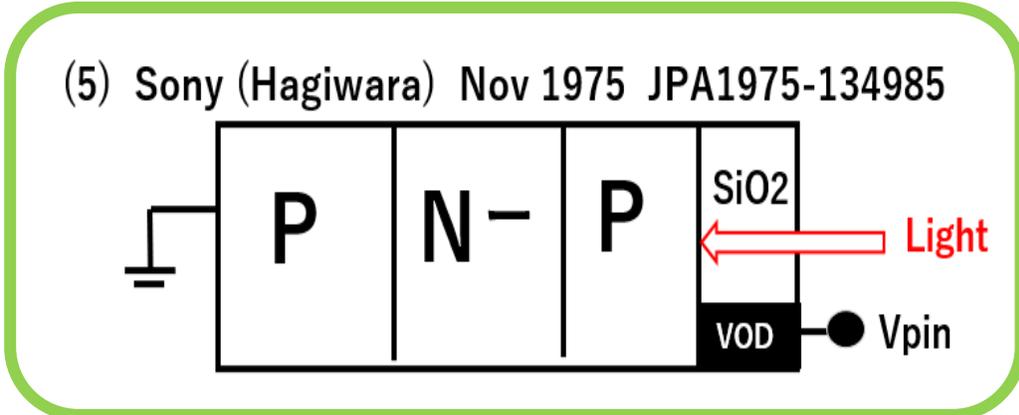
受光表面と反対の基板側に深奥電荷が掃き出されている。電荷も受光表面と反対側の基板方向に掃き出すことが可能である。



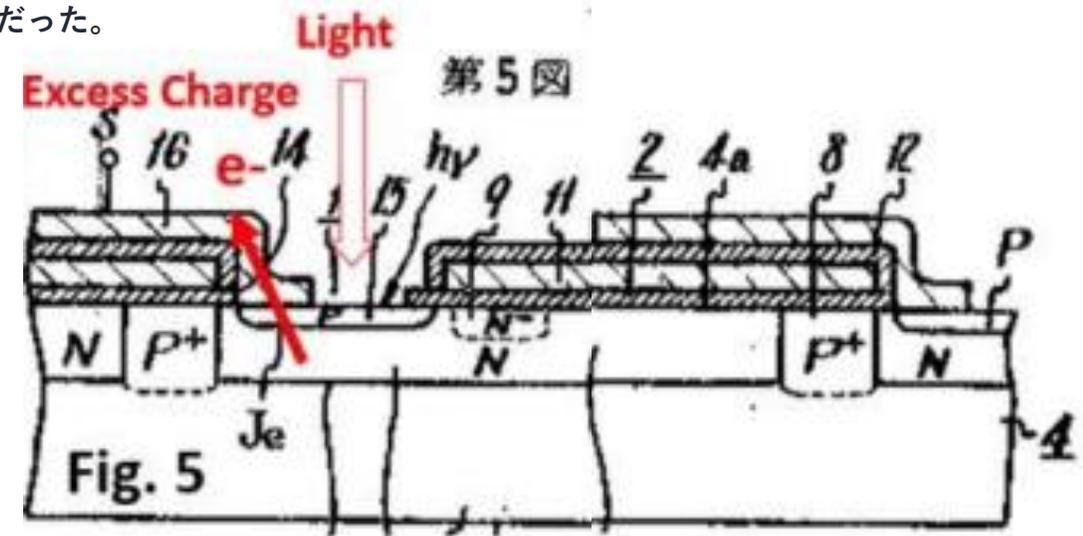
第 7 図

Pinned Photodiodeの発明と開発努力

- (1) 1970年以前は Single 接合型受光素子だった。
- (2) 1970年にCCD/MOS容量型受光素子が発明された。
- (3) 1975年6月に オランダの Philips社により Double 接合型の埋め込みPhotodiode が発明された。
- (4) 1975年10月23日に Sony (萩原) は Global Shutter 機能付きのDouble & Triple接合型の残像のないPinned Photodiode が発明した。
- (5) 1975年11月10日に Sony (萩原) は基板(N)にPNP Double接合型を形成して VOD付の残像のない Pinned Photodiode を発明した。
- (6) 1977年にSony (萩原) は PNPN(Thyristor)構造の受光素子において Punch-thru Action を利用して残像のない電子Shutter Clock 駆動方式を発明した。
- (7) 1978年9月 SSDM1978 にて Sony (萩原) は残像のない 短波長青色光の感度特性にすぐれ表面暗電流雑音の少ないDouble 接合型のPinned Photodiode を世界で初めて開発し日本語で発表の日本国内開催の学会で報告した。



受光表面側でも過剰電荷が掃き出せる事例を示した。電荷も受光表面と反対側の基板方向に掃き出す事は周知情報だった。



Pinned Photodiodeの発明と開発努力

- (1) 1970年以前は Single 接合型受光素子だった。
- (2) 1970年にCCD/MOS容量型受光素子が発明された。
- (3) 1975年6月に オランダの Philips社により Double 接合型の埋め込みPhotodiode が発明された。
- (4) 1975年10月23日に Sony (萩原) は Global Shutter 機能付きのDouble & Triple接合型の残像のないPinned Photodiode が発明した。
- (5) 1975年11月10日に Sony (萩原) は基板(N)にPNP Double接合型を形成して VOD付の残像のない Pinned Photodiode を発明した。
- (6) 1977年にSony (萩原) は PNPN(Thyristor)構造の受光素子において Punch-thru Action を利用して残像のない電子Shutter Clock 駆動方式を発明した。
- (7) 1978年9月 SSDM1978 にて Sony (萩原) は残像のない 短波長青色光の感度特性にすぐれ表面暗電流雑音の少ないDouble 接合型のPinned Photodiode を世界で初めて開発し日本語で発表の日本国内開催の学会で報告した。

受光表面側でも過剰電荷が掃き出せる事例を示した。電荷も受光表面と反対側の基板方向に掃き出す事は周知情報だった。

受光表面と反対の基板側に深奥電荷が掃き出されている。電荷も受光表面と反対側の基板方向に掃き出すことが可能である。

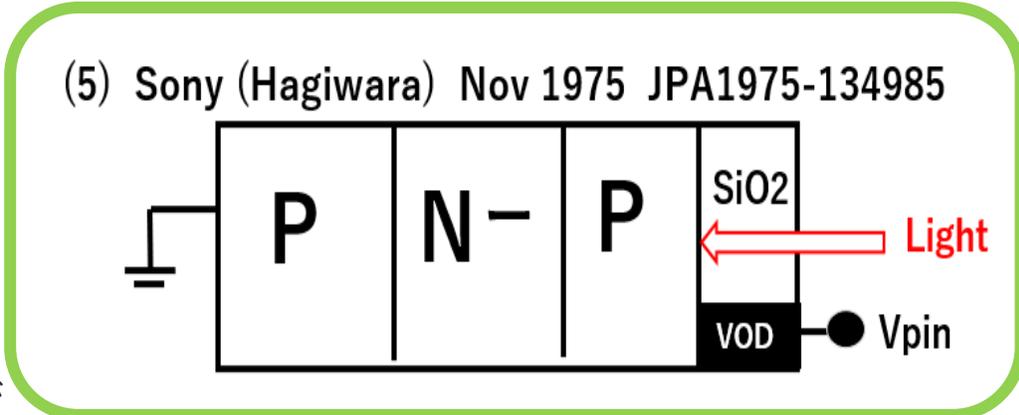
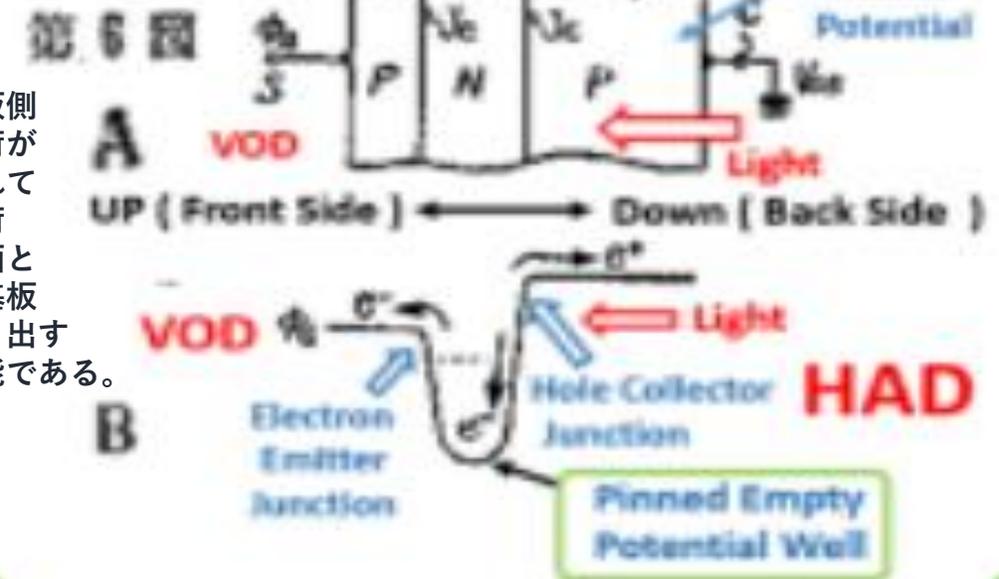
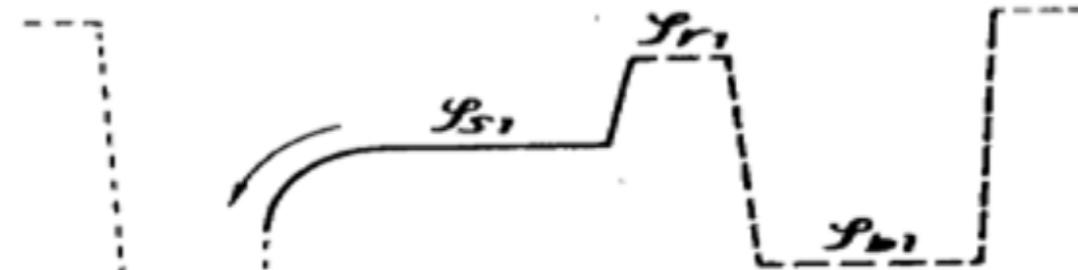
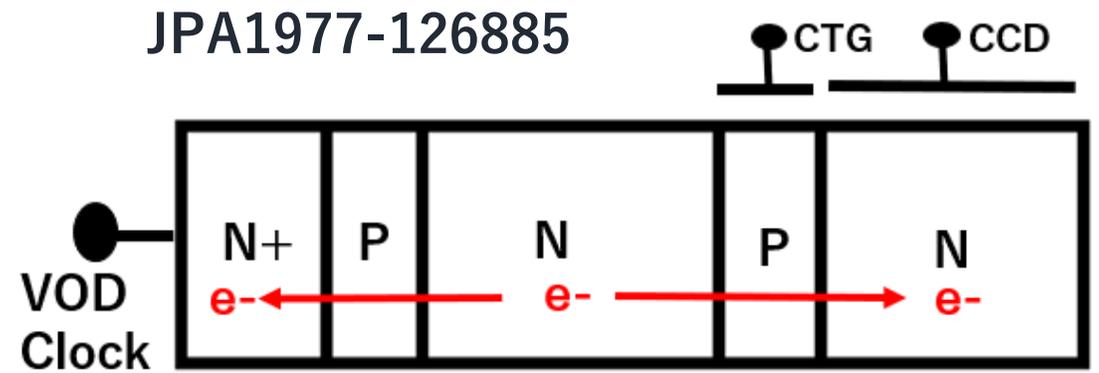


Fig. 6



Pinned Photodiodeの発明と開発努力

- (1) 1970年以前は Single 接合型受光素子だった。
- (2) 1970年にCCD/MOS容量型受光素子が発明された。
- (3) 1975年6月に オランダの Philips社により Double 接合型の埋め込みPhotodiode が発明された。
- (4) 1975年10月23日に Sony (萩原) は Global Shutter 機能付きのDouble & Triple接合型の残像のないPinned Photodiode が発明した。
- (5) 1975年11月10日に Sony (萩原) は 基板(N)にPNP Double接合型を形成して VOD付の残像のない Pinned Photodiode を発明した。
- (6) 1977年にSony (萩原) は PNPN(Thyristor)構造の受光素子において Punch-thru Action を利用して残像のない電子Shutter Clock 駆動方式を発明した。
- (7) 1978年9月 SSDM1978 にて Sony (萩原) は 残像のない 短波長青色光の感度特性にすぐれ表面暗電流雑音の少ないDouble 接合型のPinned Photodiode を世界で初めて開発し日本語で発表の日本国内開催の学会で報告した。



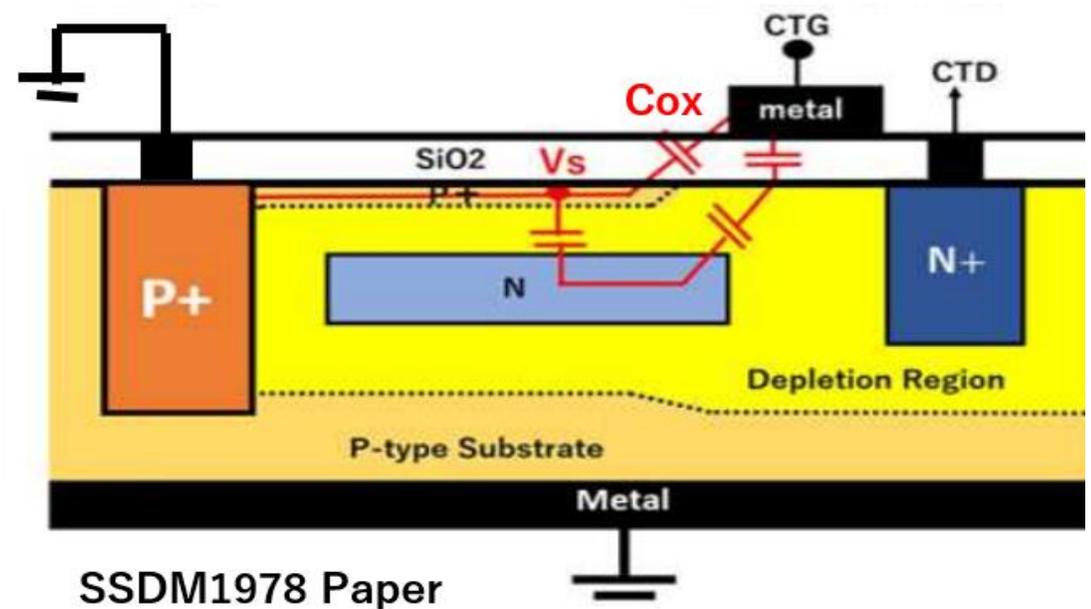
NPNN+ の Multi 接合型の受光素子は、PNPN接合のThyristor 構造を含む。Punch-thru 高速のSwitch 動作をするのは周知だった。萩原はそれを応用して1975年電子Shutterを発明した。

JPA1977-126885 図12

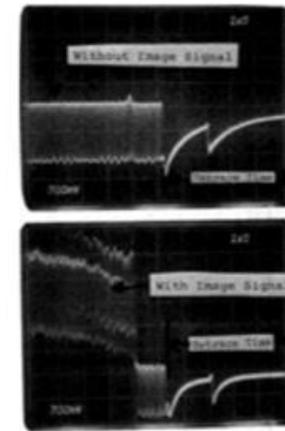
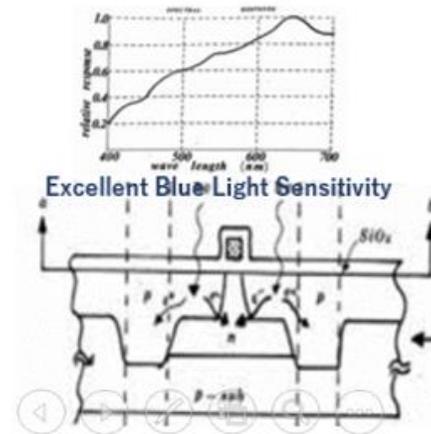
OFD

Pinned Photodiodeの発明と開発努力

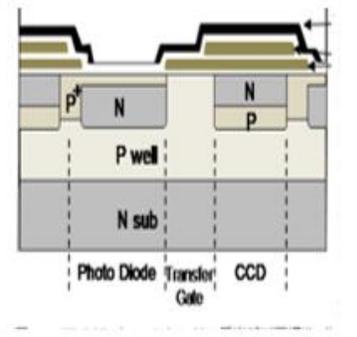
- (1) 1970年以前は Single 接合型受光素子だった。
- (2) 1970年にCCD/MOS容量型受光素子が発明された。
- (3) 1975年6月に オランダの Philips社により Double 接合型の埋め込みPhotodiode が発明された。
- (4) 1975年10月23日に Sony (萩原) は Global Shutter 機能付きのDouble & Triple接合型の 残像のないPinned Photodiode が発明した。
- (5) 1975年11月10日に Sony (萩原) は 基板(N)にPNP Double接合型を形成して VOD付の 残像のない Pinned Photodiode を発明した。
- (6) 1977年にSony (萩原) は PNPN(Thyristor)構造の受光素子において Punch-thru Action を利用して 残像のない電子Shutter Clock 駆動方式を発明した。
- (7) 1978年9月 SSDM1978にて Sony (萩原) は 残像のない 短波長青色光の感度特性にすぐれ表面暗電流 雑音の少ないDouble 接合型のPinned Photodiode を世界で初めて開発し日本語で発表の日本国内開催の学会で報告した



SSDM1978 Paper



SSIS Semiconductor History Museum



Yoshiaki Hagiwara, Motoaki Abe and Chikara Okada, "A 380H X 488V CCD Imager with Narrow Channel Transfer Gates", Proceeding of the 9th Conference on Solid State Devices, Tokyo 1977, Japanese Journal of Applied Physics, Volume 18 Sup 18-1, pp. 335-340 November 1979.

P+PN-PP+接合型太陽電池の提案

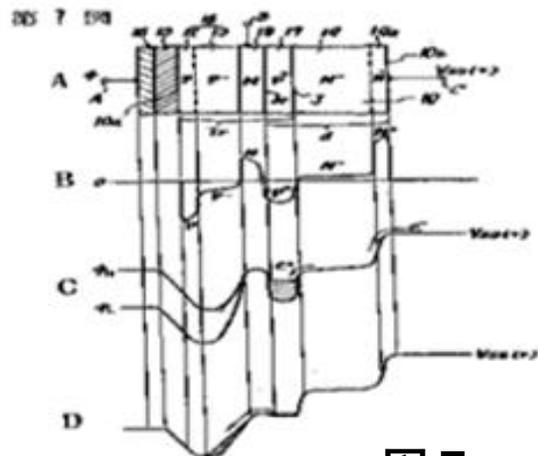
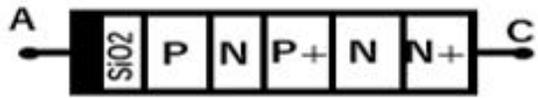
信号電荷は基板側だけでなく受光面側でも掃き出すことができる事を明示している。

SONYの1987年発表の電子シャッター機能付き Hole Accumulation Diode (HAD) 受光構造は萩原が1975年に出願したJPA1975-127646の図7と同じ、同一受光構造である。受光表面はGNDにピン留めされている。P+NPNsub 接合型、すなわち Sony 独自発明のHole Accumulation (HAD) であり、Triple 接合型の Pinned Photodiodeである。もとSonyの萩原の1975年の発明である。

JPA1975-127646

Oct 23, 1975

Pinned Surface
N+NP+NP
Triple 接合型
受光素子

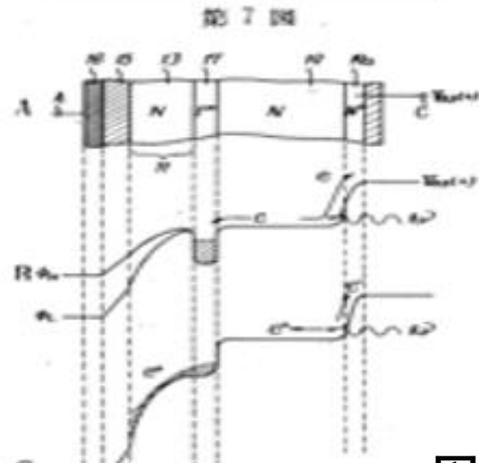
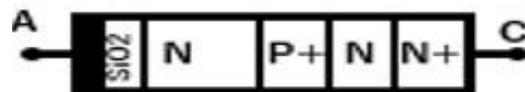


JPA1975-127646 図7

JPA1975-127647

Oct 23, 1975

Pinned Surface
N+NP+N
Double 接合型
受光素子

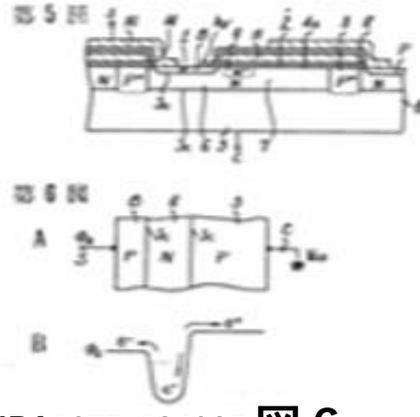
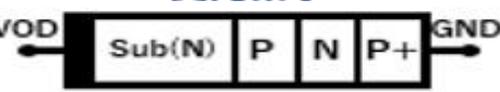


JPA1975-127647 図7

JPA1975-134985

Nov 10, 1975

Pinned Surface
PNP
Double 接合型
受光素子



JPA1975-134985 図6

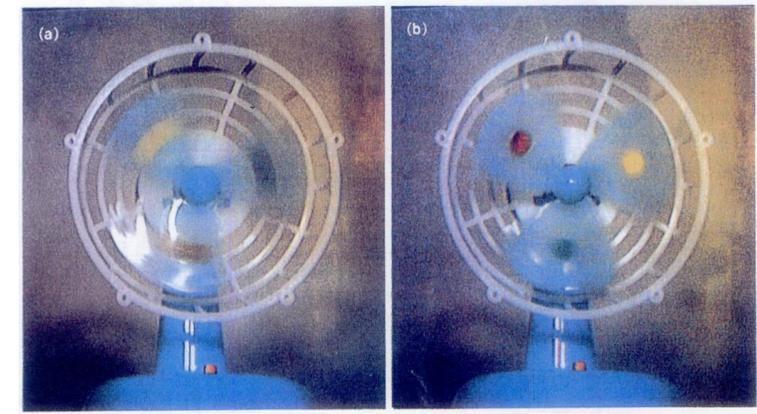
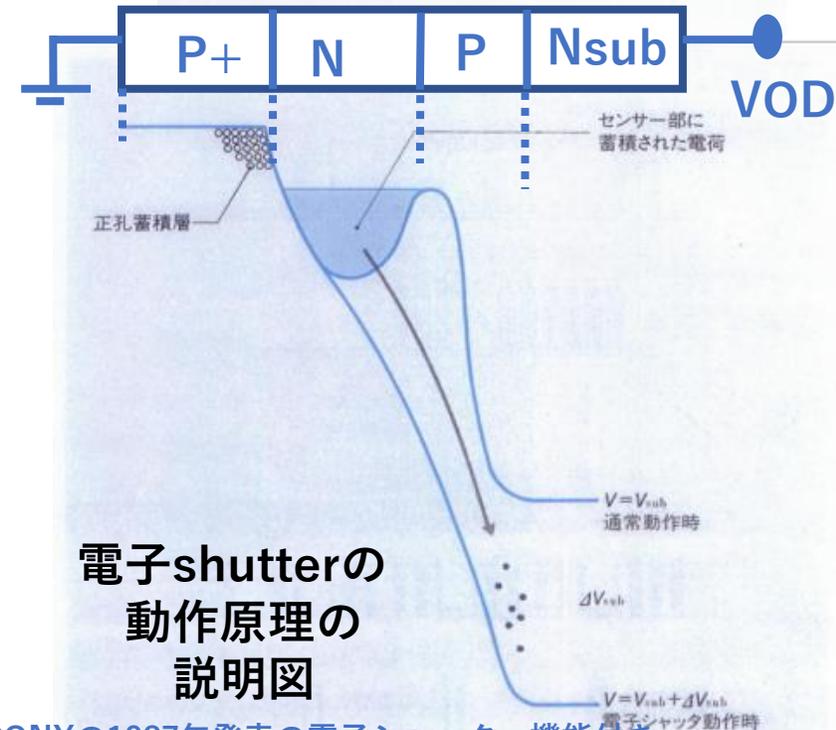


図6 ● 電子シャッターの撮像例
シャッター速度は, (a)1/500 秒, (b) 1/2000 秒。



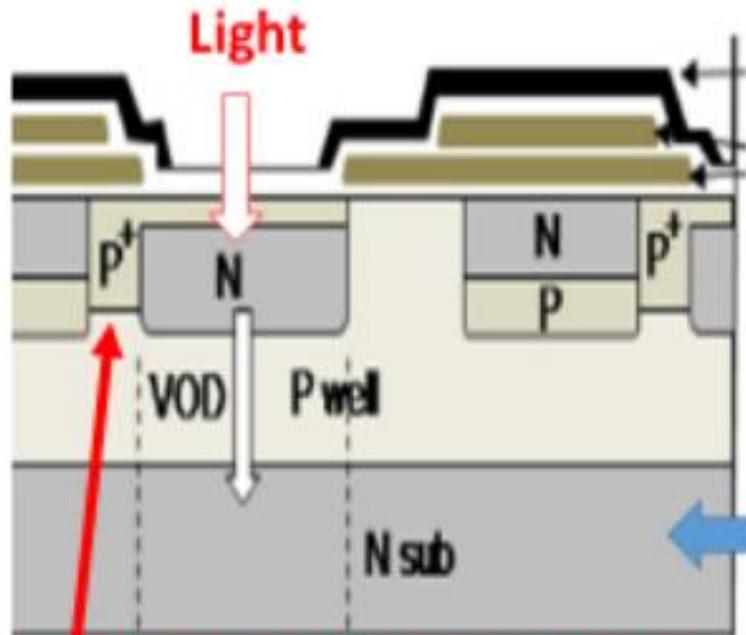
- http://www.aiplab.com/JPA_1975_127646_on_NPNP_type_PPD.html
- http://www.aiplab.com/JPA_1975_127647_on_NPN_type_PPD.html
- http://www.aiplab.com/JPA_1975_134985_on_PPD_with_VOD.html
- http://www.aiplab.com/JPA_1977_126885_on_Electric_Shutter.html
- http://www.aiplab.com/JPA_2020_131313_on_PPD_Solar_Cell.html

Definition of Pinned Photodiode

Surface Potential must be directly Pinned by the adjacent channel stop P+ region.
 Otherwise the surface P+ region becomes floating by the RC delay time.
 Though the surface P+ region can be connected by remote P+ channel stops, however, it will still have the RC delay time and will be floating and NOT pinned.

Hole Accumulation Diode (HAD)

Definition of Sony HAD (PPD+VOD)

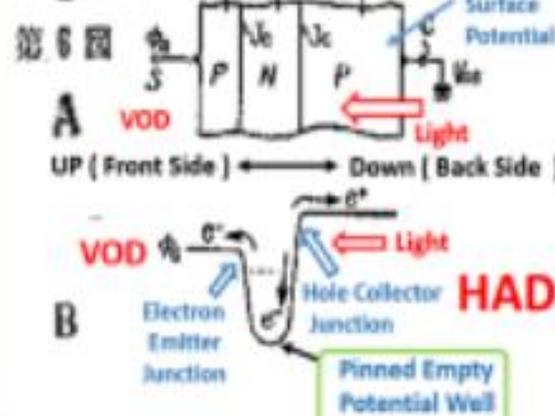


Pinned Photodiode must have the adjacent P+ channel Stops.

Japanese Patent 1975-134985

Hole Accumulation Diode (HAD)

Fig. 6



Japanese Patent 1975-134985 defines the P+NP junction type dynamic photo transistor on the substrate (Nsub)

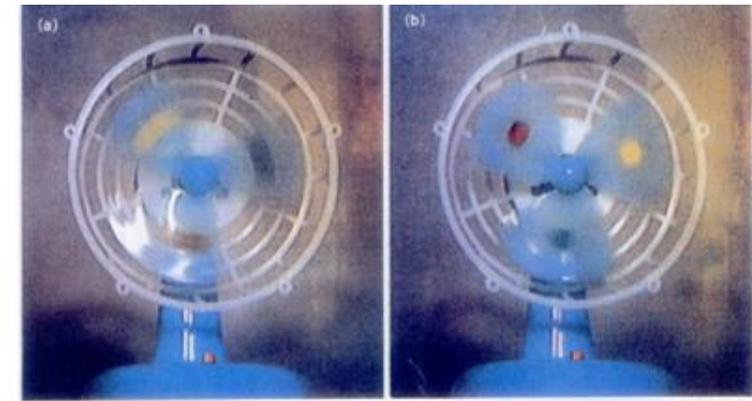
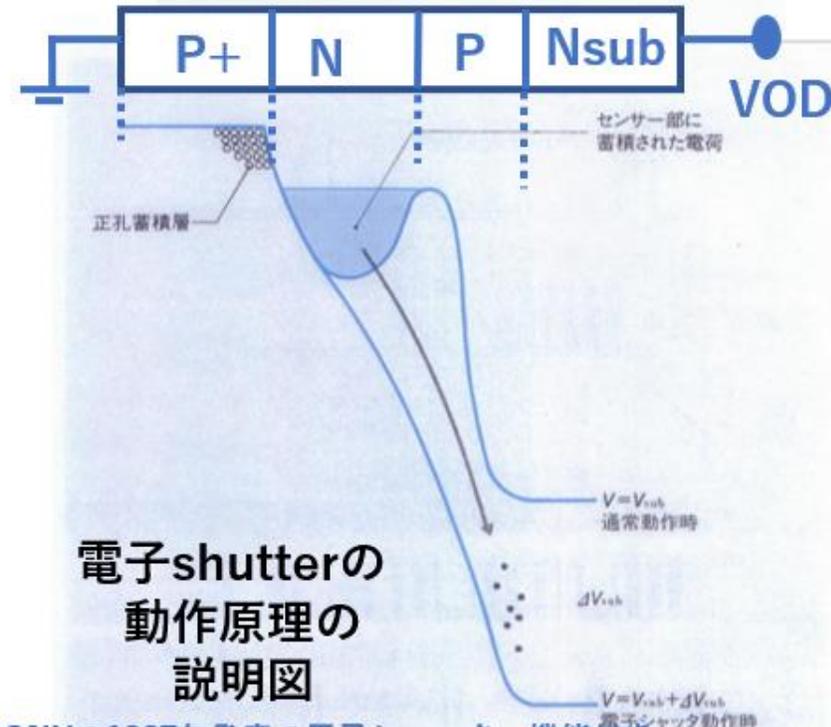


図6 ● 電子シャッタの撮像例
 シャッタ速度は, (a)1/500 秒, (b) 1/2000 秒。



電子shutterの動作原理の説明図

38万画素に達した固体撮像素子

最低照度5lxの高感度 インターライン型 CCD

基板に余剰電荷を掃き出し、可変電子シャッターを実現

ソニー 半導体事業本部 CCD 事業部

浜崎 正治
鈴木 智行
賀川 能明
石川 貴久枝
宮田 克郎

ソニー国分セミコンダクタ CCD 製造部

神戸 秀夫

最も一般的な固体撮像素子であるインターライン型 CCD で、2/3 インチで 38 万と大規模な画素数を持つ素子をソニーが製品化した。画素面積が小さくなることで減少する信号量を確保するため、縦型オーバーフロー・ドレインを採用して開口率を上げ、補色フィルタで光の利用効率を上げた。さらに界面準位からの暗電流を抑えている。この結果、81 dB のダイナミック・レンジが得られた。

図4 ● センサー部の縦方向ポテンシャル分布
n型基板に信号電荷を掃き捨てる方式を採用。通常の動作時には、設定した V_{sub} によってセンサー部に電荷を蓄積する。一方、電子シャッター動作時には、 V_{sub} にさらに加えた ΔV_{sub} によって、基板側のバリアーが崩れ、センサー内に蓄積した電荷は、基板へ掃き出される。

JPA1975-127646の図7と同一受光構造である。受光表面はGNDにピン留めされた、P+NPNsub 接合型、すなわち Triple 接合型の Pinned Photodiode。

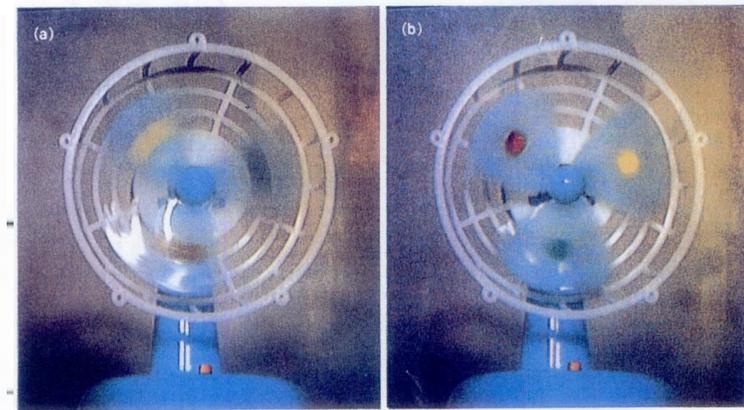


図6 ● 電子シャッターの撮像例
シャッター速度は、(a)1/500秒、(b)1/2000秒。

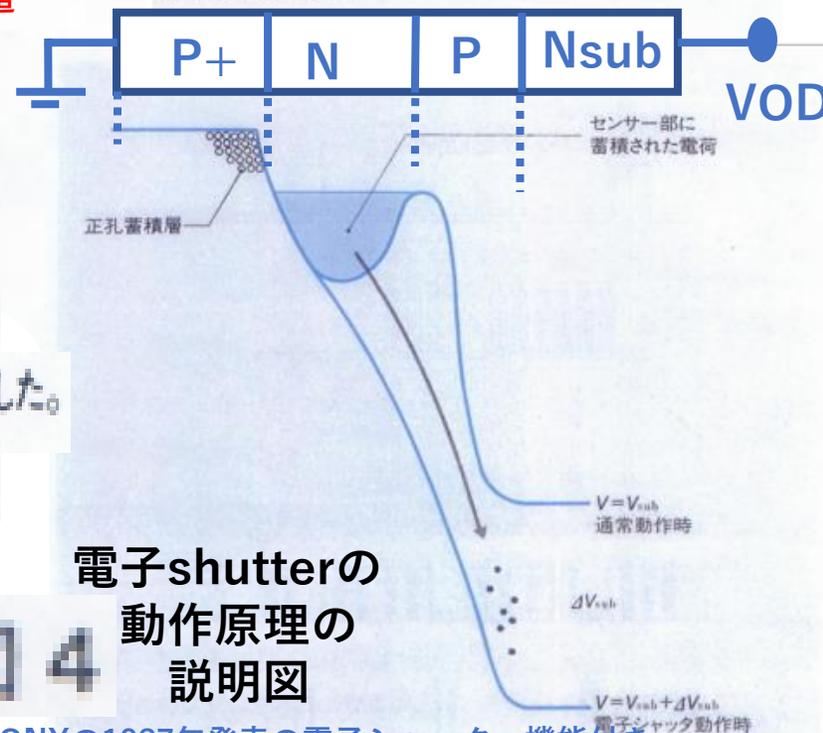


図4

電子shutterの
動作原理の
説明図

JPA1975_127646_裏面照射型_Global_Shutter機能つき_Pinned_Photodiode 萩原の1975年の発明が44年後の2019年になり実現しました。

International Journal of Systems Science and Applied Mathematics

2021; 6(2): 55-76

<http://www.sciencepublishinggroup.com/ijssam>

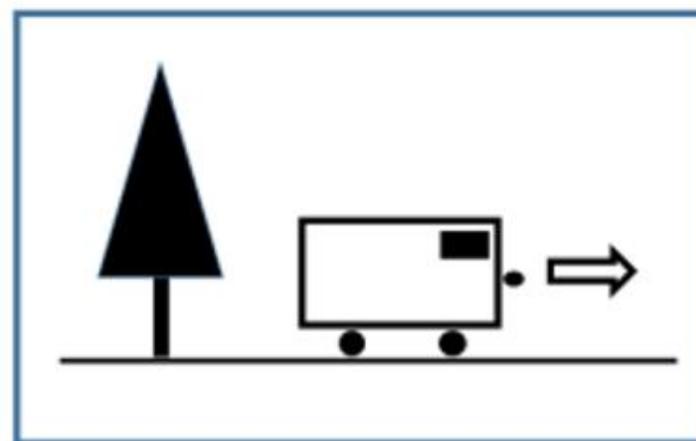
doi: 10.11648/j.ijssam.20210602.13

ISSN: 2575-5838 (Print); ISSN: 2575-5803 (Online)

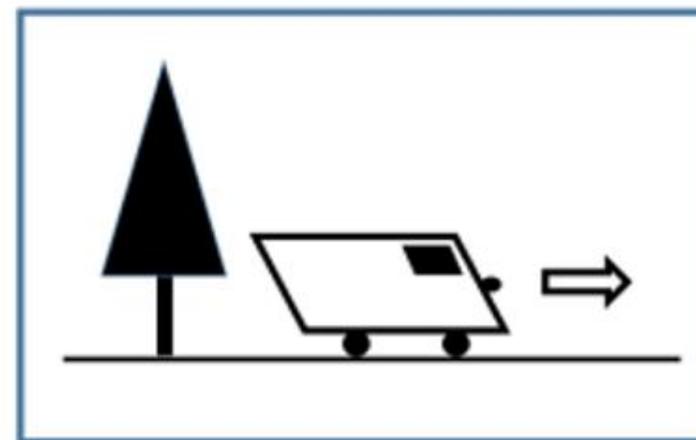


Electrostatic and Dynamic Analysis of P+PNP Double Junction Type and P+PNPN Triple Junction Type Pinned Photodiodes

IJSSAM2021の6月ジャーナル論文の中で、萩原は1975年に出願した日本国出願特許 JPA1975-127647を詳細に英語で初めて紹介した。このJPA1975-127647特許は萩原がCMOS Image Sensorに不可欠なGlobal Shutter機能の発明者であることを示す証拠となる。



the CCD image sensors with the Built in Global Shutter Function



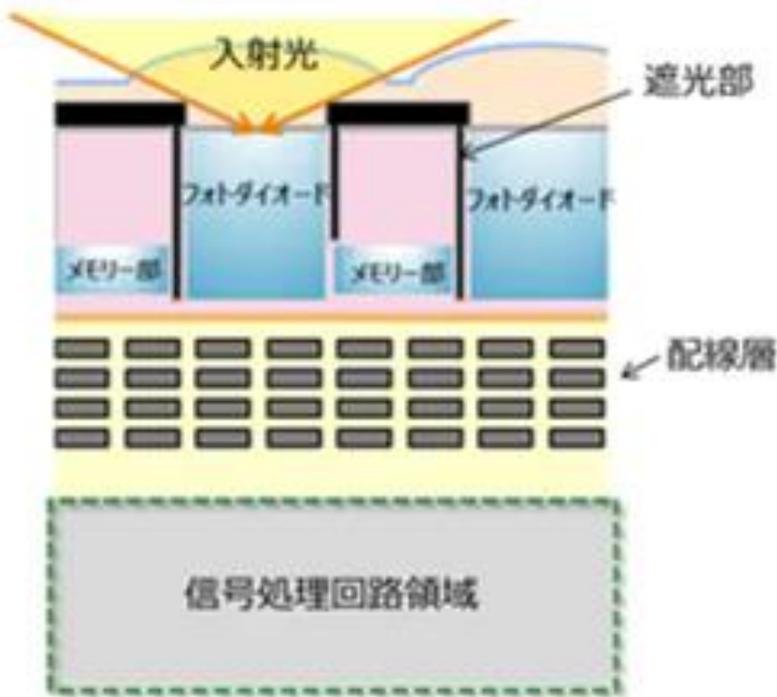
the classical CMOS image sensors with rotary shutter effect

Figure 23. Undesired Rotary Shutter Effect of Conventional CMOS Image Sensors.

JPA1975_127646_裏面照射型_Global_Shutter機能つき_Pinned_Phodiode 萩原の1975年の発明が44年後の2019年になり実現しました。

2019 International 3D Systems Integration Conference (3DIC)

チップ断面イメージ図



新開発のグローバルシャッター機能搭載
積層型構造

Multichip CMOS Image Sensor Structure for Flash Image Acquisition by Yoshiaki Hagiwara (AIPS)

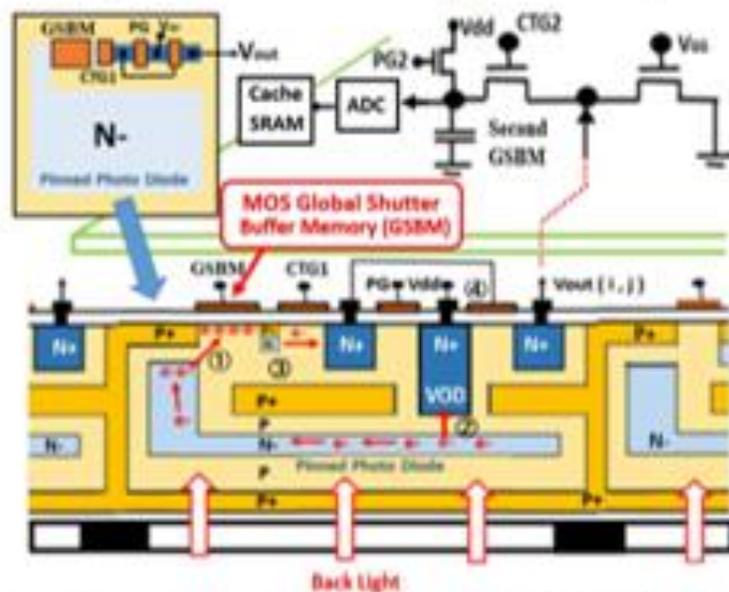


Fig. 1: Cross Section of Buried Depletion Pinned Photodiode stacked with two Global Shutter Buffer Memory (GSBM) and CTG stages in two chip configuration for synchronizing data transfer to the receiving ADC and Cache SRAM chips.

JPA1975-127646

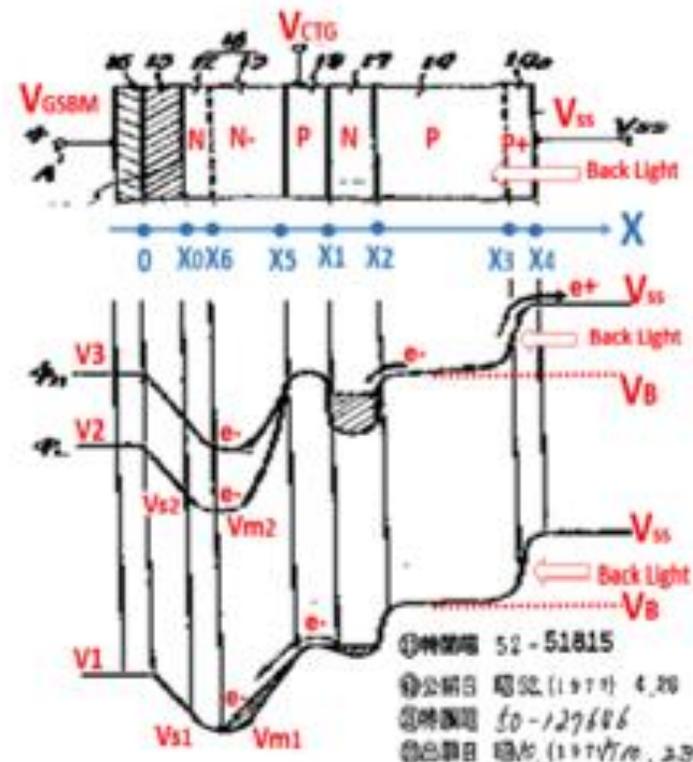
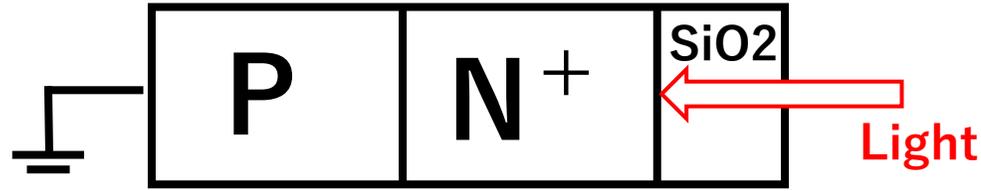
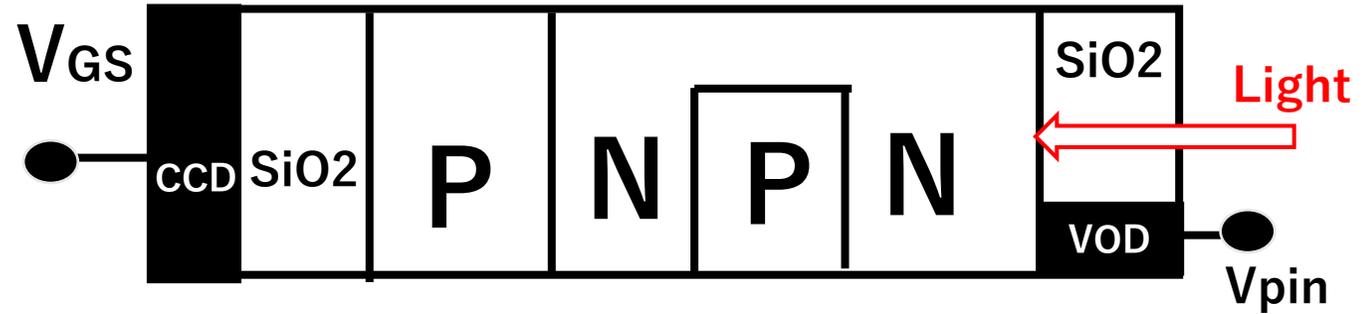


Fig. 8: The P+PNPN junction type Pinned Photodiode¹⁰ with Global Shutter MOS Buffer Memory (GSBM) and the NPN junction type vertical charge transfer gating (CTG).

(1) Before 1970



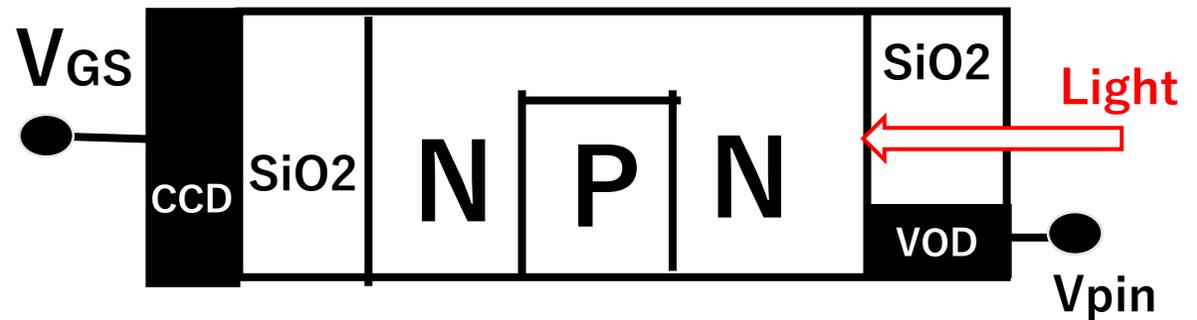
(4a) Sony (Hagiwara) Oct 23, 1975 JPA1975-127646



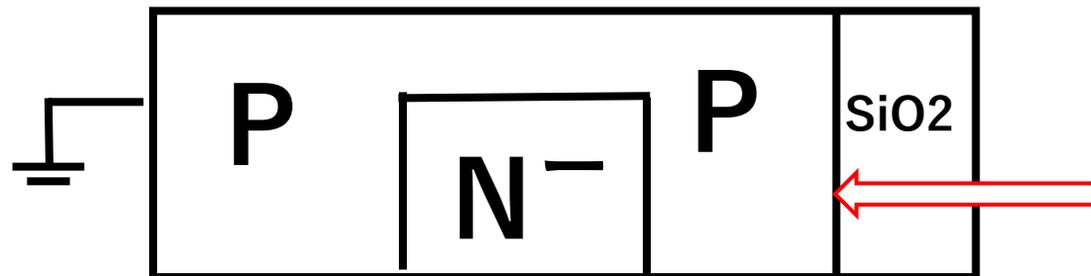
(2) CCD Bell Lab, USA 1970



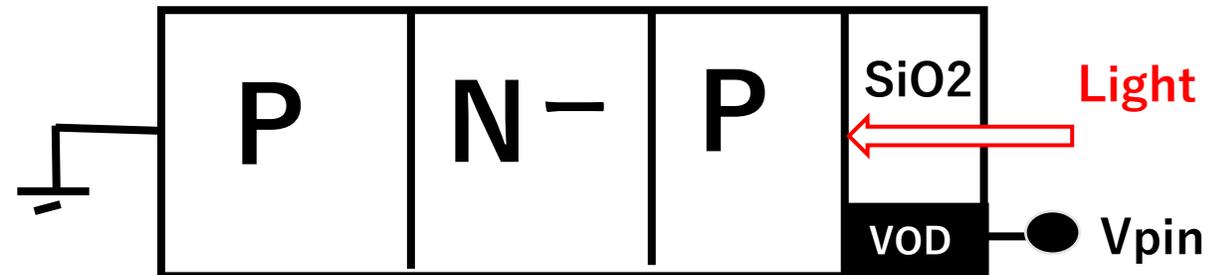
(4b) Sony (Hagiwara) Oct 23, 1975 JPA1975-127647



(3) Philips Netherland, June 9, 1975



(5) Sony (Hagiwara) Nov 10, 1975 JPA1975-134985



Netherland Patent 7506795 (JPA1976-65705)

JPA1975_127646_裏面照射型_Global_Shutter機能つき_Pinned_Photodiode 萩原の1975年の発明が44年後の2019年になり実現しました。

<https://www.sony.com/ja/SonyInfo/News/Press/201903/19-023/>

SONY

ホーム

事業・製品

ソニーグループについて

テクノロジー

人材

サステナビリティ

デザイン

投資家情報

お問い合わせ

採用情報



ホーム > ソニーグループについて > ニュースリリース > 2019 > 独自の裏面照射型画素構造グローバルシャッター機能搭載の積層型CMOSイメージセンサー技術を開発

ニュースリリース

English | コンテンツメニュー



萩原の1975年の発明が44年後の2019年になり実現した。

ソニー独自の裏面照射型画素構造のグローバルシャッター機能を搭載し、
高い撮像性能と小型化の両立を実現した積層型CMOSイメージセンサー技術を開発

スマート化が進む産業機器の生産性向上に貢献

ソニー株式会社

ソニーセミコンダクタソリューションズ株式会社

JPA1975_127646_裏面照射型_Global_Shutter機能つき_Pinned_Photodiode 萩原の1975年の発明が44年後の2019年になり実現しました。

International Journal of Systems Science and Applied Mathematics

2021; 6(2): 55-76

<http://www.sciencepublishinggroup.com/ijssam>

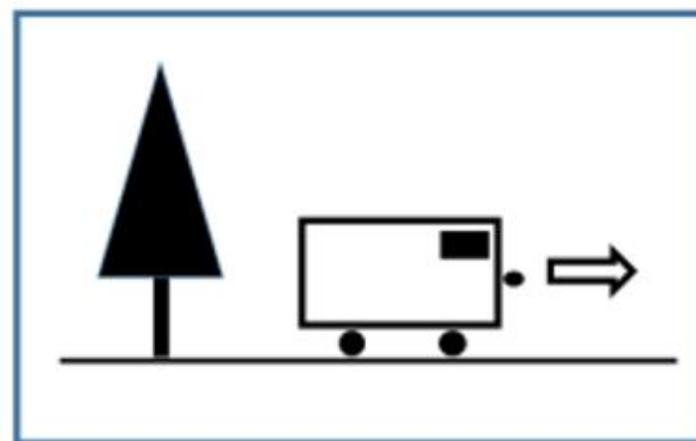
doi: 10.11648/j.ijssam.20210602.13

ISSN: 2575-5838 (Print); ISSN: 2575-5803 (Online)

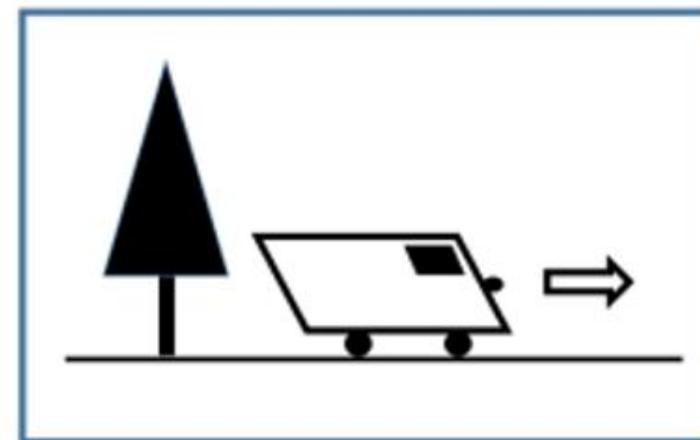


Electrostatic and Dynamic Analysis of P+PNP Double Junction Type and P+PNPN Triple Junction Type Pinned Photodiodes

IJSSAM2021の6月ジャーナル論文の中で、萩原は1975年に出願した日本国出願特許 JPA1975-127647を詳細に英語で初めて紹介した。このJPA1975-127647特許は萩原がCMOS Image Sensorに不可欠なGlobal Shutter機能の発明者であることを示す証拠となる。



the CCD image sensors with the Built in Global Shutter Function



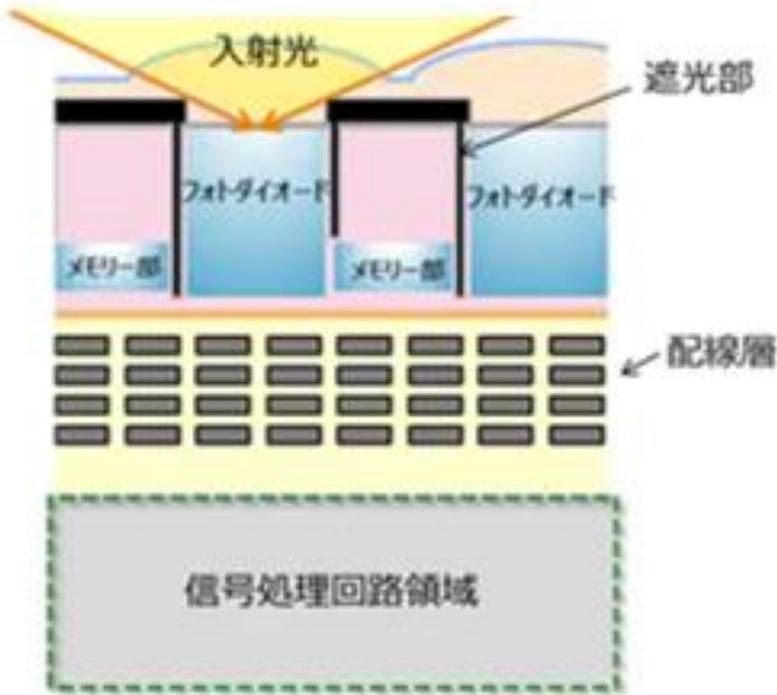
the classical CMOS image sensors with rotary shutter effect

Figure 23. Undesired Rotary Shutter Effect of Conventional CMOS Image Sensors.

JPA1975_127646_裏面照射型_Global_Shutter機能つき_Pinned_Phodiode 萩原の1975年の発明が44年後の2019年になり実現しました。

2019 International 3D Systems Integration Conference (3DIC)

チップ断面イメージ図



新開発のグローバルシャッター機能搭載
積層型構造

Multichip CMOS Image Sensor Structure for Flash Image Acquisition by Yoshiaki Hagiwara (AIPS)

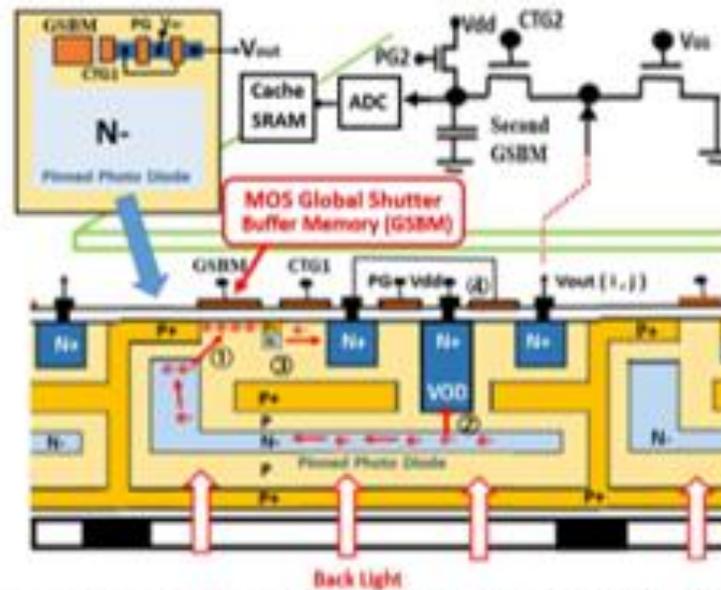


Fig. 1: Cross Section of Buried Depletion Pinned Photodiode stacked with two Global Shutter Buffer Memory (GSBM) and CTG stages in two chip configuration for synchronizing data transfer to the receiving ADC and Cache SRAM chips.

JPA1975-127646

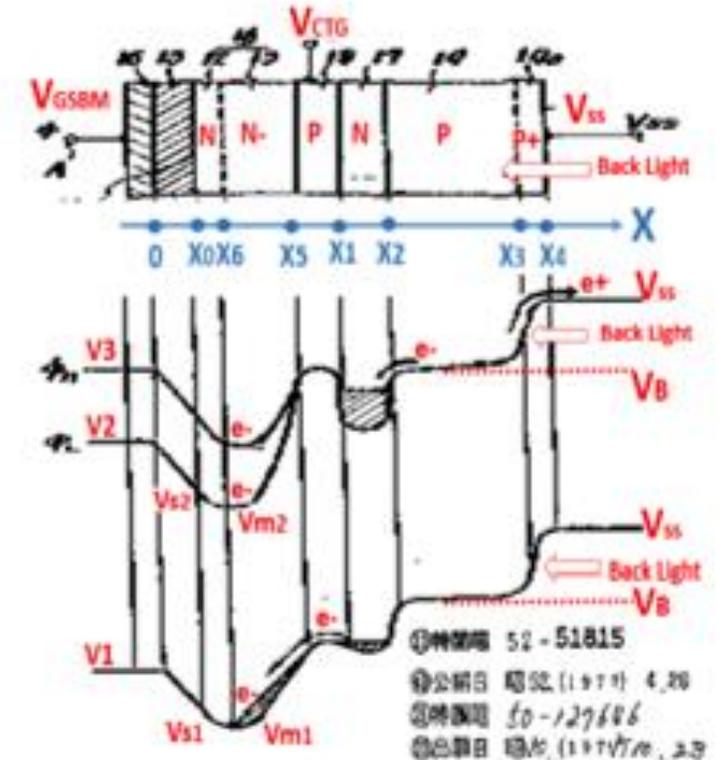


Fig. 8: The P+PNPN junction type Pinned Photodiode¹⁰ with Global Shutter MOS Buffer Memory (GSBM) and the NPN junction type vertical charge transfer gating (CTG).

38万画素に達した固体撮像素子

最低照度5lxの高感度 インターライン型CCD

基板に余剰電荷を掃き出し、可変電子シャッターを実現

ソニー 半導体事業本部 CCD 事業部

浜崎 正治
鈴木 智行
賀川 能明
石川 貴久枝
宮田 克郎

ソニー国分セミコンダクタ CCD 製造部

神戸 秀夫

最も一般的な固体撮像素子であるインターライン型 CCD で、2/3 インチで 38 万と大規模な画素数を持つ素子をソニーが製品化した。画素面積が小さくなることで減少する信号量を確保するため、縦型オーバーフロー・ドレインを採用して開口率を上げ、補色フィルタで光の利用効率を上げた。さらに界面準位からの暗電流を抑えている。この結果、81 dB のダイナミック・レンジが得られた。

図4 ● センサー部の縦方向ポテンシャル分布
n型基板に信号電荷を掃き捨てる方式を採用。通常の動作時には、設定した V_{sub} によってセンサー部に電荷を蓄積する。一方、電子シャッター動作時には、 V_{sub} にさらに加えた ΔV_{sub} によって、基板側のバリアーが崩れ、センサー内に蓄積した電荷は、基板へ掃き出される。

JPA1975-127646の図7と同一受光構造である。受光表面はGNDにピン留めされた、P+NPNsub 接合型、すなわち Triple 接合型の Pinned Photodiode。

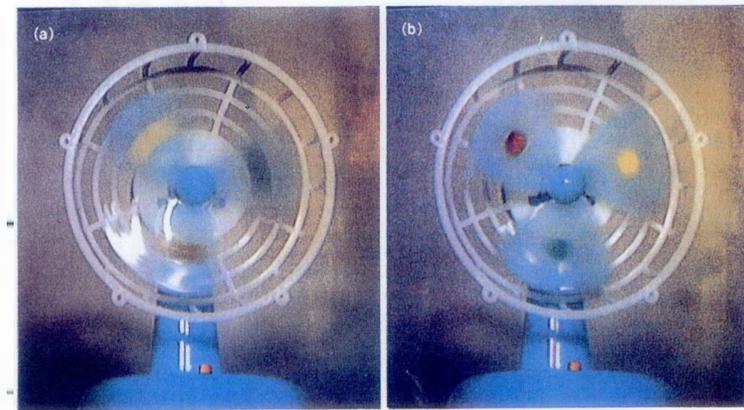


図6 ● 電子シャッターの撮像例
シャッター速度は、(a)1/500秒、(b)1/2000秒。

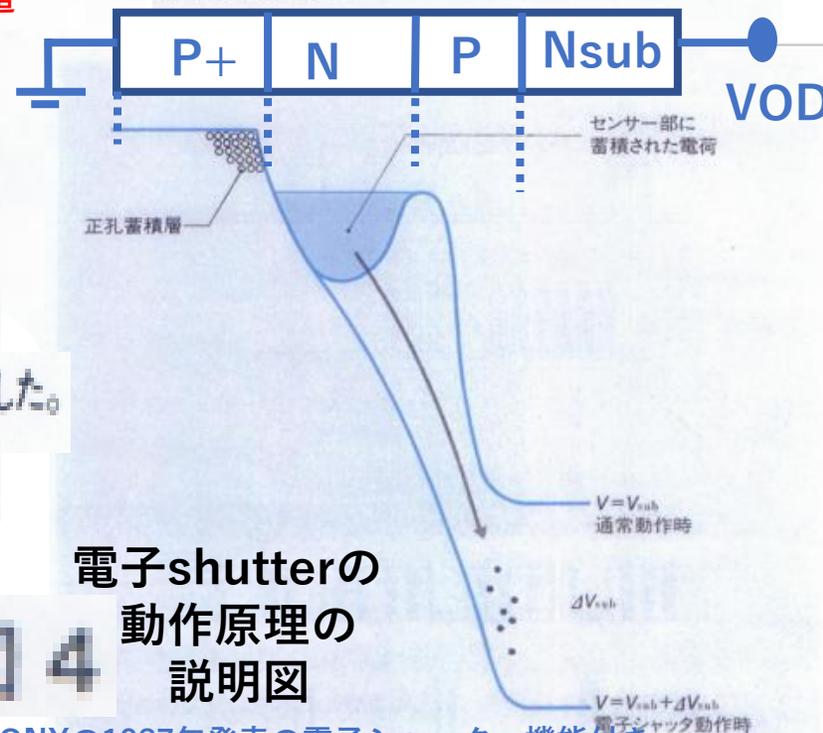


図4

電子shutterの
動作原理の
説明図

SONYの1987年発表の電子シャッター機能付き Hole Accumulation Diode (HAD) 受光素子構造

P+PN-PP+接合型太陽電池の提案

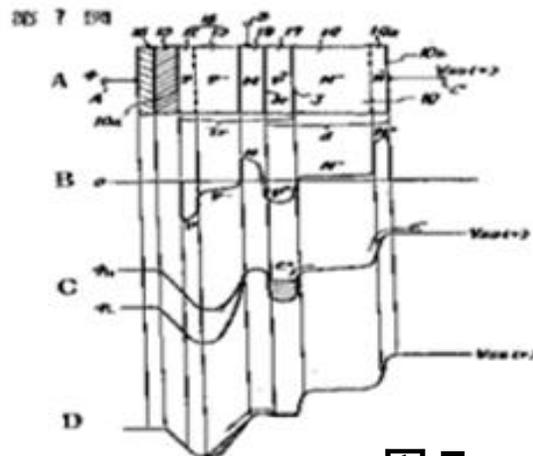
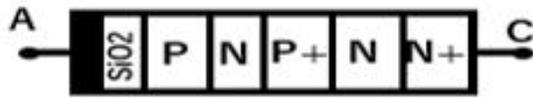
信号電荷は基板側だけでなく受光面側でも掃き出すことができる事を明示している。

SONYの1987年発表の電子シャッター機能付き Hole Accumulation Diode (HAD) 受光構造は萩原が1975年に出願したJPA1975-127646の図7と同じ、同一受光構造である。受光表面はGNDにピン留めされている。P+NPNsub 接合型、すなわち Sony 独自発明のHole Accumulation (HAD) であり、Triple 接合型の Pinned Photodiodeである。もとSonyの萩原の1975年の発明である。

JPA1975-127646

Oct 23, 1975

Pinned Surface
N+NP+NP
Triple 接合型
受光素子

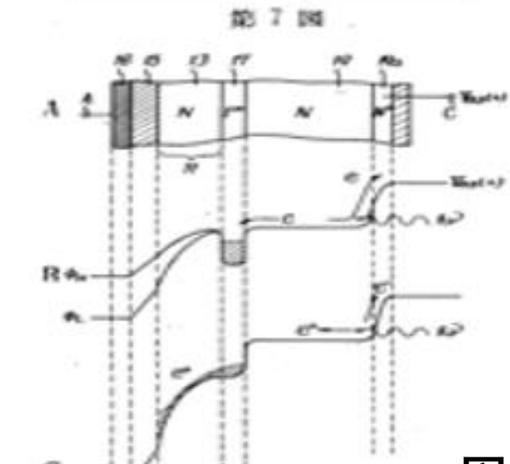


JPA1975-127646 図7

JPA1975-127647

Oct 23, 1975

Pinned Surface
N+NP+N
Double 接合型
受光素子

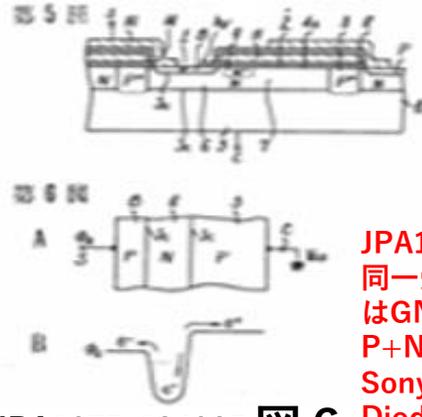
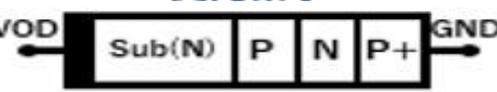


JPA1975-127647 図7

JPA1975-134985

Nov 10, 1975

Pinned Surface
PNP
Double 接合型
受光素子



JPA1975-134985 図6

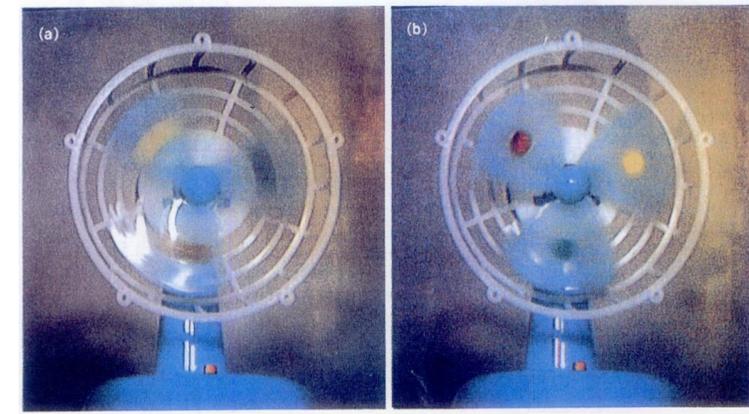
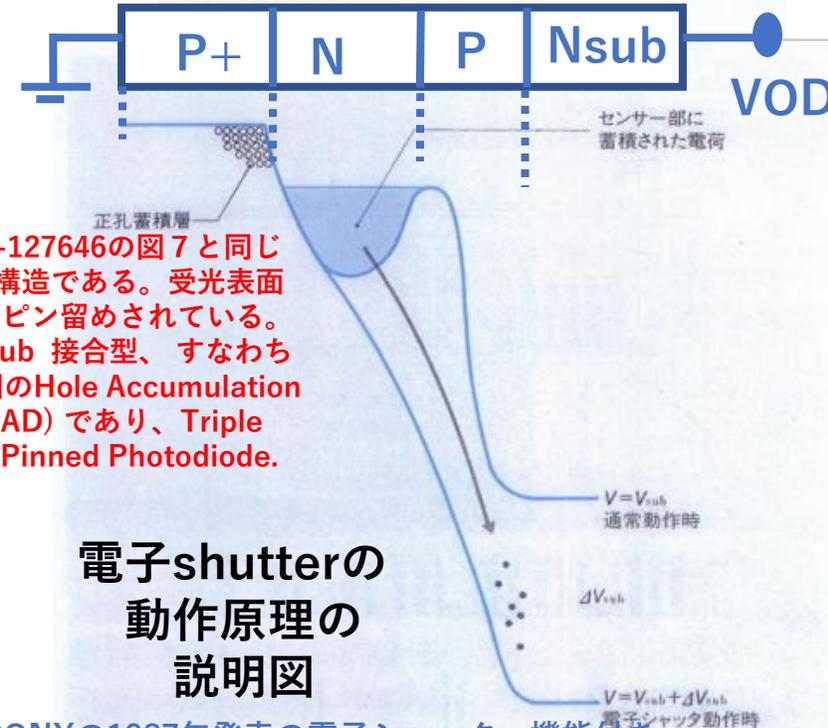


図6 ● 電子シャッターの撮像例
シャッター速度は, (a)1/500 秒, (b) 1/2000 秒。



JPA1975-127646の図7と同じ同一受光構造である。受光表面はGNDにピン留めされている。P+NPNsub 接合型、すなわち Sony発明のHole Accumulation Diode (HAD) であり、Triple 接合型の Pinned Photodiode.

電子shutterの動作原理の説明図

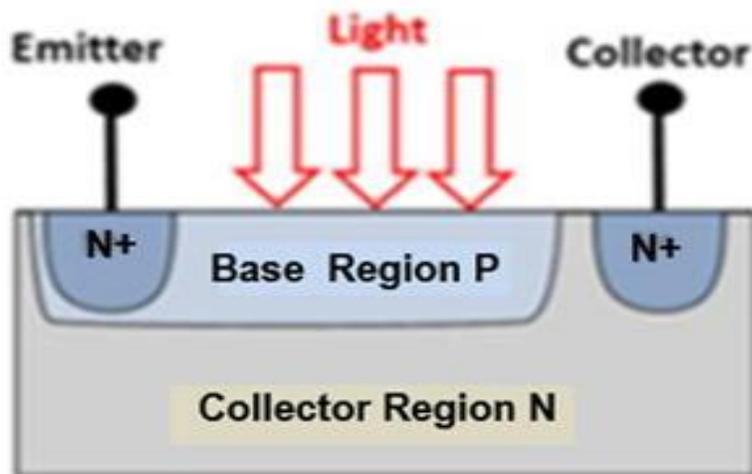
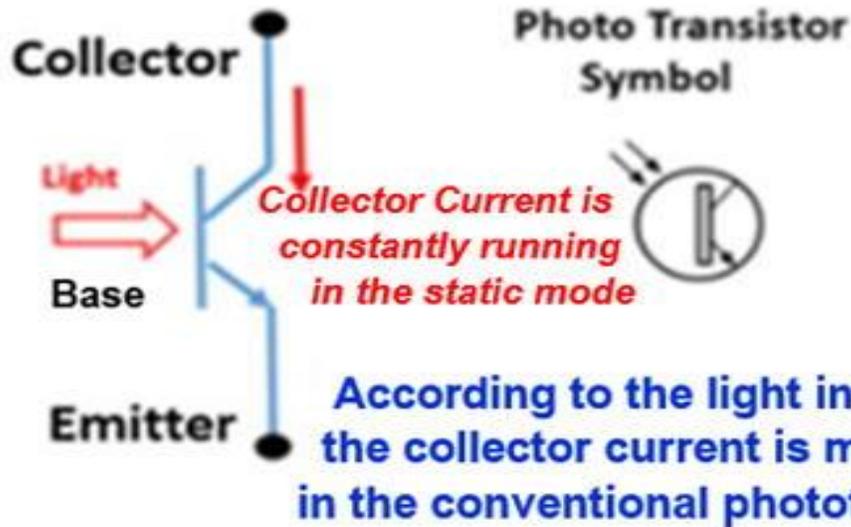
SONYの1987年発表の電子シャッター機能付き Hole Accumulation Diode (HAD) 受光素子構造

- http://www.aiplab.com/JPA_1975_127646_on_NPNP_type_PPD.html
- http://www.aiplab.com/JPA_1975_127647_on_NPN_type_PPD.html
- http://www.aiplab.com/JPA_1975_134985_on_PPD_with_VOD.html
- http://www.aiplab.com/JPA_1977_126885_on_Electric_Shutter.html
- http://www.aiplab.com/JPA_2020_131313_on_PPD_Solar_Cell.html

SONY HAD Sensor 1975 was hinted by SONY PNP Bipolar Transistor Process Technology
Conventional Static Phototransistor

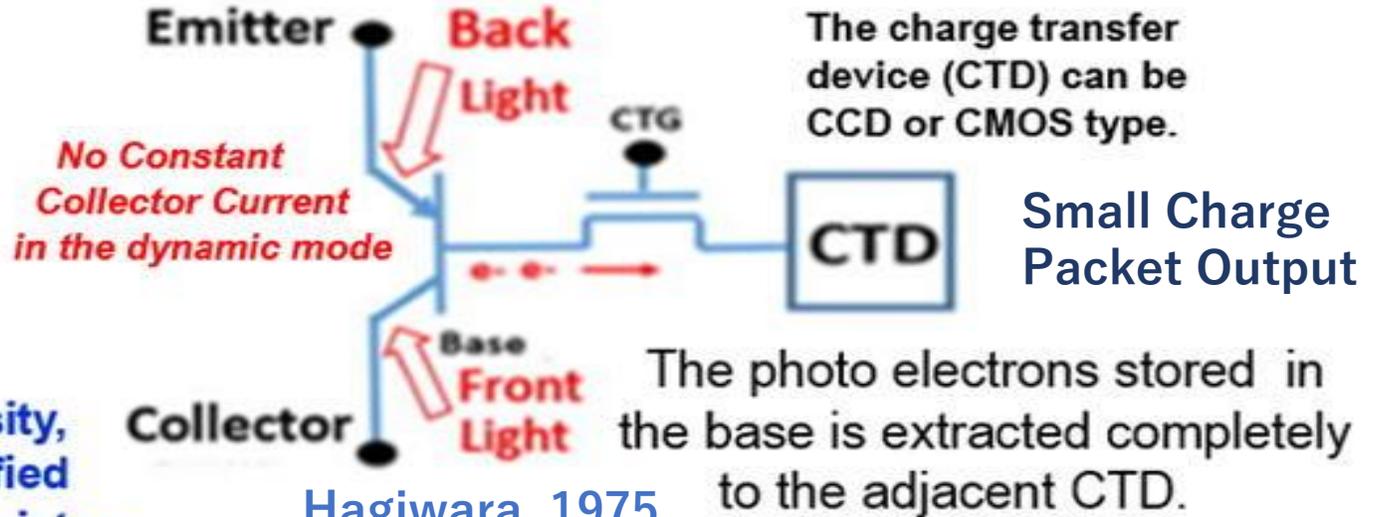
(by John Northrup Shive , 1950)

Large Current Output



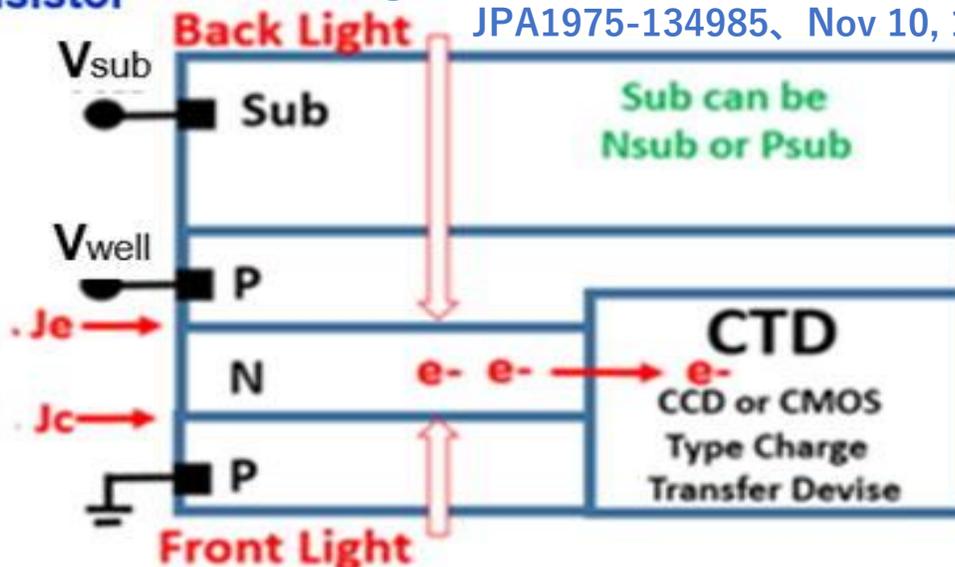
Dynamic Phototransistor Operation
 with lightly doped base region

Sony original Hole Accumulation Diode (HAD)



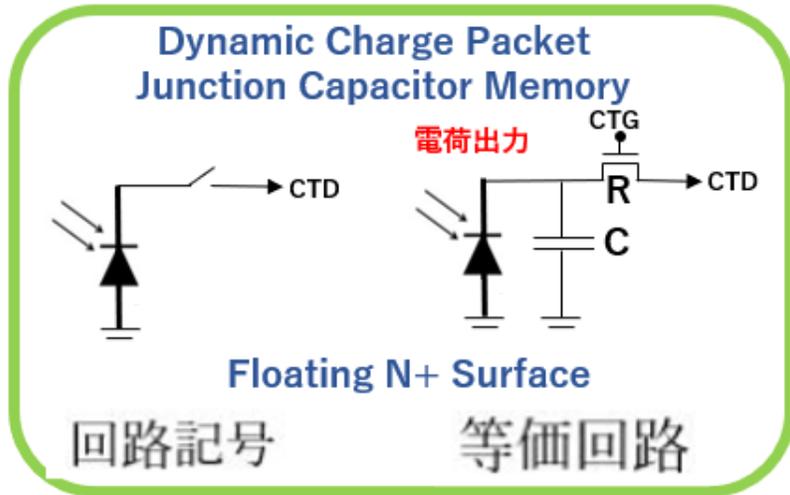
Hagiwara, 1975

JPA1975-134985, Nov 10, 1975

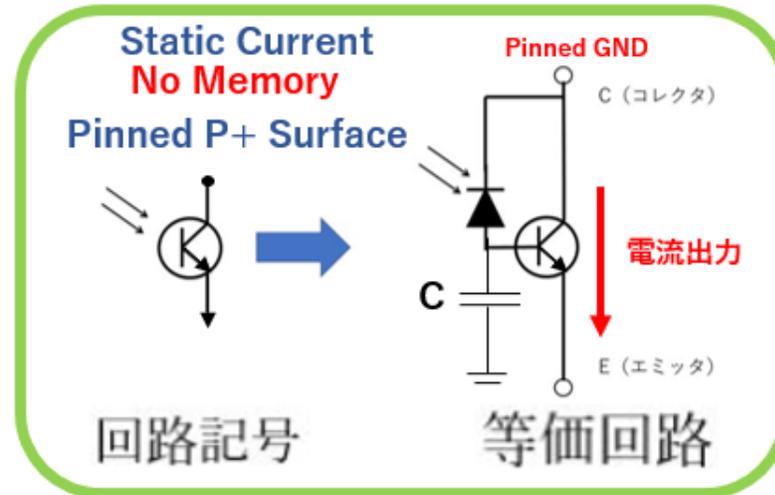


Complete Charge Extraction from the N base region for low image lag and high speed high quality action pictures

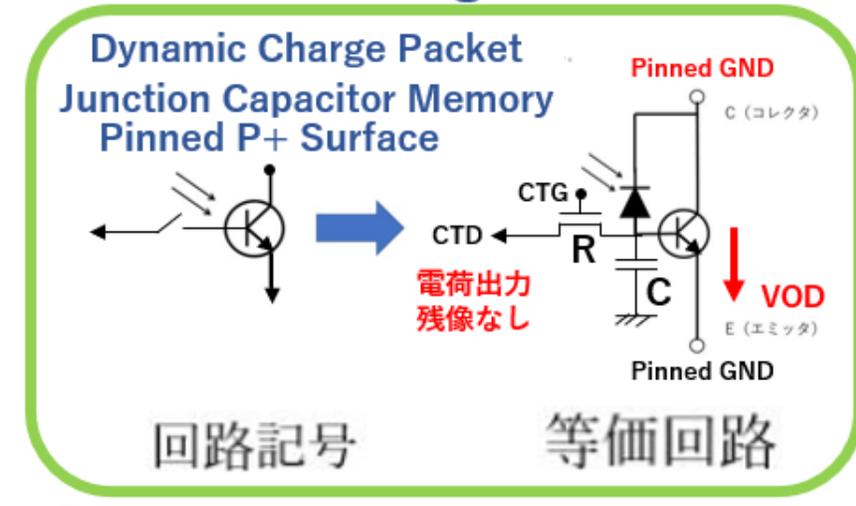
Dynamic N+P junction Photodiode 1966



Static PNP Photo Transistor John Northrup Shive 1950



Dynamic PNP Photo Transistor Yoshiaki Hagiwara 1975



電気容量(C)に電荷(Q)を蓄積・保存する事によりメモリ機能を持つが、書き込みと読み出しの為に必要な、アクセス時間・遅延時間 (RC)が生じる。

Dynamic N+P junction Photodiode

Static PNP junction Photo Transistor (Shive 1950)

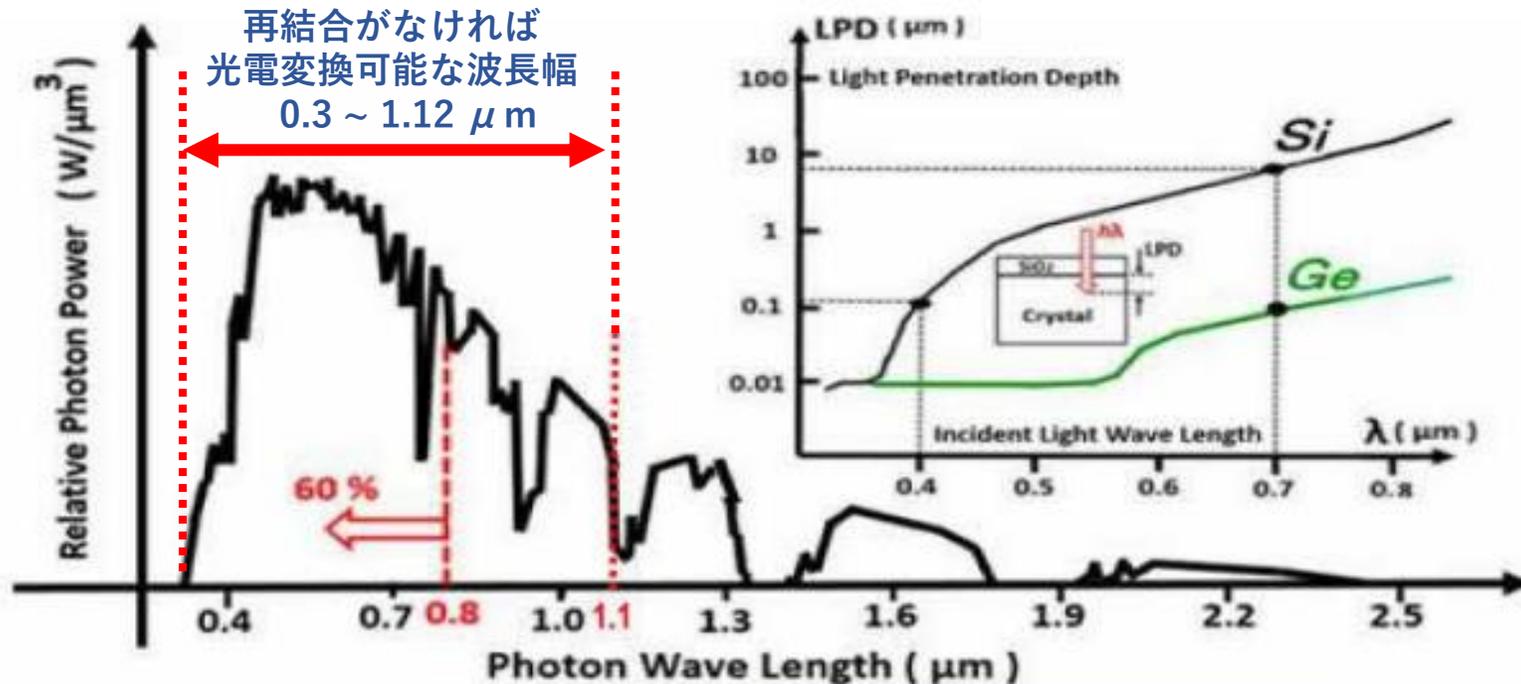
Dynamic PNP junction Photo Transistor (Hagiwara 1975)

Dynamic PNP junction Photo Thyristor (Hagiwara 1975)

機能	N+P 接合	PNP接合	PNP接合	PNPN接合
光電流量	少ない (電荷出力)	多い (電流出力)	少ない (電荷出力)	少ない (電荷出力)
応答速度	速い (大きな信号電流)	遅い (大きな信号電流)	速い (小さな信号電荷量)	速い (小さな信号電荷量)
直線性	良い	悪い	良い	良い
温度変化に対する出力変化	小さい	大きい	小さい	小さい
電子シャッター機能	なし (残像あり)	なし (残像あり)	あり (残像なし)	あり (残像なし)

従来のN+P接合型太陽電池は、太陽光の短波長光エネルギー成分を無駄にしている。

短波長青色光は、受光表面のP+P濃度勾配を利用した BAND BENDING効果により生じるバリア電界をうまく利用して光電子とホールを効率よく分離する。シリコンのBand Energy Gapの $E_g = 1.1 \text{ eV}$ 以下の低エネルギーPhoton (長波長の赤外線)は、原理的に電気エネルギーには変換できない。そこでシリコンchipを薄くする事とする。裏面Metalを金属鏡として利用して低エネルギーPhoton (長波長の赤外線)を反射して、シリコンWAFERの外に放出反射し、太陽電池の高温化を防止しリーク電流を抑圧する。



再結合がなければ
光電変換可能な波長幅
 $0.3 \sim 1.12 \mu\text{m}$

短波長青色光は、シリコン表面の $0.1 \mu\text{m}$ 近傍しか透過しない。可視光線の最大波長の赤色光でも最大 $10 \mu\text{m}$ しかシリコン結晶内を透過しない。1.1 eV以上のエネルギー成分の太陽光しか理論的に光電変換できない。従って実際には、波長が $1.12 \mu\text{m}$ 以上の遠赤外線は熱となり無駄になる。太陽電池としては、薄膜の $20 \mu\text{m}$ 程度のシリコン結晶が一番理想的な太陽電池構造となる。

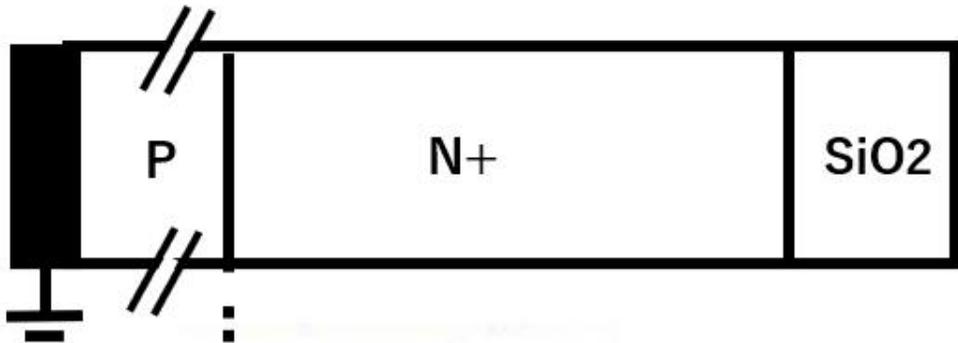
$$E = \hbar \omega = hf = hc / \lambda$$

$$E (\text{eV}) = 1.24 / \lambda (\mu\text{m})$$

For Silicon, $E_g = 1.10 \text{ eV}$ and $\lambda = 1.12 \mu\text{m}$

The light energy of the wave length more than $\lambda = 1.12 \mu\text{m}$ can not be converted to electrical energy in the silicon crystal.

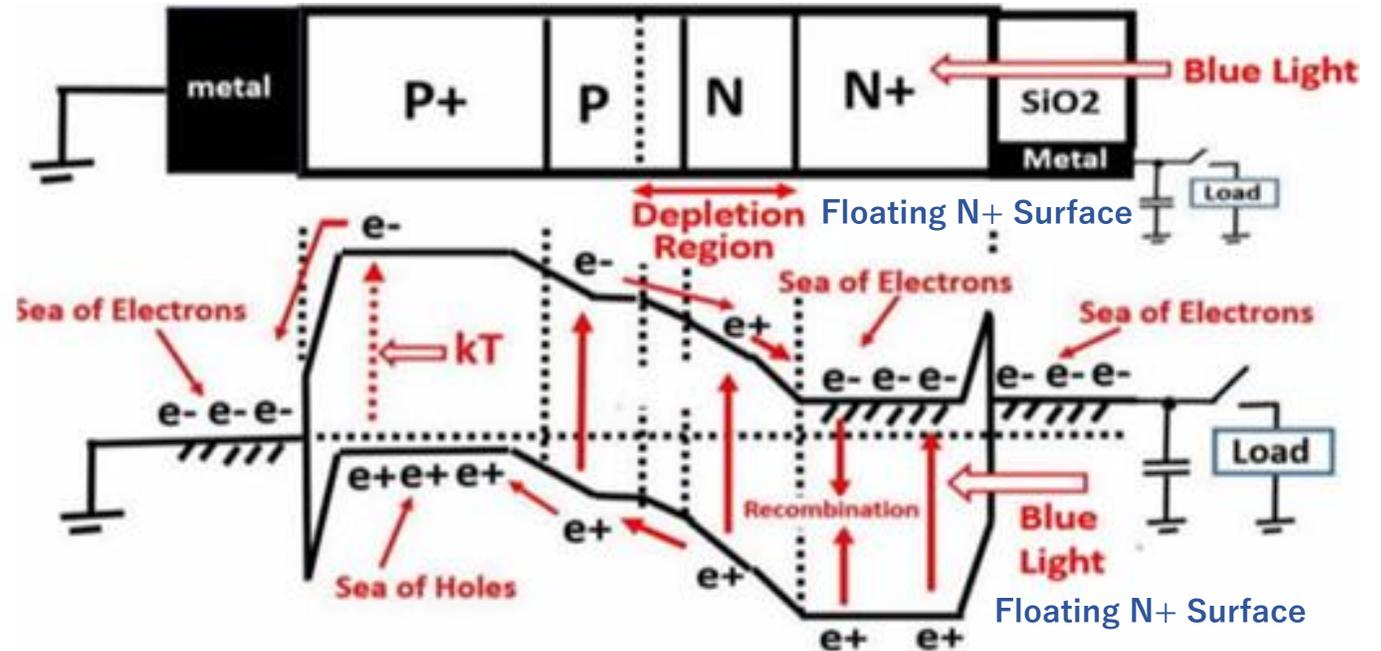
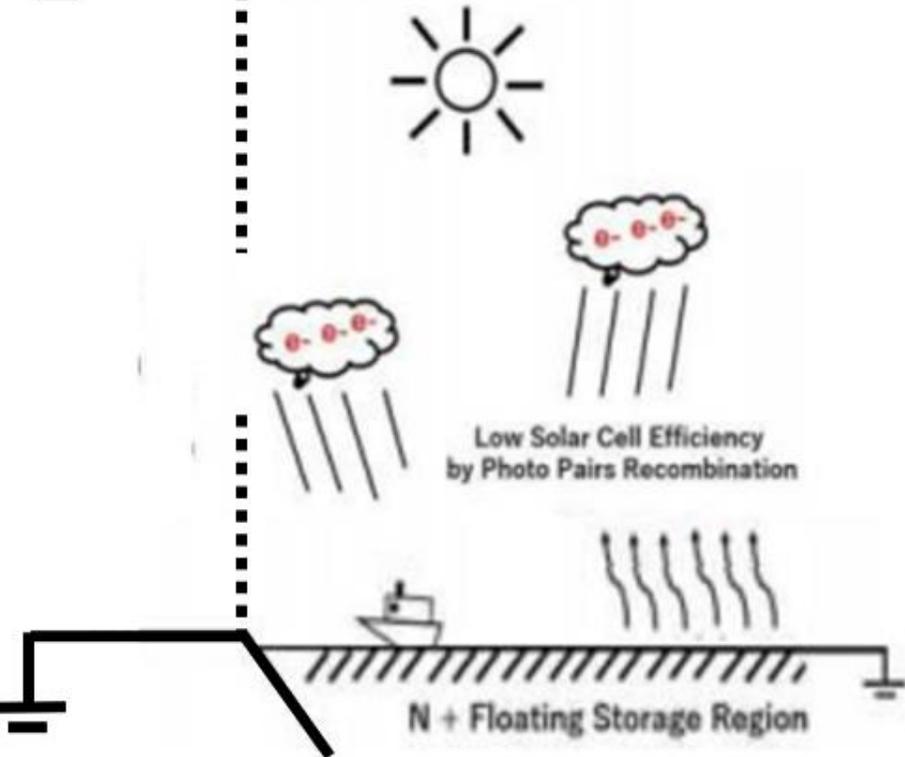
従来のN+P接合型太陽電池は、太陽光の短波長光エネルギー成分を無駄にしている。



- (1) 従来の Single 接合型太陽電池では受光面が Floating状態であら、受光表面には光電子と正孔(hole)のペアを分離するバリア電界が存在がなく、短波長青色光の光電変換効率が非常に悪い。
- (2) 受光表面に P+P の濃度勾配をつけて、短波長青色光の感度を向上させた、P+PNPP+のダブル接合の新型太陽電池に応用する。

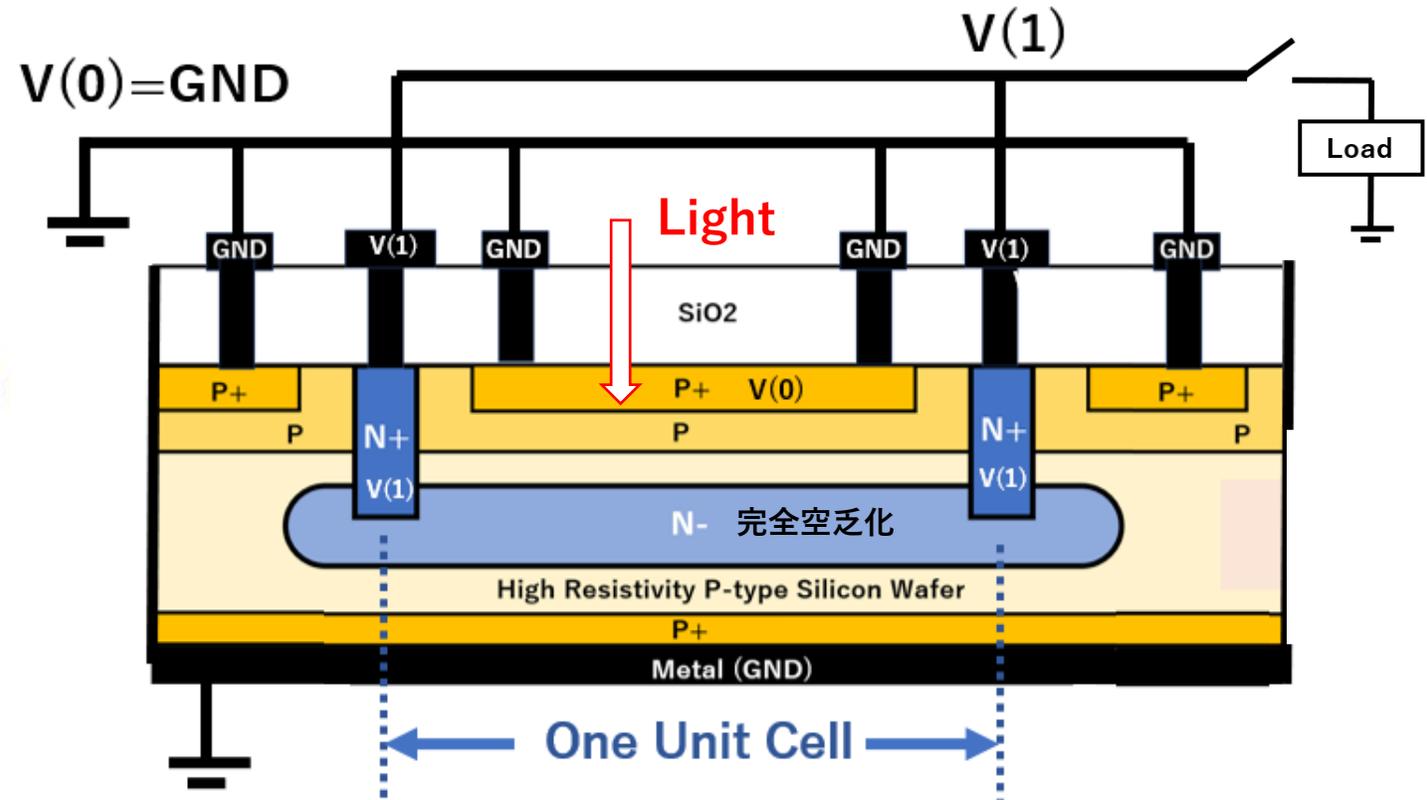
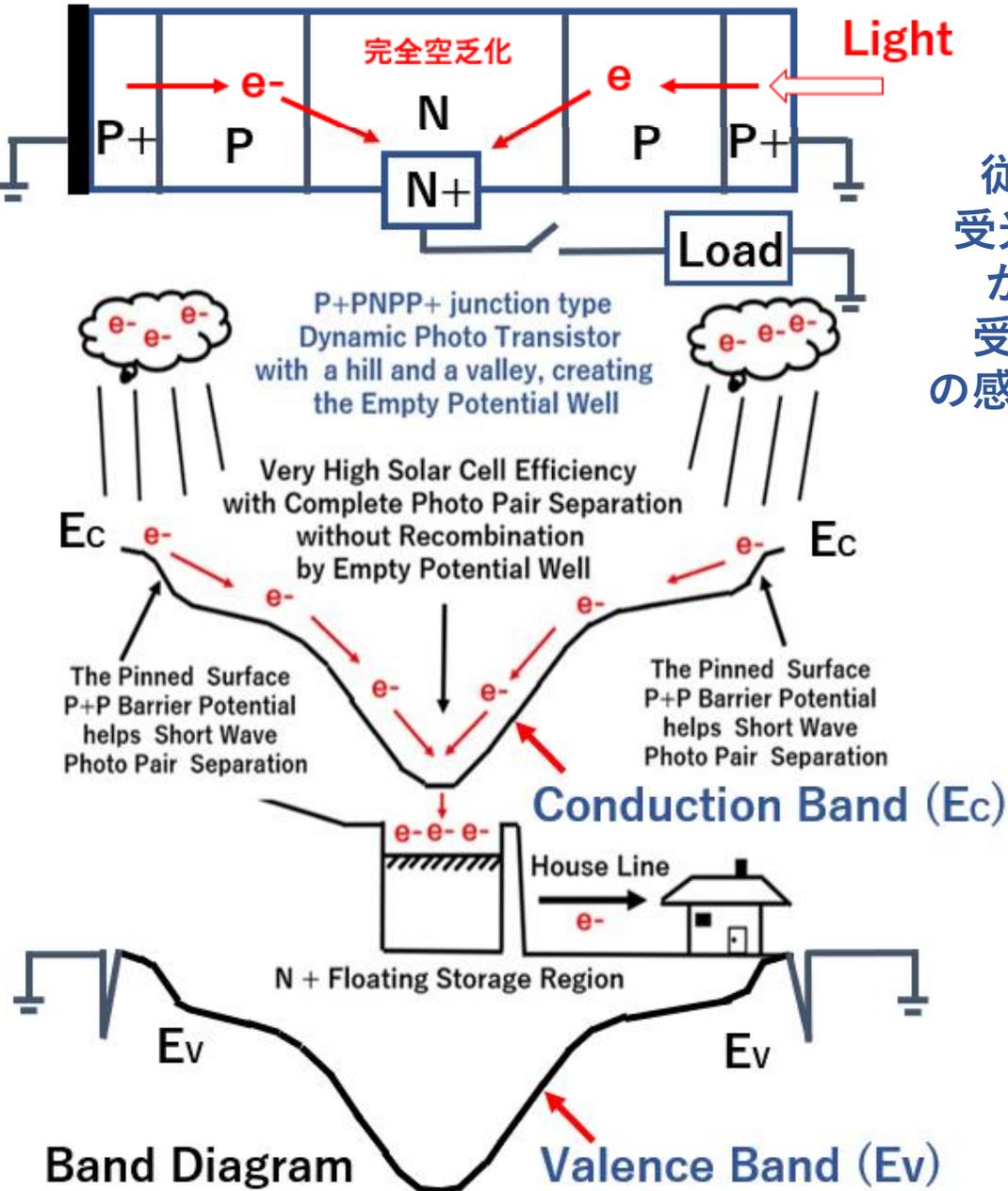
(1) 従来型 Single N+P接合の太陽電池

受光表面が Floating 状態であることが最大の問題である。

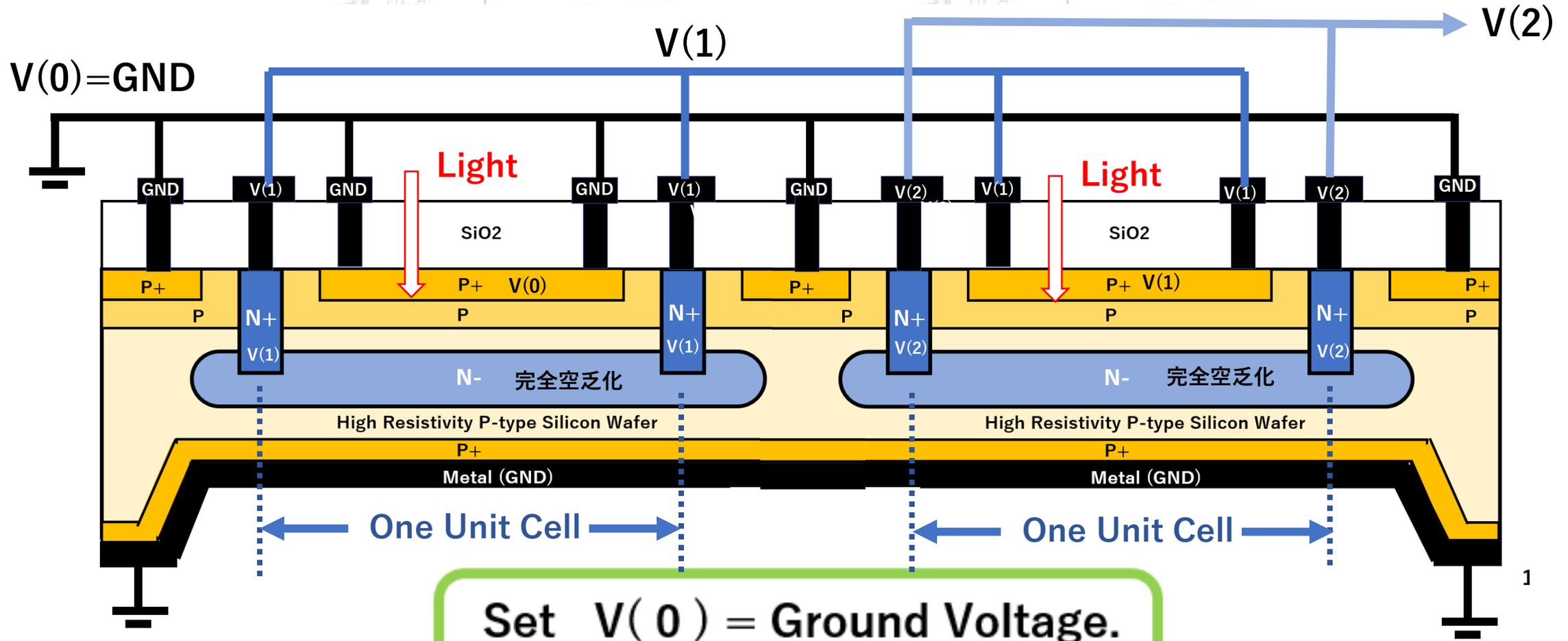


P+PNPP+ junction type Solar Cell

従来の Single 接合型太陽電池では受光面が Floating状態で受光表面には光電子と正孔(hole)のペアを分離するバリア電界が存在がなく、短波長青色光の光電変換効率が非常に悪い。受光表面に P+P の濃度勾配をつける事により、短波長青色光の感度が一段と向上できた。その原理を新型太陽電池に応用する。



題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する



直列にCellを2つ連結することによりV(1)の2倍の出力電圧V(2)を得ることができます。

超光感度イメージセンサーの発明と開発努力

(1) 1970年の米国ベル研での CCD の発明に続いて、

基板に過剰電荷を掃き出す Anti-blooming 機能を持つ、
Fram Transfer 方式の CCD Image Sensor が開発された。

受光部面の横に過剰電荷を掃き出す Anti-blooming 機能
を持つ、横型 Overflow Drain (OFD) を持つ、
Inter Transfer 方式の CCD Image Sensor が開発された。

超光感度イメージセンサーの発明と開発努力

(2) 1975年6月 オランダの Philips 社により

Anti-blooming 機能はないが、世界ではじめて、PNP の Double 接合型の Buried Photodiode を採用した、Inter Transfer 方式の CCD Image Sensor が発明された。

表面の P 型受光面は基板との間では、基板抵抗 R で導通した受光素子であった。基板との間に RC 遅延があり、受光面は、かならずしも、GND にピン留めされておらず、浮遊状態になり、残像が完全に取り切れない欠点があった。

超光感度イメージセンサーの発明と開発努力

(3) 1975年7月 James Early (Fairchild社) により

基板方向に過剰電荷を掃き出す Anti-blooming 機能を持つ、垂直型 Overflow Drain (VOD) を持つ、Inter Transfer 方式の CCD Image Sensor が発明された。

強い入射光による過剰電荷を基板側のN+領域で吸い取る世界はじめての縦型 Overflow Drain (VOD)の発明である。

ただしN+領域に集められた過剰電荷は最終的には受光表面側に吸い取るために VOD 金属端子が受光表面に存在した。

基板に過剰電荷を掃き出す構造ではなかった。

超光感度イメージセンサーの発明と開発努力

(4) 1975年10月23日 萩原良昭 (Sony) により

受光面が金属端子でピン留め電圧固定された、Triple 接合型の Dynamic Photo Thyristor が発明された。

Thyristor の Punch-thru 動作による高速 Switching 機能を持つ。

基板方向に過剰電荷を掃き出す Anti-blooming 機能を実現した。

残像のない、完全電荷転送能力のある Pinned Photodiode の特徴を生かした、電子シャッターとしても機能する。

垂直型 Overflow Drain (VOD)構造を持つ Pinned Photodiode を萩原は 1975年10月23日に発明した。

超光感度イメージセンサーの発明と開発努力

(4) 1975年10月23日 萩原良昭 (Sony) により

この受光素子は裏面照射型である。

かつ受光表面と反対側には、絵素(in-pixel)ごとに
CCD/MOS 容量型の一時的な Buffer Memory が装備されていた。

従来の CMOS Image Sensor で問題となっていた Rotary
Shutter 効果により画像のゆがみを防ぐことが可能となった。

現在、Global Shutter と呼ばれる機能である。従って、
CMOS Image Sensor に不可欠な Global Shutter も 1975年の
当時、26歳だった、もとSONYの萩原良昭の発明である。

超光感度イメージセンサーの発明と開発努力

- (1) CCD が発明される前は、受光表面が浮遊(floating)状態である N+PのSingle 接合型 Photodiodeだった。
- (2) 1970年にCCDが発明された。表面型につづき埋め込みチャンネル型CCDが発明された。
MOS容量型受光素子であり、受光面が金属電極で「ピン留め」されており、完全電荷転送が可能で残像がなかった。
すぐに この CCD/ MOS容量型受光素子のAnti-blooming構造がベル研やRCAやFairchild社の技術者により考案され開発された。完全に電荷を VODで吸い取る事も可能であった。
- (3) 1975年には4つの重要な発明が連続してあった。
1975年6月 Philips社の Double 接合型の埋め込みPhotodiodeの発明
1975年7月 Fairchild社のCCD/MOS型受光素子の縦型overflow drain (VOD)の発明
1975年10月 Sony から、基板表面型に CCD/MOS容量型 一時 Analog Buffer メモリーを装備した受光表面がピン留めされた Triple 接合型の Pinned Photodiodeの発明
1975年11月 Sony から、受光表面が金属端子で電圧固定ピン留めされ、縦型overflow drain (VOD)をもつことを説明した実施例図をも含むTriple 接合型の Pinned Photodiodeの発明
この10月の2件と11月のSONYの合計3件の発明は、受光面がピン留めされた、Dynamic Photo Transistor とDynamic Photo Thyristorの、世界で初めての発明であった。Thyristorには一般に高速 Punch-thru動作による、On-抵抗が低くて、かつ高速にSwitching動作が可能であることは周知情報である。その動作原理は、ビデオカメラの電子シャッター機能を実現する発明だった。
- (4)1980年4月1日に Sonyは、このCCD/ MOS容量型受光素子を ILT方式のCCDに採用した。横型OFDを採用し電子シャッター機能を持つ、2-Chip のビデオカメラを開発商品化に世界ではじめて成功し、ANAのジャンボ747ジェット機のコックピットに搭載し、残像のない、鮮明な離着陸映像を実現した。これは、世界で初めての ILT方式に採用された、CCD/ MOS容量型受光素子であった。そのAnti-blooming 機能はまだ従来型の横型のOverflow Drain 型であったが、SONY一社のみ開発実用化した世界初の試みだった。
- (5)1980年7月1日にSony は世界で初めて、Full size の One Chipの PNP接合型 Pinned Photodiode採用の FT CCD ビデオカメラの開発に成功した。その後、1982年には NEC、1984年には KODAKも CCDビデオカメラを開発した。すべては、開発の報告であった。SONYは1980年に発表を最後に沈黙を続けたが、1987年に世界で初めて商品化に成功した。

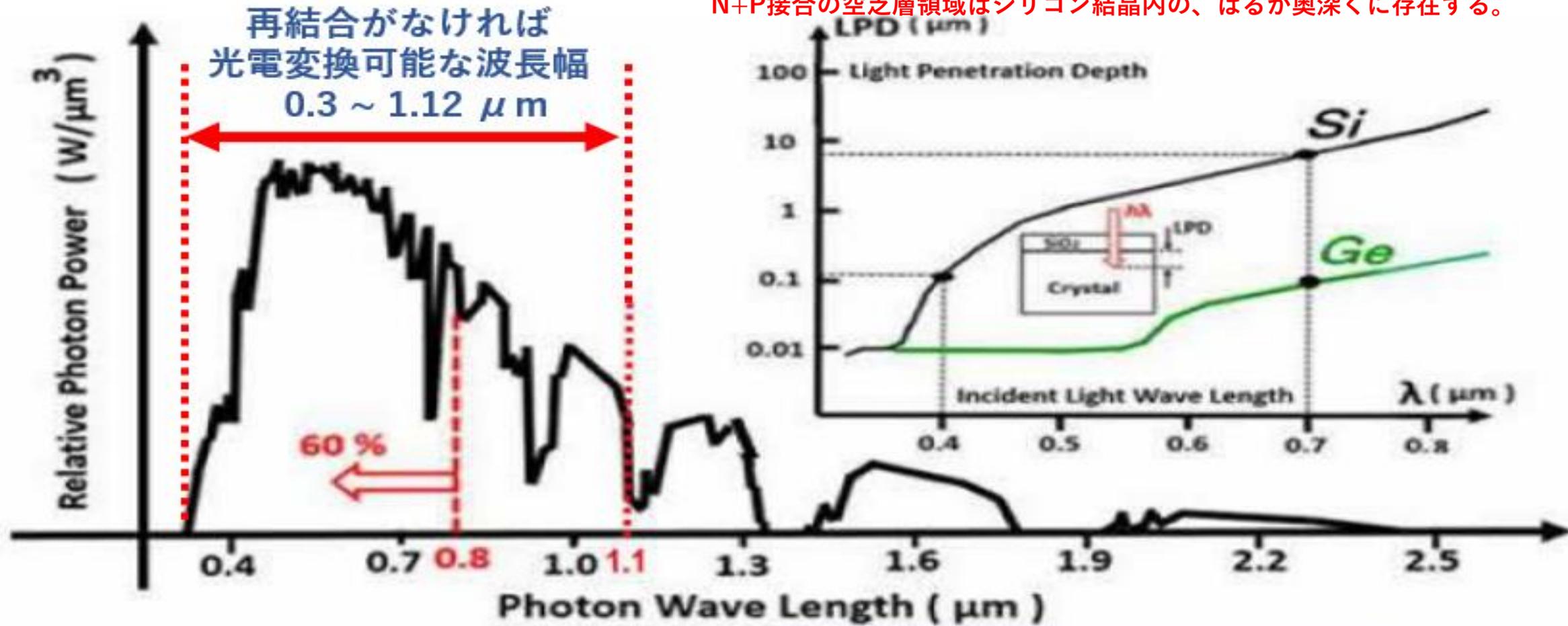
超光感度イメージセンサーの発明と開発努力

2019年になり、SONYはやっと萩原良昭のこの1975年の発明から44年の歳月にわたる開発努力の結果、その長い年月の間、多数の技術者の努力と多大なお金の投資により、裏面照射型超光感度のCMOS Image Sensorとして、実用化、開発商品化することができた。

その詳細を萩原はSonyのご厚意で、後輩の現役技術者の支援を受けて、2019年9月に仙台で開催されたIEEE主催の3次元集積回路の国際学会IEEE 3DIC Conference 2019でその詳細を学会発表できた。

2020年3月にはIEEE主催のEDTM2020の国際学会で1件、また2021年6月には電子ジャーナルに論文記事を1件、2021年の12月にはIEEE主催のICECET2021で2件の、合計5件の関連技術論文を発表することができた。

短波長青色光のシリコン結晶内透過できる深さは数 100 Å と非常に浅い。
N+P接合の空乏層領域はシリコン結晶内の、はるか奥深くに存在する。



太陽光には短波長青色光エネルギー成分が非常に多い。

$$E = \hbar \omega = h f = h c / \lambda$$

$$E \text{ (eV)} = 1.24 / \lambda \text{ (}\mu\text{m)}$$

For Silicon, $E_g = 1.10 \text{ eV}$ and $\lambda = 1.12 \mu\text{m}$

The light energy of the wave length more than $\lambda = 1.12 \mu\text{m}$ can not be converted to electrical energy in the silicon crystal.

Digital CMOS image sensor

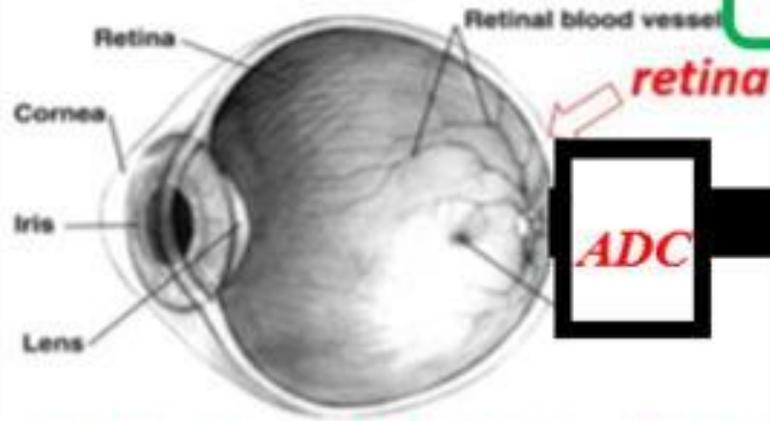
with highly sensitive and no image lag Hagiwara Diode (pinned photo diode)

We need also an AD convertor absolutely !!!

(1) Retina Nerve Cells

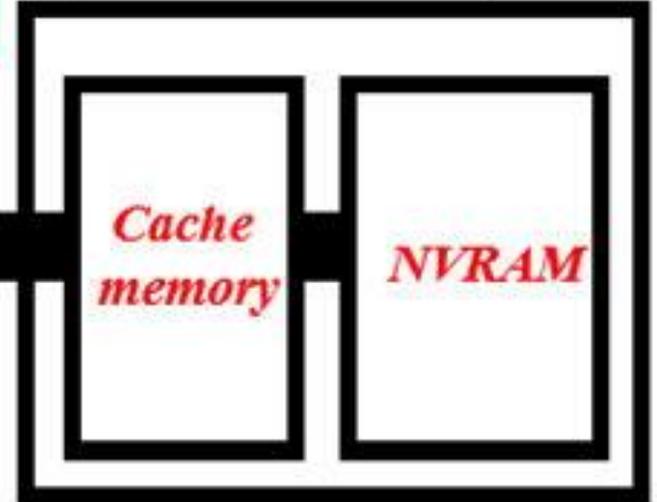
We don't need CCD any more !

(3) Brain Memory Cells



(2) Charge Transfer Nerve Fibers

(2) CMOS type digital CTD



(1) Hagiwara 1975 Retina Diode (pinned photo diode)

But we still need Hagiwara Diode to achieve high sensitivity and no image lag.

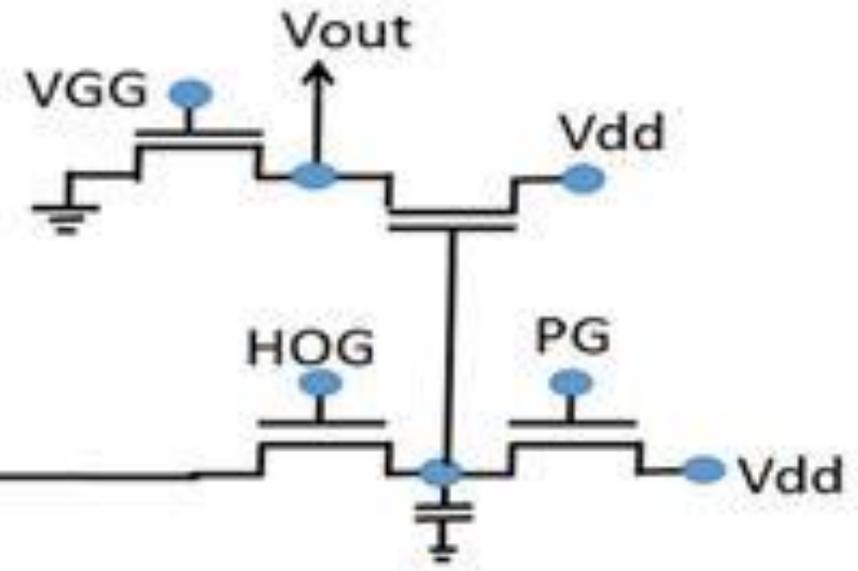
Classic MOS image sensor had Large Clock Noise, CkT Noise and Image Lag

$$C_s \ll C_{out}$$

$$V_{out} = \frac{C_s}{C_{out}} V_s$$

$$V_{out} \sim CkT \ll V_s$$

Large CkT Noise



Light

VOG

Cs

1T1C型 N+P Photodiode with Image Lag

Cout

Vout

Vdd

HOG

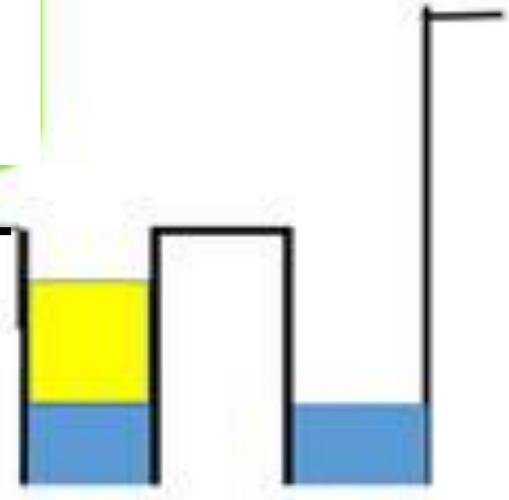
PG

Vdd

Image Lag

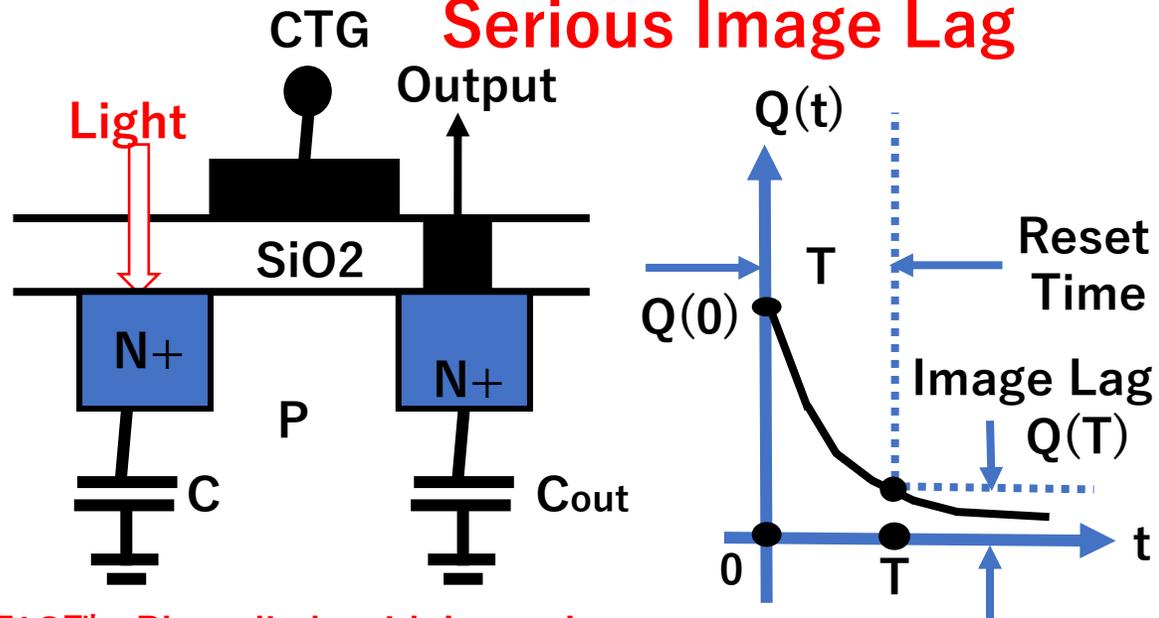
Large CkT Noise

Source Follower Type Linear Amplifier was too large to place in each picture cell area.

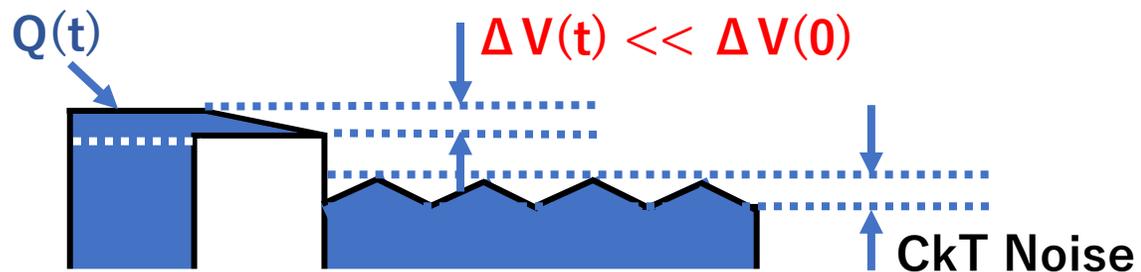
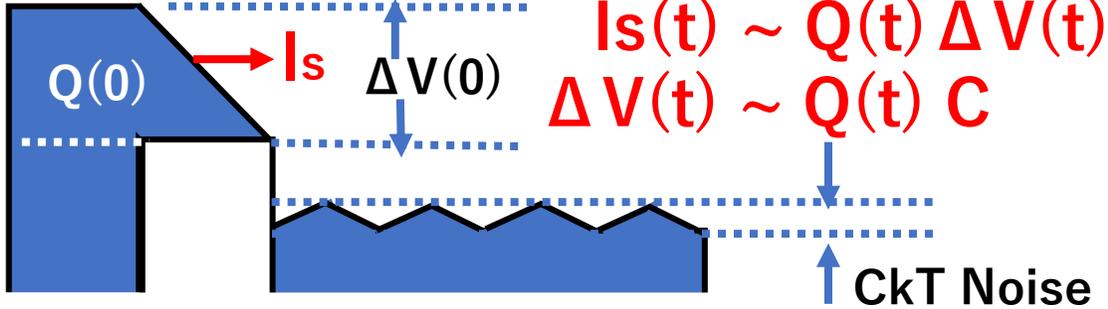


1T1C型 Dynamic Photodiodeの問題点

Serious Image Lag



1T1C型 Photodiode with Image Lag

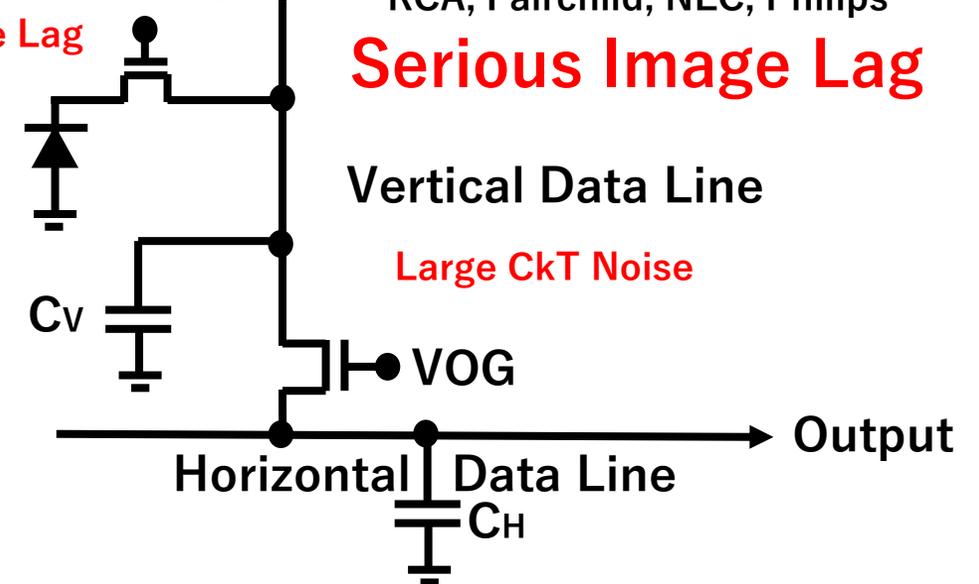


Before Invention of CCD in 1970,

1T1C型 N+P Photodiode with Image Lag

RCA, Fairchild, NEC, Philips

Serious Image Lag

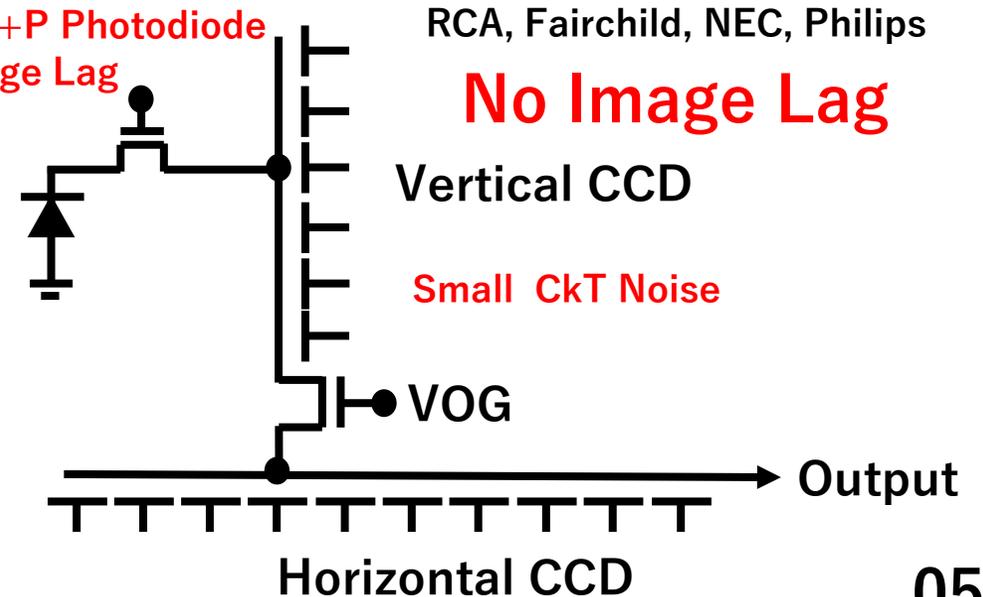


After Invention of CCD in 1970,

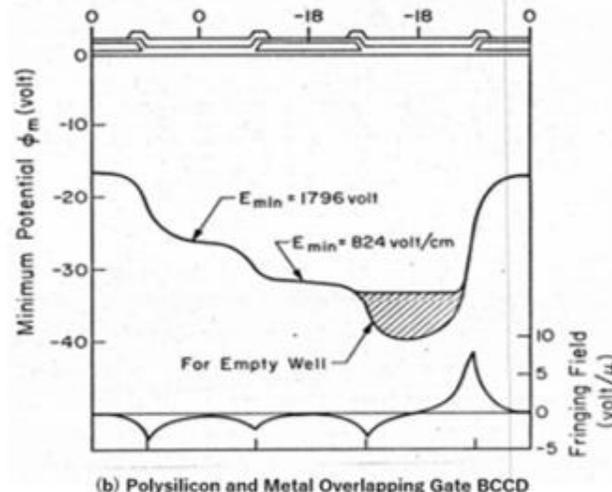
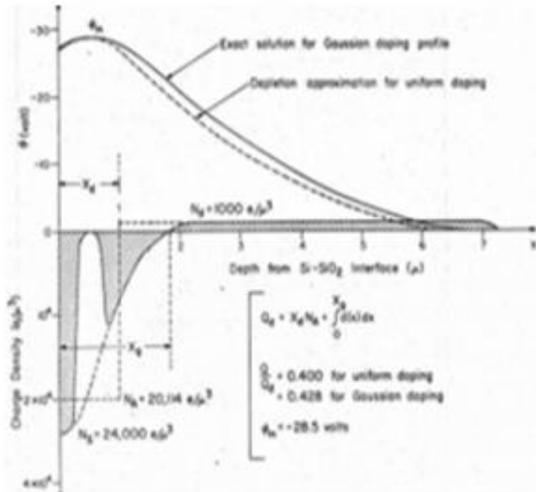
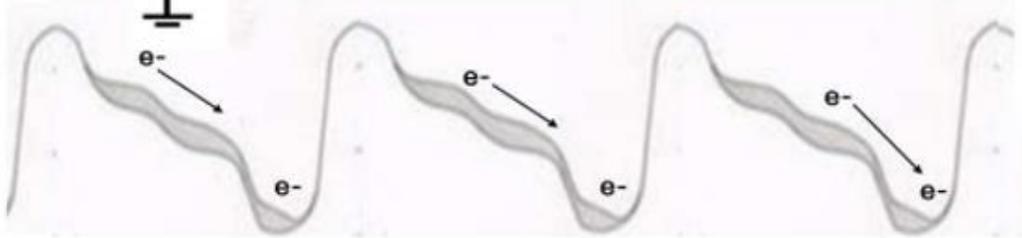
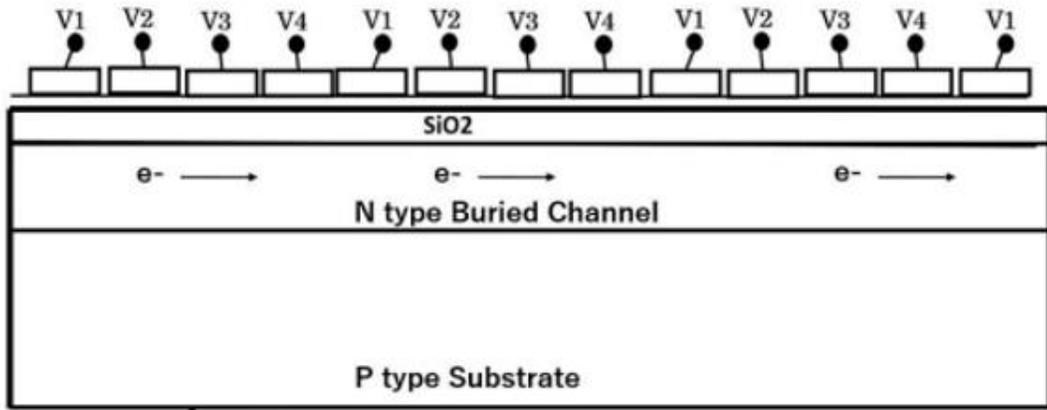
1T1C型 N+P Photodiode with Image Lag

RCA, Fairchild, NEC, Philips

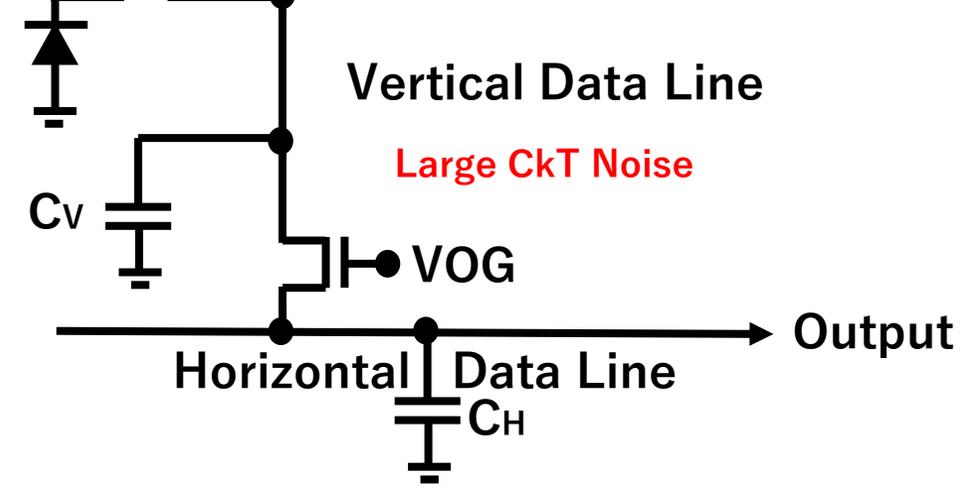
No Image Lag



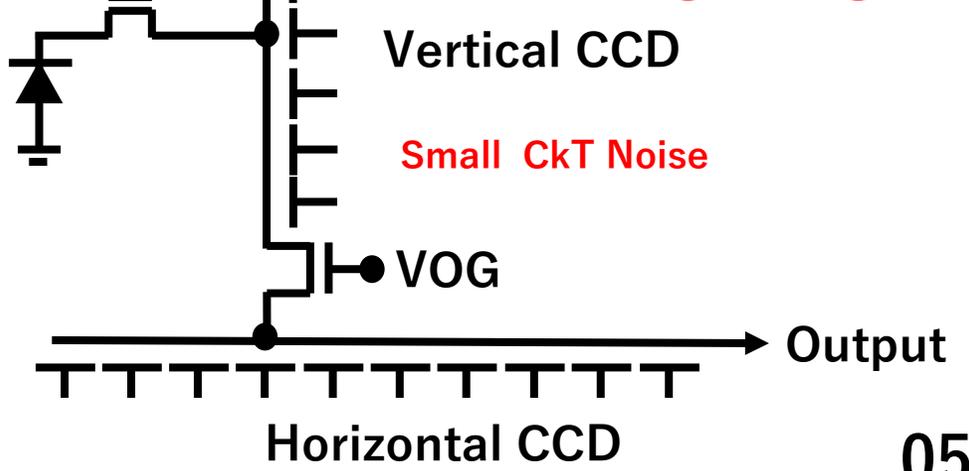
Hagiwara(Daimon), ISSCC1974 Student PhD Paper on Buried Channel Charge Coupled Device (CCD)



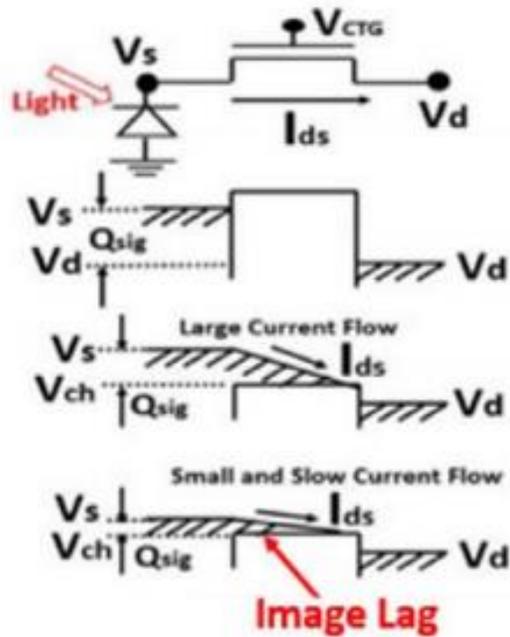
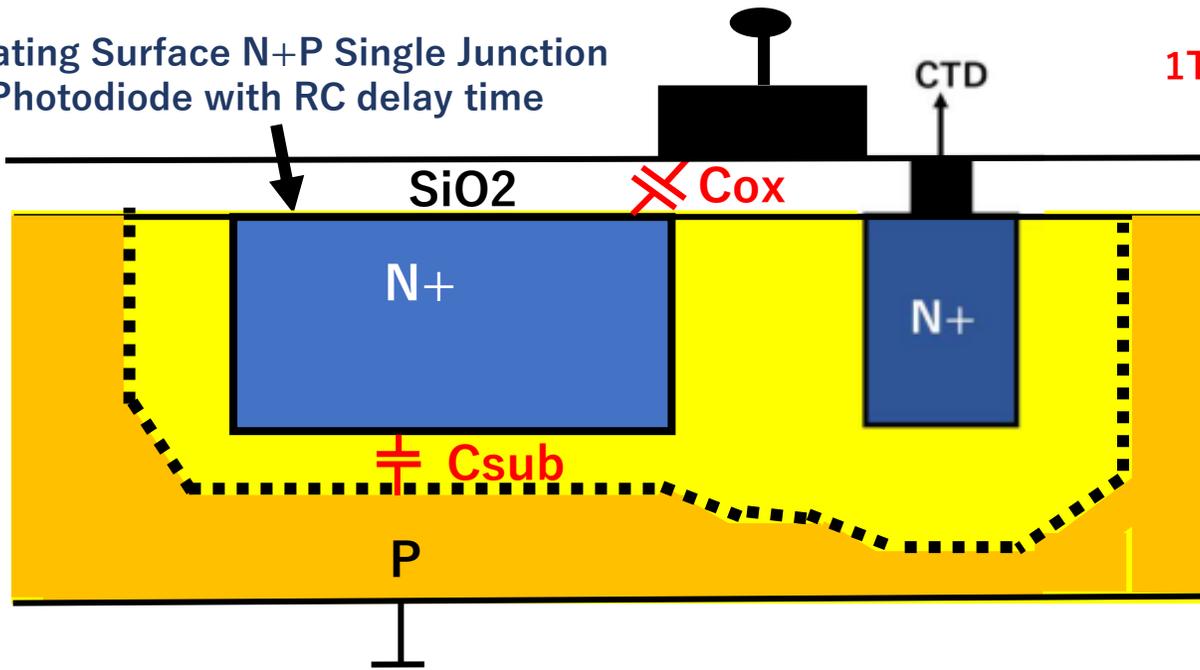
Before Invention of CCD in 1970,
 T1C型 N+P Photodiode with Image Lag
 RCA, Fairchild, NEC, Philips
Serious Image Lag



After Invention of CCD in 1970,
 1T1C型 N+P Photodiode with Image Lag
 RCA, Fairchild, NEC, Philips
No Image Lag

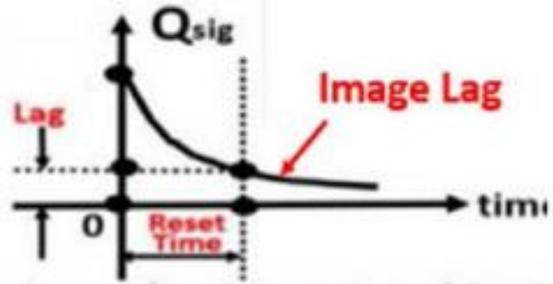


Floating Surface N+P Single Junction
Photodiode with RC delay time

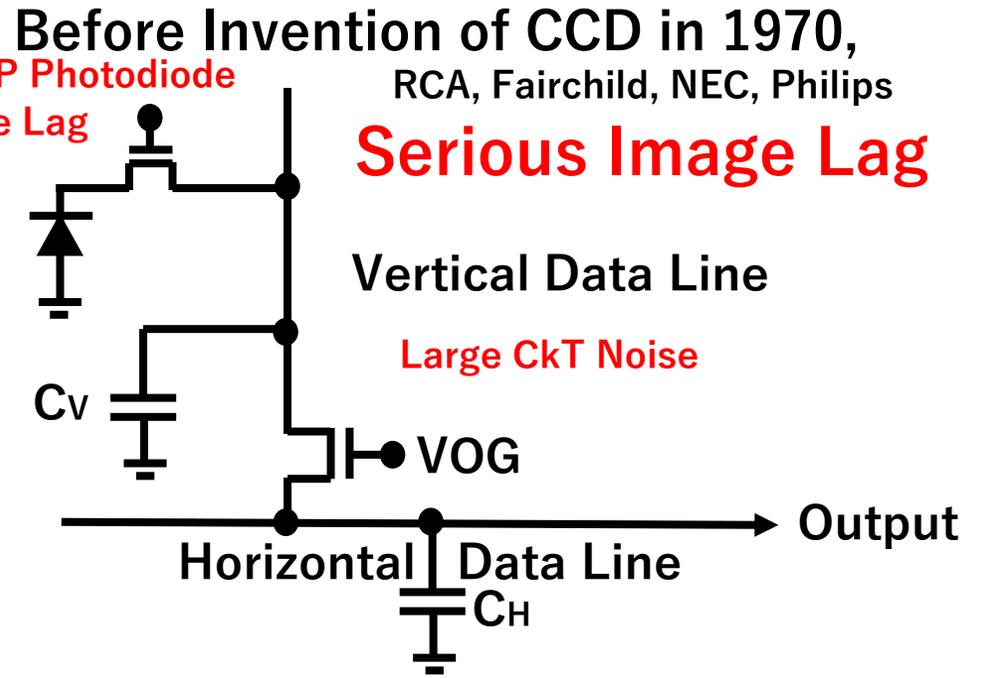


$$I_{ds}(t) = I_0 (V_s - V_{ch})^2$$

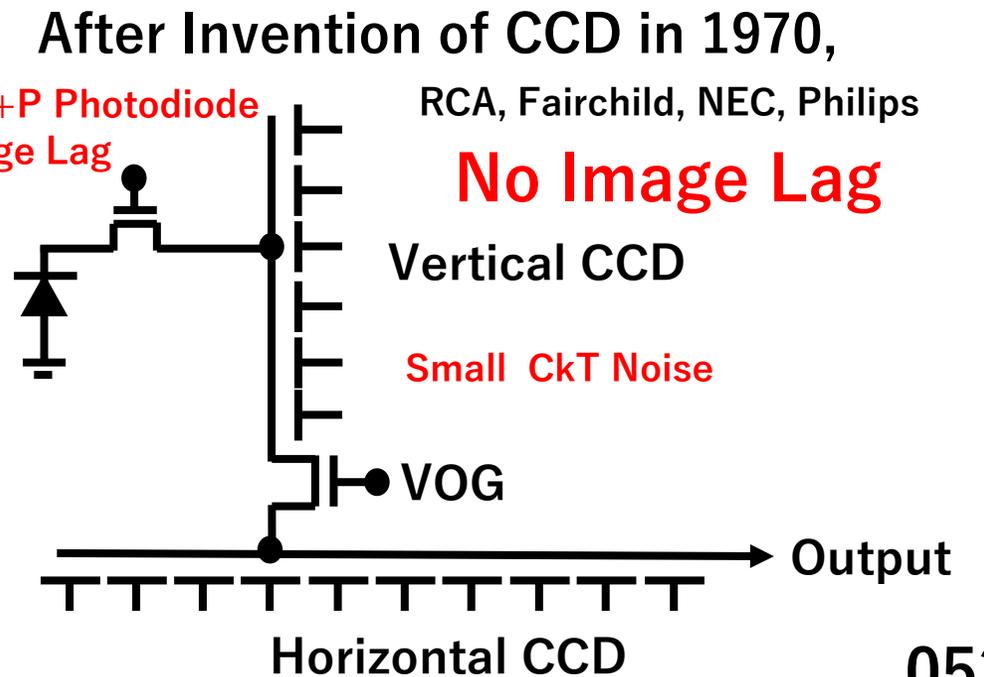
$$Q_{sig}(t) = Q_0 \exp(-t/\tau)$$



1T1C型 N+P Photodiode
with Image Lag



1T1C型 N+P Photodiode
with Image Lag



Floating Surface P+NP Double Junction
Buried Photodiode with RC delay time

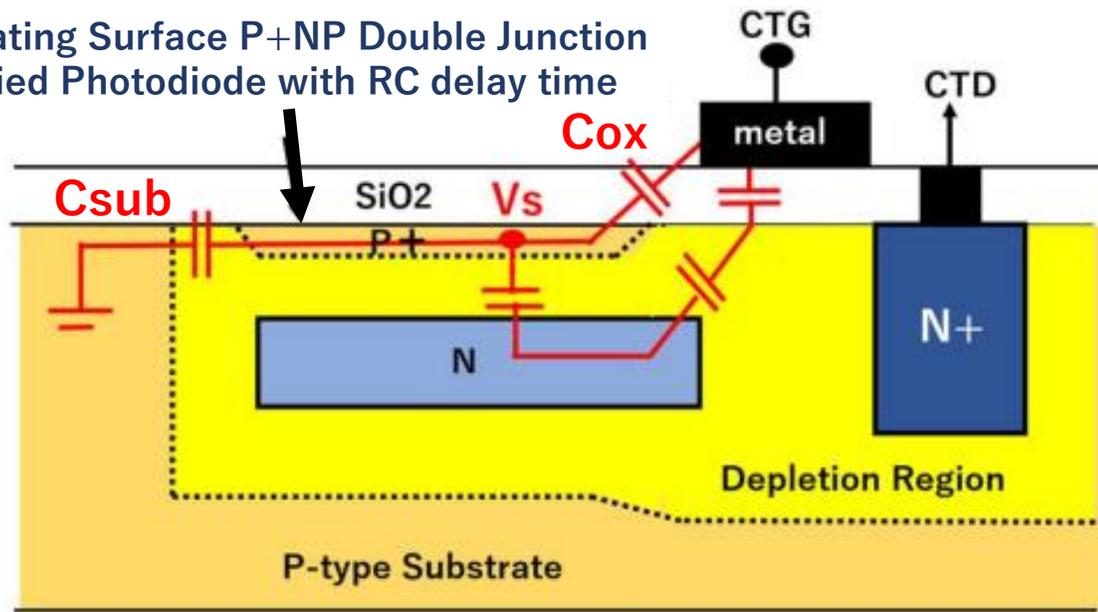
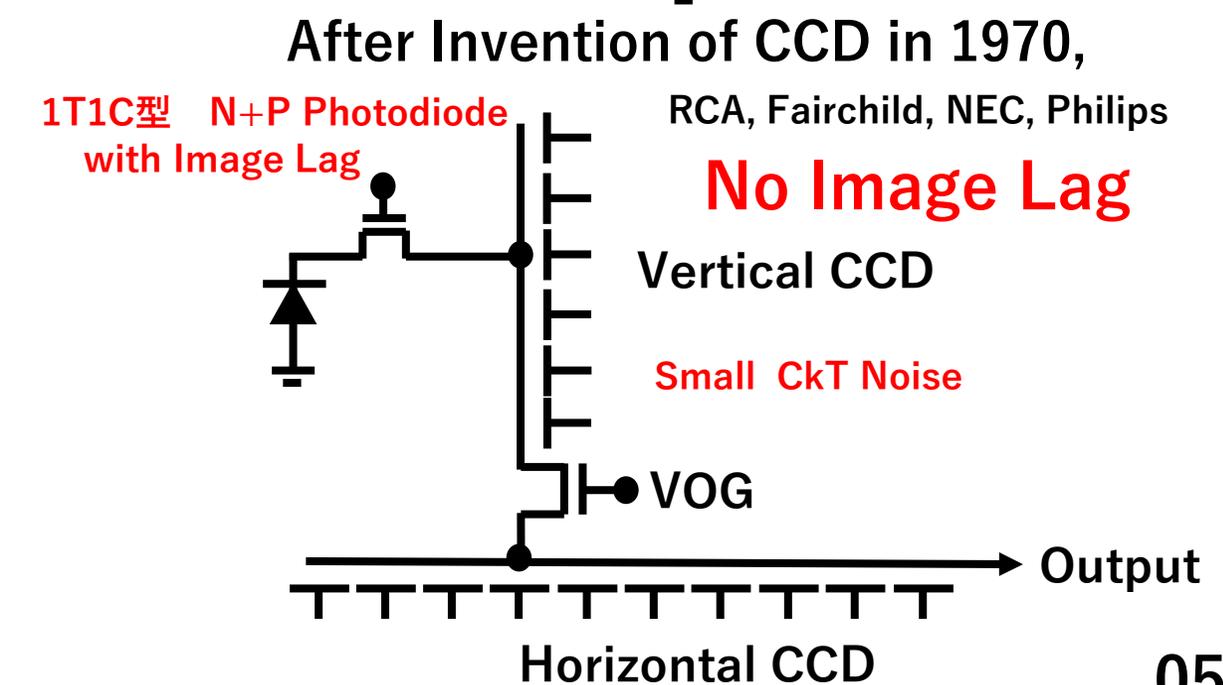
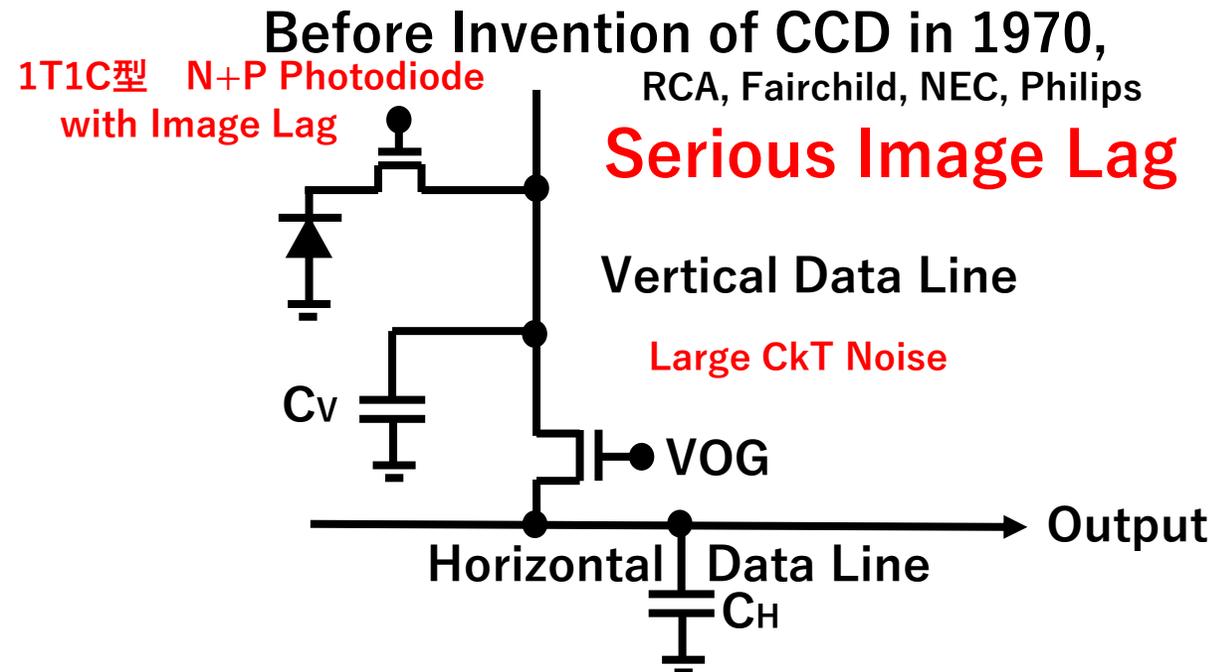
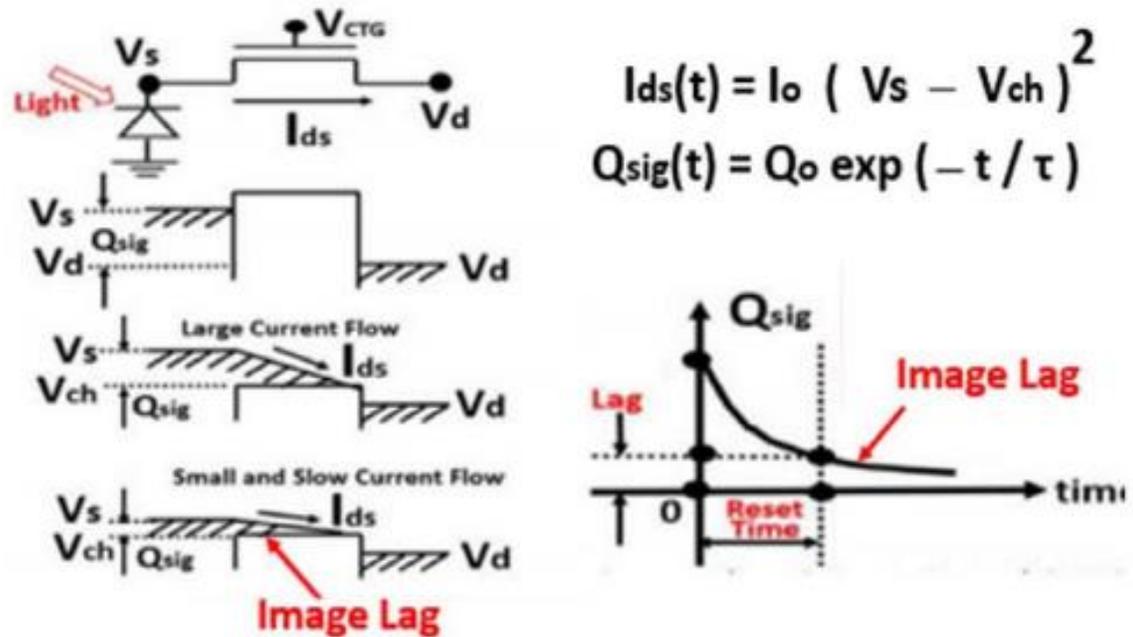
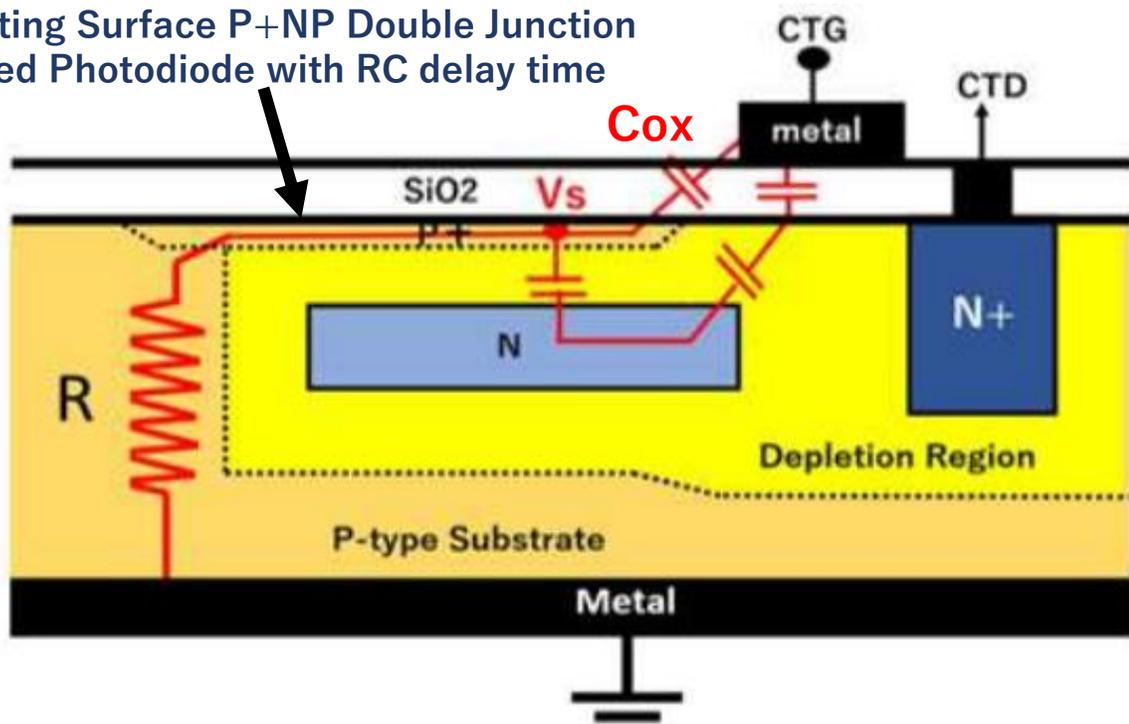


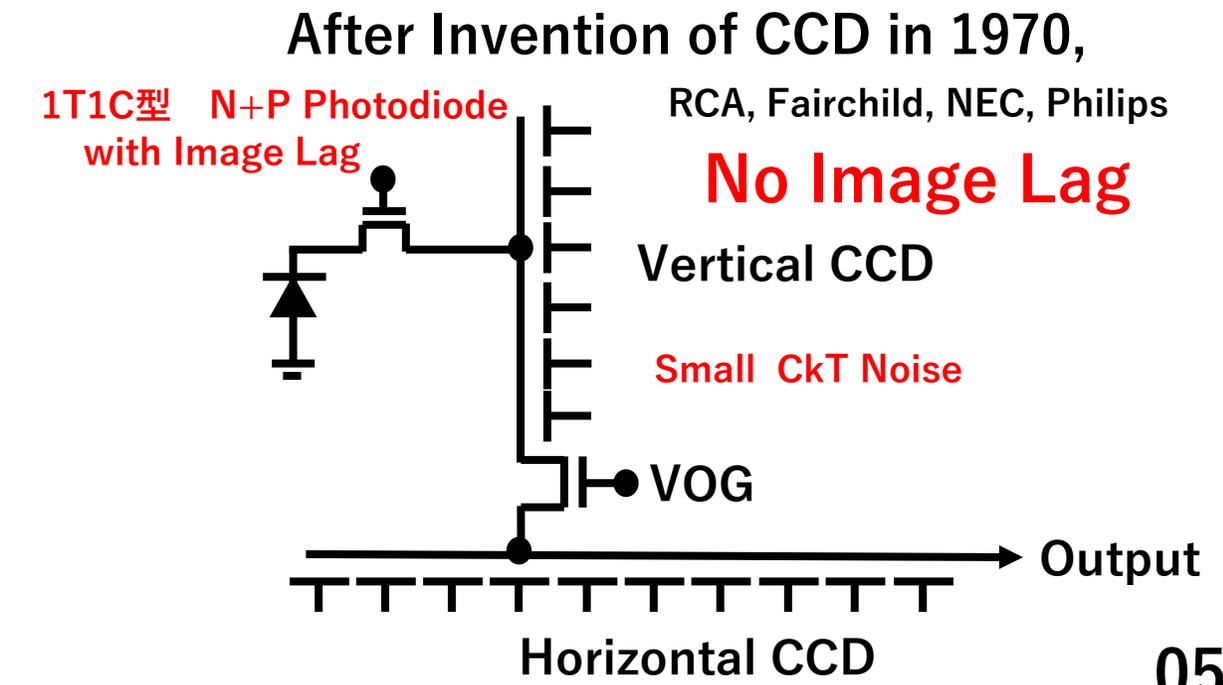
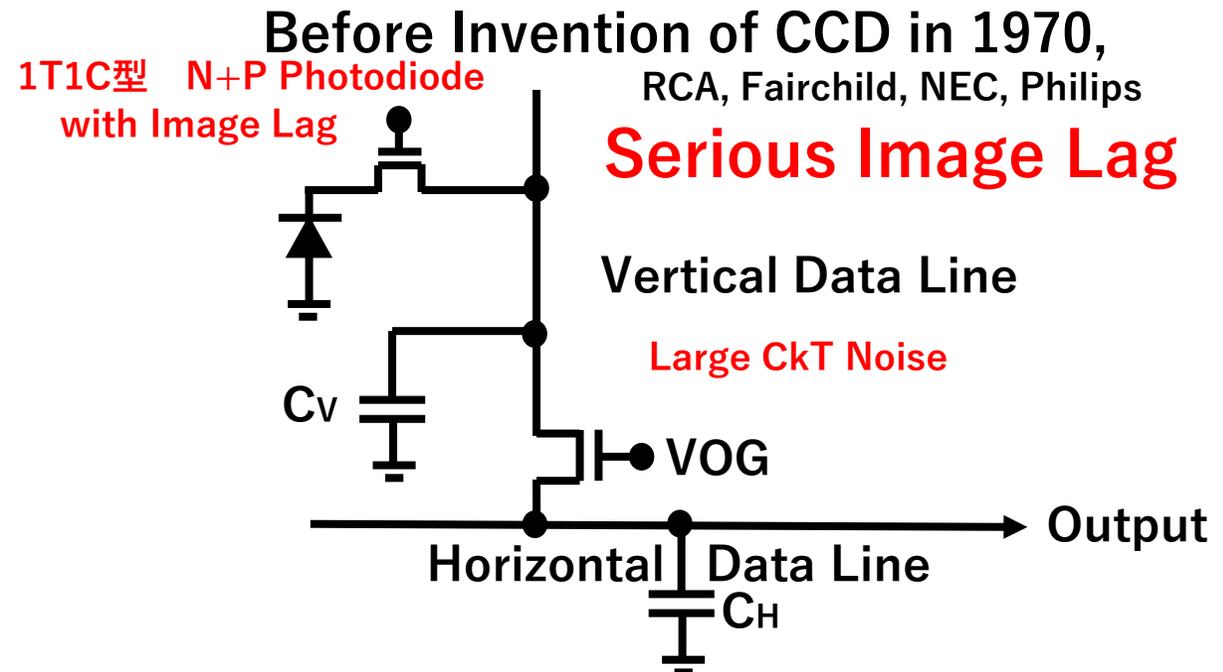
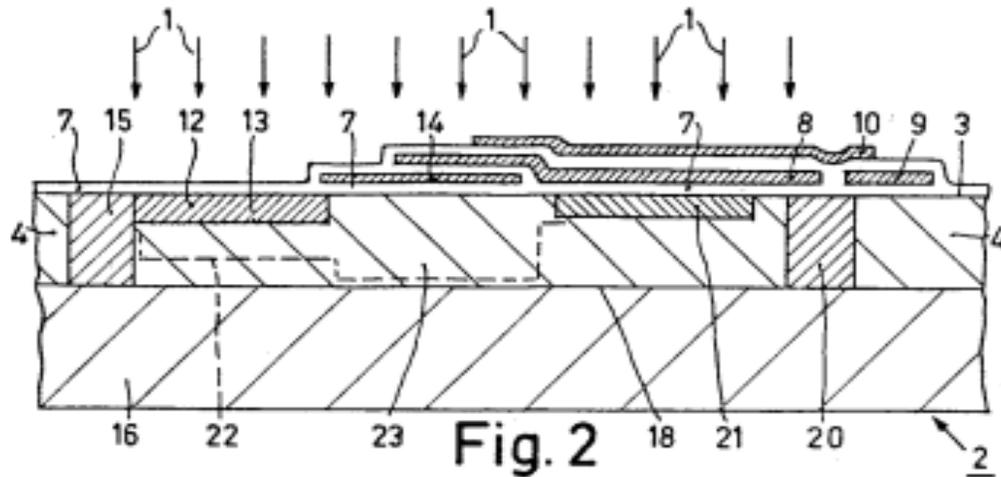
Figure 10. Capacitor Couplings of the Floating Surface P+ Hole Accumulation Region.



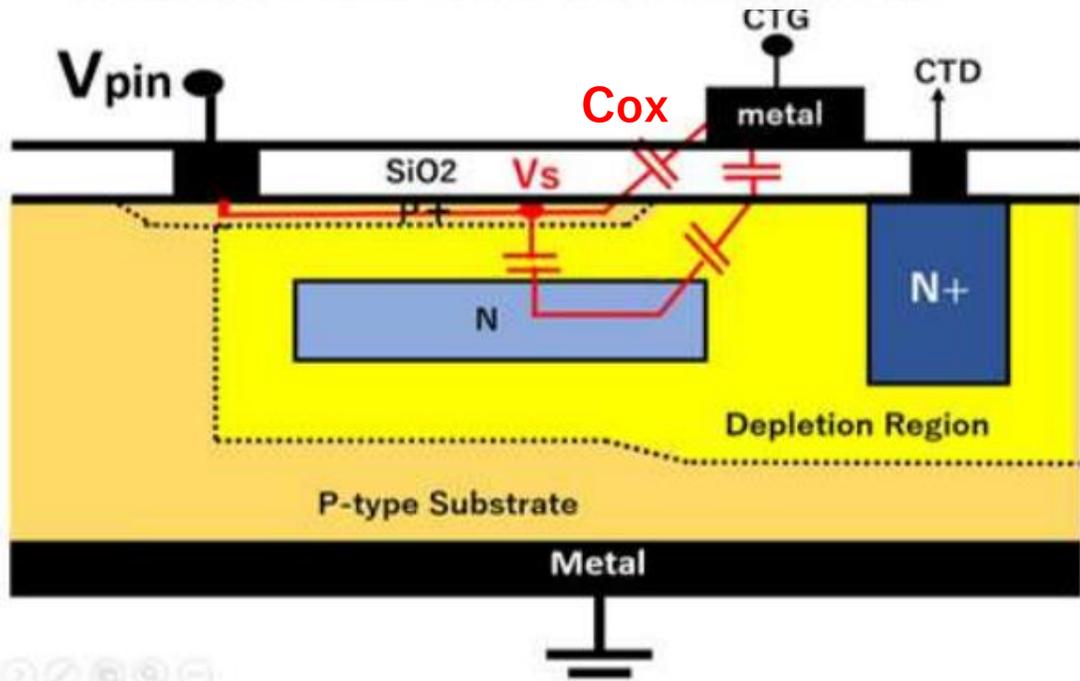
Floating Surface P+NP Double Junction
Buried Photodiode with RC delay time



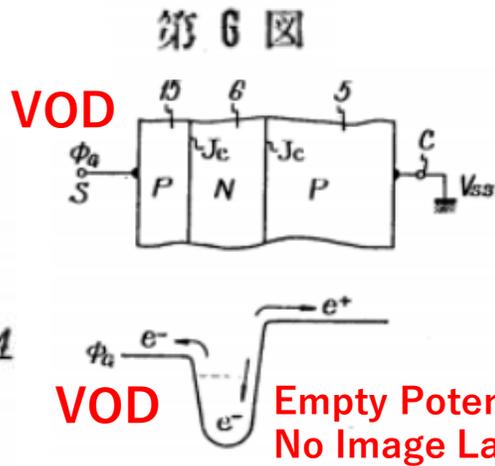
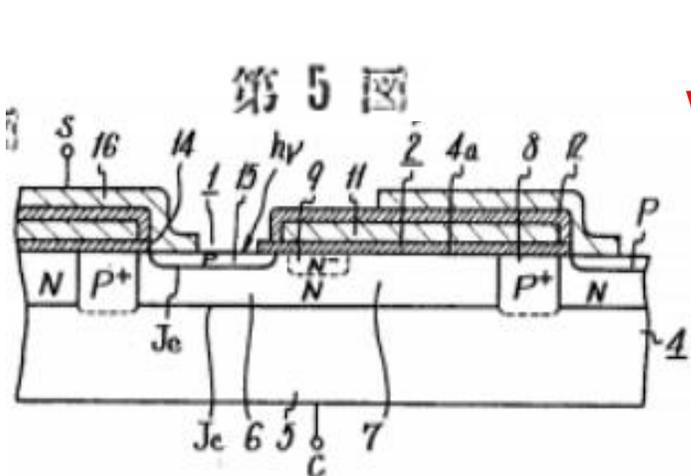
JPA1976-65705 on PNP junction Buried Photodiode
Priority June 9, 1975 Netherland Patent 7506795



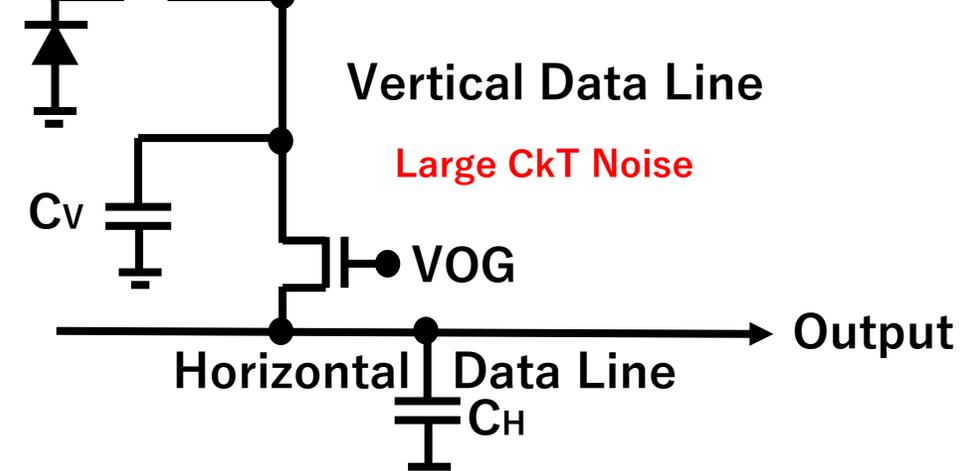
Completely Pinned P+ Surface with RC = 0
with Surface Direct Metal Contact.



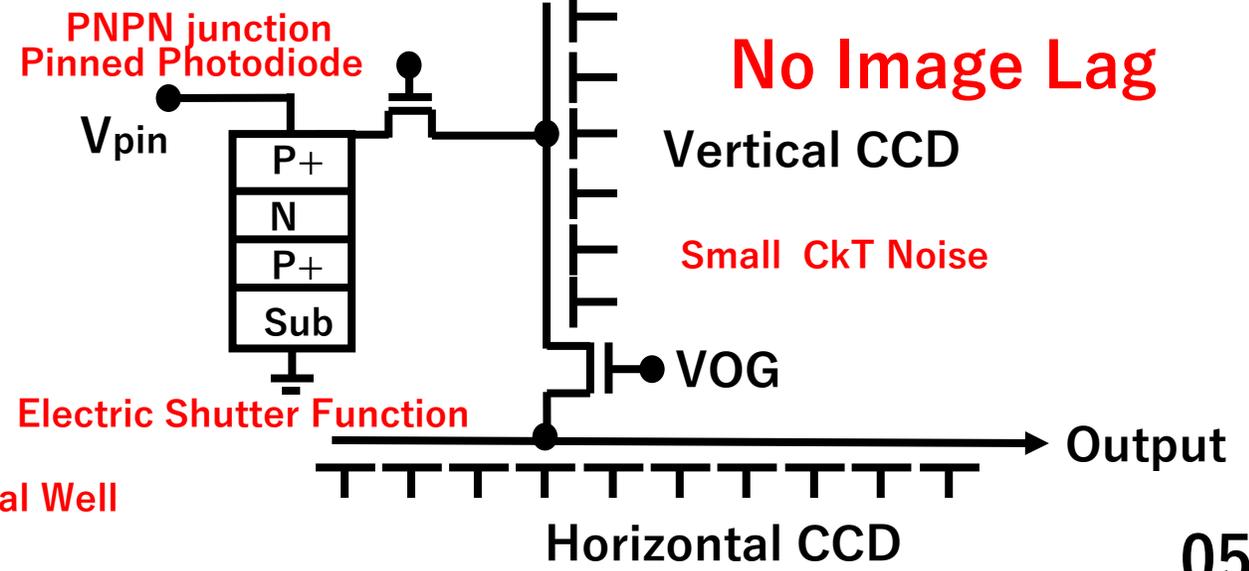
JPA1975-134985 Hagiwara, 1975



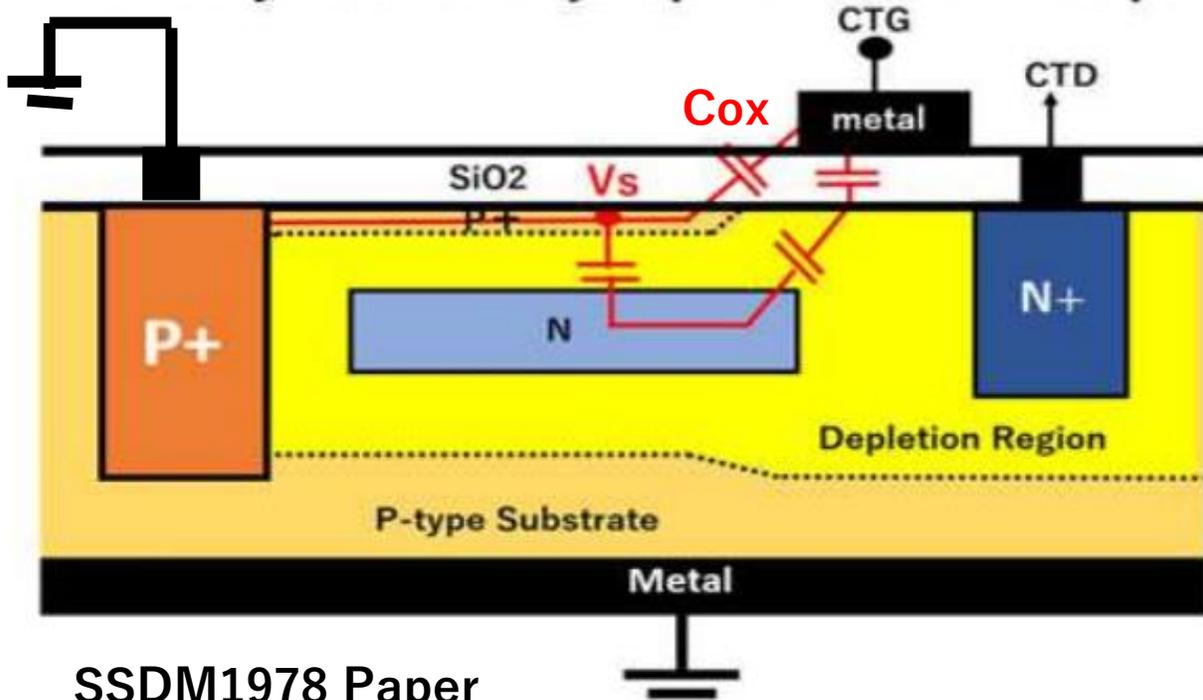
Before Invention of CCD in 1970,
1T1C型 N+P Photodiode with Image Lag
RCA, Fairchild, NEC, Philips
Serious Image Lag



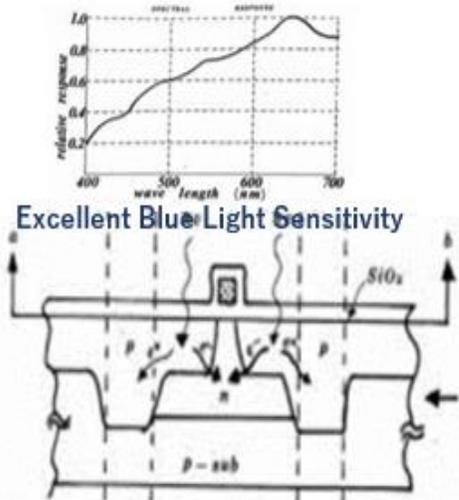
Triple junction type Pinned Photodiode
with Electric Shutter by Hagiwara, 1975



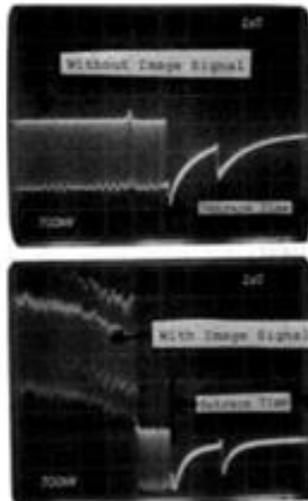
Completely Pinned P+ Surface with RC = 0
with Adjacent Heavily Doped P+ Channel Stops



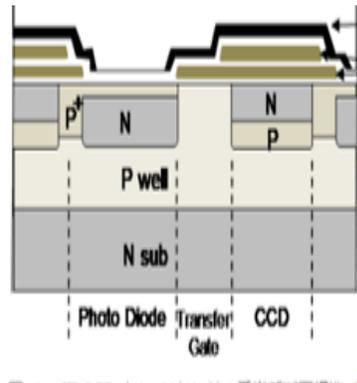
SSDM1978 Paper



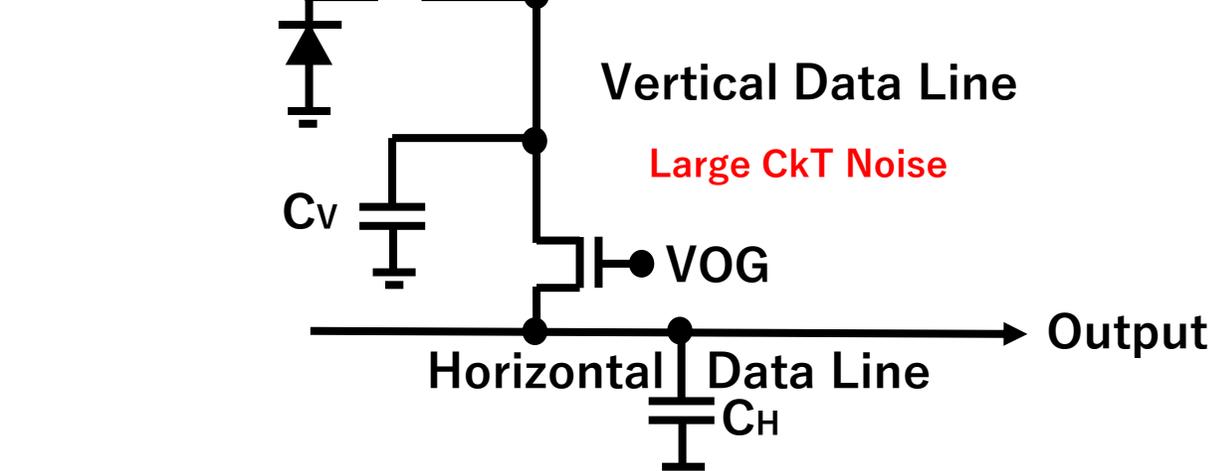
Excellent Blue Light Sensitivity



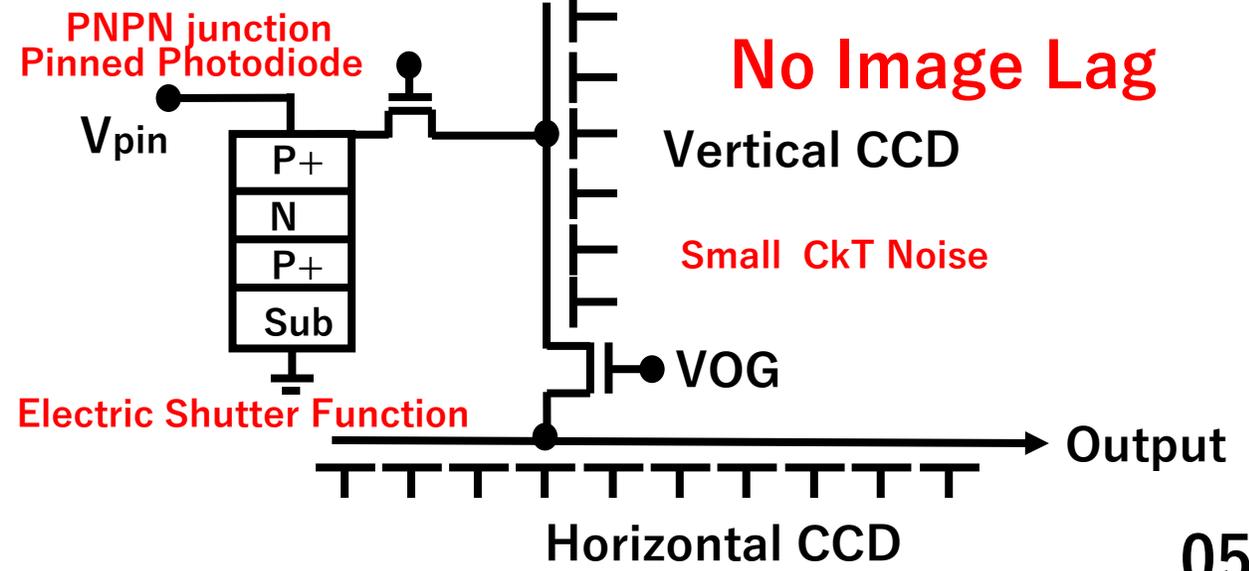
SSIS Semiconductor History Museum



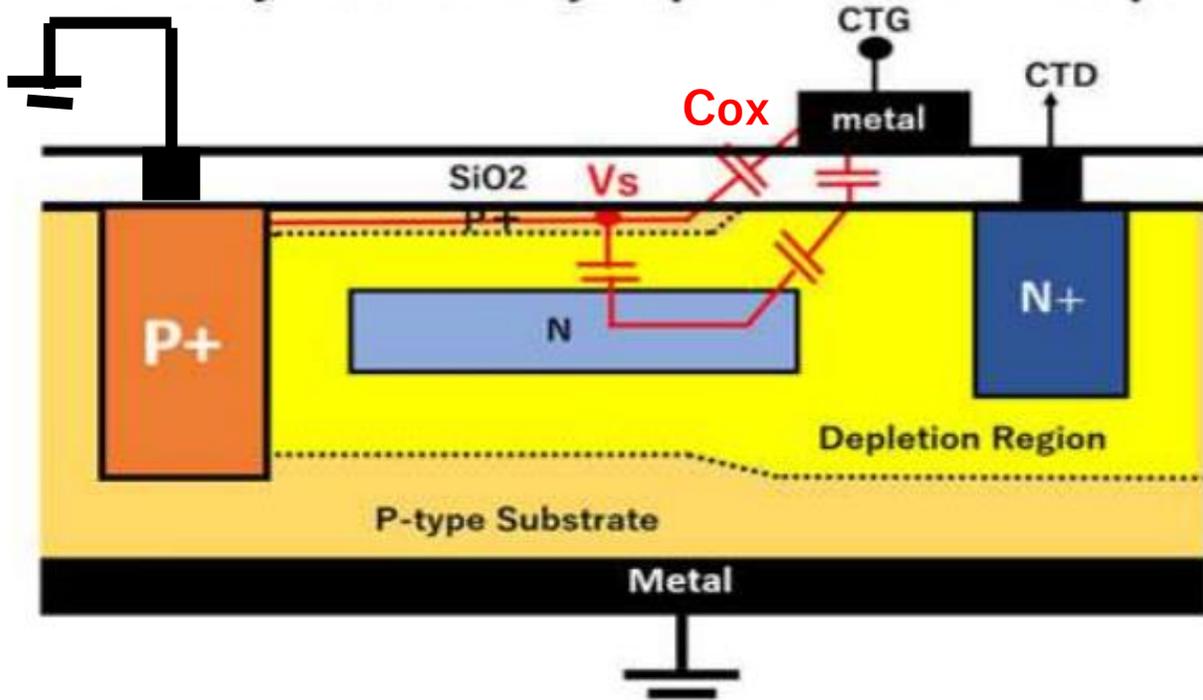
Before Invention of CCD in 1970,
1T1C型 N+P Photodiode with Image Lag
RCA, Fairchild, NEC, Philips
Serious Image Lag



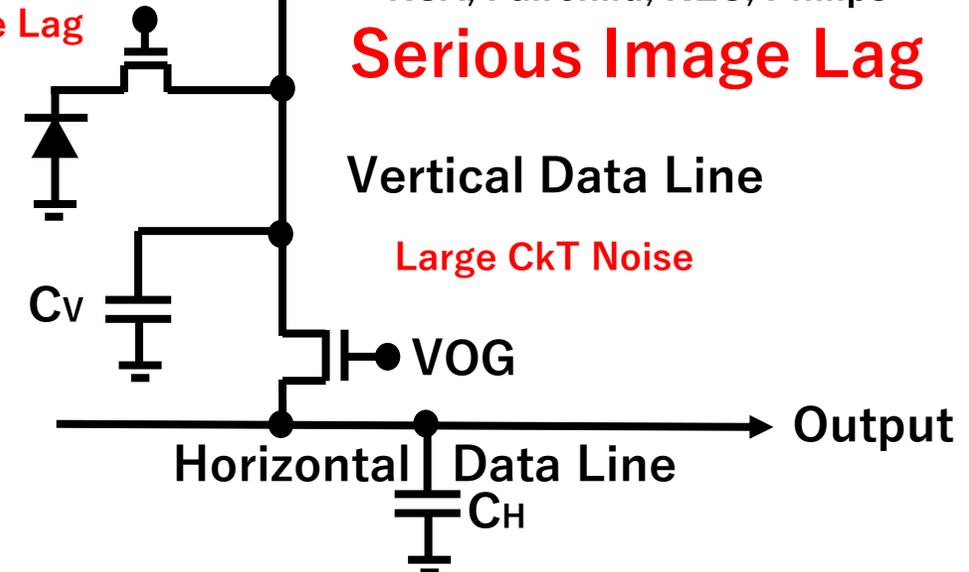
Triple junction type Pinned Photodiode
with Electric Shutter by Hagiwara, 1975



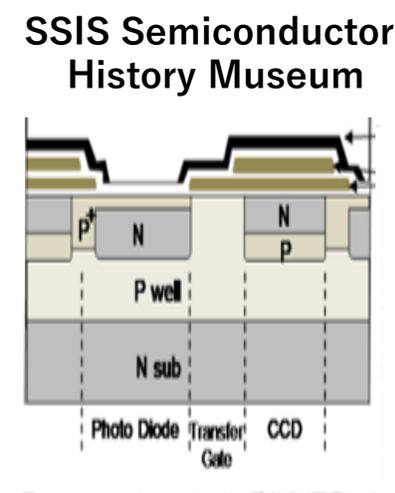
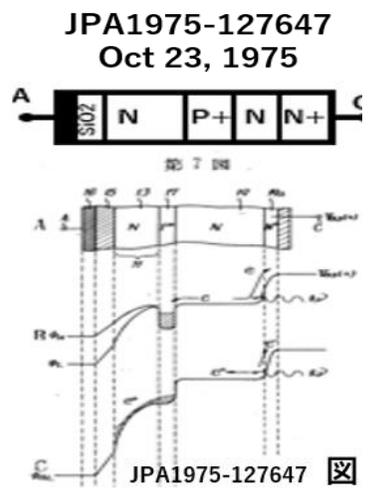
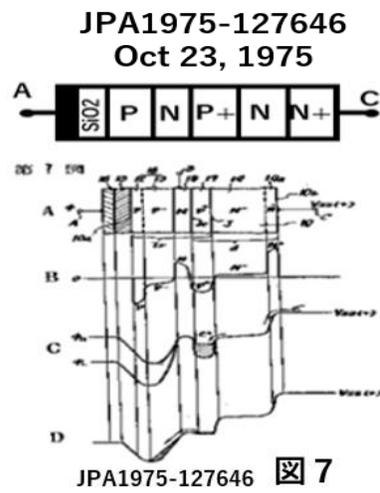
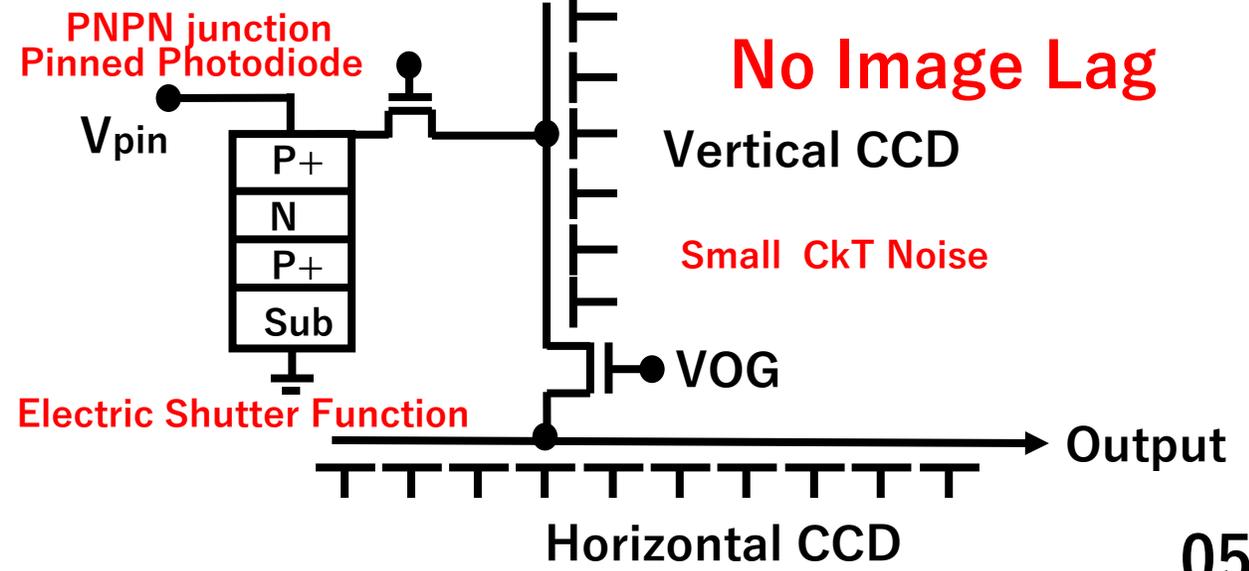
Completely Pinned P+ Surface with RC = 0
with Adjacent Heavily Doped P+ Channel Stops



Before Invention of CCD in 1970,
1T1C型 N+P Photodiode with Image Lag
RCA, Fairchild, NEC, Philips
Serious Image Lag



Triple junction type Pinned Photodiode with Electric Shutter by Hagiwara, 1975



Sony は「萩原が Pinned Photodiodeの発明者だ」と断定している。

SONY

[ホーム](#)[事業・製品](#)[ソニーグループについて](#)[テクノロジー](#)[人材](#)[サステナビリティ](#)[デザイン](#)[投資家情報](#)[お問い合わせ](#)[採用情報](#)[日本語](#) | [English](#)

積層型多機能CMOSイメージセンサーを支える代表的なソニー発明について

ソニー株式会社

ソニーセミコンダクタソリューションズ株式会社

裏面照射型CMOSイメージセンサーに採用されたPinned Photodiode

ソニーのイメージセンサーの発明の歴史は、古くはCCDの時代までさかのぼる。中でもPinned Photodiodeは、裏面照射型CMOSセンサーの性能向上にも貢献する技術であり、その発明と製品開発の歴史を紐解く。

ソニーは1975年、裏面照射型のN+NP+N接合型とN+NP+NP接合型のPinned Photodiode (PPD)を採用したCCDイメージセンサーを発明した（出願特許1975-127646,1975-127647 萩原 良昭）。同年、その構造をヒントに、VOD (縦型オーバーフローレイン)機能を持つ、PNP接合型PPDを発明した（特許第1215101号 萩原 良昭）。ソニーはその後、イオン打ち込み技術により濃いP+のチャンネルストップ領域をその受光部近傍に形成したPNP接合型のPPD技術を採用したフレームトランスファー型CCDイメージセンサーの原理試作に世界で初めて成功し、1978年のSSDM1978の学会で論文を発表した（Y. Hagiwara, M. Abe, and C. Okada, "A 380H x 488V CCD imager with narrow channel transfer gates", Proc. The 10th Conference on Solid State Devices, Tokyo, (1978)）。

1980年にはソニーはこのPNP接合型PPDを採用したワンチップのフレームトランスファーCCDイメージセンサーを使ったカメラ一体型VTRの試作に成功し、東京では当時社長の岩間が、ニューヨークでは会長の盛田が同日記者会見をして世界を驚かせた。1987年にはソニーは、VOD (縦型オーバーフローレイン)機能を持つ「イオン打ち込み技術により濃いP+のチャンネルストップ領域をその受光部近傍に形成したPPD」をインターライン転送型CCDイメージセンサーに世界で初めて採用した8ミリビデオのカムコーダーの開発に成功しビデオカメラの市場を開拓した。

このような長い歴史を経て育まれてきたPPDの技術が今も裏面照射型CMOSイメージセンサーに採用されている。

半導体産業人協会日本半導体歴史館は「萩原が Pinned Photodiodeの基本提案者」と断定している。

<http://www.shmj.or.jp> イメージセンサ用フォトダイオードの改良 (ソニー、日立、nec、東芝) ([shmj.or.jp](http://www.shmj.or.jp))

<http://www.shmj.or.jp/museum2010/exhibi1005.html>

半導体イメージセンサでは受光素子にフォトダイオードが用いられる。1987年、ソニーは現在ピン留めフォトダイオード(Pinned Photodiode)と呼ばれている受光素子(ソニーはこのフォトダイオードをHAD: Hole Accumulation Diodeと呼んだ)を用いた2/3インチ38万画素IT(Interline Transfer)-CCDイメージセンサを搭載した、8ミリVTR一体型ビデオカメラ「CCD-V90」を発表した【1】。

ピン留めフォトダイオードは図1に示すように、N層全体をP層で覆い、受光面のP層を高濃度P⁺にしたフォトダイオードである。この構造では、受光面のP⁺表面が基板電位にピン留めされるため、1984年にKodakによってピン留めフォトダイオードと命名された。高感度受光、広いダイナミックレンジに加えて、残像の発生もなく、受光表面のGRセンターの影響低下による暗電流・白傷の大幅低減などの特長があり、イメージセンサ用フォトダイオードとして極めて優れた性能を有する。

1975年、ソニーからPNPトランジスタを受光素子とする提案がなされた【3】。受光部をP⁺層(エミッタ)にすることにより従来のフォトダイオードのように表面電位を制御するセンサー電極で受光面全面を覆う必要をなくし、受光感度を大幅に向上させることを目的とした。受光部表面をP⁺層にするピン留めフォトダイオードの基本となる提案であった。

Pinned Photodiode

続いてフォトダイオードの受光面P⁺層を基板電位にする提案が日立とソニーからなされた。日立からは1977年、表面高濃度P⁺層をP型基板(ウェル)に接続し基板と同じ電位にピン留めすることで電荷蓄積容量を増加し、フォトダイオードのダイナミックレンジを広げる構造が提示された【4】。またソニーは1978年、同じ構造のフォトダイオードを用いたFT(Frame Transfer)-CCDイメージセンサを発表した【5】。それを発展させた2/3インチ型28万画素FT-CCDイメージセンサを用いた、

【参考文献】

【1】 浜崎正治、鈴木智行、賀川能明、石川貴久枝、宮田克郎、神戸秀夫、“可変速電子シャッタ付IT-CCD撮像素子”、テレビジョン学会技術報告、vol. 12, no. 12, pp. 31-36, (1988)

【2】 池田勝己、関根弘一、金子武彦、山田哲生、郡戸久美男、“1/3インチ36万画素IT-CCDセンサー”、テレビジョン学会技術報告、vol. 15, no. 16, pp. 31-36, (1991)

【3】 萩原良昭、“固体撮像装置”、特許公報 昭58-46905 (1975年11月10日出願) [JPA1975-134985](http://www.jpo.go.jp/patent/publication/JPA1975-134985)

【4】 小池紀雄、竹本一八男、“固体撮像装置”特許公報 昭62-20750 (1977年1月10日出願)

【5】 Y. Hagiwara, M. Abe, and C. Okada, “A 380H x 488V CCD imager with narrow channel transfer gates”, Proc. The 10th Conference on Solid State Devices, Tokyo, (1978): Japanese Journal of Applied Physics, vol. 18, Supplements 18-1, pp. 335-340, (1979)

【6】 梶野功、島田勝、中田康雄、平田芳美、萩原良昭、“ナローチャネルCCD単板カメラ”、テレビジョン学会技術報告、vol. 5, no. 29, pp. 32-36, (1981)

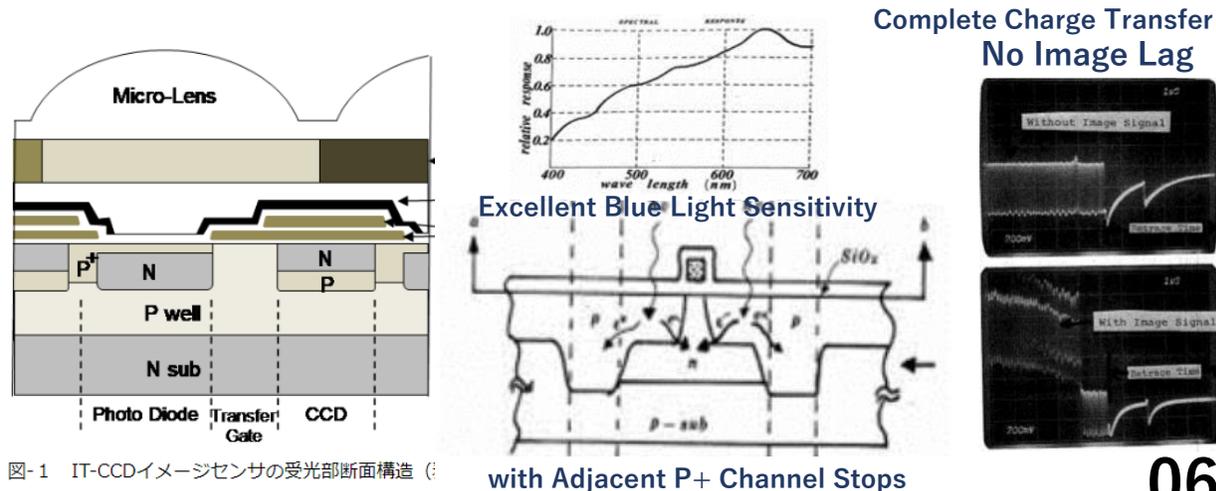


図-1 IT-CCDイメージセンサの受光部断面構造 (c)

with Adjacent P⁺ Channel Stops

半導体産業人協会日本半導体歴史館は「萩原が Pinned Photodiodeの基本提案者」と断定している。

<http://www.shmj.or.jp> イメージセンサ用フォトダイオードの改良 (ソニー、日立、nec、東芝) ([shmj.or.jp](http://www.shmj.or.jp))

<http://www.shmj.or.jp/museum2010/exhibi1005.html>

半導体イメージセンサでは受光素子にフォトダイオードが用いられる。1987年、ソニーは現在ピン留めフォトダイオード(Pinned Photodiode)と呼ばれている受光素子(ソニーはこのフォトダイオードをHAD: Hole Accumulation Diodeと呼んだ)を用いた2/3インチ38万画素IT(Interline Transfer)-CCDイメージセンサを搭載した、8ミリVTR一体型ビデオカメラ「CCD-V90」を発表した【1】。

ピン留めフォトダイオードは図1に示すように、N層全体をP層で覆い、受光面のP層を高濃度P⁺にしたフォトダイオードである。この構造では、受光面のP⁺表面が基板電位にピン留めされるため、1984年にKodakによってピン留めフォトダイオードと命名された。高感度受光、広いダイナミックレンジに加えて、残像の発生もなく、受光表面のGRセンターの影響低下による暗電流・白傷の大幅低減などの特長があり、イメージセンサ用フォトダイオードとして極めて優れた性能を有する。

1975年、ソニーからPNPトランジスタを受光素子とする提案がなされた【3】。受光部をP⁺層(エミッタ)にすることにより従来のフォトダイオードのように表面電位を制御するセンサー電極で受光面全面を覆う必要をなくし、受光感度を大幅に向上させることを目的とした。受光部表面をP⁺層にするピン留めフォトダイオードの基本となる提案であった。

Pinned Photodiode

続いてフォトダイオードの受光面P⁺層を基板電位にする提案が日立とソニーからなされた。日立からは1977年、表面高濃度P⁺層をP型基板(ウエル)に接続し基板と同じ電位にピン留めすることで電荷蓄積容量を増加し、フォトダイオードのダイナミックレンジを広げる構造が提示された【4】。またソニーは1978年、同じ構造のフォトダイオードを用いたFT(Frame Transfer)-CCDイメージセンサを発表した【5】。それを発展させた2/3インチ型28万画素FT-CCDイメージセンサを用いた、

【参考文献】

【1】 浜崎正治、鈴木智行、賀川能明、石川貴久枝、宮田克郎、神戸秀夫、“可変速電子シャッタ付IT-CCD撮像素子”、テレビジョン学会技術報告、vol. 12, no. 12, pp. 31-36, (1988)

【2】 池田勝己、関根弘一、金子武彦、山田哲生、郡戸久美男、“1/3インチ36万画素IT-CCDセンサー”、テレビジョン学会技術報告、vol. 15, no. 16, pp. 31-36, (1991)

【3】 萩原良昭、“固体撮像装置”、特許公報 昭58-46905 (1975年11月10日出願) [JPA1975-134985](http://www.jpo.go.jp/patent/publication/JPA1975-134985)

【4】 小池紀雄、竹本一八男、“固体撮像装置”特許公報 昭62-20750 (1977年1月10日出願)

【5】 Y. Hagiwara, M. Abe, and C. Okada, “A 380H x 488V CCD imager with narrow channel transfer gates”, Proc. The 10th Conference on Solid State Devices, Tokyo, (1978): Japanese Journal of Applied Physics, vol. 18, Supplements 18-1, pp. 335-340, (1979)

【6】 梶野功、島田勝、中田康雄、平田芳美、萩原良昭、“ナローチャネルCCD単板カラーカメラ”、テレビジョン学会技術報告、vol. 5, no. 29, pp. 32-36, (1981)

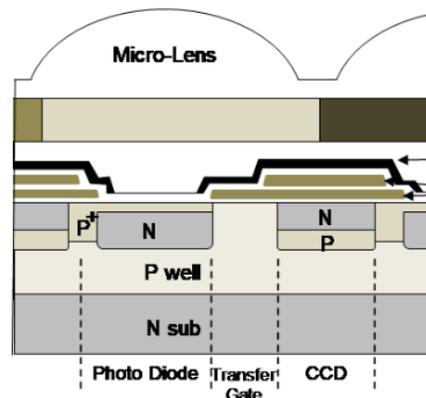
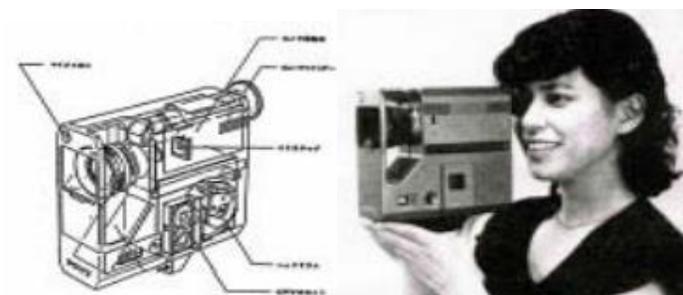


図-1 IT-CCDイメージセンサの受光部断面構造 (c)



<FCX016> 570H x 498V One-Chip FT CCD Color Imager, 1978

Wikipedia は「萩原が Pinned Photodiodeの発明者だ」と知られていると記載している。

← → ↻ 🏠 🔒 https://ja.wikipedia.org/wiki/萩原良昭 🔊 📄 ☆ 🔴 ⚙️ | ☆ 📄 👤 …

YoshiakiHagiwara19480704 🔔 4 📄 3 会話 下書き 個人設定 ベータ版 ウォッチリスト 投稿記録 ログアウト

ページ ノート 閲覧 編集 履歴表示 ☆ Wikipedia内を検索 🔍

萩原良昭

出典: フリー百科事典『ウィキペディア (Wikipedia)』

萩原 良昭（はぎわら よしあき、1948年7月4日 - ）は、日本の科学者、エンジニア、工学者、ならびに発明家。主にソニー株式会社においてイメージセンサ（撮像デバイス）の研究を行い、デジタルカメラの撮像デバイスの主流となっている埋込フォトダイオード(英: Pinned Photodiode) ^[1] を発明したことで知られる。

目次 [非表示]

- 人物・来歴
- 学会・業界活動
- 著作物
- 脚注・参照
- 外部リンク

<FCX016> 570H x 498V One-Chip FT CCD Color Imager, 1978

- 1975年3月5日に Double 接合型受光素子を発明し SONY（株）社内の知財へ萩原は公式に出願した。
- 1975年10月23日には萩原は2件の特許、JPA1975-127646とJPA1975-127647を出願する。
- 1975年11月10日には受光表面がピン留めされた、in-pixel VOD機能付きのPNP 接合型の受光素子を萩原は特許出願（JPA1975-134985）した。

人物・来歴 [編集]

1971年にカリフォルニア工科大学で電子工学と物理学の学位を取得、1972年に修士号、1975年に博士号(Pf.D.)をCarver Meadの指導の下取得。^[2] 1974年の結婚を機に萩原姓となる。

ウィキペディア
フリー百科事典

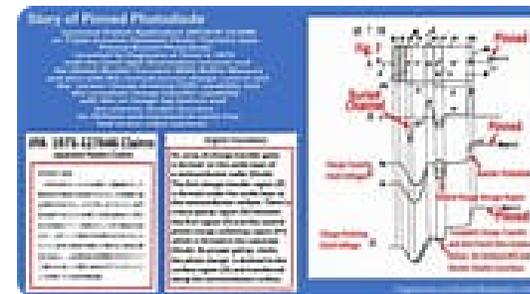
メインページ
コミュニティ・ポータル
最近の出来事
新しいページ
最近の更新
おまかせ表示
練習用ページ
アップロード (ウィキメディア・コモンズ)

ヘルプ
ヘルプ
井戸端
お知らせ
バグの報告
寄付
ウィキペディアに関するお問い合わせ



Yoshiaki Hagiwara

2 件の提供元に基づく



OQQO Evidence that **Yoshiaki Hagiwara** is the inventor of Pinned Buried Photodiode with in-pixel overflow Drain (VOD) function is given by the three basic Japanese Patent Applications, JPA1975-127646, JPA1975-127647 and JPA1975-134985.

The first pinned photodiode (PPD) was originally invented by **Yoshiaki Hagiwara** at Sony in 1975 to use for the interline CCD image sensors. Hagiwara at Sony invented PPD also with the antiblooming function in 1975. The evidence are given by the three Japanese patent application, JPA 1975-127646, JPA 1975-137647 and JPA 1975-134985.



「萩原が Pinned Photodiodeの発明者だ」と断定している。

Difference between Buried Photodiode and Pinned Photodiode

A pinned PD is by necessity a buried PD, but not all buried PD's are pinned. The first Pinned PD was invented by Hagiwara at Sony and is used in ILT CCD PD's, these same PD's and the principles behind this complete transfer of charge are used in most CMOS imagers built today.

You can get surface state pinning from the dangling Si/SiO₂ bonds providing trapping centers. A buried PD (Photodiode) has a shallow implant that forces the charge carriers away from these surface traps. The Si/SiO₂ surface contributes to increased leakage (dark current) and noise (particularly 1/f noise from trapping/de-trapping). So confusingly a buried PD avoids pinning of the fermi-level at the surface.

I've edited this Answer to acknowledge Hagiwara-san's contribution. It has long been incorrectly attributed to Teranishi and to Fossum (in CMOS image sensors)

“The first Pinned Photodiode was invented by Hagiwara at Sony.”

“It has long been incorrectly attributed to Teranish and to Fossum.”

http://www.koueki.jiii.or.jp/innovation100/innovation_detail.php?eid=00059&test=open&age

概要

発明協会は「寺西が Pinned Photodiodeの発明者だ」と断定している。

撮像デバイスの研究開発は、19世紀後期のテレビジョン研究がスタートである。機械式、撮像管、固体撮像素子（以下「イメージセンサー」と呼ぶ）と発展し、社会に大きなインパクトを与えつつ、大きく発展してきた。

真空管の一種である撮像管は、サイズが大きい、割れ物である、消費電力が大きい、画像にゆがみがある、高価である、などの欠点があり、固体化が望まれていた。1960年代半ばにイメージセンサーの開発がスタートした。そのときは、MOS (Metal Oxide Semiconductor) 型が中心であった。

1970年にBoyleとSmith（当時Bell研究所）がCCD (Charge-Coupled Device、電荷結合素子) を発表した¹。構造が単純であり、イメージセンサーのような大規模なアレイ構造を製造するのに適していること、矢継ぎ早にCCDに改善が加えられたことから、イメージセンサー開発の中心はCCDになった。1970年後半からは開発の中心は日本に移った。1978年、山田哲生（当時 東芝）は、強い光が入射したときに縦線の偽信号を発生させるブルーミングを抑制する縦型オーバーフローライン構造を発明した²。1979年には寺西信一（当時 NEC）が、白傷や暗電流を大幅に低減し、残像や転送ノイズを解消する埋入フォトダイオード (Pinned Photodiode) を発明した³。これらの結果、CCDはまずムービーを、引き続きコンパクトデジタルスチルカメラを主な市場として量産されていった。

1990年代になると、CMOSの微細化が進み、4個ほどのトランジスターを画素内に配置することが可能になり、さらには、埋入フォトダイオードをCMOSイメージセンサーに適用することでCCDと同等以上の低ノイズが達成でき、世界の多くの機関で熱心に関係が進められた。2000年に米田智也ら（当時 キヤノン）が、強い光が入射したときに発生するシェーディングを抑制する構造を発明した⁴。2001年に鈴木亮司ら（当時 ソニー）が、裏面照射型に関する発明をした⁵。これらの技術開発によりCMOSイメージセンサーが主役になり、低消費電力という特性のお陰もあり、携帯電話に搭載され、生産量を爆発的に増加させていった。2010年に梅林拓ら（当時 ソニー）が、イメージセンサーに画像処理回路を積層する構造を発明し⁶、高速化と多機能化を飛躍的に押し進めた。

2014年には携帯電話用を中心に約38億個もの生産が行われた。パソコンカメラ、デジタルスチルカメラ、ゲームなどのコンシューマー用途、監視用、車載用、放送用カメラなどの社会インフラとして、さらには医療、科学用などあらゆるところでイメージセンサーが使われるようになった。

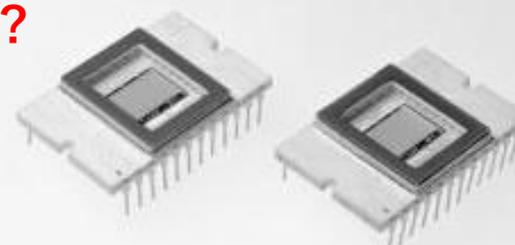
イメージセンサー (CCD・CMOS)

概要 イノベーションに至る経緯 発明技術開発の概要 主な受賞歴 参考文献等

参考文献等

1. W. S. Boyle and G. E. Smith 「Charge Coupled Semiconductor Devices」, The Bell System Technical Journal, vol.49 (1970) pp.587-593
2. 山田哲生「固体撮像装置」特開昭54-95116、1978年1月13日出願
3. 寺西信一 外「固体撮像装置」特開57-62557、1980年10月2日出願
4. 米田智也 外「固体撮像装置」特開2001-230400、2000年11月30日出願
5. 鈴木亮司 外「X-Yアドレス型固体撮像素子およびその製造方法」特開2003-31785、2001年7月11日出願
6. 梅林拓 外「半導体装置とその製造方法、及び電子機器」特開2015-65479、2010年1月22日原出願

CCD撮像素子 (ICX008)



萩原がSONY現役時代に設計したCCD CHIP

(画像提供：ソニー)

完全に事実誤認では??

1980年の特許にもIEDM1982の論文にもLocos Isolationの記載は皆無である。いつの間にかこの論文にはLocos Isolationが受光部に採用されている。

2014年12月1日(月)

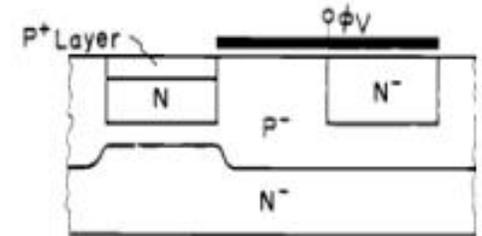
映像情報メディア学会技術報告

ITE Technical Report Vol. 38, No. 47
IST2014-52(Dec. 2014)

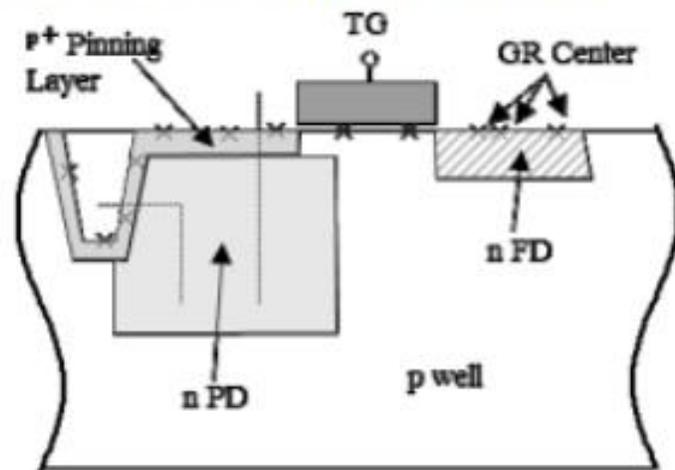
(Invited) Effect and Limitation of Pinned Photodiode Nobukazu Teranishi^{1,2}

Abstract The pinned photodiode (PPD) is the primary technology for image sensors and used in almost all CCD image sensors and CMOS image sensors. This paper discusses effect and limitation of PPD, especially dark current and electronic shuttering. Even when PPD is used and silicon surface is neutralized, proposed model explains that GR centers at the silicon surface contribute the dark current. The temperature dependence is an activation type with activation energy, E_g , not $E_g/2$. It is important to reduce GR centers for dark current reduction at PPD also. It is also noted that the vertical overflow drain (VOD) shutter combined with PPD has potential of high speed shuttering with small skew.

(1) NEC (Teranishi)
Buried Photodiode
at IEDM1982

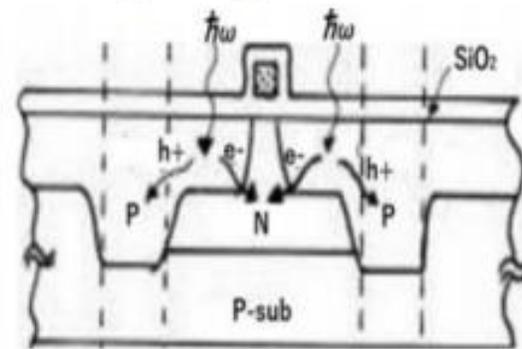


(2) Pinned Photodiode with LOCOS Isolation
described by Teranishi in 2014

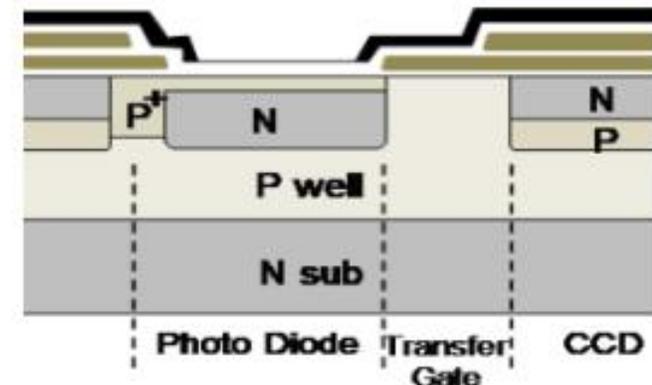


Practical and Actual Pinned Photodiode does not use LOCOS isolation, but with the adjacent P+ channel stops formed by Deep High Energy Implantation with Lamp Anneal technology developed by Kazuo Nishiyama at Sony in 1978

(3) Pinned Photodiode
Sony(Hagiwara) 1978



(4) Pinned Photodiode explained by
Semiconductor History Museum



Fossum の 2014のIEEEの論文には事実誤認の記載がある。

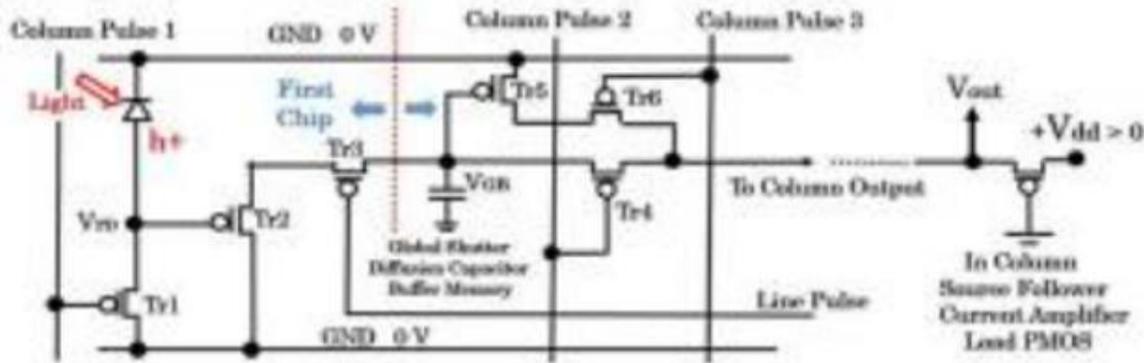
「1975年の萩原の出願特許にもSSDM1978 1 の論文も完全電荷転送特性（残像のない特性）の記載がない」と攻撃している。

FOSSUM AND HONDONGWA: REVIEW OF PINNED PHOTODIODE FOR CCD AND CMOS IMAGE SENSORS

Fossum did not quote the in-pixel source-follower Active Circuit invented by Peter Noble in 1966. Fossum did not invent Active Image Sensor (APS).

In 1993, a CMOS active pixel image sensor (APS) with intra-pixel charge transfer was proposed by Fossum et al. at JPL [30], [31]. Performance improvement using backside

Wrong



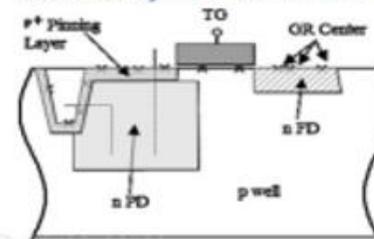
Active Pixel Sensor invented by Peter Noble in 1968 used widely in Modern CMOS Image sensors

[6] P. J. W. Noble, "Self-scanned silicon image detector arrays," IEEE Trans. Electron Devices, vol. 15, no. 4, pp. 202-209, Apr. 1968. on the active photo sensor with the built-in source-follower type in-pixel current amplifier circuit, a very important element for modern CMOS image sensors.

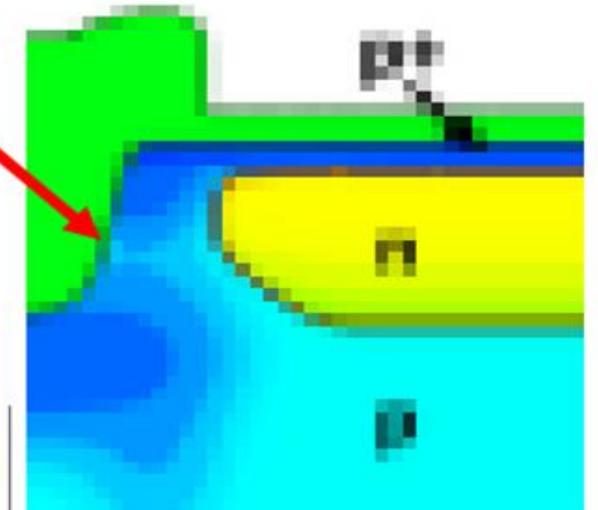
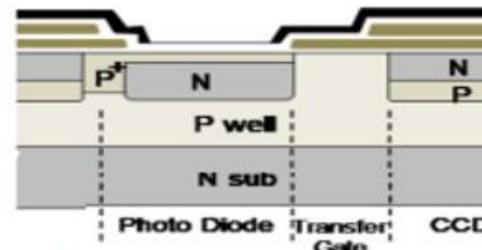
Sony does not use the LOCOS Isolation which has the serious thermal oxidation stress and degrades the image sensor chip-yield and causing surface dark and crystal defects. Sony use the defect-free high energy ion implantation and the Lamp Anneal Process invented and developed by Kazuo Nishiyama at Sony in 1978.

P+ surface may become Floating High Resistivity

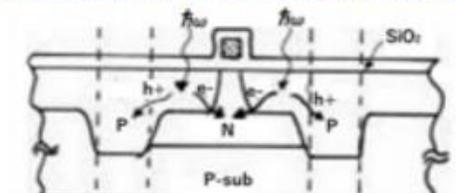
Pinned Photodiode with LOCOS Isolation described by Teranishi in 2014



Pinned Photodiode defined by Semiconductor History Museum



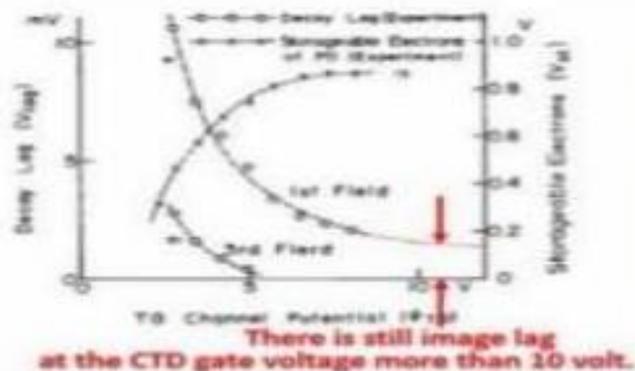
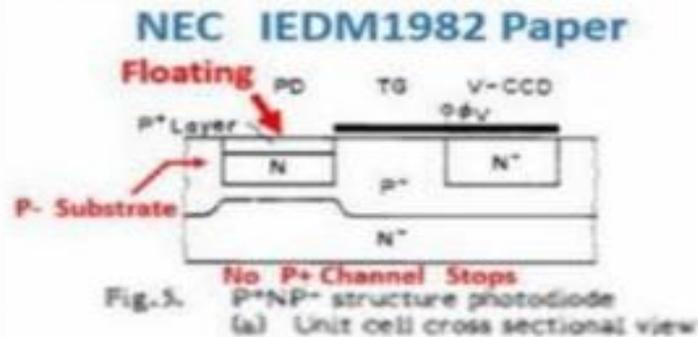
Pinned Photodiode reported at SSDM1978 by Sony (Hagiwara)



Fossum の 2014のIEEEの論文には事実誤認の記載がある。

Difference of (1) NEC Buried Photodiode (BPD) with image lag problem, (2) KODAK Pinned Photodiode (PPD) with the LOCOS isolation and (3) Sony Pinned Photodiode (PPD) without the LOCOS isolation. But, Sony used the high energy ion implantation and the Lamp Anneal method which was invented and developed by Kazuo Nishiyama at Sony (JPA1981 -30113).

(1) NEC BPD



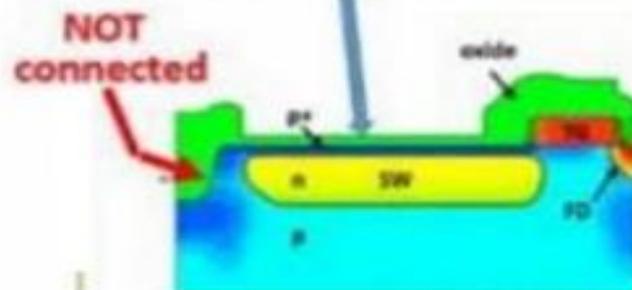
(2) KODAK PPD

The surface P+ layer is NOT connected to the LOCOS P+ layer. The surface P+ layer may be floating and this photodiode may have serious image lag.

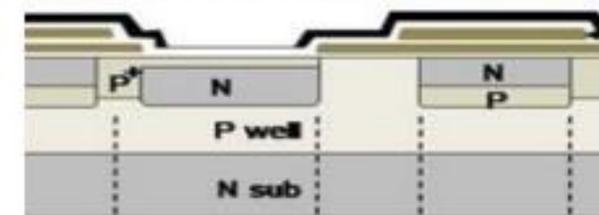


SSDM1984 KODAK Paper

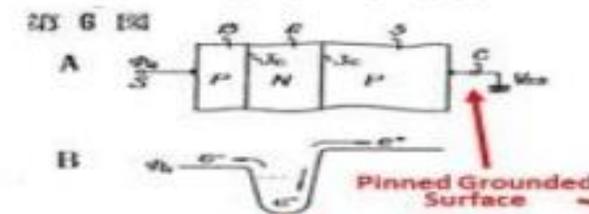
Serious Image Lag ?



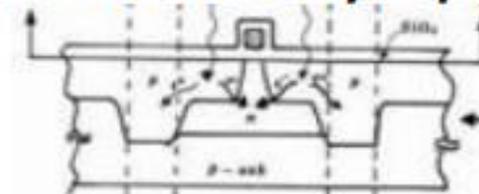
(3) Sony PPD



JPA1975 -134985

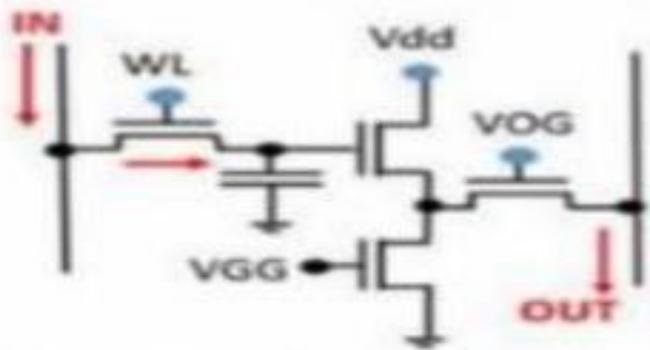


SSDM1978 Sony Paper

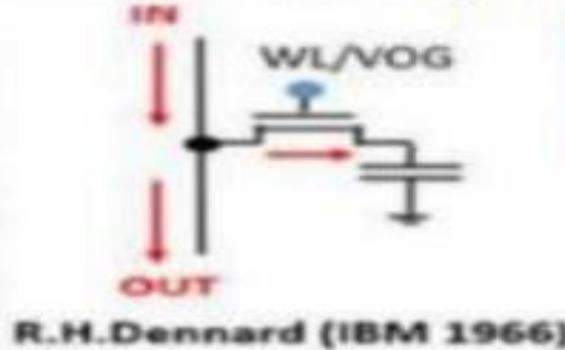


Fossum の 2014のIEEEの論文には事実誤認の記載がある。

History of DRAM Cell (Source Follower)

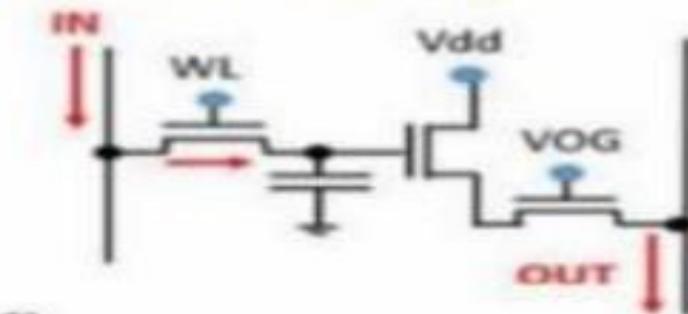


Conventional DRAM Cell
before 1966



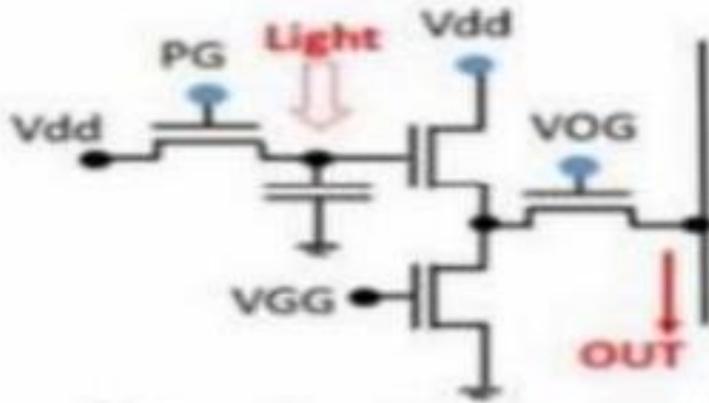
R.H. Dennard (IBM 1966)

Enomoto (NEC 1965)

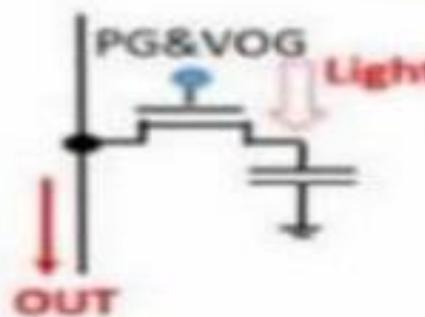


Bill Regitz (Honeywell 1969)
Intel 1101 @ISSCC1970, Philadelphia.

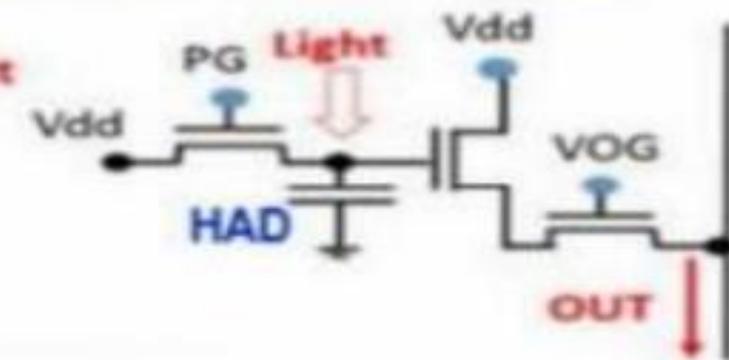
History of Photo Diode Cell (Source Follower)



Conventional Active Pixel Circuit
Photo Diode in 1966

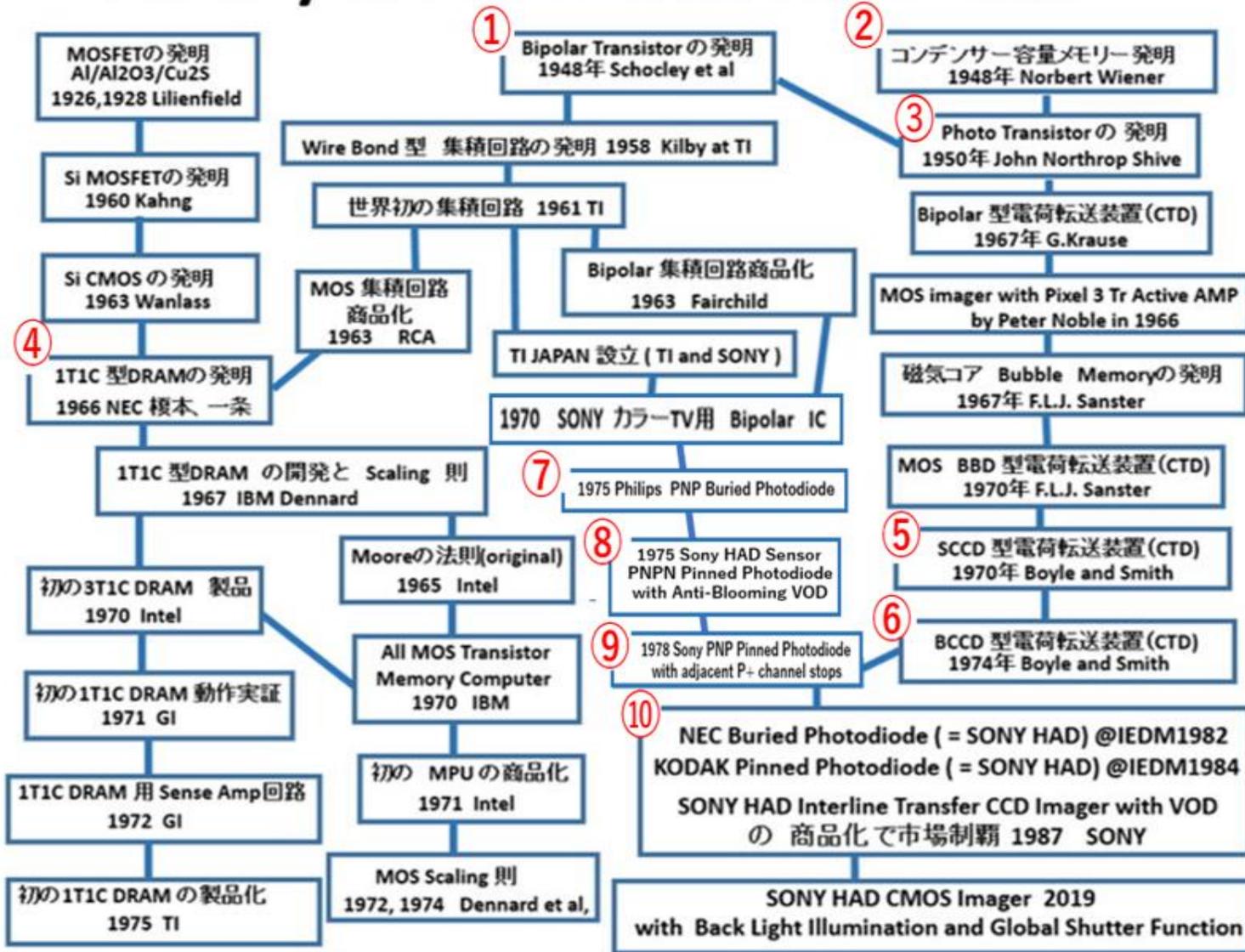


after Peter Nobel, 1966~1968

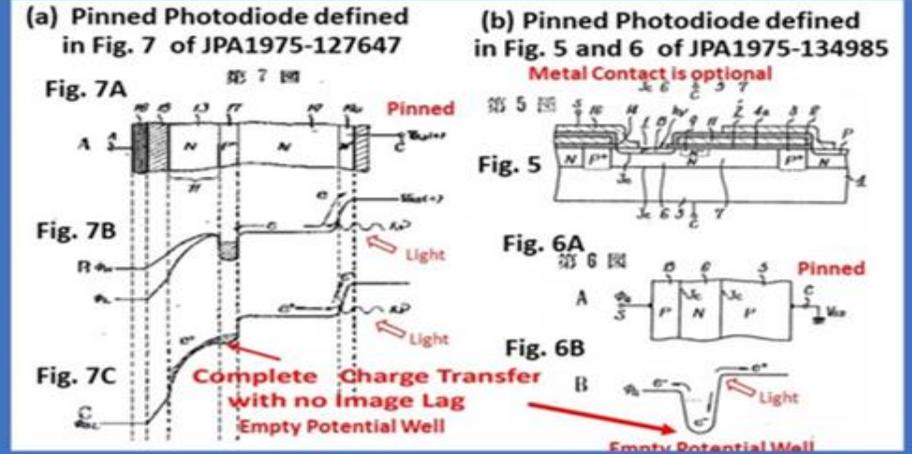


Fossum の 2014のIEEEの論文には事実誤認の記載がある。

History of Semiconductor Devices

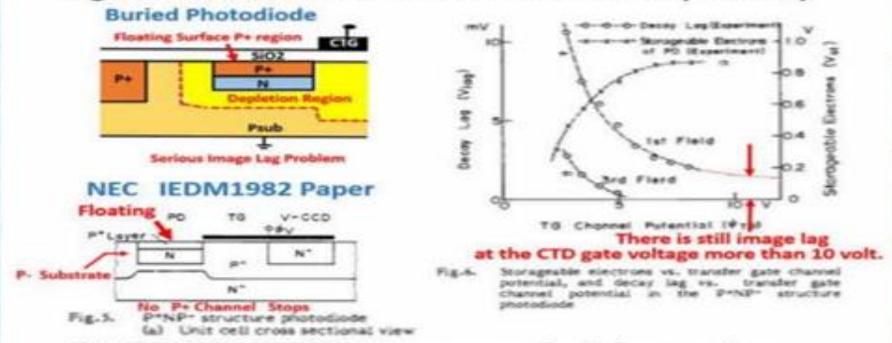


Hagiwara 1975 patents showed Features of No Image Lag , Empty Potential Well and Complete Charge Transfer of the double junction Pinned Buried Photodiodes.



NEC IEDM1982 paper was not Pinned Photodiode by definition.

Difference of Buried Photodiode and Pinned Photodiode Figure 5 does not have the P+ channel stop nearby.



NEC IEDM1982 Paper reported Image Lag Figure 6 shows that there is still image lag at the CTG gate voltage of > 10 volt.

1975年の特許出願は日本語で記載されたものである。IEEEの国際学会などの、英語圏の学会ではまったくその発明の内容を紹介していなかった。2021年12月になり、初めて、英語圏の学会で詳細に、「残像のないVOD付きのPinned Photodiodeの発明者は萩原だ」と説明した。

*Proc. of the International Conference on Electrical, Computer and Energy Technologies (ICECET)
9-10 December 2021, Cape Town-South Africa*

Invention and Historical Development Efforts of Pinned Buried Photodiode

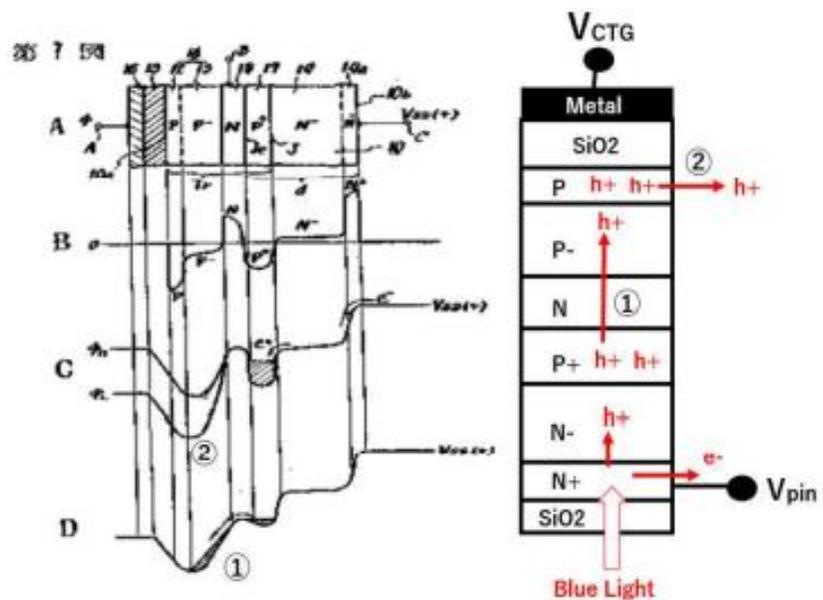


Fig. 5 The N+N-P+NP-N triple junction Pinned Photodiode which is a reproduction of a figure drawn in Japanese patent application JPA1975-127646.

Yoshiaki Hagiwara

AIPLAB

Artificial Intelligent Partner System (AIPS)

Atsugi-city, Japan

hagiwara-yoshiaki@aiplab.com

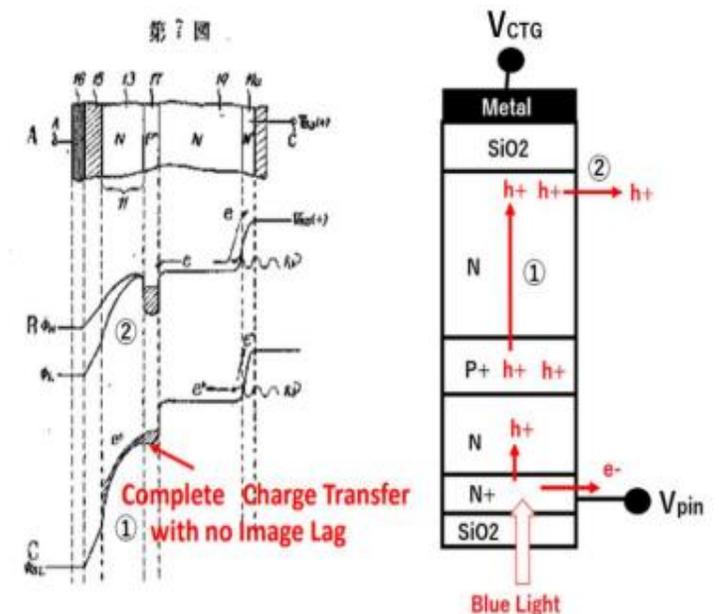


Fig. 6 The N+N-P+N double junction Pinned Photodiode which is a reproduction of a figure drawn in Japanese patent application JPA1975-127647.

1975年の特許出願は日本語で記載されたものである。IEEEの国際学会などの、英語圏の学会ではまったくその発明の内容を紹介していなかった。2021年12月になり、初めて、英語圏の学会で詳細に、「残像のないVOD付きのPinned Photodiodeの発明者は萩原だ」と説明した。

*Proc. of the International Conference on Electrical, Computer and Energy Technologies (ICECET)
9-10 December 2021, Cape Town-South Africa*

Pinned Buried PIN Photodiode Type Solar Cell

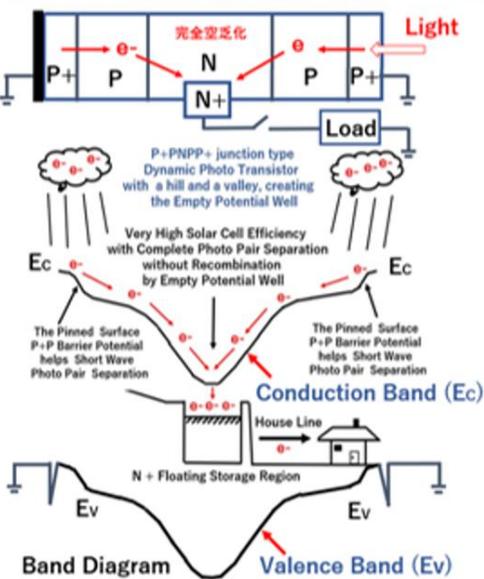
Yoshiaki Hagiwara

AIPLAB

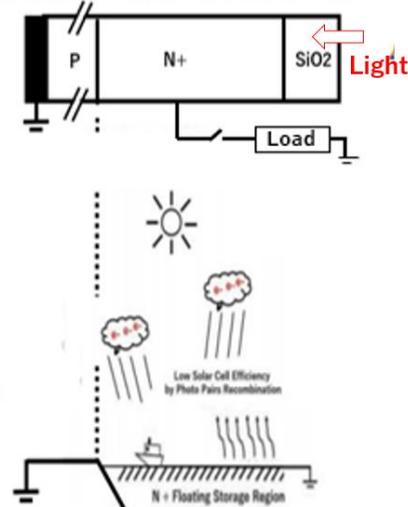
Atsugi-city, Japan

hagiwara-yoshiaki@aiplab.com

P+PN-PP+接合型太陽電池の提案



従来のN+P single 接合太陽電池



Artificial Intelligent Partner System (AIPS)

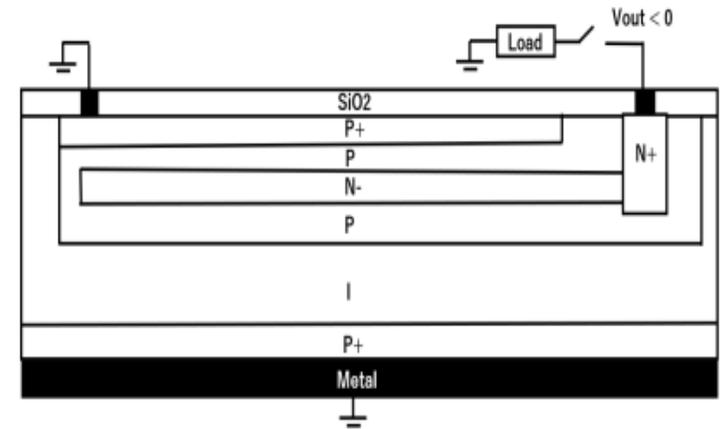
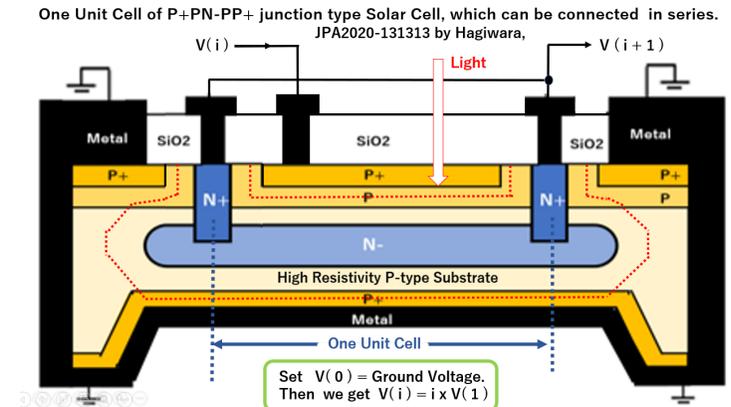


Fig. 3 Pinned PIN Photodiode type Solar Cell (Hagiwara.2021)

題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

講師： 萩原良昭先生（ソニーOB, (元) 群馬大学客員教授）

日時： 2022年6月07日（火） 12:40-14:10



アウトライン

1. はじめに
2. 超光感度イメージセンサーの発明と開発努力
3. 賢い電子の目を持つ AI ROBOT の未来像
4. 太陽電池の開発とその未来像
5. おわりに

1975年の特許出願は日本語で記載されたものである。IEEEの国際学会などの、英語圏の学会ではまったくその発明の内容を紹介していなかった。2021年12月になり、初めて、英語圏の学会で詳細に、「残像のないVOD付きのPinned Photodiodeの発明者は萩原だ」と説明した。



YoshiakiHagiwara19480704 会話 下書き 個人設定 ベータ版 ウォッチリスト 投稿記録 ログアウト



ウィキペディア
フリー百科事典

メインページ
コミュニティ・ポータル
最近の出来事
新しいページ
最近の更新
おまかせ表示
練習用ページ
アップロード (ウィキメディア・コモンズ)

ヘルプ

ヘルプ

井戸端

お知らせ

バグの報告

寄付

ウィキペディアに関するお問い合わせ

ページ ノート

閲覧

編集

履歴表示

☆

Wikipedia内を検索

Q

萩原良昭

出典: フリー百科事典『ウィキペディア (Wikipedia)』

萩原 良昭（はぎわら よしあき、1948年7月4日 - ）は、日本の科学者、エンジニア、工学者、ならびに発明家。

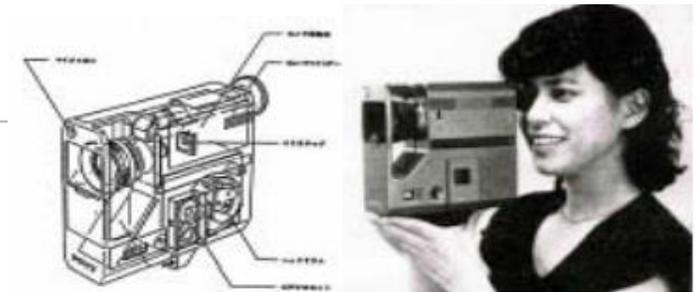
主にソニー株式会社においてイメージセンサ（撮像デバイス）の研究を行い、デジタルカメラの撮像デバイスの主流となっている埋込フォトダイオード(英: Pinned Photodiode) ^[1] を発明したことで知られる。

学会・業界活動 [編集]

- ISSCC 2003-2004年アジア委員長・
- IEEE Electron Devices, Solid-State-Circuits,
- IEEE Computer Society
- 半導体産業人協会 教育委員長
- 崇城大学教授（2009年4月～2017年3月）
- IEEE Computer Elements Workshop Program Committee Member (1998年～2007年)

著作物 [編集]

- デジタル回路の世界 単行本 📖



<FCX016> 570H x 498V One-Chip
FT CCD Color Imager, 1978



萩原良昭

出典: フリー百科事典『ウィキペディア (Wikipedia)』

人物・来歴 [編集]

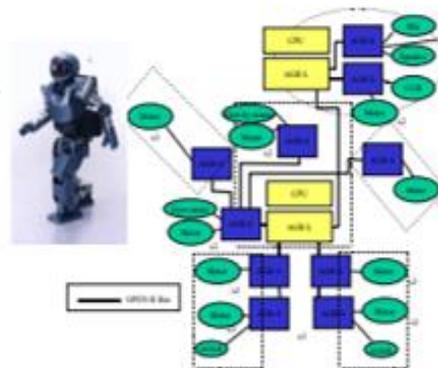
1971年にカリフォルニア工科大学で電子工学と物理学の学位を取得、1972年に修士号、1975年に博士号(Pf.D.)をCarver Meadの指導の下取得。^[2] 1974年の結婚を機に萩原姓となる。

2001年にはIEEEのフェローに、また2004年にはソニー・フェローに任命される。その主たる業績は1975年の、ソニーで "hole accumulation device (HAD)" と名付けられたpinned photodiodeを始めとする固体撮像素子の分野での独創的な研究であった。

1983年に初めて一般市場で発売されたCCDビデオ・カメラ CCD-G5 は1981年に開発・試作された萩原の発明に基づくものであった。^[3]

学会・業界活動 [編集]

- ISSCC 2003-2004年アジア委員長・
- IEEE Electron Devices, Solid-State-Circuits,
- IEEE Computer Society
- 半導体産業人協会 教育委員長
- 崇城大学教授 (2009年4月~2017年3月)
- IEEE Computer Elements Workshop Program Committee Member (1998年~2007年)



- 1979年 UK Scotlandで開催の CCD'79 国際会議にて萩原が既に1975年に発明し、1978年に開発した、PNP接合型のPinned Photodiodeの残像のない超光感度特性を説明する。
- 1989年2月のISSCC1989にてデジカメ用の世界最高速の25 nsecの4 Mbit Cache SRAMを開発し学会発表する。
- 2001年9月開催のESSCIRC2001にて、SONYのAIBOのRobotを構成する主要半導体部品とその構成を説明する。
- 2008年9月開催のESSCIRC2008にて、SONYのPlay Station III (Cell Processor)の主要半導体部品を説明する。

著作物 [編集]

- デジタル回路の世界 単行本

出版社：青山社 (2016/3/1)

単行本：460ページ

発売日：2016/3/1

ISBN-10：4883593398

言語：日本語

ISBN-13：978-4883593392

お知らせ

バグの報告

寄付

ウィキペディアに関するお問い合わせ

ツール

リンク元

関連ページの更新状況

ファイルをアップロード

特別ページ

この版への固定リンク

ページ情報

このページを引用

ウィキデータ項目

短縮URL

印刷/書き出し

ブックの新規作成

PDF形式でダウンロード

印刷用バージョン

他言語版



リンクを追加



人物・来歴 [編集]

1971年にカリフォルニア工科大学で電子工学と物理学の学位を取得、1972年に修士号、1975年に博士号(Pf.D.)をCarver Meadの指導の下取得。^[2] 1974年の結婚を機に萩原姓となる。

2001年にはIEEEのフェローに、また2004年にはソニー・フェローに任命される。その主たる業績は1975年の、ソニーで "hole accumulation device (HAD)" と名付けられたpinned photodiodeを始めとする固体撮像素子の分野での独創的な研究であった。

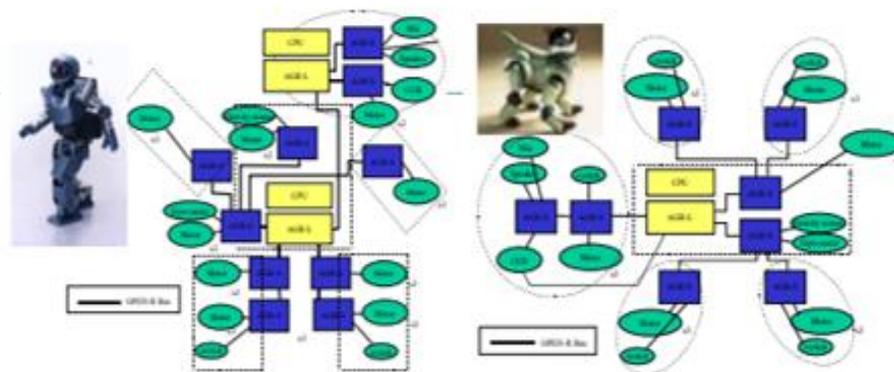
1983年に初めて一般市場で発売されたCCDビデオ・カメラ CCD-G5 は1981年に開発・試作された萩原の発明に基づくものであった。^[3]

学会・業界活動 [編集]

- ISSCC 2003-2004年アジア委員長・
- IEEE Electron Devices, Solid-State-Circuits,
- IEEE Computer Society
- 半導体産業人協会 教育委員長
- 崇城大学教授（2009年4月～2017年3月）
- IEEE Computer Elements Workshop Program Committee Member（1998年～2007年）

著作物 [編集]

- デジタル回路の世界 単行本



出版社：青山社 (2016/3/1)

単行本：460ページ

発売日：2016/3/1

ISBN-10：4883593398

言語：日本語

ISBN-13：978-4883593392

お知らせ
バグの報告
寄付
ウィキペディアに関するお問い合わせ

ツール
リンク元
関連ページの更新状況
ファイルをアップロード

特別ページ
この版への固定リンク
ページ情報
このページを引用
ウィキデータ項目
短縮URL

印刷/書き出し
ブックの新規作成
PDF形式でダウンロード
印刷用バージョン

他言語版
リンクを追加

●イメージセンサーの開発背景(感度が命)

全日空ジャンボ機に2チップ構成カメラとしてソニーが商品化
ジャンボ機の離着時のもようを機内スクリーンに映し出す



XC-1 1980
Two-Chip Color Video Camera

ジャンボ機の
コックピットに搭載

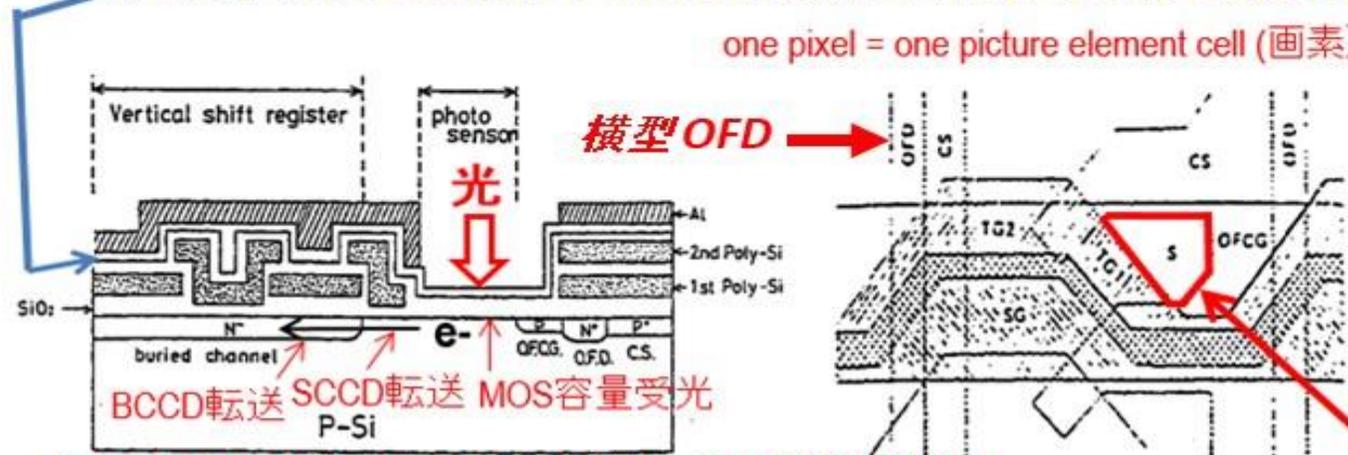


Technical Report represented at Japan SSD conference Tokyo, May 1978 all solid state = robustness

透明電極(SnO2)露出型の MOS型受光構造を採用、その後高感度HAD構造を採用しソニーの1人勝ちとなる

<ICX008>

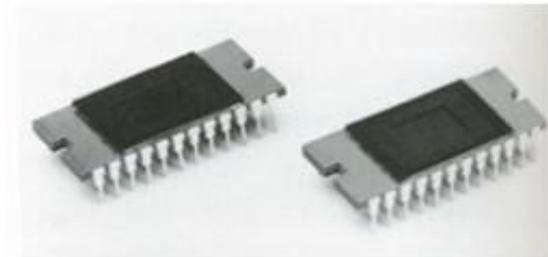
2/3 Inch 120K Pixel
IT CCD Imager designed



one pixel = one picture element cell (画素)

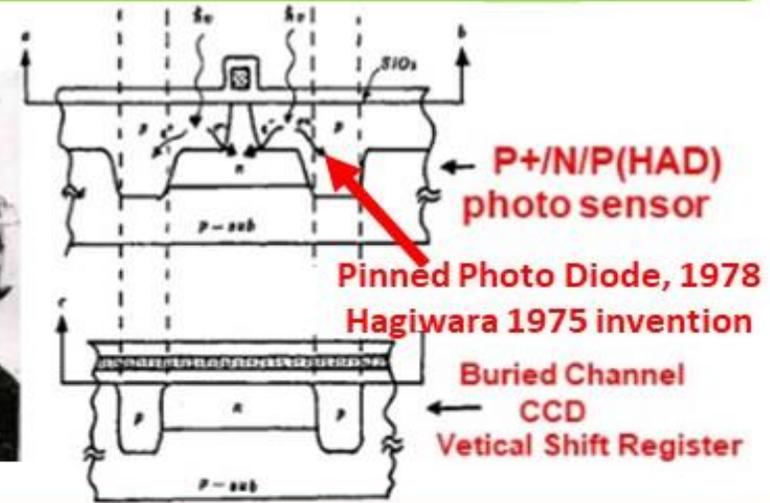
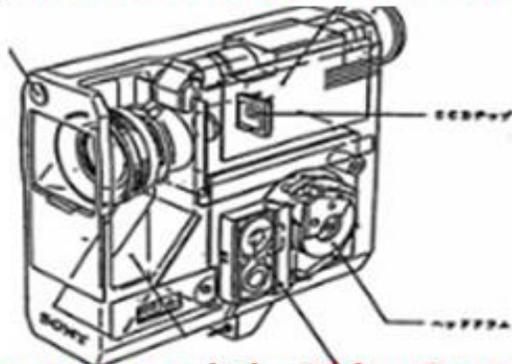
MOS容量で受光して SCCD 転送と BCCD転送を使う

しかし受光窓が小さい(涙)



SONY original 570H x 498 V One-chip FT CCD Image sensor with Pinned Photo Diode, 1978

In 1978, at Sony Tokyo Press Conference by Kazuo Iwama, and at Sony New York Press Conference by Akio Morita,



Sony announced the Video Camera and 8 mm VTR in one box.

High quality pictures of current SONY HAD CMOS Image sensor with Pinned Photo Diode



Front-illuminated CIS



Back-illuminated CIS

Sony original HAD sensor and the pinned photo diode are the same thing. Both are Hagiwara 1975 invention. See JAPANESE PATENT JAP 50-134985, Nov.10, 1975

<https://ieeexplore.ieee.org/document/9058907>

Multichip CMOS Image Sensor Structure for Flash Image Acquisition

Published in: 2019 International 3D Systems Integration Conference (3DIC)

Yoshiaki Hagiwara

AIPS, Artificial Intelligent Partner Laboratory, Atsugi-city, Japan

Abstract:

A new 3D Pinned Photodiode (HAD) CMOS image sensor structure applied in the 3-Dimensional multichip high speed digital flash image data acquisition system is explained and the important features are discussed.

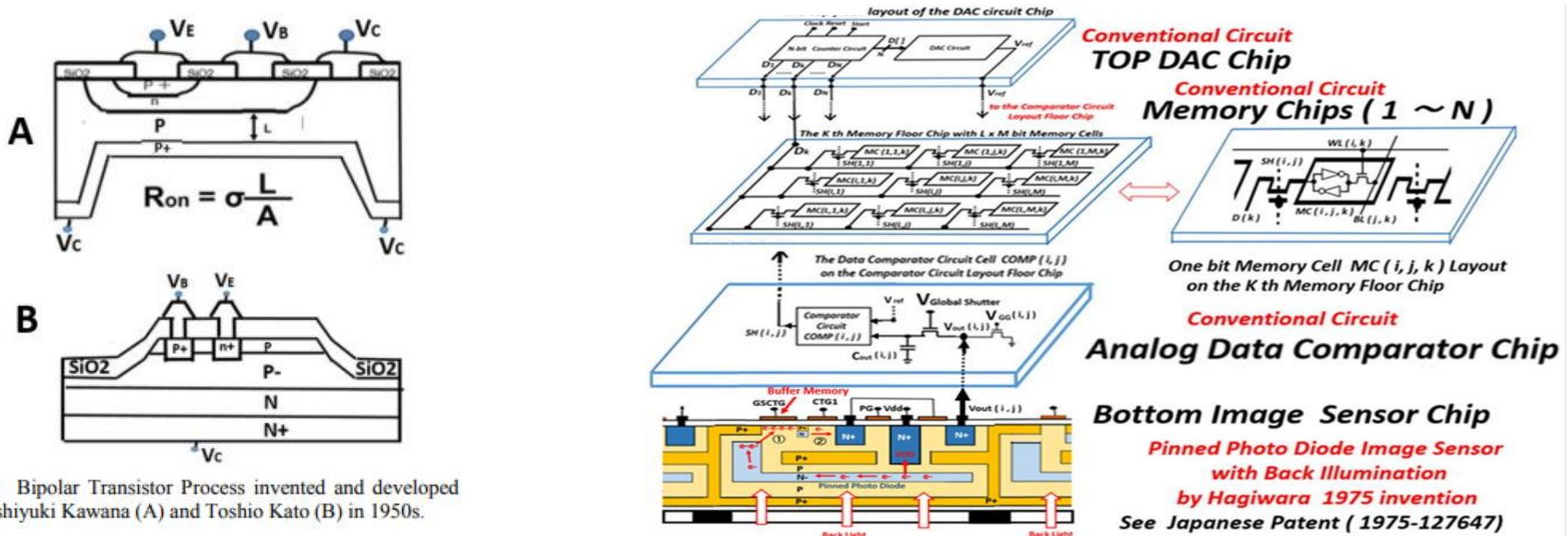


Fig. 7: Bipolar Transistor Process invented and developed by Yoshiyuki Kawana (A) and Toshio Kato (B) in 1950s.

工学者100人が教える
自動車の最先端事情!!

萩原良昭教授

崇城大学
情報学部情報学科

フジテレビ 2013年3月24日(日)放送

YES

自動運転は可能

100人の学識が教えます
アカデミー

問.20年以内に全自動運転の車は日本で販売される?

1975-1982 Engineer in CCD Imagers and Camera System
1983-1989 Engineering Manager in SRAM/DRAM/ADC
1990-1998 General manager in Sony /NVM/MCU/PS1
1998-2008 Executive Staff Sony Semiconductor
Strategic Planning PS2/PS3



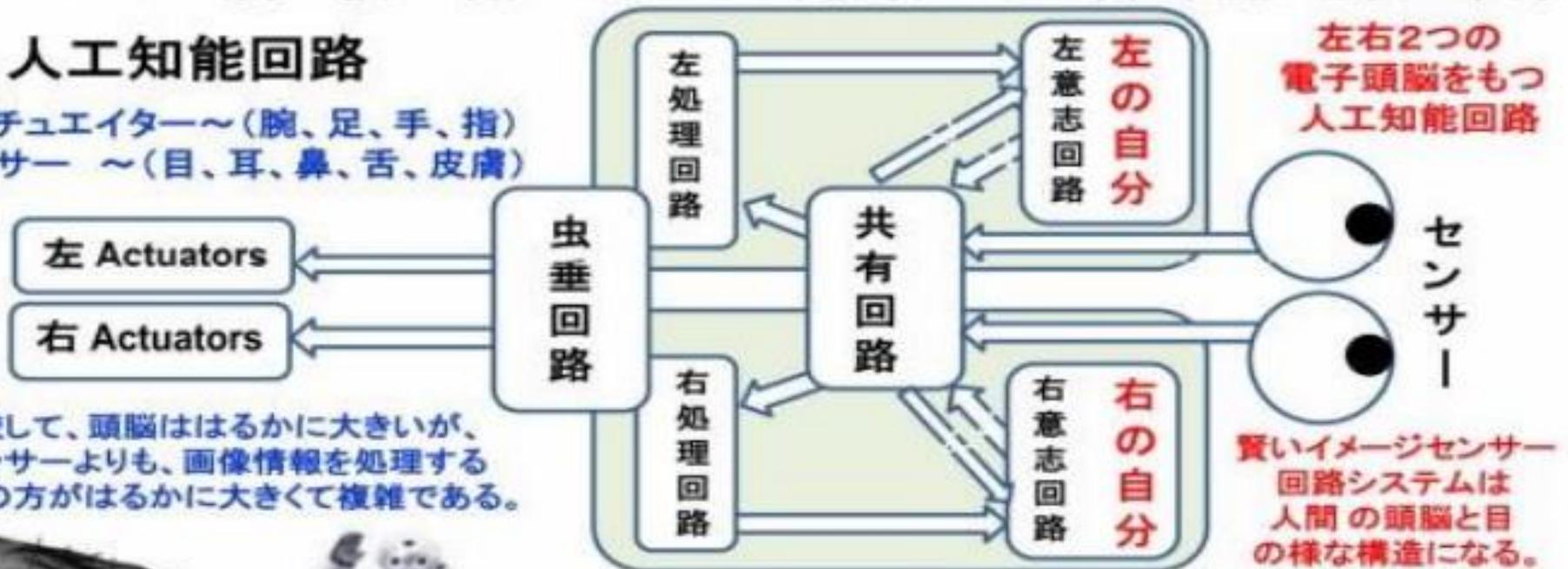
IEEE Computer Elements Workshop
@ Vail, Colorado, 1995



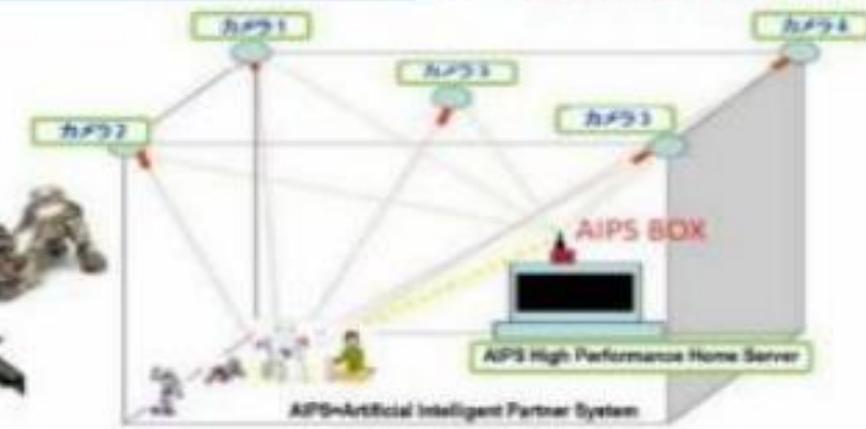
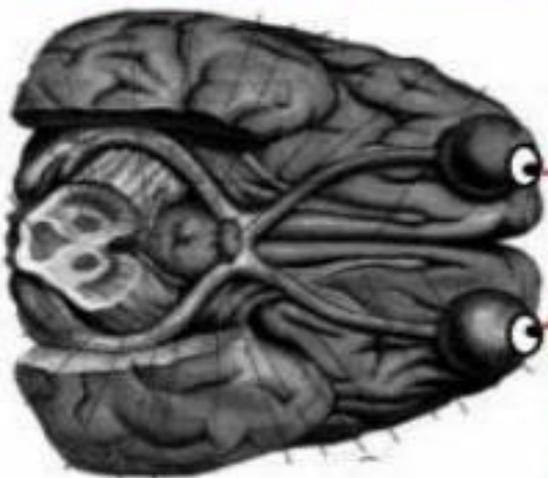
●イメージセンサー(賢い電子の目)にはいろいろな信号処理用の賢い回路が必要である。

人工知能回路

アクチュエーター～(腕、足、手、指)
センサー～(目、耳、鼻、舌、皮膚)



眼球と比較して、頭脳ははるかに大きいですが、同様にセンサーよりも、画像情報を処理する演算回路の方がはるかに大きくて複雑である。



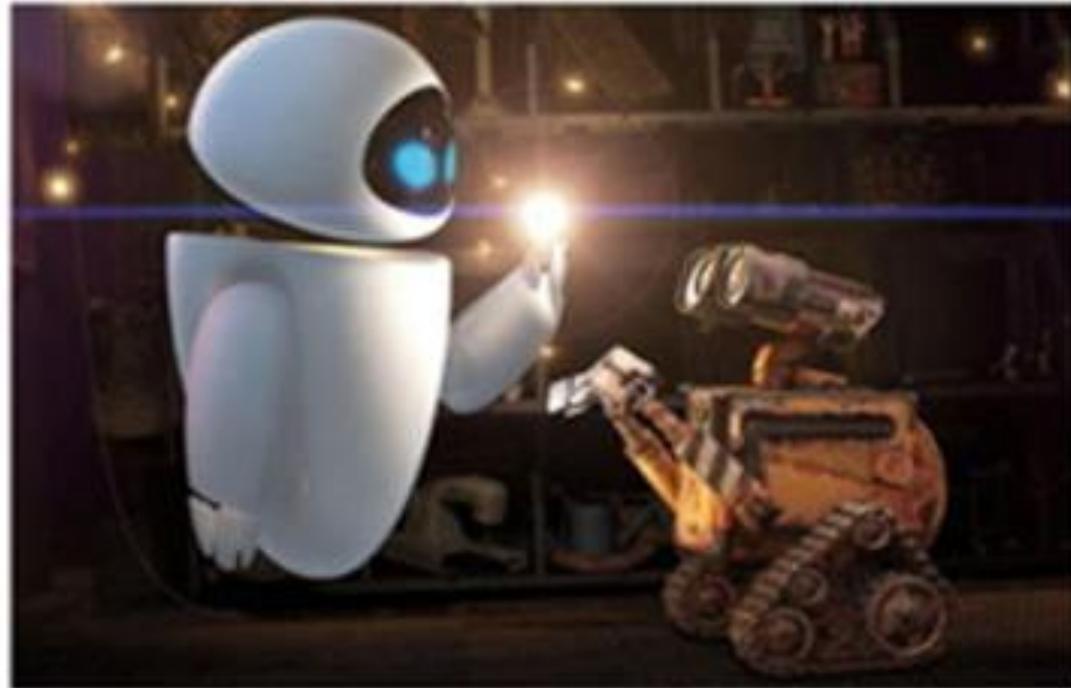
家庭内監視支援システムの例 see <http://www.aiplab.com/>



Artificial Intelligence in Robot Vision



Mighty ATOM / ASTRO BOY © Osamu Tezuka



WALL-E © 2008 The Walt Disney Studios

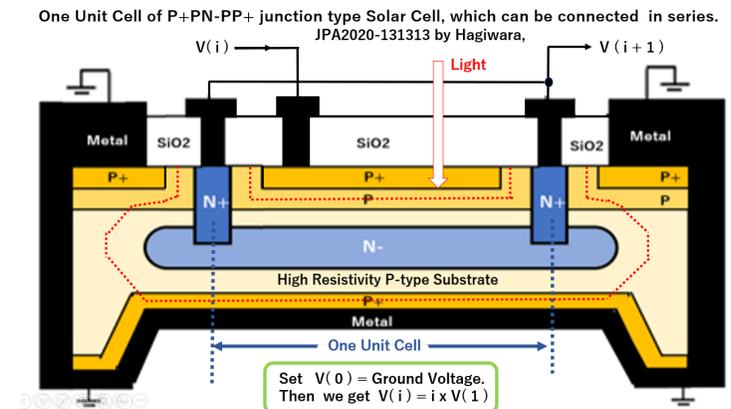
題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

講師： 萩原良昭先生（ソニーOB, (元) 群馬大学客員教授）

日時： 2022年6月07日（火） 12:40-14:10

アウトライン

1. はじめに
2. 超光感度イメージセンサーの発明と開発努力
3. 賢い電子の目を持つ AI ROBOT の未来像
4. 太陽電池の開発とその未来像
5. おわりに



現在製品化されている、Pinned PhotodiodeのイメージセンサーとPN接合Photodiodeのイメージセンサーのそれぞれの分光感度特性の450nmにおける出力値はほぼ同等である。またPN接合太陽電池のエネルギー変換効率に関しては、Shockley-Queisser 限界(SQ限界)として、Si のホモ接合セルでは、最高の効率を得たとしても28%程度であると考えられている。これは単純な Single 接合のPN接合での理論計算によるものである。萩原は受光面がピン留めされたPNP接合型とPNPN接合型の受光素子を1975年に発明した。Meadはさらに PNPNP接合型受光素子を発明した。それぞれイメージセンサーとして優れた特長を持つことは知られている。ここでは太陽電池のさらなる量子効率の向上への可能性に対して説明する。理論的には 86.8 %まで量子効率を向上可能である。その実現には受光層を常に完全に空乏化した状態を維持する必要がある。PN接合の空乏層領域だけでなく、受光表面のP+P層のバリア電界を利用して、太陽光により、光電変換された光電子と正孔のペアをバリア電界により、効率よく即分離し隣接するN+層に光電子のみを蓄積する必要がある。

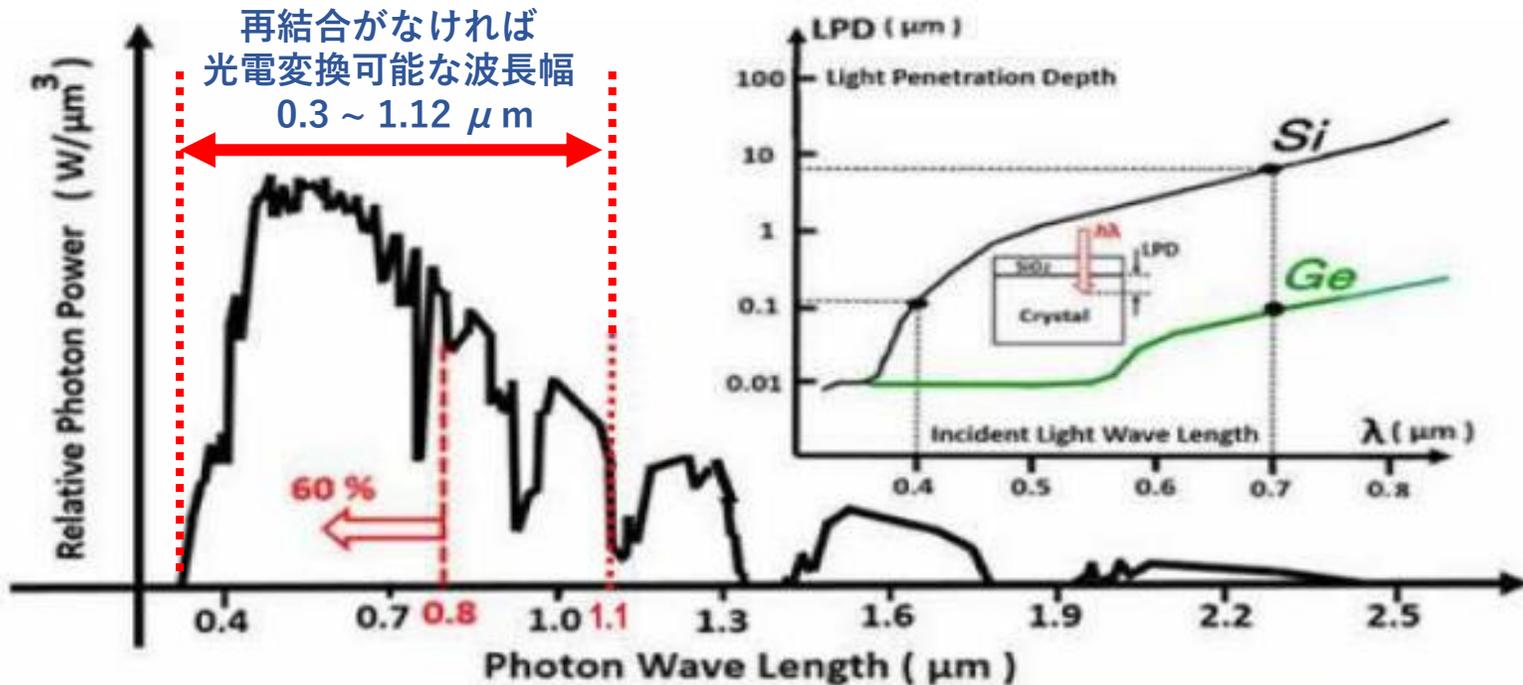


Shockley–Queisser limit

From Wikipedia, the free encyclopedia

The Shockley–Queisser limit only applies to conventional solar cells with a single p-n junction; solar cells with multiple layers can (and do) outperform this limit, and so can solar thermal and certain other solar energy systems. In the extreme limit, for a multi-junction solar cell with an infinite number of layers, the corresponding limit is 68.7% for normal sunlight,^[4] or 86.8% using concentrated sunlight^[5] (see solar cell efficiency).

短波長青色光は、受光表面のP+P濃度勾配を利用した BAND BENDING効果により生じるバリア電界をうまく利用して光電子とホールを効率よく分離する。シリコンのBand Energy Gapの $E_g = 1.1 \text{ eV}$ 以下の低エネルギーPhoton (長波長の赤外線)は、原理的に電気エネルギーには変換できない。そこでシリコンchipを薄くする事とする。裏面Metalを金属鏡として利用して低エネルギーPhoton (長波長の赤外線)を反射して、シリコンWAFERの外に放出反射し、太陽電池の高温化を防止しリーク電流を抑圧する。



再結合がなければ
光電変換可能な波長幅
 $0.3 \sim 1.12 \mu\text{m}$

短波長青色光は、シリコン表面の $0.1 \mu\text{m}$ 近傍しか透過しない。可視光線の最大波長の赤色光でも最大 $10 \mu\text{m}$ しかシリコン結晶内を透過しない。 1.1 eV 以上のエネルギー成分の太陽光しか理論的に光電変換できない。従って実際には、波長が $1.12 \mu\text{m}$ 以上の遠赤外線は熱となり無駄になる。太陽電池としては、薄膜の $20 \mu\text{m}$ 程度のシリコン結晶が一番理想的な太陽電池構造となる。

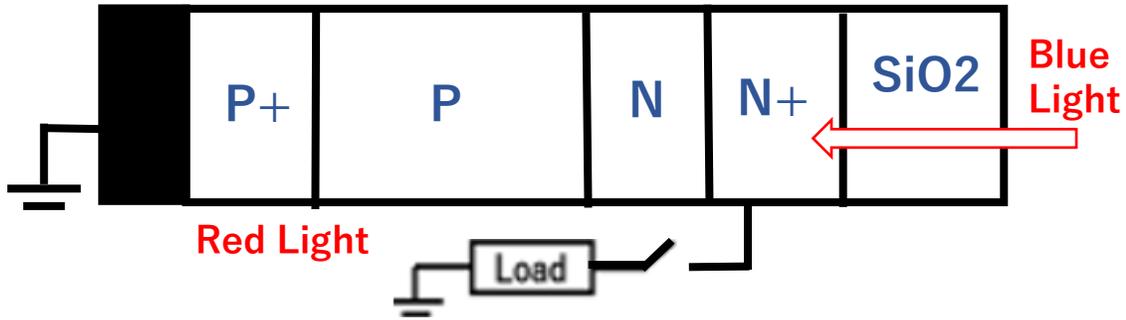
$$E = \hbar \omega = hf = hc / \lambda$$

$$E (\text{eV}) = 1.24 / \lambda (\mu\text{m})$$

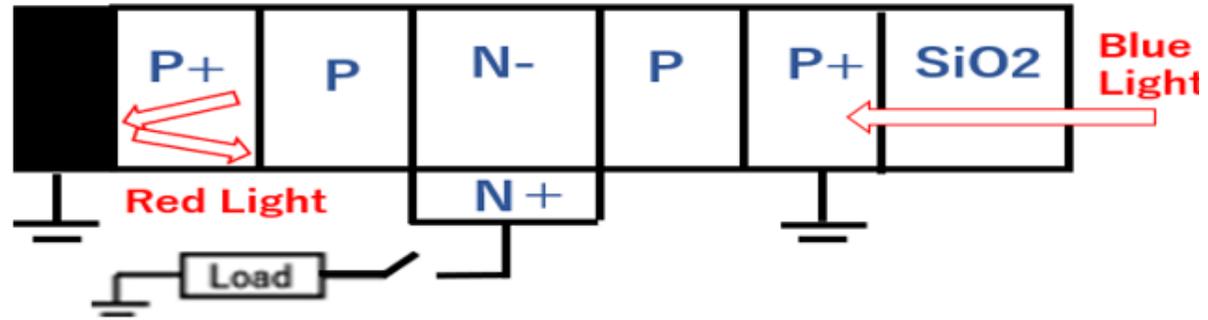
For Silicon, $E_g = 1.10 \text{ eV}$ and $\lambda = 1.12 \mu\text{m}$

The light energy of the wave length more than $\lambda = 1.12 \mu\text{m}$ can not be converted to electrical energy in the silicon crystal.

従来の Single N+P 接合型太陽電池

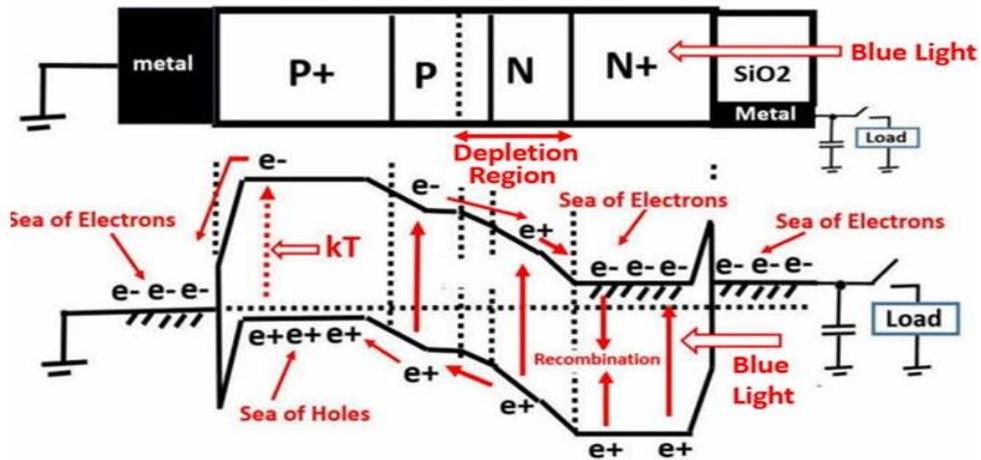


Double P+PNPP+接合型太陽電池



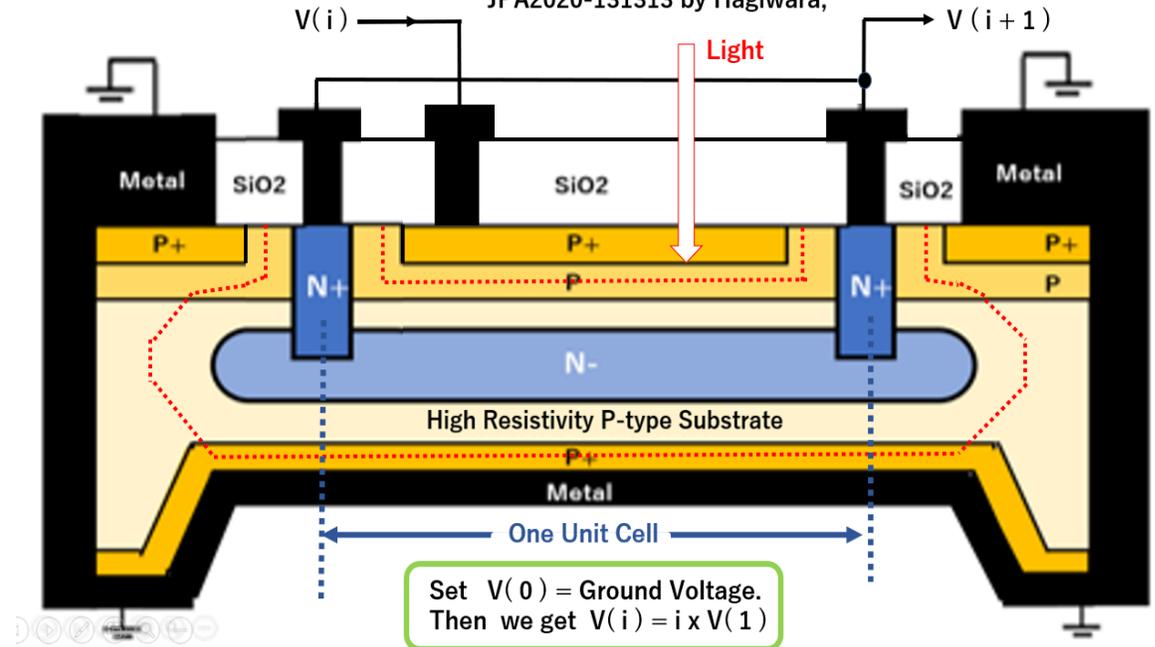
Problem of Single Junction type Solar Cells

The conventional single N+P junction type solar cell has a very poor efficiency of the photon to electron energy conversion.



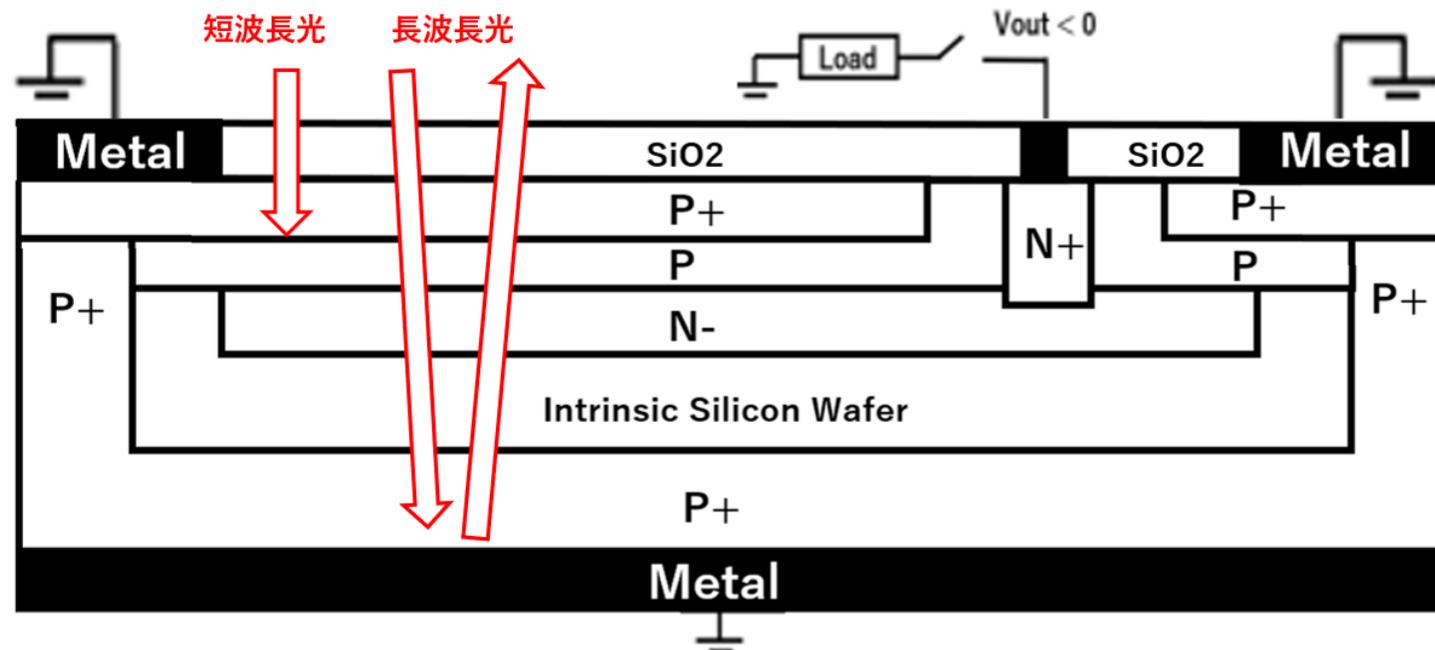
Surface Recombination is the problem.

One Unit Cell of P+PN-PP+ junction type Solar Cell, which can be connected in series.
JPA2020-131313 by Hagiwara,



Comparison of Double and Triple Junction type Photo Sensor Structures.

短波長青色光は、受光表面のP+P濃度勾配を利用した BAND BENDING効果により生じるバリア電界をうまく利用して光電子とホールを効率よく分離する。シリコンのBand Energy Gapの $E_G = 1.1 \text{ eV}$ 以下の低エネルギーPhoton (長波長の赤外線)は、原理的に電気エネルギーには変換できない。そこでシリコンchipを薄くする事とする。裏面Metalを金属鏡として利用して低エネルギーPhoton (長波長の赤外線)を反射して、シリコンWAFERの外に放出反射し、太陽電池の高温化を防止しリーク電流を抑圧する。

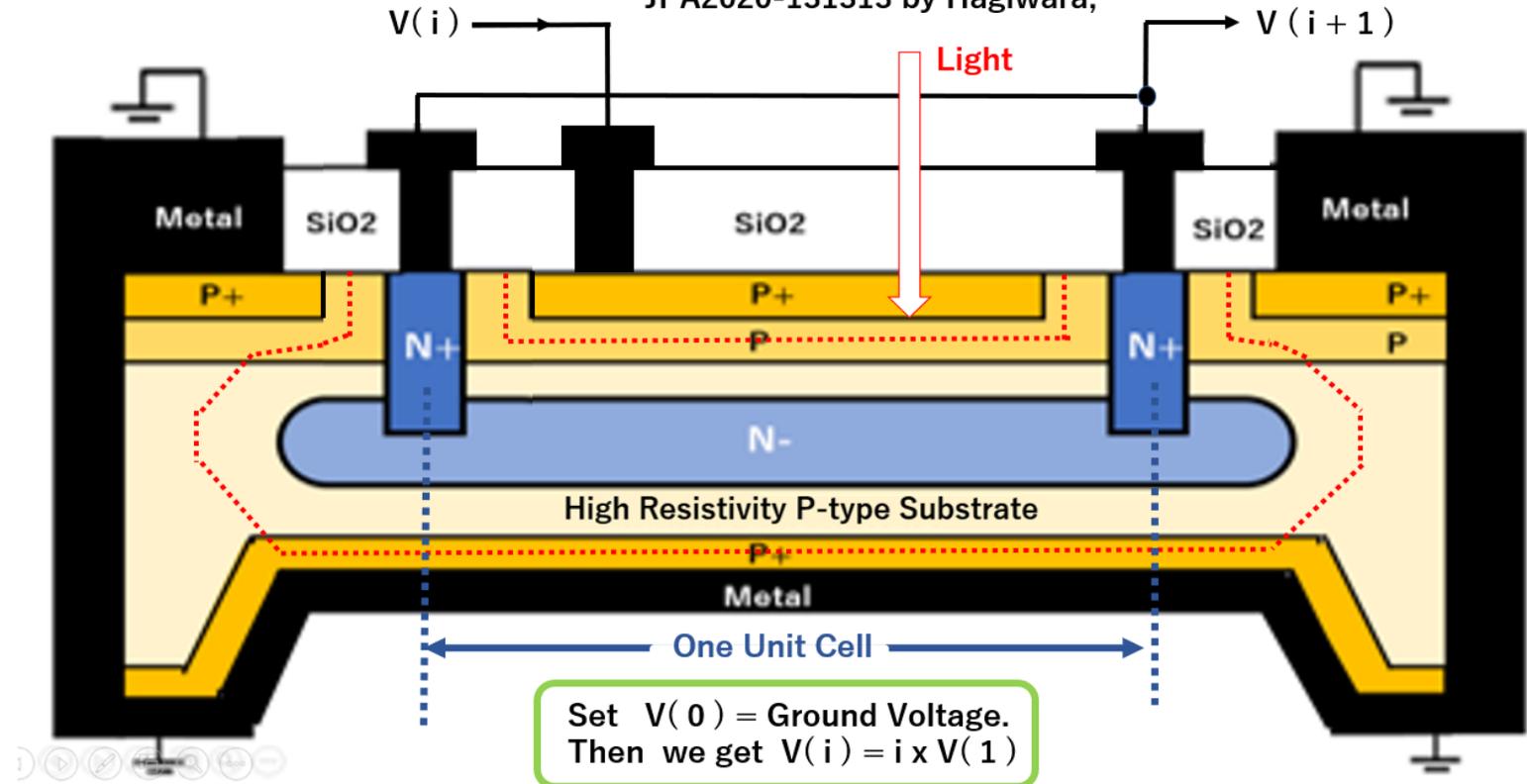


短波長青色光は、シリコン表面の $0.1 \mu\text{m}$ 近傍しか透過しない。可視光線の最大波長の赤色光でも最大 $10 \mu\text{m}$ しかシリコン結晶内を透過しない。 1.1 eV 以上のエネルギー成分の太陽光しか理論的に光電変換できない。従って実際には、波長が $1.12 \mu\text{m}$ 以上の遠赤外線は熱となり無駄になる。太陽電池として薄膜の $20 \mu\text{m}$ 程度のシリコン結晶が一番理想的な太陽電池構造となる。

短波長青色光は、受光表面のP+P濃度勾配を利用した BAND BENDING効果により生じるバリア電界をうまく利用して光電子とホールを効率よく分離する。シリコンのBand Energy Gapの $E_G = 1.1 \text{ eV}$ 以下の低エネルギーPhoton (長波長の赤外線)は、原理的に電気エネルギーには変換できない。そこでシリコンchipを薄くする事とする。裏面Metalを金属鏡として利用して低エネルギーPhoton (長波長の赤外線)を反射して、シリコンWAFERの外に放出反射し、太陽電池の高温化を防止しリーク電流を抑圧する。

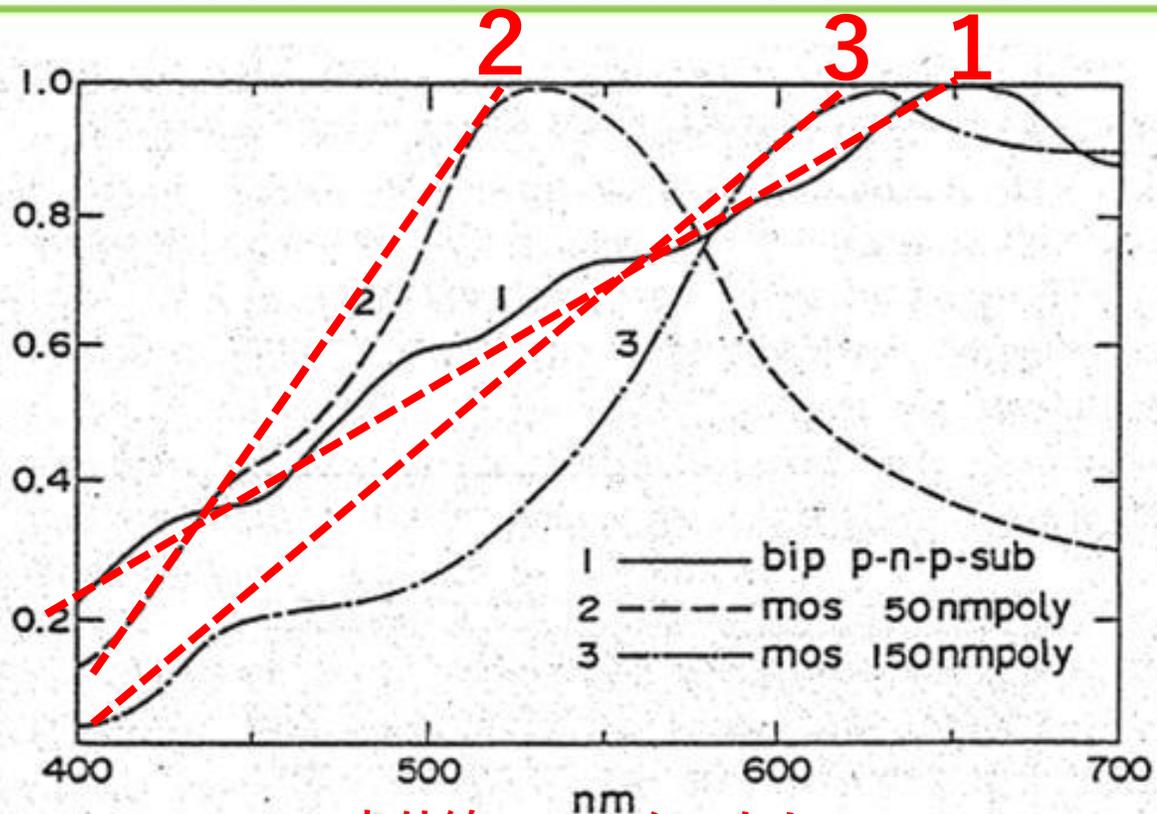
One Unit Cell of P+PN-PP+ junction type Solar Cell, which can be connected in series.

JPA2020-131313 by Hagiwara,



短波長青色光は、シリコン表面の $0.1 \mu\text{m}$ 近傍しか透過しない。可視光線の最大波長の赤色光でも最大 $10 \mu\text{m}$ しかシリコン結晶内を透過しない。1.1 eV以上のエネルギー成分の太陽光しか理論的に光電変換できない。従って実際には、波長が $1.12 \mu\text{m}$ 以上の遠赤外線は熱となり無駄になる。太陽電池として薄膜の $20 \mu\text{m}$ 程度のシリコン結晶が一番理想的な太陽電池構造となる。

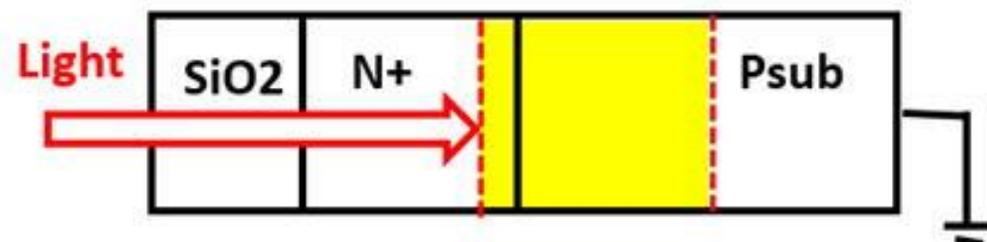
The actual 1978 Sony HAD sensor has the P+PN+Psub Junction type Pinned Photodiode (PPD) sensor structure for the excellent short wave blue light sensitivity.



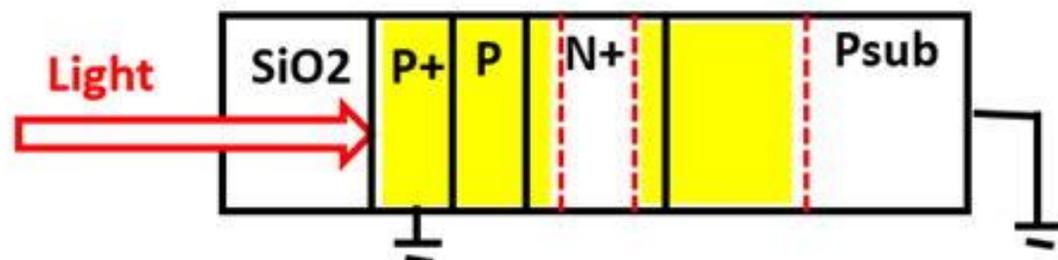
赤外線フィルターなし

Fig. 7. Relative spectrum response. The relative response of the bipolar-type $\text{SiO}_2\text{-P}_2\text{-N}_1\text{-P}_1\text{-SUB}$ structure is compared with poly- $\text{SiO}_2\text{-N}_2\text{-P(SUB)}$ structures of the polysilicon thickness of 50 and 150 nm.

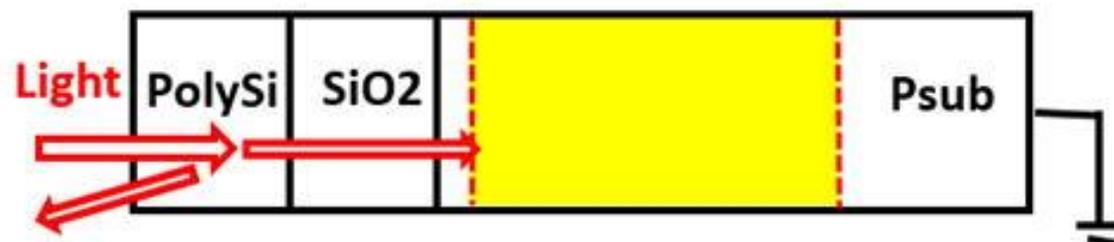
(0) Original N+P junction type Photo Sensor with very poor short wave blue light sensitivity



(1) Bip PN Psub junction type Photo Sensor with excellent short wave blue light sensitivity



(2,3) MOS Capacitor type Photo Sensor with fairly good short wave blue light sensitivity



Yoshiaki Hagiwara, "High Density and High Quality Frame Transfer CCD Imager with Very Low Smear, Low Dark Current and Very High Blue Sensitivity", IEEE Transaction on Electron Devices, Vol 43, no. 12, December 1996

http://www.aiplab.com/P1996_Pinned_Photodiodoe_used_in_Sony_1980_FT_CCD_Image_Sensor.pdf

青色感度特性に差が見られます (600nm 相対値で比較)

Sony (Hagiwara) SSDM1978

SONY IMX250

HAMAMATSU
PHOTON IS OUR BUSINESS

赤外線CUTフィルターなしで
ほぼ量子効率の理論直線を示す。

赤外線CUTフィルターあり??
量子効率の理論直線よりずれている。
青色成分が持ち上がる??

赤外線CUTフィルターあり??
量子効率の理論直線よりずれている。
青色成分が持ち上がる??

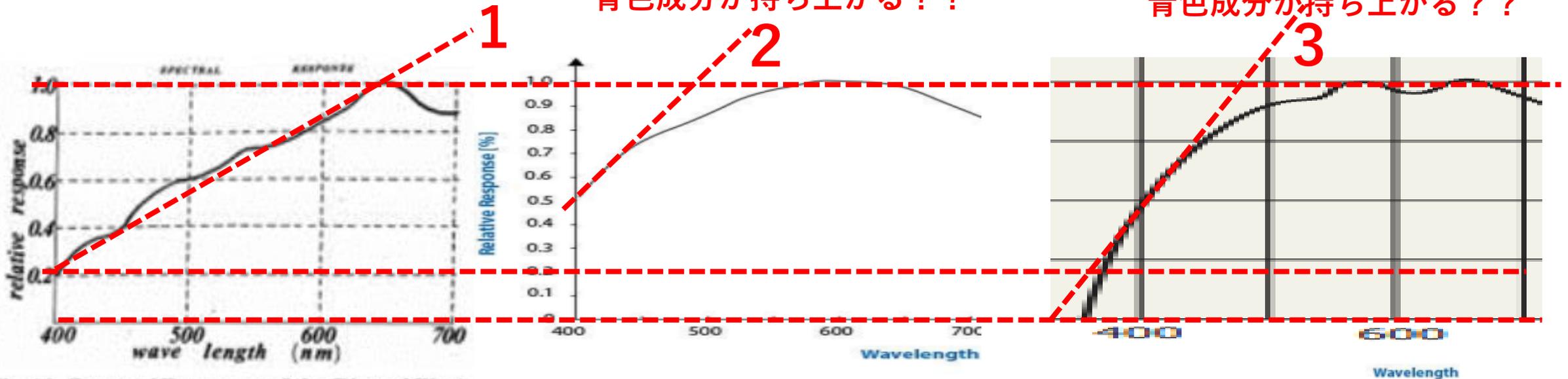


Fig.13 Spectral Response of the Pinned Photo
with Pinned SiO₂ Window and Pinned Surface.

(1) PNP接合

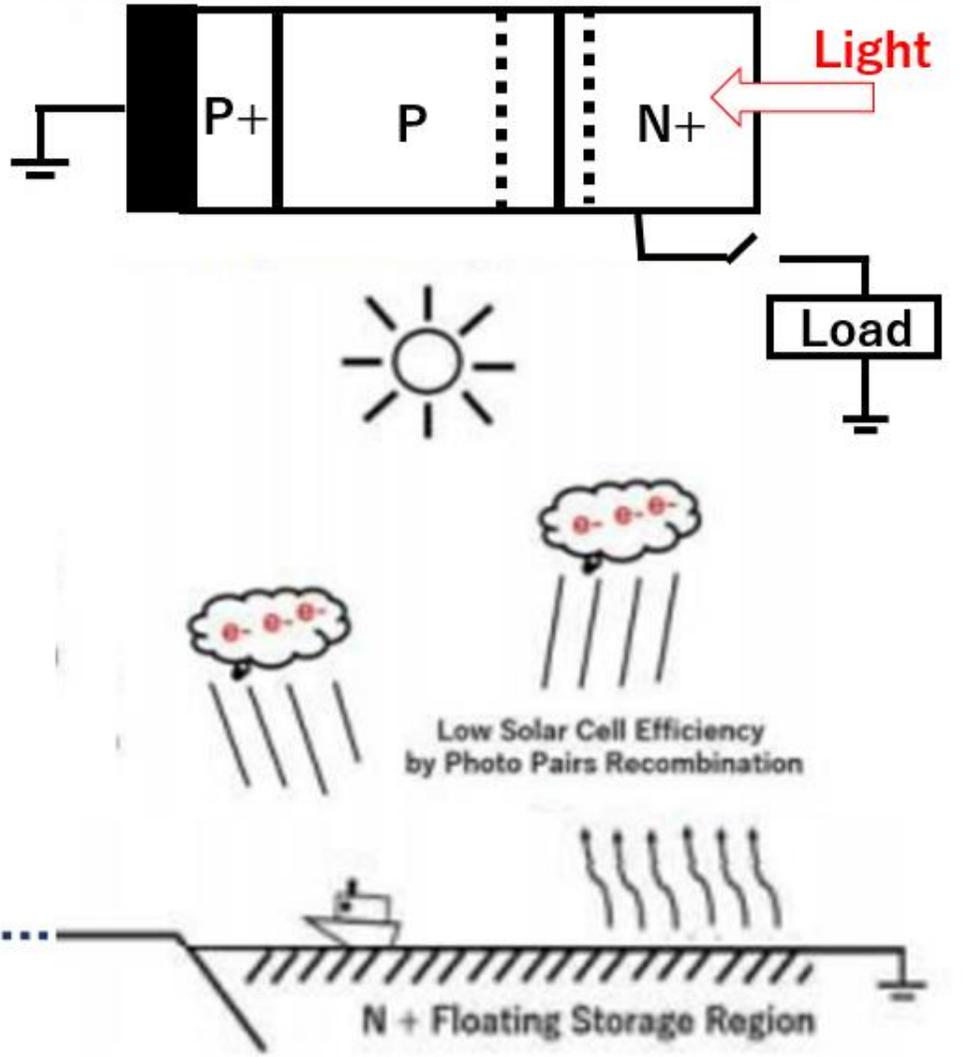
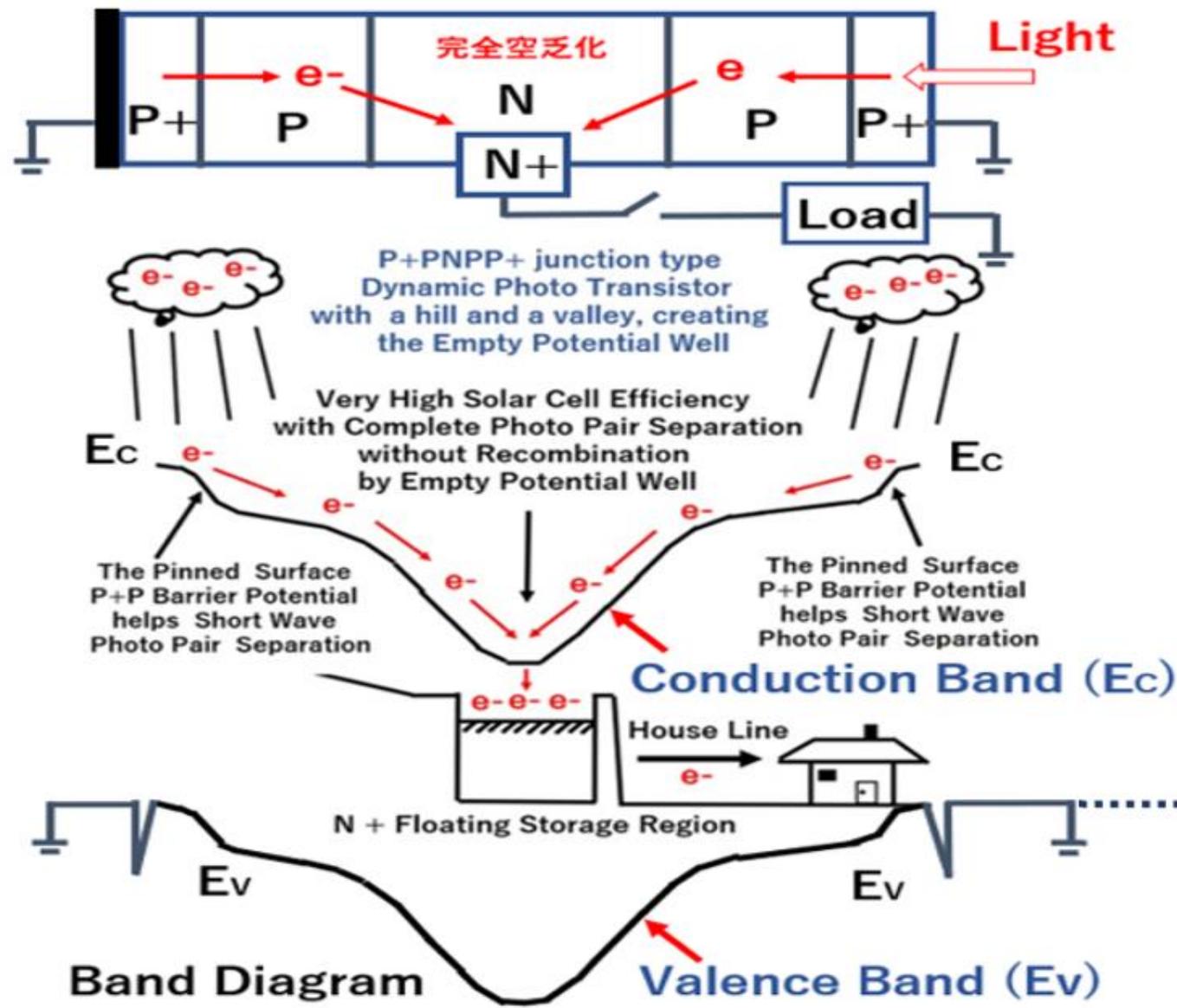
(2) PNP接合

(3) N+P接合

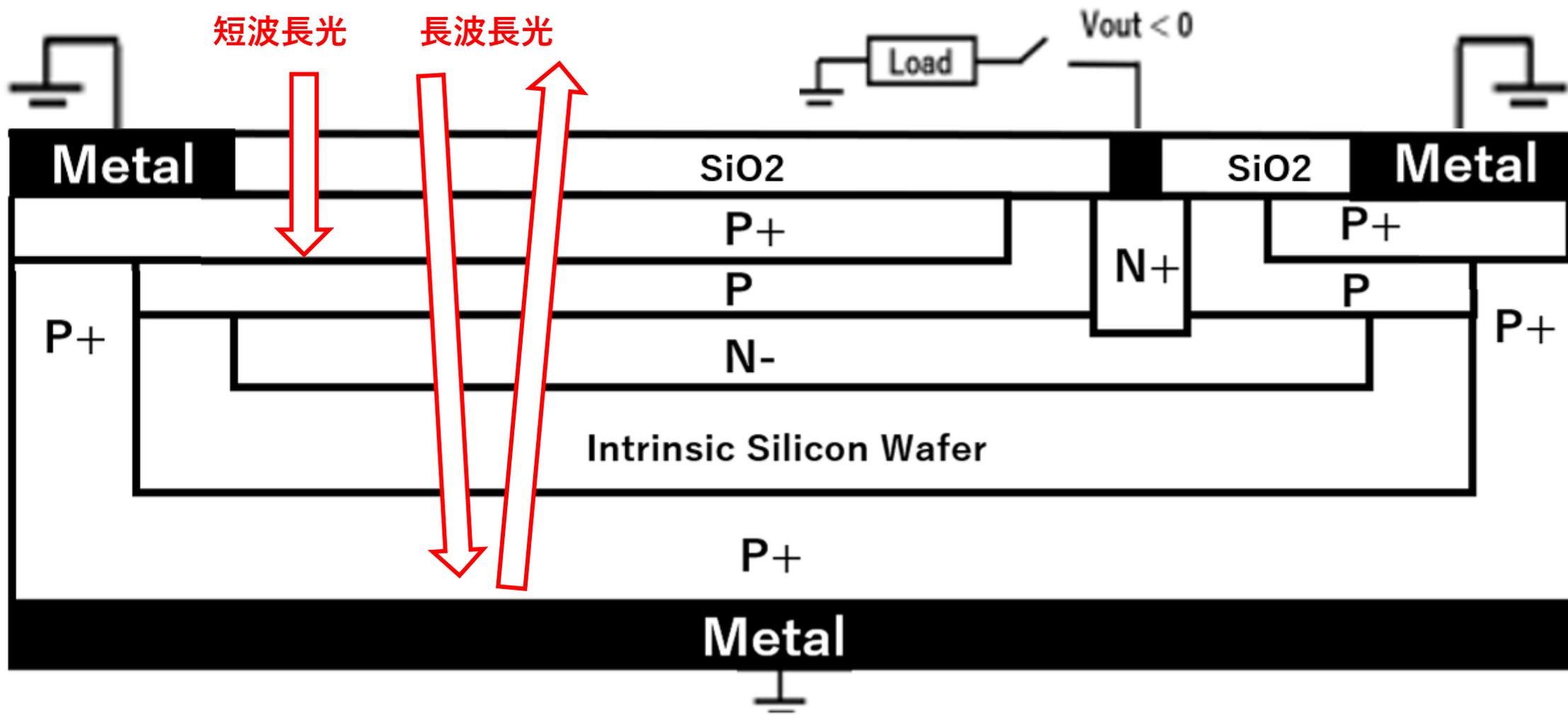
量子効率の理論直線の傾きが(1)と(2)と(3)で異なっている。(1)は受光部のN層が常に空乏化している。(2)の埋め込みN層は受光時に電荷が蓄積するにつれ電位はFLATになる。(3)は常に電荷蓄積部はFLAT。

Pinned Surface P+PNPP+ Double Junction Type Solar Cell

Floating Surface N+P Junction Solar Cell



短波長青色光は、受光表面のP+濃度勾配を利用した BAND BENDING効果により生じるバリア電界をうまく利用して光電子とホールを効率よく分離する。シリコンのBand Energy Gapの $E_G = 1.1 \text{ eV}$ 以下の低エネルギーPhoton (長波長の赤外線)は、原理的に電気エネルギーには変換できない。そこでシリコンchipを薄くする事とする。裏面Metalを金属鏡として利用して低エネルギーPhoton (長波長の赤外線)を反射して、シリコンWAFERの外に放出反射し、太陽電池の高温化を防止しリーク電流を抑圧する。



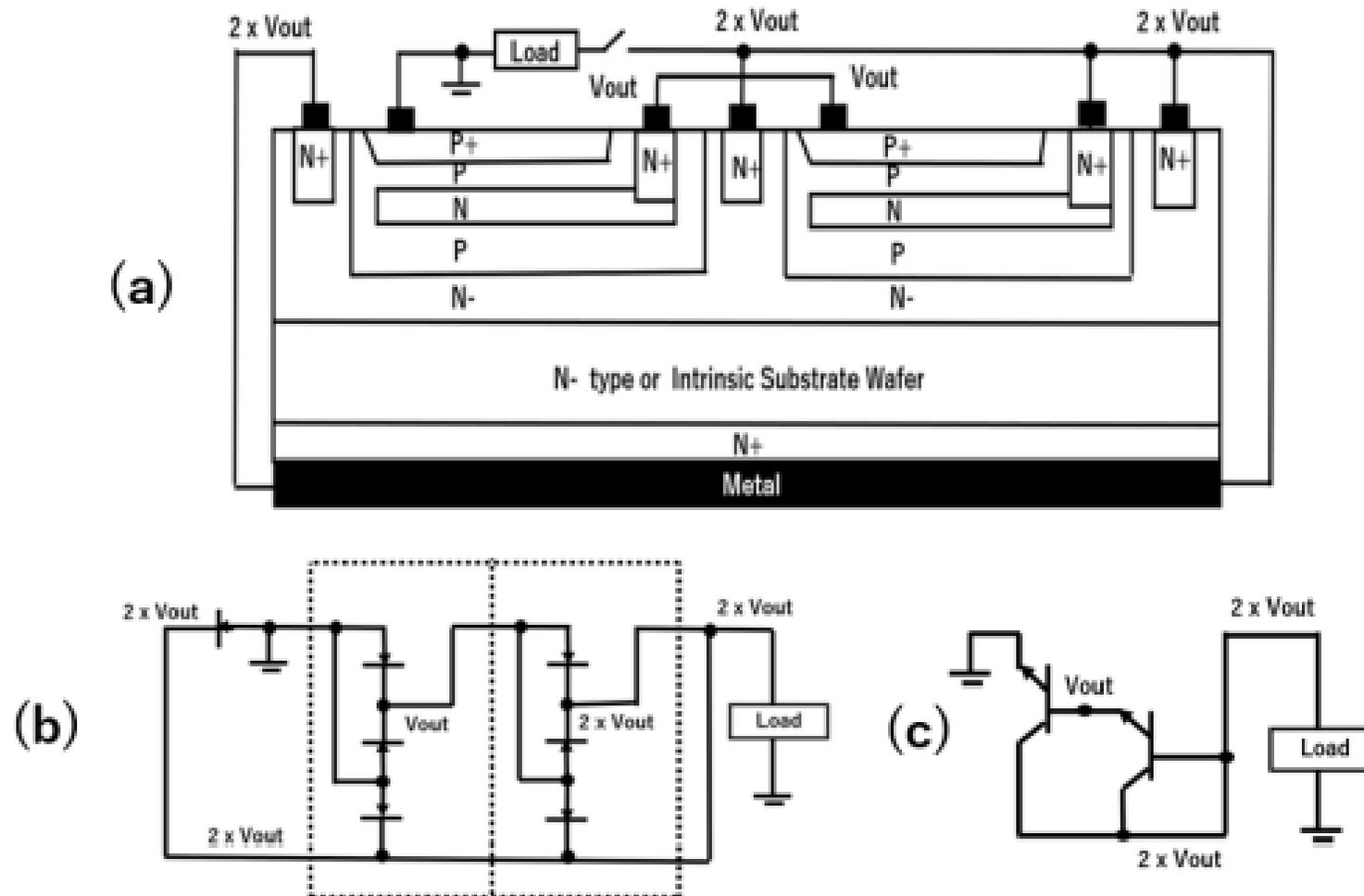
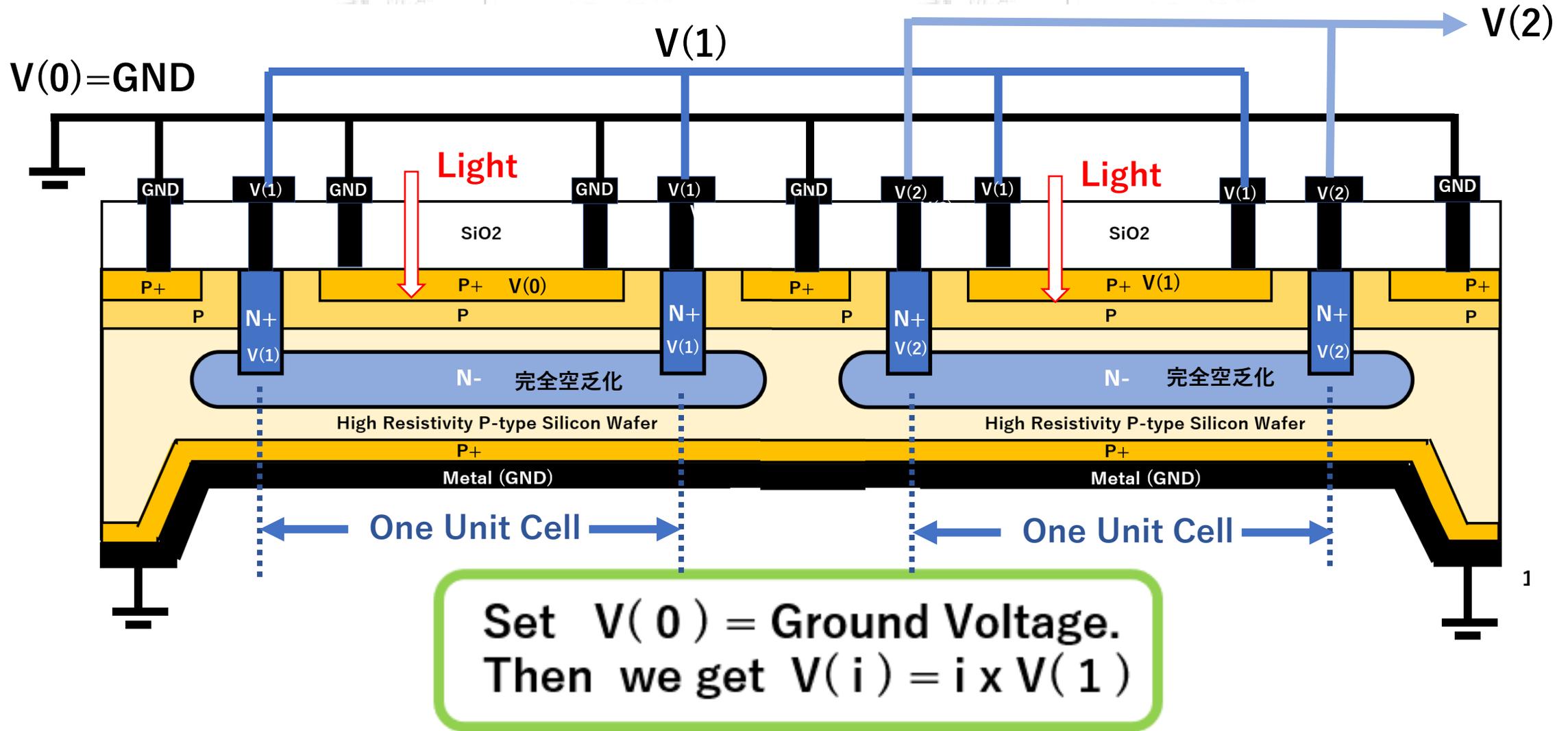


Fig. 12 (a)Two Units of Triple Junction Pinned Buried P+PNPIP+ Photodiode type Solar Cells in series with (b) a diode circuit formation and (c) a two- photo-transistor formation which can be fabricated by Bipolar Tr Process.

題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

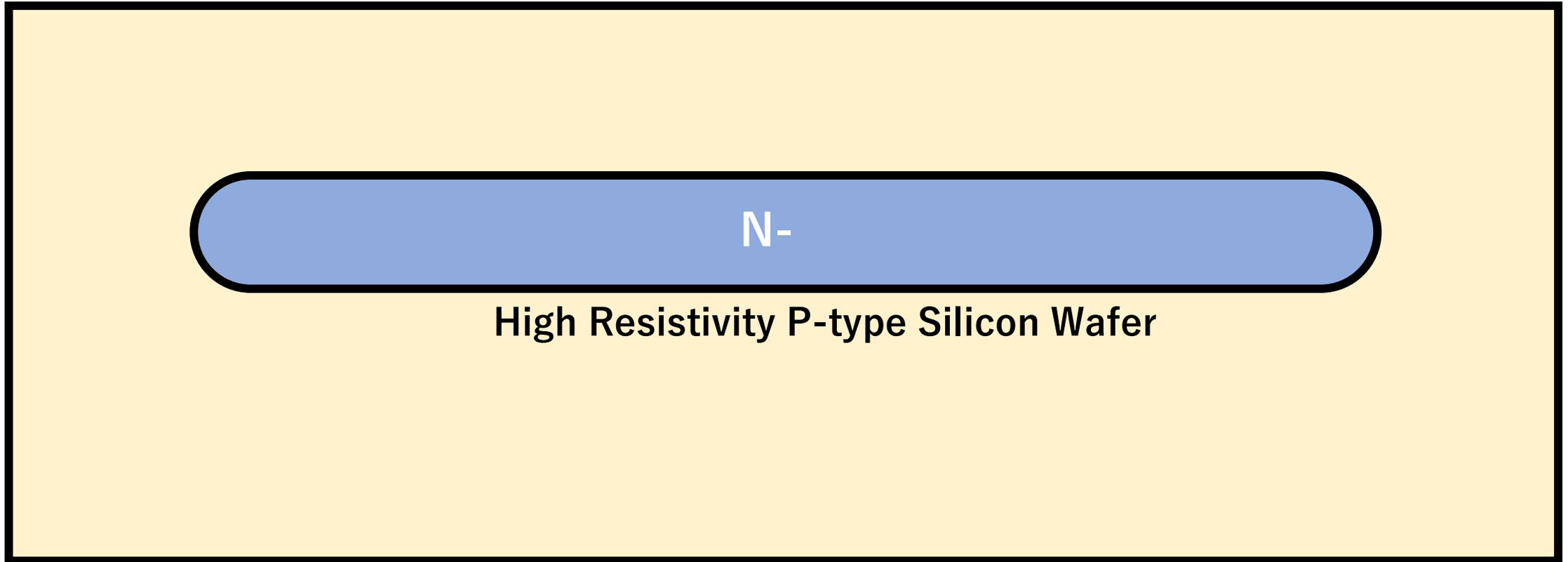


直列にCellを2つ連結することによりV(1)の2倍の出力電圧V(2)を得ることができます。

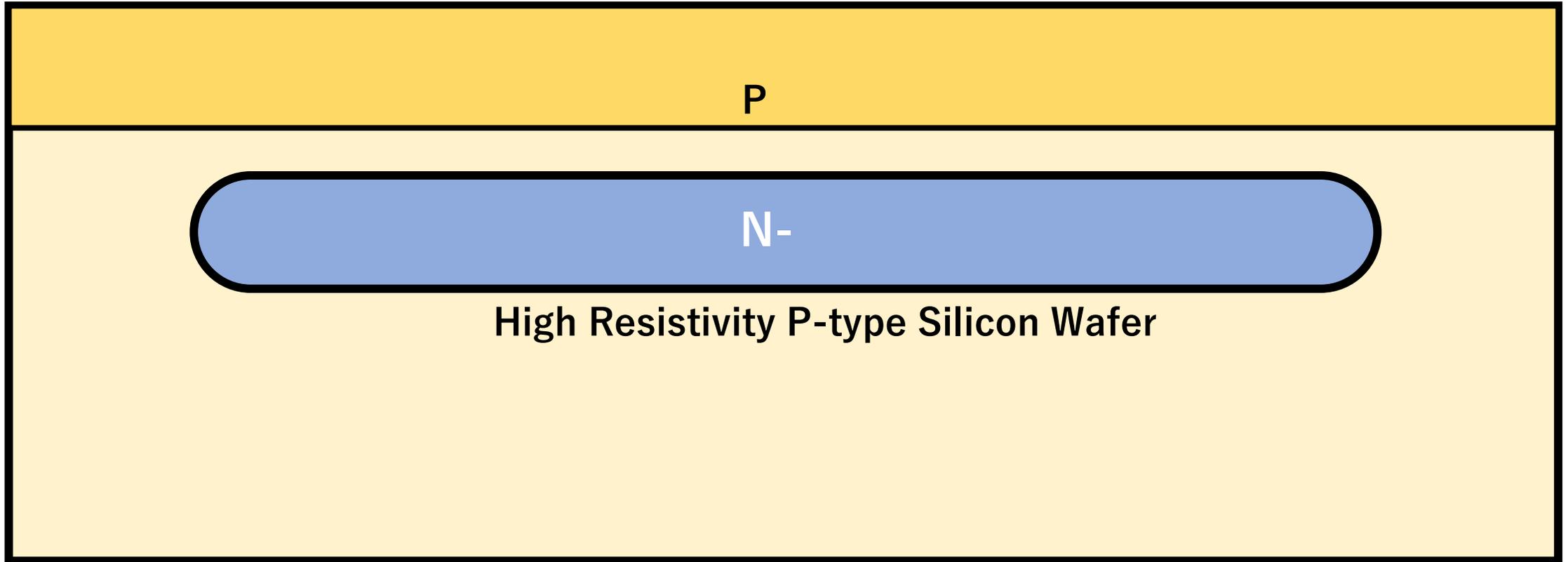
Step 01 大口径 Intrinsic Silicon Wafer から始めます。

High Resistivity P-type Silicon Wafer

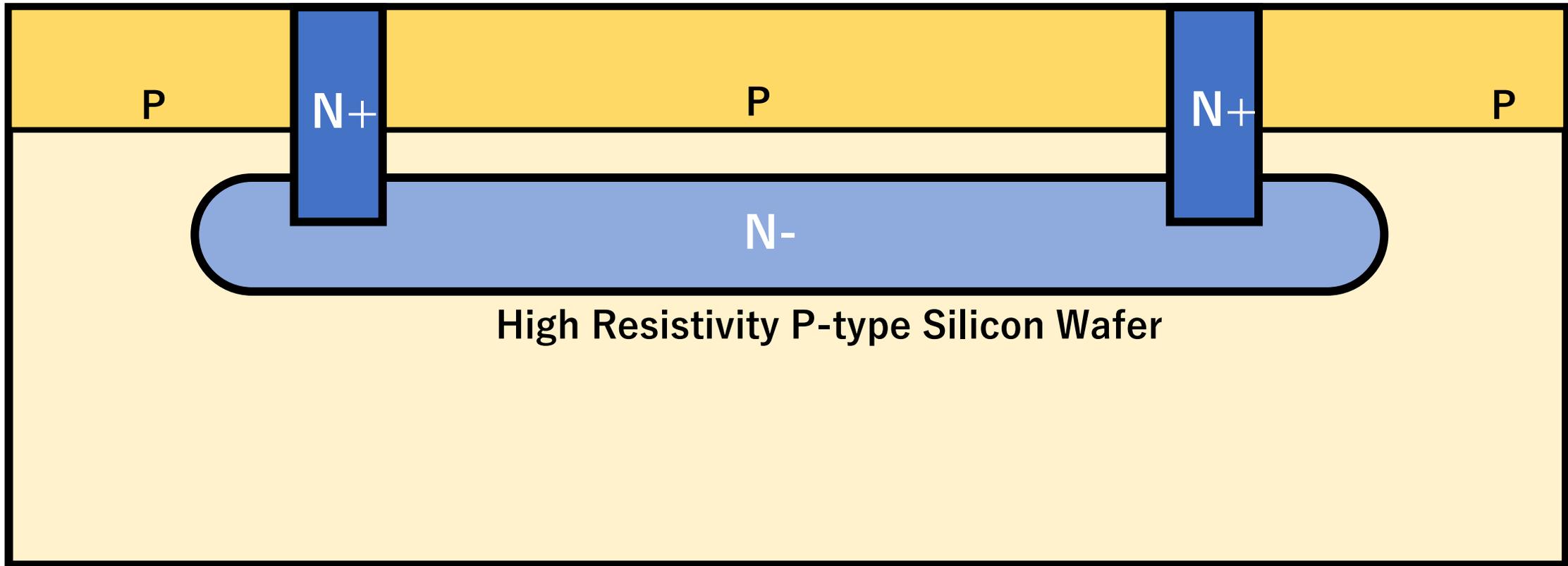
Step 02 High Energy イオン打ち込みで埋め込みN-層を選択形成する。



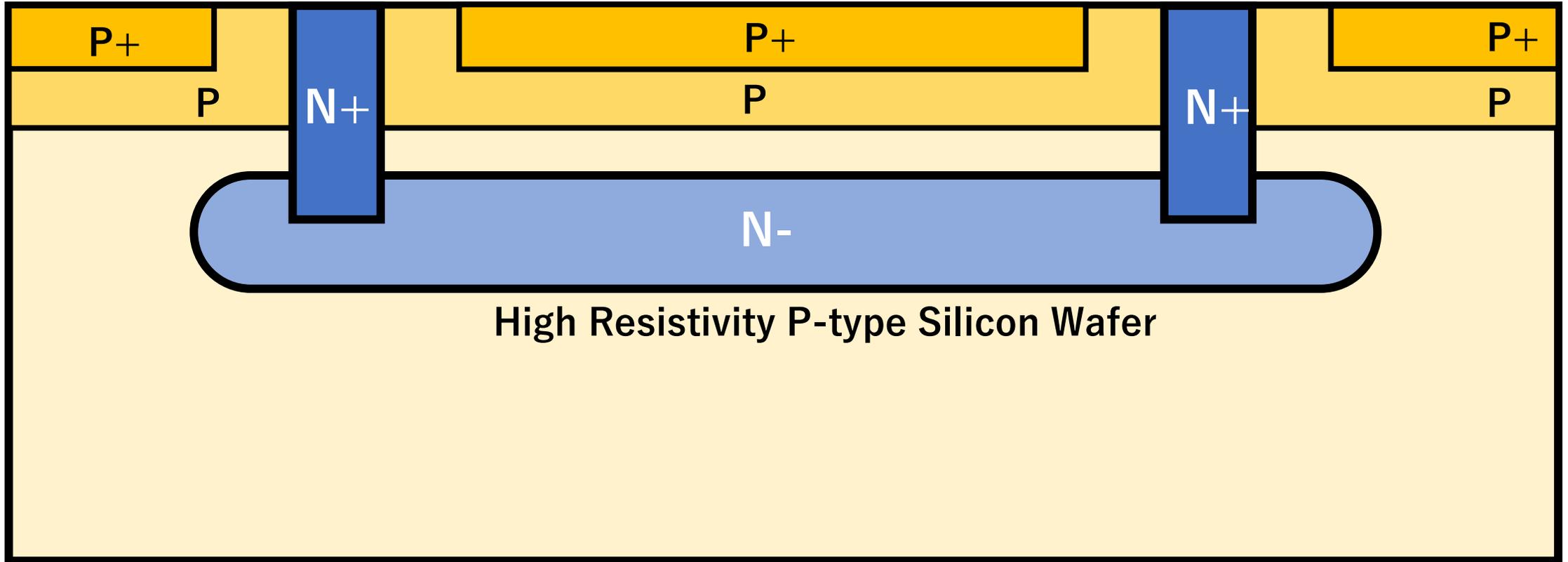
Step 03 イオン打ち込みで埋め込みN-層の上部全面にP層を形成する。



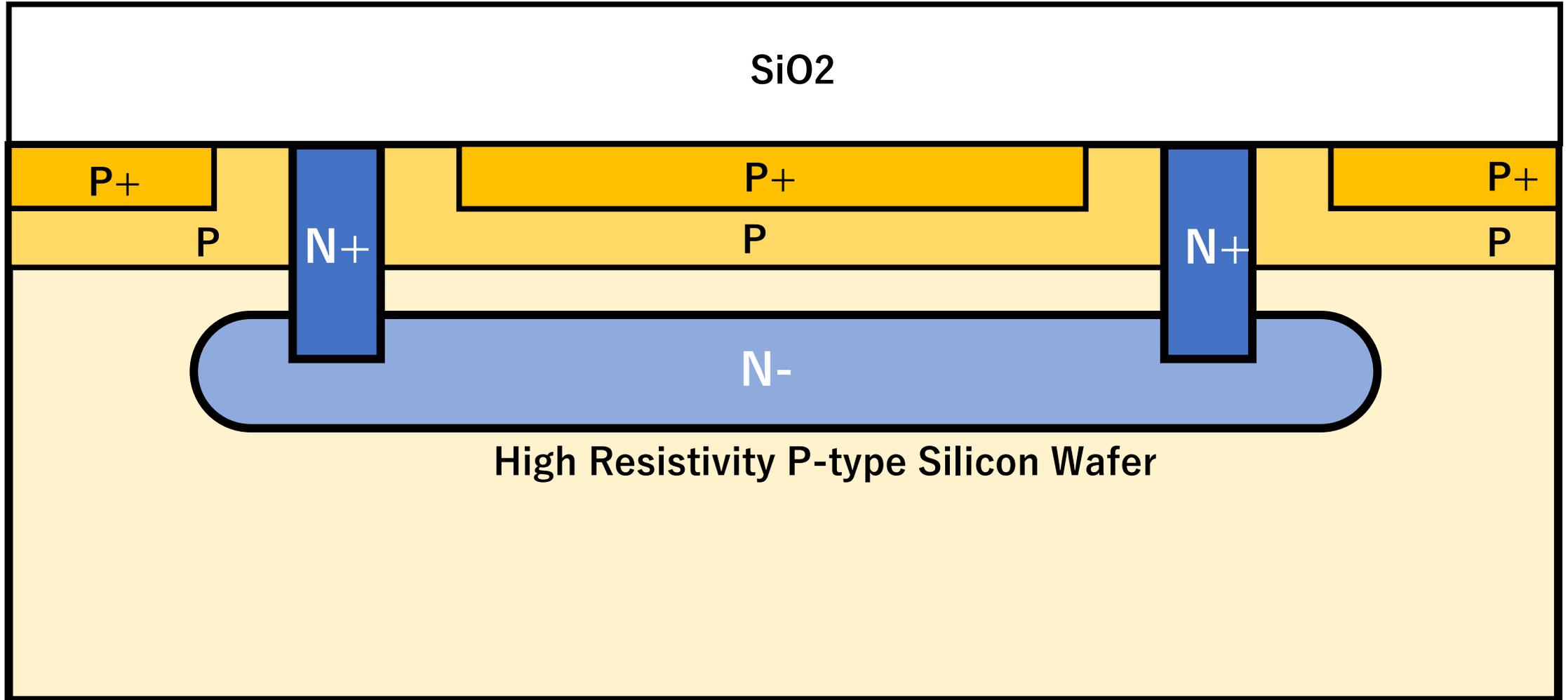
Step 04 電荷の蓄積部となるN+領域を表面に選択形成する。



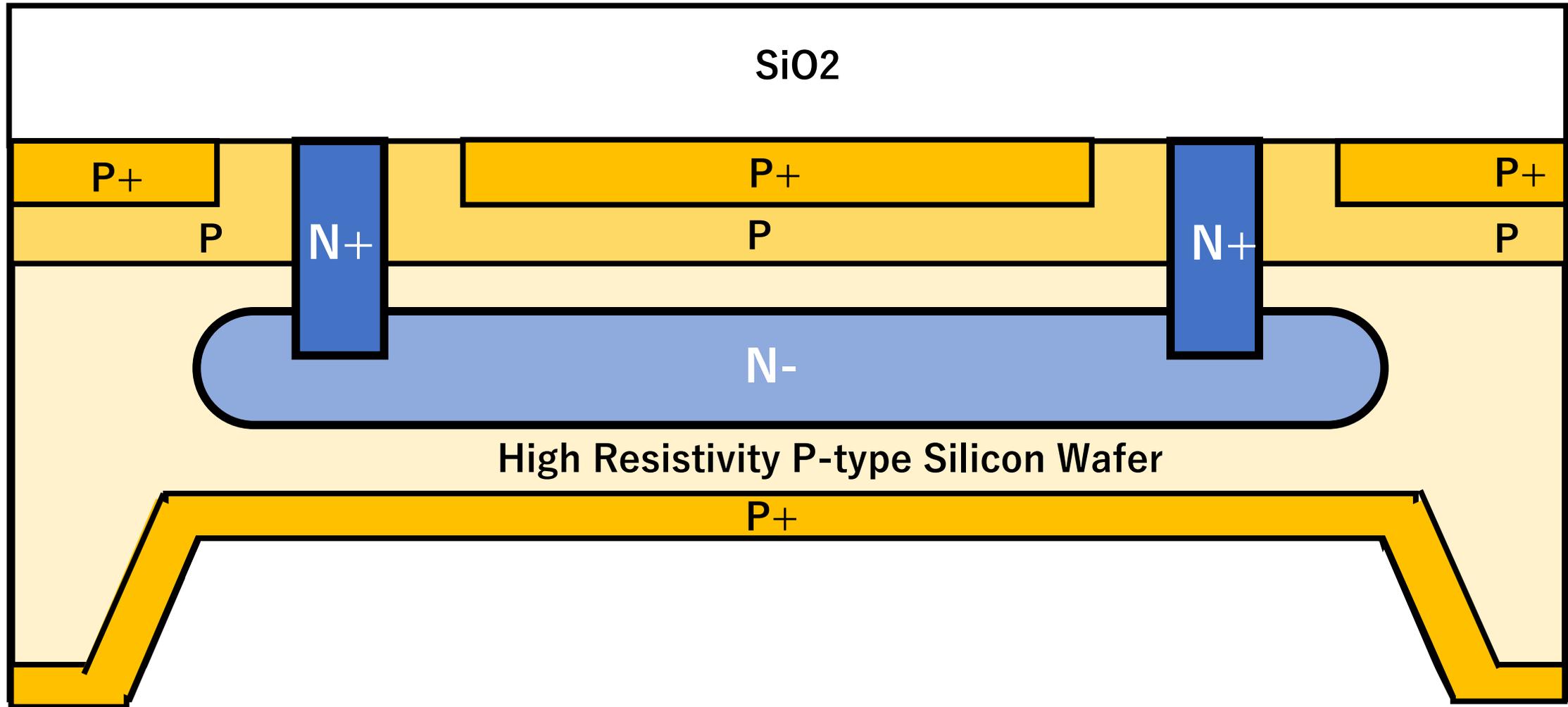
Step 05 P+ 領域を表面に選択形成する。



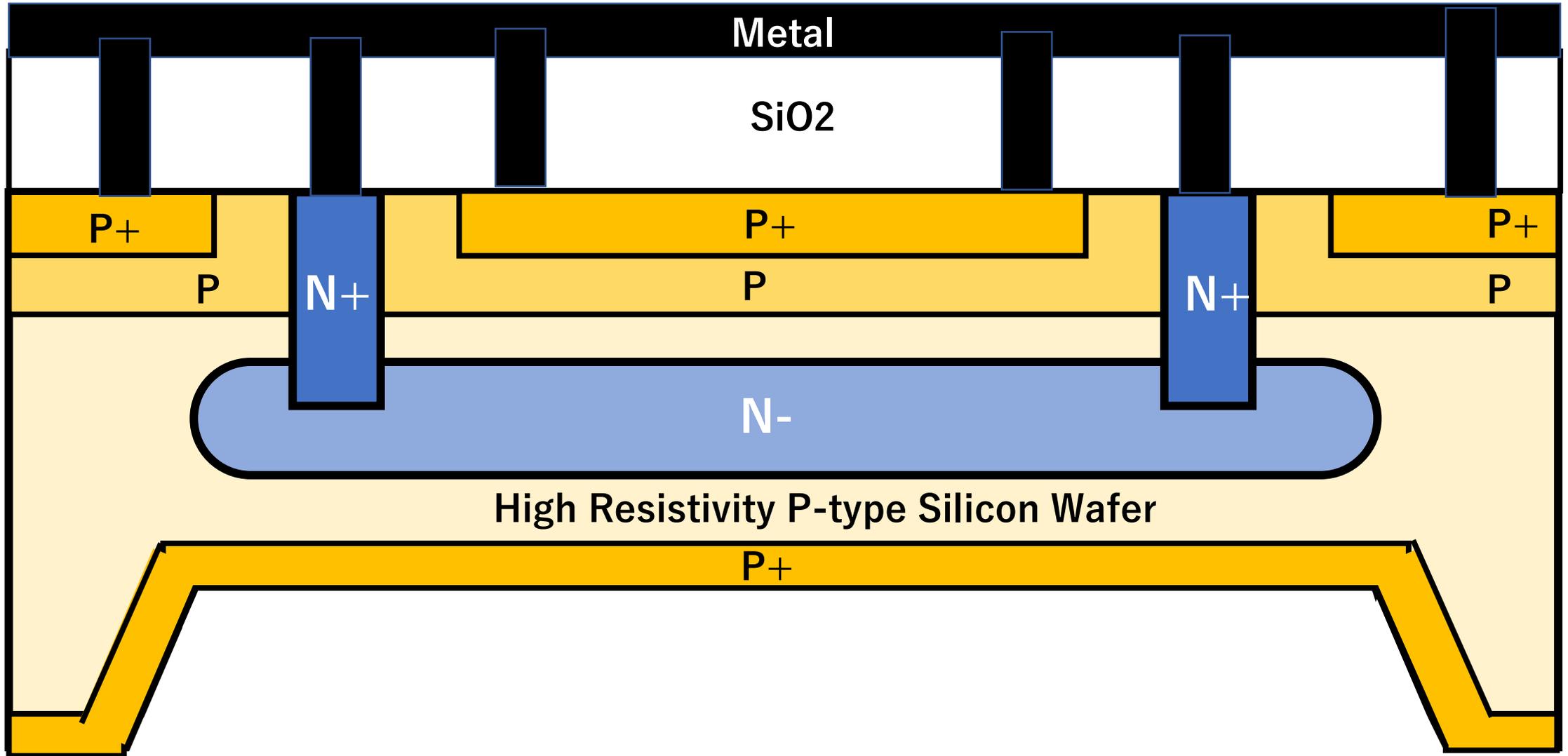
Step 06 受光面側に酸化膜を厚く形成する。



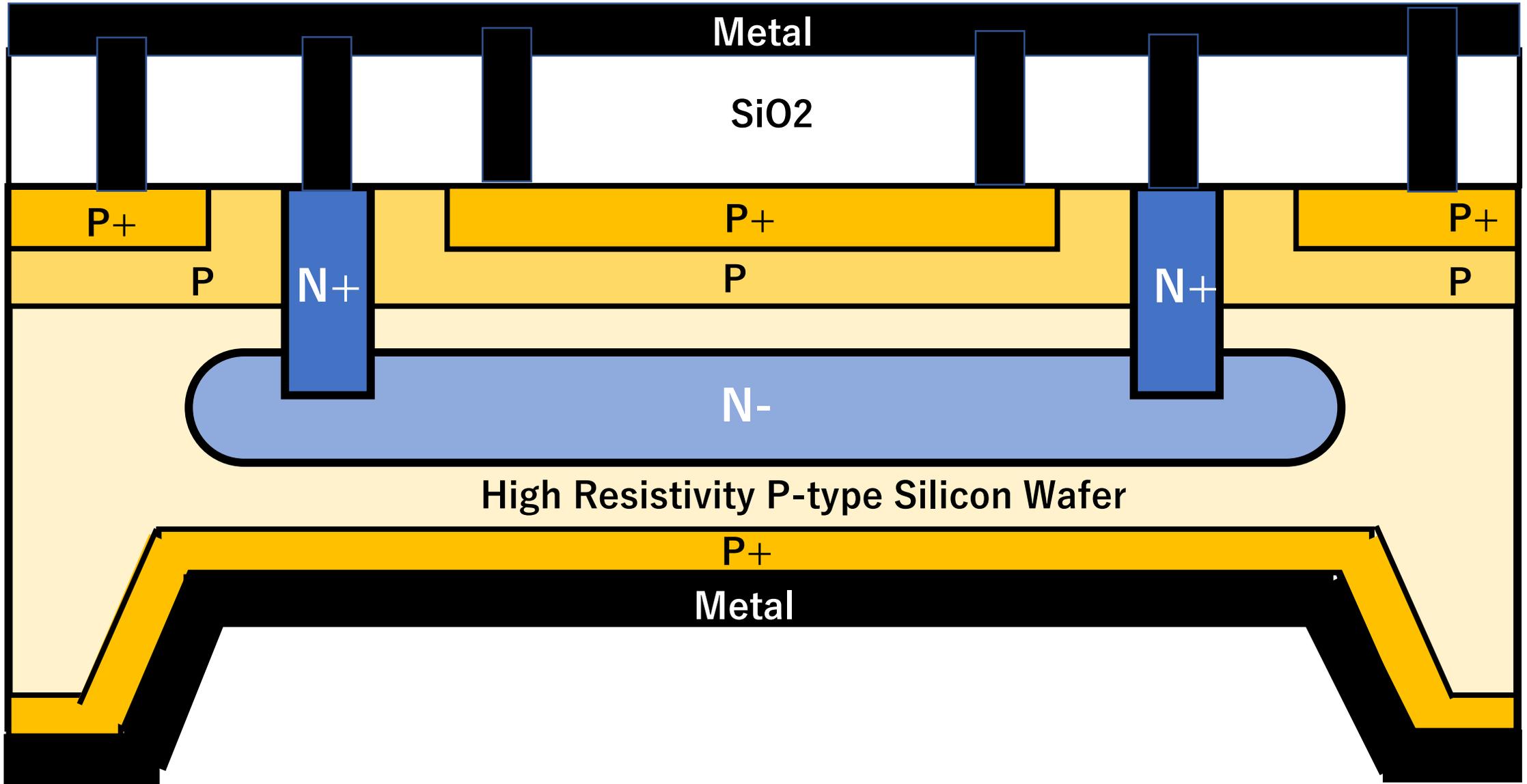
Step 07 裏面を選択エッチングして全面にP+層を形成する。



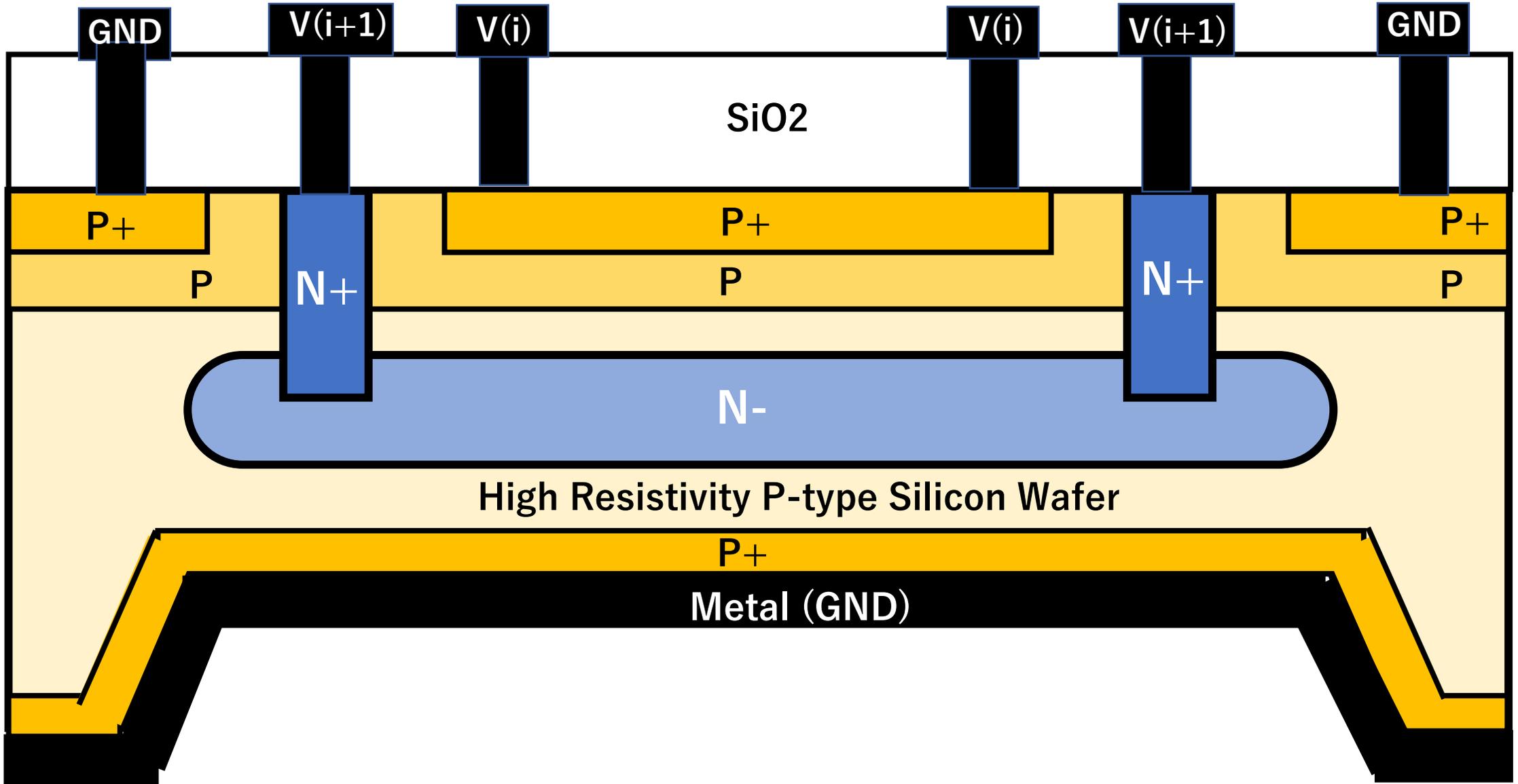
Step 08 表面の酸化膜を選択エッチングして金属膜を埋める。



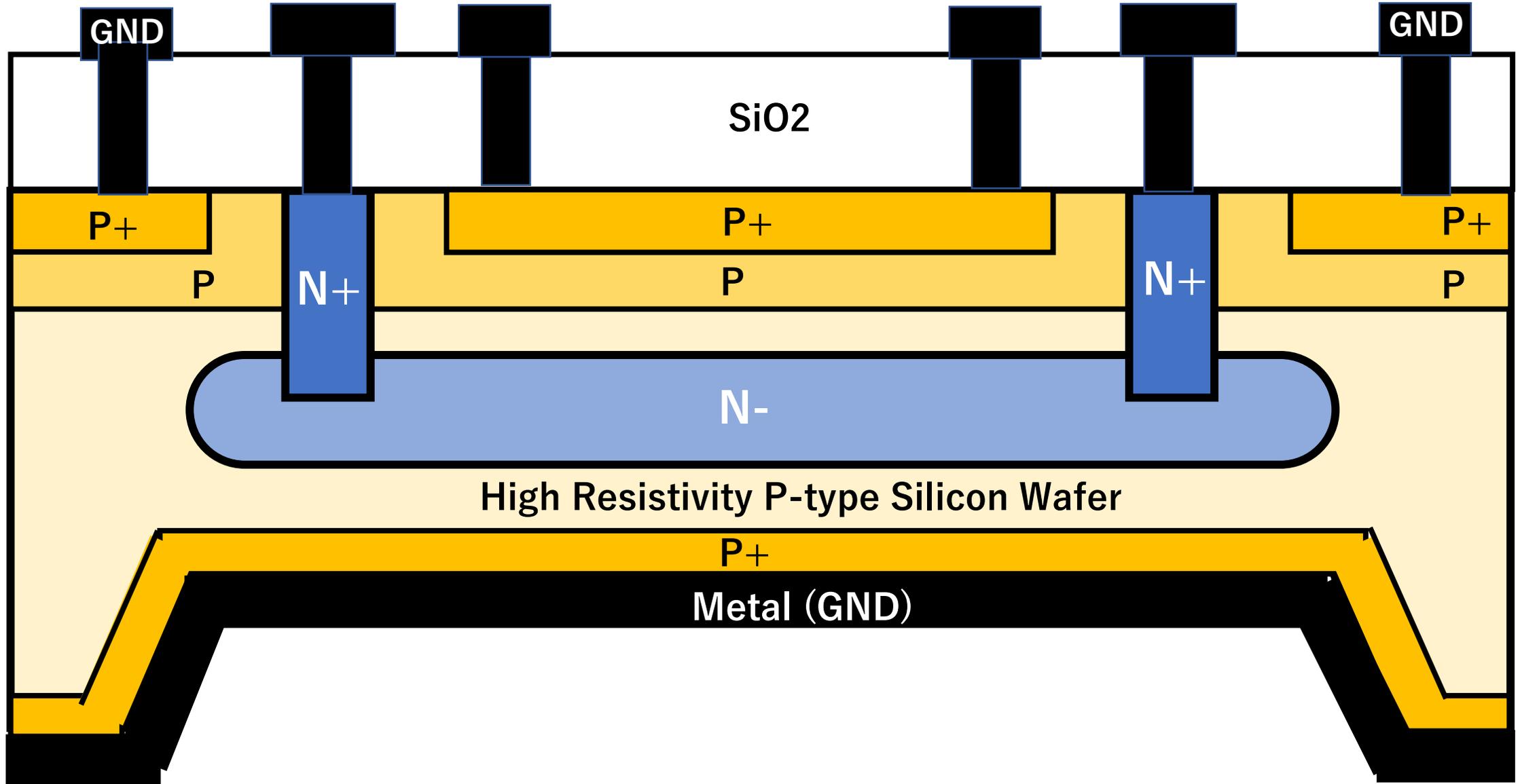
Step 09 裏面に金属膜をつける

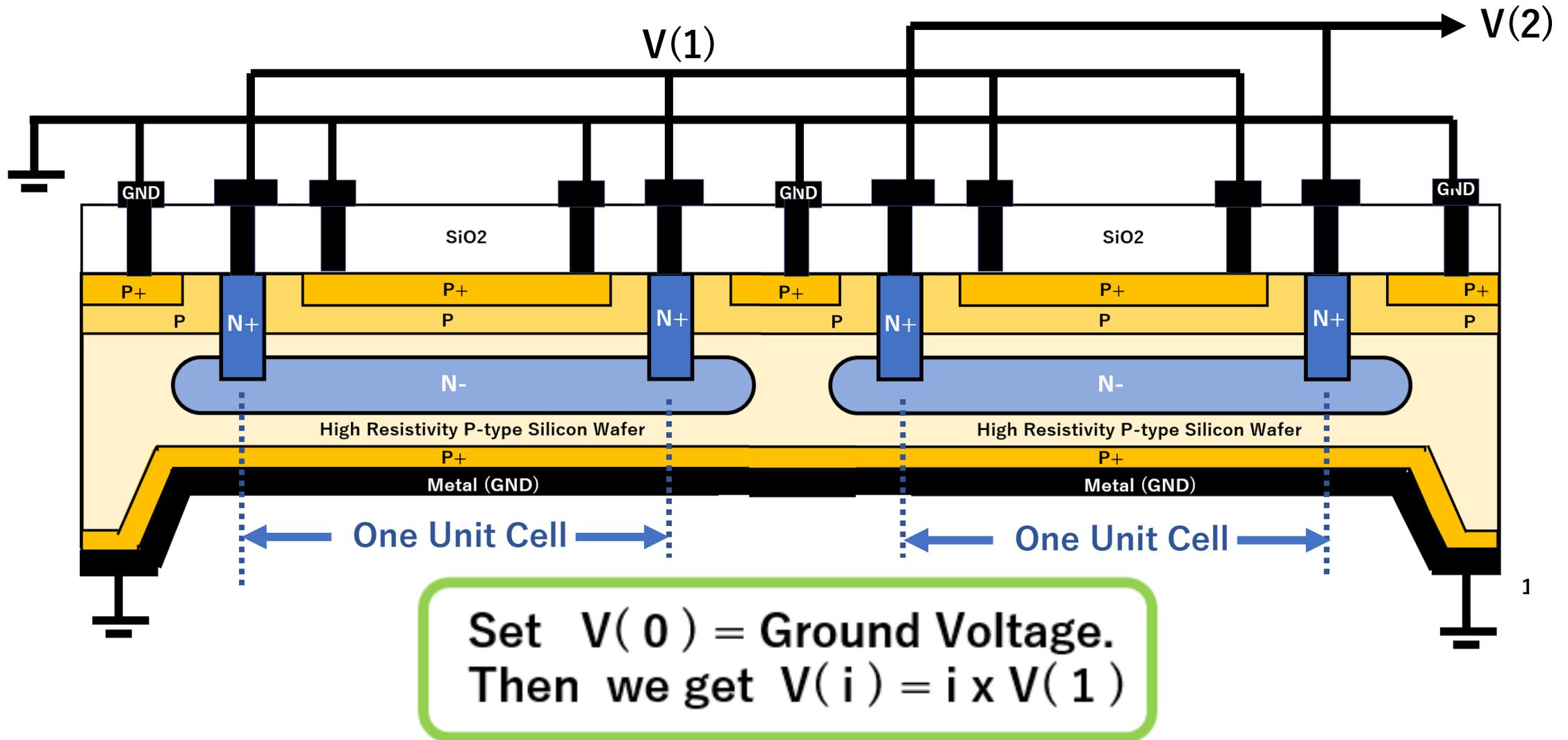


Step 10 表面の金属膜を選択エッチングする



Step 10 表面の金属膜を選択エッチングする

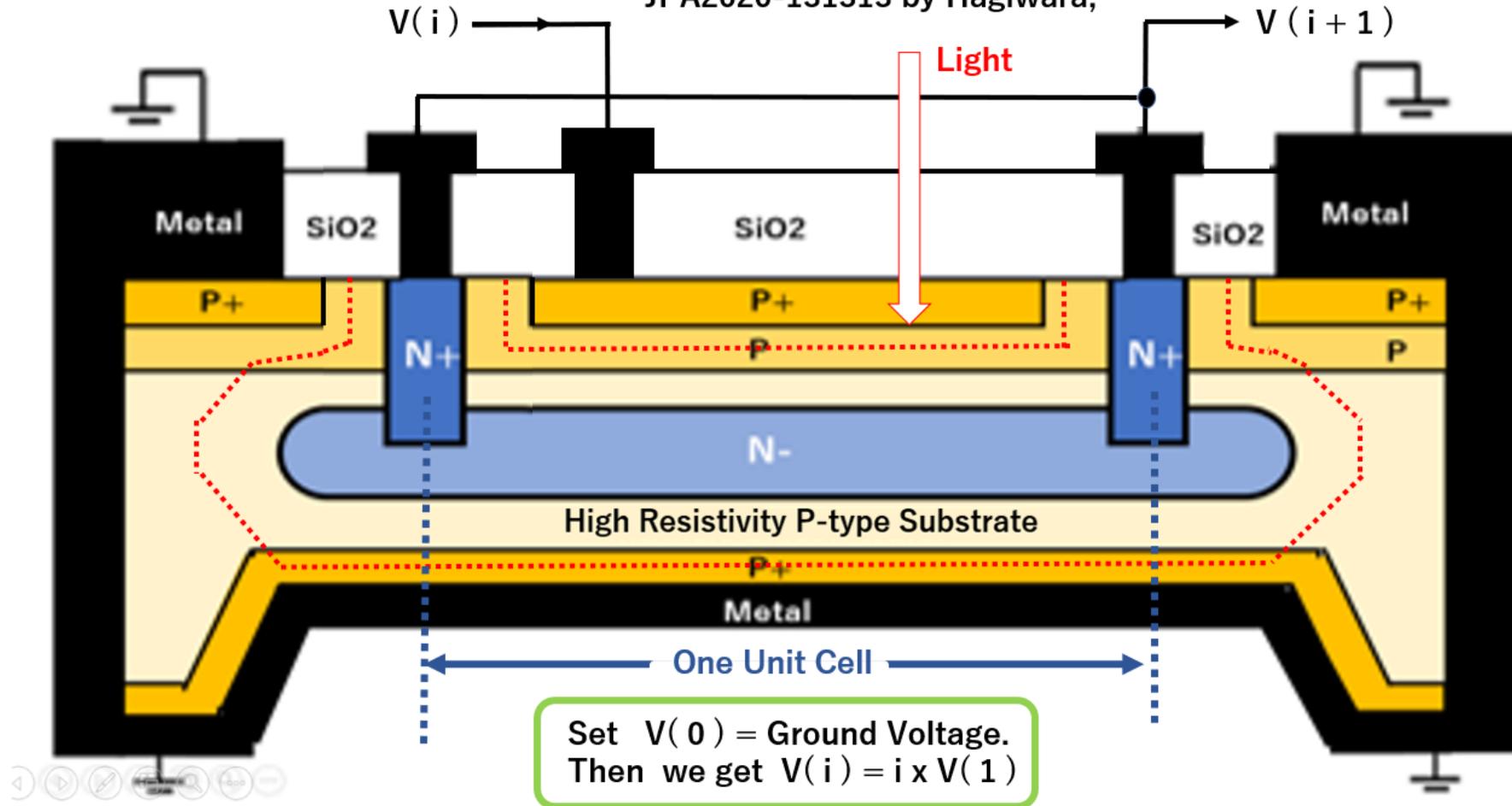




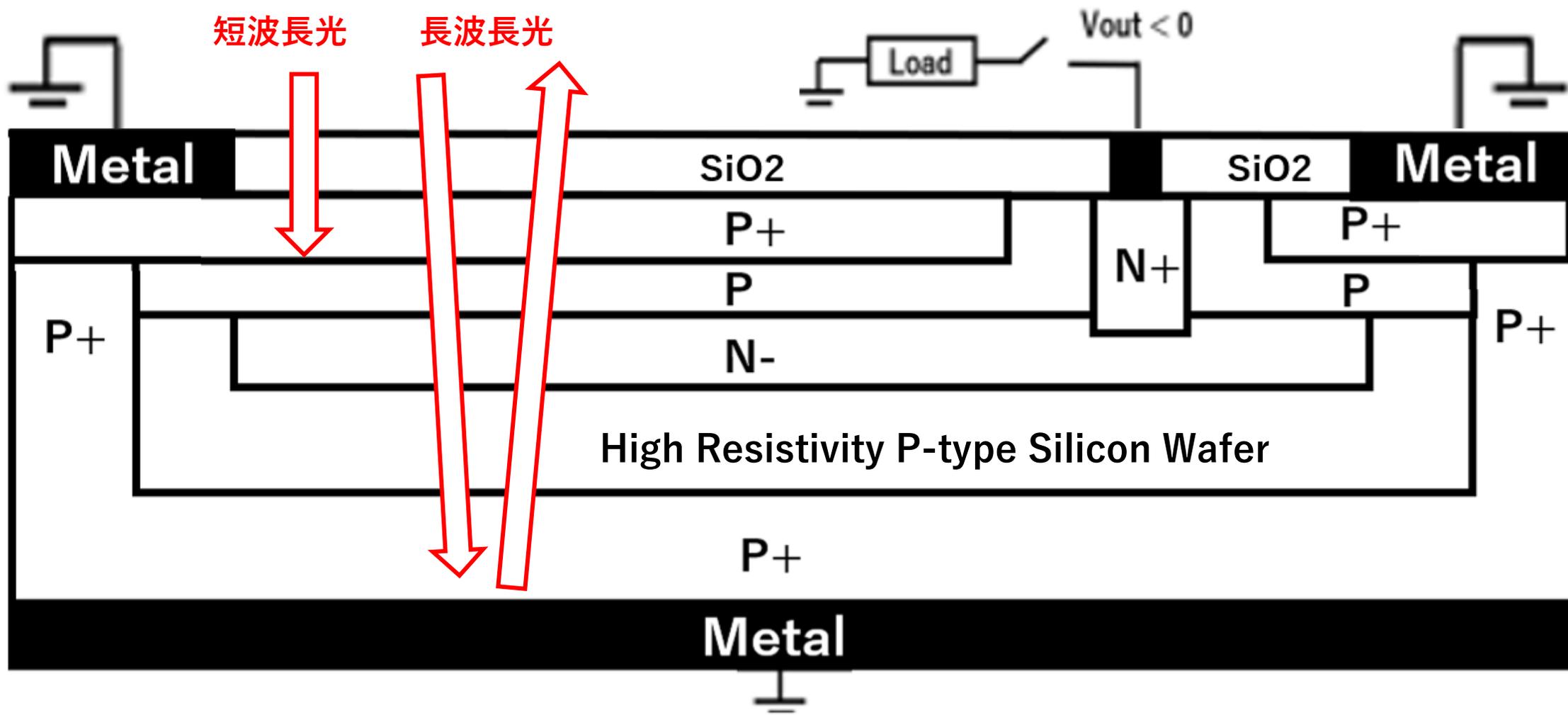
直列にCellを2つ連結することによりV(1)の2倍の出力電圧V(2)を得ることができます。

One Unit Cell of P+PN-PP+ junction type Solar Cell, which can be connected in series.

JPA2020-131313 by Hagiwara,



短波長青色光は、受光表面のP+P濃度勾配を利用した BAND BENDING効果により生じるバリア電界をうまく利用して光電子とホールを効率よく分離する。シリコンのBand Energy Gapの $E_G = 1.1 \text{ eV}$ 以下の低エネルギーPhoton (長波長の赤外線)は、原理的に電気エネルギーには変換できない。そこでシリコンchipを薄くする事とする。裏面Metalを金属鏡として利用して低エネルギーPhoton (長波長の赤外線)を反射して、シリコンWAFERの外に放出反射し、太陽電池の高温化を防止しリーク電流を抑圧する。



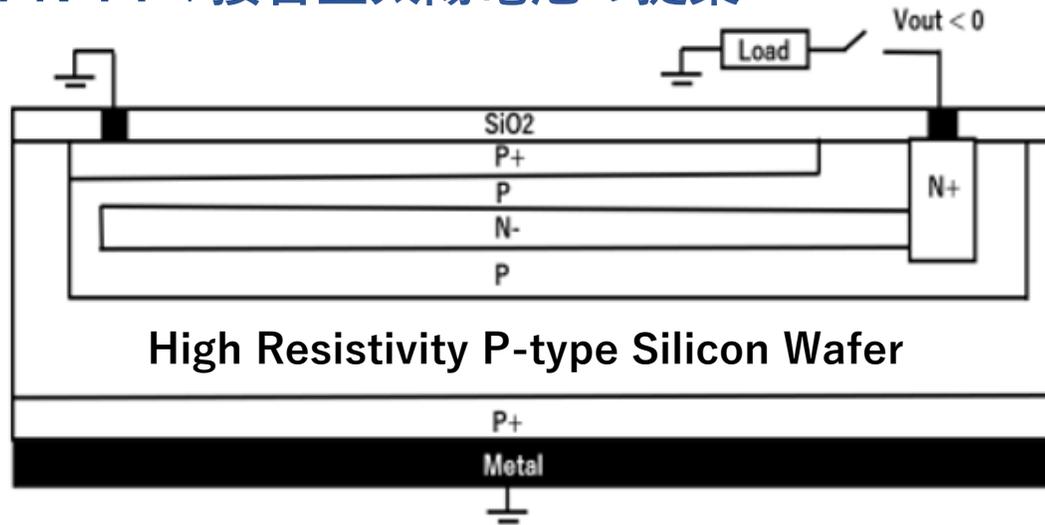


Fig. 3 Pinned PIN Photodiode type Solar Cell (Hagiwara.2021)

See ICECET 2021 Conference Paper 61,
by Hagiwara (AIPS) on Dec 9, 2021

西澤教授の P-I-N型の受光素子は 短波長光のに関してたいへん良好な受光素子であることが知られています。そのままでは Edge に電界がかかり再結合リークが大問題です。N+P接合も同等の良好な感度特性を持つ受光素子です。、しかしその理論的限界は 20~30%であると理解されています。Single 接合を支えるP基板自体がGNDで電位がFLATで電界がなく、CHIP体積をほとんど占めており、そこで再結合が生じます。その結果、光電変換の量子効率を劣化させています。

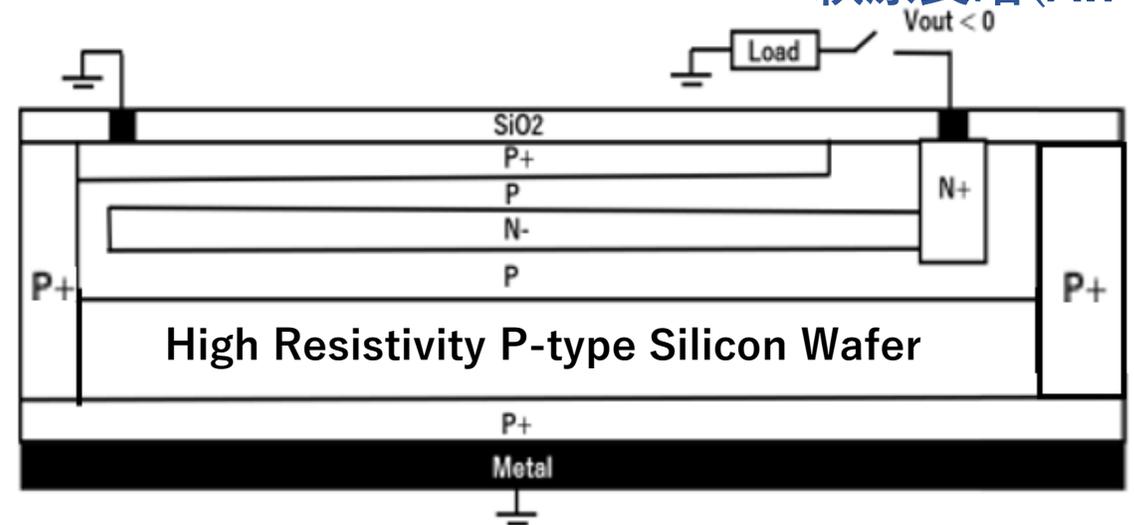


Fig. 3 Pinned PIN Photodiode type Solar Cell (Hagiwara.2022)

with Pinned Grounded Chip Edge
in order to suppress Edge Leakage

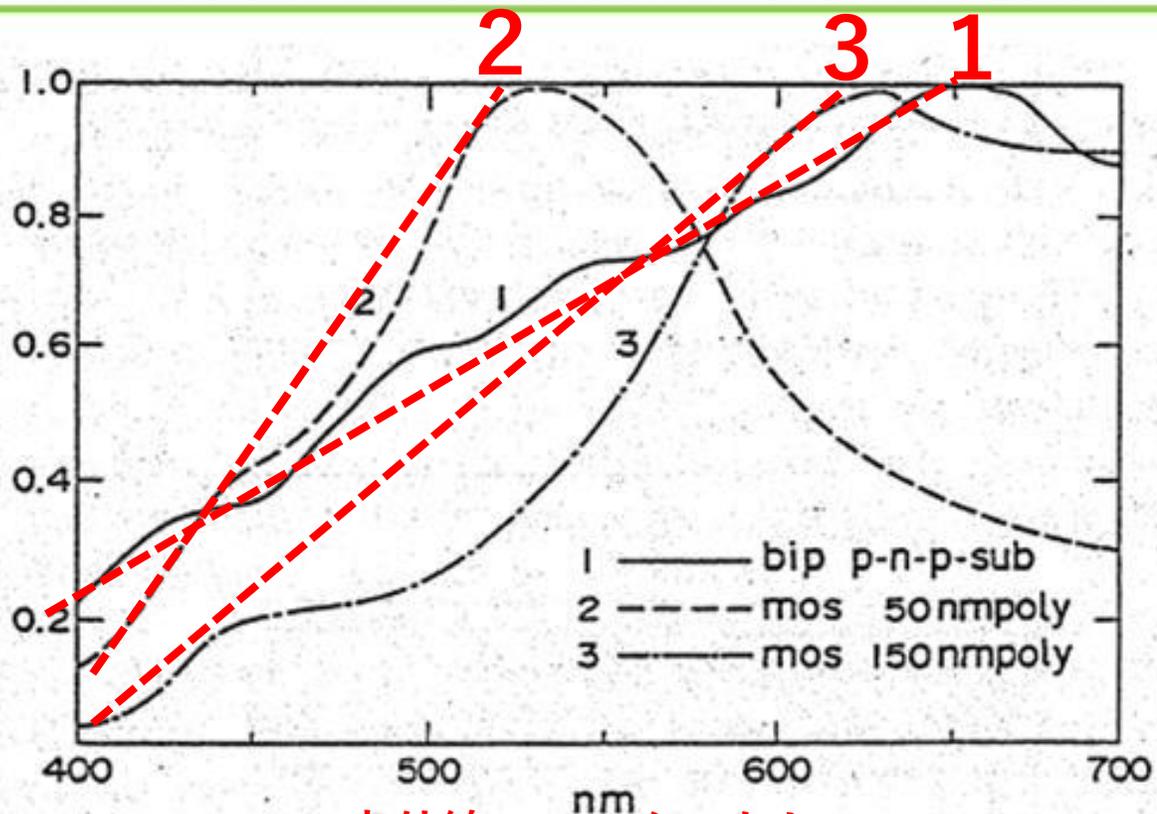
問題はいかにして Chip 周辺に P+領域を形成し、GND電圧に安定固定して 周辺からのリーク電流を抑圧するかです。ChipのSlice時に周辺をP+にする工程が必要となります。

埋め込みN-層は常に完全空乏化した状態で動作します。P+PN-PP+構造で全域が完全空乏化またはBand Bendingによりバリア電界があり、再結合の問題はありません。

PNP接合型受光素子と MOS・CCD容量型受光素子の分光感度特性の比較DATAを測定したことがあります、PNP接合型受光素子と N+P接合型受光素子の分光感度特性の比較DATAは持っていません。単純なN+P接合型受光素子は、基板がほとんどの体積を占めており、その部分は電界がなく、電位は FLATで 再結合領域となり、ここでは、光エネルギーは熱となり無駄となり、正確な理論では20～30%が限界であるとされている。

しかし、再結合領域の存在しない受光構造も作れると考え1975年に超光感度イメージセンサーに、そして現在は将来の新型太陽電池が可能ではないかと模索しています。

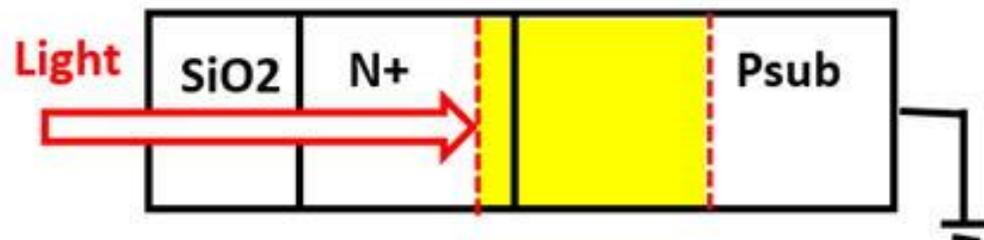
The actual 1978 Sony HAD sensor has the P+PN+Psub Junction type Pinned Photodiode (PPD) sensor structure for the excellent short wave blue light sensitivity.



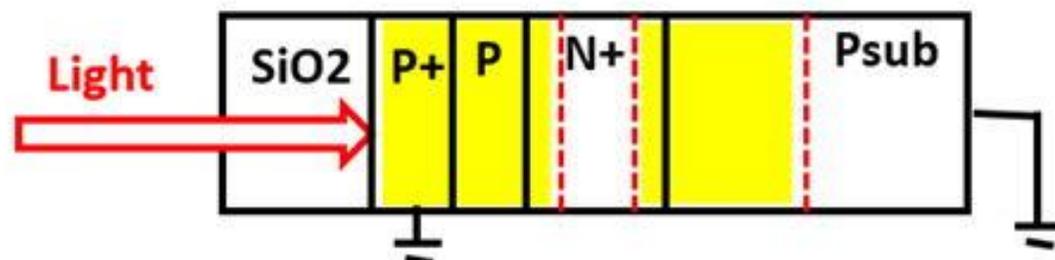
赤外線フィルターなし

Fig. 7. Relative spectrum response. The relative response of the bipolar-type $\text{SiO}_2\text{-P2-N1-P1-SUB}$ structure is compared with poly- $\text{SiO}_2\text{-N2-P(SUB)}$ structures of the polysilicon thickness of 50 and 150 nm.

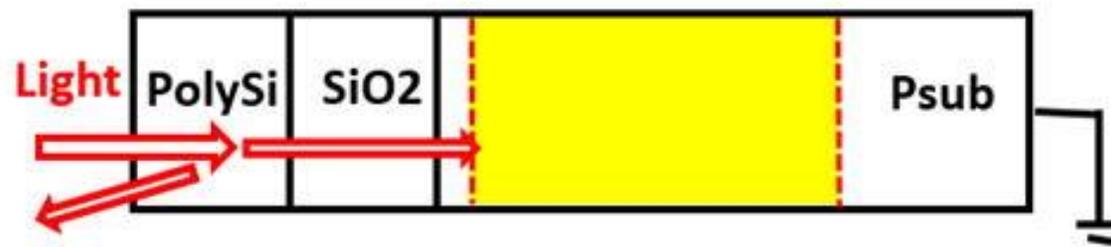
(0) Original N+P junction type Photo Sensor with very poor short wave blue light sensitivity



(1) Bip PN+Psub junction type Photo Sensor with excellent short wave blue light sensitivity



(2,3) MOS Capacitor type Photo Sensor with fairly good short wave blue light sensitivity



Yoshiaki Hagiwara, "High Density and High Quality Frame Transfer CCD Imager with Very Low Smear, Low Dark Current and Very High Blue Sensitivity", IEEE Transaction on Electron Devices, Vol 43, no. 12, December 1996

http://www.aiplab.com/P1996_Pinned_Photodiodoe_used_in_Sony_1980_FT_CCD_Image_Sensor.pdf

青色感度特性に差が見られます (600nm 相対値で比較)

Sony (Hagiwara) SSDM1978

SONY IMX250

HAMAMATSU
PHOTON IS OUR BUSINESS

赤外線CUTフィルターなしで
ほぼ量子効率の理論直線を示す。

赤外線CUTフィルターあり??
量子効率の理論直線よりずれている。
青色成分が持ち上がる??

赤外線CUTフィルターあり??
量子効率の理論直線よりずれている。
青色成分が持ち上がる??

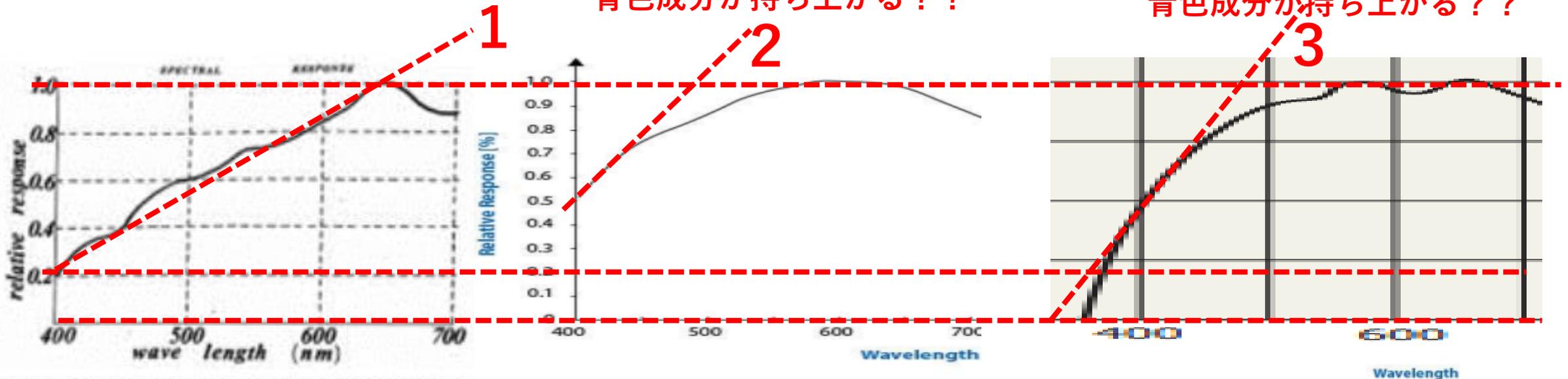


Fig.13 Spectral Response of the Pinned Photo
with Pinned SiO₂ Window and Pinned Surface.

(1) PNP接合

(2) PNP接合

(3) N+P接合

量子効率の理論直線の傾きが(1)と(2)と(3)で異なっている。(1)は受光部のN層が常に空乏化している。(2)の埋め込みN層は受光時に電荷が蓄積するにつれ電位はFLATになる。(3)は常に電荷蓄積部はFLAT。

Problem of Single Junction type Solar Cells

理論的に従来の太陽電池の量子効率 $20\% \sim 30\%$ と低い理論的な理由を説明しています。

The conventional single N+P junction type solar cell has a very poor efficiency of the photon to electron energy conversion.

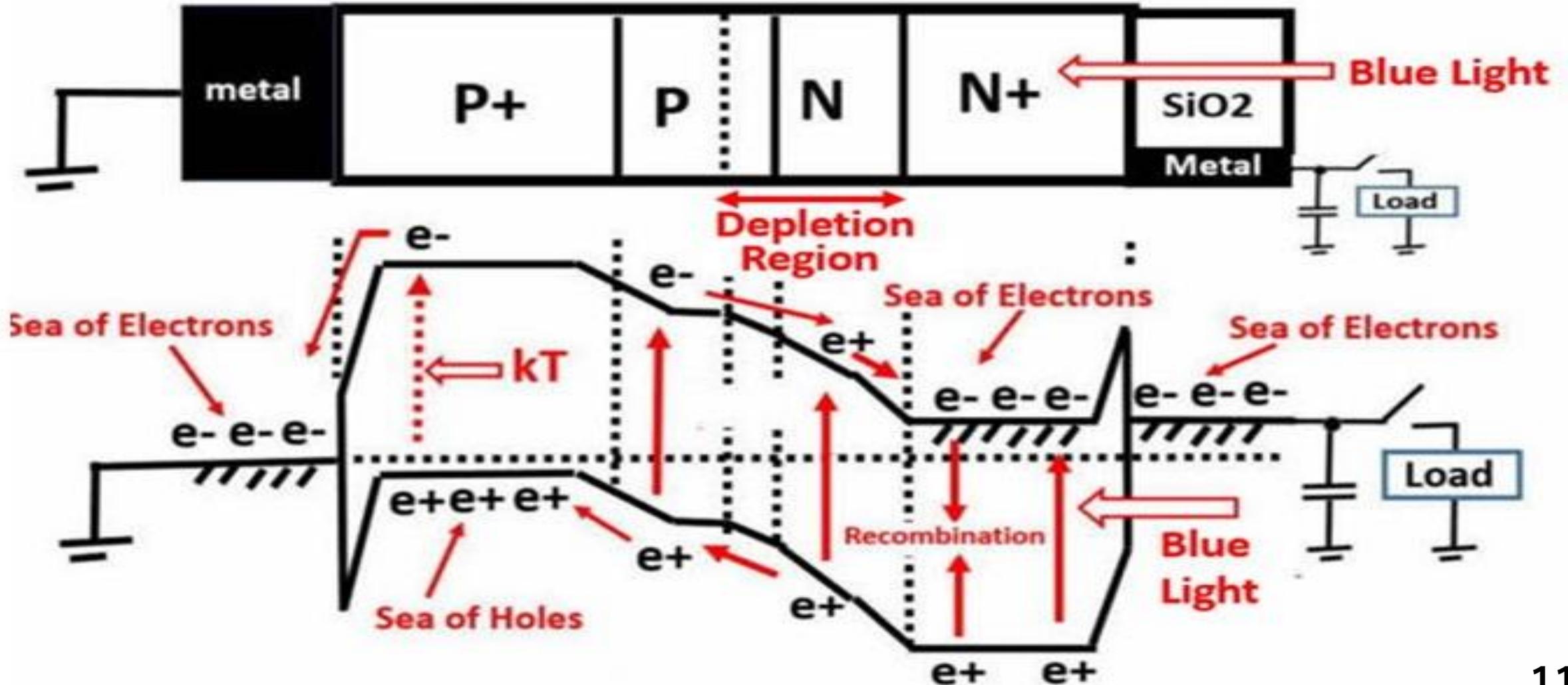
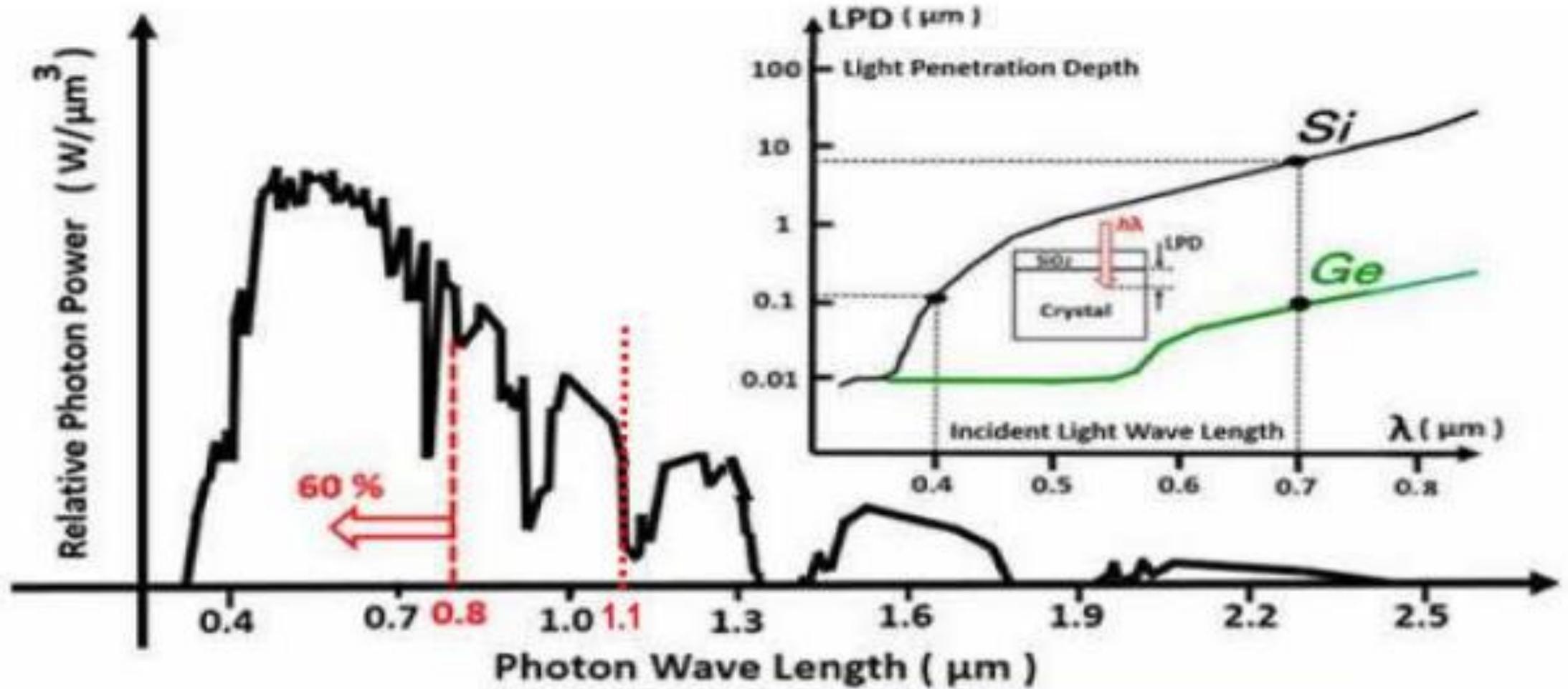


Photo Energy Spectrum of Sun Light and Light Penetration Depth of Silicon Crystal.

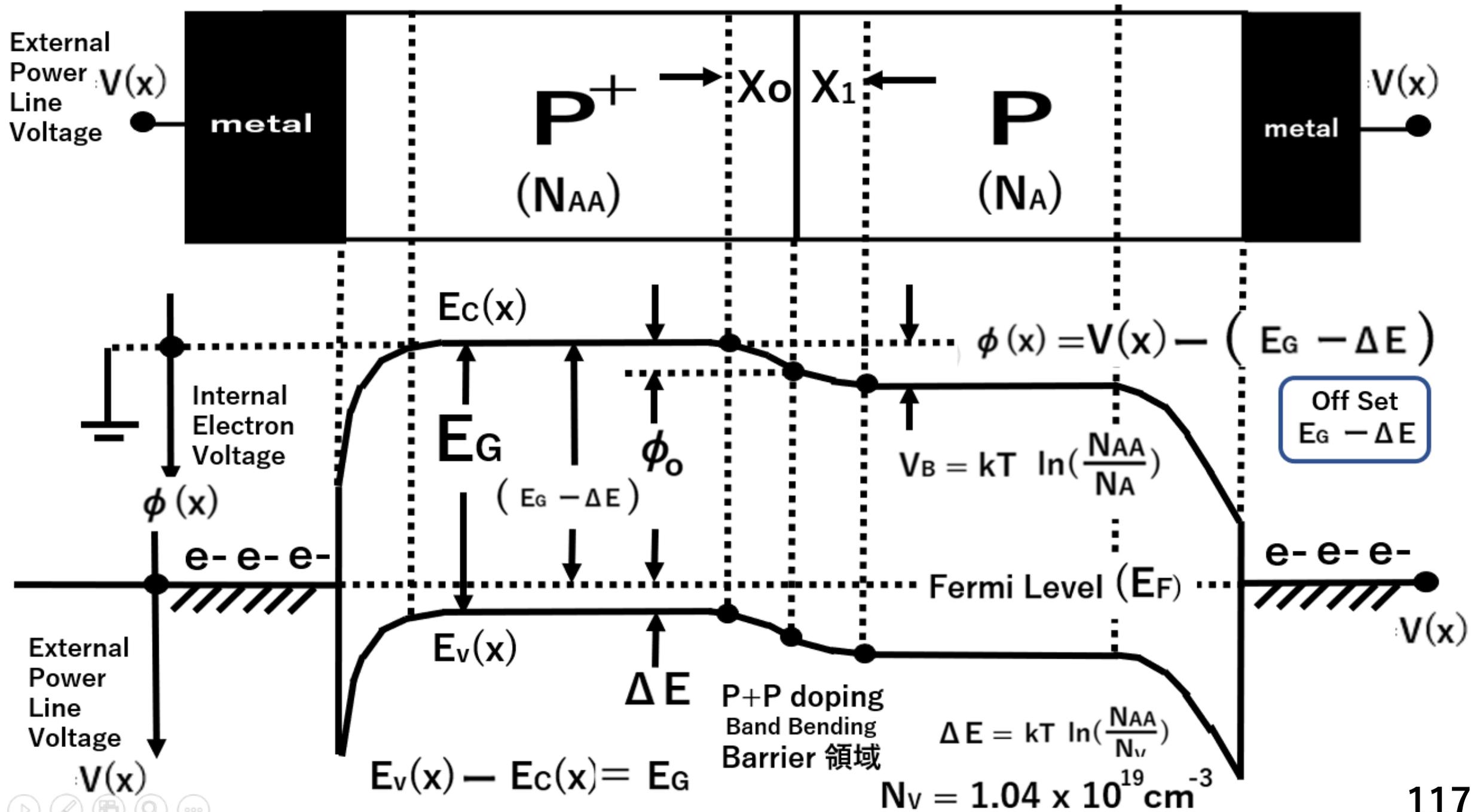


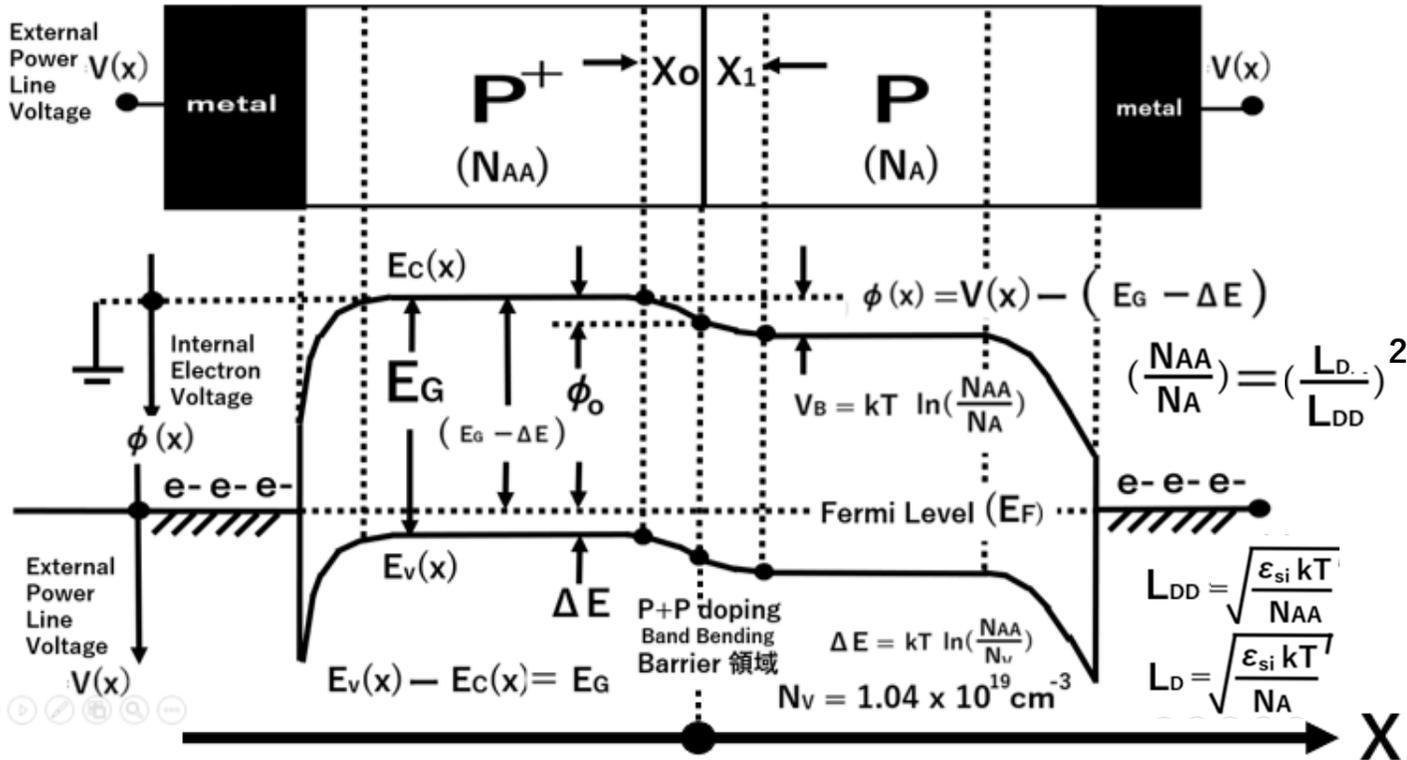
$$E = \hbar \omega = hf = hc / \lambda$$

$$E \text{ (eV)} = 1.24 / \lambda \text{ (}\mu\text{m)}$$

For Silicon, $E_g = 1.10 \text{ eV}$ and $\lambda = 1.12 \mu\text{m}$

The light energy of the wave length more than $\lambda = 1.12 \mu\text{m}$ can not be converted to electrical energy in the silicon crystal.



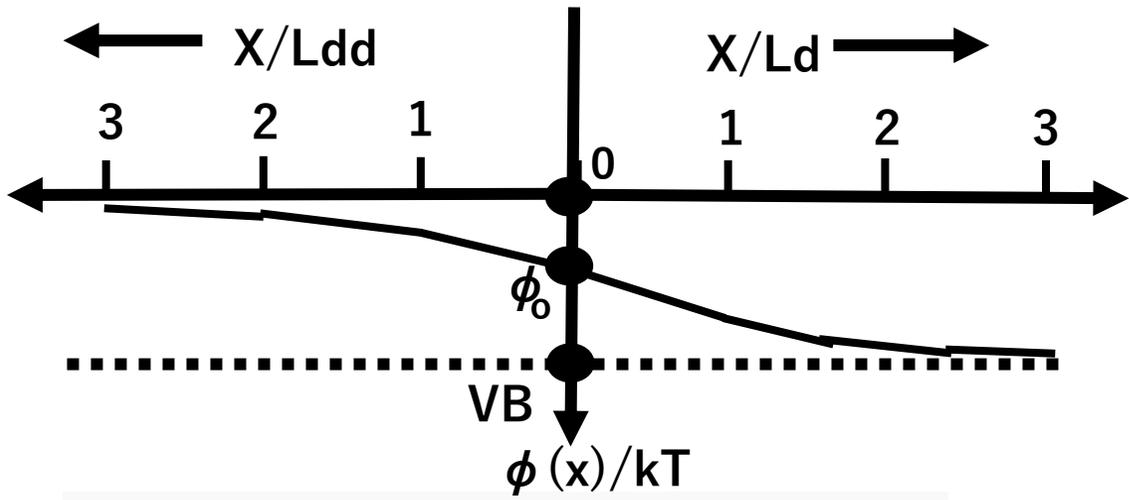


$(\frac{N_{AA}}{N_A})$	$(\frac{\phi_0}{kT})$
1	0
2	0.306853
3	0.450694
4	0.537902
5	0.597641
10	0.744157
100	0.953483
1000	0.993085
10000	0.999079

$$\left(\frac{\phi_0}{kT}\right) = \left\{ 1 - \frac{\ln\left(\frac{N_{AA}}{N_A}\right)}{\left(\frac{N_{AA}}{N_A}\right) - 1} \right\}$$

$$\text{for } x < 0 \quad \frac{1}{2} \left\{ \frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_{DD}}\right)} \right\}^2 = \left(\frac{\phi(x)}{kT}\right) + \exp\left(-\frac{\phi(x)}{kT}\right) - 1$$

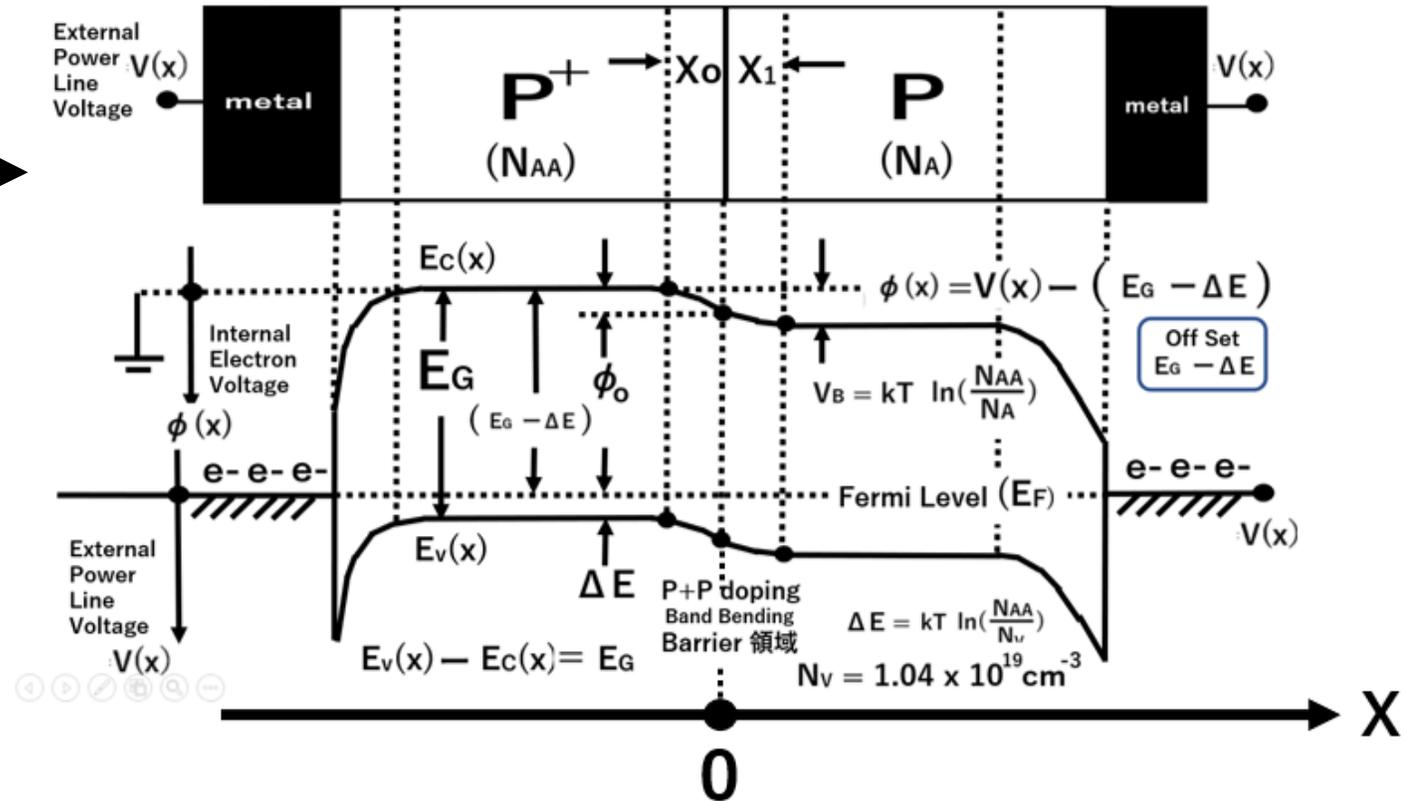
$$\text{for } x > 0 \quad \frac{1}{2} \left\{ \frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_D}\right)} \right\}^2 = \frac{(\phi(x) - V_B)}{kT} + \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right) - 1$$



For $N_{AA}/N_A = 10000$,

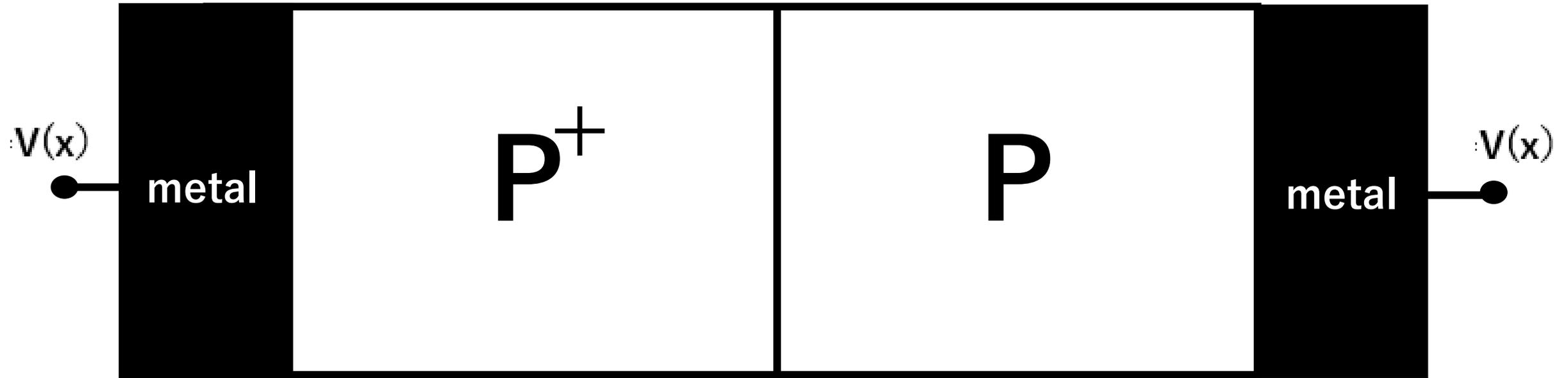
$$\ln(N_{AA}/N_A) = 9.210340$$

$$\phi(0)/kT = 0.999079.$$



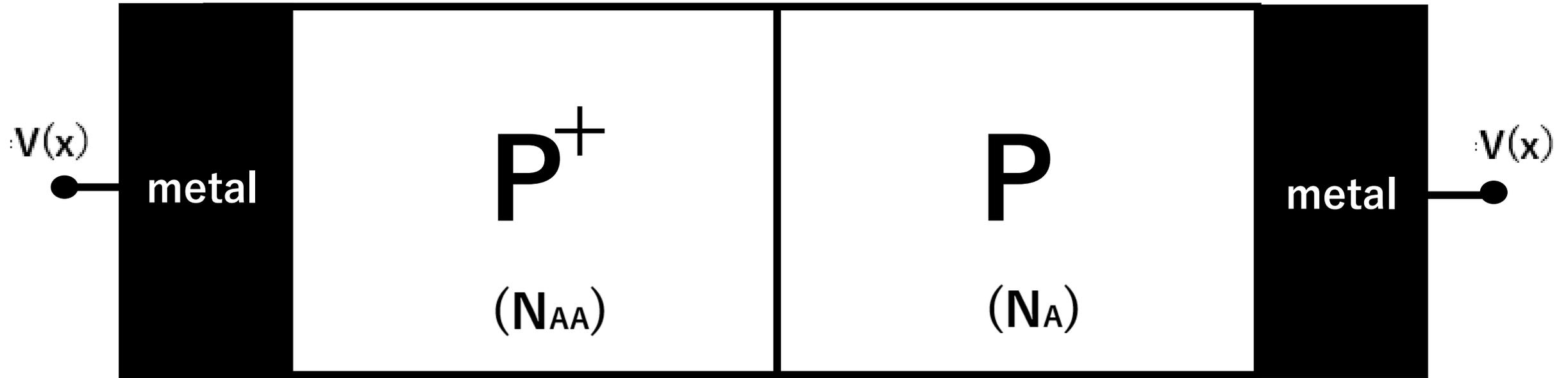
At $x = -L_{dd}$,	$\phi(x)/kT = 0.405642$	$\phi(x)/\phi(0) = 0.406016$
At $x = -2*L_{dd}$,	$\phi(x)/kT = 0.155575$	$\phi(x)/\phi(0) = 0.155719$
At $x = -3*L_{dd}$,	$\phi(x)/kT = 0.058170$	$\phi(x)/\phi(0) = 0.058223$
At $x = +L_d$,	$\phi(x)/kT = 8.108429$	$\phi(x)/\phi(0) = 0.880362$
At $x = +2*L_d$,	$\phi(x)/kT = 8.852071$	$\phi(x)/\phi(0) = 0.961101$
At $x = +3*L_d$,	$\phi(x)/kT = 9.083526$	$\phi(x)/\phi(0) = 0.986231$

Band Bending Effect applied to create Barrie Potential V_B by the P + P Impurity Doping Variation Engineering



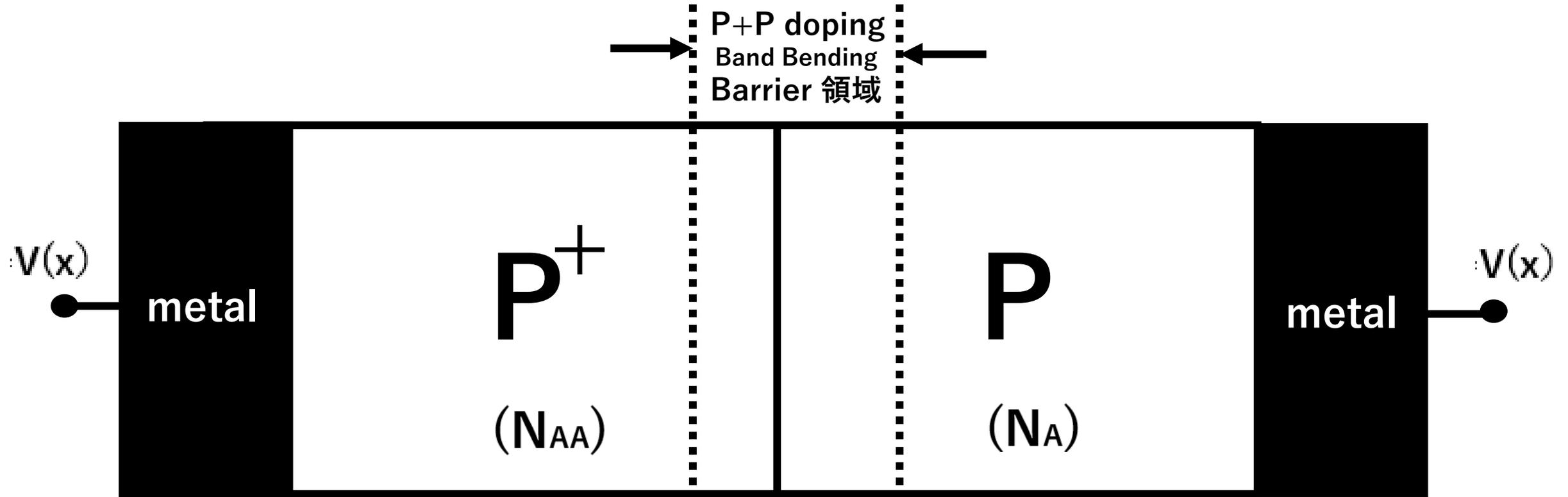
External
Power Line
Voltage $V(x)$

Band Bending Effect applied to create Barrie Potential V_B by the P + P Impurity Doping Variation Engineering



External
Power Line
Voltage $V(x)$

Band Bending Effect applied to create Barrier Potential V_B by the P+P Impurity Doping Variation Engineering



External
Power
Line
Voltage
 $V(x)$

P+P doping
Band Bending
Barrier V_B

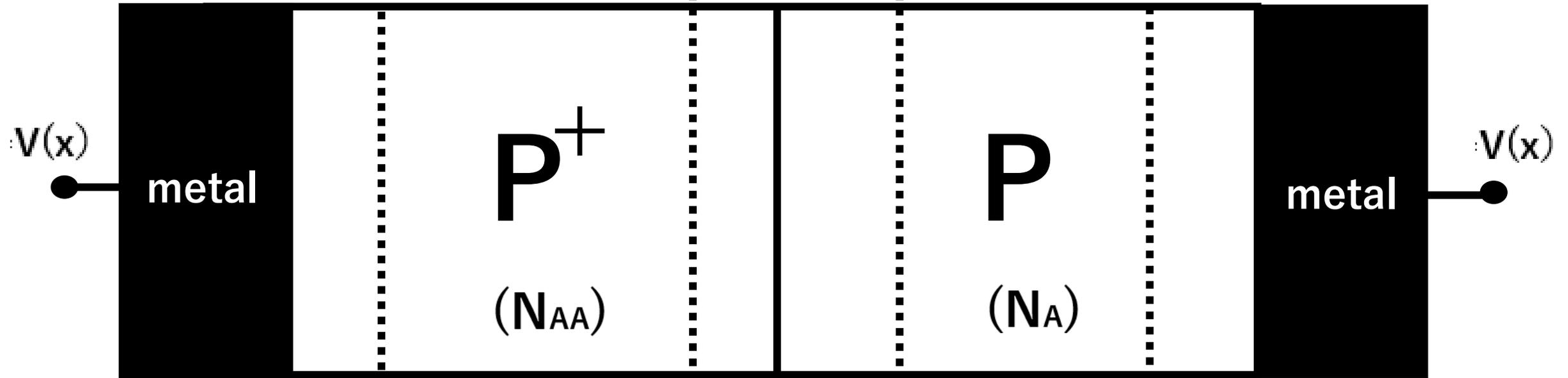
$$V_B = kT \ln\left(\frac{N_{AA}}{N_A}\right)$$

Band Bending Effect applied to create Barrier Potential V_B by the P+P Impurity Doping Variation Engineering

Metal-Semiconductor 接合
ショットキーバリアダイオード
Schottky diode

→ P+P doping Band Bending Barrier 領域 ←

Metal-Semiconductor 接合
ショットキーバリアダイオード
Schottky diode

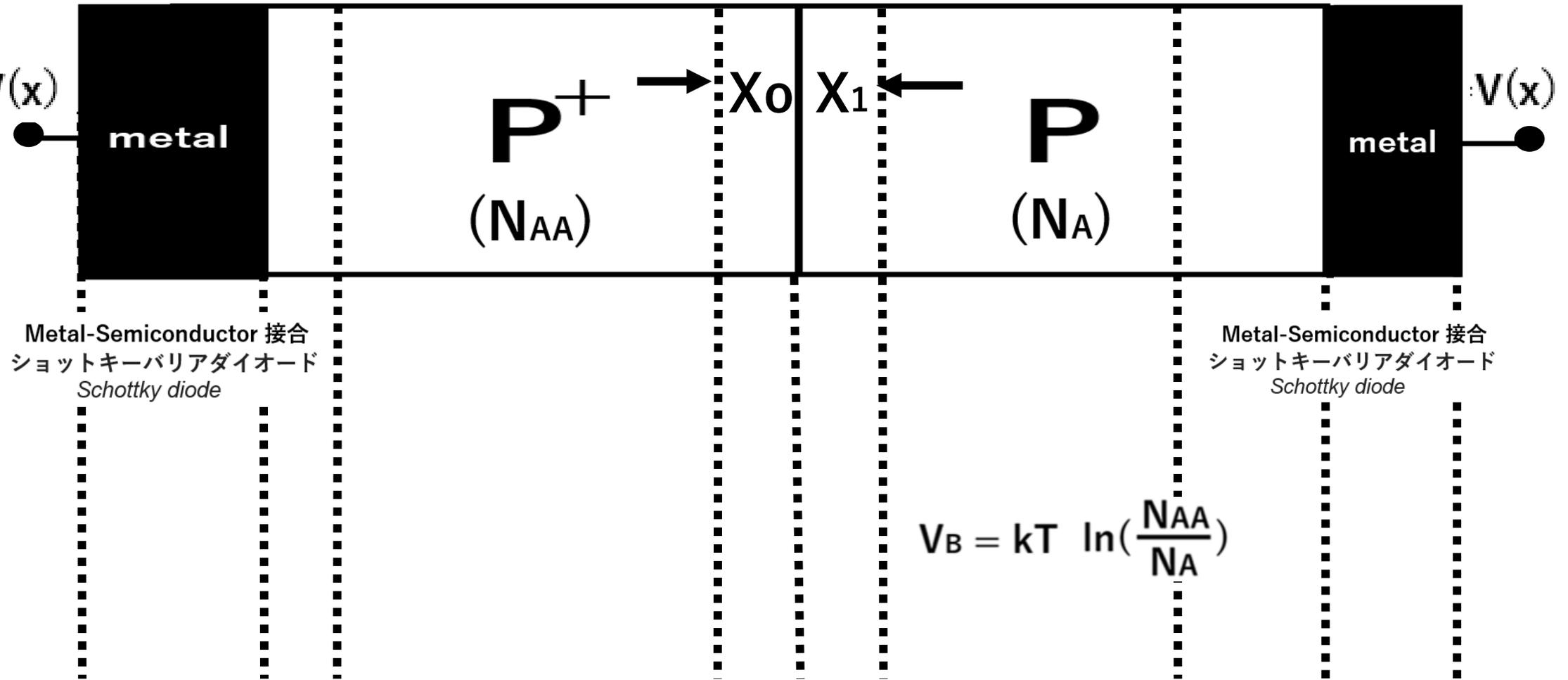


External
Power
Line
Voltage
: $V(x)$

P+P doping
Band Bending
Barrier V_B

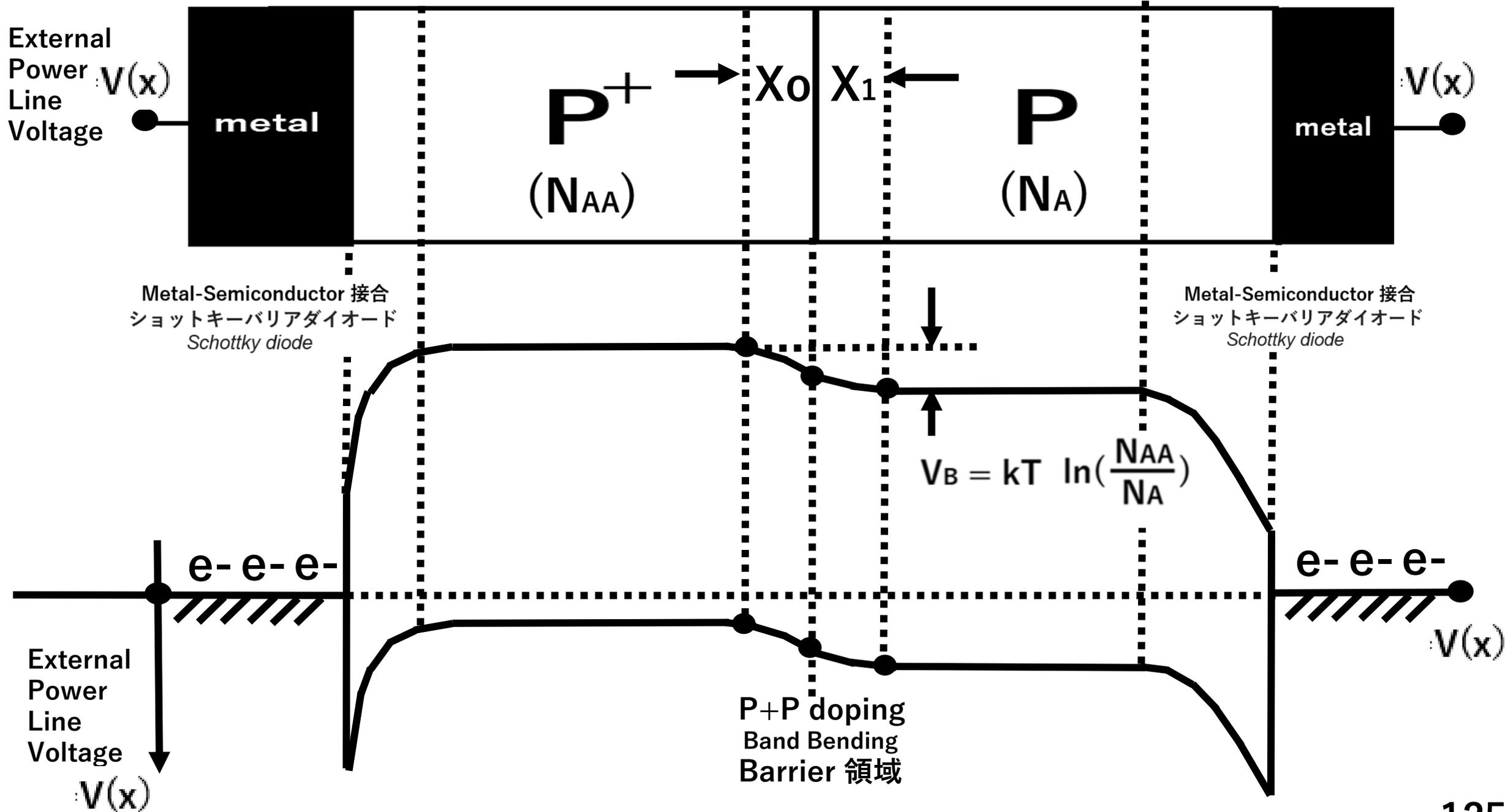
$$V_B = kT \ln\left(\frac{N_{AA}}{N_A}\right)$$

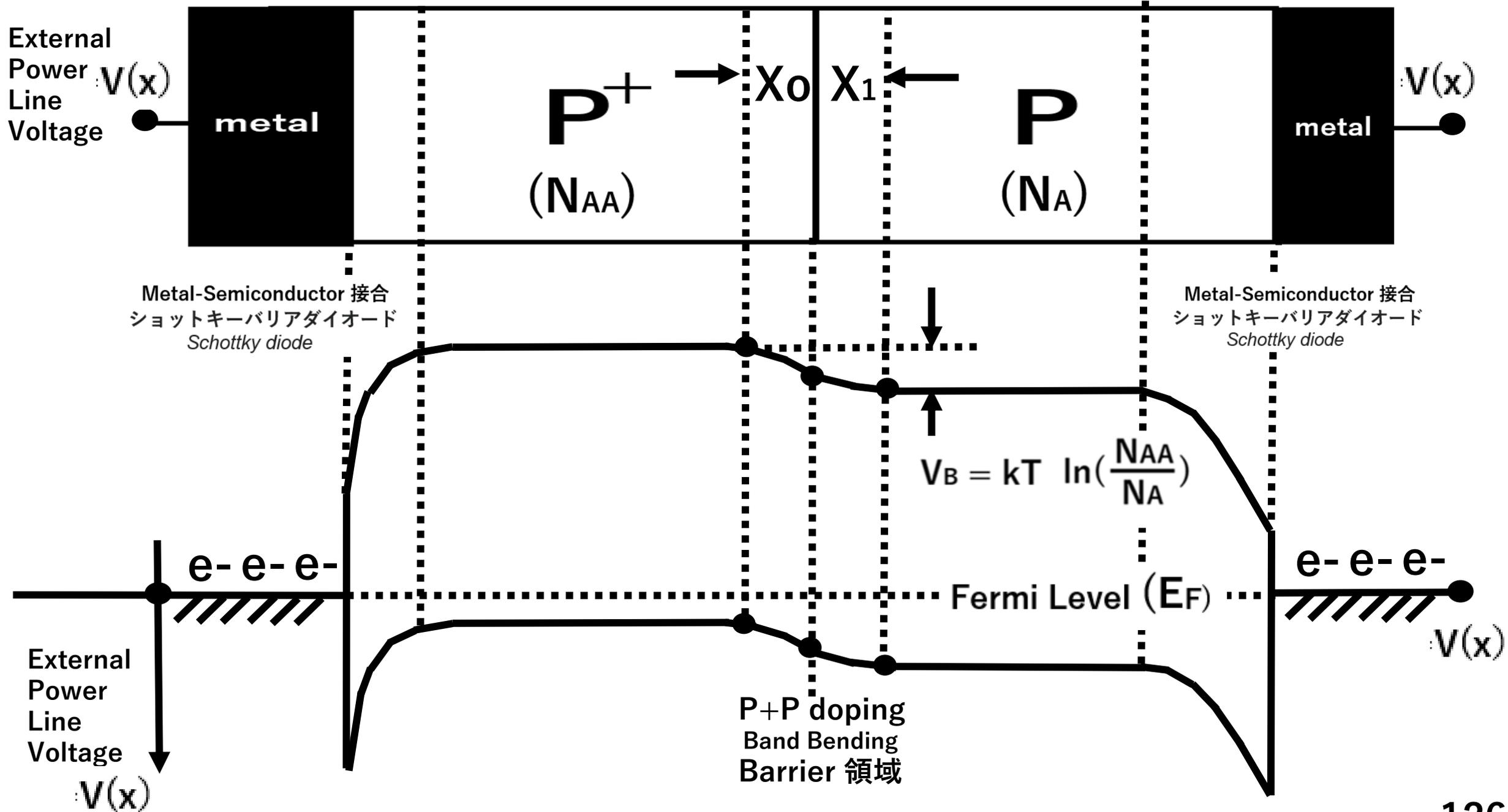
External
Power
Line
Voltage
 $V(x)$

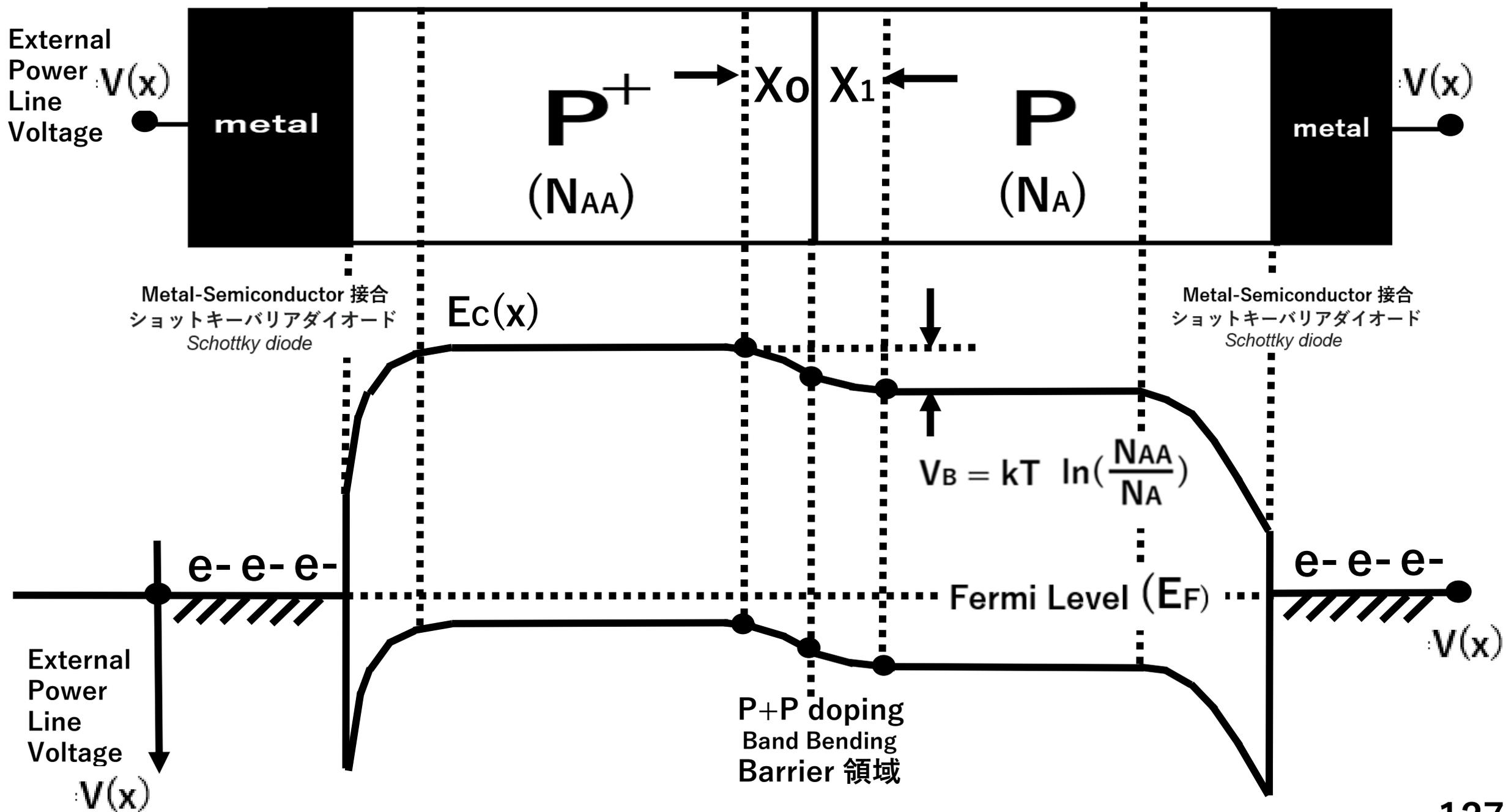


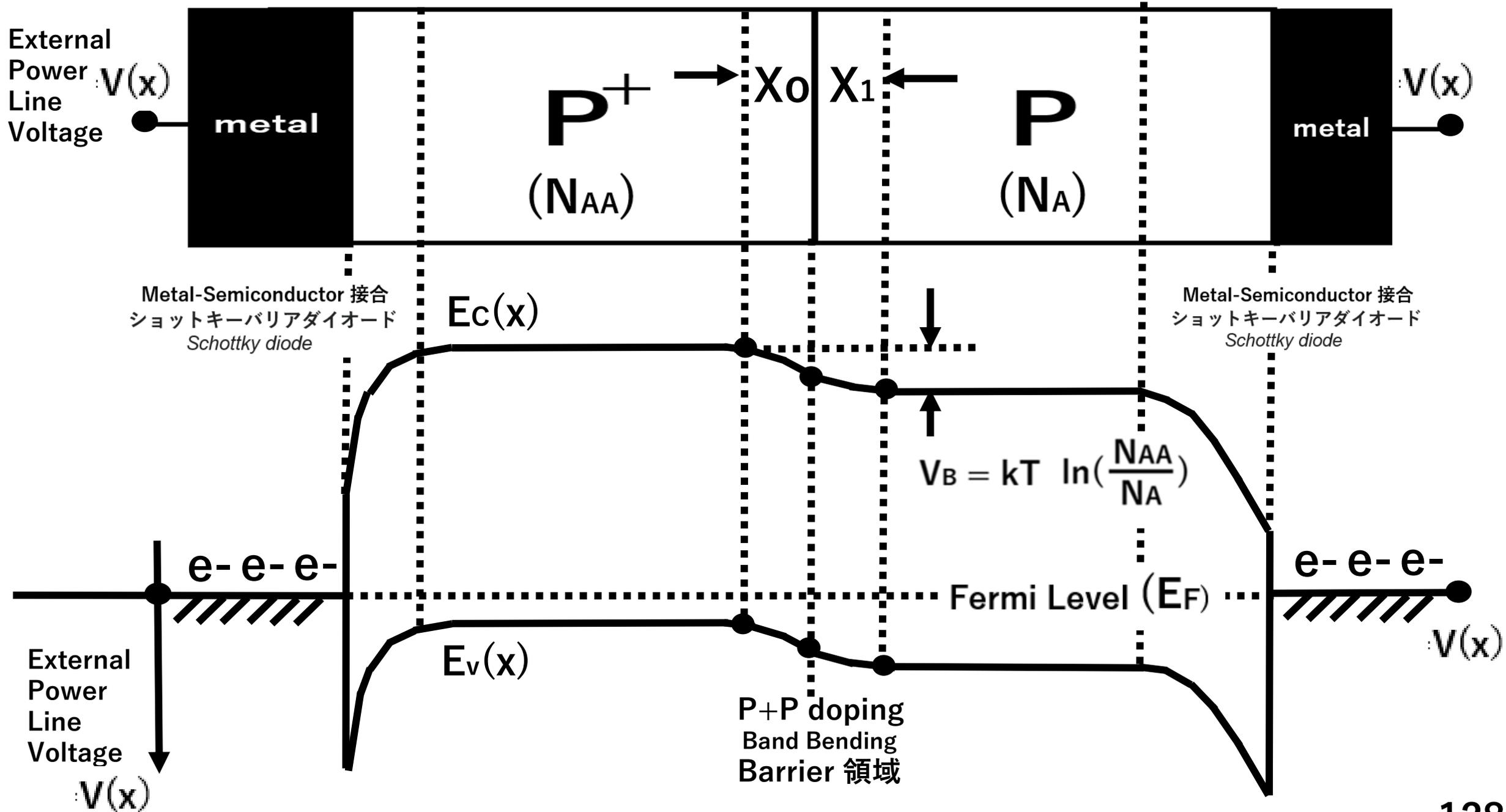
External
Power
Line
Voltage
 $V(x)$

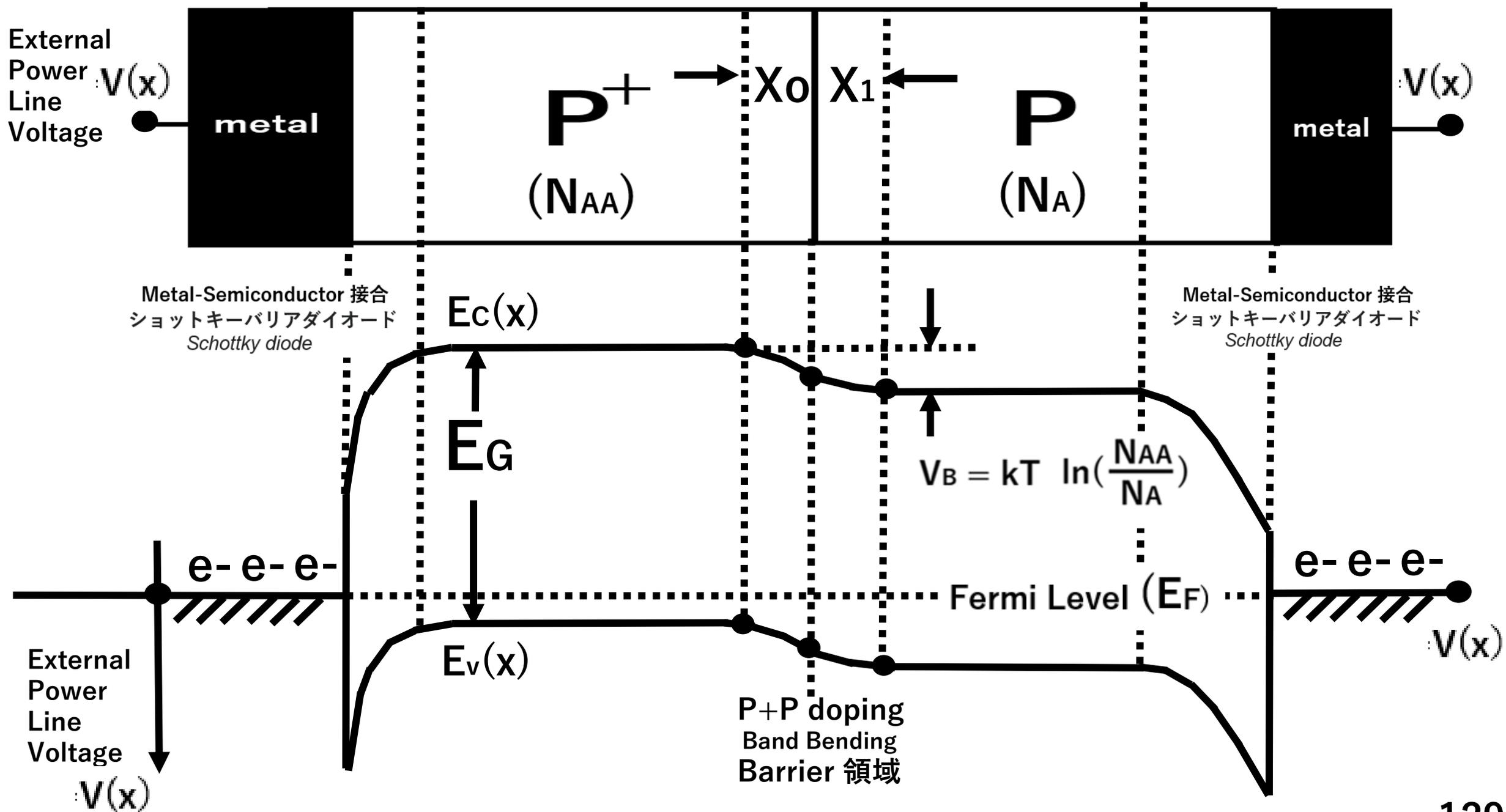
P+P doping
Band Bending
Barrier 領域

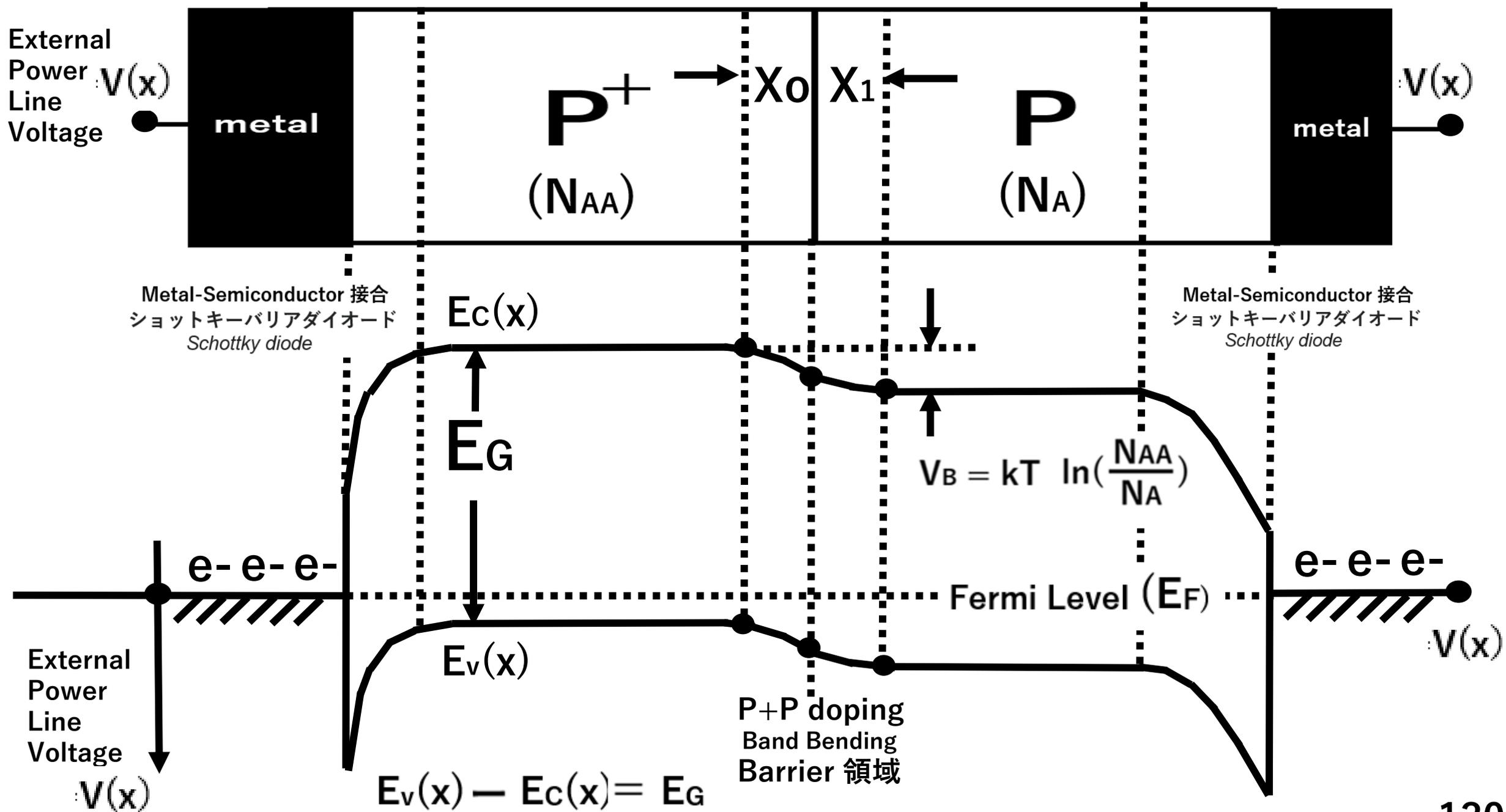


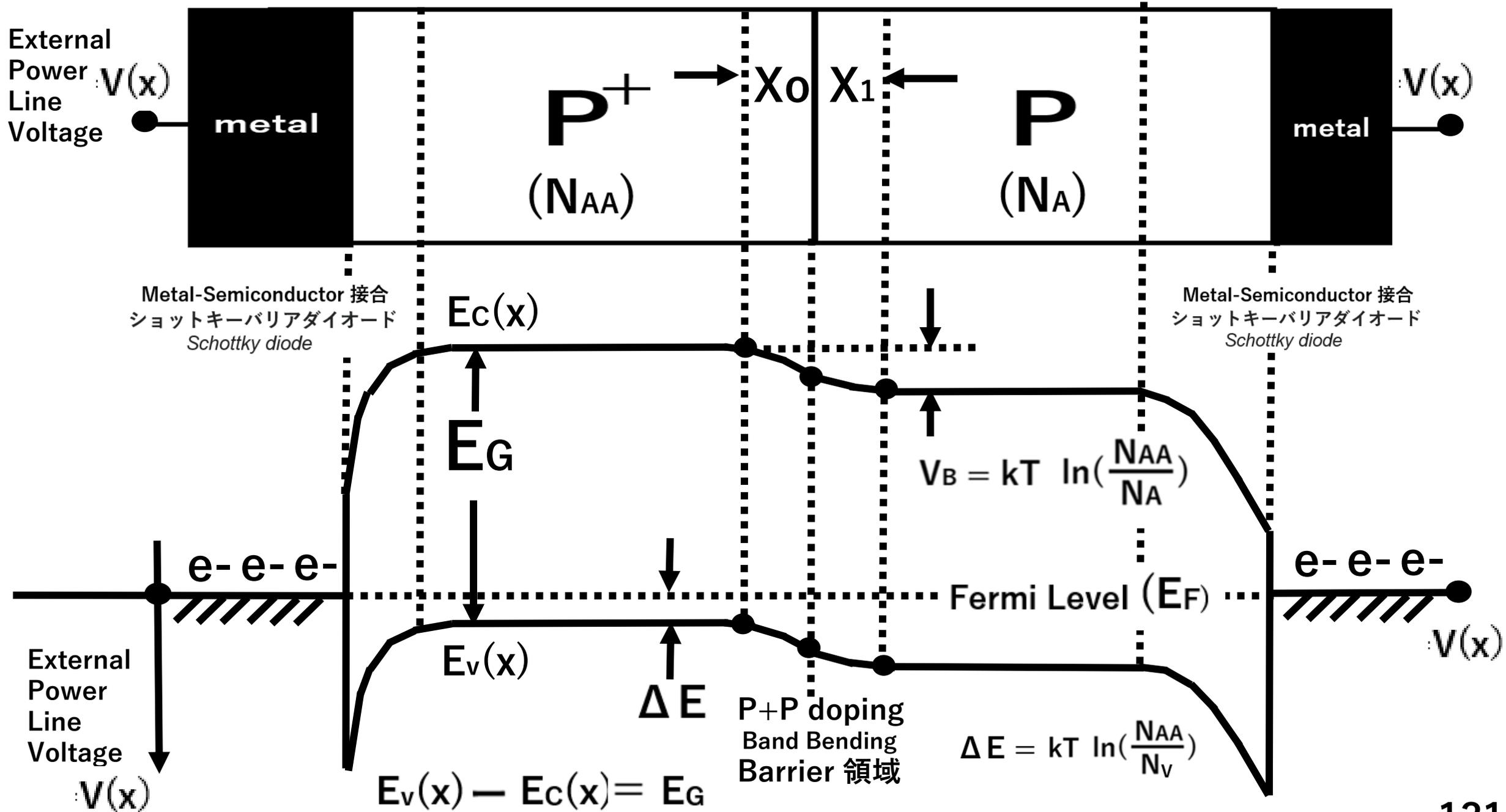


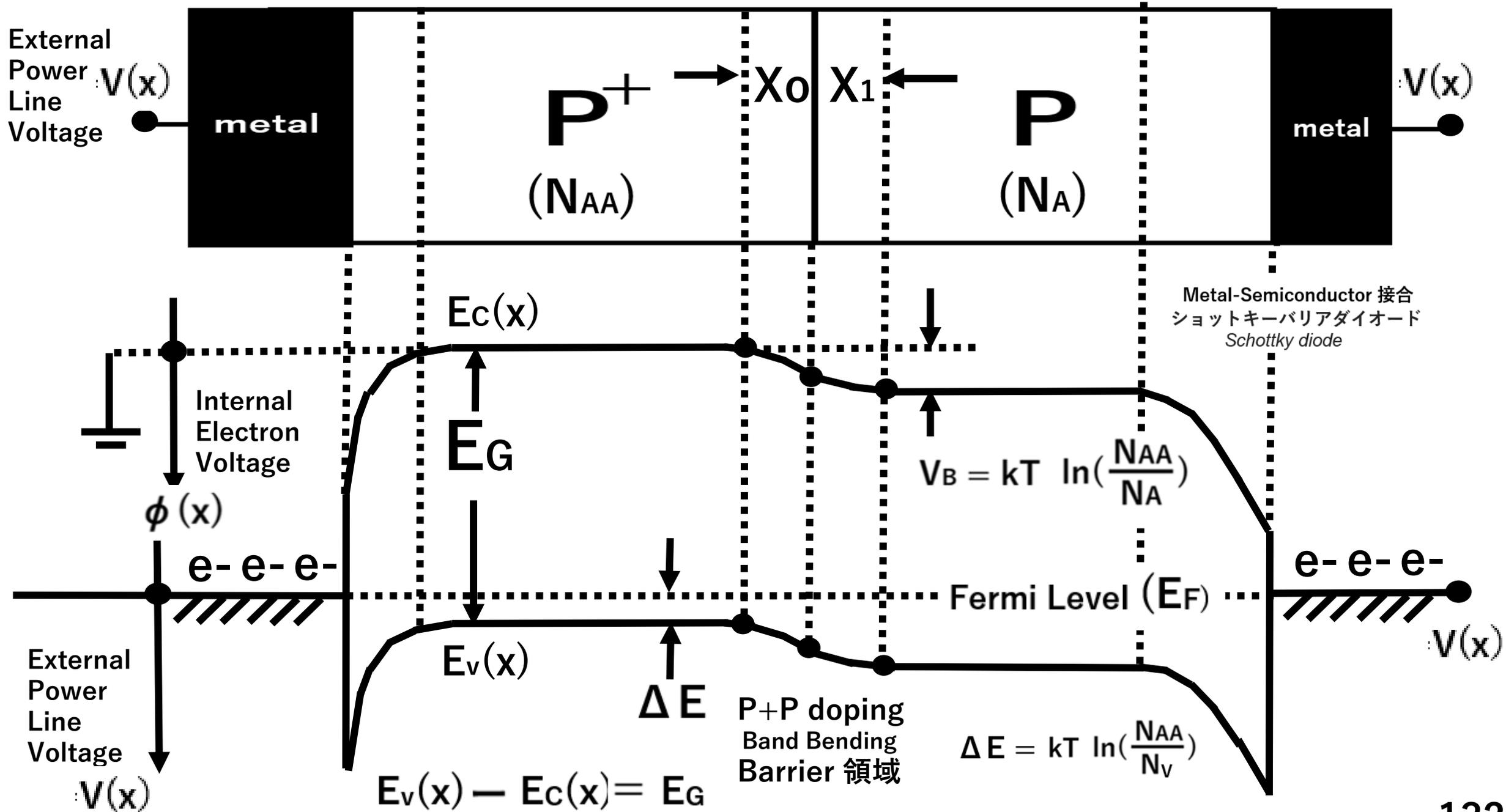


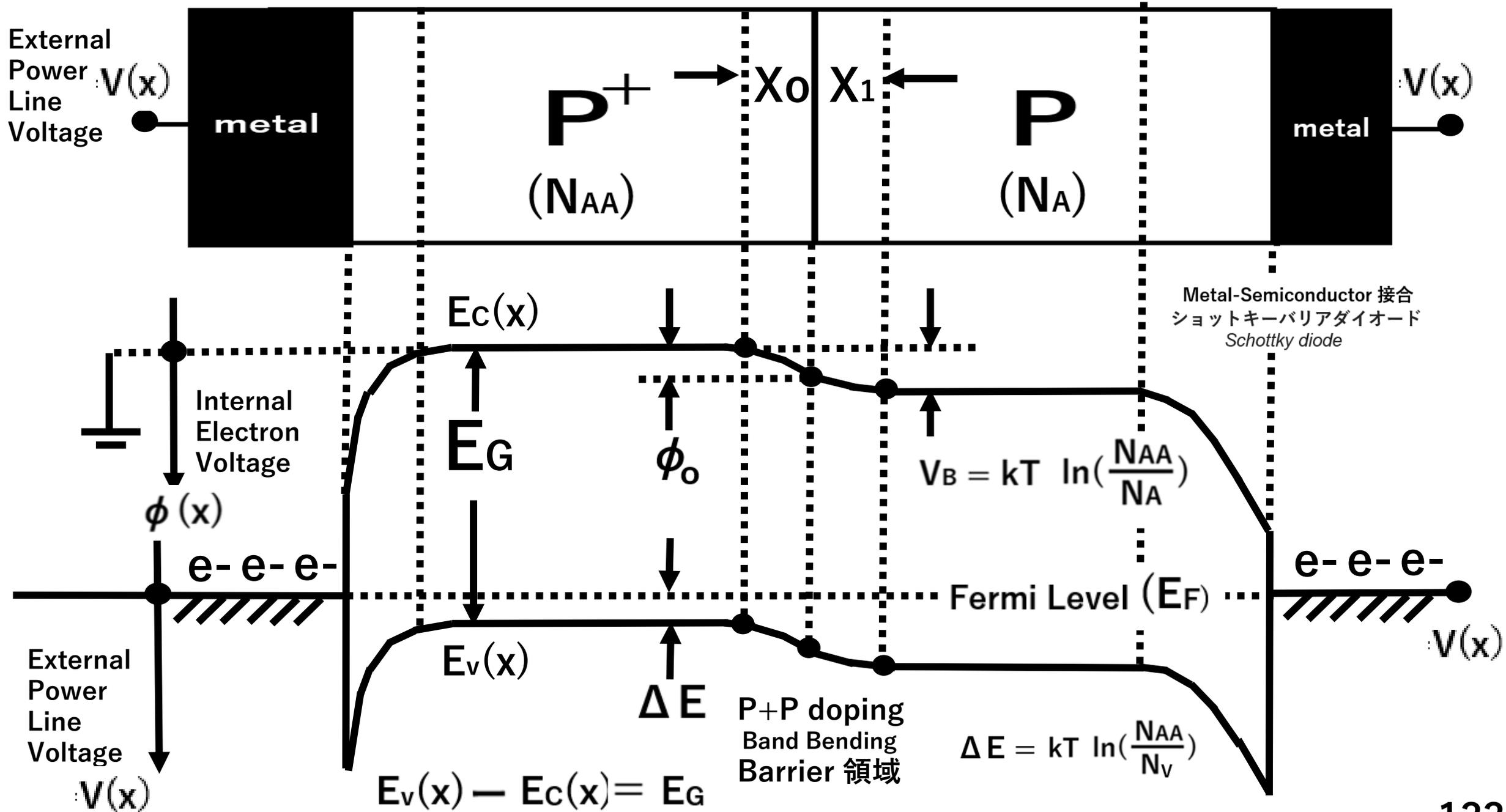


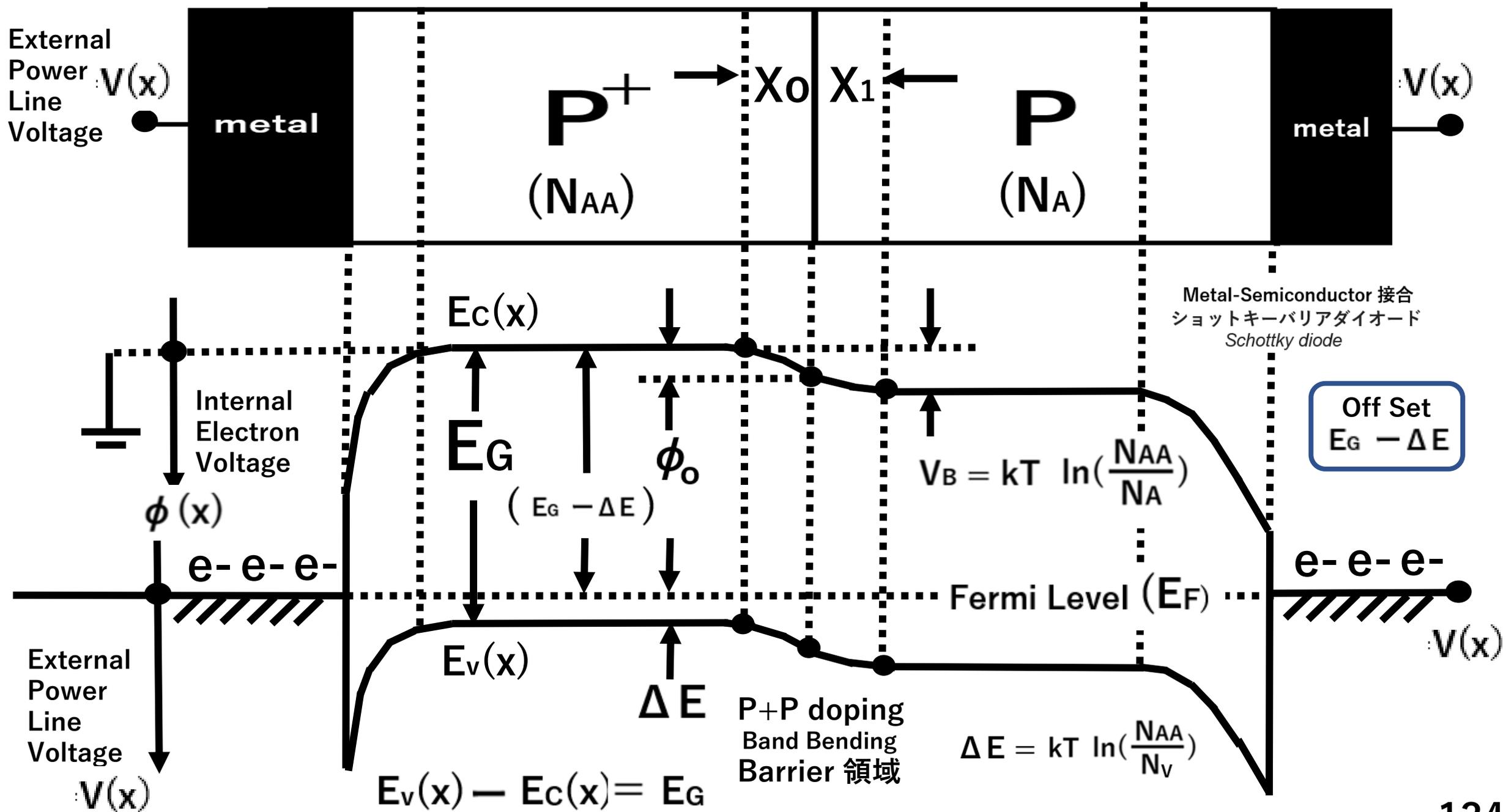


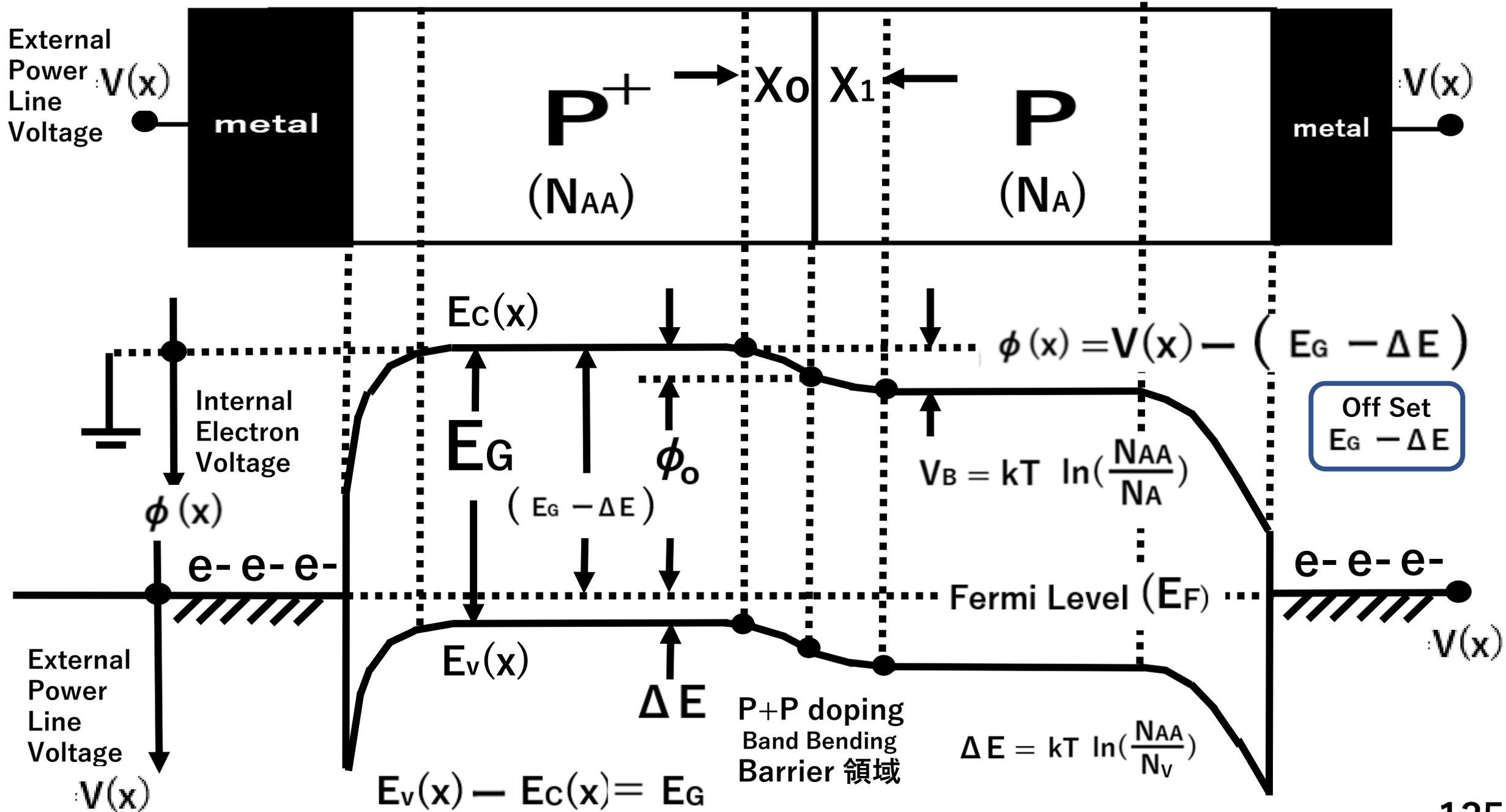


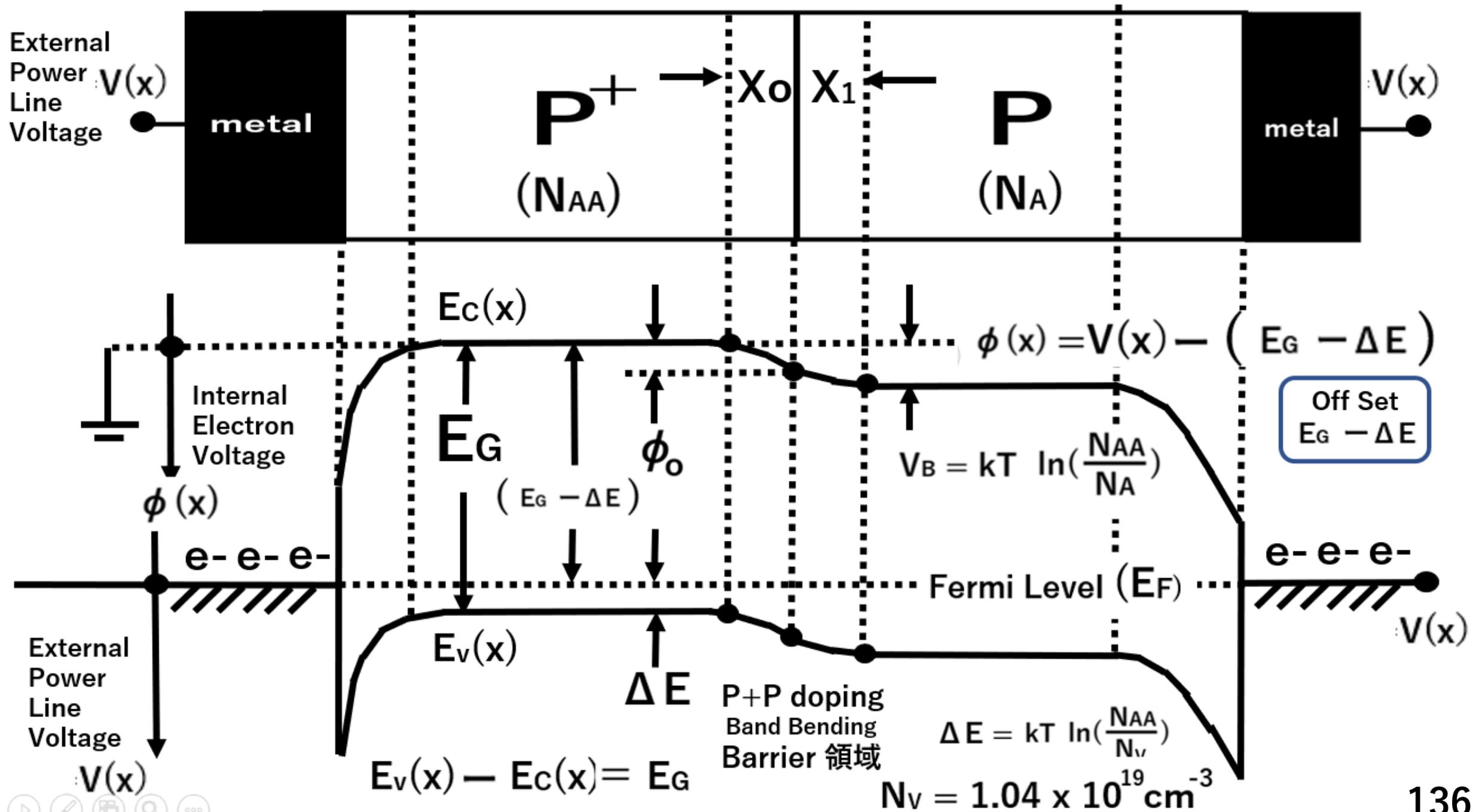


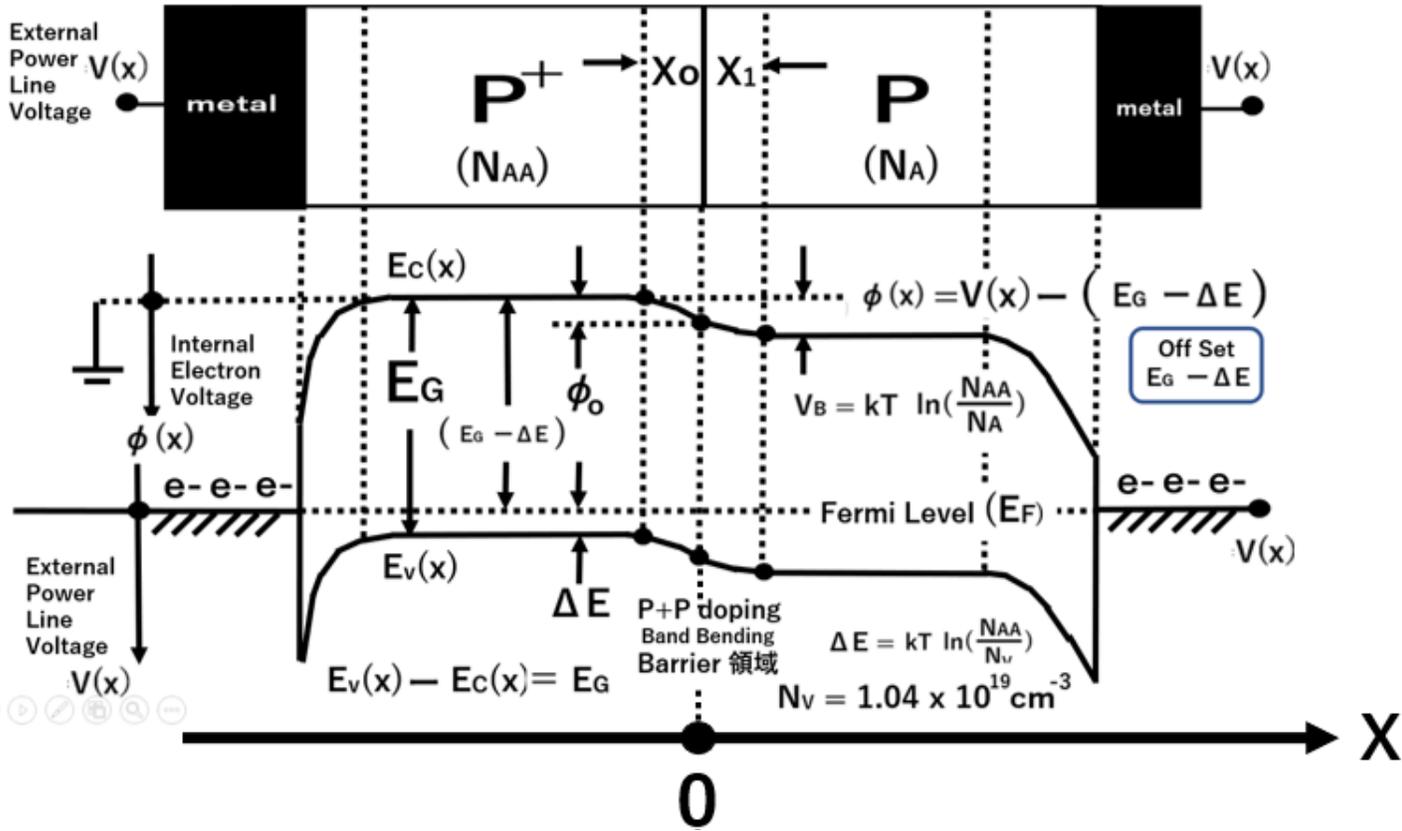












for $x < 0$

$$D(x) = -N_{AA}$$

$$h(x) = N_{AA} \exp\left(-\frac{\phi(x)}{kT}\right)$$

for $x > 0$

$$D(x) = -N_A$$

$$h(x) = N_A \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)$$

as $x \rightarrow -\infty$

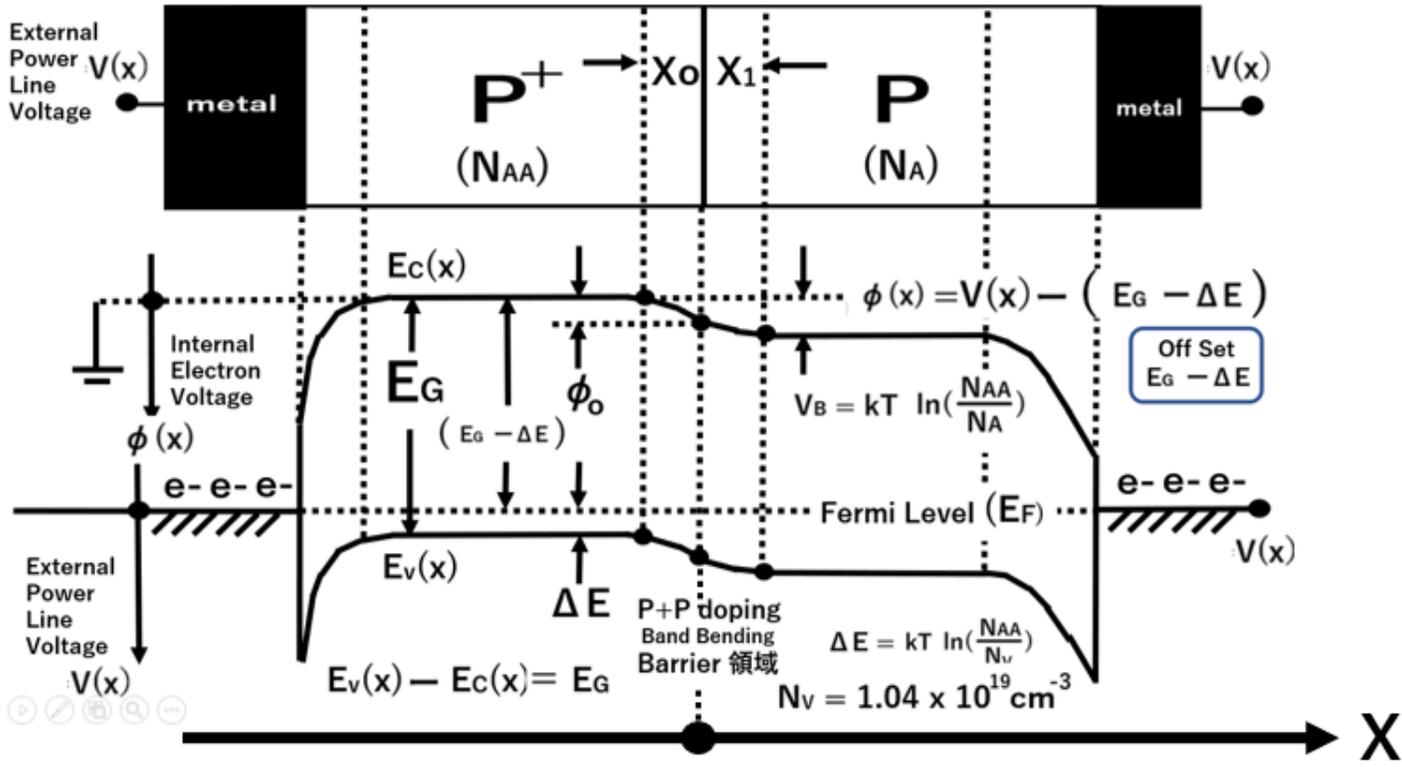
$$\phi(x) \rightarrow 0$$

as $x \rightarrow +\infty$

$$\phi(x) \rightarrow V_B = kT \ln\left(\frac{N_{AA}}{N_A}\right)$$

$$\rho(x) = h(x) + D(x)$$

$$\frac{d^2\phi(x)}{dx^2} = -\frac{\rho(x)}{\epsilon_{si}}$$



for $x < 0$

$$D(x) = -N_{AA}$$

$$h(x) = N_{AA} \exp\left(-\frac{\phi(x)}{kT}\right)$$

for $x > 0$

$$D(x) = -N_A$$

$$h(x) = N_A \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)$$

as $x \rightarrow -\infty$

$$\phi(x) \rightarrow 0$$

as $x \rightarrow +\infty$

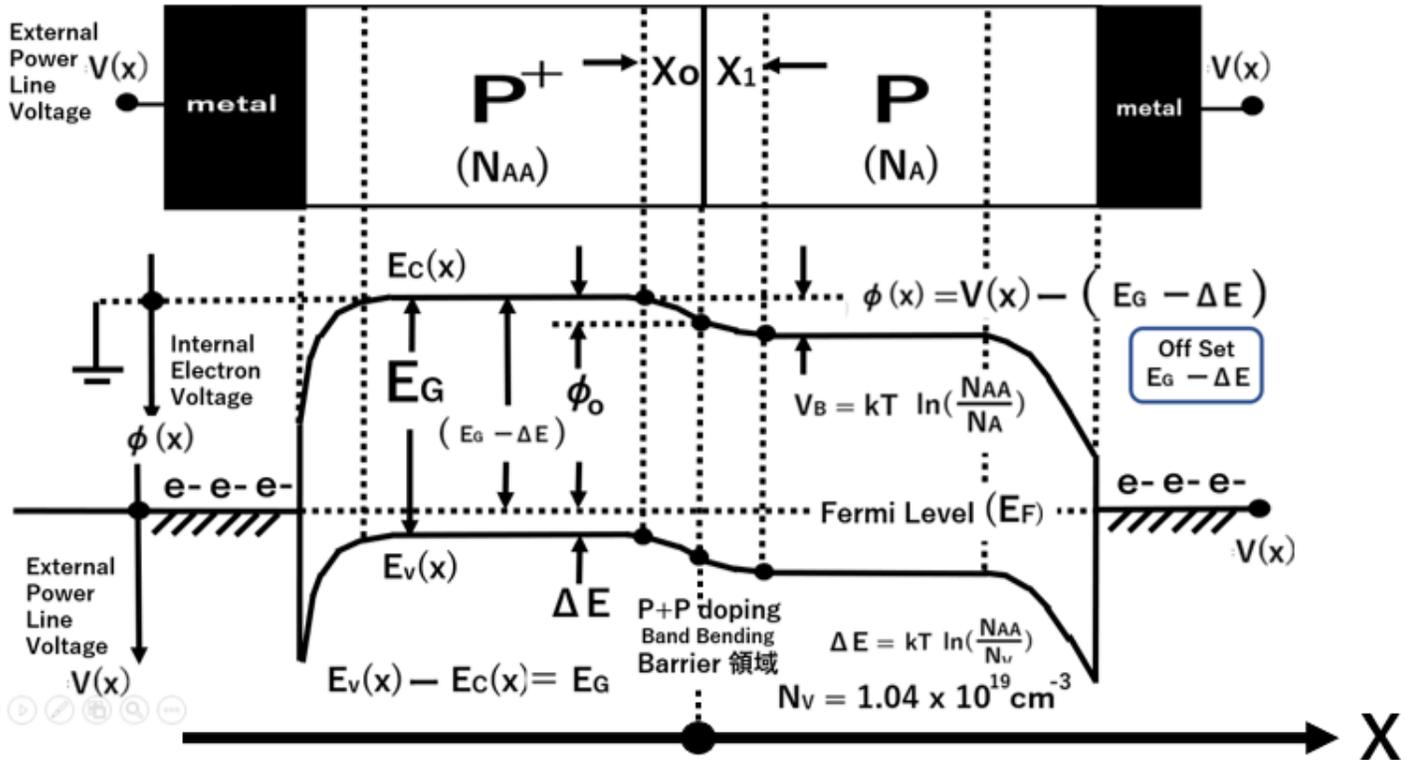
$$\phi(x) \rightarrow V_B = kT \ln\left(\frac{N_{AA}}{N_A}\right)$$

$$\rho(x) = h(x) + D(x)$$

$$\frac{d^2\phi(x)}{dx^2} = -\frac{\rho(x)}{\epsilon_{si}}$$

$$\text{for } x < 0 \quad \frac{d^2\phi(x)}{dx^2} = \frac{N_{AA}}{\epsilon_{si}} \left\{ 1 - \exp\left(-\frac{\phi(x)}{kT}\right) \right\}$$

$$\text{for } x > 0 \quad \frac{d^2\phi(x)}{dx^2} = \frac{N_A}{\epsilon_{si}} \left\{ 1 - \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right) \right\}$$



for $x < 0$

$$D(x) = -N_{AA}$$

$$h(x) = N_{AA} \exp\left(-\frac{\phi(x)}{kT}\right)$$

for $x > 0$

$$D(x) = -N_A$$

$$h(x) = N_A \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)$$

as $x \rightarrow -\infty$

$$\phi(x) \rightarrow 0$$

as $x \rightarrow +\infty$

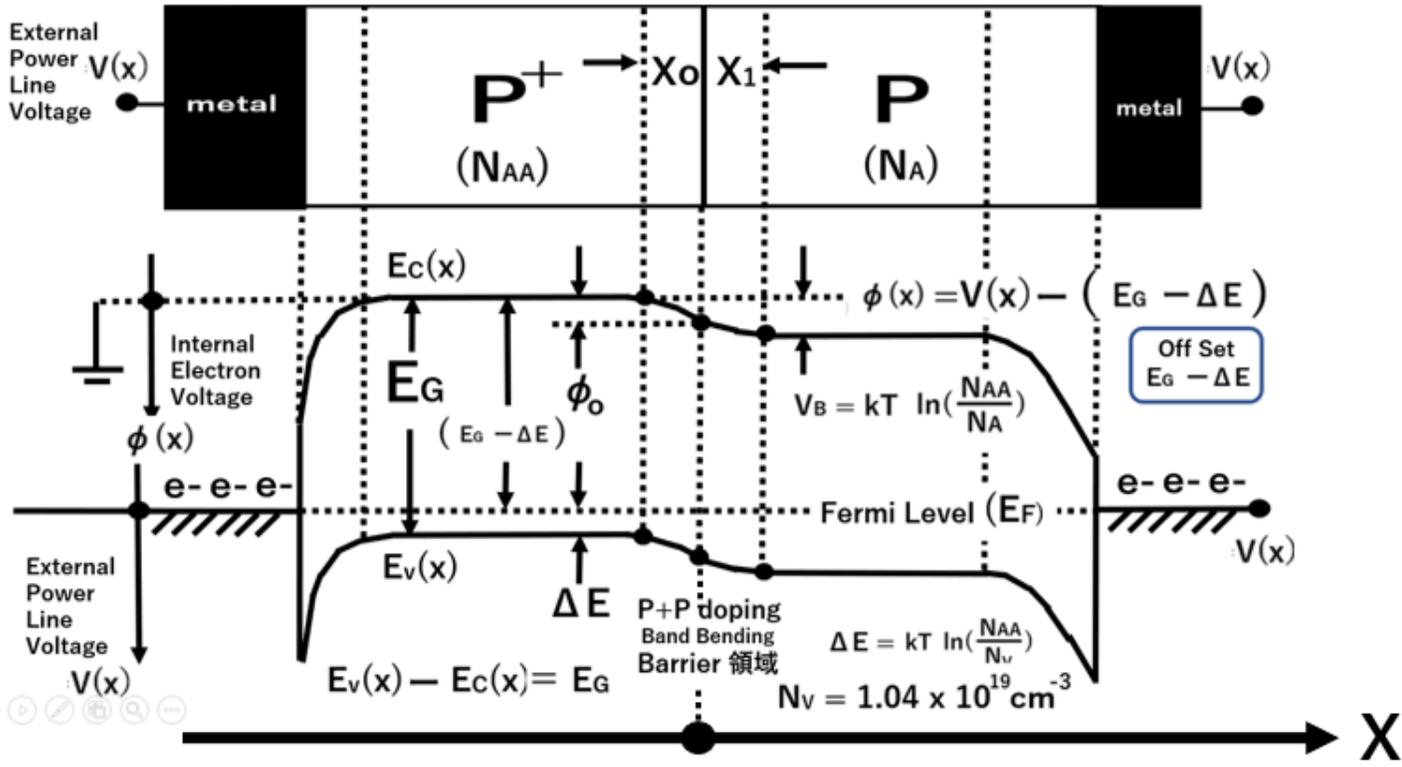
$$\phi(x) \rightarrow V_B = kT \ln\left(\frac{N_{AA}}{N_A}\right)$$

$$\rho(x) = h(x) + D(x)$$

$$\frac{d^2\phi(x)}{dx^2} = -\frac{\rho(x)}{\epsilon_{si}}$$

$$\text{for } x < 0 \quad \frac{d^2\left(\frac{\phi_0}{kT}\right)}{dx^2} = \frac{N_{AA}}{\epsilon_{si} kT} \left\{ 1 - \exp\left(-\frac{\phi(x)}{kT}\right) \right\}$$

$$\text{for } x > 0 \quad \frac{d^2\left(\frac{\phi_0}{kT}\right)}{dx^2} = \frac{N_A}{\epsilon_{si} kT} \left\{ 1 - \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right) \right\}$$



for $x < 0$

$$D(x) = -N_{AA}$$

$$h(x) = N_{AA} \exp\left(-\frac{\phi(x)}{kT}\right)$$

for $x > 0$

$$D(x) = -N_A$$

$$h(x) = N_A \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)$$

as $x \rightarrow -\infty$

$$\phi(x) \rightarrow 0$$

as $x \rightarrow +\infty$

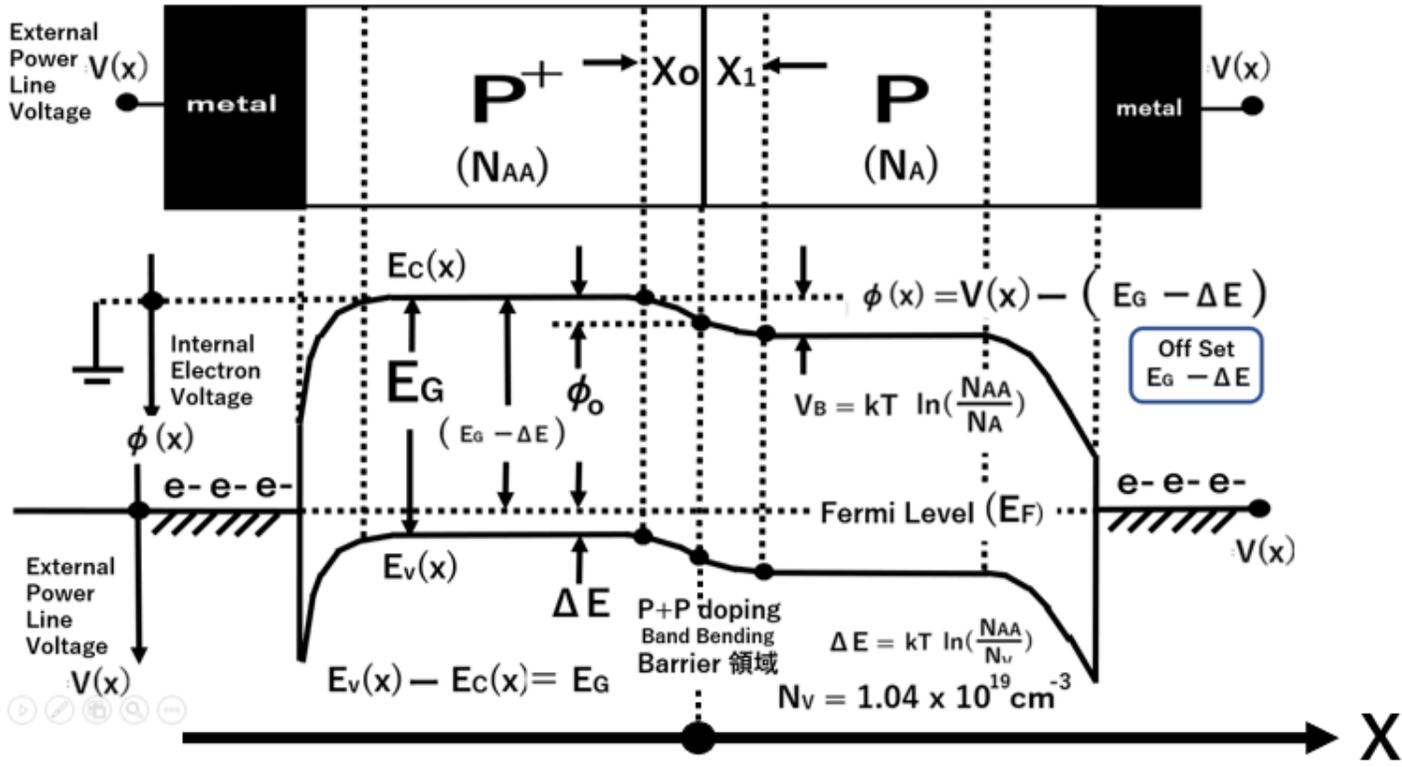
$$\phi(x) \rightarrow V_B = kT \ln\left(\frac{N_{AA}}{N_A}\right)$$

$$\text{for } x < 0 \quad \frac{d^2\left(\frac{\phi_0}{kT}\right)}{dx^2} = \frac{N_{AA}}{\epsilon_{si} kT} \left\{ 1 - \exp\left(-\frac{\phi(x)}{kT}\right) \right\}$$

$$\text{for } x > 0 \quad \frac{d^2\left(\frac{\phi_0}{kT}\right)}{dx^2} = \frac{N_A}{\epsilon_{si} kT} \left\{ 1 - \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right) \right\}$$

$$L_{DD} = \sqrt{\frac{\epsilon_{si} kT'}{N_{AA}}}$$

$$L_D = \sqrt{\frac{\epsilon_{si} kT'}{N_A}}$$



for $x < 0$

$$D(x) = -N_{AA}$$

$$h(x) = N_{AA} \exp\left(-\frac{\phi(x)}{kT}\right)$$

for $x > 0$

$$D(x) = -N_A$$

$$h(x) = N_A \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)$$

as $x \rightarrow -\infty$

$$\phi(x) \rightarrow 0$$

as $x \rightarrow +\infty$

$$\phi(x) \rightarrow V_B = kT \ln\left(\frac{N_{AA}}{N_A}\right)$$

for $x < 0$

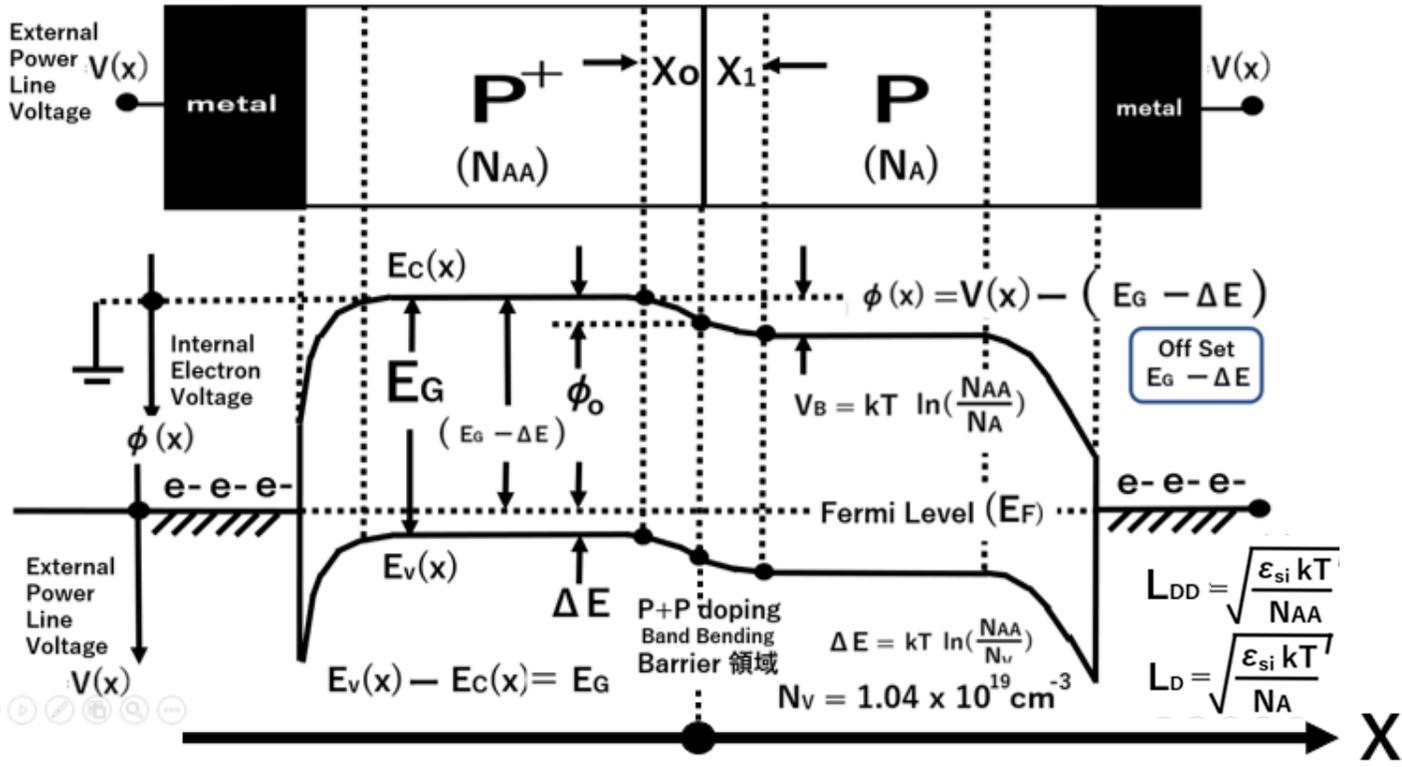
$$\frac{d^2\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_{DD}}\right)^2} = 1 - \exp\left(-\frac{\phi(x)}{kT}\right)$$

for $x > 0$

$$\frac{d^2\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_D}\right)^2} = 1 - \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)$$

$$L_{DD} = \sqrt{\frac{\epsilon_{si} kT'}{N_{AA}}}$$

$$L_D = \sqrt{\frac{\epsilon_{si} kT'}{N_A}}$$



for $x < 0$

$$D(x) = -N_{AA}$$

$$h(x) = N_{AA} \exp\left(-\frac{\phi(x)}{kT}\right)$$

for $x > 0$

$$D(x) = -N_A$$

$$h(x) = N_A \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)$$

as $x \rightarrow -\infty$

$$\phi(x) \rightarrow 0$$

as $x \rightarrow +\infty$

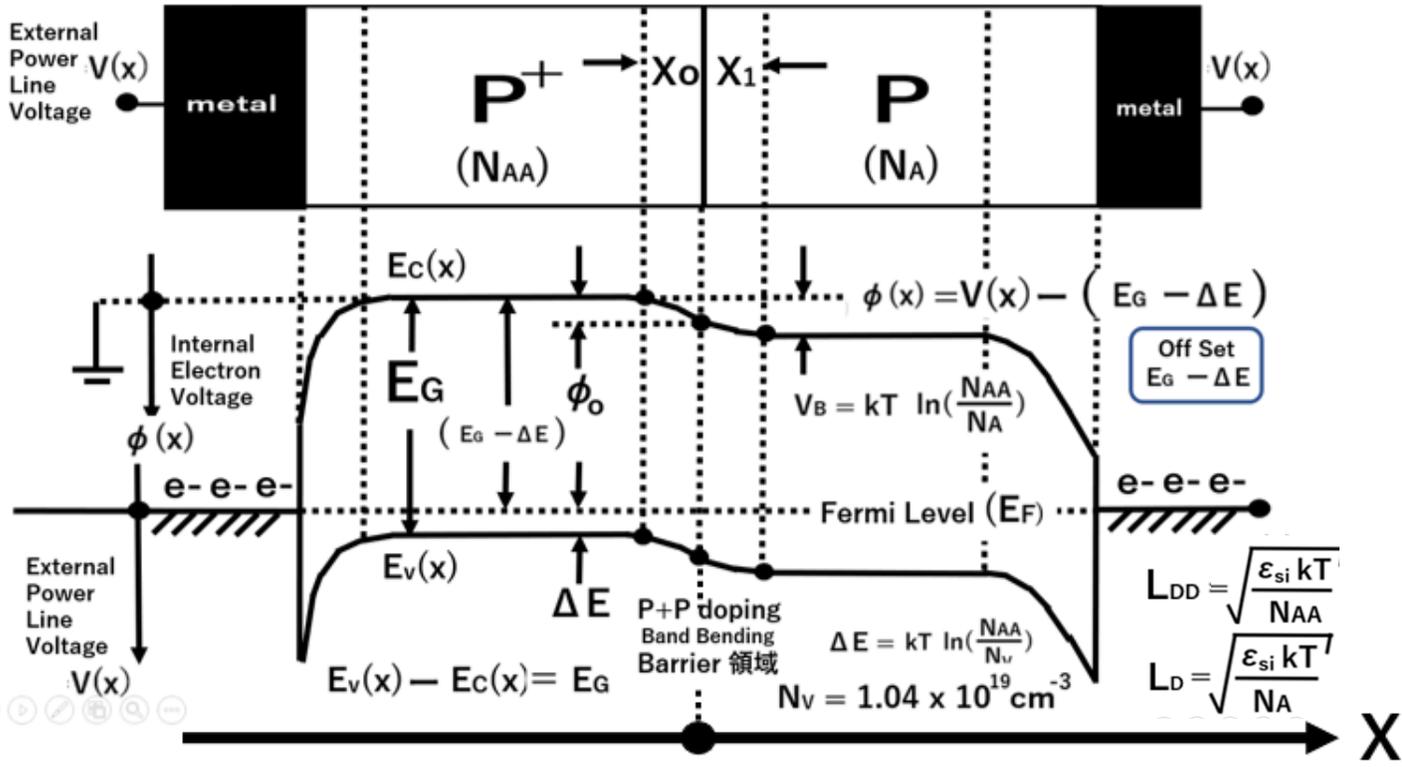
$$\phi(x) \rightarrow V_B = kT \ln\left(\frac{N_{AA}}{N_A}\right)$$

for $x < 0$

$$\frac{d^2\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_{DD}}\right)^2} = 1 - \exp\left(-\frac{\phi(x)}{kT}\right)$$

for $x > 0$

$$\frac{d^2\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_D}\right)^2} = 1 - \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)$$



for $x < 0$

$$D(x) = -N_{AA}$$

$$h(x) = N_{AA} \exp\left(-\frac{\phi(x)}{kT}\right)$$

for $x > 0$

$$D(x) = -N_A$$

$$h(x) = N_A \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)$$

as $x \rightarrow -\infty$

$$\phi(x) \rightarrow 0$$

as $x \rightarrow +\infty$

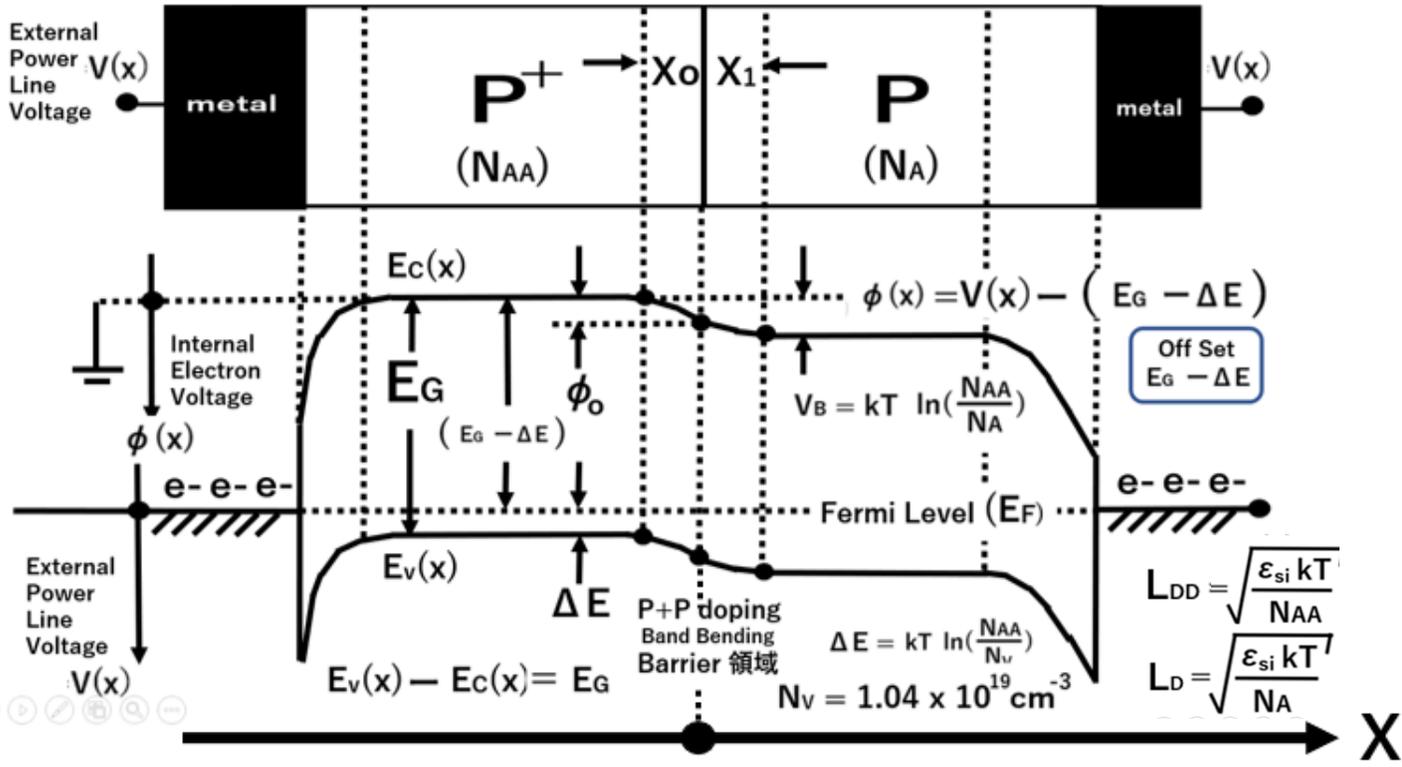
$$\phi(x) \rightarrow V_B = kT \ln\left(\frac{N_{AA}}{N_A}\right)$$

$$\rho(x) = h(x) + D(x)$$

$$\frac{d^2\phi(x)}{dx^2} = -\frac{\rho(x)}{\epsilon_{si}}$$

$$\text{for } x < 0 \quad \frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_{DD}}\right)} \cdot \frac{d^2\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_{DD}}\right)^2} = \frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_{DD}}\right)} \left\{ 1 - \exp\left(-\frac{\phi(x)}{kT}\right) \right\}$$

$$\text{for } x > 0 \quad \frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_{DD}}\right)} \cdot \frac{d^2\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_D}\right)^2} = \frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_{DD}}\right)} \left\{ 1 - \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right) \right\}$$



for $x < 0$

$$D(x) = -N_{AA}$$

$$h(x) = N_{AA} \exp\left(-\frac{\phi(x)}{kT}\right)$$

for $x > 0$

$$D(x) = -N_A$$

$$h(x) = N_A \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)$$

as $x \rightarrow -\infty$

$$\phi(x) \rightarrow 0$$

as $x \rightarrow +\infty$

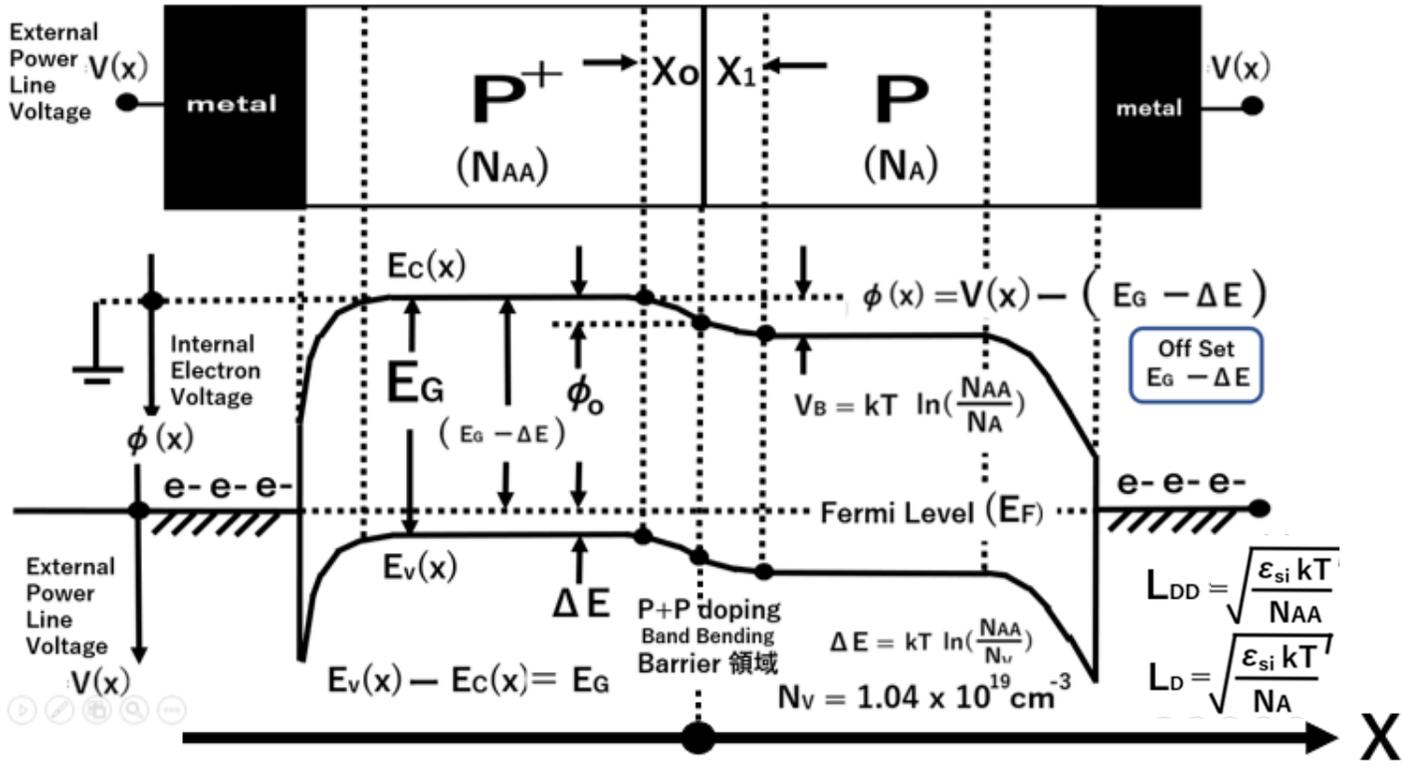
$$\phi(x) \rightarrow V_B = kT \ln\left(\frac{N_{AA}}{N_A}\right)$$

$$\rho(x) = h(x) + D(x)$$

$$\frac{d^2\phi(x)}{dx^2} = -\frac{\rho(x)}{\epsilon_{si}}$$

$$\text{for } x < 0 \quad \frac{1}{2} \left\{ \frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_{DD}}\right)} \right\}^2 = \left(\frac{\phi(x)}{kT}\right) + \exp\left(-\frac{\phi(x)}{kT}\right) - 1$$

$$\text{for } x > 0 \quad \frac{1}{2} \left\{ \frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_D}\right)} \right\}^2 = \frac{(\phi(x) - V_B)}{kT} + \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right) - 1$$



for $x < 0$

$$D(x) = -N_{AA}$$

$$h(x) = N_{AA} \exp\left(-\frac{\phi(x)}{kT}\right)$$

for $x > 0$

$$D(x) = -N_A$$

$$h(x) = N_A \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)$$

as $x \rightarrow -\infty$

$$\phi(x) \rightarrow 0$$

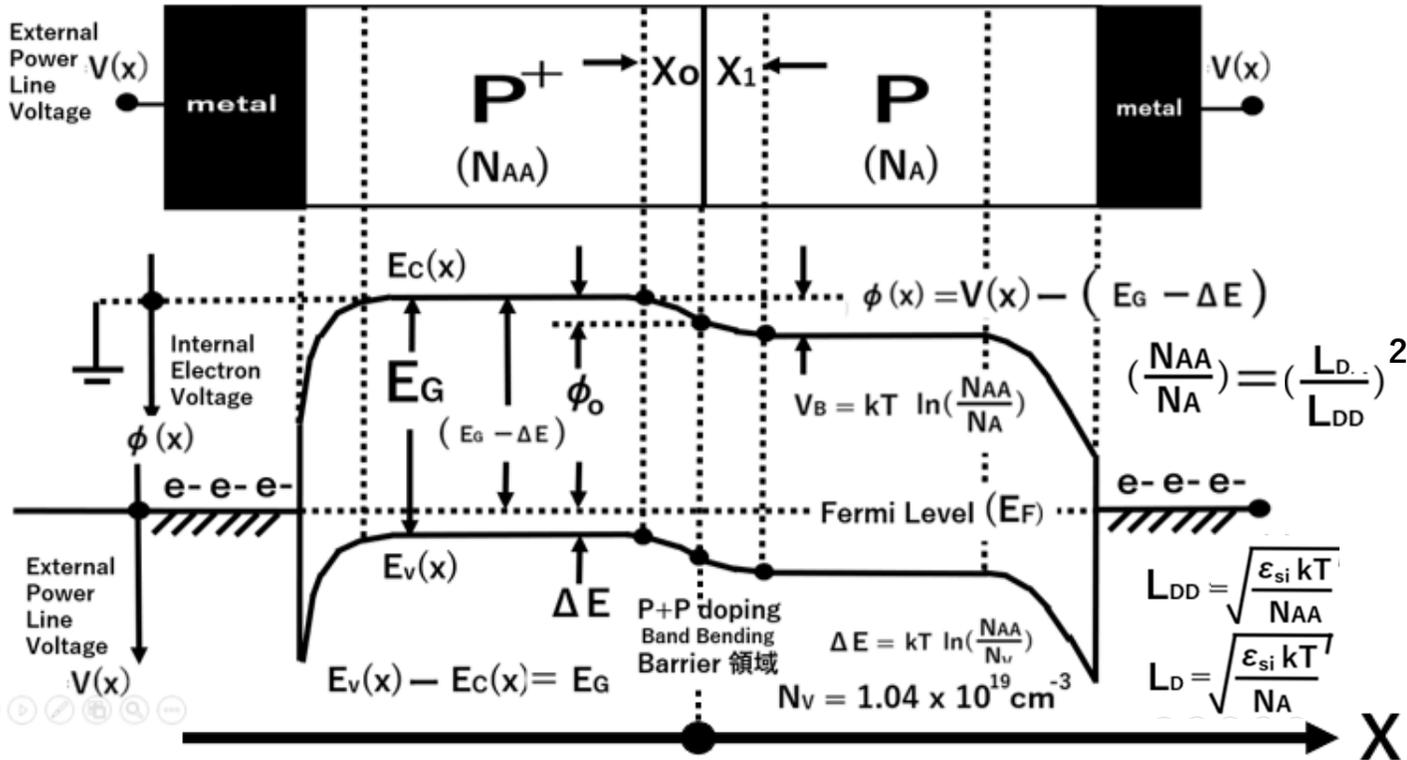
as $x \rightarrow +\infty$

$$\phi(x) \rightarrow V_B = kT \ln\left(\frac{N_{AA}}{N_A}\right)$$

$$\left(\frac{N_{AA}}{N_A}\right) = \left(\frac{L_{D.}}{L_{DD}}\right)^2$$

$$\text{at } x = -0 \quad \frac{1}{2} \left\{ \frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_{DD}}\right)} \right\}^2 = \left(\frac{\phi_0}{kT}\right) + \exp\left(-\frac{\phi_0}{kT}\right) - 1$$

$$\text{at } x = +0 \quad \frac{1}{2} \left\{ \frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_D}\right)} \right\}^2 = \frac{(\phi_0 - V_B)}{kT} + \exp\left(-\frac{(\phi_0 - V_B)}{kT}\right) - 1$$



for $x < 0$

$$D(x) = -N_{AA}$$

$$h(x) = N_{AA} \exp\left(-\frac{\phi(x)}{kT}\right)$$

for $x > 0$

$$D(x) = -N_A$$

$$h(x) = N_A \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)$$

as $x \rightarrow -\infty$

$$\phi(x) \rightarrow 0$$

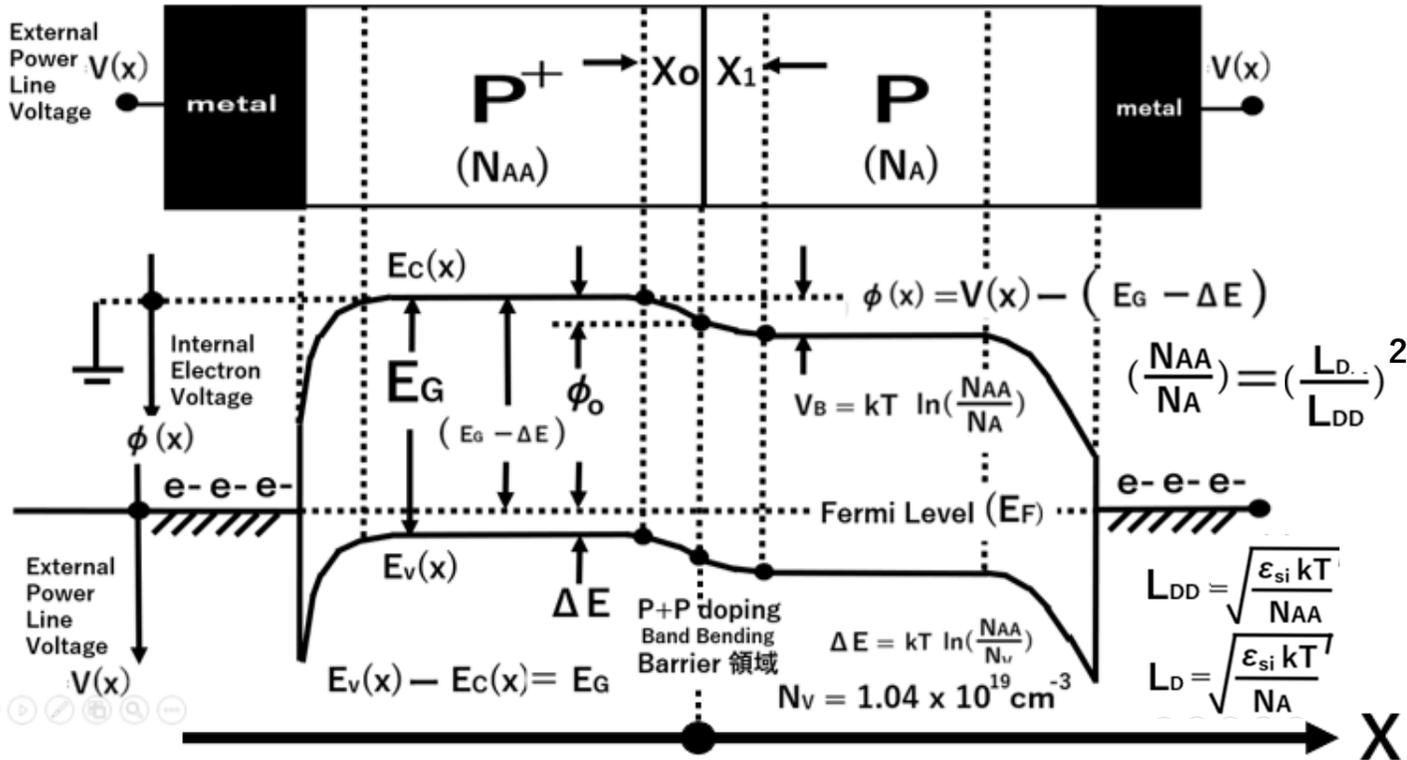
as $x \rightarrow +\infty$

$$\phi(x) \rightarrow V_B = kT \ln\left(\frac{N_{AA}}{N_A}\right)$$

at $x = 0$

$$\left(\frac{N_{AA}}{N_A}\right) \left\{ \left(\frac{\phi_0}{kT}\right) - 1 \right\}$$

$$= \frac{(\phi_0 - V_B)}{kT} - 1$$



for $x < 0$

$$D(x) = -N_{AA}$$

$$h(x) = N_{AA} \exp\left(-\frac{\phi(x)}{kT}\right)$$

for $x > 0$

$$D(x) = -N_A$$

$$h(x) = N_A \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)$$

as $x \rightarrow -\infty$

$$\phi(x) \rightarrow 0$$

as $x \rightarrow +\infty$

$$\phi(x) \rightarrow V_B = kT \ln\left(\frac{N_{AA}}{N_A}\right)$$

$$\rho(x) = h(x) + D(x)$$

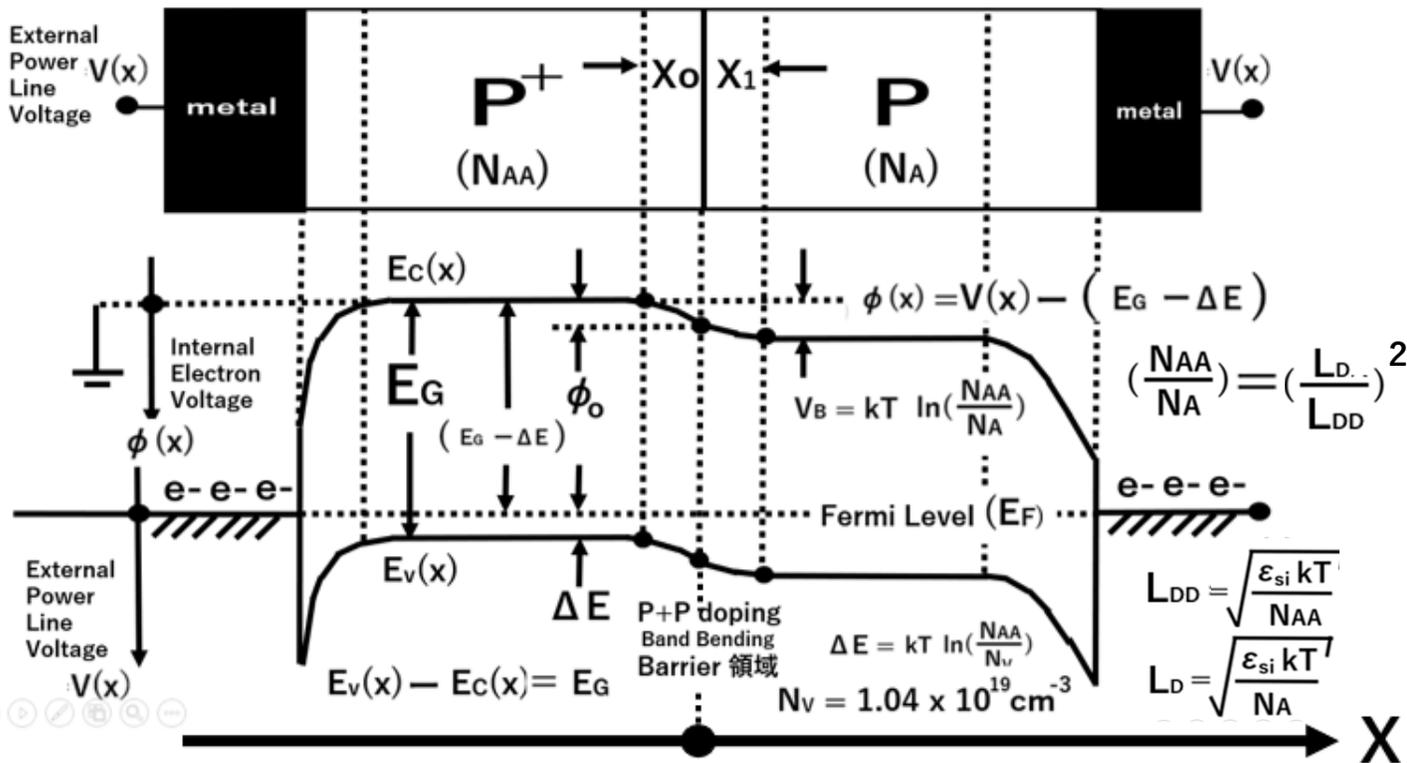
$$\frac{d^2\phi(x)}{dx^2} = -\frac{\rho(x)}{\epsilon_{si}}$$

at $x = 0$

$$\left(\frac{N_{AA}}{N_A}\right) \left\{ \left(\frac{\phi_0}{kT}\right) - 1 \right\}$$

$$= \frac{(\phi_0 - V_B)}{kT} - 1$$

$$\left(\frac{\phi_0}{kT}\right) = \left\{ 1 - \frac{\ln\left(\frac{N_{AA}}{N_A}\right)}{\left(\frac{N_{AA}}{N_A}\right) - 1} \right\}$$



$\left(\frac{N_{AA}}{N_A}\right)$	$\left(\frac{\phi_0}{kT}\right)$
1	0
2	0.306853
3	0.450694
4	0.537902
5	0.597641
10	0.744157
100	0.953483
1000	0.993085
10000	0.999079

$$\rho(x) = h(x) + D(x)$$

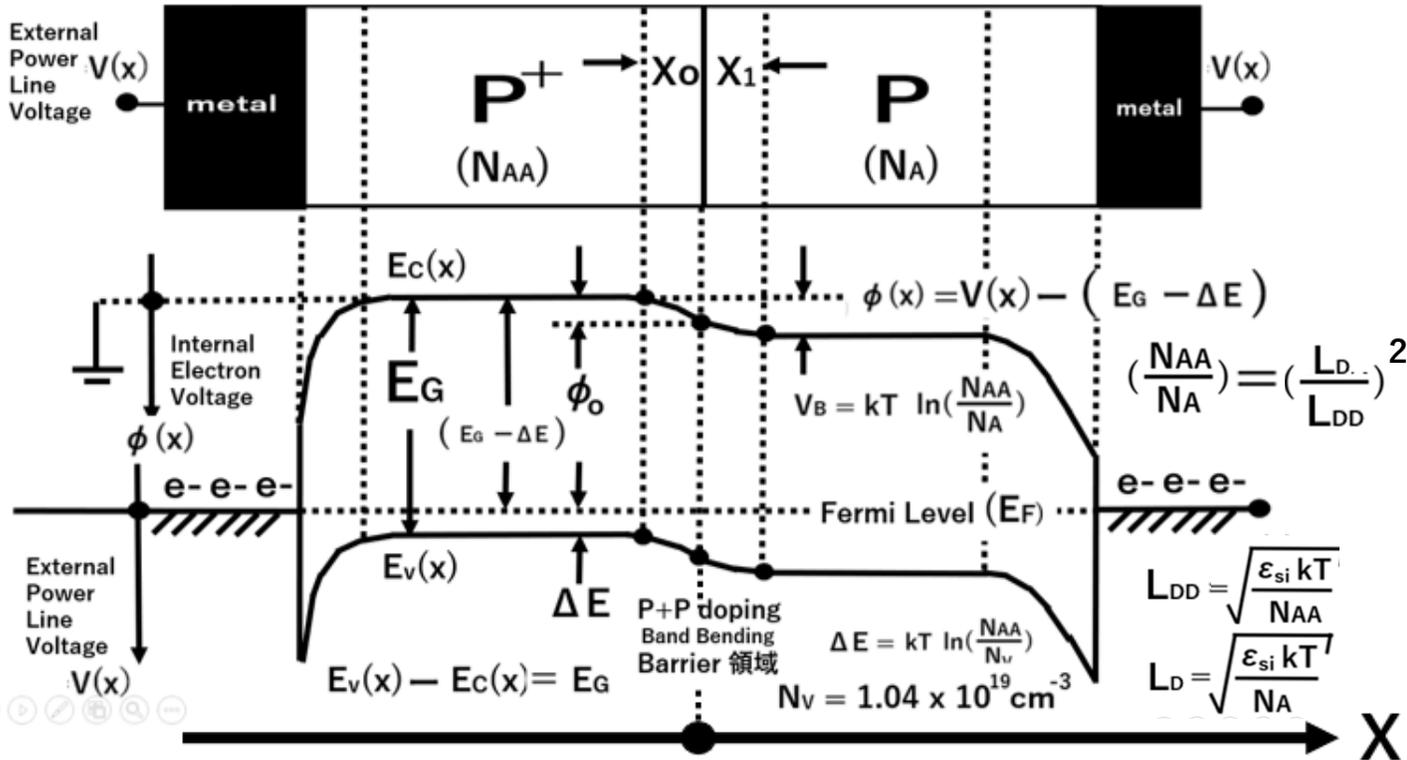
$$\frac{d^2\phi(x)}{dx^2} = -\frac{\rho(x)}{\epsilon_{si}}$$

at $x = 0$

$$\left(\frac{N_{AA}}{N_A}\right) \left\{ \left(\frac{\phi_0}{kT}\right) - 1 \right\}$$

$$= \frac{(\phi_0 - V_B)}{kT} - 1$$

$$\left(\frac{\phi_0}{kT}\right) = \left\{ 1 - \frac{\ln\left(\frac{N_{AA}}{N_A}\right)}{\left(\frac{N_{AA}}{N_A}\right) - 1} \right\}$$



$\left(\frac{N_{AA}}{N_A}\right)$	$\left(\frac{\phi_0}{kT}\right)$
1	0
2	0.306853
3	0.450694
4	0.537902
5	0.597641
10	0.744157
100	0.953483
1000	0.993085
10000	0.999079

$$\rho(x) = h(x) + D(x)$$

$$\frac{d^2\phi(x)}{dx^2} = -\frac{\rho(x)}{\epsilon_{si}}$$

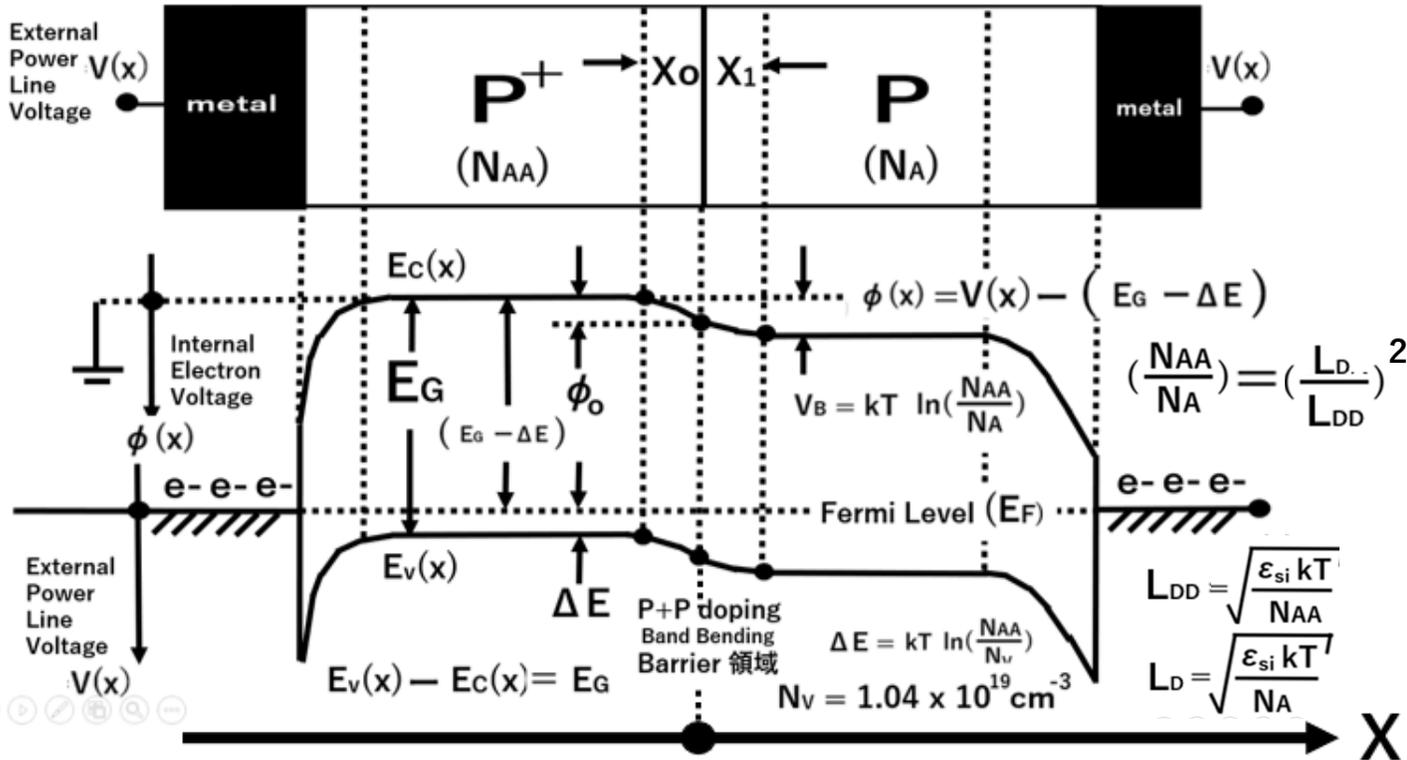
$$\left(\frac{\phi_0}{kT}\right) = \left\{ 1 - \frac{\ln\left(\frac{N_{AA}}{N_A}\right)}{\left(\frac{N_{AA}}{N_A}\right) - 1} \right\}$$

at $x = -0$

$$\frac{1}{2} \left\{ \frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_{DD}}\right)} \right\}^2 = \left(\frac{\phi_0}{kT}\right) + \exp\left(-\frac{\phi_0}{kT}\right) - 1$$

at $x = +0$

$$\frac{1}{2} \left\{ \frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_D}\right)} \right\}^2 = \frac{(\phi_0 - V_B)}{kT} + \exp\left(-\frac{(\phi_0 - V_B)}{kT}\right) - 1$$



$(\frac{N_{AA}}{N_A})$	$(\frac{\phi_0}{kT})$
1	0
2	0.306853
3	0.450694
4	0.537902
5	0.597641
10	0.744157
100	0.953483
1000	0.993085
10000	0.999079

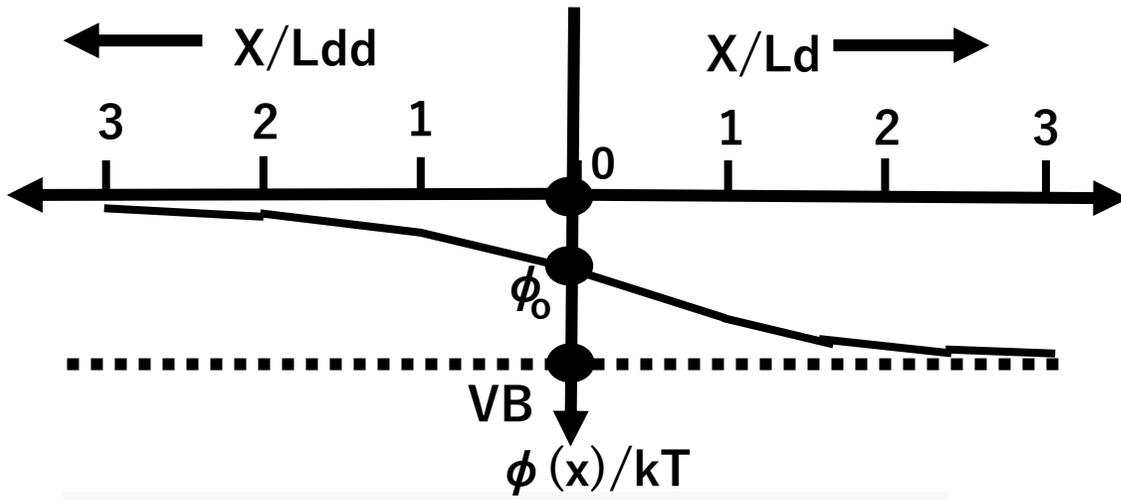
$$\rho(x) = h(x) + D(x)$$

$$\frac{d^2\phi(x)}{dx^2} = -\frac{\rho(x)}{\epsilon_{si}}$$

$$\left(\frac{\phi_0}{kT}\right) = \left\{ 1 - \frac{\ln\left(\frac{N_{AA}}{N_A}\right)}{\left(\frac{N_{AA}}{N_A}\right) - 1} \right\}$$

$$\text{for } x < 0 \quad \frac{1}{2} \left\{ \frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_{DD}}\right)} \right\}^2 = \left(\frac{\phi(x)}{kT}\right) + \exp\left(-\frac{\phi(x)}{kT}\right) - 1$$

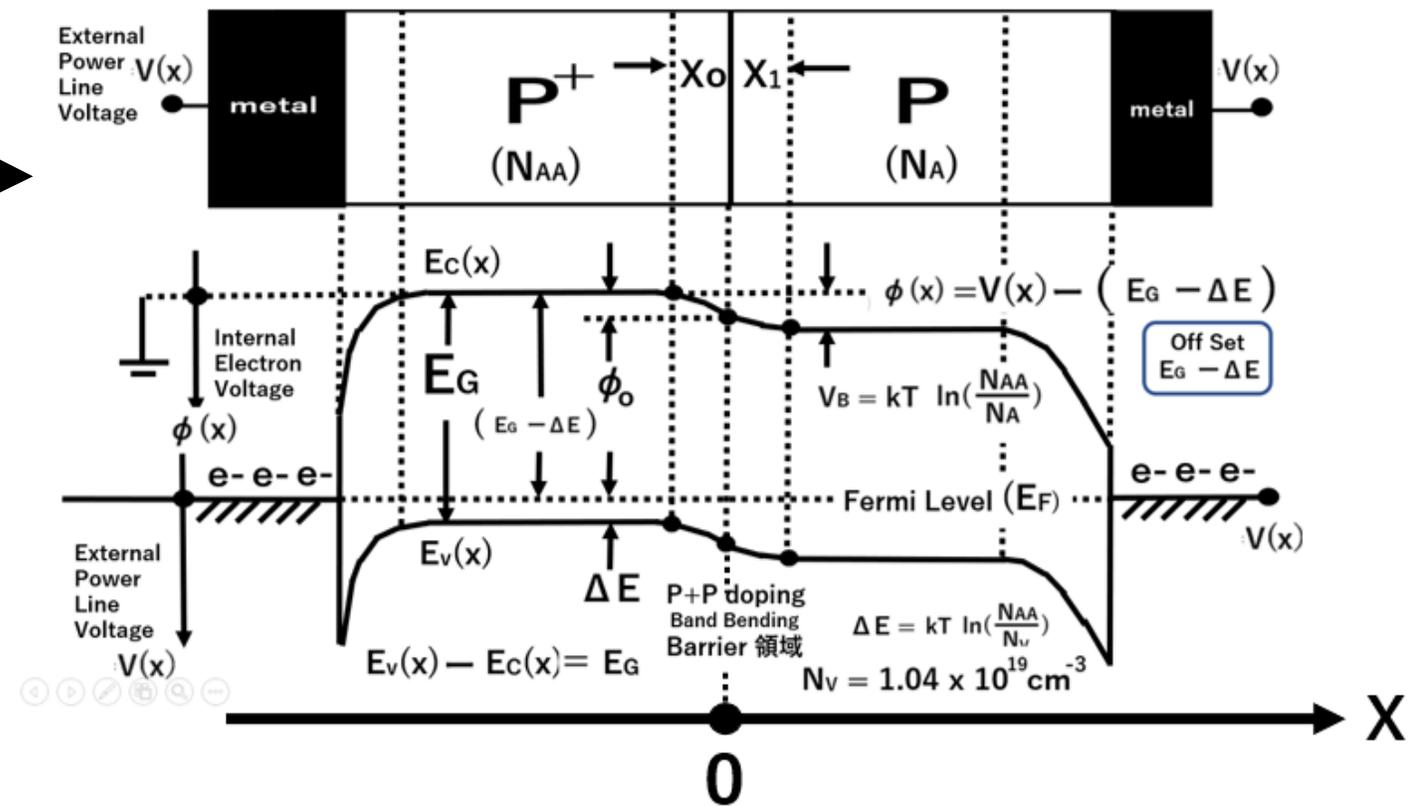
$$\text{for } x > 0 \quad \frac{1}{2} \left\{ \frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_D}\right)} \right\}^2 = \frac{(\phi(x) - V_B)}{kT} + \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right) - 1$$



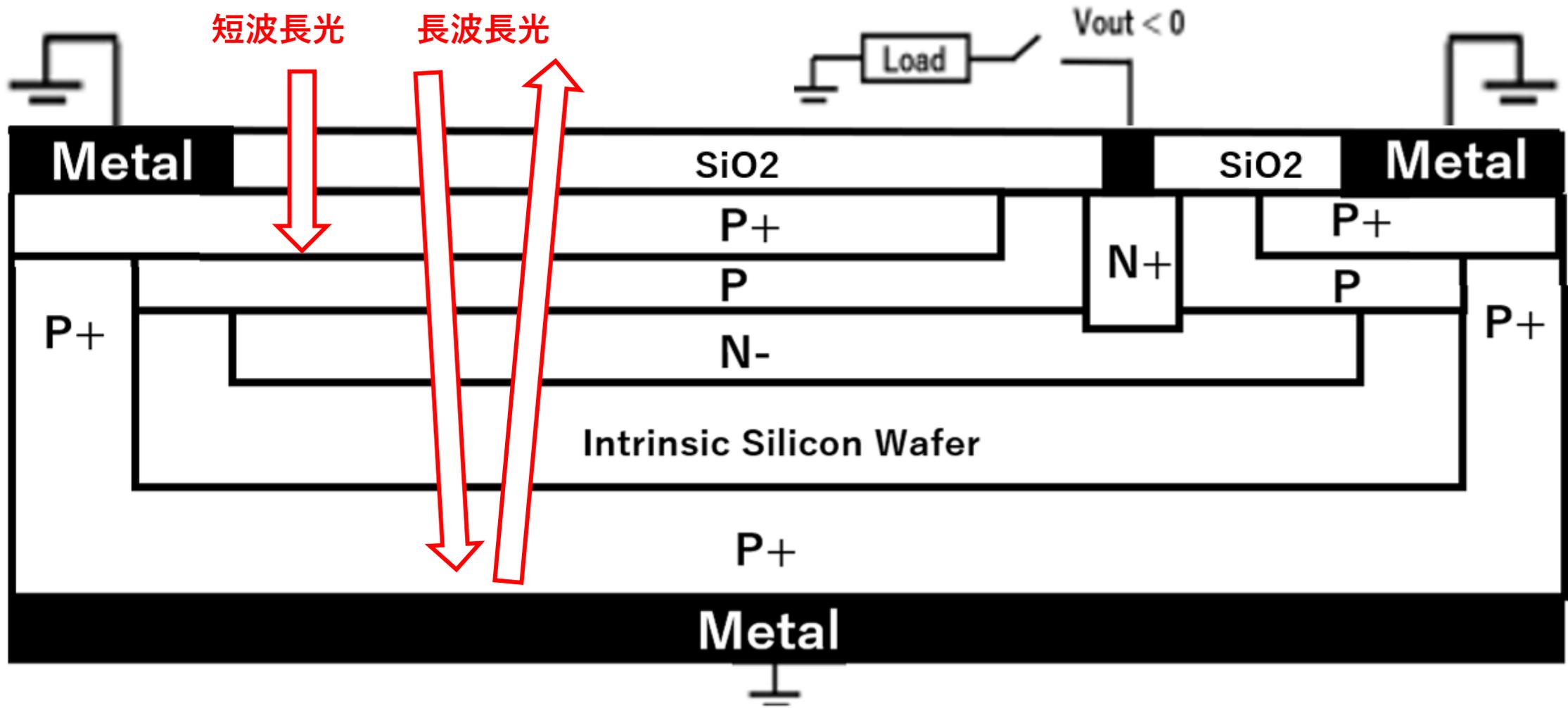
For $N_{AA}/N_A = 10000$,

$\ln(N_{AA}/N_A) = 9.210340$

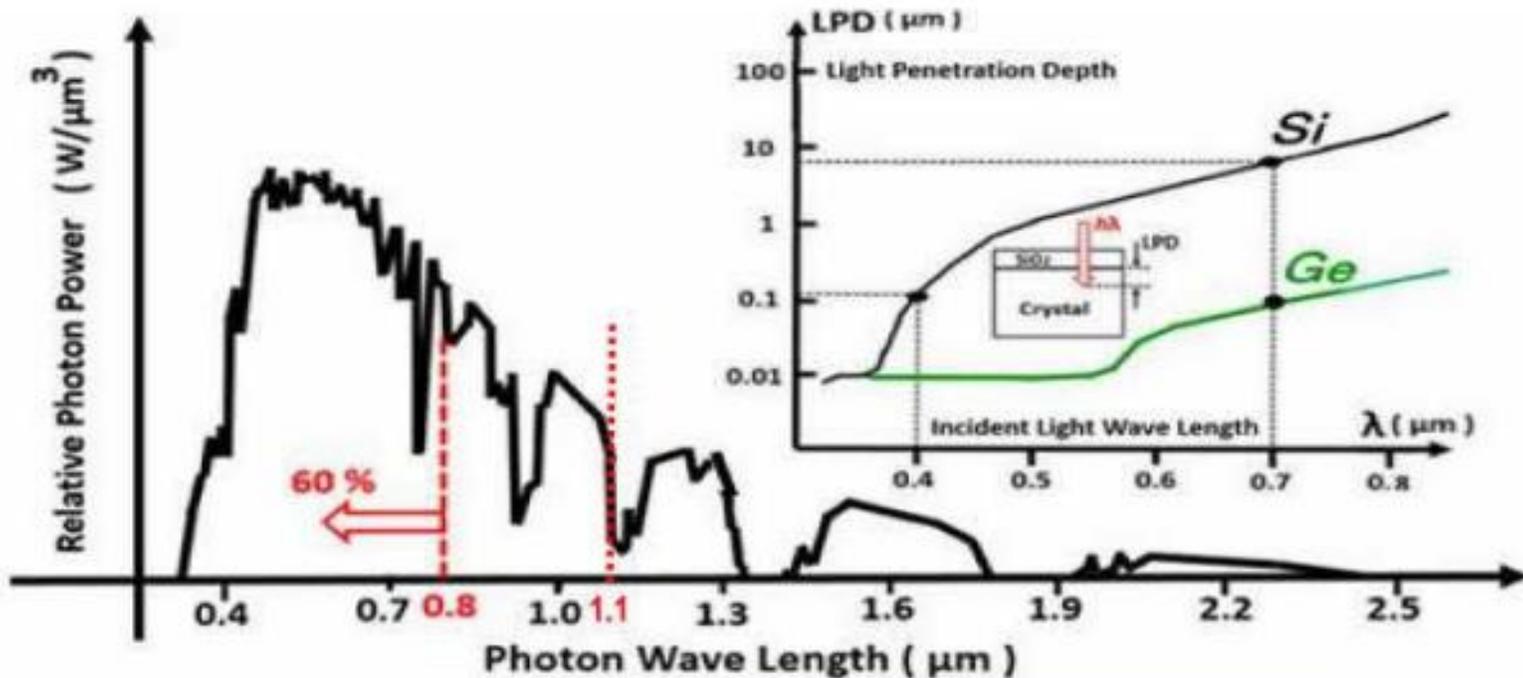
$\phi(0)/kT = 0.999079.$



At $x = -L_{dd}$,	$\phi(x)/kT = 0.405642$	$\phi(x)/\phi(0) = 0.406016$
At $x = -2*L_{dd}$,	$\phi(x)/kT = 0.155575$	$\phi(x)/\phi(0) = 0.155719$
At $x = -3*L_{dd}$,	$\phi(x)/kT = 0.058170$	$\phi(x)/\phi(0) = 0.058223$
At $x = +L_d$,	$\phi(x)/kT = 8.108429$	$\phi(x)/\phi(0) = 0.880362$
At $x = +2*L_d$,	$\phi(x)/kT = 8.852071$	$\phi(x)/\phi(0) = 0.961101$
At $x = +3*L_d$,	$\phi(x)/kT = 9.083526$	$\phi(x)/\phi(0) = 0.986231$



短波長青色光は、受光表面のP+P濃度勾配を利用した BAND BENDING効果により生じるバリア電界をうまく利用して光電子とホールを効率よく分離する。シリコンのBand Energy Gapの $E_g = 1.1 \text{ eV}$ 以下の低エネルギーPhoton (長波長の赤外線)は、原理的に電気エネルギーには変換できない。そこでシリコンchipを薄くする事とする。裏面Metalを金属鏡として利用して低エネルギーPhoton (長波長の赤外線)を反射して、シリコンWAFERの外に放出反射し、太陽電池の高温化を防止しリーク電流を抑圧する。



短波長青色光は、シリコン表面の $0.1 \mu\text{m}$ 近傍しか透過しない。可視光線の最大波長の赤色光でも最大 $10 \mu\text{m}$ しかシリコン結晶内を透過しない。1.1 eV以上のエネルギー成分の太陽光しか理論的に光電変換できない。従って実際には、波長が $1.12 \mu\text{m}$ 以上の遠赤外線は熱となり無駄になる。太陽電池として薄膜の $20 \mu\text{m}$ 程度のシリコン結晶が一番理想的な太陽電池構造となる。

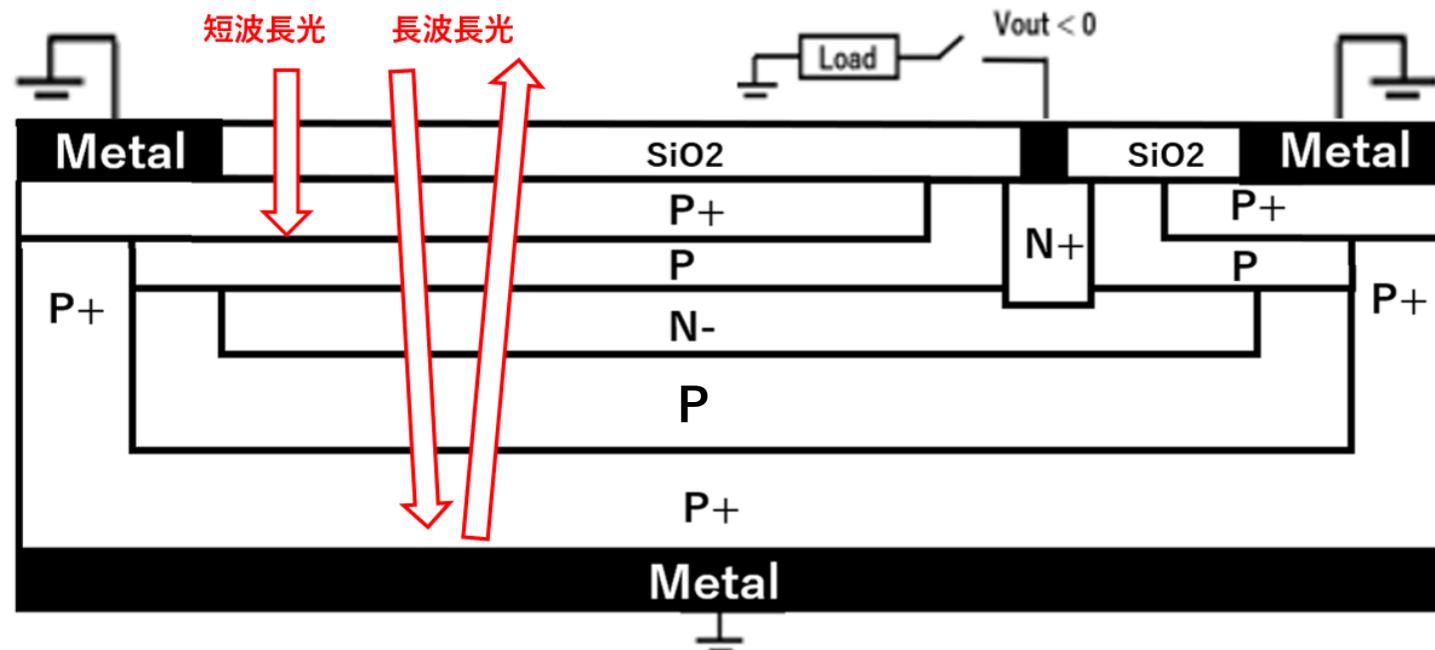
$$E = \hbar \omega = hf = hc / \lambda$$

$$E (\text{eV}) = 1.24 / \lambda (\mu\text{m})$$

For Silicon, $E_g = 1.10 \text{ eV}$ and $\lambda = 1.12 \mu\text{m}$

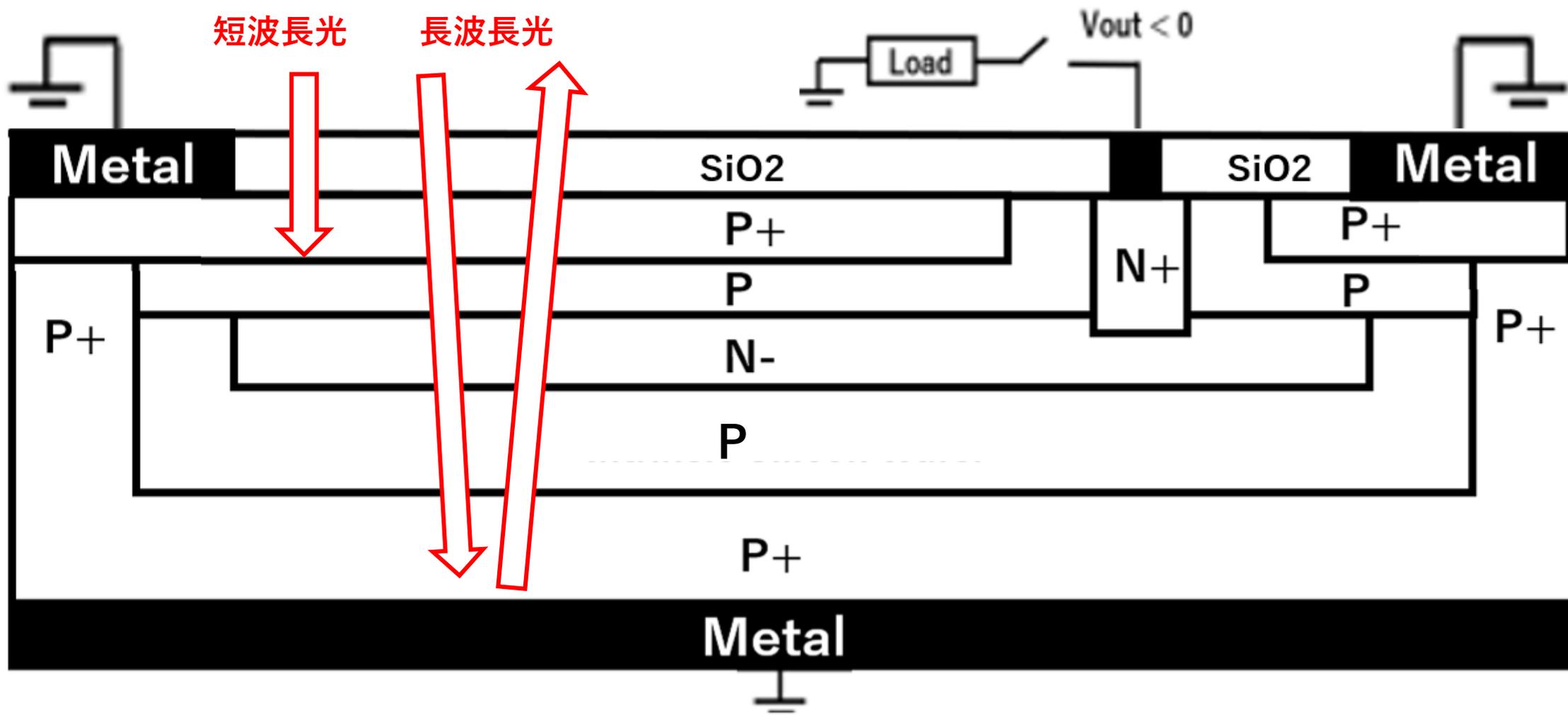
The light energy of the wave length more than $\lambda = 1.12 \mu\text{m}$ can not be converted to electrical energy in the silicon crystal.

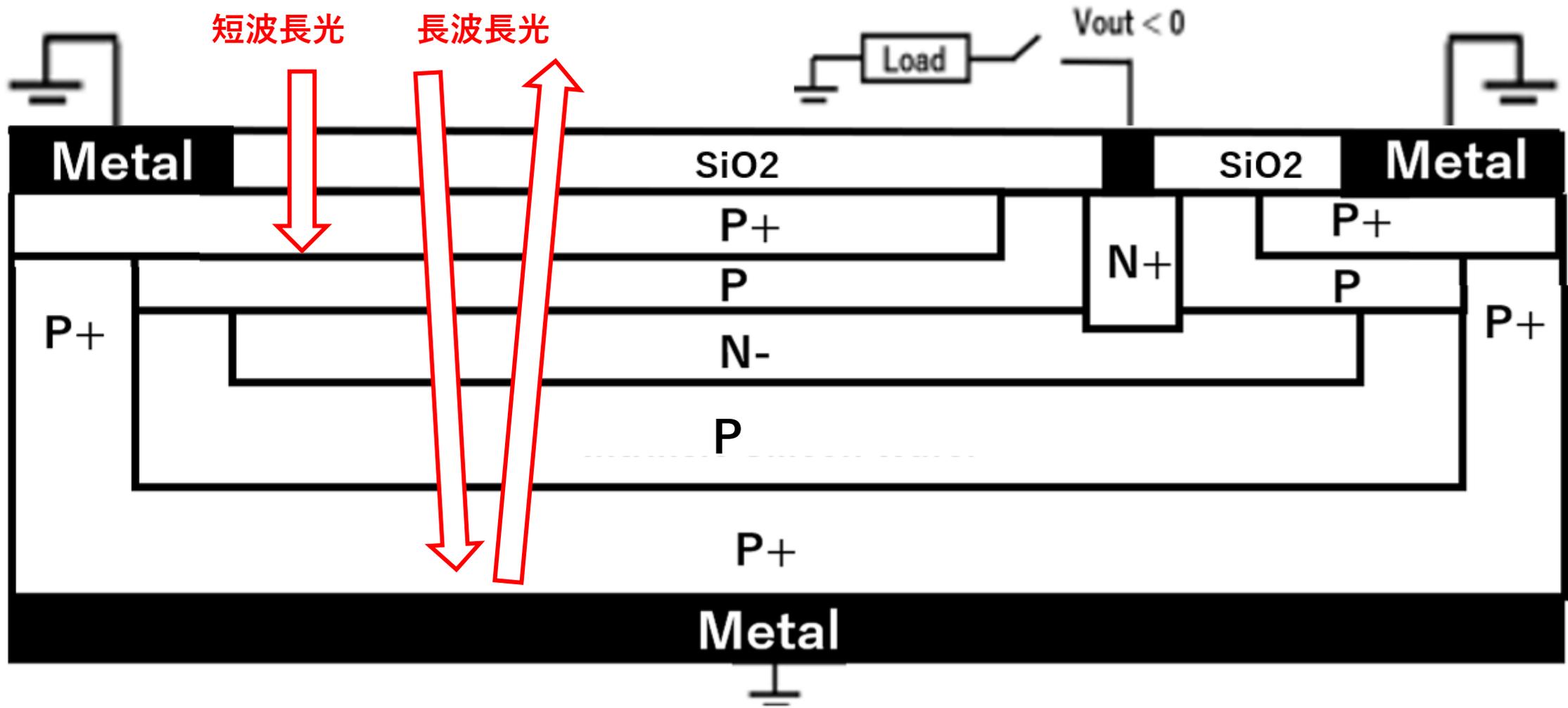
短波長青色光は、受光表面のP+P濃度勾配を利用した BAND BENDING効果により生じるバリア電界をうまく利用して光電子とホールを効率よく分離する。シリコンのBand Energy Gapの $E_G = 1.1 \text{ eV}$ 以下の低エネルギーPhoton (長波長の赤外線)は、原理的に電気エネルギーには変換できない。そこでシリコンchipを薄くする事とする。裏面Metalを金属鏡として利用して低エネルギーPhoton (長波長の赤外線)を反射して、シリコンWAFERの外に放出反射し、太陽電池の高温化を防止しリーク電流を抑圧する。

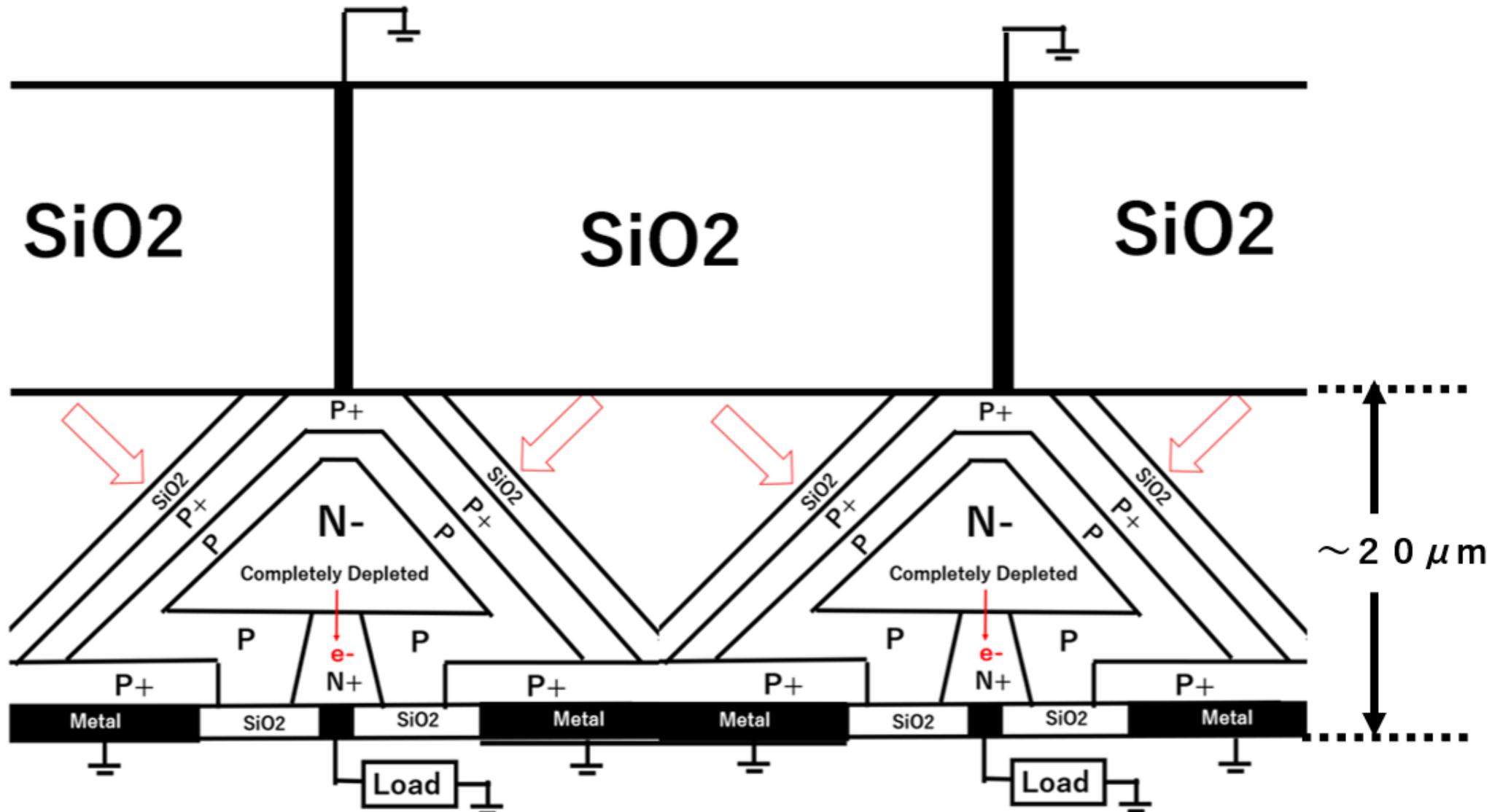


短波長青色光は、シリコン表面の $0.1 \mu\text{m}$ 近傍しか透過しない。可視光線の最大波長の赤色光でも最大 $10 \mu\text{m}$ しかシリコン結晶内を透過しない。 1.1 eV 以上のエネルギー成分の太陽光しか理論的に光電変換できない。従って実際には、波長が $1.12 \mu\text{m}$ 以上の遠赤外線は熱となり無駄になる。太陽電池として薄膜の $20 \mu\text{m}$ 程度のシリコン結晶が一番理想的な太陽電池構造となる。

短波長青色光は、受光表面のP+P濃度勾配を利用した BAND BENDING効果により生じるバリア電界をうまく利用して光電子とホールを効率よく分離する。シリコンのBand Energy Gapの $E_G = 1.1 \text{ eV}$ 以下の低エネルギーPhoton (長波長の赤外線)は、原理的に電気エネルギーには変換できない。そこでシリコンchipを薄くする事とする。裏面Metalを金属鏡として利用して低エネルギーPhoton (長波長の赤外線)を反射して、シリコンWAFERの外に放出反射し、太陽電池の高温化を防止しリーク電流を抑圧する。



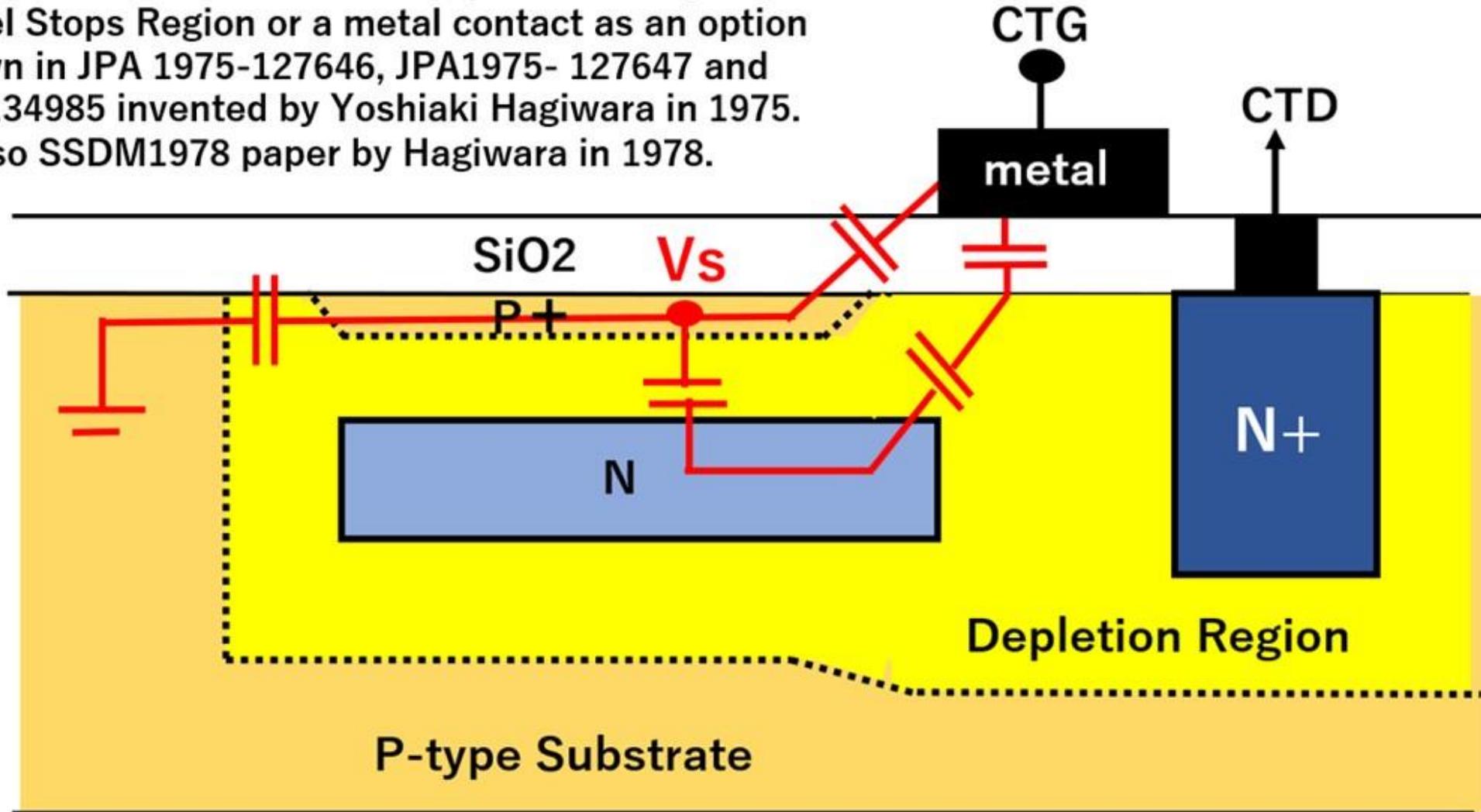




Buried Photodiode with Floating P+ Surface of Serious Image Lag Problem

The parasitic capacitance coupling with the surrounding depletion region and the gate oxide.

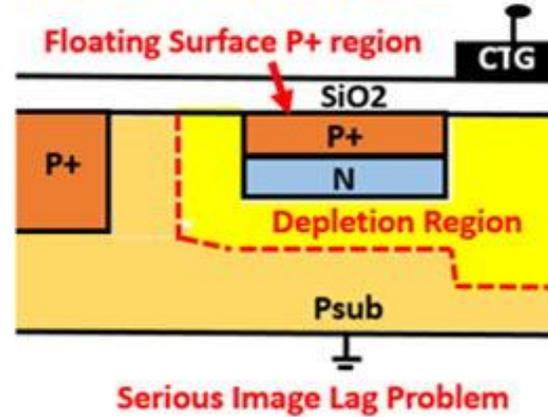
Pinned Photodiode must have the adjacent heavily doped P+ Channel Stops Region or a metal contact as an option as shown in JPA 1975-127646, JPA1975- 127647 and JPA 1975-134985 invented by Yoshiaki Hagiwara in 1975. See also SSDM1978 paper by Hagiwara in 1978.



Difference of Buried Photodiode and Pinned Photodiode

Figure 5 does not have the P+ channel stop nearby.

Buried Photodiode



NEC IEDM1982 Paper

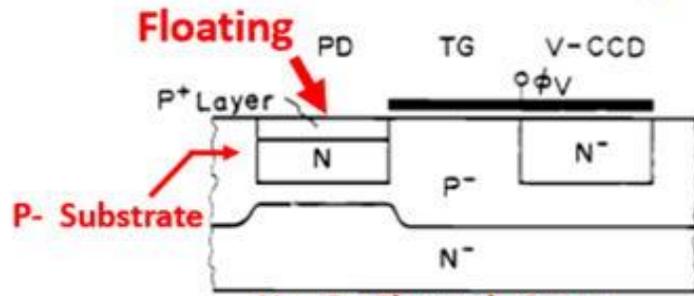
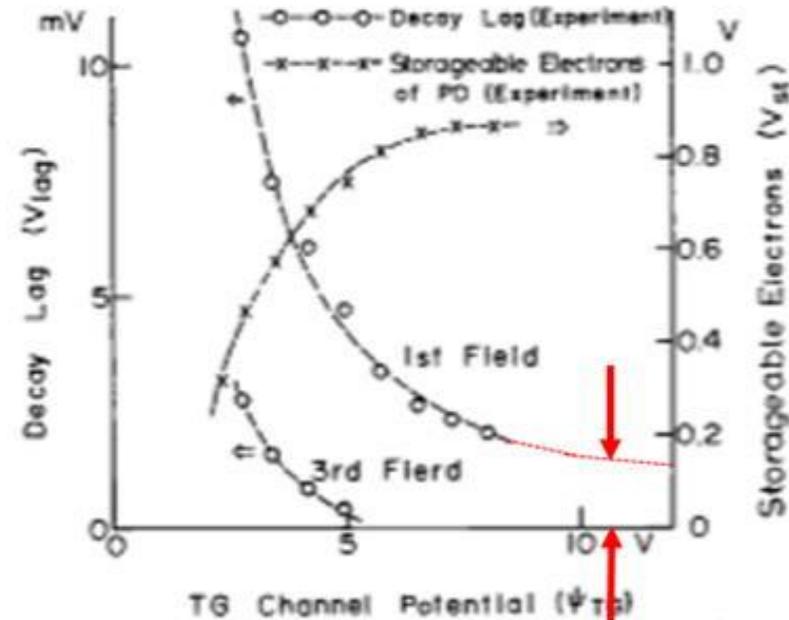


Fig.5. P⁺NP⁻ structure photodiode
(a) Unit cell cross sectional view



There is still image lag at the CTG gate voltage more than 10 volt.

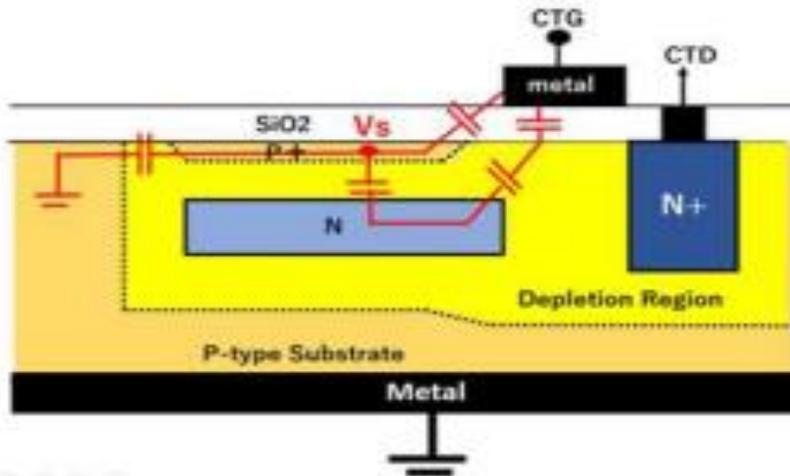
Fig.6. Storageable electrons vs. transfer gate channel potential, and decay lag vs. transfer gate channel potential in the P⁺NP⁻ structure photodiode

NEC IEDM1982 Paper reported Image Lag

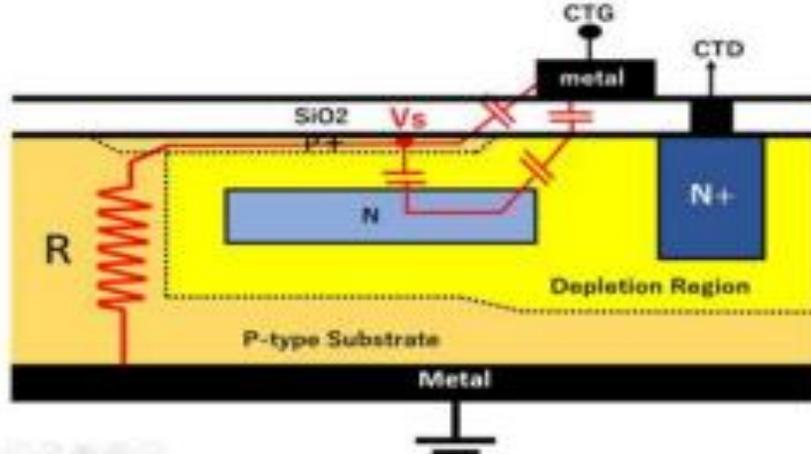
Figure 6 shows that there is still image lag at the CTG gate voltage of > 10 volt.

Difference of Buried Photodiode and Pinned Photodiode

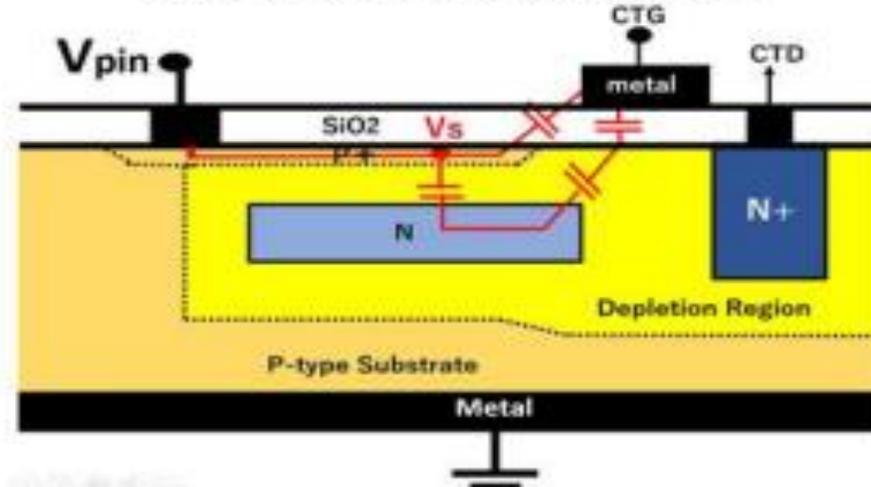
(a) Floating P+ Surface Completely Isolated by the extended depletion region



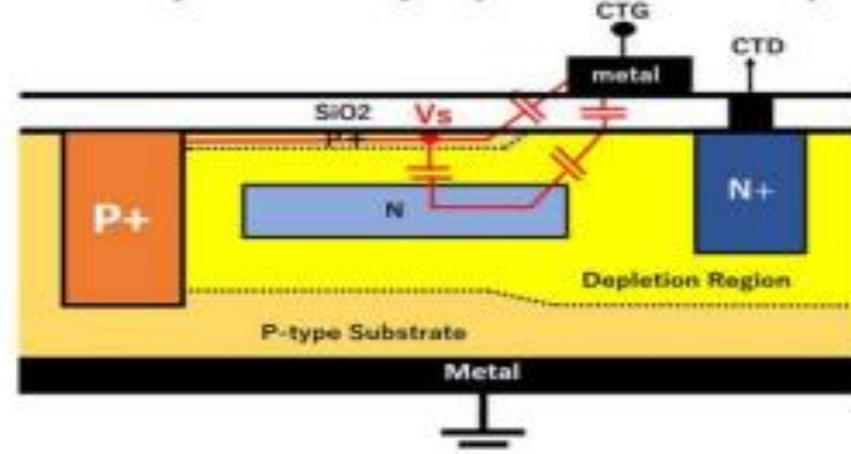
(b) Floating P+ Surface with RC Delay Time of the finite ohmic substrate resistance (R).



(C) Completely Pinned P+ Surface with RC = 0 with Surface Direct Metal Contact.



(D) Completely Pinned P+ Surface with RC = 0 with Adjacent Heavily Doped P+ Channel Stops



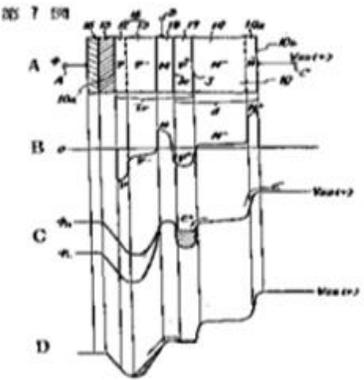
Hagiwara (Sony) invented the in-Pixel VOD Electric Shutter in 1975.

See JPA1975-127646, JPA1975-127647, JPA1975-134985 and JPA1977-126885.

	1	2	3	4	5	6
受光素子タイプ	Floating Surface N+P接合型 横型OFD構造なし 受光素子	CCD/MOS 容量型 横型OFD構造なし 受光素子	CCD/MOS 容量型 横型OFD構造付 受光素子	Floating Surface PNP接合型 横型OFD構造なし 受光素子	Pinned Surface PNP接合型 縦型OFD構造付 受光素子	Pinned Surface PNPN接合型 縦型OFD構造付 受光素子
発明者 特長	機能	Bell Lab CCD 1970	Bell Lab CCD 1971	Philips June 1975	Sony Hagiwara Oct 1975	Sony Hagiwara Oct 1975
短波長青色感度	○	X	X	○	○	○
低表面暗電流雑音	○	X	X	○	○	○
低残像特性	X	○	○	○	○	○
過剰電荷調整機能	X	X	○	X	○	○
高速電子シャッター JPA1977-126885	X	X	○	X	○	○

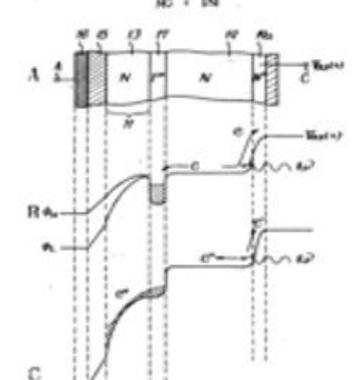
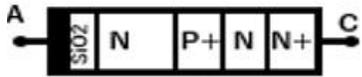
Oct 23, 1975
JPA1975-127646

Pinned Surface
N+NP+NP
Triple 接合型
受光素子



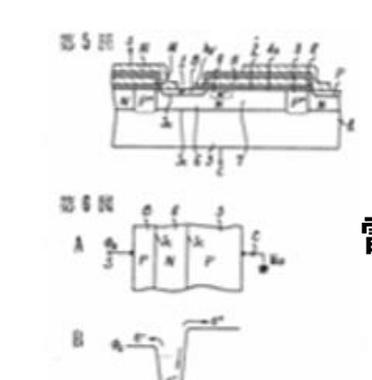
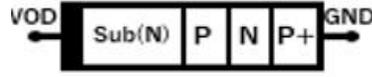
Oct 23, 1975
JPA1975-127647

Pinned Surface
N+NP+N
Double 接合型
受光素子



Nov 10, 1975
JPA1975-134985

Pinned Surface
PNP
Double 接合型
受光素子

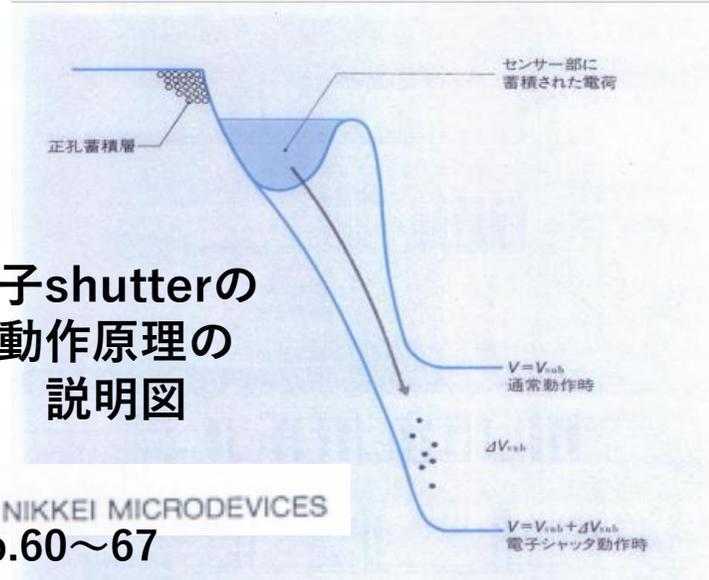


- http://www.aiplab.com/JPA_1975_127646_on_NPNP_type_PPD.html
- http://www.aiplab.com/JPA_1975_127647_on_NPN_type_PPD.html
- http://www.aiplab.com/JPA_1975_134985_on_PPD_with_VOD.html
- http://www.aiplab.com/JPA_1977_126885_on_Electric_Shutter.html
- http://www.aiplab.com/JPA_2020_131313_on_PPD_Solar_Cell.html

N. Teranishi, Y. Ishihara and H. Shiraki, JPA1980-138026 on Floating Surface Buried Photodiode with Floating Empty Potential Well
JPA1976-65707 (Patent No. 7596795, filed on June 9, 1975, Netherland) on Buried Photodiode with Floating Empty Potential Well.

Who invented Electric Shutter ? Hagiwara at Sony invented Electric Shutter in 1975~1977 Sony Team developed in 1987.

電子shutterの
動作原理の
説明図



1987年10月号 NIKKEI MICRODEVICES
pp.60~67

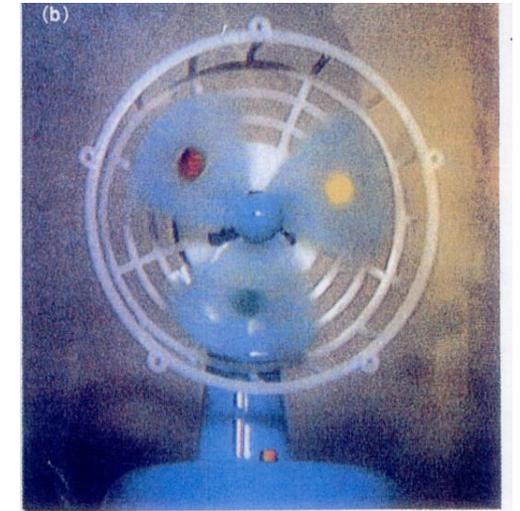


図6 ● 電子シャッタの撮像例
シャッタ速度は、1/2000秒。

<https://www.sony.com/en/SonyInfo/News/notice/20200626/>

<https://electronics.stackexchange.com/questions/83018/difference-between-buried-photodiode-and-pinned-photodiode>

Oct 23, 1975

JPA1975-127646

Pinned Surface
N+NP+NP
Triple 接合型
受光素子

Oct 23, 1975

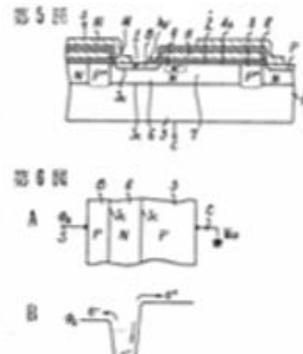
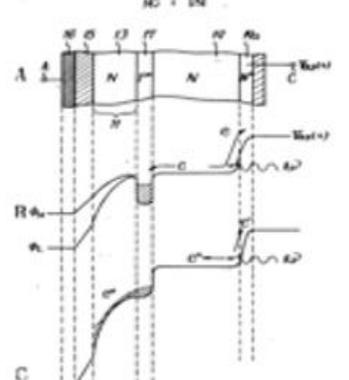
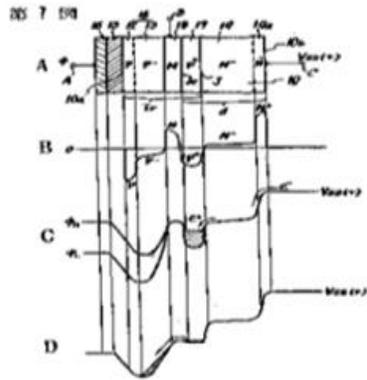
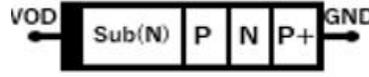
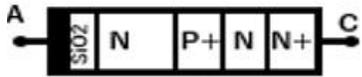
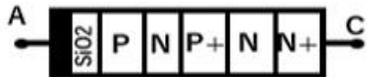
JPA1975-127647

Pinned Surface
N+NP+N
Double 接合型
受光素子

Nov 10, 1975

JPA1975-134985

Pinned Surface
PNP
Double 接合型
受光素子



- http://www.aiplab.com/JPA_1975_127646_on_NPNP_type_PPD.html
- http://www.aiplab.com/JPA_1975_127647_on_NPN_type_PPD.html
- http://www.aiplab.com/JPA_1975_134985_on_PPD_with_VOD.html
- http://www.aiplab.com/JPA_1977_126885_on_Electric_Shutter.html
- http://www.aiplab.com/JPA_2020_131313_on_PPD_Solar_Cell.html

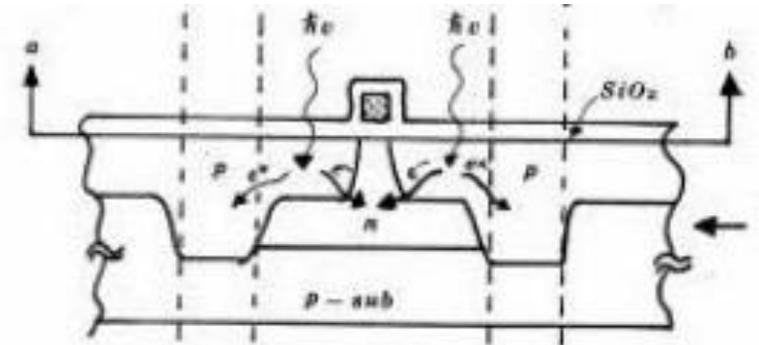
N. Teranishi, Y. Ishihara and H. Shiraki, JPA1980-138026 on Floating Surface Buried Photodiode with Floating Empty Potential Well
 JPA1976-65707 (Patent No. 7596795, filed on June 9, 1975, Netherland) on Buried Photodiode with Floating Empty Potential Well.

Who invented Pinned Photodiode ? Hagiwara at Sony invented Pinned Photodiode in 1975 and developed in 1978.

SSDM1978 Conference Paper by Hagiwara in Sept 1978

Y. Hagiwara, Motoaki Abe and Chikara Okada, "A 380H X 488V CCD Imager with Narrow Channel Transfer Gates", Proceeding of the 10th Conference on Solid State Devices, Tokyo 1978.

Pinned Photodiode
 is Pinned-Surface
 PNP junction Sensor
 with the Adjacent
 P+ Heavily doped
 Channel Stops Region.



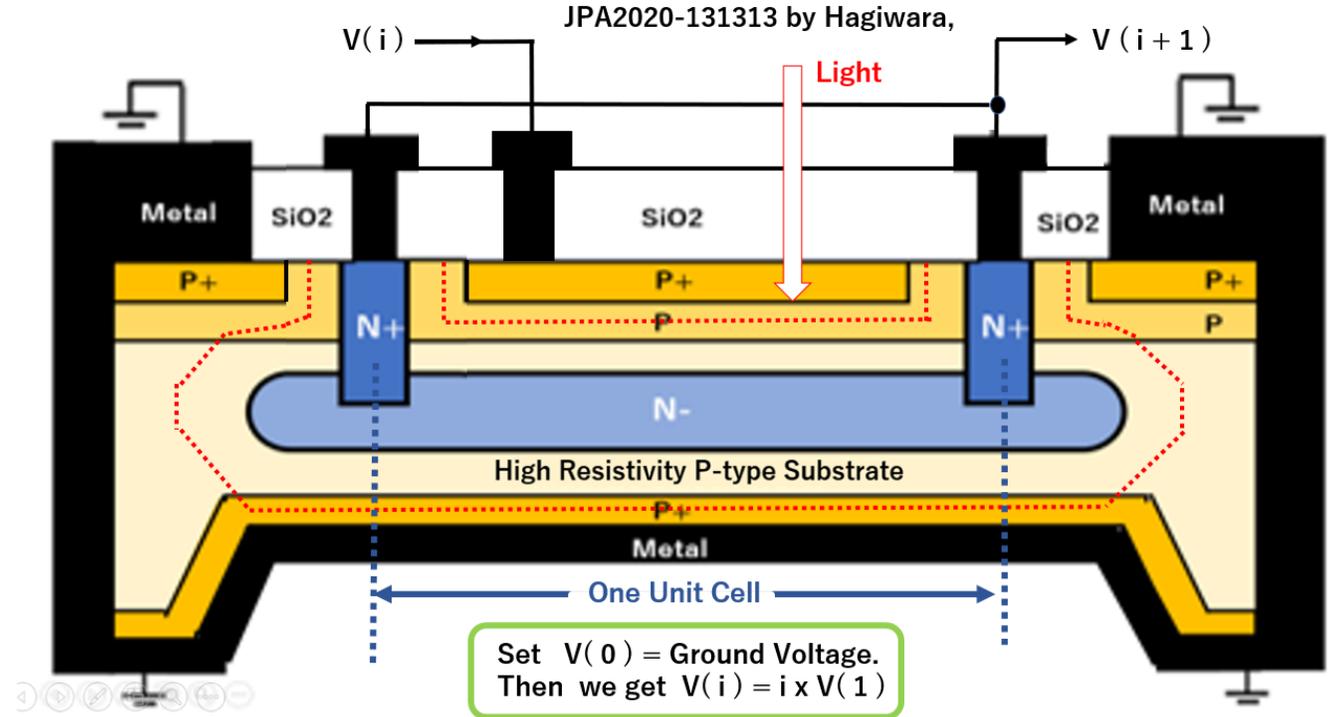
<https://www.sony.com/en/SonyInfo/News/notice/20200626/>

<https://electronics.stackexchange.com/questions/83018/difference-between-buried-photodiode-and-pinned-photodiode>

- 1975年3月5日に Double 接合型受光素子を発明し SONY (株) 社内の知財へ萩原は公式に出願した。
- 1975年10月23日には萩原は2件の特許、JPA1975-127646とJPA1975-127647を出願する。
- 1975年11月10日には受光表面がピン留めされた、in-pixel VOD機能付きのPNP 接合型の受光素子を萩原は特許出願 (JPA1975-134985) した。

- 1979年 UK Scotland で開催の CCD'79 国際会議にて萩原が既に1975年に発明し、1978年に開発した、PNP接合型の Pinned Photodiodeの残像のない超光感度特性を説明する。
- 1989年2月の ISSCC1989 にてデジカメ用の世界最高速の 25 nsec の 4 Mbit Cache SRAMを開発し学会発表する。
- 2001年9月に開催の ESSCIRC2001 にて、SONYのAIBOの Robotを構成する主要半導体部品とその構成を説明する。
- 2008年9月に開催の ESSCIRC2008 にて、SONYの Play Station III (Cell Processor) の主要半導体部品を説明する。

One Unit Cell of P+PN-PP+ junction type Solar Cell, which can be connected in series.



JPA1976-65707 (Patent No. 7596795, filed on June 9, 1975, Netherland) on Buried Photodiode with Floating Empty Potential Well.

http://www.aiplab.com/JPA_1975_134985_on_PPD_with_VOD.html

Y. Hagiwara, Motoaki Abe and Chikara Okada, "A 380H X 488V CCD Imager with Narrow Channel Transfer Gates", Proceeding of the 10th Conference on Solid State Devices, Tokyo 1978.

<https://electronics.stackexchange.com/questions/83018/difference-between-buried-photodiode-and-pinned-photodiode>

<https://ieeexplore.ieee.org/document/6742594>

http://www.aiplab.com/JPA_1975_127646_on_NPNP_type_PPD.html

http://www.aiplab.com/JPA_1975_127647_on_NPN_type_PPD.html

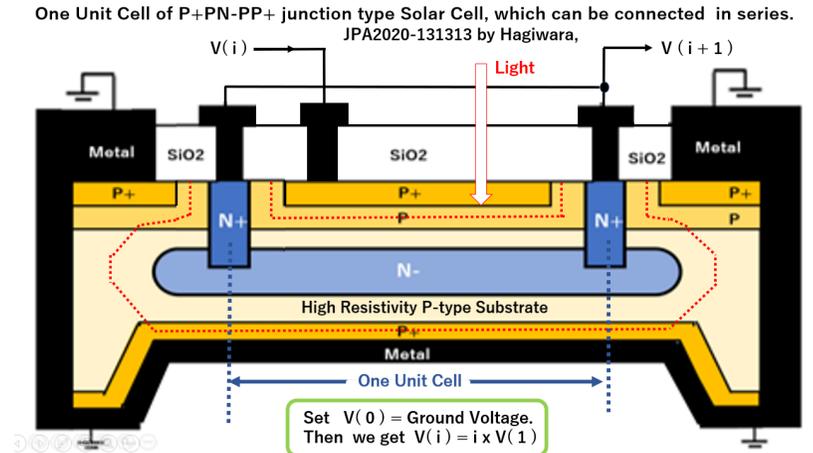
http://www.aiplab.com/JPA_1977_126885_on_Electric_Shutter.html

群馬大学アナログ集積回路研究会

題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する
講師： 萩原良昭先生（ソニーOB, (元) 群馬大学客員教授)
日時： 2022年6月07日 (火) 12:40-14:10

アウトライン

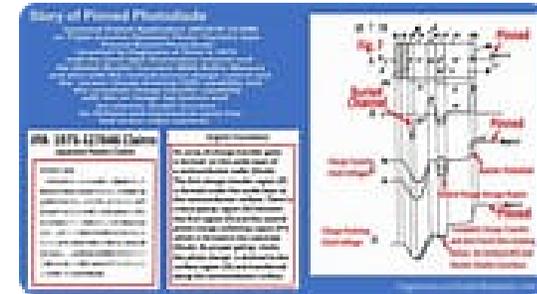
1. はじめに
2. 超光感度イメージセンサーの発明と開発努力
3. 賢い電子の目を持つ AI ROBOT の未来像
4. 太陽電池の開発とその未来像
5. おわりに





Yoshiaki Hagiwara

2 件の提供元に基づく



OQQO Evidence that **Yoshiaki Hagiwara** is the inventor of Pinned Buried Photodiode with in-pixel overflow Drain (VOD) function is given by the three basic Japanese Patent Applications, JPA1975-127646, JPA1975-127647 and JPA1975-134985.

The first pinned photodiode (PPD) was originally invented by **Yoshiaki Hagiwara** at Sony in 1975 to use for the interline CCD image sensors. Hagiwara at Sony invented PPD also with the antiblooming function in 1975. The evidence are given by the three Japanese patent application, JPA 1975-127646, JPA 1975-137647 and JPA 1975-134985.

[Who invented Pinned Photodiode Yoshiaki Hagiwara 007.jpg \(1280x720\) \(onamaeweb.jp\)](#)

Story of Pinned Photodiode

Japanese Patent Application JAP1975-127646
 on Triple Junction Dynamic Photo Thyristor type
 Pinned Buried Photodiode
 invented by Hagiwara at Sony in 1975
 with the back light illumination scheme and
 the Global Shutter Function MOS Buffer Memory
 and also with the vertical excess charge control and
 the excess-charge draining VOD capability and
 the complete charge transfer capability
 with the no-image-lag feature and
 the electric shutter function
 for filmless and mechanical-parts free
 fast action video cameras

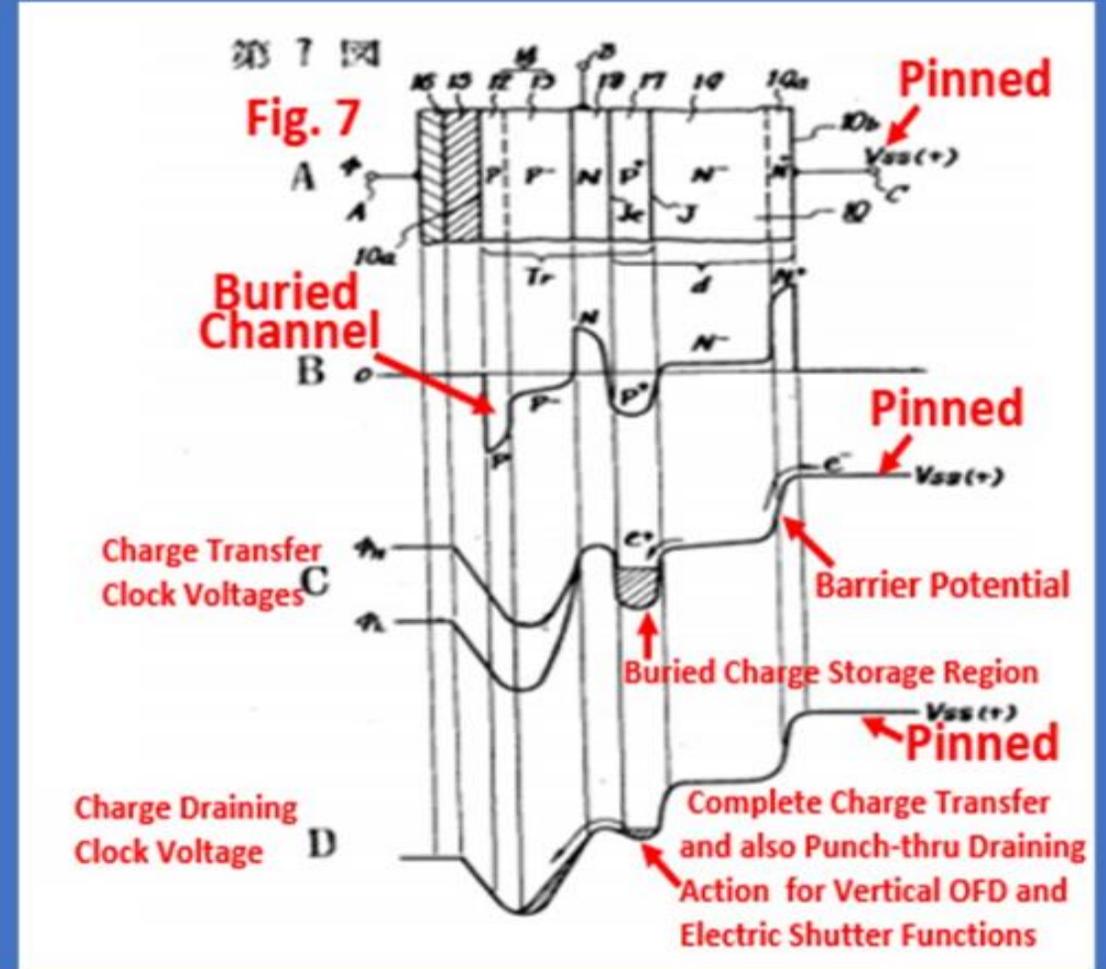
JPA 1975-127646 Claims Japanese Patent Claims

特許請求の範囲

半導体基体の一方の主面側に、絶縁膜を介して電荷転送用電極が被覆配列される1の導電層の転送領域が形成され、之に対向し且つ之より上記半導体基体の他方の主面側に上記転送領域との間に他の導電層のベース領域を介して受光領域が形成され、上記ベース領域に所定電圧を印加することにより上記受光領域に蓄積した電荷を上記転送領域に転送し、上記電荷転送用電極に所定のクックアップ電圧を印加して電荷の転送を行うようにしたことを特徴とする固体撮像装置。

English Translation

An array of charge transfer gates is formed on the oxide layer of a semiconductor wafer (Nsub). The first charge transfer region (P) is formed under the oxide layer at the semiconductor surface. There is a base gating region (N) between the first region (P) and the second photo charge collecting region (P+) which is formed in the substrate (Nsub). By proper gating clocks, the photo charge is drained to the surface region (N) and transferred along the semiconductor surface.



hagiwara-yoshiaki@aiplab.com

Sony は「萩原が Pinned Photodiodeの発明者だ」と断定している。

SONY

[ホーム](#)[事業・製品](#)[ソニーグループについて](#)[テクノロジー](#)[人材](#)[サステナビリティ](#)[デザイン](#)[投資家情報](#)[お問い合わせ](#)[採用情報](#)[Q](#)[日本語](#) | [English](#)

積層型多機能CMOSイメージセンサーを支える代表的なソニー発明について

ソニー株式会社

ソニーセミコンダクタソリューションズ株式会社

裏面照射型CMOSイメージセンサーに採用されたPinned Photodiode

ソニーのイメージセンサーの発明の歴史は、古くはCCDの時代までさかのぼる。中でもPinned Photodiodeは、裏面照射型CMOSセンサーの性能向上にも貢献する技術であり、その発明と製品開発の歴史を紐解く。

ソニーは1975年、裏面照射型のN+NP+N接合型とN+NP+NP接合型のPinned Photodiode (PPD)を採用したCCDイメージセンサーを発明した（出願特許1975-127646,1975-127647 萩原 良昭）。同年、その構造をヒントに、VOD（縦型オーバーフローレイン）機能を持つ、PNP接合型PPDを発明した（特許第1215101号 萩原 良昭）。ソニーはその後、イオン打ち込み技術により濃いP+のチャンネルストップ領域をその受光部近傍に形成したPNP接合型のPPD技術を採用したフレームトランスファー型CCDイメージセンサーの原理試作に世界で初めて成功し、1978年のSSDM1978の学会で論文を発表した（Y. Hagiwara, M. Abe, and C. Okada, "A 380H x 488V CCD imager with narrow channel transfer gates", Proc. The 10th Conference on Solid State Devices, Tokyo, (1978)）。

1980年にはソニーはこのPNP接合型PPDを採用したワンチップのフレームトランスファーCCDイメージセンサーを使ったカメラ一体型VTRの試作に成功し、東京では当時社長の岩間が、ニューヨークでは会長の盛田が同日記者会見をして世界を驚かせた。1987年にはソニーは、VOD（縦型オーバーフローレイン）機能を持つ「イオン打ち込み技術により濃いP+のチャンネルストップ領域をその受光部近傍に形成したPPD」をインターライン転送型CCDイメージセンサーに世界で初めて採用した8ミリビデオのカムコーダーの開発に成功しビデオカメラの市場を開拓した。

このような長い歴史を経て育まれてきたPPDの技術が今も裏面照射型CMOSイメージセンサーに採用されている。

半導体産業人協会日本半導体歴史館は「萩原が Pinned Photodiodeの基本提案者」と断定している。

[イメージセンサ用フォトダイオードの改良（ソニー、日立、nec、東芝）\(shmj.or.jp\)](http://www.shmj.or.jp)

<http://www.shmj.or.jp/museum2010/exhibi1005.html>

半導体イメージセンサでは受光素子にフォトダイオードが用いられる。1987年、ソニーは現在ピン留めフォトダイオード(Pinned Photodiode)と呼ばれている受光素子(ソニーはこのフォトダイオードをHAD : Hole Accumulation Diodeと呼んだ)を用いた2/3インチ38万画素IT(Interline Transfer)-CCDイメージセンサを搭載した、8ミリVTR一体型ビデオカメラ「CCD-V90」を発表した【1】。

ピン留めフォトダイオードは図1に示すように、N層全体をP層で覆い、受光面のP層を高濃度P⁺にしたフォトダイオードである。この構造では、受光面のP⁺表面が基板電位にピン留めされるため、1984年にKodakによってピン留めフォトダイオードと命名された。高感度受光、広いダイナミックレンジに加えて、残像の発生もなく、受光表面のGRセンターの影響低下による暗電流・白傷の大幅低減などの特長があり、イメージセンサ用フォトダイオードとして極めて優れた性能を有する。

1975年、ソニーからPNPトランジスタを受光素子とする提案がなされた【3】。受光部をP⁺層(エミッタ)にすることにより従来のフォトダイオードのように表面電位を制御するセンサー電極で受光面全面を覆う必要をなくし、受光感度を大幅に向上させることを目的とした。受光部表面をP⁺層にするピン留めフォトダイオードの基本となる提案であった。

Pinned Photodiode

続いてフォトダイオードの受光面P⁺層を基板電位にする提案が日立とソニーからなされた。日立からは1977年、表面高濃度P⁺層をP型基板(ウエル)に接続し基板と同じ電位にピン留めすることで電荷蓄積容量を増加し、フォトダイオードのダイナミックレンジを広げる構造が提示された【4】。またソニーは1978年、同じ構造のフォトダイオードを用いたFT(Frame Transfer)-CCDイメージセンサを発表した【5】。それを発展させた2/3インチ型28万画素FT-CCDイメージセンサを用いた、

【参考文献】

- 【1】 浜崎正治、鈴木智行、賀川能明、石川貴久枝、宮田克郎、神戸秀夫、“可変速電子シャッタ付IT-CCD撮像素子”、テレビジョン学会技術報告、vol. 12, no. 12, pp. 31-36, (1988)
- 【2】 池田勝己、関根弘一、金子武彦、山田哲生、郡戸久美男、“1/3インチ36万画素IT-CCDセンサー”、テレビジョン学会技術報告、vol. 15, no. 16, pp. 31-36, (1991)
- 【3】 萩原良昭、“固体撮像装置”、特許公報 昭58-46905 (1975年11月10日出願) [JPA1975-134985](#)
- 【4】 小池紀雄、竹本一八男、“固体撮像装置”特許公報 昭62-20750 (1977年1月10日出願)
- 【5】 Y. Hagiwara, M. Abe, and C. Okada, “A 380H x 488V CCD imager with narrow channel transfer gates”, Proc. The 10th Conference on Solid State Devices, Tokyo, (1978): Japanese Journal of Applied Physics, vol. 18, Supplements 18-1, pp. 335-340, (1979)
- 【6】 梶野功、島田勝、中田康雄、平田芳美、萩原良昭、“ナローチャネルCCD単板カメラ”、テレビジョン学会技術報告、vol. 5, no. 29, pp. 32-36, (1981)

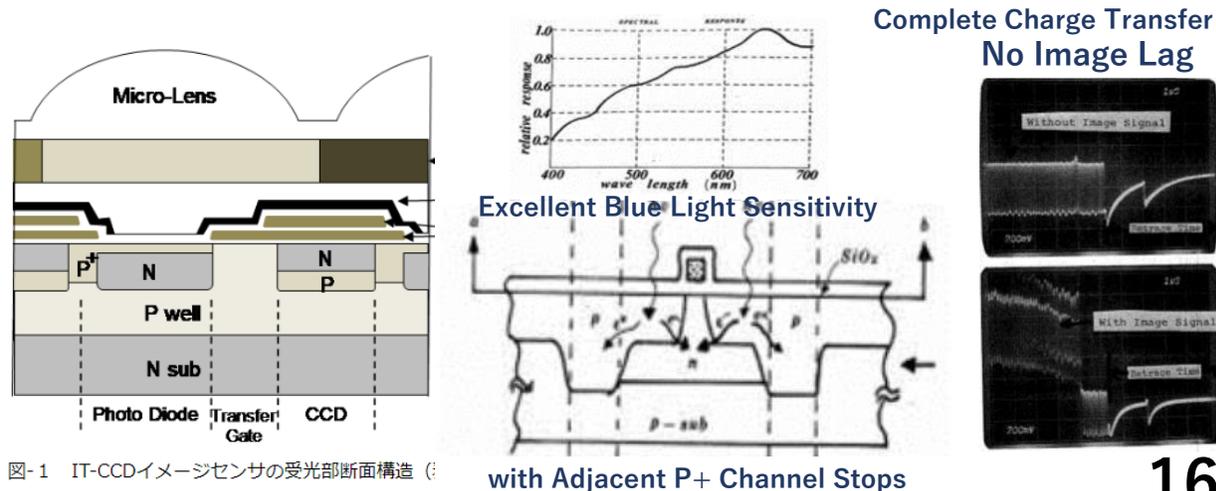


図-1 IT-CCDイメージセンサの受光部断面構造 (c)

with Adjacent P⁺ Channel Stops

半導体産業人協会日本半導体歴史館は「萩原が Pinned Photodiodeの基本提案者」と断定している。

[イメージセンサ用フォトダイオードの改良（ソニー、日立、nec、東芝）\(shmj.or.jp\)](http://www.shmj.or.jp)

<http://www.shmj.or.jp/museum2010/exhibi1005.html>

半導体イメージセンサでは受光素子にフォトダイオードが用いられる。1987年、ソニーは現在ピン留めフォトダイオード(Pinned Photodiode)と呼ばれている受光素子(ソニーはこのフォトダイオードをHAD : Hole Accumulation Diodeと呼んだ)を用いた2/3インチ38万画素IT(Interline Transfer)-CCDイメージセンサを搭載した、8ミリVTR一体型ビデオカメラ「CCD-V90」を発表した【1】。

ピン留めフォトダイオードは図1に示すように、N層全体をP層で覆い、受光面のP層を高濃度P⁺にしたフォトダイオードである。この構造では、受光面のP⁺表面が基板電位にピン留めされるため、1984年にKodakによってピン留めフォトダイオードと命名された。高感度受光、広いダイナミックレンジに加えて、残像の発生もなく、受光表面のGRセンターの影響低下による暗電流・白傷の大幅低減などの特長があり、イメージセンサ用フォトダイオードとして極めて優れた性能を有する。

1975年、ソニーからPNPトランジスタを受光素子とする提案がなされた【3】。受光部をP⁺層(エミッタ)にすることにより従来のフォトダイオードのように表面電位を制御するセンサー電極で受光面全面を覆う必要をなくし、受光感度を大幅に向上させることを目的とした。受光部表面をP⁺層にするピン留めフォトダイオードの基本となる提案であった。

Pinned Photodiode

続いてフォトダイオードの受光面P⁺層を基板電位にする提案が日立とソニーからなされた。日立からは1977年、表面高濃度P⁺層をP型基板(ウエル)に接続し基板と同じ電位にピン留めすることで電荷蓄積容量を増加し、フォトダイオードのダイナミックレンジを広げる構造が提示された【4】。またソニーは1978年、同じ構造のフォトダイオードを用いたFT(Frame Transfer)-CCDイメージセンサを発表した【5】。それを発展させた2/3インチ型28万画素FT-CCDイメージセンサを用いた、

【参考文献】

【1】 浜崎正治、鈴木智行、賀川能明、石川貴久枝、宮田克郎、神戸秀夫、“可変速電子シャタ付IT-CCD撮像素子”、テレビジョン学会技術報告、vol. 12, no. 12, pp. 31-36, (1988)

【2】 池田勝己、関根弘一、金子武彦、山田哲生、郡戸久美男、“1/3インチ36万画素IT-CCDセンサー”、テレビジョン学会技術報告、vol. 15, no. 16, pp. 31-36, (1991)

【3】 萩原良昭、“固体撮像装置”、特許公報 昭58-46905 (1975年11月10日出願) **JPA1975-134985**

【4】 小池紀雄、竹本一八男、“固体撮像装置”特許公報 昭62-20750 (1977年1月10日出願)

【5】 Y. Hagiwara, M. Abe, and C. Okada, “A 380H x 488V CCD imager with narrow channel transfer gates”, Proc. The 10th Conference on Solid State Devices, Tokyo, (1978): Japanese Journal of Applied Physics, vol. 18, Supplements 18-1, pp. 335-340, (1979)

【6】 梶野功、島田勝、中田康雄、平田芳美、萩原良昭、“ナローチャネルCCD単板カラーカメラ”、テレビジョン学会技術報告、vol. 5, no. 29, pp. 32-36, (1981)

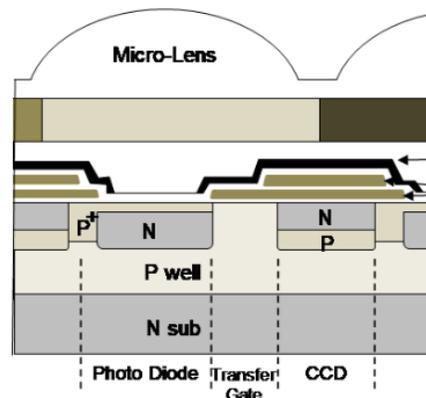
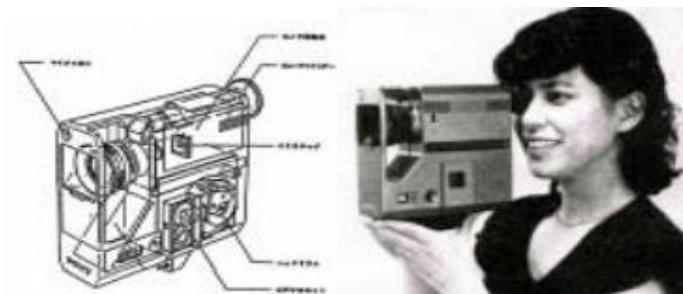


図-1 IT-CCDイメージセンサの受光部断面構造 (c)



<FCX016> 570H x 498V One-Chip FT CCD Color Imager, 1978

Wikipedia は「萩原が Pinned Photodiodeの発明者だ」と知られていると記載している。

← → ↻ 🏠 🔒 https://ja.wikipedia.org/wiki/萩原良昭 🔊 📄 ☆ 🔴 ⚙️ | ☆ 🗄️ 👤 …

👤 YoshiakiHagiwara19480704 🔔 4 📄 3 会話 下書き 個人設定 ベータ版 ウォッチリスト 投稿記録 ログアウト

ページ ノート 閲覧 編集 履歴表示 ☆ Wikipedia内を検索 🔍

萩原良昭

出典: フリー百科事典『ウィキペディア (Wikipedia)』

萩原 良昭（はぎわら よしあき、1948年7月4日 - ）は、日本の科学者、エンジニア、工学者、ならびに発明家。主にソニー株式会社においてイメージセンサ（撮像デバイス）の研究を行い、デジタルカメラの撮像デバイスの主流となっている埋込フォトダイオード(英: Pinned Photodiode) ^[1] を発明したことで知られる。

目次 [非表示]

- 人物・来歴
- 学会・業界活動
- 著作物
- 脚注・参照
- 外部リンク

- 1975年3月5日に Double 接合型受光素子を発明し SONY（株）社内の知財へ萩原は公式に出願した。
- 1975年10月23日には萩原は2件の特許、JPA1975-127646とJPA1975-127647を出願する。
- 1975年11月10日には受光表面がピン留めされた、in-pixel VOD機能付きのPNP 接合型の受光素子を萩原は特許出願（JPA1975-134985）した。

人物・来歴 [編集]

1971年にカリフォルニア工科大学で電子工学と物理学の学位を取得、1972年に修士号、1975年に博士号(Pf.D.)をCarver Meadの指導の下取得。^[2] 1974年の結婚を機に萩原姓となる。



ウィキペディア
フリー百科事典

メインページ
コミュニティ・ポータル
最近の出来事
新しいページ
最近の更新
おまかせ表示
練習用ページ
アップロード (ウィキメディア・コモンズ)

ヘルプ
ヘルプ
井戸端
お知らせ
バグの報告
寄付
ウィキペディアに関するお問い合わせ



「萩原が Pinned Photodiodeの発明者だ」と断定している。

Difference between Buried Photodiode and Pinned Photodiode

A pinned PD is by necessity a buried PD, but not all buried PD's are pinned. The first Pinned PD was invented by Hagiwara at Sony and is used in ILT CCD PD's, these same PD's and the principles behind this complete transfer of charge are used in most CMOS imagers built today.

You can get surface state pinning from the dangling Si/SiO₂ bonds providing trapping centers. A buried PD (Photodiode) has a shallow implant that forces the charge carriers away from these surface traps. The Si/SiO₂ surface contributes to increased leakage (dark current) and noise (particularly 1/f noise from trapping/de-trapping). So confusingly a buried PD avoids pinning of the fermi-level at the surface.

I've edited this Answer to acknowledge Hagiwara-san's contribution. It has long been incorrectly attributed to Teranishi and to Fossum (in CMOS image sensors)

“The first Pinned Photodiode was invented by Hagiwara at Sony.”

“It has long been incorrectly attributed to Teranish and to Fossum.”

http://www.koueki.jiii.or.jp/innovation100/innovation_detail.php?eid=00059&test=open&age

概要

発明協会は「寺西が Pinned Photodiodeの発明者だ」と断定している。

撮像デバイスの研究開発は、19世紀後期のテレビジョン研究がスタートである。機械式、撮像管、固体撮像素子（以下「イメージセンサー」と呼ぶ）と発展し、社会に大きなインパクトを与えつつ、大きく発展してきた。

真空管の一種である撮像管は、サイズが大きい、割れ物である、消費電力が大きい、画像にゆがみがある、高価である、などの欠点があり、固体化が望まれていた。1960年代半ばにイメージセンサーの開発がスタートした。そのときは、MOS (Metal Oxide Semiconductor) 型が中心であった。

1970年にBoyleとSmith（当時Bell研究所）がCCD (Charge-Coupled Device、電荷結合素子) を発表した¹。構造が単純であり、イメージセンサーのような大規模なアレイ構造を製造するのに適していること、矢継ぎ早にCCDに改善が加えられたことから、イメージセンサー開発の中心はCCDになった。1970年後半からは開発の中心は日本に移った。1978年、山田哲生（当時 東芝）は、強い光が入射したときに縦線の偽信号を発生させるブルーミングを抑制する縦型オーバーフローライン構造を発明した²。1979年には寺西信一（当時 NEC）が、白傷や暗電流を大幅に低減し、残像や転送ノイズを解消する埋入フォトダイオード (Pinned Photodiode) を発明した³。これらの結果、CCDはまずムービーを、引き続きコンパクトデジタルスチルカメラを主な市場として量産されていった。

1990年代になると、CMOSの微細化が進み、4個ほどのトランジスターを画素内に配置することが可能になり、さらには、埋入フォトダイオードをCMOSイメージセンサーに適用することでCCDと同等以上の低ノイズが達成でき、世界の多くの機関で熱心に開発が進められた。2000年に米田智也ら（当時 キヤノン）が、強い光が入射したときに発生するシェーディングを抑制する構造を発明した⁴。2001年に鈴木亮司ら（当時 ソニー）が、裏面照射型に関する発明をした⁵。これらの技術開発によりCMOSイメージセンサーが主役になり、低消費電力という特性のお陰もあり、携帯電話に搭載され、生産量を爆発的に増加させていった。2010年に梅林拓ら（当時 ソニー）が、イメージセンサーに画像処理回路を積層する構造を発明し⁶、高速化と多機能化を飛躍的に押し進めた。

2014年には携帯電話用を中心に約38億個もの生産が行われた。パソコンカメラ、デジタルスチルカメラ、ゲームなどのコンシューマー用途、監視用、車載用、放送用カメラなどの社会インフラとして、さらには医療、科学用などあらゆるところでイメージセンサーが使われるようになった。

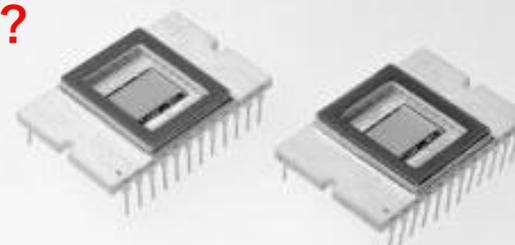
イメージセンサー (CCD・CMOS)

概要 イノベーションに至る経緯 発明技術開発の概要 主な受賞歴 参考文献等

参考文献等

1. W. S. Boyle and G. E. Smith 「Charge Coupled Semiconductor Devices」, The Bell System Technical Journal, vol.49 (1970) pp.587-593
2. 山田哲生「固体撮像装置」特開昭54-95116、1978年1月13日出願
3. 寺西信一 外「固体撮像装置」特開57-62557、1980年10月2日出願
4. 米田智也 外「固体撮像装置」特開2001-230400、2000年11月30日出願
5. 鈴木亮司 外「X-Yアドレス型固体撮像素子およびその製造方法」特開2003-31785、2001年7月11日出願
6. 梅林拓 外「半導体装置とその製造方法、及び電子機器」特開2015-65479、2010年1月22日原出願

CCD撮像素子 (ICX008)



萩原がSONY現役時代に設計したCCD CHIP

(画像提供：ソニー)

完全に事実誤認では??

← → ↻ 🏠 <https://ja.wikipedia.org/wiki/萩原良昭> A 📄 ☆ 🔍 ⚙️ | ☆ 🗑️ 👤

お知らせ
バグの報告
寄付
ウィキペディアに関するお問い合わせ

ツール

リンク元
関連ページの更新状況
ファイルをアップロード
特別ページ
この版への固定リンク
ページ情報
このページを引用
ウィキデータ項目
短縮URL

印刷/書き出し
ブックの新規作成
PDF形式でダウンロード
印刷用バージョン

他言語版 
[リンクを追加](#)

人物・来歴 [編集]

1971年にカリフォルニア工科大学で電子工学と物理学の学位を取得、1972年に修士号、1975年に博士号(Pf.D.)をCarver Meadの指導の下取得。^[2] 1974年の結婚を機に萩原姓となる。

2001年にはIEEEのフェローに、また2004年にはソニー・フェローに任命される。その主たる業績は1975年の、ソニーで "hole accumulation device (HAD)" と名付けられたpinned photodiodeを始めとする**固体撮像素子**の分野での独創的な研究であった。

1983年に初めて一般市場で発売されたCCDビデオ・カメラ CCD-G5 は1981年に開発・試作された萩原の発明に基づくものであった。^[3]

脚注・参照 [編集]

- ↑ 「埋め込みフォトダイオード」とも。電子情報通信学会知識ベース | 4編 画像入力とカメラ 1-3 CCD (執筆) 山田哲生 (パナソニック) 
- ↑ *The Big T* . California Institute of Technology. (1971). p. 94
- ↑ Hagiwara, Yoshiaki (2001). "Microelectronics for Home Entertainment" . *The Computer Engineering Handbook*. CRC Press. p. 41-6. ISBN 978-0-8493-0885-7

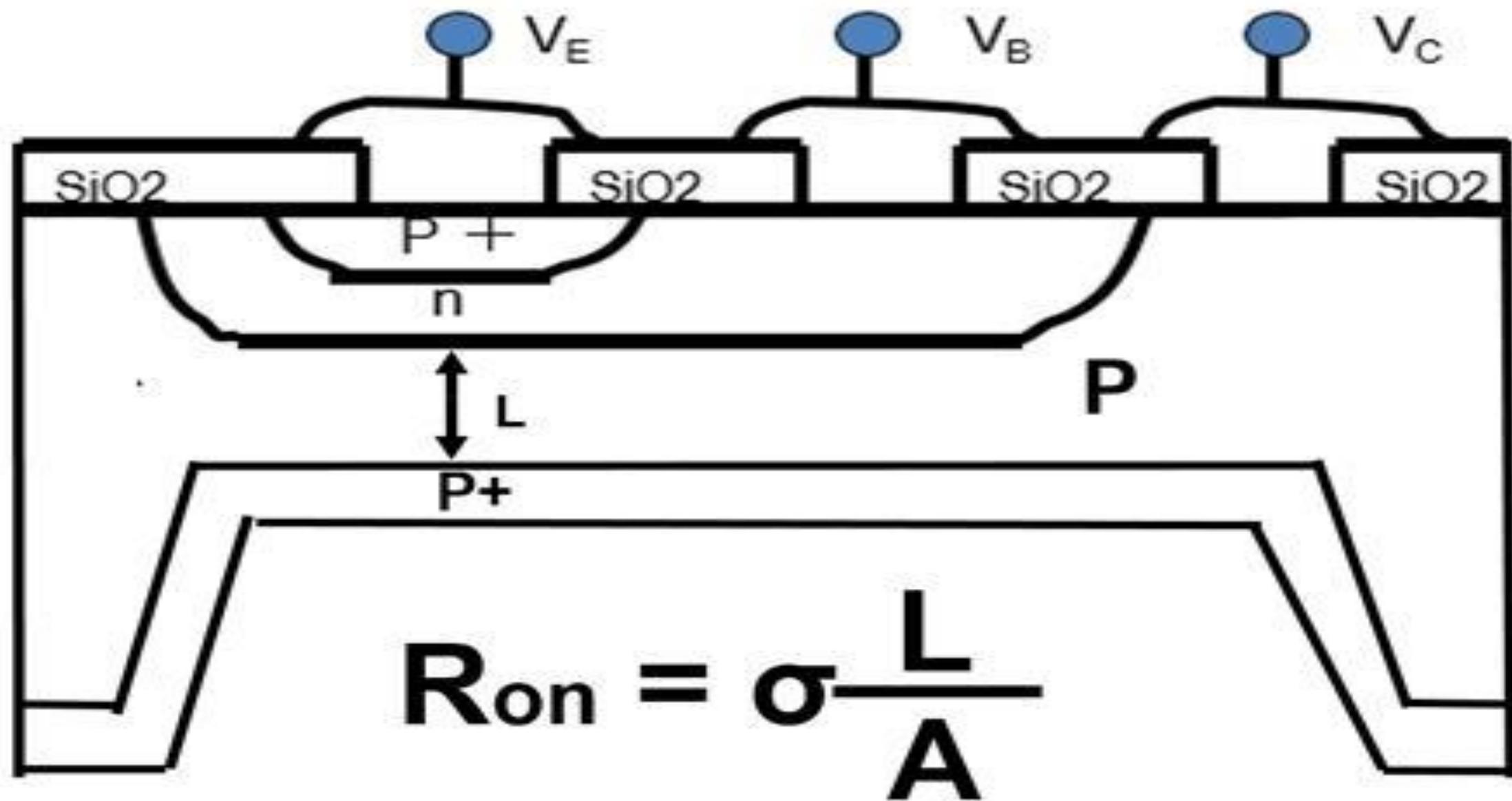
JPA1976-65707 (Patent No. 7596795, filed on June 9, 1975, Netherland) on Buried Photodiode with Floating Empty Potential Well.
http://www.aiplab.com/JPA_1975_134985_on_PPD_with_VOD.html
Y. Hagiwara, Motoaki Abe and Chikara Okada, "A 380H X 488V CCD Imager with Narrow Channel Transfer Gates", Proceeding of the 10th Conference on Solid StateDevices, Tokyo 1978.

<https://electronics.stackexchange.com/questions/83018/difference-between-buried-photodiode-and-pinned-photodiode>
<https://ieeexplore.ieee.org/document/6742594>
http://www.aiplab.com/JPA_1975_127646_on_NPNP_type_PPD.html
http://www.aiplab.com/JPA_1975_127647_on_NPN_type_PPD.html
http://www.aiplab.com/JPA_1977_126885_on_Electric_Shutter.html

著作物 [編集]

- デジタル回路の世界 単行本 

川名喜之さん発明の「中ぐり製法」



- 1975年3月5日に Double 接合型受光素子を発明し SONY (株) 社内の知財へ萩原は公式に出願した。
- 1975年10月23日には萩原は2件の特許、JPA1975-127646とJPA1975-127647を出願する。
- 1975年11月10日には受光表面がピン留めされた、in-pixel VOD機能付きのPNP 接合型の受光素子を萩原は特許出願 (JPA1975-134985) した。

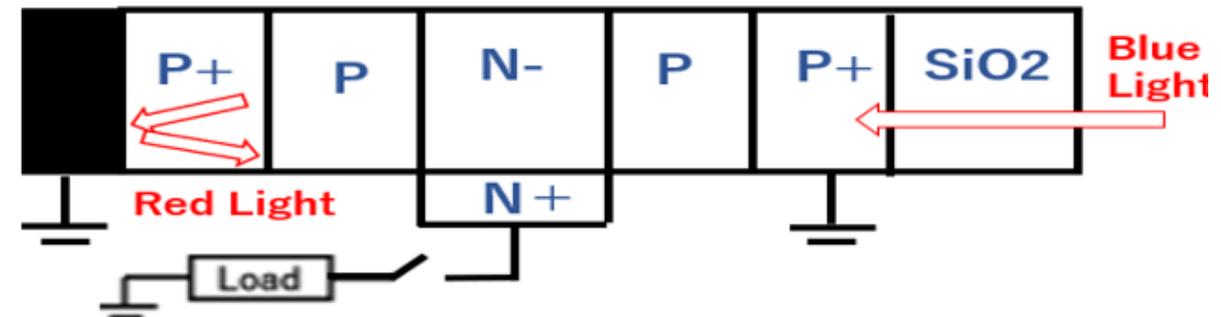
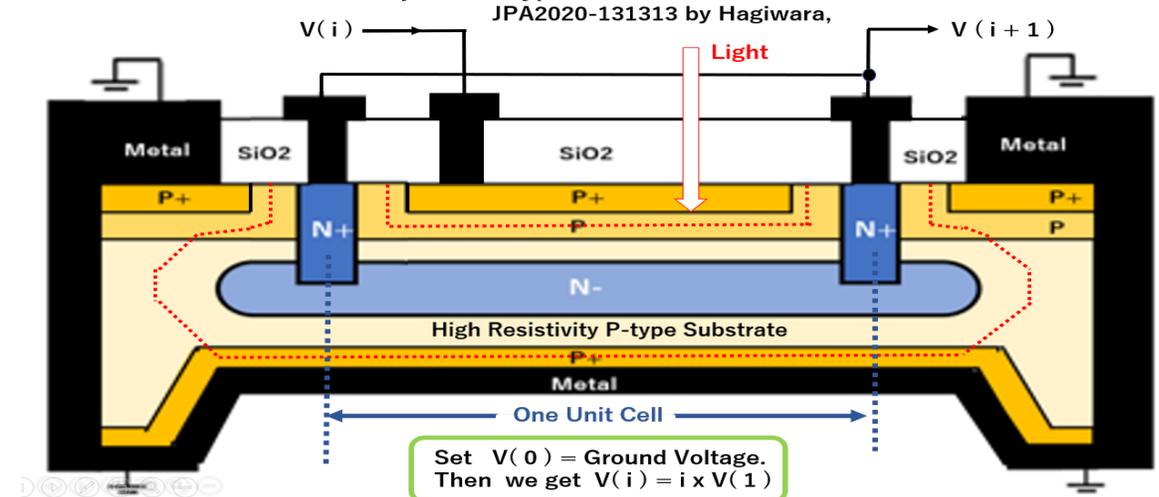
- 1979年 UK Scotland で開催の CCD'79 国際会議にて萩原が既に1975年に発明し、1978年に開発した、PNP接合型の Pinned Photodiodeの残像のない超光感度特性を説明する。
- 1989年2月の ISSCC1989にてデジカメ用の世界最高速の 25 nsec の 4 Mbit Cache SRAMを開発し学会発表する。
- 2001年9月に開催の ESSCIRC2001にて、SONYのAIBOの Robotを構成する主要半導体部品とその構成を説明する。
- 2008年9月に開催の ESSCIRC2008にて、SONYのPlay Station III (Cell Processor) の主要半導体部品を説明する。

JPA1976-65707 (Patent No. 7596795, filed on June 9, 1975, Netherland) on Buried Photodiode with Floating Empty Potential Well.

http://www.aiplab.com/JPA_1975_134985_on_PPD_with_VOD.html

Y. Hagiwara, Motoaki Abe and Chikara Okada, "A 380H X 488V CCD Imager with Narrow Channel Transfer Gates", Proceeding of the 10th Conference on Solid State Devices, Tokyo 1978.

One Unit Cell of P+PN-PP+ junction type Solar Cell, which can be connected in series.



<https://electronics.stackexchange.com/questions/83018/difference-between-buried-photodiode-and-pinned-photodiode>

<https://ieeexplore.ieee.org/document/6742594>

http://www.aiplab.com/JPA_1975_127646_on_NPNP_type_PPD.html

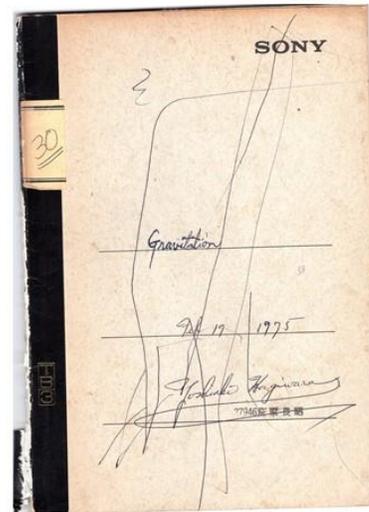
http://www.aiplab.com/JPA_1975_127647_on_NPN_type_PPD.html

http://www.aiplab.com/JPA_1977_126885_on_Electric_Shutter.html

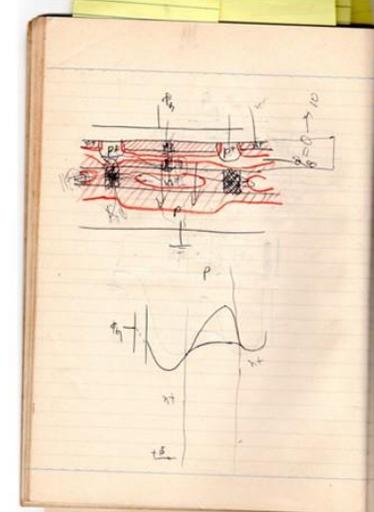
- 1975年3月5日に Double 接合型受光素子を発明し SONY (株) 社内の知財へ萩原は公式に出願した。
- 1975年10月23日には萩原は2件の特許、JPA1975-127646とJPA1975-127647を出願する。
- 1975年11月10日には受光表面がピン留めされた、in-pixel VOD機能付きのPNP 接合型の受光素子を萩原は特許出願 (JPA1975-134985) した。

- 1979年 UK Scotland で開催の CCD'79 国際会議にて萩原が既に1975年に発明し、1978年に開発した、PNP接合型の Pinned Photodiodeの残像のない超光感度特性を説明する。
- 1989年2月の ISSCC1989にてデジカメ用の世界最高速の 25 nsec の 4 Mbit Cache SRAMを開発し学会発表する。
- 2001年9月に開催の ESSCIRC2001にて、SONYのAIBOの Robotを構成する主要半導体部品とその構成を説明する。
- 2008年9月に開催の ESSCIRC2008にて、SONYのPlay Station III (Cell Processor) の主要半導体部品を説明する。

Yoshiaki Hagiwara Lab Note on February 17, 1975 at Sony Yokohama Central Research Center, Sony Japan



Lab Note in February 17, 1975



The first Sketch of Back-Light Illumination Type Pinned Buried Photodiode Basic Idea of JPA1975-127646



The first Sketch of In-Pixel Substrate VOD Type Pinned Buried Photodiode Basic Idea of JPA1975-134985

JPA1976-65707 (Patent No. 7596795, filed on June 9, 1975, Netherland) on Buried Photodiode with Floating Empty Potential Well.

http://www.aiplab.com/JPA_1975_134985_on_PPD_with_VOD.html

Y. Hagiwara, Motoaki Abe and Chikara Okada, "A 380H X 488V CCD Imager with Narrow Channel Transfer Gates", Proceeding of the 10th Conference on Solid State Devices, Tokyo 1978.

<https://electronics.stackexchange.com/questions/83018/difference-between-buried-photodiode-and-pinned-photodiode>

<https://ieeexplore.ieee.org/document/6742594>

http://www.aiplab.com/JPA_1975_127646_on_NPNP_type_PPD.html

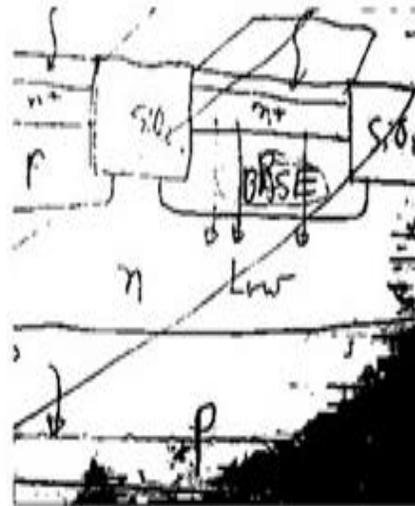
http://www.aiplab.com/JPA_1975_127647_on_NPN_type_PPD.html

http://www.aiplab.com/JPA_1977_126885_on_Electric_Shutter.html

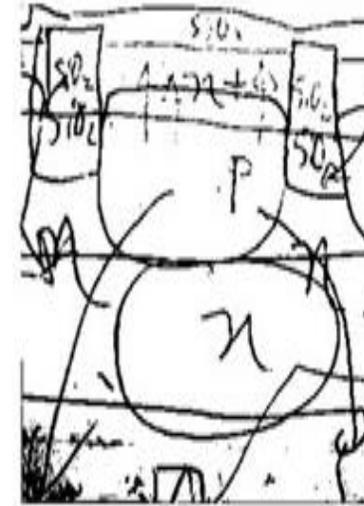
- 1975年3月5日に Double 接合型受光素子を発明し SONY (株) 社内の知財へ萩原は公式に出願した。
- 1975年10月23日には萩原は2件の特許、JPA1975-127646とJPA1975-127647を出願する。
- 1975年11月10日には受光表面がピン留めされた、in-pixel VOD機能付きのPNP 接合型の受光素子を萩原は特許出願 (JPA1975-134985) した。

- 1979年 UK Scotland で開催の CCD'79 国際会議にて萩原が既に1975年に発明し、1978年に開発した、PNP接合型の Pinned Photodiodeの残像のない超光感度特性を説明する。
- 1989年2月の ISSCC1989にてデジカメ用の世界最高速の 25 nsec の 4 Mbit Cache SRAMを開発し学会発表する。
- 2001年9月に開催の ESSCIRC2001にて、SONYのAIBOの Robotを構成する主要半導体部品とその構成を説明する。
- 2008年9月に開催の ESSCIRC2008にて、SONYのPlay Station III (Cell Processor) の主要半導体部品を説明する。

Yoshiaki Hagiwara Lab Note on February 17, 1975 at Sony Yokohama Central Research Center, Sony Japan



Lab Note in February 17, 1975



The first Sketch of
Back-Light Illumination Type
Pinned Buried Photodiode
Basic Idea of JPA1975-127646



The first Sketch of
In-Pixel Substrate VOD Type
Pinned Buried Photodiode
Basic Idea of JPA1975-134985

JPA1976-65707 (Patent No. 7596795, filed on June 9, 1975, Netherland)
on Buried Photodiode with Floating Empty Potential Well.

http://www.aiplab.com/JPA_1975_134985_on_PPD_with_VOD.html

Y. Hagiwara, Motoaki Abe and Chikara Okada, "A 380H X 488V CCD Imager with Narrow Channel Transfer Gates", Proceeding of the 10th Conference on Solid State Devices, Tokyo 1978.

<https://electronics.stackexchange.com/questions/83018/difference-between-buried-photodiode-and-pinned-photodiode>

<https://ieeexplore.ieee.org/document/6742594>

http://www.aiplab.com/JPA_1975_127646_on_NPNP_type_PPD.html

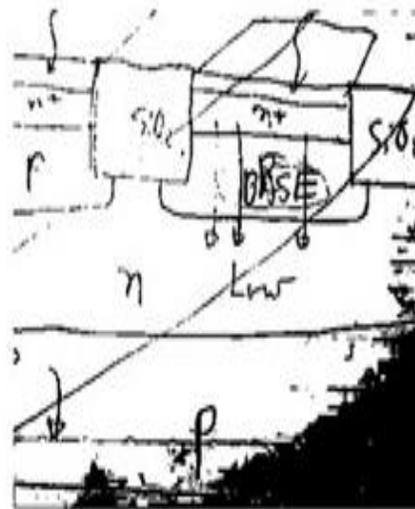
http://www.aiplab.com/JPA_1975_127647_on_NPN_type_PPD.html

http://www.aiplab.com/JPA_1977_126885_on_Electric_Shutter.html

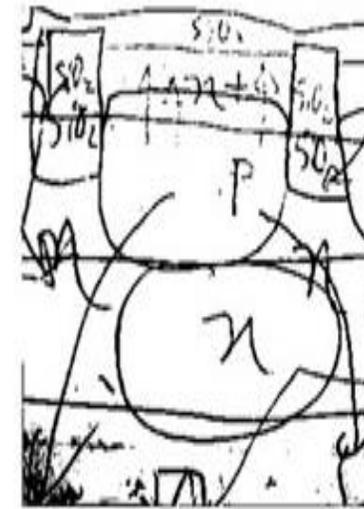
- 1975年3月5日に Double 接合型受光素子を発明し SONY (株) 社内の知財へ萩原は公式に出願した。
- 1975年10月23日には萩原は2件の特許、JPA1975-127646とJPA1975-127647を出願する。
- 1975年11月10日には受光表面がピン留めされた、in-pixel VOD機能付きのPNP 接合型の受光素子を萩原は特許出願 (JPA1975-134985) した。

- 1979年 UK Scotland で開催の CCD'79 国際会議にて萩原が既に1975年に発明し、1978年に開発した、PNP接合型の Pinned Photodiodeの残像のない超光感度特性を説明する。
- 1989年2月の ISSCC1989 にてデジカメ用の世界最高速の 25 nsec の 4 Mbit Cache SRAMを開発し学会発表する。
- 2001年9月に開催の ESSCIRC2001 にて、SONYのAIBOの Robotを構成する主要半導体部品とその構成を説明する。
- 2008年9月に開催の ESSCIRC2008 にて、SONYの Play Station III (Cell Processor) の主要半導体部品を説明する。

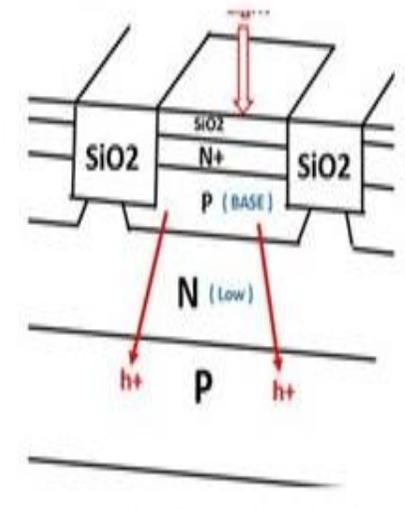
Yoshiaki Hagiwara Lab Note on February 17, 1975 at Sony Yokohama Central Research Center, Sony Japan



Lab Note in February 17, 1975



The first Sketch of
Back-Light Illumination Type
Pinned Buried Photodiode
Basic Idea of JPA1975-127646



The first Sketch of
In-Pixel Substrate VOD Type
Pinned Buried Photodiode
Basic Idea of JPA1975-134985

JPA1976-65707 (Patent No. 7596795, filed on June 9, 1975, Netherland)
on Buried Photodiode with Floating Empty Potential Well.

http://www.aiplab.com/JPA_1975_134985_on_PPD_with_VOD.html

Y. Hagiwara, Motoaki Abe and Chikara Okada, "A 380H X 488V CCD Imager with Narrow Channel Transfer Gates", Proceeding of the 10th Conference on Solid State Devices, Tokyo 1978.

<https://electronics.stackexchange.com/questions/83018/difference-between-buried-photodiode-and-pinned-photodiode>

<https://ieeexplore.ieee.org/document/6742594>

http://www.aiplab.com/JPA_1975_127646_on_NPNP_type_PPD.html

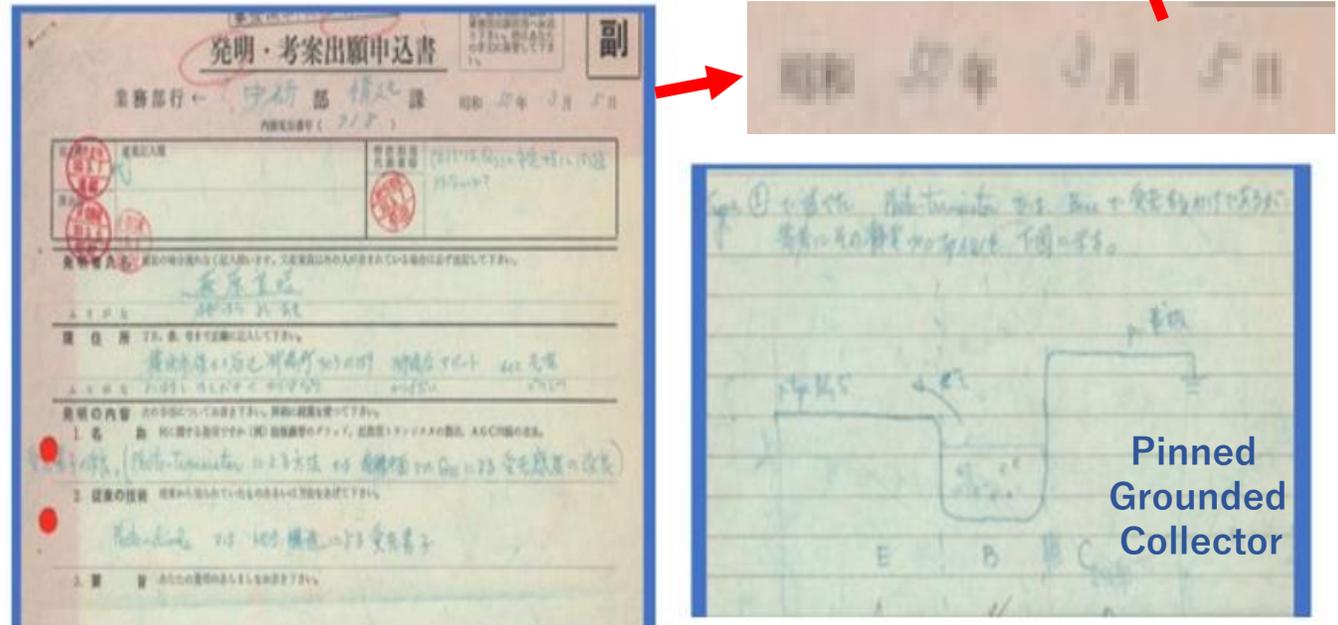
http://www.aiplab.com/JPA_1975_127647_on_NPN_type_PPD.html

http://www.aiplab.com/JPA_1977_126885_on_Electric_Shutter.html

- 1975年3月5日に Double 接合型受光素子を発明し SONY (株) 社内の知財へ萩原は公式に出願した。
- 1975年10月23日には萩原は2件の特許、JPA1975-127646とJPA1975-127647を出願する。
- 1975年11月10日には受光表面がピン留めされた、in-pixel VOD機能付きのPNP 接合型の受光素子を萩原は特許出願 (JPA1975-134985) した。

- 1979年 UK Scotland で開催の CCD'79 国際会議にて萩原が既に1975年に発明し、1978年に開発した、PNP接合型の Pinned Photodiodeの残像のない超光感度特性を説明する。
- 1989年2月の ISSCC1989 にてデジカメ用の世界最高速の 25 nsec の 4 Mbit Cache SRAMを開発し学会発表する。
- 2001年9月に開催の ESSCIRC2001 にて、SONYのAIBOの Robotを構成する主要半導体部品とその構成を説明する。
- 2008年9月に開催の ESSCIRC2008 にて、SONYの Play Station III (Cell Processor) の主要半導体部品を説明する。

Hagiwara wrote the PPD patent form applied to Sony IP Office on March 5, 1975.



Hagiwara invented in Feb 1975 the PNP double junction type Pinned Photodiode with the Pinned Collector and the in-pixel vertical overflow drain (VOD) Emitter .

JPA1976-65707 (Patent No. 7596795, filed on June 9, 1975, Netherland) on Buried Photodiode with Floating Empty Potential Well.

http://www.aiplab.com/JPA_1975_134985_on_PPD_with_VOD.html

Y. Hagiwara, Motoaki Abe and Chikara Okada, "A 380H X 488V CCD Imager with Narrow Channel Transfer Gates", Proceeding of the 10th Conference on Solid State Devices, Tokyo 1978.

<https://electronics.stackexchange.com/questions/83018/difference-between-buried-photodiode-and-pinned-photodiode>

<https://ieeexplore.ieee.org/document/6742594>

http://www.aiplab.com/JPA_1975_127646_on_NPNP_type_PPD.html

http://www.aiplab.com/JPA_1975_127647_on_NPN_type_PPD.html

http://www.aiplab.com/JPA_1977_126885_on_Electric_Shutter.html

- 1975年3月5日に Double 接合型受光素子を発明し SONY (株) 社内の知財へ萩原は公式に出願した。
- 1975年10月23日には萩原は2件の特許、JPA1975-127646とJPA1975-127647を出願する。
- 1975年11月10日には受光表面がピン留めされた、in-pixel VOD機能付きのPNP 接合型の受光素子を萩原は特許出願 (JPA1975-134985) した。

- 1979年 UK Scotland で開催の CCD'79 国際会議にて萩原が既に1975年に発明し、1978年に開発した、PNP接合型のPinned Photodiodeの残像のない超光感度特性を説明する。
- 1989年2月の ISSCC1989にてデジカメ用の世界最高速の25 nsec の 4 Mbit Cache SRAMを開発し学会発表する。
- 2001年9月に開催の ESSCIRC2001にて、SONYのAIBOのRobotを構成する主要半導体部品とその構成を説明する。
- 2008年9月に開催の ESSCIRC2008にて、SONYのPlay Station III (Cell Processor) の主要半導体部品を説明する。

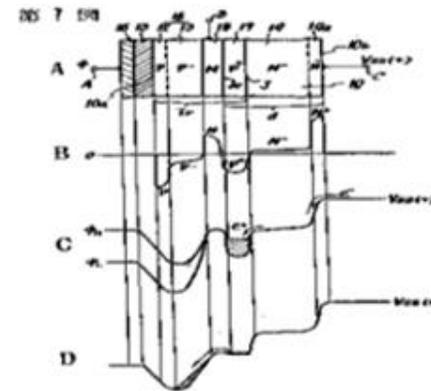
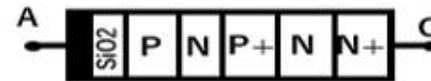
JPA1976-65707 (Patent No. 7596795, filed on June 9, 1975, Netherland) on Buried Photodiode with Floating Empty Potential Well.

http://www.aiplab.com/JPA_1975_134985_on_PPD_with_VOD.html

Y. Hagiwara, Motoaki Abe and Chikara Okada, "A 380H X 488V CCD Imager with Narrow Channel Transfer Gates", Proceeding of the 10th Conference on Solid State Devices, Tokyo 1978.

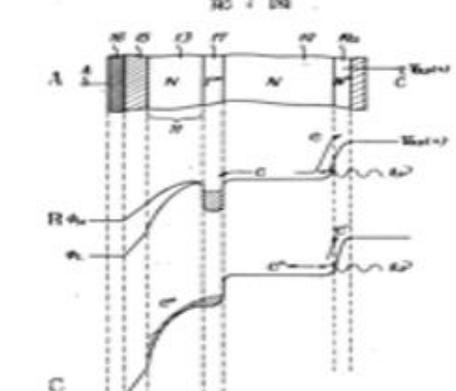
Oct 23, 1975
JPA1975-127646

Pinned Surface
N+NP+NP
Triple 接合型
受光素子



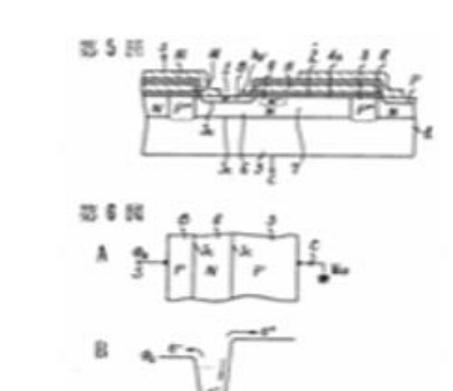
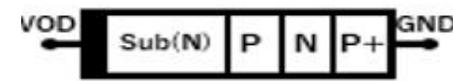
Oct 23, 1975
JPA1975-127647

Pinned Surface
N+NP+N
Double 接合型
受光素子



Nov 10, 1975
JPA1975-134985

Pinned Surface
PNP
Double 接合型
受光素子



<https://electronics.stackexchange.com/questions/83018/difference-between-buried-photodiode-and-pinned-photodiode>

<https://ieeexplore.ieee.org/document/6742594>

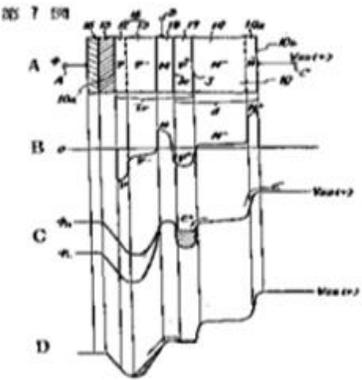
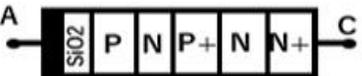
http://www.aiplab.com/JPA_1975_127646_on_NPNP_type_PPD.html

http://www.aiplab.com/JPA_1975_127647_on_NPN_type_PPD.html

http://www.aiplab.com/JPA_1977_126885_on_Electric_Shutter.html

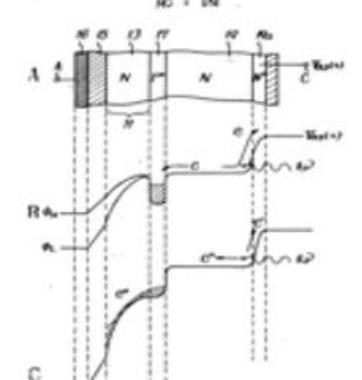
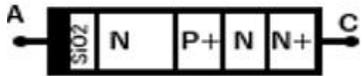
Oct 23, 1975
JPA1975-127646

Pinned Surface
N+NP+NP
Triple 接合型
受光素子



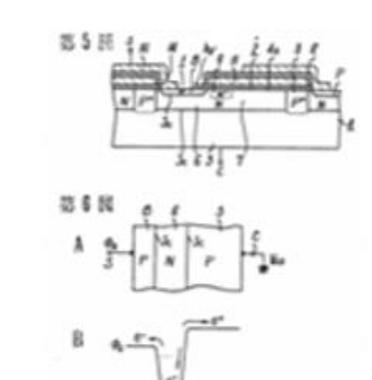
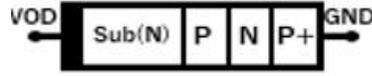
Oct 23, 1975
JPA1975-127647

Pinned Surface
N+NP+N
Double 接合型
受光素子



Nov 10, 1975
JPA1975-134985

Pinned Surface
PNP
Double 接合型
受光素子



- http://www.aiplab.com/JPA_1975_127646_on_NPNP_type_PPD.html
- http://www.aiplab.com/JPA_1975_127647_on_NPN_type_PPD.html
- http://www.aiplab.com/JPA_1975_134985_on_PPD_with_VOD.html
- http://www.aiplab.com/JPA_1977_126885_on_Electric_Shutter.html
- http://www.aiplab.com/JPA_2020_131313_on_PPD_Solar_Cell.html

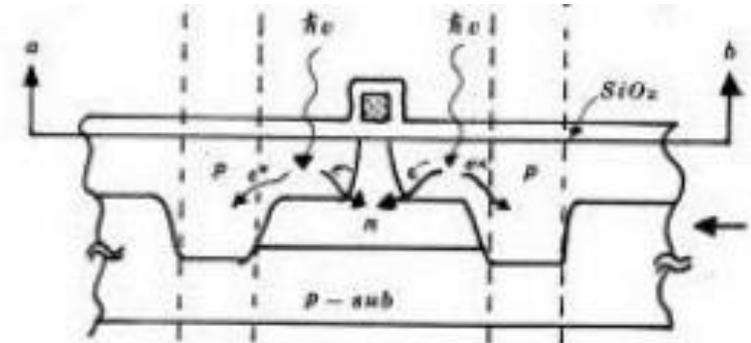
N. Teranishi, Y. Ishihara and H. Shiraki, JPA1980-138026 on Floating Surface Buried Photodiode with Floating Empty Potential Well
JPA1976-65707 (Patent No. 7596795, filed on June 9, 1975, Netherland) on Buried Photodiode with Floating Empty Potential Well.

Who invented Pinned Photodiode ? Hagiwara at Sony invented Pinned Photodiode in 1975 and developed in 1978.

SSDM1978 Conference Paper by Hagiwara in Sept 1978

Y. Hagiwara, Motoaki Abe and Chikara Okada, "A 380H X 488V CCD Imager with Narrow Channel Transfer Gates", Proceeding of the 10th Conference on Solid State Devices, Tokyo 1978.

Pinned Photodiode is Pinned-Surface PNP junction Sensor with the Adjacent P+ Heavily doped Channel Stops Region.

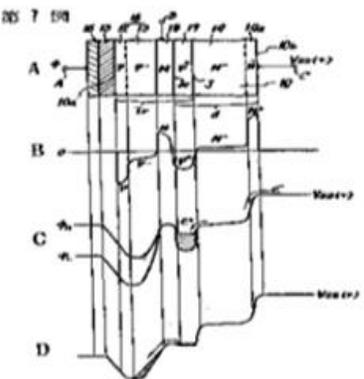


<https://www.sony.com/en/SonyInfo/News/notice/20200626/>

<https://electronics.stackexchange.com/questions/83018/difference-between-buried-photodiode-and-pinned-photodiode>

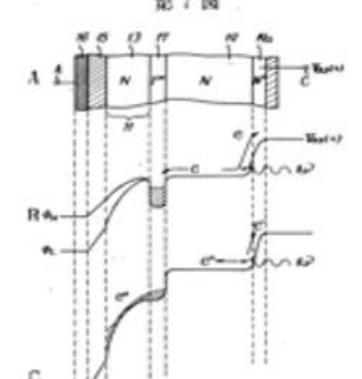
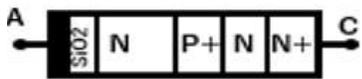
Oct 23, 1975
JPA1975-127646

Pinned Surface
N+NP+NP
Triple 接合型
受光素子



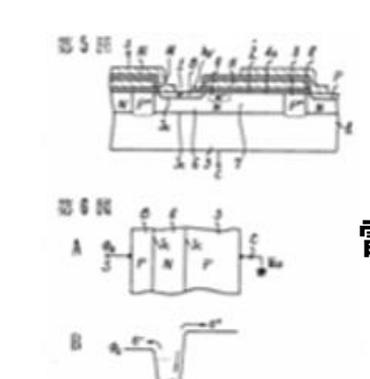
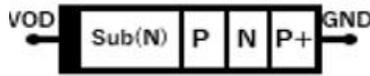
Oct 23, 1975
JPA1975-127647

Pinned Surface
N+NP+N
Double 接合型
受光素子



Nov 10, 1975
JPA1975-134985

Pinned Surface
PNP
Double 接合型
受光素子

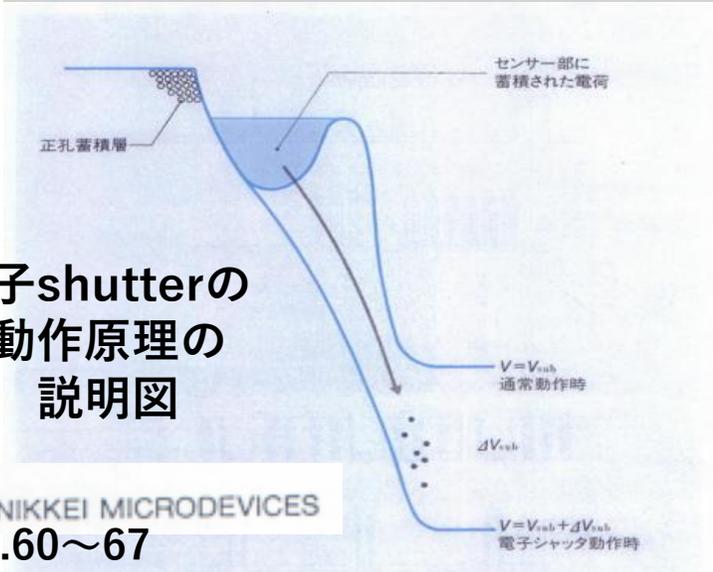


- http://www.aiplab.com/JPA_1975_127646_on_NPNP_type_PPD.html
- http://www.aiplab.com/JPA_1975_127647_on_NPN_type_PPD.html
- http://www.aiplab.com/JPA_1975_134985_on_PPD_with_VOD.html
- http://www.aiplab.com/JPA_1977_126885_on_Electric_Shutter.html
- http://www.aiplab.com/JPA_2020_131313_on_PPD_Solar_Cell.html

N. Teranishi, Y. Ishihara and H. Shiraki, JPA1980-138026 on Floating Surface Buried Photodiode with Floating Empty Potential Well
JPA1976-65707 (Patent No. 7596795, filed on June 9, 1975, Netherland) on Buried Photodiode with Floating Empty Potential Well.

Who invented Electric Shutter ? Hagiwara at Sony invented Electric Shutter in 1975~1977 Sony Team developed in 1987.

電子shutterの
動作原理の
説明図



1987年10月号 NIKKEI MICRODEVICES
pp.60~67

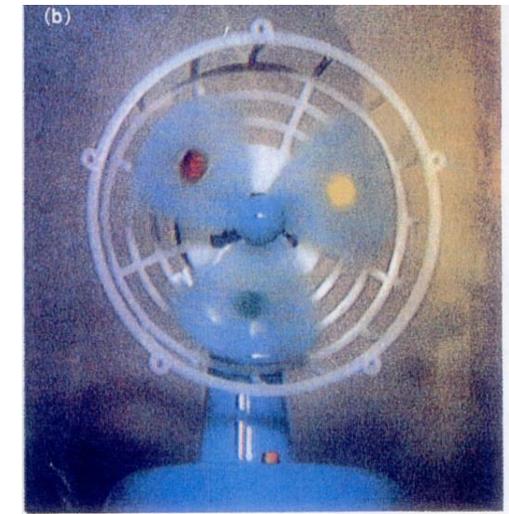
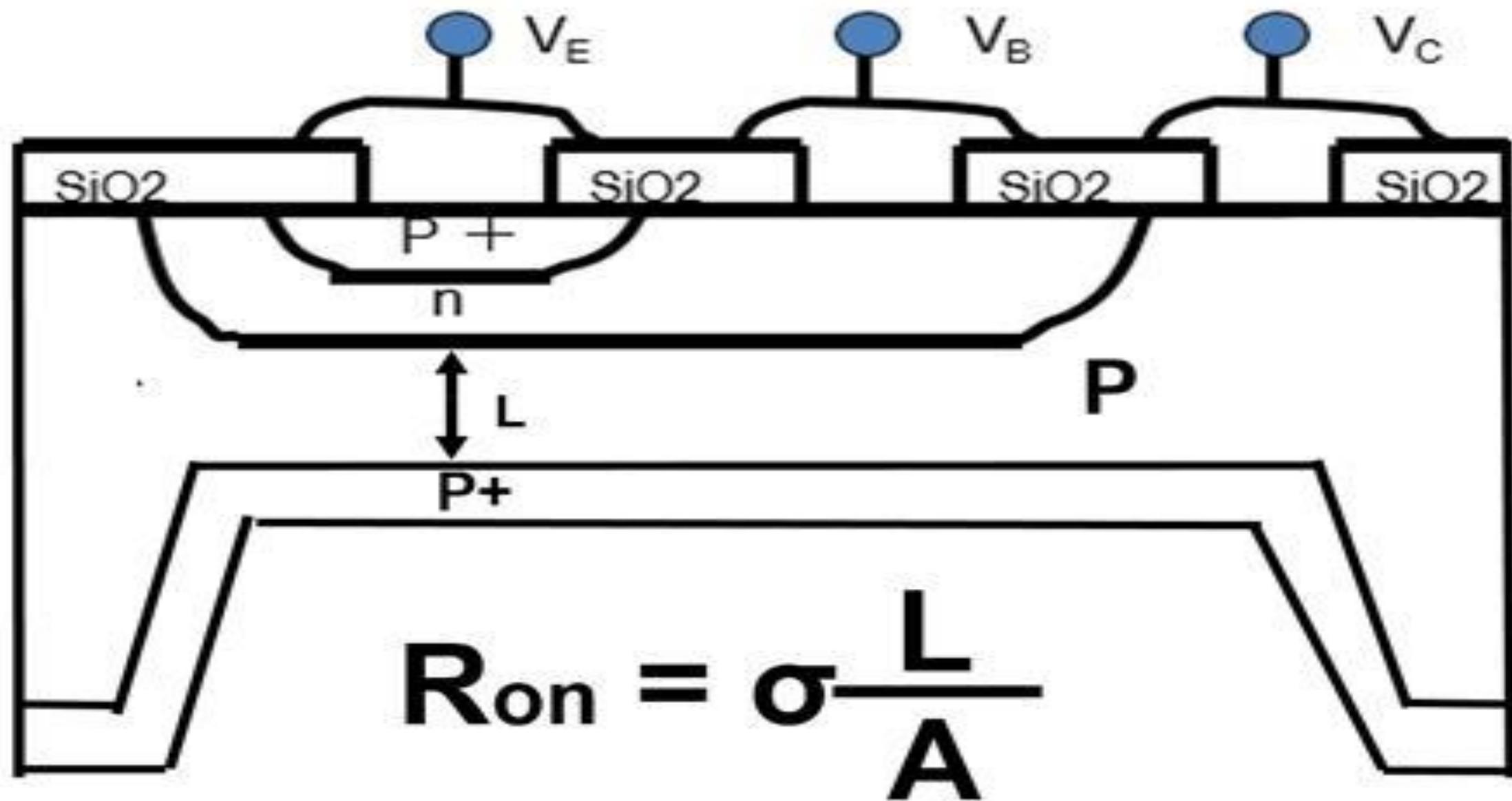


図6 ● 電子シャッターの撮像例
シャッター速度は、1/2000秒。

<https://www.sony.com/en/SonyInfo/News/notice/20200626/>

<https://electronics.stackexchange.com/questions/83018/difference-between-buried-photodiode-and-pinned-photodiode>

川名喜之さん発明の「中ぐり製法」



塚本哲男
(つかもと てつお)

- 1922年(大正11年) 生 (台湾)
- 1944年(昭和19年) 大阪帝国大学理学部物理学科卒業
- 1946年(昭和21年) 東京通信工業に入社。
- 1954年(昭和29年) トランジスタラジオ用グローントランジスタの結晶製造を担当。
- 1964年(昭和39年) ソニー厚木工場副長
- 1971年(昭和46年) ソニー中央研究所副所長
- 1976年(昭和51年) ソニー学園湘北短期大学学長
- 2000年(昭和55年) ソニーを定年退職

萩原は1975年2月20日にSONYに入社
ソニー(株)横浜中央研究所に配属され
イメージセンサーの研究開発に従事した。

「ゲルマニウムグローン型トランジスタのリン導入の経過説明」

東京通信工業は昭和29年4月岩間和男が米国から帰ってトランジスタラジオに向けての高周波用トランジスタをグローン型でやることを決定。塚本哲夫はその担当となった。結晶引き上げ装置が設計製作され、直ちにトランジスタの生産が始まった。そして昭和30年8月にはトランジスタラジオTR55が発売された。

しかし、局部発振用のトランジスタの収率は悪く、ラジオは順調に生産販売が伸びても半導体は収率改善のために苦しんだ。塚本哲夫はエミッタ材料として5属で一番原子番号の小さいリンを使ってみようとして実験を試みた。出来上がったトランジスタは素晴らしい出来栄で高周波特性もその歩留まりも良かった。これはゲルマニウム中のリンの拡散係数がアンチモンよりずっと低いことによっていた。

黎明期の人々



塚本哲男
(つかもと てつお)

塚本哲男
(つかもと てつお)

- 1922年(大正11年) 生 (台湾)
- 1944年(昭和19年) 大阪帝国大学理学部物理学科卒業
- 1946年(昭和21年) 東京通信工業に入社。
- 1954年(昭和29年) トランジスタラジオ用グローントランジスタの結晶製造を担当。
- 1964年(昭和39年) ソニー厚木工場副長
- 1971年(昭和46年) ソニー中央研究所副所長
- 1976年(昭和51年) ソニー学園湘北短期大学学長
- 2000年(昭和55年) ソニーを定年退職

萩原は1975年2月20日にSONYに入社
ソニー(株)横浜中央研究所に配属され
イメージセンサーの研究開発に従事した。

これで行こうと生産を切り替えたが、今度は歩留まり零が続き、会社は苦境に立たされた。塚本哲夫は江崎玲於奈にトランジスタの調査を依頼し、江崎玲於奈はPN接合の順方向トンネル現象を発見した。同時にこの問題の解決法はリンの濃度の適正化であることが分かった。塚本哲夫はそのためにインジウムリンという化合物半導体を溶解ゲルマニウムに投入することを思い立ち実験が成功した。インジウムは偏析によってトランジスタ部分には入らないのであった。投入するインジウムリンの正確な評量が鍵であった。これは昭和32年春のことで、ソニーはトランジスタラジオで優位に立つことが出来た。

- 江崎ダイオード(不良トランジスタ)を造った人物は当時のSONYの開発技術者だった塚本哲男氏である。
- 江崎ダイオードのトンネル現象(不良トランジスタのIV特性)を最初に発見したのは、大量の不良品の測定作業を担当していた大学生の実習生と、その指導官の大卒女性の技術指導員だった。
- その原因を理論的に解明したのが江崎玲於奈氏である。慣例では通常なら、実験家と理論家の両者が評価されるべきはずである。

黎明期の人々



塚本哲男
(つかもと てつお)

江崎玲於奈

出典: フリー百科事典『ウィキペディア (Wikipedia)』

江崎 玲於奈（えさき れおな、「崎」は清音、1925年（大正14年）3月12日^[1] - ）は、日本の物理学者。日本国外においては**レオ・エサキ**（Leo Esaki）の名で知られる。

1973年（昭和48年）にアイヴァー・ジェーバー、ブライアン・ジョセフソンとともに、トンネル効果に関連して日本人としては4人目となる**ノーベル賞**（**ノーベル物理学賞**）を受賞した^[2]。文化勲章受章者、勲一等旭日大綬章受章者。

- 江崎ダイオード（不良トランジスター）を造った人物は当時のSONYの開発技術者だった塚本哲男氏である。
- 江崎ダイオードのトンネル現象（不良トランジスターのIV特性）を最初に発見したのは、大量の不良品の測定作業を担当していた大学生の実習生と、その指導官の大卒女性の技術指導員だった。
- その原因を理論的に解明したのが江崎玲於奈氏である。慣例では通常なら、実験家と理論家の両者が評価されるべきはずである。

江崎 玲於奈



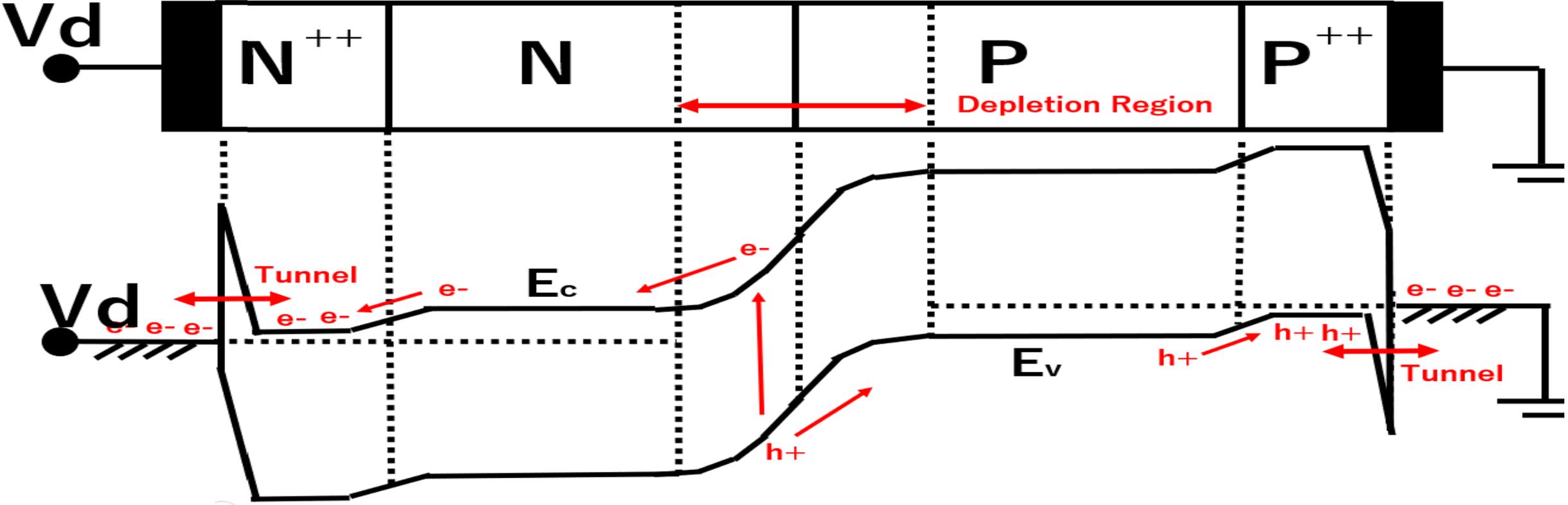
日本学士院より公開された肖像写真

生誕

1925年3月12日（97歳）^[1]

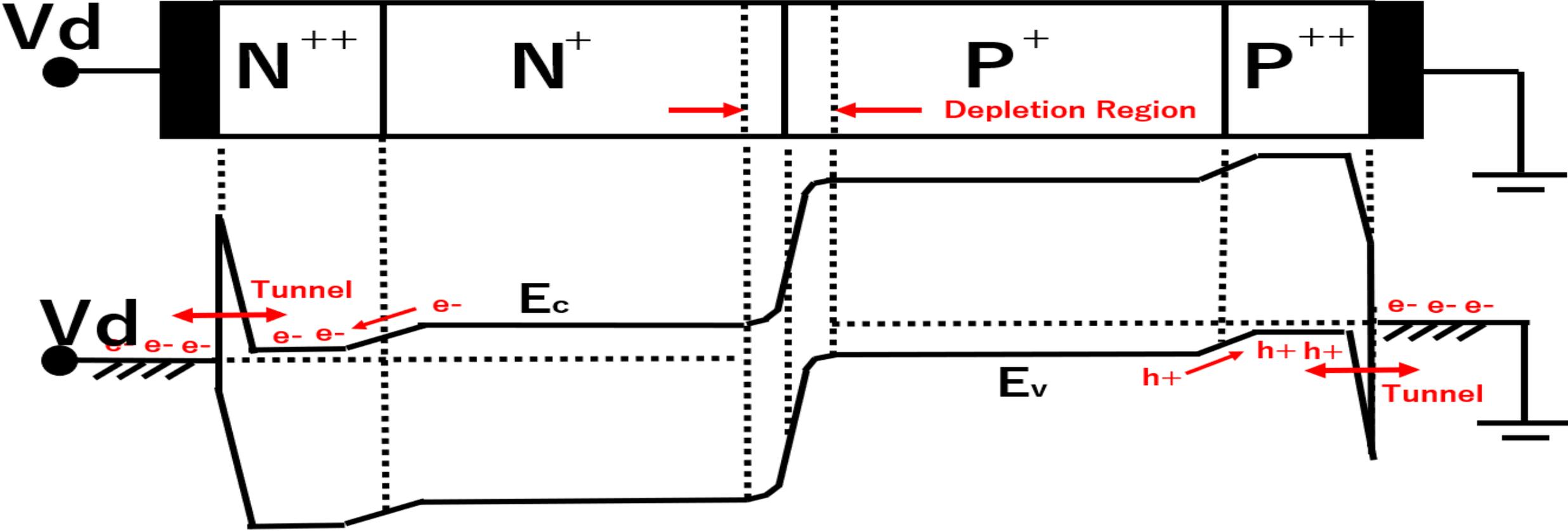
大阪府^[1]中河内郡高井田村

Energy Band Bending of Conventional PN junction



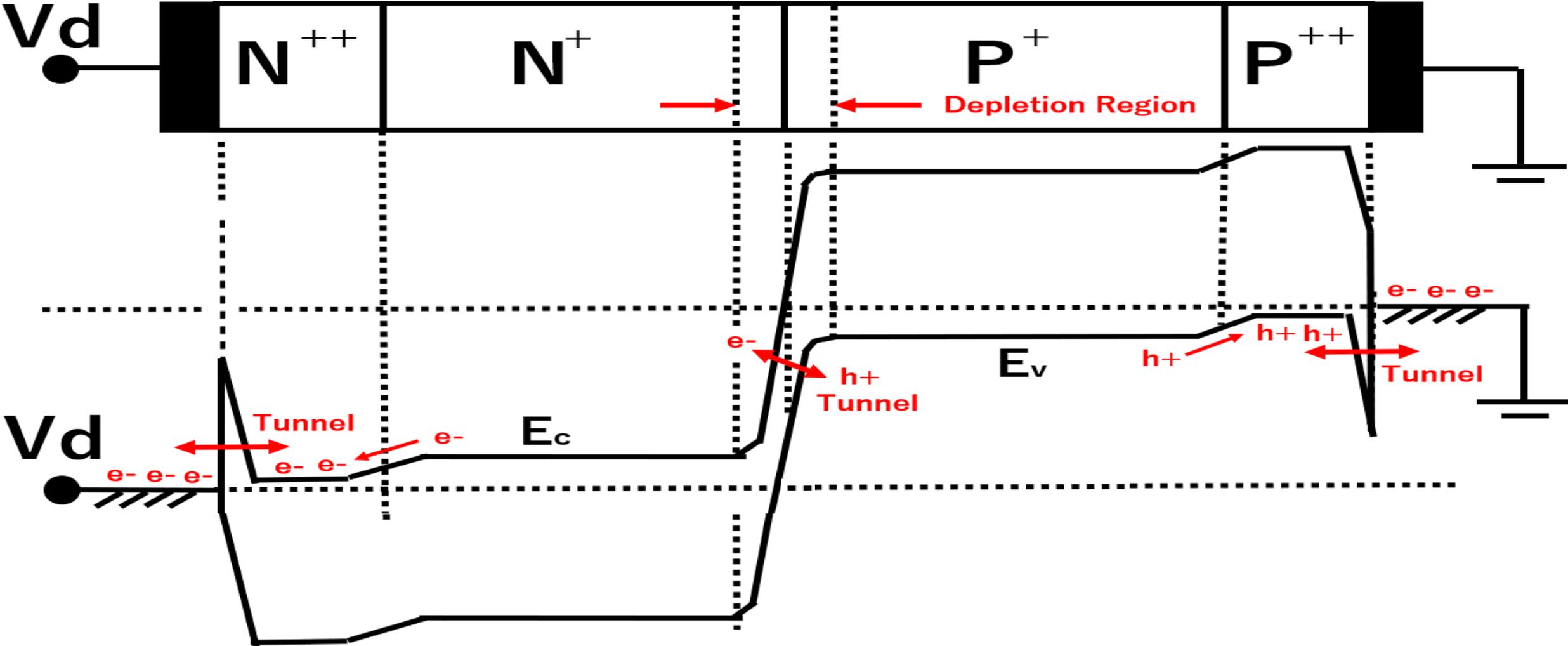
E_c = Electron Energy Conduction Band
 E_h = Hole Energy Valence Band

Energy Band Bending of Conventional PN junction



E_c = Electron Energy Conduction Band
 E_v = Hole Energy Valence Band

Energy Band Bending of Conventional PN junction



E_c = Electron Energy Conduction Band
 E_v = Hole Energy Valence Band



Drift-field transistor

From Wikipedia, the free encyclopedia

The **drift-field transistor**, also called the **drift transistor** or **graded base transistor**, is a type of high-speed [bipolar junction transistor](#) having a [doping-engineered electric field in the base](#) to reduce the [charge carrier](#) base transit time.

Invented by [Herbert Kroemer](#) at the Central Bureau of Telecommunications Technology of the German Postal Service, in 1953, it continues to influence the design of modern high-speed bipolar junction transistors.

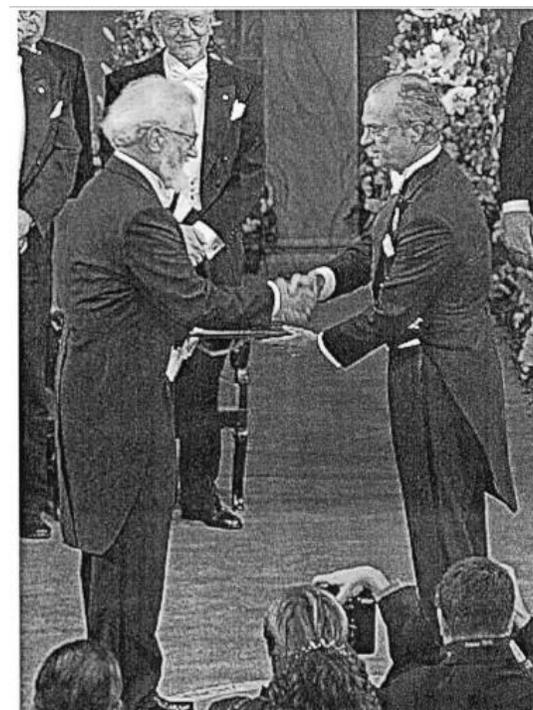
Early drift transistors were made by diffusing the base dopant in a way that caused a higher doping concentration near the emitter reducing towards the collector.^{[1]:307}

[This graded base happens automatically with the double diffused planar transistor \(so they aren't usually called drift transistors\).](#)^{[2]:469}

Herb's bipolar transistors

Abstract:

The profound influence of [Herbert Kroemer's](#) ideas on the development of high-performance bipolar transistors is described. The historical context and subsequent development of innovations such as [the drift base](#), achieved through concentration gradients and later with [semiconductor bandgap grading](#), the use of wide bandgap emitters, concepts of collector-up transistors, and the introduction of [new heterojunction materials](#), are reviewed.



[Herbert Kroemer](#) receiving the Nobel Prize



Drift-field transistor

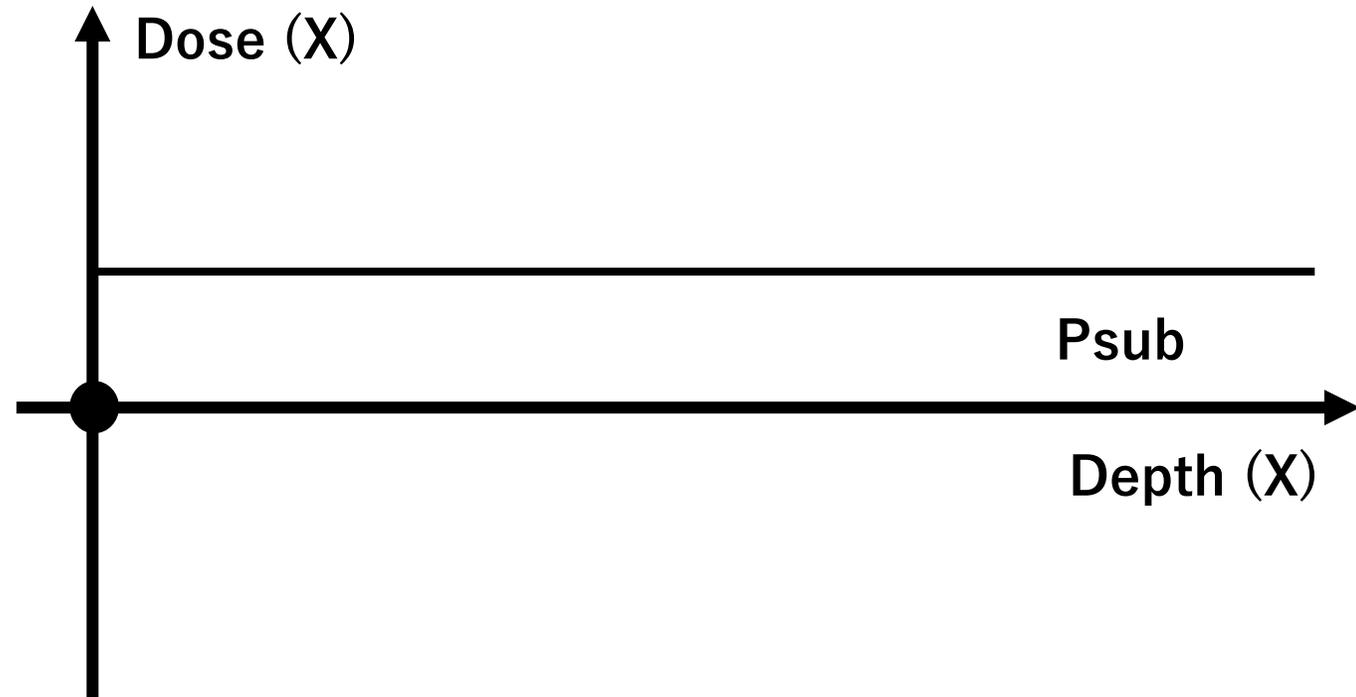
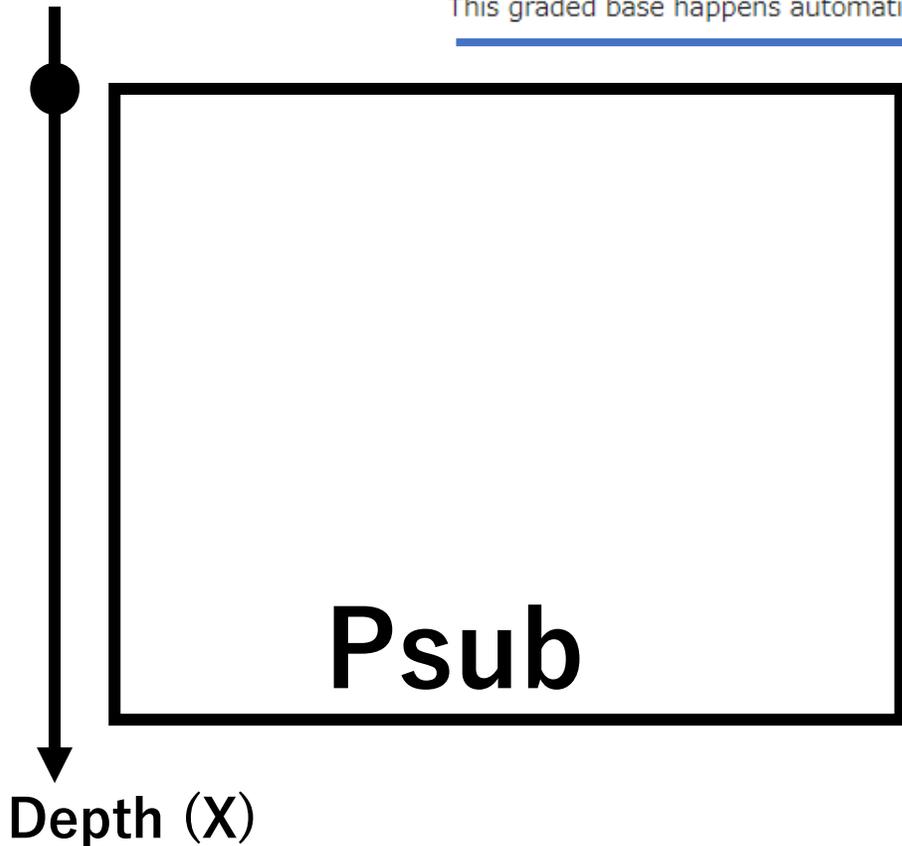
From Wikipedia, the free encyclopedia

The **drift-field transistor**, also called the **drift transistor** or **graded base transistor**, is a type of high-speed bipolar junction transistor having a doping-engineered electric field in the base to reduce the charge carrier base transit time.

Invented by Herbert Kroemer at the Central Bureau of Telecommunications Technology of the German Postal Service, in 1953, it continues to influence the design of modern high-speed bipolar junction transistors.

Early drift transistors were made by diffusing the base dopant in a way that caused a higher doping concentration near the emitter reducing towards the collector.^{[1]:307}

This graded base happens automatically with the double diffused planar transistor (so they aren't usually called drift transistors).^{[2]:469}





Drift-field transistor

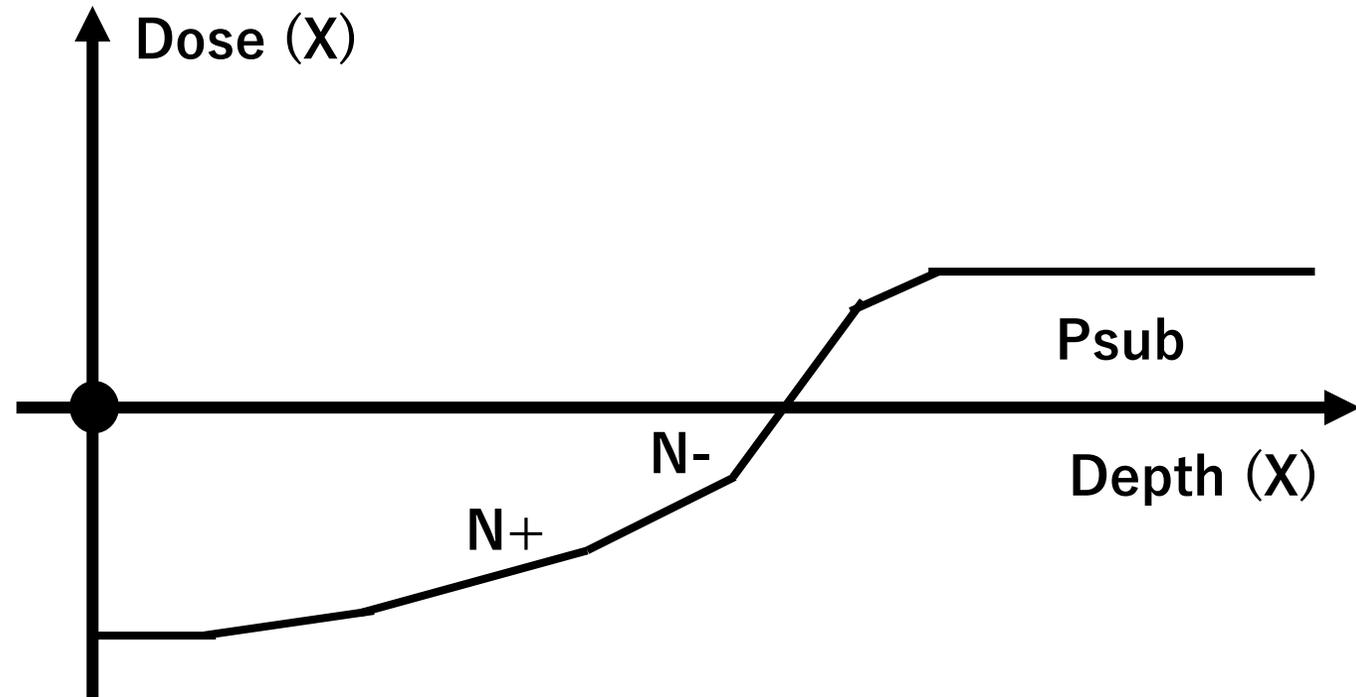
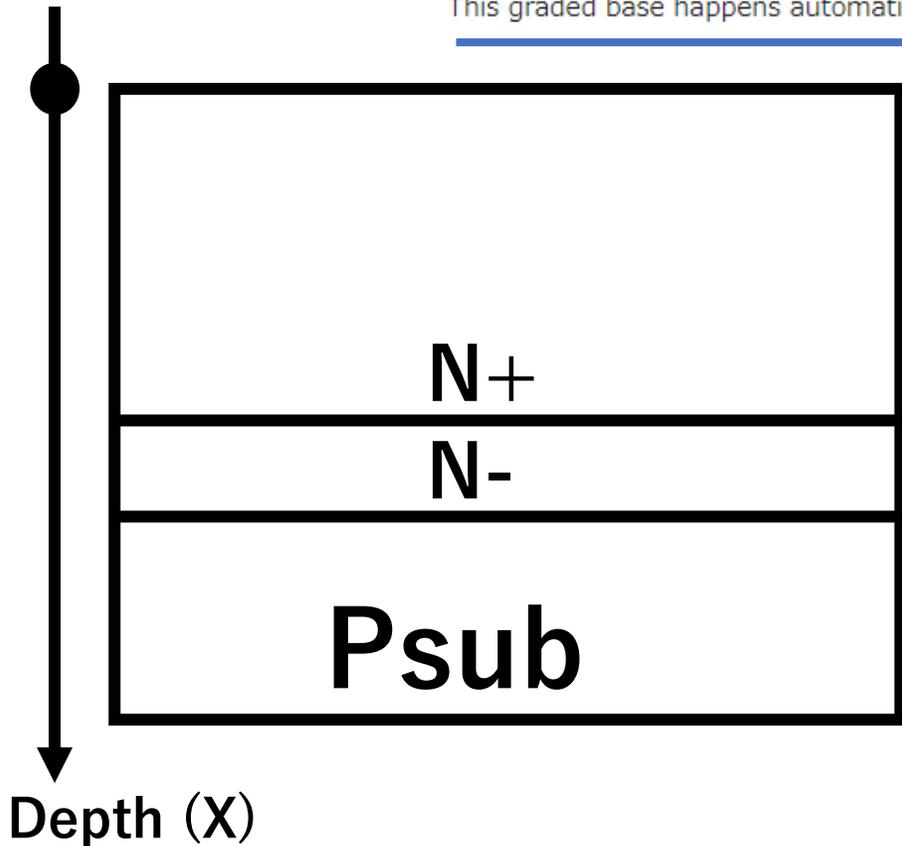
From Wikipedia, the free encyclopedia

The **drift-field transistor**, also called the **drift transistor** or **graded base transistor**, is a type of high-speed bipolar junction transistor having a doping-engineered electric field in the base to reduce the charge carrier base transit time.

Invented by Herbert Kroemer at the Central Bureau of Telecommunications Technology of the German Postal Service, in 1953, it continues to influence the design of modern high-speed bipolar junction transistors.

Early drift transistors were made by diffusing the base dopant in a way that caused a higher doping concentration near the emitter reducing towards the collector.^{[1]:307}

This graded base happens automatically with the double diffused planar transistor (so they aren't usually called drift transistors).^{[2]:469}





WIKIPEDIA
The Free Encyclopedia

Drift-field transistor

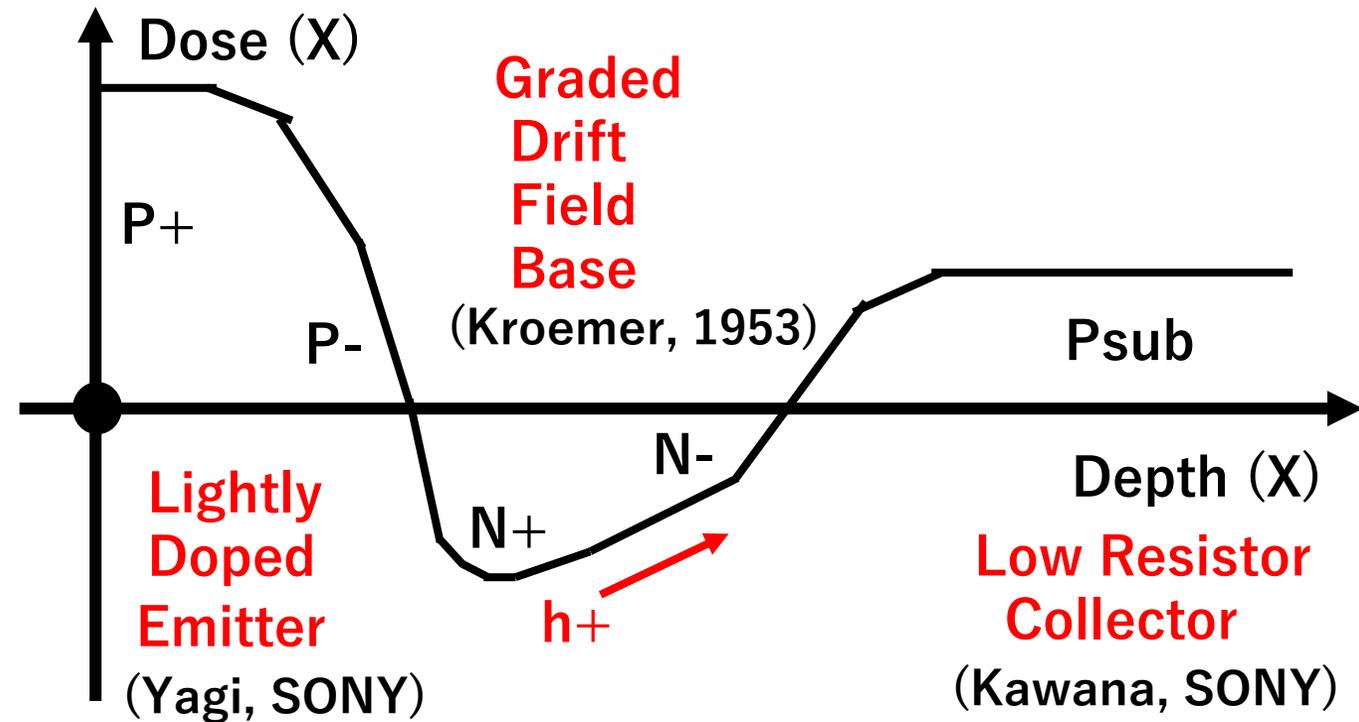
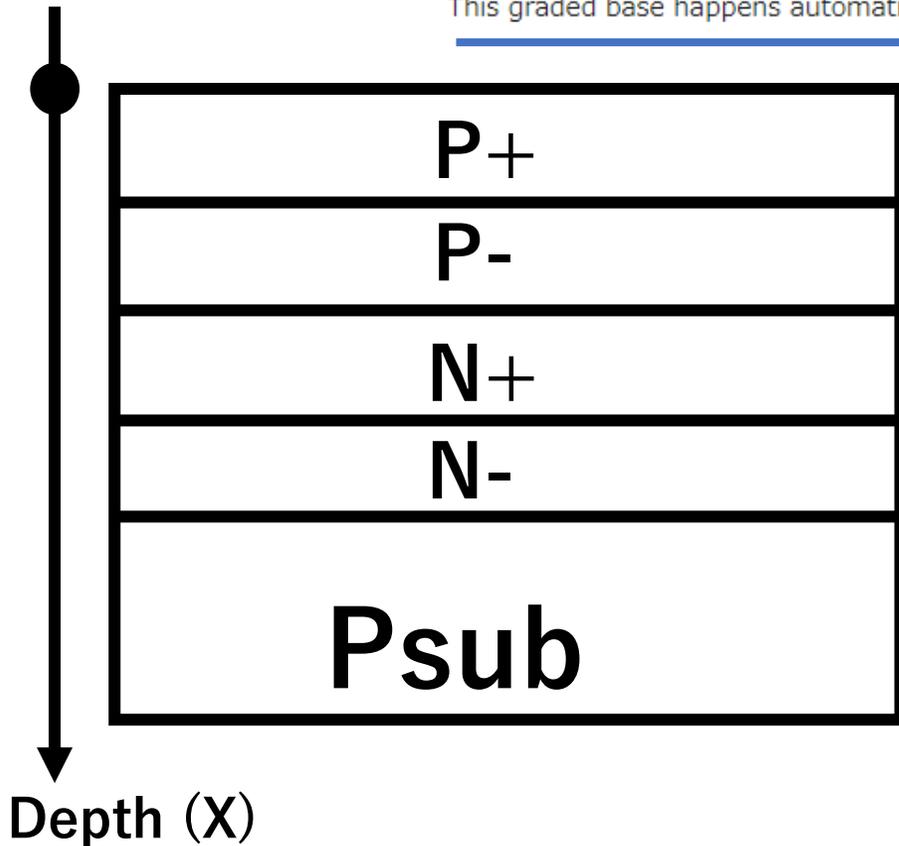
From Wikipedia, the free encyclopedia

The **drift-field transistor**, also called the **drift transistor** or **graded base transistor**, is a type of high-speed bipolar junction transistor having a doping-engineered electric field in the base to reduce the charge carrier base transit time.

Invented by Herbert Kroemer at the Central Bureau of Telecommunications Technology of the German Postal Service, in 1953, it continues to influence the design of modern high-speed bipolar junction transistors.

Early drift transistors were made by diffusing the base dopant in a way that caused a higher doping concentration near the emitter reducing towards the collector.^{[1]:307}

This graded base happens automatically with the double diffused planar transistor (so they aren't usually called drift transistors).^{[2]:469}





Drift-field transistor

From Wikipedia, the free encyclopedia

The **drift-field transistor**, also called the **drift transistor** or **graded base transistor**, is a type of high-speed [bipolar junction transistor](#) having a [doping-engineered electric field in the base](#) to reduce the [charge carrier](#) base transit time.

Invented by [Herbert Kroemer](#) at the Central Bureau of Telecommunications Technology of the German Postal Service, in 1953, it continues to influence the design of modern high-speed bipolar junction transistors.

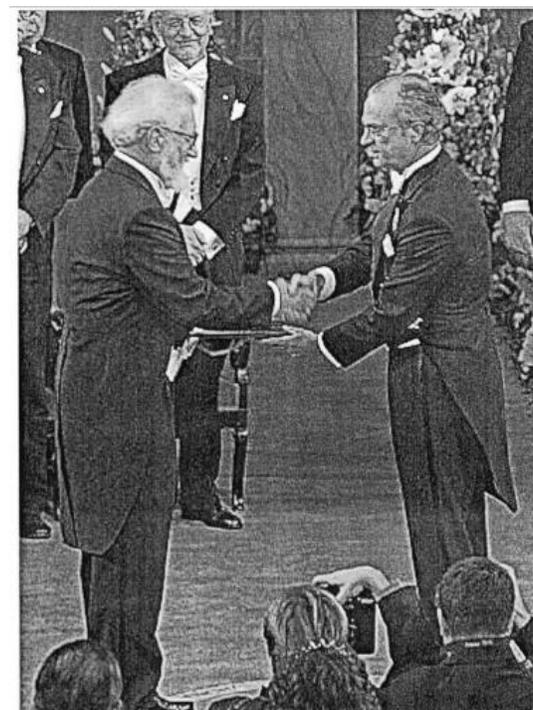
Early drift transistors were made by diffusing the base dopant in a way that caused a higher doping concentration near the emitter reducing towards the collector.^{[1]:307}

[This graded base happens automatically with the double diffused planar transistor \(so they aren't usually called drift transistors\).](#)^{[2]:469}

Herb's bipolar transistors

Abstract:

The profound influence of [Herbert Kroemer's](#) ideas on the development of high-performance bipolar transistors is described. The historical context and subsequent development of innovations such as [the drift base](#), achieved through concentration gradients and later with [semiconductor bandgap grading](#), the use of wide bandgap emitters, concepts of collector-up transistors, and the introduction of [new heterojunction materials](#), are reviewed.



[Herbert Kroemer](#) receiving the Nobel Prize



WIKIPEDIA
The Free Encyclopedia

Field-effect transistor

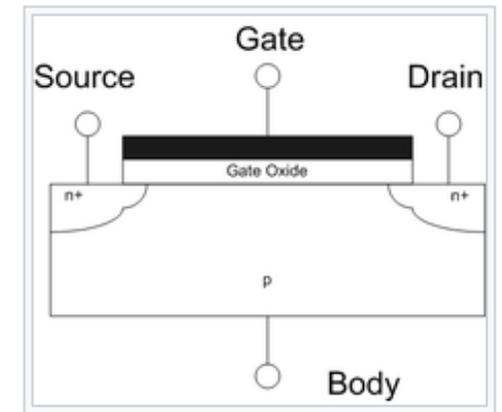
From Wikipedia, the free encyclopedia

"FET" redirects here. For other uses, see FET (disambiguation).

The **field-effect transistor** (**FET**) is a type of [transistor](#) that uses an [electric field](#) to control the flow of [current](#) in a semiconductor. FETs are devices with three terminals: *source*, *gate*, and *drain*. FETs control the flow of current by the application of a voltage to the gate, which in turn alters the [conductivity](#) between the drain and source.

FETs are also known as **unipolar transistors** since they involve single-carrier-type operation. That is, FETs use either [electrons](#) or [holes](#) as [charge carriers](#) in their operation, but not both. Many different types of field effect transistors exist. Field effect transistors generally display very [high input impedance](#) at low frequencies. The most widely used field-effect transistor is the [MOSFET](#) (metal-oxide-semiconductor field-effect transistor).

The concept of a field-effect transistor (FET) was first patented by Austro-Hungarian physicist [Julius Edgar Lilienfeld](#) in 1925^[1] and by [Oskar Heil](#) in 1934, but they were unable to build a working practical [semiconducting device](#) based on the concept. The [transistor effect](#) was later observed and explained by [John Bardeen](#) and [Walter Houser Brattain](#) while working under [William Shockley](#) at [Bell Labs](#) in 1947, shortly after the 17-year patent expired. Shockley initially attempted to build a working FET, by trying to modulate the conductivity of a [semiconductor](#), but was unsuccessful, mainly due to problems with the [surface states](#), the [dangling bond](#), and the [germanium](#) and [copper](#) compound materials. In the course of trying to understand the mysterious reasons behind their failure to build a working FET, it led to Bardeen and Brattain instead inventing the [point-contact transistor](#) in 1947, which was followed by Shockley's [bipolar junction transistor](#) in 1948.^{[2][3]}



Julius Edgar Lilienfeld proposed the concept of a field-effect transistor in 1925.

Combination of Double Junction Bipolar Transistor and Field Effect MOS Transistor, Hagiwara 1975

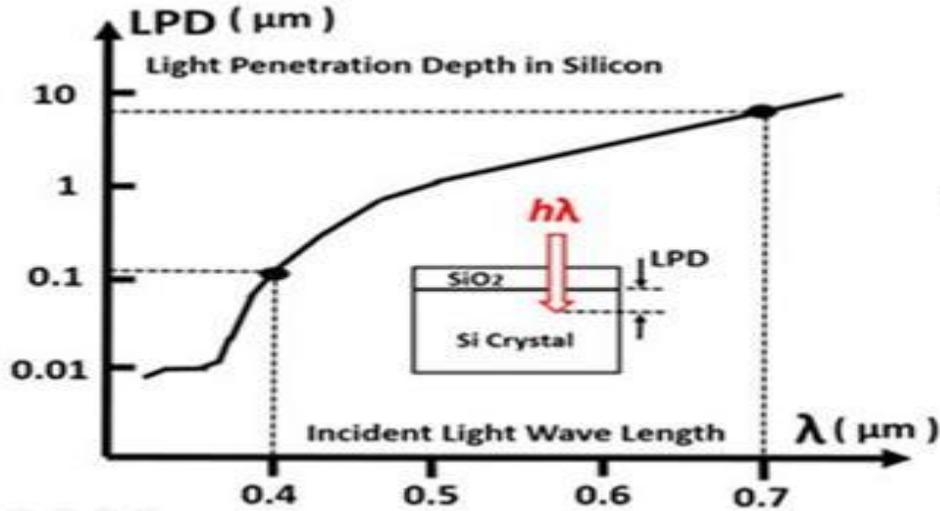


Figure 7 of JAP 1975-127647



Drift Field Transistor

(Kroemer, 1953)

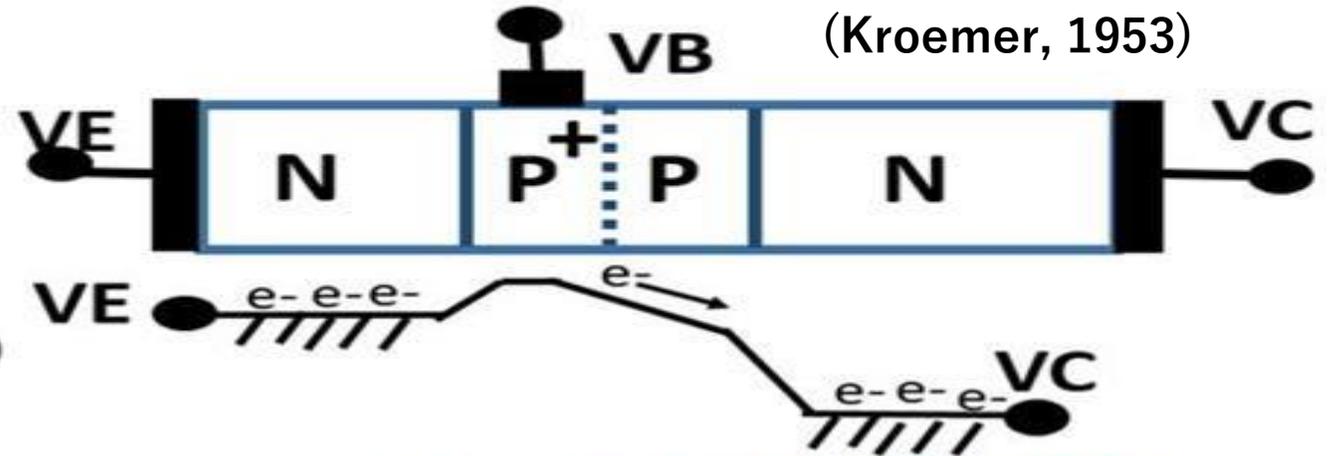


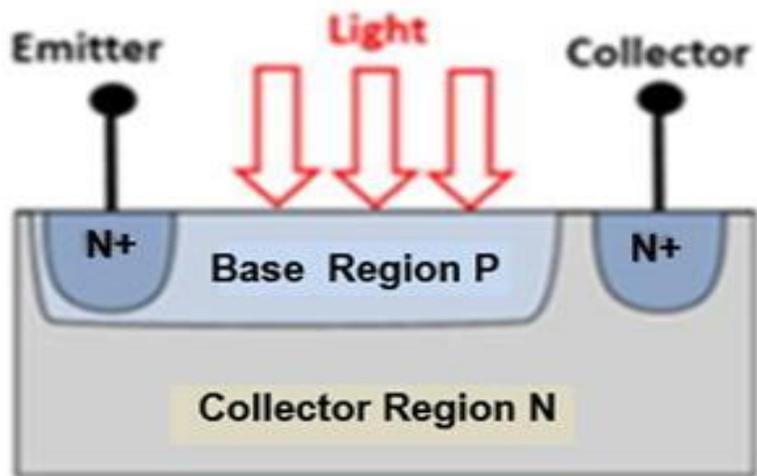
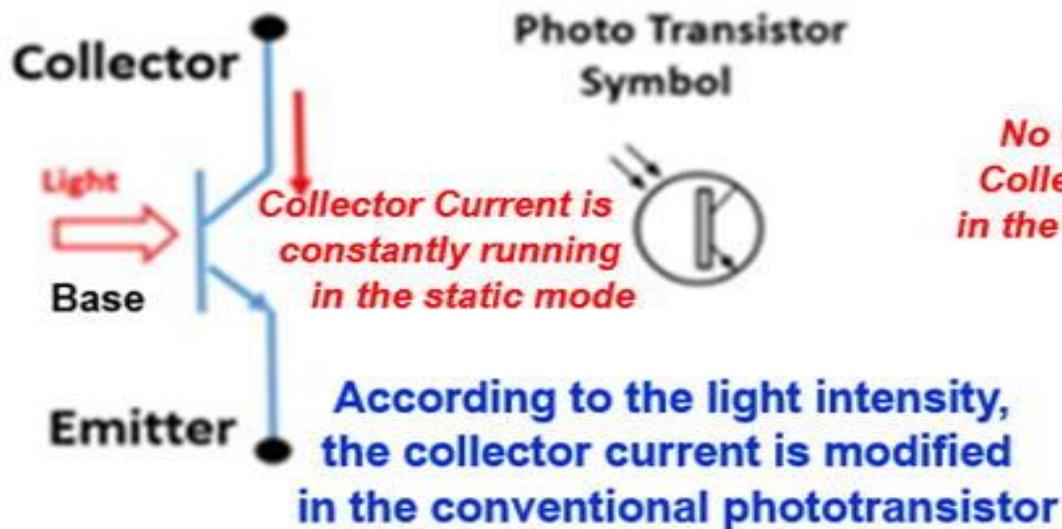
Figure 6 of JAP 1975-134985



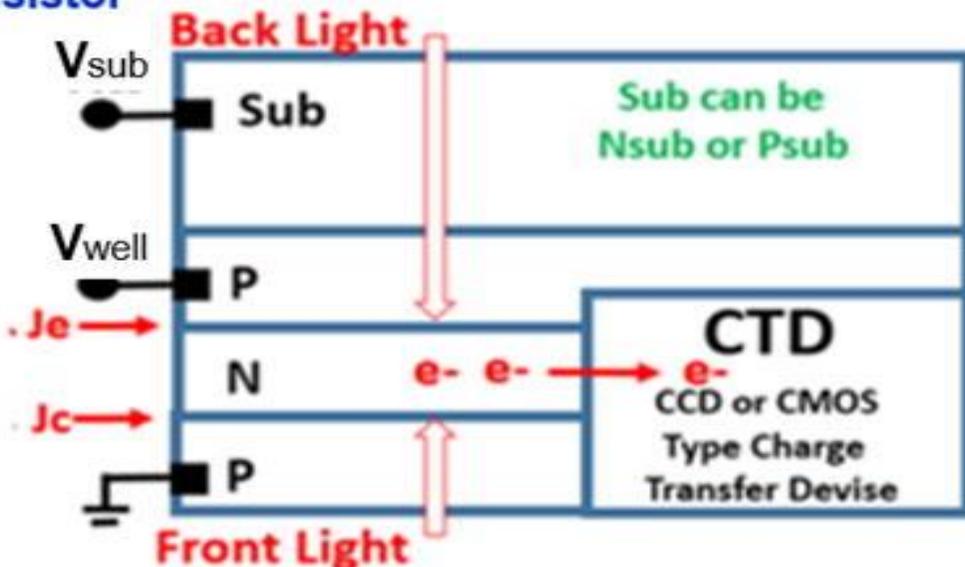
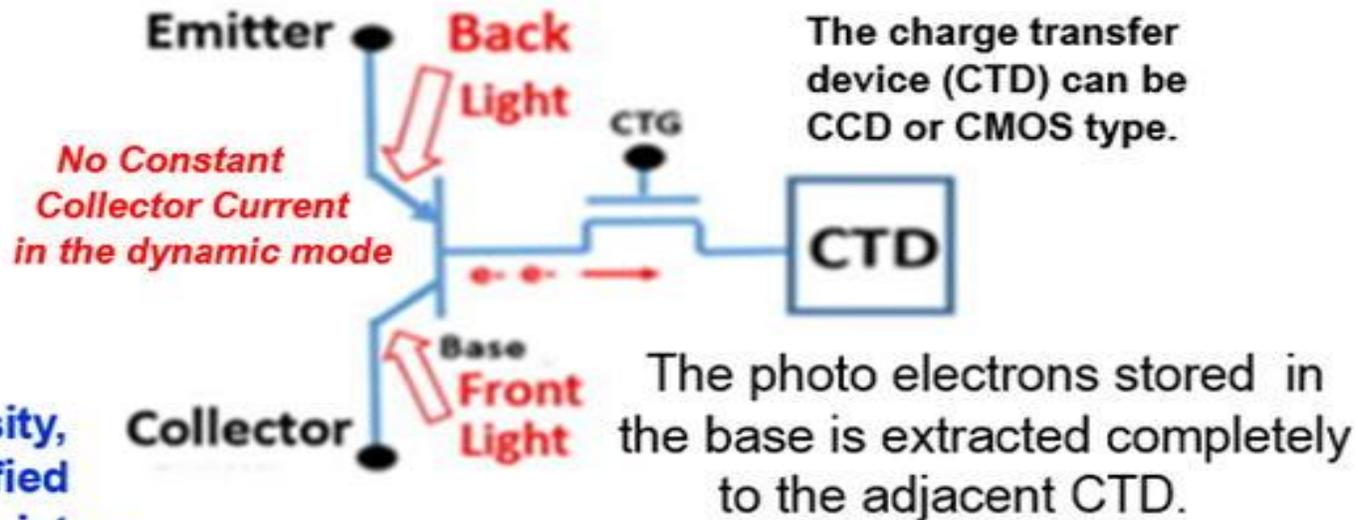
Hagiwara invented PNP junction type PPD in 1975 with (1) blue light 100% QE, (2) No Surface Dark Current and (3) No Image Lag, Complete Charge Transfer features.

SONY HAD Sensor 1975 was hinted by SONY PNP Bipolar Transistor Process Technology
Conventional Static Phototransistor

(by John Northrup Shive , 1950)

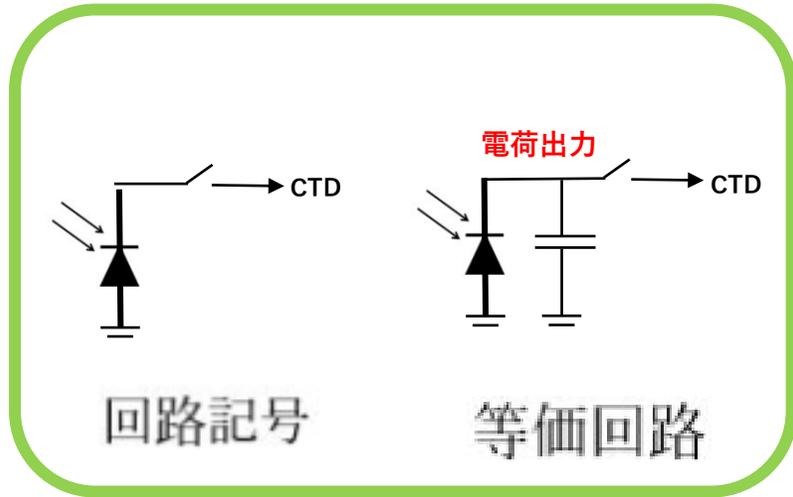


Dynamic Phototransistor Operation
 with lightly doped base region
Sony original Hole Accumulation Diode (HAD)

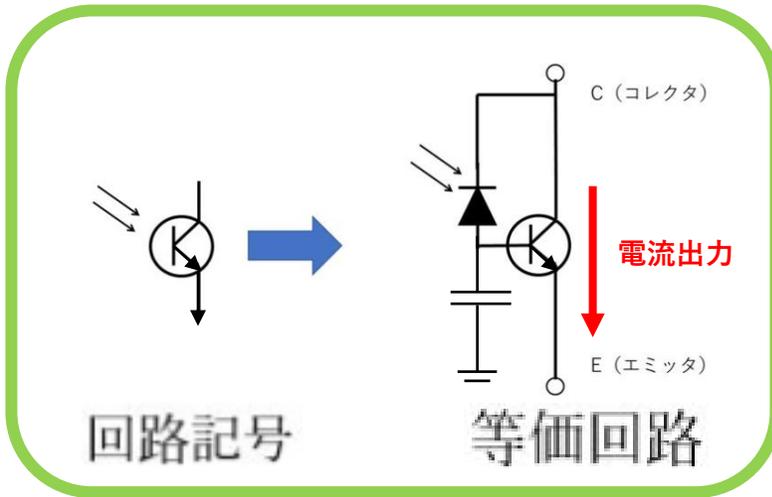


Complete Charge Extraction from the N base region for low image lag and high speed high quality action pictures

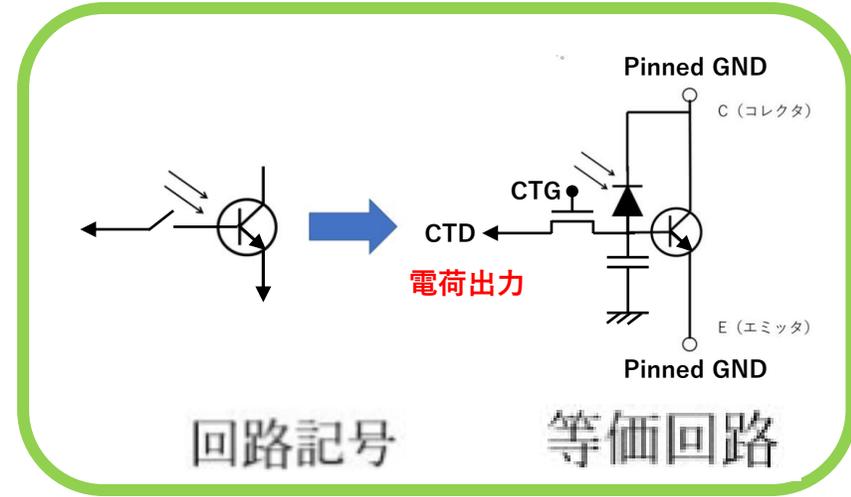
Dynamic 型 Photodiode



Static 型 Photo Transistor (John Northrup Shive 1950)



Dynamic 型 Photo Transistor (Hagiwara 1975)



Dynamic 型

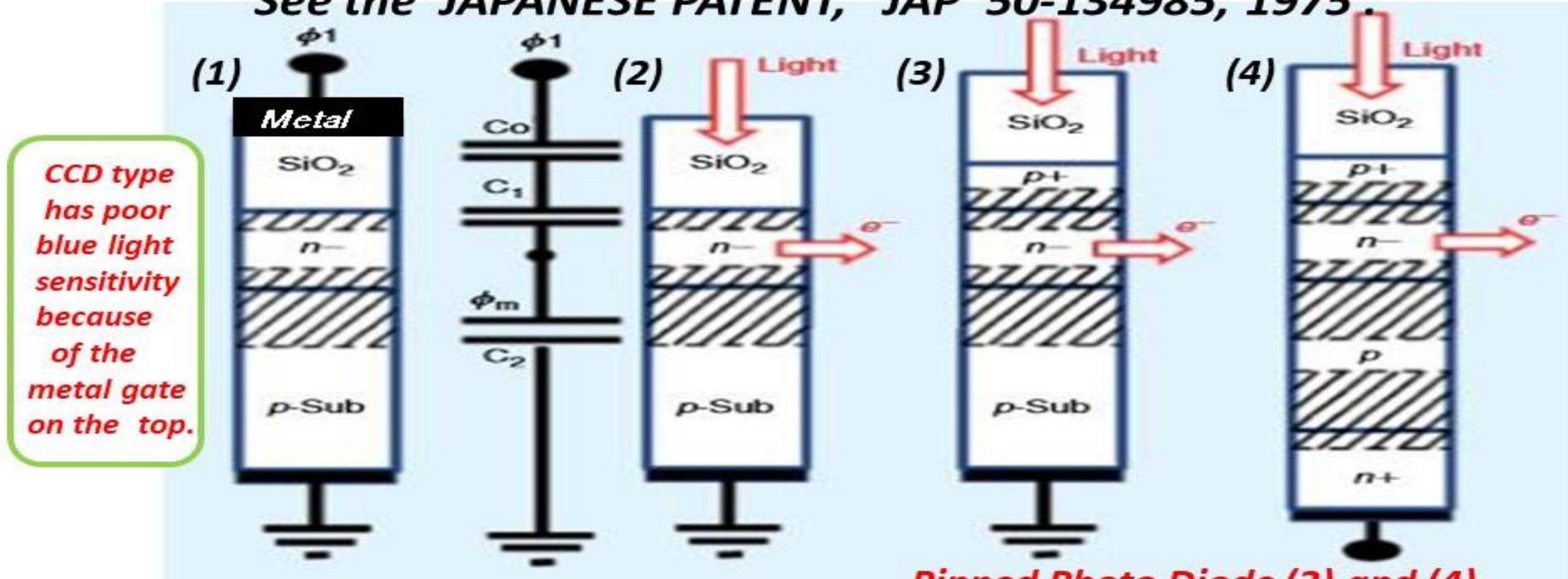
Static 型 (Hive 1950)

Dynamic 型 (Hagiwara 1975)

項目	フォトダイオード	フォトランジスタ	フォトランジスタ
光電流量	少ない	多い	少ない
応答速度と残像特性	速い 残像あり	遅い 残像あり	速い 残像なし
直線性	良い	悪い	良い
温度変化に対する出力変化	小さい	大きい	小さい

Hagiwara at Sony invented the pinned photo diode 1975.

See the JAPANESE PATENT, JAP 50-134985, 1975.



CCD type has poor blue light sensitivity because of the metal gate on the top.

Pinned Photo Diode (3) and (4) invented by Hagiwara 1975

(1) Buried Channel CCD type

MOS capacitor sensor proposed in 1969

(2) Dynamic N-/P junction photo sensor conceived by Hagiwara 1975

(3) Dynamic P+/N-/P junction photo sensor by Hagiwara in 1975

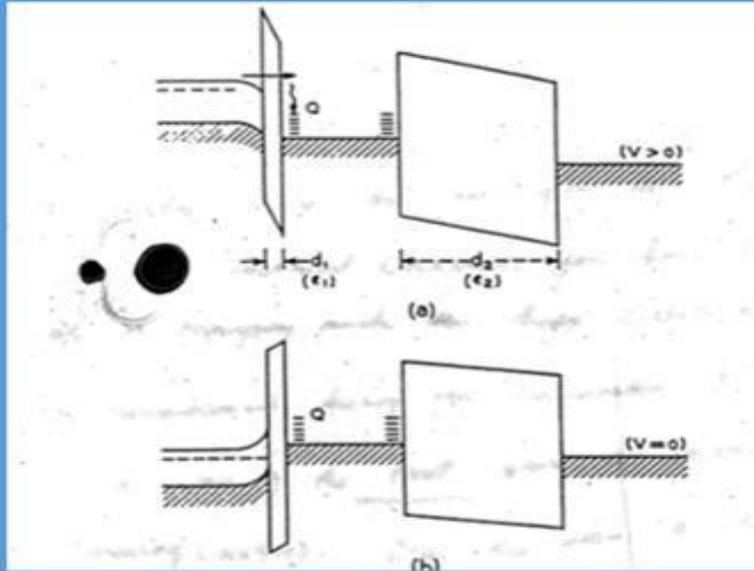
(4) Dynamic P+/N-/P/Nsub junction photo sensor by Hagiwara in 1975

The key idea is lightly doped N-type storage layer in the pinned photo diode (3) and (4), for complete charge transfer with no image lag, similar to the lightly doped N-type buried layer of BCCD of type(1).

Reference: IEEE Solid-STATE CIRCUITS MAGAZINE, SUMMER 2013 issue, pp. 6

The brain nervous cells that store the image information.

NVRAM by Prof. S.M.Sze



A Floating Gate and Its Application to Memory Devices *

By D. KAHNG and S. M. SZE

Bell System Tech. J. 46, 1288 (1967).

A Floating Gate and Its Application to Memory Devices *

By D. KAHNG and S. M. SZE

(Manuscript received May 16, 1967)

A structure has been proposed and fabricated in which semi-permanent charge storage is possible. A floating gate is placed a small distance from an electron source. When an appropriately high field is applied through an outer gate, the floating gate charges up. The charges are stored even after the removal of the charging field due to much lower back transport probability. Stored-charge density of the order of $10^{12}/\text{cm}^2$ has been achieved and detected by a structure similar to an metal-insulator-semiconductor (MIS) field-effect transistor. Such a device functions as a bistable memory with nondestructive read-out features. The memory holding time observed was longer than one hour. These preliminary results are in fair agreement with a simple analysis.

To Dr. Hafiz

with compliments &

best regards

[Handwritten signature]

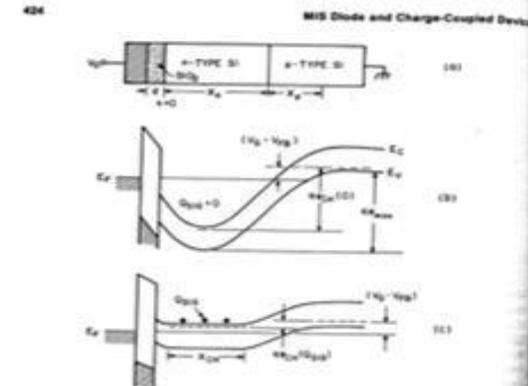
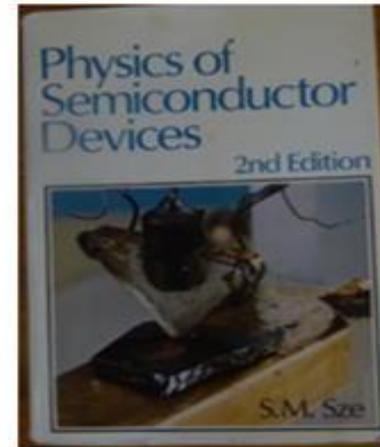


Fig. 88 (a) BCCD. (b) Energy band for an empty well. (c) Energy band when a signal packet is present. [After Burt, Ref. 58.]

Important Contribution to the Modern Digital CMOS Image Sensor Technology

38万画素に達した固体撮像素子

最低照度5lxの高感度 インターライン型 CCD

基板に余剰電荷を掃き出し、可変電子シャッタを実現

最も一般的な固体撮像素子であるインターライン型 CCD で、2/3 インチで 38 万と大規模な画素数を持つ素子をソニーが製品化した。画素面積が小さくなることで減少する信号量を確保するため、縦型オーバーフロー・ドレインを採用して開口率を上げ、補色フィルタで光の利用効率を上げた。さらに界面準位からの暗電流を抑えている。

この結果、81 dB のダイナミック・レンジが得られた。

また、可変電子シャッタを搭載、余剰電荷を基板に捨てる方式を採用している。

フィルタには 3 色縦ストライプ方式を採用したため水平解像度は 330 TV 本だが、周辺回路を大幅に簡略化できた。

この素子を同社のカメラ一体型 8 mm ビデオ「CCD-V90」に搭載している。 (本誌)

図 4 ● センサー部の縦方向ポテンシャル分布
n 型基板に信号電荷を掃き捨てる方式を採用。通常の動作時には、設定した V_{sub} によってセンサー部に電荷を蓄積する。一方、電子シャッタ動作時には、 V_{sub} にさらに加えた ΔV_{sub} によって、基板側のバリヤーが崩れ、センサー内に蓄積した電荷は、基板へ掃き出される。

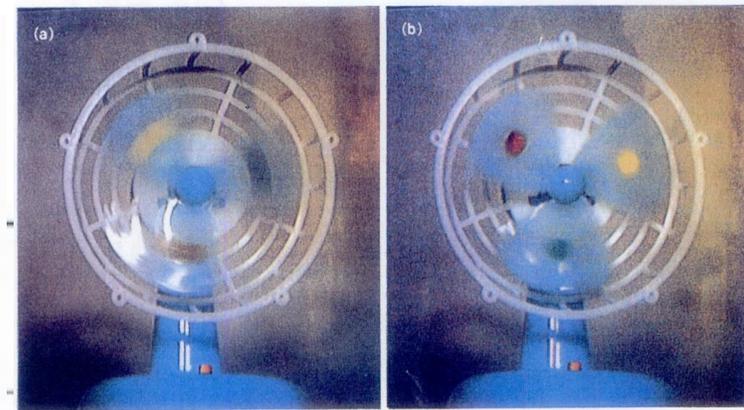
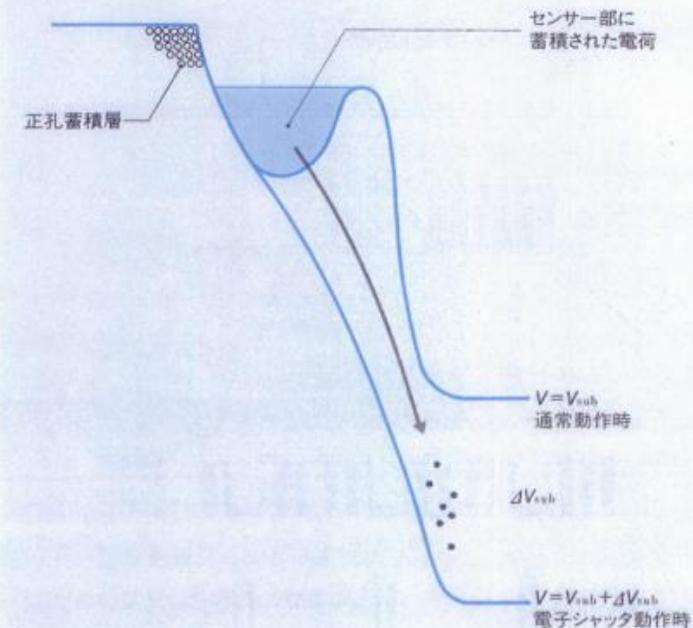


図 6 ● 電子シャッタの撮像例
シャッタ速度は、(a)1/500 秒、(b)1/2000 秒。



	1	2	3
受光素子タイプ	Floating Surface N+P接合型 横型OFD構造なし 受光素子	CCD/MOS 容量型 横型OFD構造なし 受光素子	CCD/MOS 容量型 横型OFD構造付 受光素子
発明者		Bell Lab CCD 1970	Bell Lab CCD 1971
特長	機能		
短波長青色感度	○	X	X
低表面暗電流雑音	○	X	X
低残像特性	X	○	○
過剰電荷調整機能	X	X	○
高速電子シャッター JPA1977-126885	X	X	○

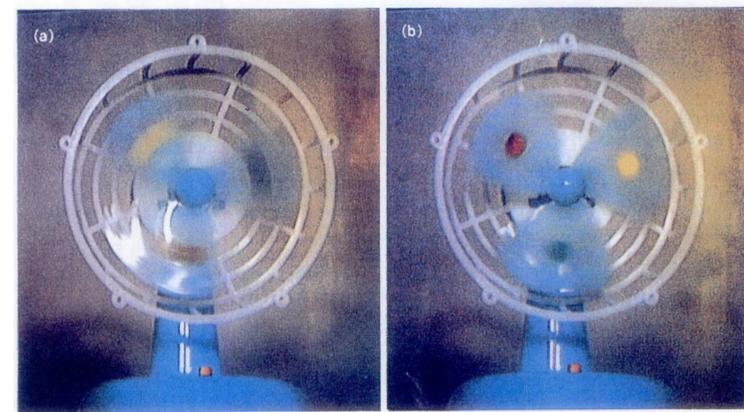
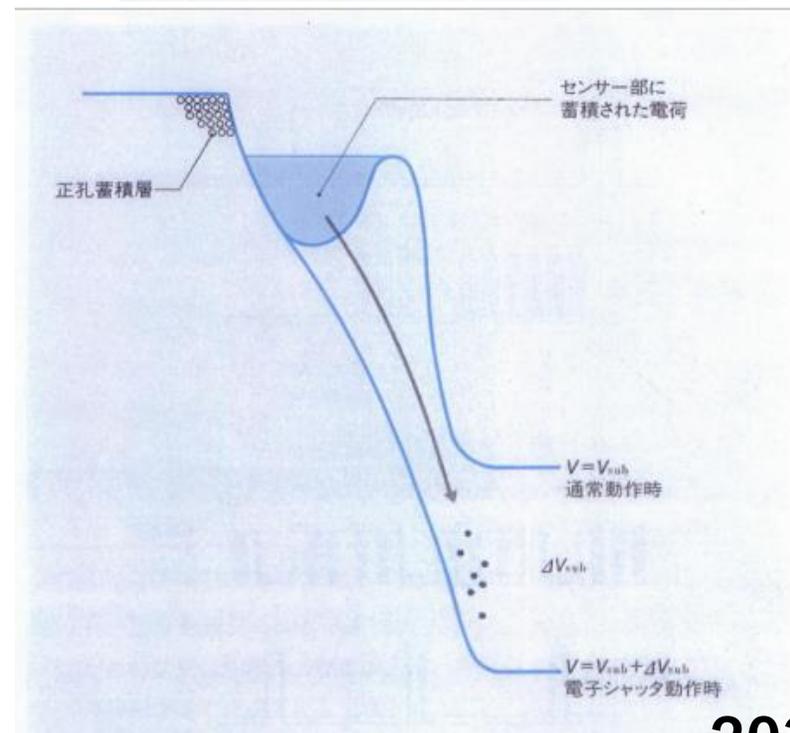


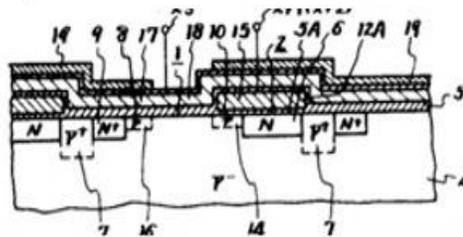
図6 ● 電子シャッターの撮像例
シャッター速度は, (a)1/500秒, (b)
1/2000秒。



pp.60~67

	3
受光素子タイプ	CCD/MOS 容量型 横型OFD構造付 受光素子
発明者	Bell Lab CCD 1971
特長	
短波長青色感度	X
低表面暗電流雑音	X
低残像特性	○
過剰電荷調整機能	○
高速電子シャッター JPA1977-126885	○

(3) JPA1977-126885



第3図

Fig.3

Gamma Function Controls

第9図

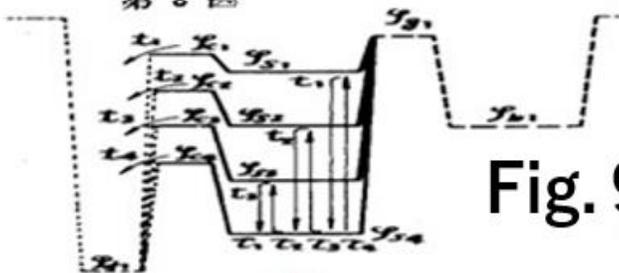


Fig. 9

Electric Function Controls

第12図

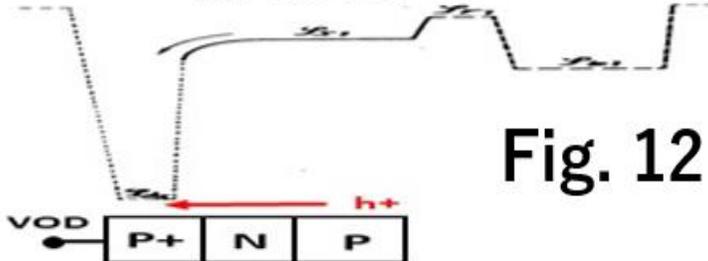


Fig. 12

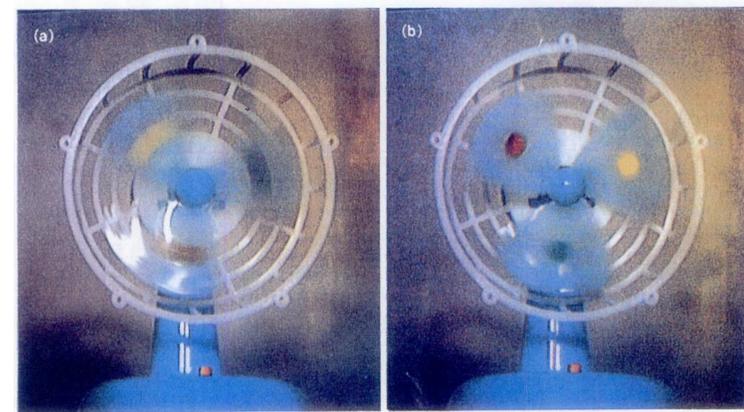
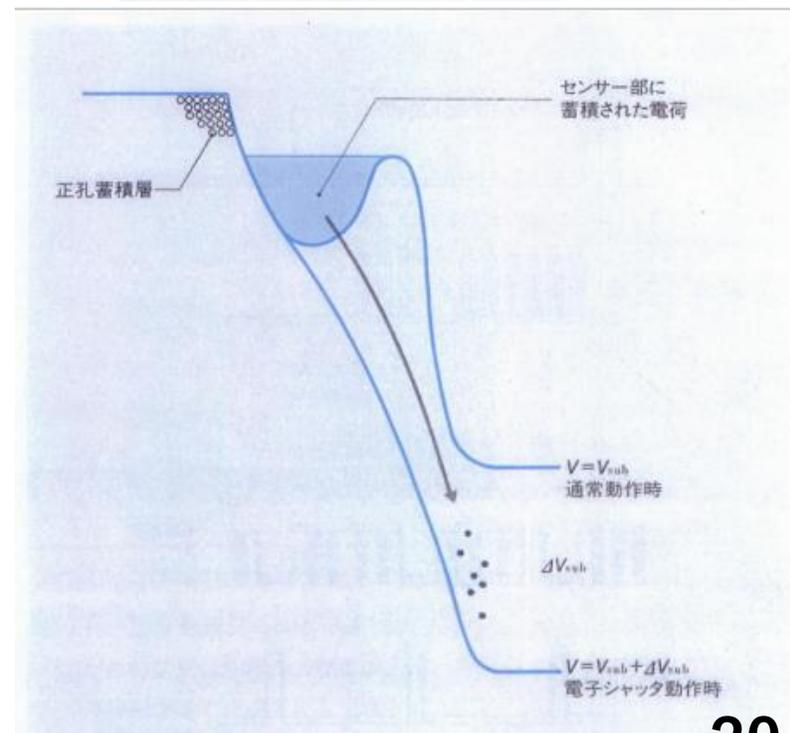


図6 ● 電子シャッターの撮像例
シャッター速度は, (a)1/500秒, (b)
1/2000秒。

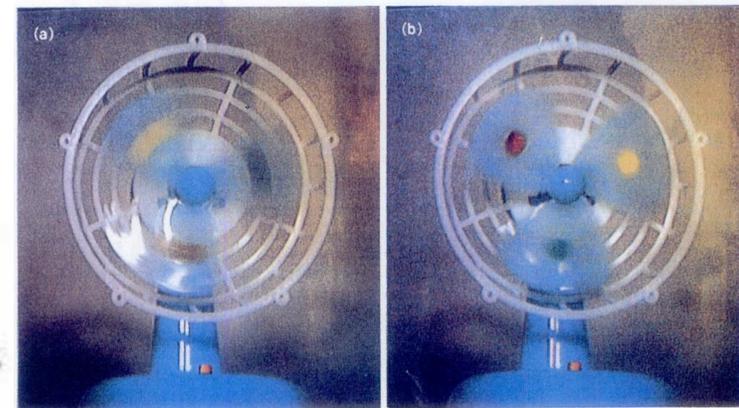


	3
受光素子タイプ	CCD/MOS 容量型 横型OFD構造付 受光素子
発明者 特長	Bell Lab CCD 1971
短波長青色感度	X
低表面暗電流雑音	X
低残像特性	○
過剰電荷調整機能	○
高速電子シャッター JPA1977-126885	○

2. イメージセンサの歴史と市場動向

●イメージセンサの開発背景(感度が命)

全日空ジャンボ機に2チップ構成カメラとしてソニーが商品化
ジャンボ機の離着時のもようを機内スクリーンに映し出す

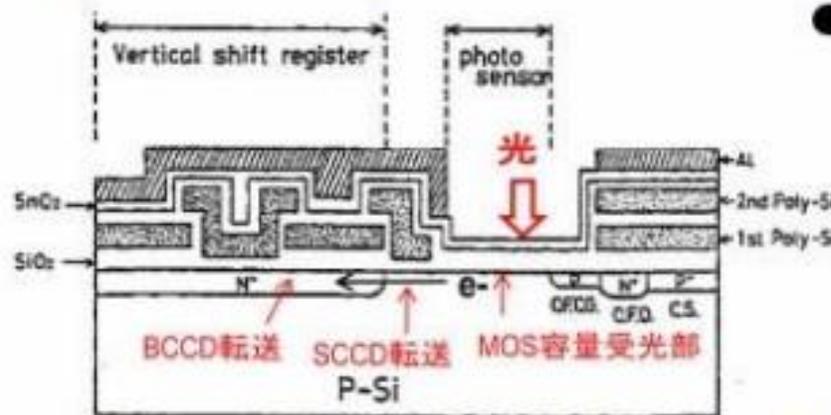


all solid state = robustness

ジャンボ機の
コックピットに搭載



●CCD/MOS容量型 Dynamic Photo Capacitor を
採用して完全電荷転送を実現して残像の
ない。高速撮影が可能な映像を実現した



MOS容量で受光して CCD 転送で 残像のない映像を実現した。



<ICX008>

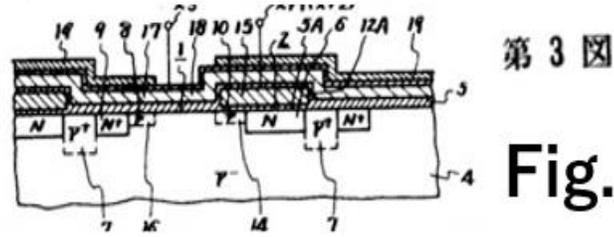
発明協会の公式WEBにも掲載

pp.60~67

Electric Shutter Basic Patent Award
 from Sony President Idei to Yoshiaki Hagiwara
 for Japanese Patent 1977-128885 by Hagiwara



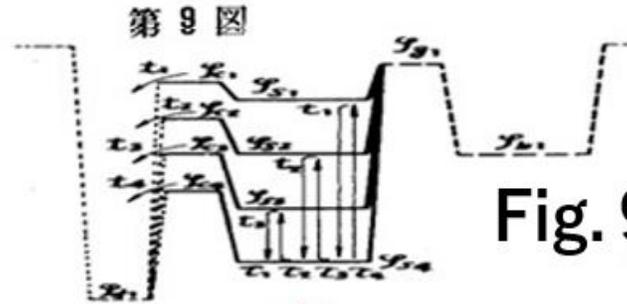
(3) JPA1977-126885



第3図

Fig. 3

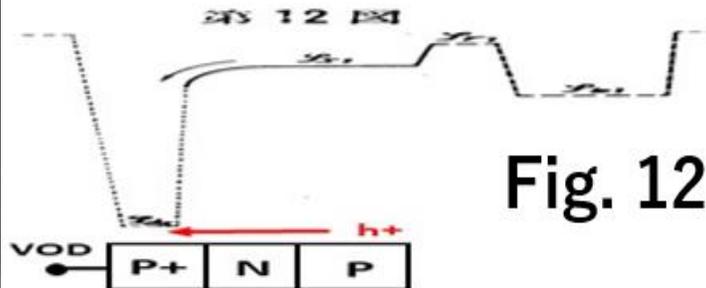
Gamma Function Controls



第9図

Fig. 9

Electric Function Controls



第12図

Fig. 12

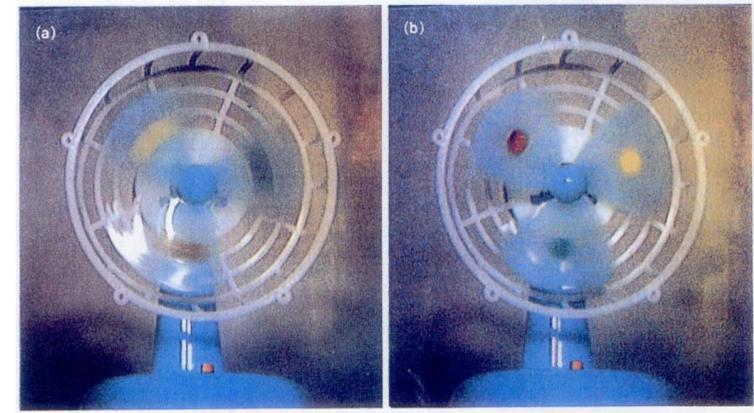
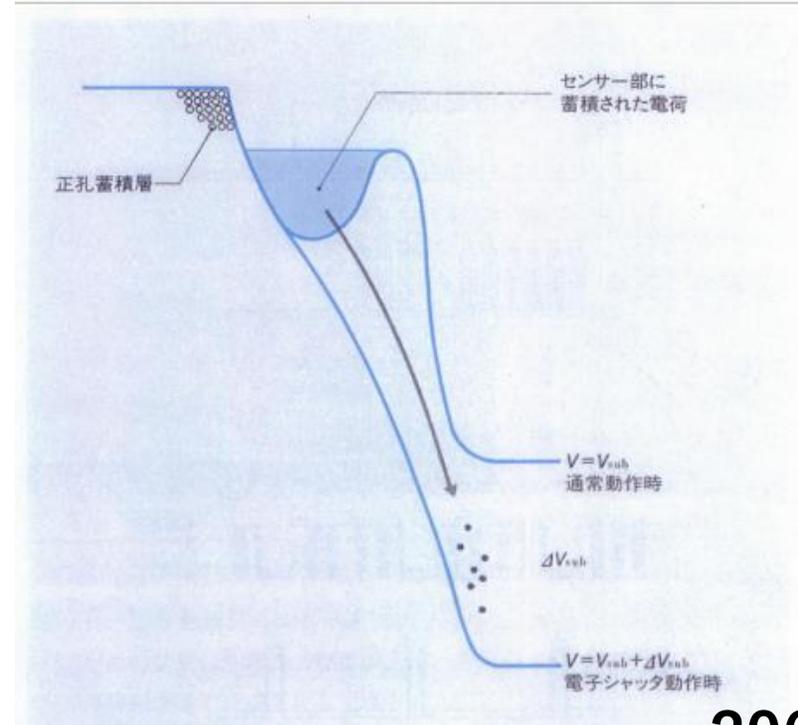


図6 ● 電子シャッタの撮像例
 シャッタ速度は, (a)1/500秒, (b)
 1/2000秒。



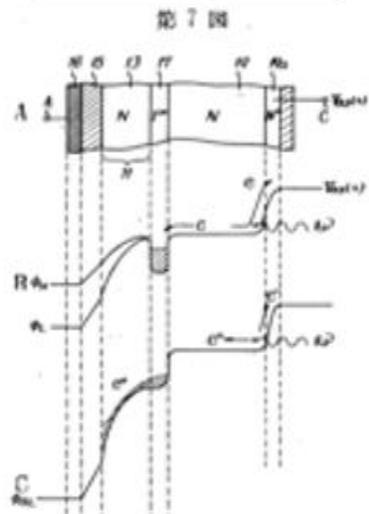
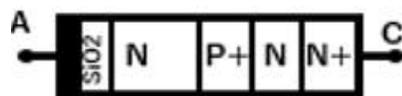
pp.60~67

受光素子タイプ	5 Pinned Surface PNP接合型 縦型OFD構造付 受光素子
発明者	Sony Hagiwara Oct 1975
特長	
短波長青色感度	○
低表面暗電流雑音	○
低残像特性	○
過剰電荷調整機能	○
高速電子シャッター JPA1977-126885	○

(5)

Oct 23, 1975
JPA1975-127647

Pinned Surface
N+NP+N
Double 接合型
受光素子



Nov 10, 1975
JPA1975-134985

Pinned Surface
PNP
Double 接合型
受光素子

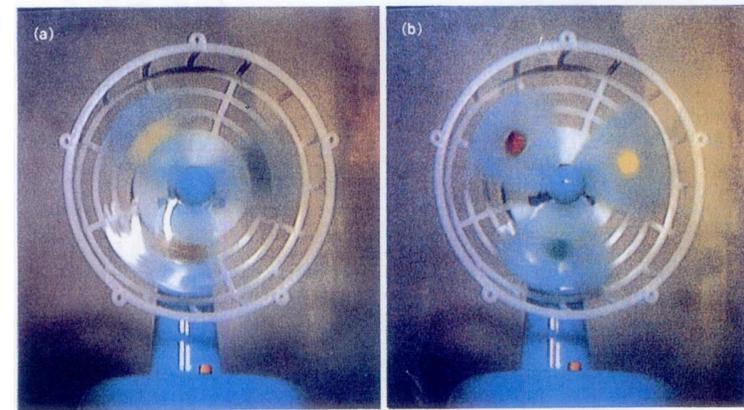
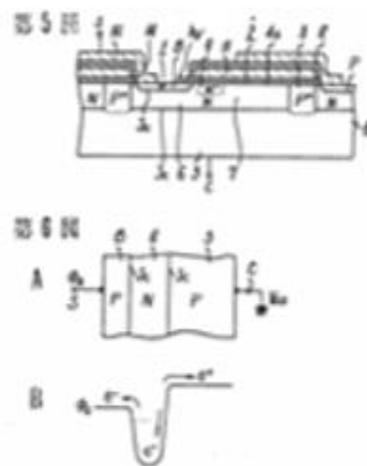
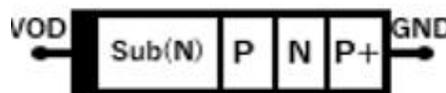
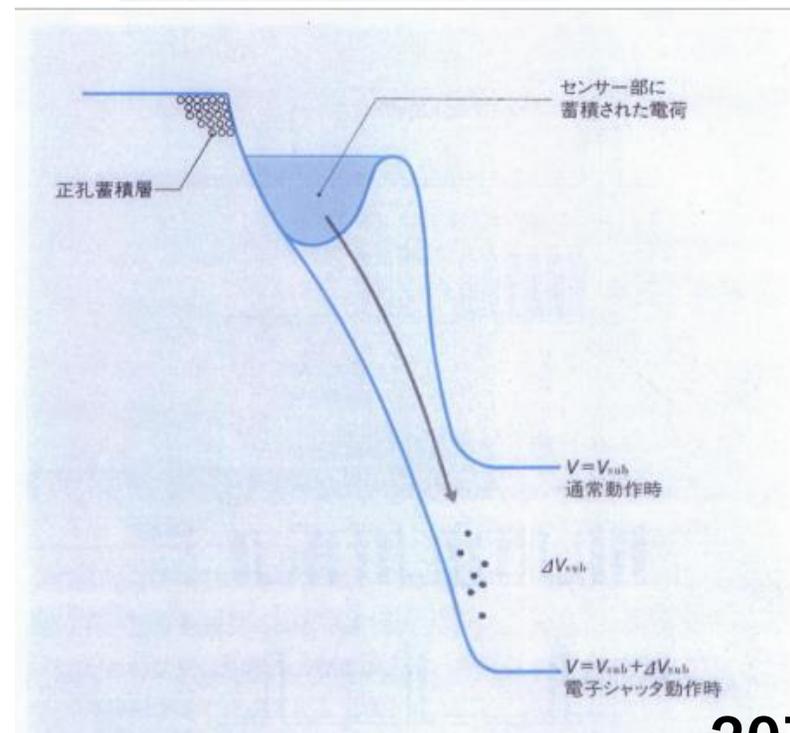


図6 ● 電子シャッターの撮像例
シャッター速度は, (a)1/500秒, (b)
1/2000秒。



SONY-Fairchild Patent War (1991-2000) on Pinned Photo Diode with Vertical OFD

ソニーとフェアチルドの電子シャッターの権利争いに関するニュース記事の抜粋。記事は、ソニーが、フェアチルドの電子シャッターの特許を侵害しているとして、ソニーがフェアチルドを提訴したことを報じている。記事は、ソニーが、フェアチルドの電子シャッターの特許を侵害しているとして、ソニーがフェアチルドを提訴したことを報じている。

From Japanese News Paper, July 16, 1996.

1996年7月 日刊工業新聞記事から
 (2000年1月米国最高裁で最終決着ソニー勝訴)
 In January 2000, the US supreme court made the final judgement favoring Sony claims. And the long SONY-Fairchild Patent War on the PDD with the built-in vertical overflow drain (VOD) ended.

ソニーとフェアチルドの電子シャッターの権利争いに関するニュース記事の抜粋。記事は、ソニーが、フェアチルドの電子シャッターの特許を侵害しているとして、ソニーがフェアチルドを提訴したことを報じている。

ソニーとフェアチルドの電子シャッターの権利争いに関するニュース記事の抜粋。記事は、ソニーが、フェアチルドの電子シャッターの特許を侵害しているとして、ソニーがフェアチルドを提訴したことを報じている。

ソニー、逆転勝訴
 CCD特許侵害訴訟
 NY 東部地裁

(5)

Nov 10, 1975

JPA1975-134985

Pinned Surface PNP Double 接合型 受光素子

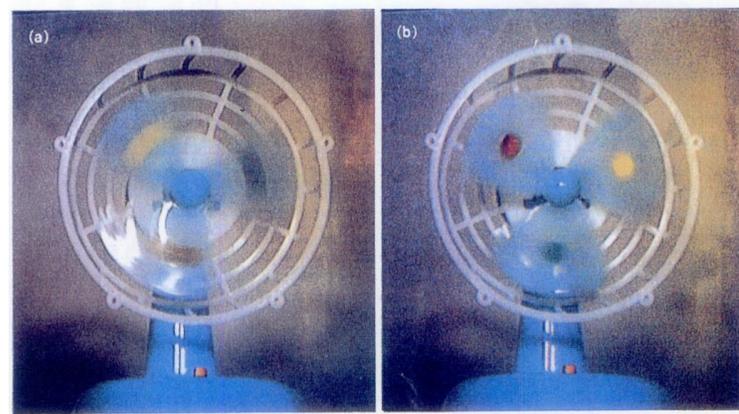
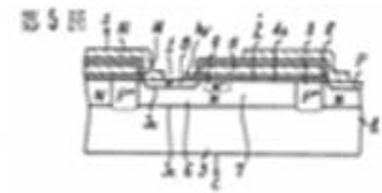
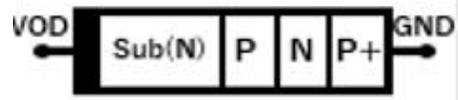
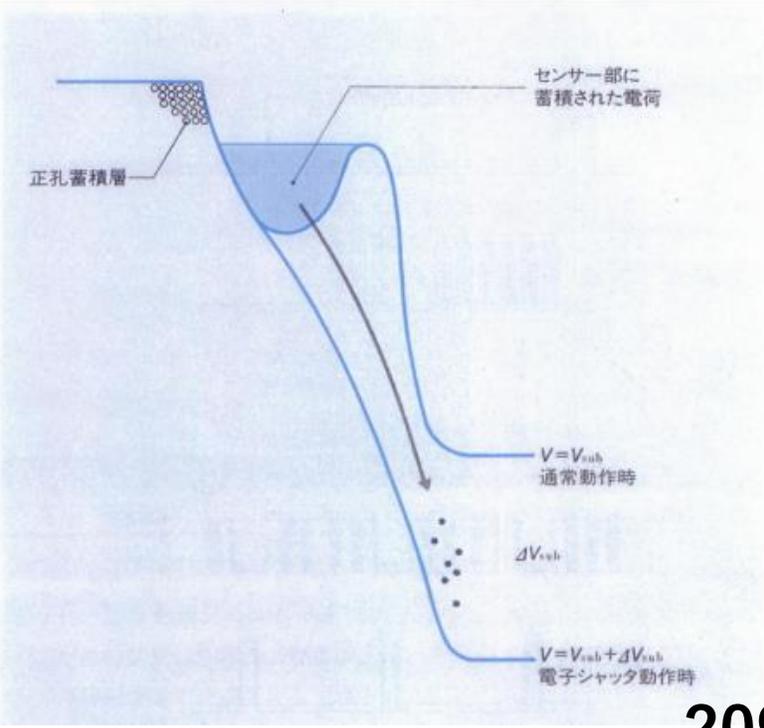


図6 ● 電子シャッターの撮像例
 シャッター速度は, (a)1/500秒, (b) 1/2000秒。



pp.60~67

(5)

Nov 10, 1975

JPA1975-134985

Pinned Surface
PNP
Double 接合型
受光素子

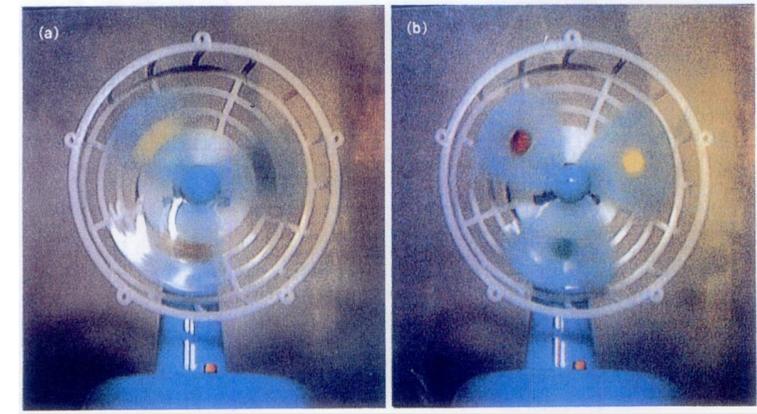
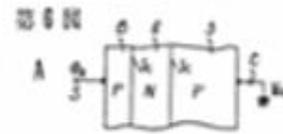
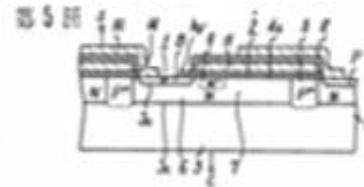
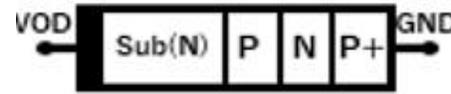
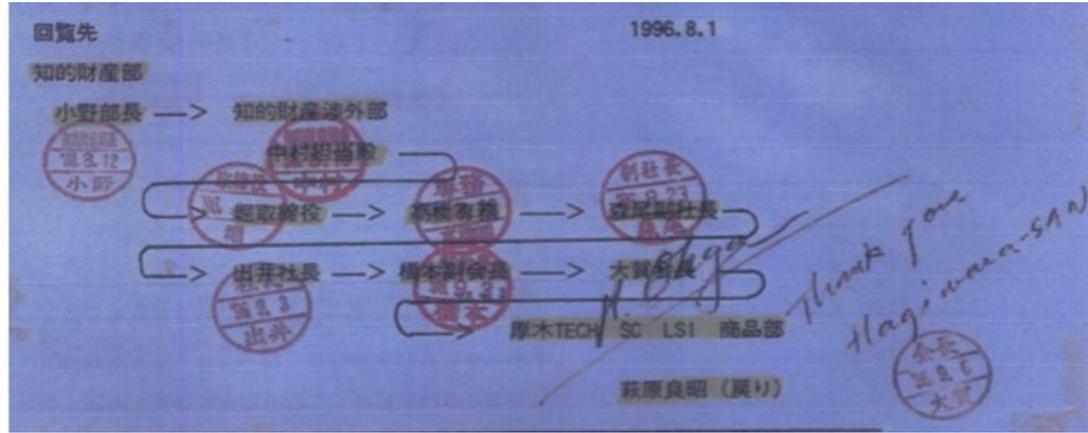
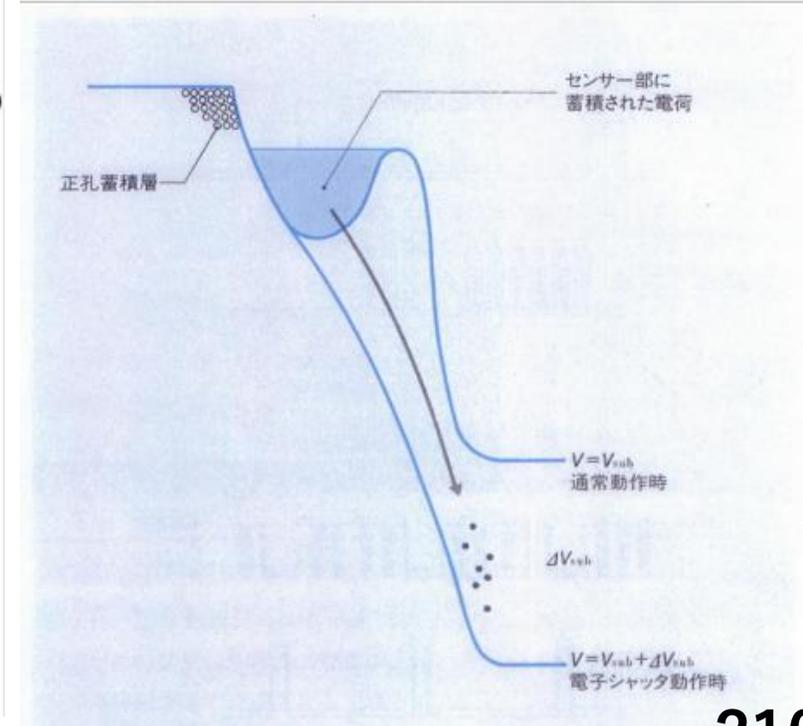
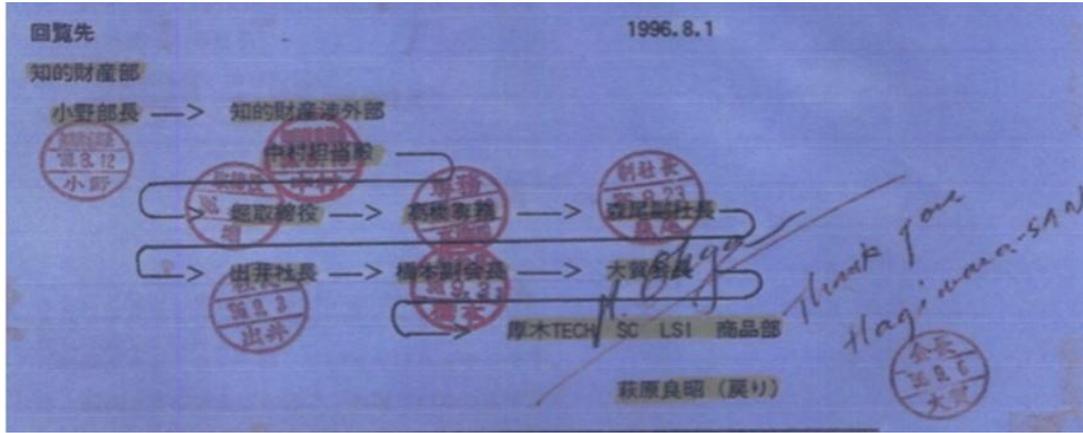


図6 ● 電子シャッタの撮像例
シャッタ速度は, (a)1/500秒, (b)
1/2000秒。



Sony Chairman Ohga and Hagiwara
at Chairman Office in Sony Tokyo Headquarter, 1996



フジサンケイビジネスアイ、2007.1.4 朝刊 3面

ソニーと米コダック和解 特許を相互利用

ソニーは4日、米ワイコム大手のイーストマン・コダックと特許のクロスライセンス契約を結んだ。両社はそれぞれが保有する特許を相互に広範囲に利用できる」とコメントした。

両社はデジタルカメラの画像処理や制御技術などの特許をめぐって争っていたが、今回のクロスライセンス契約の締結に伴って和解する。

契約内容の詳細や金額は公表されていないが、コダック側がロイヤルティを支払う形になると思われる。

ソニーは今回の契約締結と和解について昨年10月に発表した業績予想への影響は軽微としている。

コダックは2004年3月にデジタルカメラ関連技術の特許を侵害したとしてソニーを提訴。これに対してソニーは、同年4月にデジタルカメラの画像処理技術の特許侵害をコダックを提訴し、両社はデジタルカメラの技術をめぐって相互に和解した。

東京新聞、2007.1.4 朝刊 3面

ソニーとコダック契約 訴訟合戦も和解

【ニューヨーク】米ソニーと米コダックは、カメラの出荷台数でトップの米写真用品大手イーストマン・コダックは、ソニーと画像処理をめぐっての特許の相互利用に関するクロスライセンス契約を結んだ。両社はそれぞれが保有する特許を相互に広範囲に利用できる」とコメントした。

両社はデジタルカメラの画像処理や制御技術などの特許をめぐって争っていたが、今回のクロスライセンス契約の締結に伴って和解する。

契約内容の詳細や金額は公表されていないが、コダック側がロイヤルティを支払う形になると思われる。

ソニーは今回の契約締結と和解について昨年10月に発表した業績予想への影響は軽微としている。

コダックは2004年3月にデジタルカメラ関連技術の特許を侵害したとしてソニーを提訴。これに対してソニーは、同年4月にデジタルカメラの画像処理技術の特許侵害をコダックを提訴し、両社はデジタルカメラの技術をめぐって相互に和解した。

Nov 10, 1975
JPA1975-134985
Pinned Surface
PNP
Double 接合型
受光素子

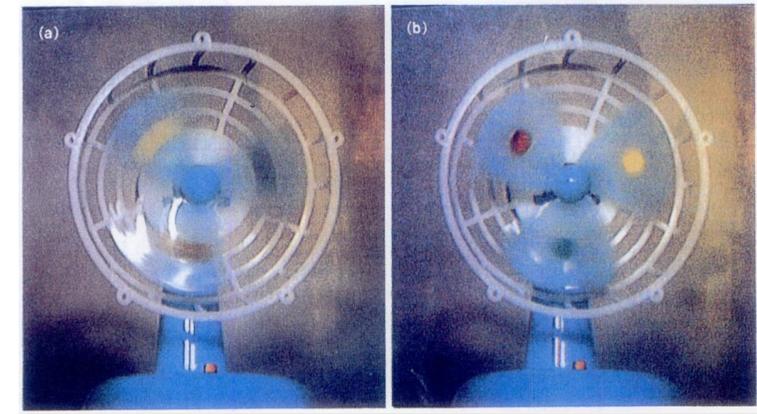
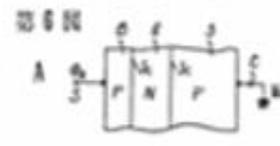
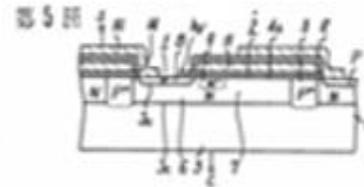
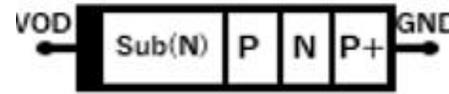
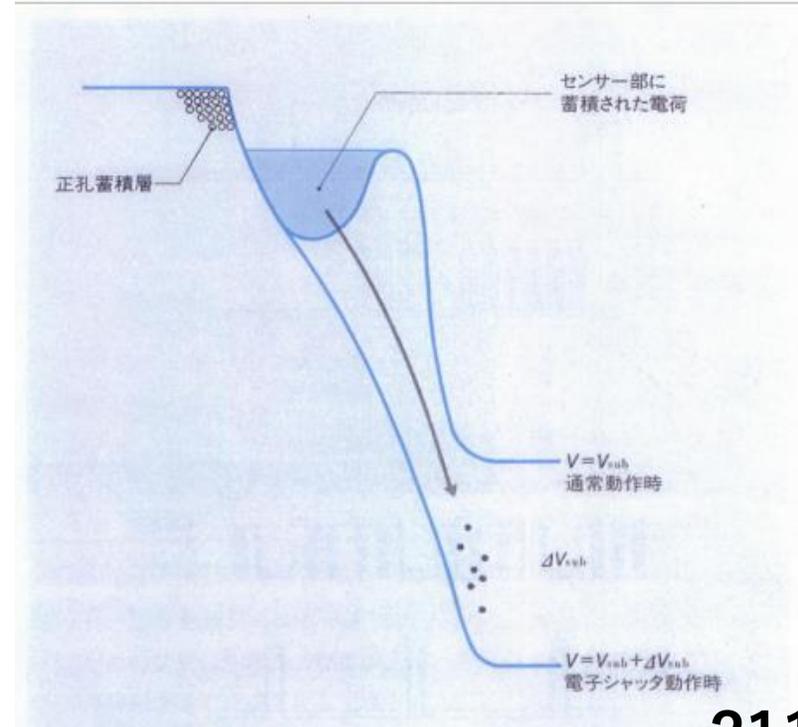


図6 ● 電子シャッタの撮像例
シャッタ速度は、(a)1/500秒、(b)1/2000秒。



(5)

Nov 10, 1975

JPA1975-134985

Pinned Surface
PNP
Double 接合型
受光素子

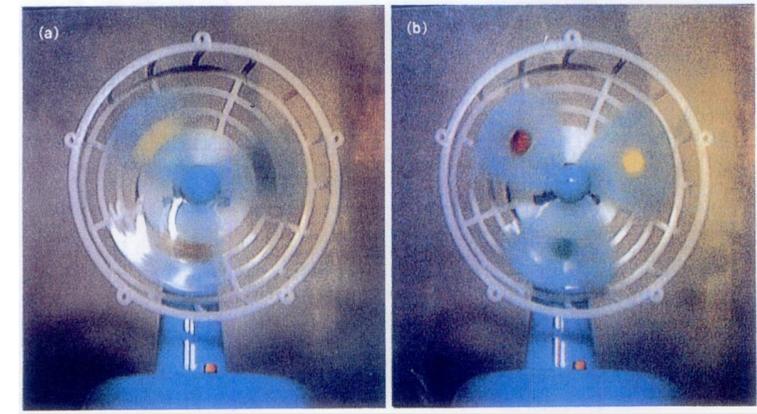
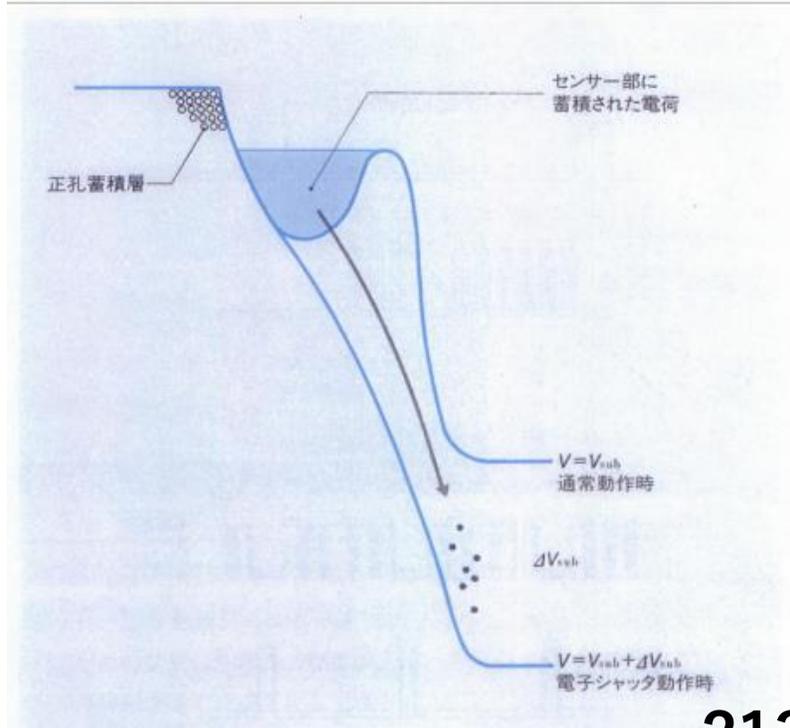
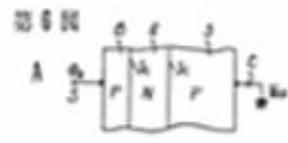
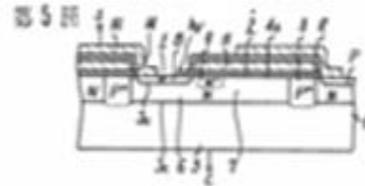
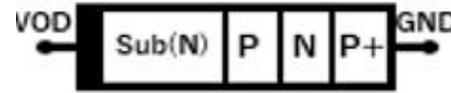


図6 ● 電子シャッタの撮像例
シャッタ速度は, (a)1/500秒, (b)
1/2000秒。



(5)

Nov 10, 1975

JPA1975-134985

Pinned Surface
PNP
Double 接合型
受光素子

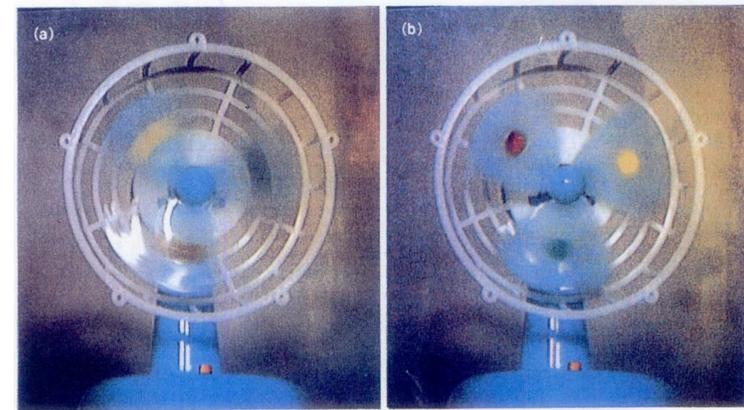


図6 ● 電子シャッタの撮像例
シャッタ速度は, (a)1/500秒, (b)
1/2000秒。

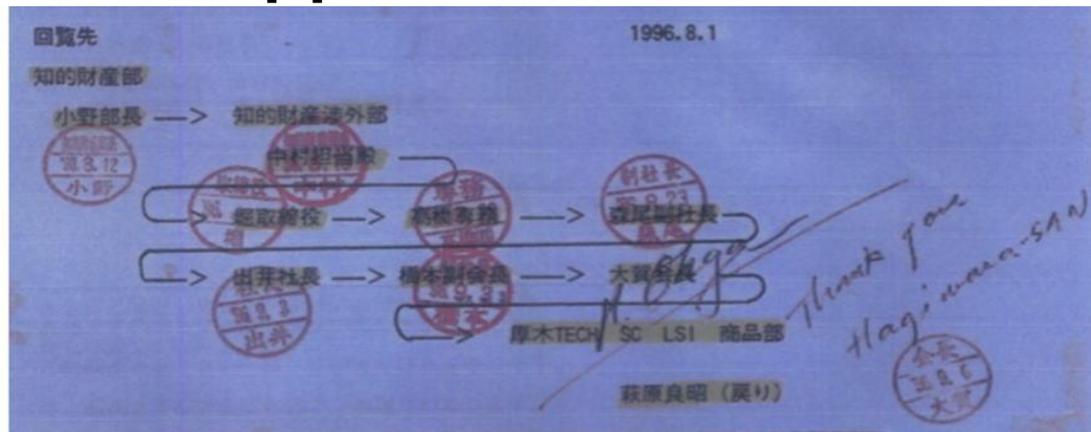
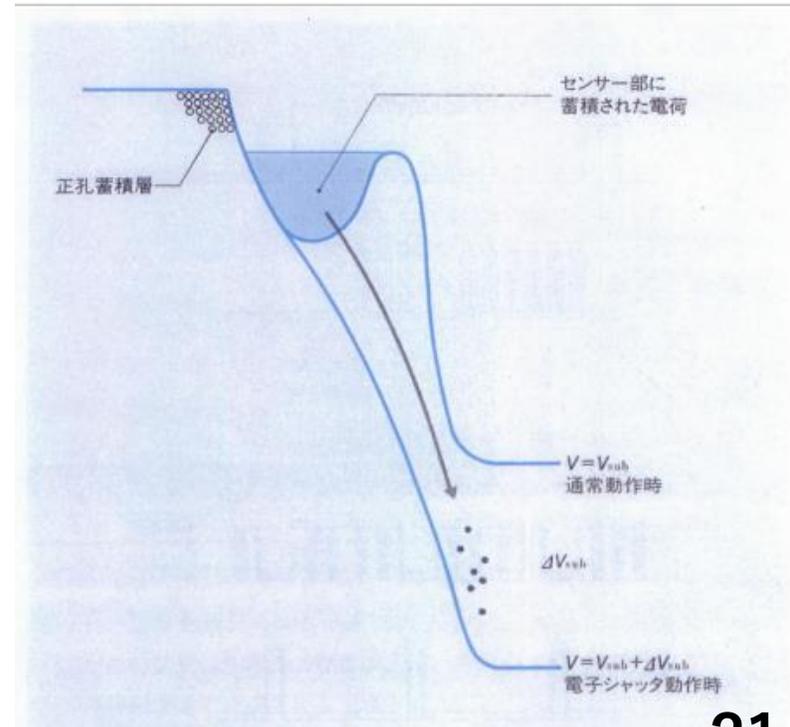
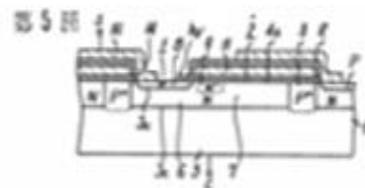
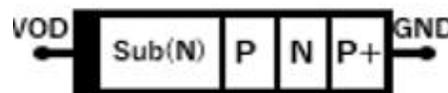


Image Sensor R/D Office in Sony Atsugi Tech Center in early 1980.



pp.60~67

	5	6
受光素子タイプ	Pinned Surface PNP接合型 縦型OFD構造付受光素子	Pinned Surface PNPN接合型 縦型OFD構造付受光素子
発明者	Sony Hagiwara Oct 1975	Sony Hagiwara Oct 1975
特長		
短波長青色感度	○	○
低表面暗電流雑音	○	○
低残像特性	○	○
過剰電荷調整機能	○	○
高速電子シャッター JPA1977-126885	○	○

(6)

Oct 23, 1975
JPA1975-127646

Pinned Surface
N+NP+NP
Triple 接合型
受光素子

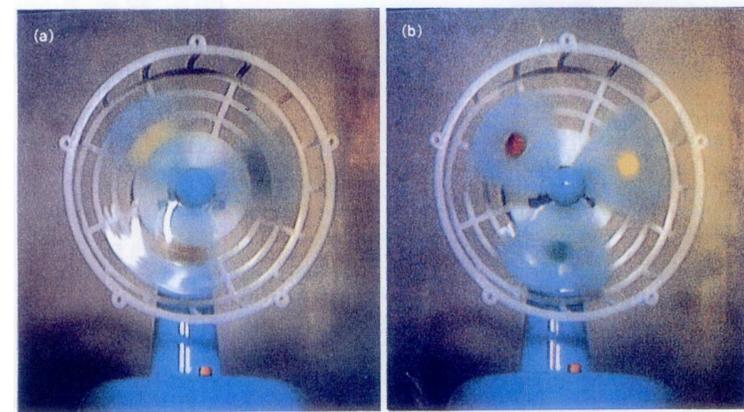
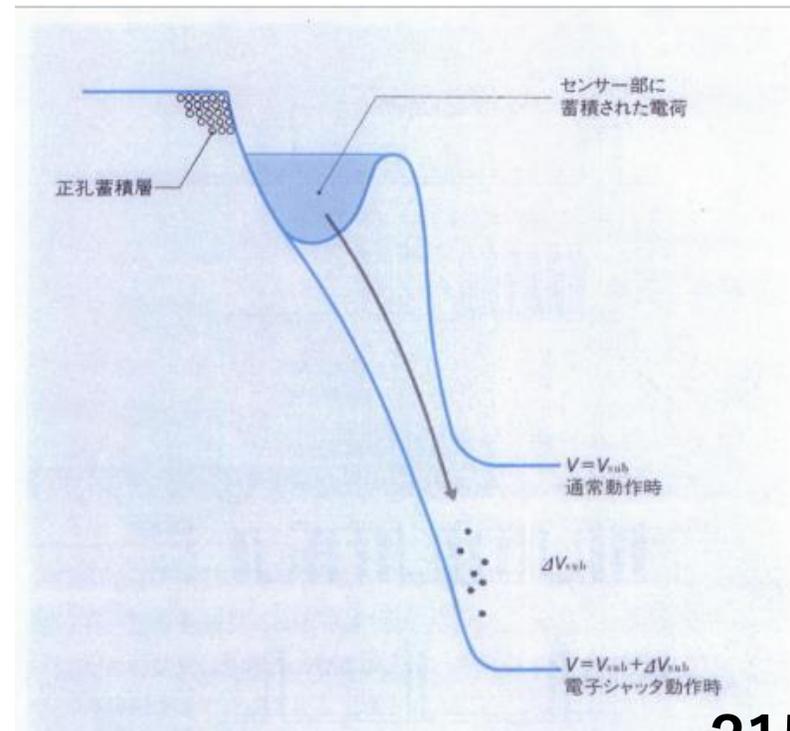
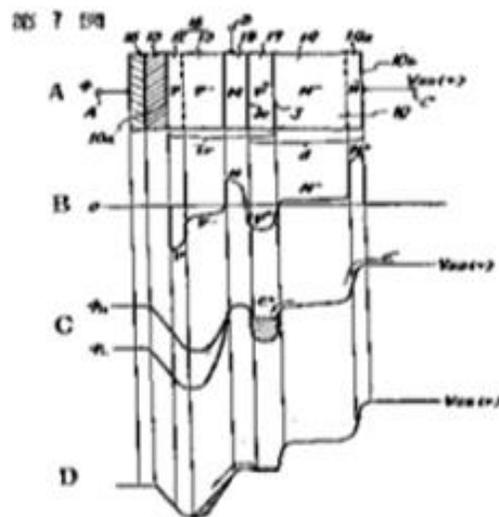
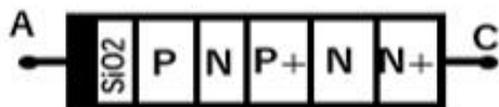


図6 ● 電子シャッターの撮像例
シャッター速度は, (a)1/500秒, (b) 1/2000秒。



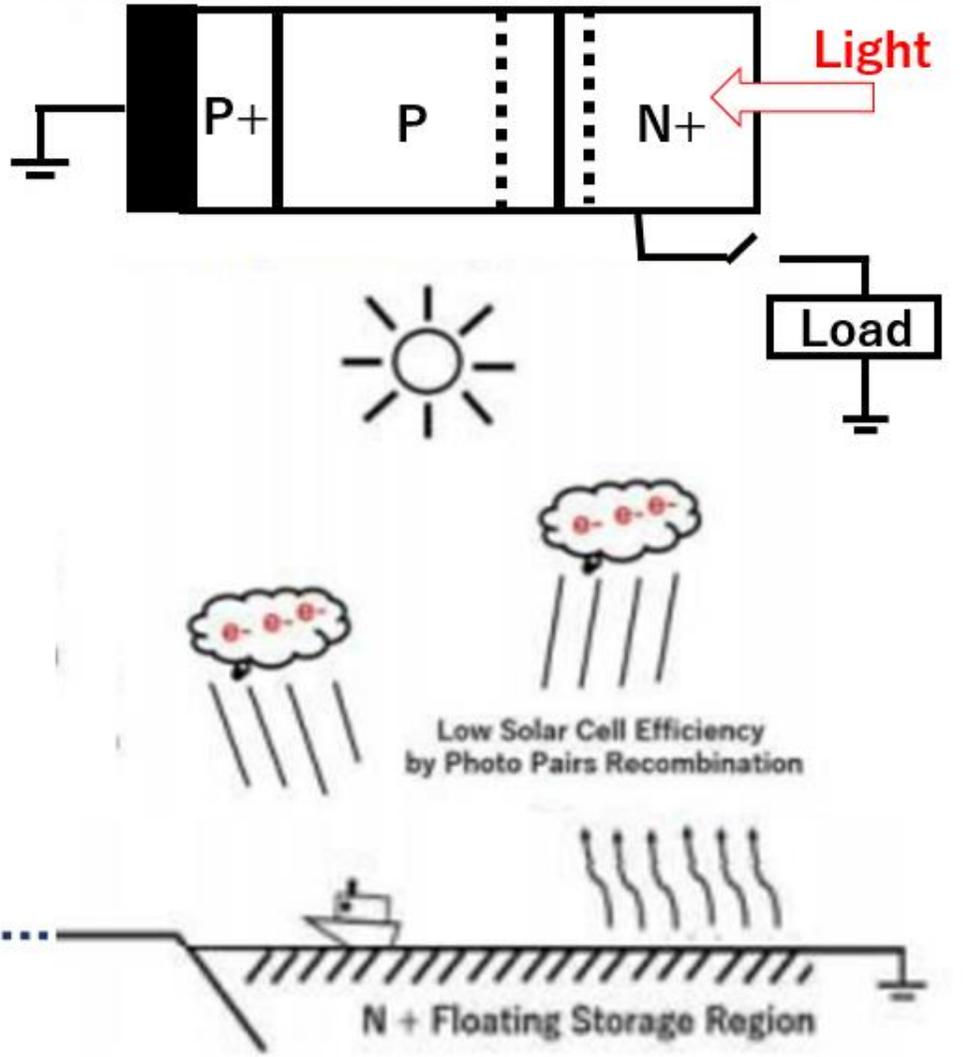
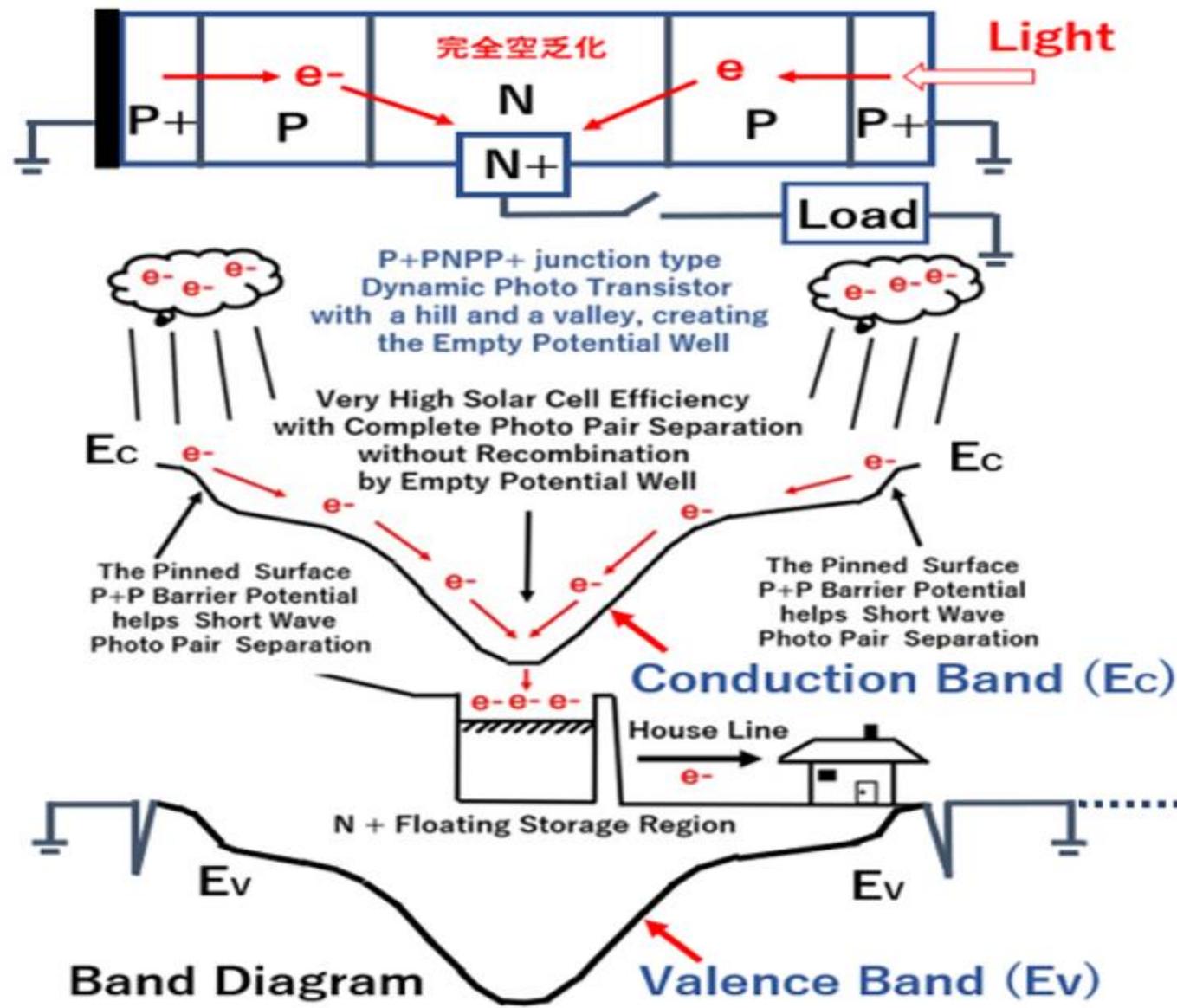
Hagiwara (Sony) invented both PNP and PNP type Pinned Photodiode with in-Pixel VOD Electric Shutter in 1975.

See JPA1975-127646, JPA1975-127647, JPA1975-134985 and JPA1977-126885.

	1	2	3	4	5	6
受光素子タイプ	Floating Surface N+P接合型 横型OFD構造なし 受光素子	CCD/MOS 容量型 横型OFD構造なし 受光素子	CCD/MOS 容量型 横型OFD構造付 受光素子	Floating Surface PNP接合型 横型OFD構造なし 受光素子	Pinned Surface PNP接合型 縦型OFD構造付 受光素子	Pinned Surface PNPN接合型 縦型OFD構造付 受光素子
発明者 特長	機能	Bell Lab CCD 1970	Bell Lab CCD 1971	Philips June 1975	Sony Hagiwara Oct 1975	Sony Hagiwara Oct 1975
短波長青色感度	○	X	X	○	○	○
低表面暗電流雑音	○	X	X	○	○	○
低残像特性	X	○	○	○	○	○
過剰電荷調整機能	X	X	○	X	○	○
高速電子シャッター JPA1977-126885	X	X	○	X	○	○

Pinned Surface P+PNPP+ Double Junction Type Solar Cell

Floating Surface N+P Junction Solar Cell



現在製品化されている、Pinned PhotodiodeのイメージセンサーとPN接合Photodiodeのイメージセンサーのそれぞれの分光感度特性の450nmにおける出力値はほぼ同等である。またPN接合太陽電池のエネルギー変換効率に関しては、Shockley-Queisser 限界(SQ限界)として、Si のホモ接合セルでは、最高の効率を得たとしても28%程度であると考えられている。これは単純な Single 接合のPN接合での理論計算によるものである。萩原は受光面がピン留めされたPNP接合型とPNPN接合型の受光素子を1975年に発明した。Meadはさらに PNPNP接合型受光素子を発明した。それぞれイメージセンサーとして優れた特長を持つことは知られている。ここでは太陽電池のさらなる量子効率の向上への可能性に対して説明する。理論的には 86.8 %まで量子効率を向上可能である。その実現には受光層を常に完全に空乏化した状態を維持する必要がある。PN接合の空乏層領域だけでなく、受光表面のP+P層のバリア電界を利用して、太陽光により、光電変換された光電子と正孔のペアをバリア電界により、効率よく即分離し隣接するN+層に光電子のみを蓄積する必要がある。

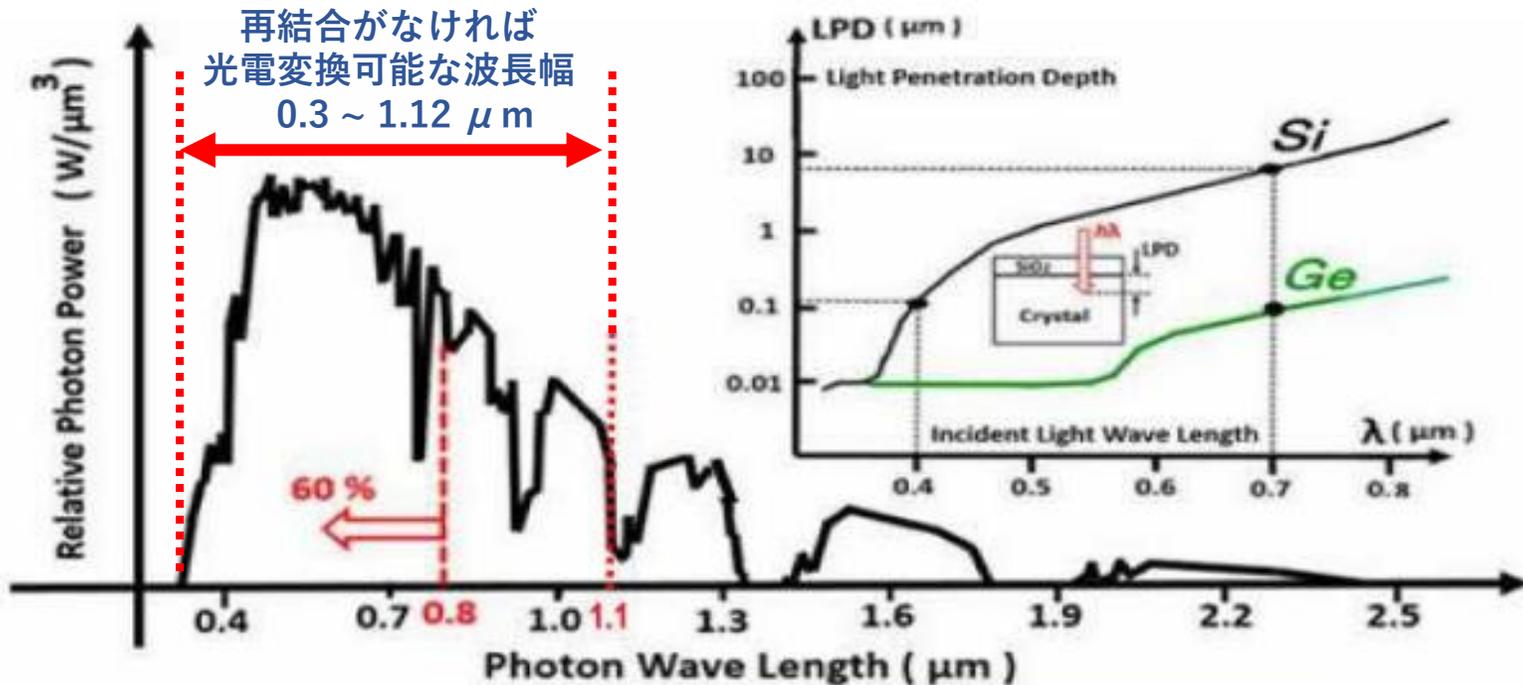


Shockley–Queisser limit

From Wikipedia, the free encyclopedia

The Shockley–Queisser limit only applies to conventional solar cells with a single p-n junction; solar cells with multiple layers can (and do) outperform this limit, and so can solar thermal and certain other solar energy systems. In the extreme limit, for a multi-junction solar cell with an infinite number of layers, the corresponding limit is 68.7% for normal sunlight,^[4] or 86.8% using concentrated sunlight^[5] (see solar cell efficiency).

短波長青色光は、受光表面のP+P濃度勾配を利用した BAND BENDING効果により生じるバリア電界をうまく利用して光電子とホールを効率よく分離する。シリコンのBand Energy Gapの $E_g = 1.1 \text{ eV}$ 以下の低エネルギーPhoton (長波長の赤外線)は、原理的に電気エネルギーには変換できない。そこでシリコンchipを薄くする事とする。裏面Metalを金属鏡として利用して低エネルギーPhoton (長波長の赤外線)を反射して、シリコンWAFERの外に放出反射し、太陽電池の高温化を防止しリーク電流を抑圧する。



再結合がなければ
光電変換可能な波長幅
 $0.3 \sim 1.12 \mu\text{m}$

短波長青色光は、シリコン表面の $0.1 \mu\text{m}$ 近傍しか透過しない。可視光線の最大波長の赤色光でも最大 $10 \mu\text{m}$ しかシリコン結晶内を透過しない。1.1 eV以上のエネルギー成分の太陽光しか理論的に光電変換できない。従って実際には、波長が $1.12 \mu\text{m}$ 以上の遠赤外線は熱となり無駄になる。太陽電池としては、薄膜の $20 \mu\text{m}$ 程度のシリコン結晶が一番理想的な太陽電池構造となる。

$$E = \hbar \omega = hf = hc / \lambda$$

$$E (\text{eV}) = 1.24 / \lambda (\mu\text{m})$$

For Silicon, $E_g = 1.10 \text{ eV}$ and $\lambda = 1.12 \mu\text{m}$

The light energy of the wave length more than $\lambda = 1.12 \mu\text{m}$ can not be converted to electrical energy in the silicon crystal.

Hagiwara (Sony) invented both PNP and PNPN type Pinned Photodiode with in-Pixel VOD Electric Shutter in 1975.

See JPA1975-127646, JPA1975-127647, JPA1975-134985 and JPA1977-126885.

	1	2	3	4	5	6
受光素子タイプ	Floating Surface N+P接合型 横型OFD構造なし 受光素子	CCD/MOS 容量型 横型OFD構造なし 受光素子	CCD/MOS 容量型 横型OFD構造付 受光素子	Floating Surface PNP接合型 横型OFD構造なし 受光素子	Pinned Surface PNP接合型 縦型OFD構造付 受光素子	Pinned Surface PNPN接合型 縦型OFD構造付 受光素子
発明者 特長	機能	Bell Lab CCD 1970	Bell Lab CCD 1971	Philips June 1975	Sony Hagiwara Oct 1975	Sony Hagiwara Oct 1975
短波長青色感度	○	X	X	○	○	○
低表面暗電流雑音	○	X	X	○	○	○
低残像特性	X	○	○	○	○	○
過剰電荷調整機能	X	X	○	X	○	○
高速電子シャッター JPA1977-126885	X	X	○	X	○	○

Hagiwara (Sony) invented both PNP and PNPN type Pinned Photodiode with in-Pixel VOD Electric Shutter in 1975.

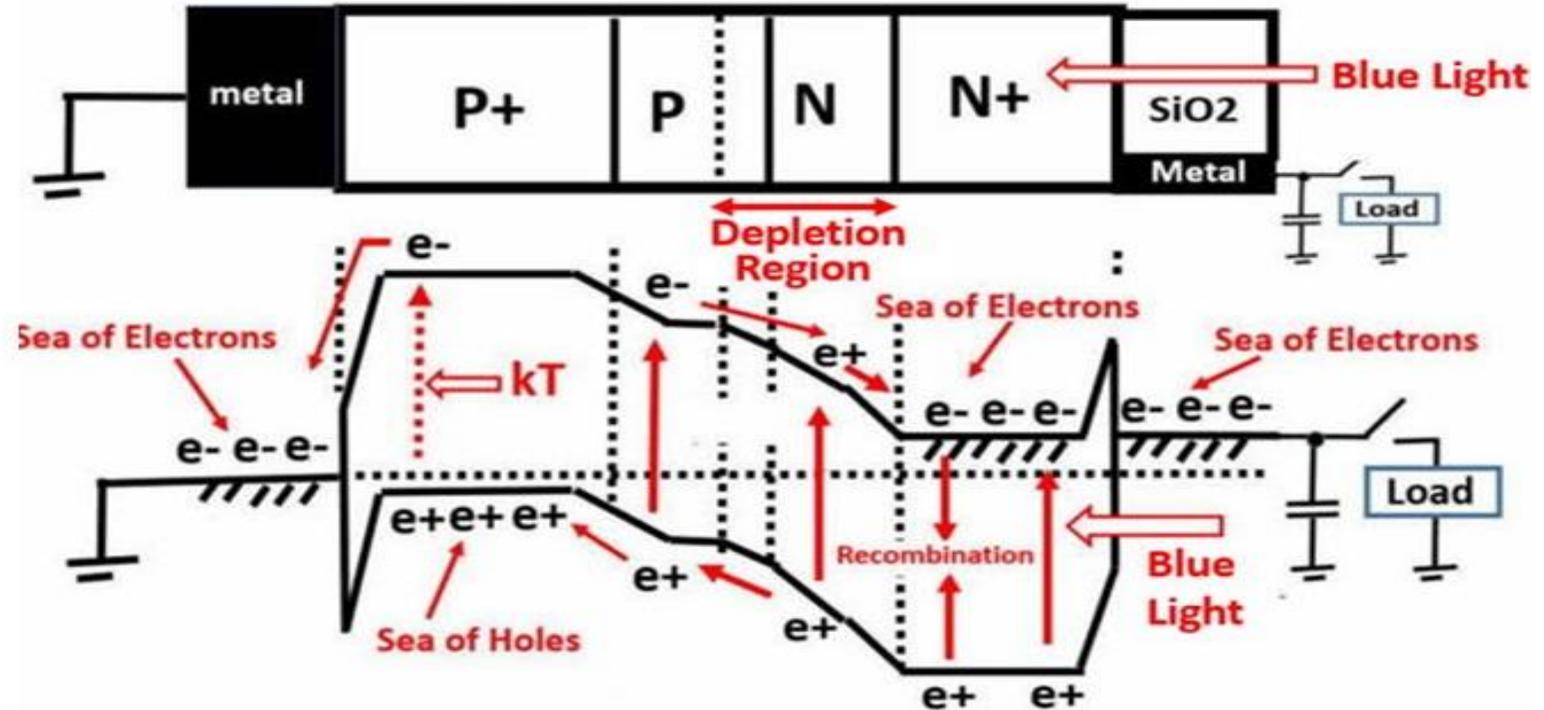
See JPA1975-127646, JPA1975-127647, JPA1975-134985 and JPA1977-126885.

	1
受光素子タイプ	Floating Surface N+P接合型 横型OFD構造なし 受光素子
発明者	機能
特長	
短波長青色感度	○
低表面暗電流雑音	○
低残像特性	X
過剰電荷調整機能	X
高速電子シャッター JPA1977-126885	X

(1)

Problem of Single Junction type Solar Cells

The conventional single N+P junction type solar cell has a very poor efficiency of the photon to electron energy conversion.



Surface Recombination is the problem.

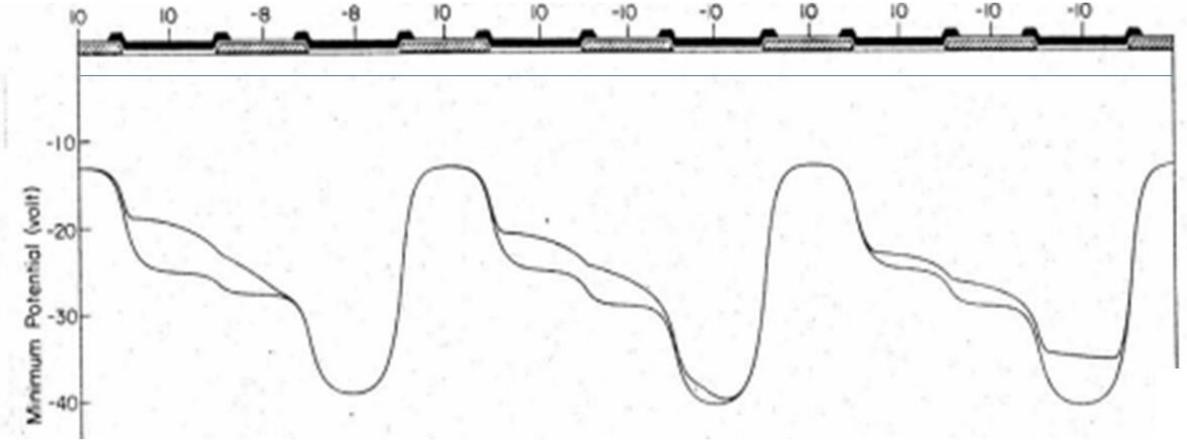
Hagiwara (Sony) invented both PNP and PNP type Pinned Photodiode with in-Pixel VOD Electric Shutter in 1975.

See JPA1975-127646, JPA1975-127647, JPA1975-134985 and JPA1977-126885.

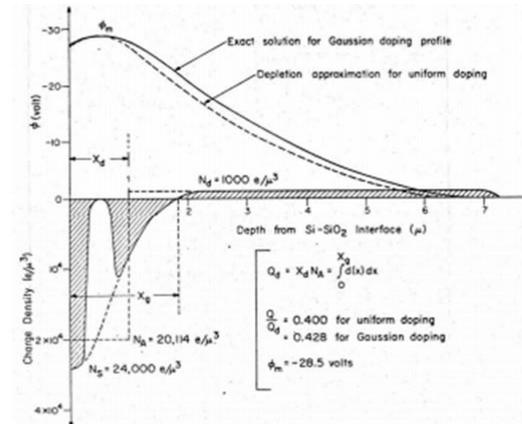
	1	2
受光素子タイプ	Floating Surface N+P接合型 横型OFD構造なし 受光素子	CCD/MOS 容量型 横型OFD構造なし 受光素子
発明者		
特長	機能	Bell Lab CCD 1970
短波長青色感度	○	X
低表面暗電流雑音	○	X
低残像特性	X	○
過剰電荷調整機能	X	X
高速電子シャッター JPA1977-126885	X	X

(2)

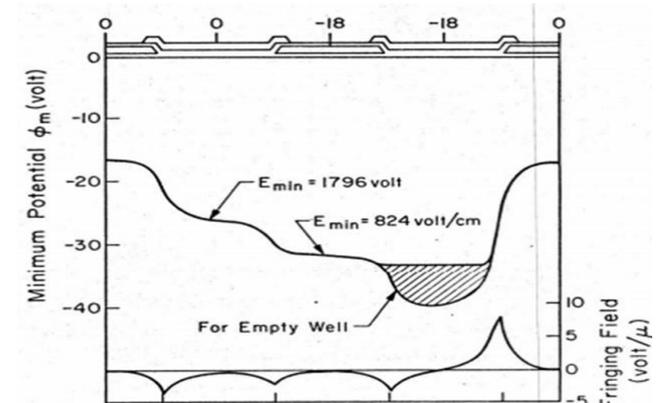
Exact Numerical Computer Simulation of Charge Transfer Action in Buried Channel CCD presented in ISSCC1974 by Yoshiaki Daimon-Hagiwara



for details see the PhD Thesis by Yoshiaki Daimon-Hagiwara on June 1975 from Caltech.



(a) Gaussian Doping Profile of Buried P Channel BCCD.



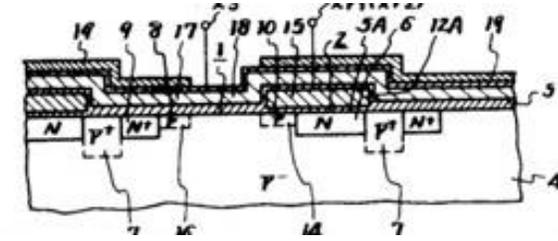
(b) Polysilicon and Metal Overlapping Gate BCCD

Hagiwara (Sony) invented both PNP and PNPN type Pinned Photodiode with in-Pixel VOD Electric Shutter in 1975.

See JPA1975-127646, JPA1975-127647, JPA1975-134985 and JPA1977-126885.

	1	2	3
受光素子タイプ	Floating Surface N+P接合型 横型OFD構造なし 受光素子	CCD/MOS 容量型 横型OFD構造なし 受光素子	CCD/MOS 容量型 横型OFD構造付 受光素子
発明者			
特長	機能	Bell Lab CCD 1970	Bell Lab CCD 1971
短波長青色感度	○	X	X
低表面暗電流雑音	○	X	X
低残像特性	X	○	○
過剰電荷調整機能	X	X	○
高速電子シャッター JPA1977-126885	X	X	○

(3) JPA1977-126885



第3図

Fig.3

Gamma Function Controls

第9図

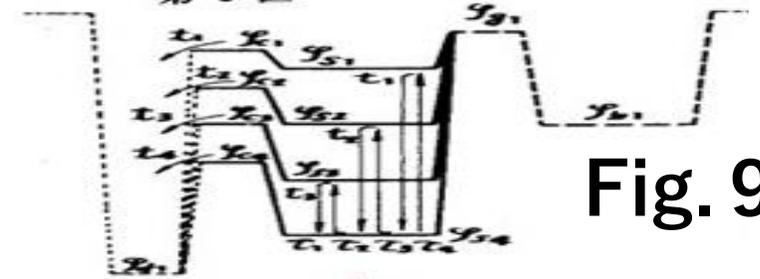


Fig. 9

Electric Function Controls

第12図

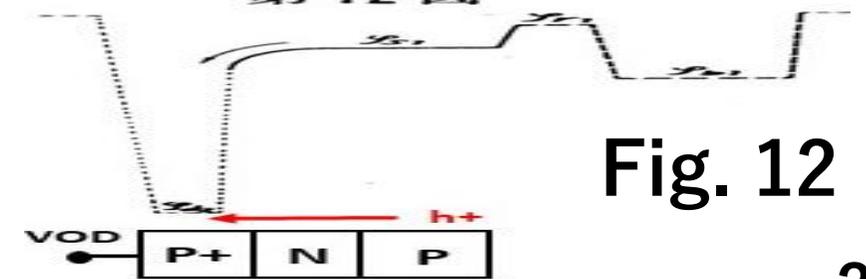


Fig. 12

Hagiwara (Sony) invented both PNP and PNPN type Pinned Photodiode with in-Pixel VOD Electric Shutter in 1975.

See JPA1975-127646, JPA1975-127647, JPA1975-134985 and JPA1977-126885.

	1	2	3	4
受光素子タイプ	Floating Surface N+P接合型 横型OFD構造なし 受光素子	CCD/MOS 容量型 横型OFD構造なし 受光素子	CCD/MOS 容量型 横型OFD構造付 受光素子	Floating Surface PNP接合型 横型OFD構造なし 受光素子
発明者 特長	機能	Bell Lab CCD 1970	Bell Lab CCD 1971	Philips June 1975
短波長青色感度	○	X	X	○
低表面暗電流雑音	○	X	X	○
低残像特性	X	○	○	X
過剰電荷調整機能	X	X	○	X
高速電子シャッター JPA1977-126885	X	X	○	X

(4)

JPA1976-65705

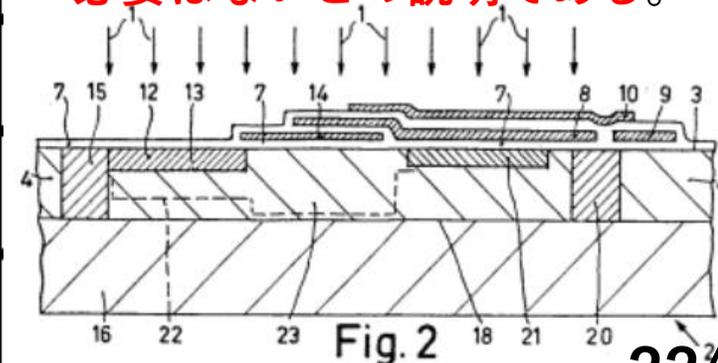
Netherland Patent 7506795

Priority filed
on June 9, 1975

Image Lag is caused by the RC delay
due to the substrate resistance R.

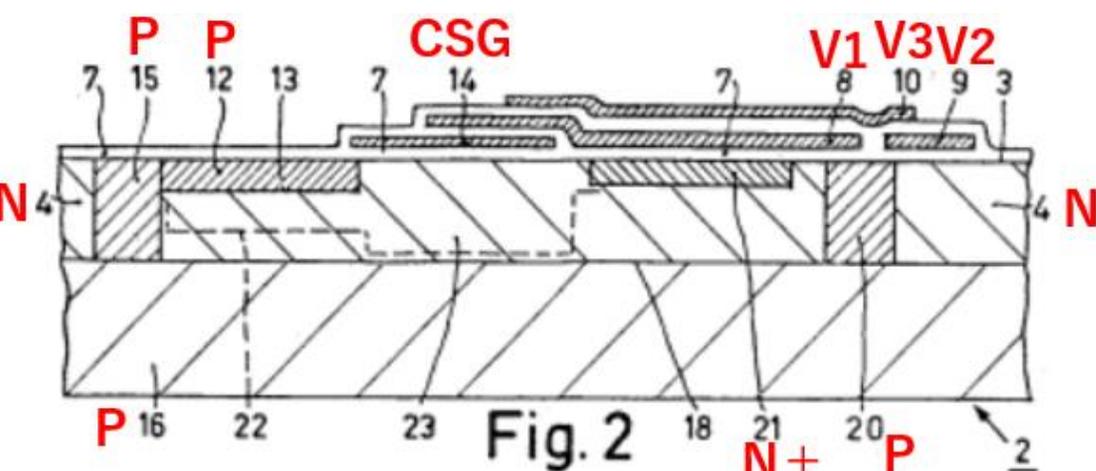
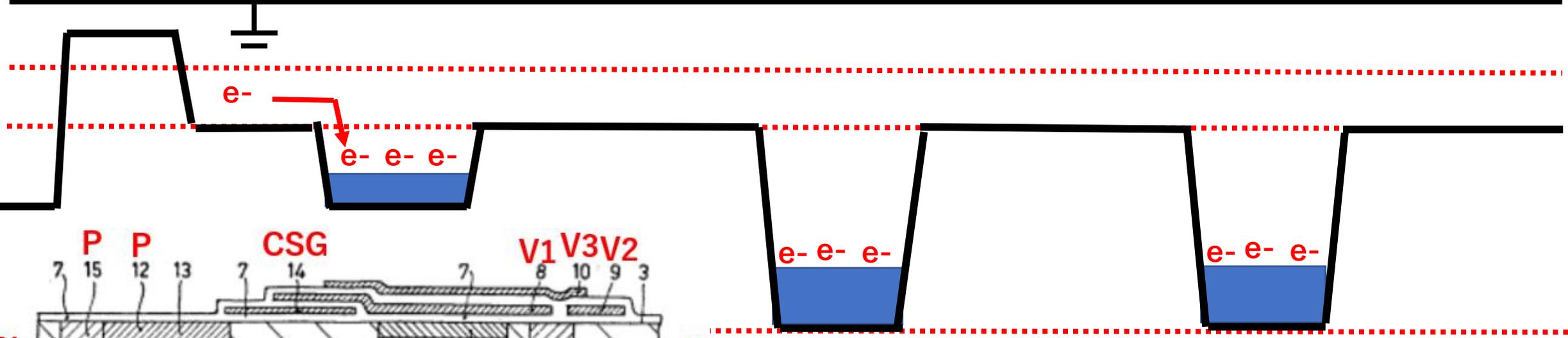
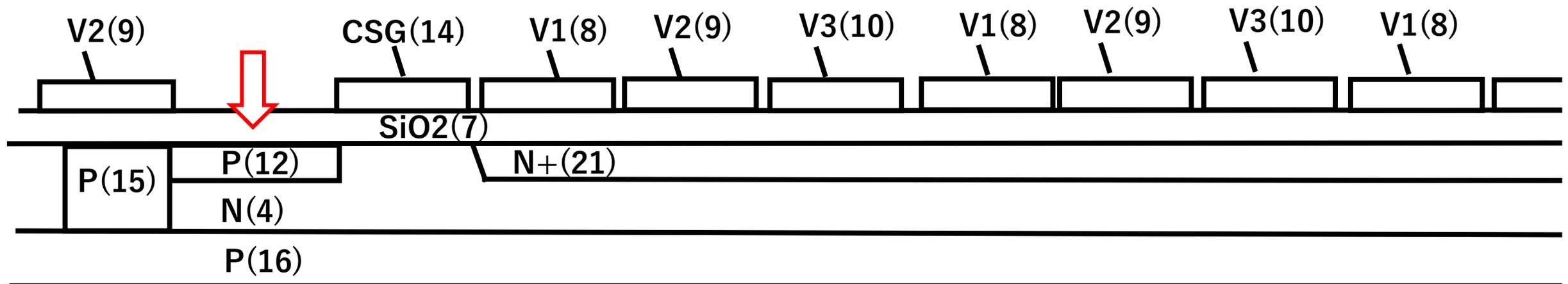
p形表面領域15およびp形基板16とのオーム接
続に代え、p形領域12の電気接続には整流接続を
備えることもできる。

受光表面は完全ピン留めする
必要はないとの説明である。



JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



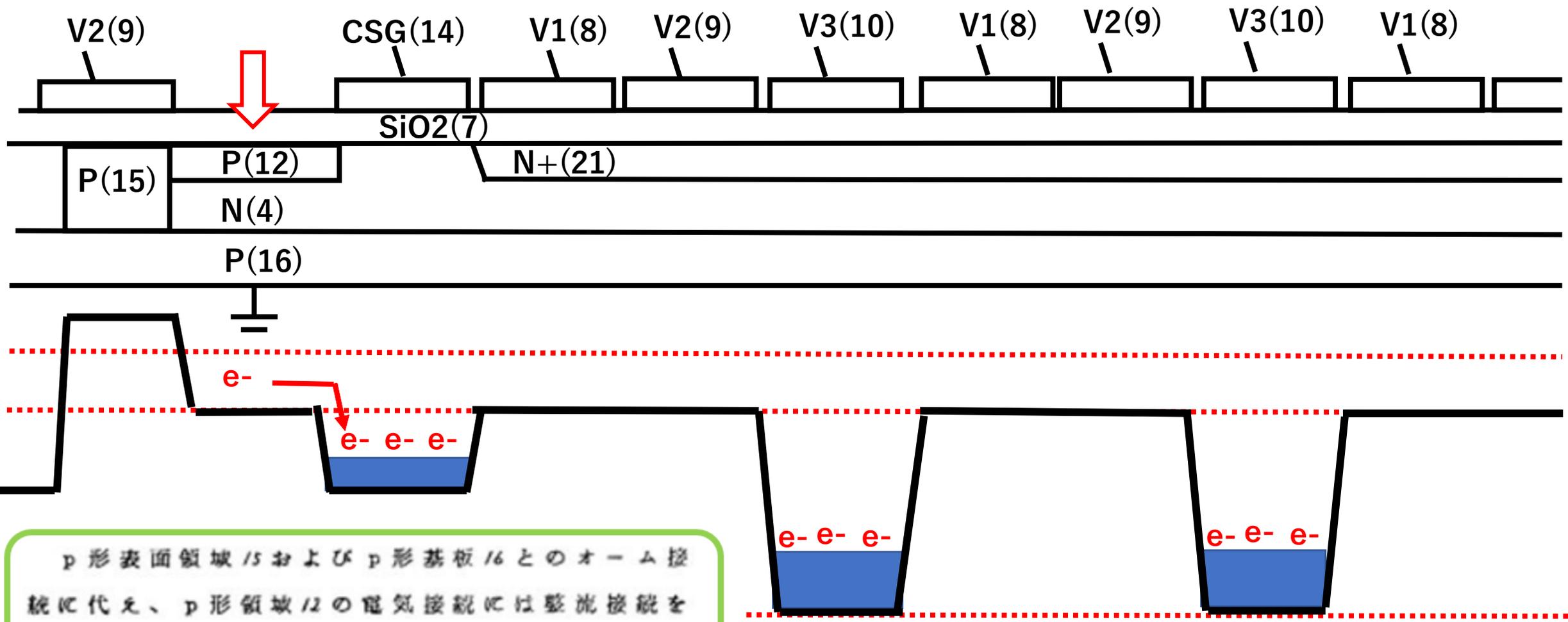
This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。

This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



p 形表面領域 15 および p 形基板 16 とのオーム接
続に代え、p 形領域 12 の電気接続には整流接続を
備えることもできる。

受光表面は基板と抵抗で導通していれば十分との説明である。
完全ピン留めする必要はないとの説明である。実際には残像
を完全になくすには $R=0$ ($RC=0$) でなければならない。

This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。
This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975

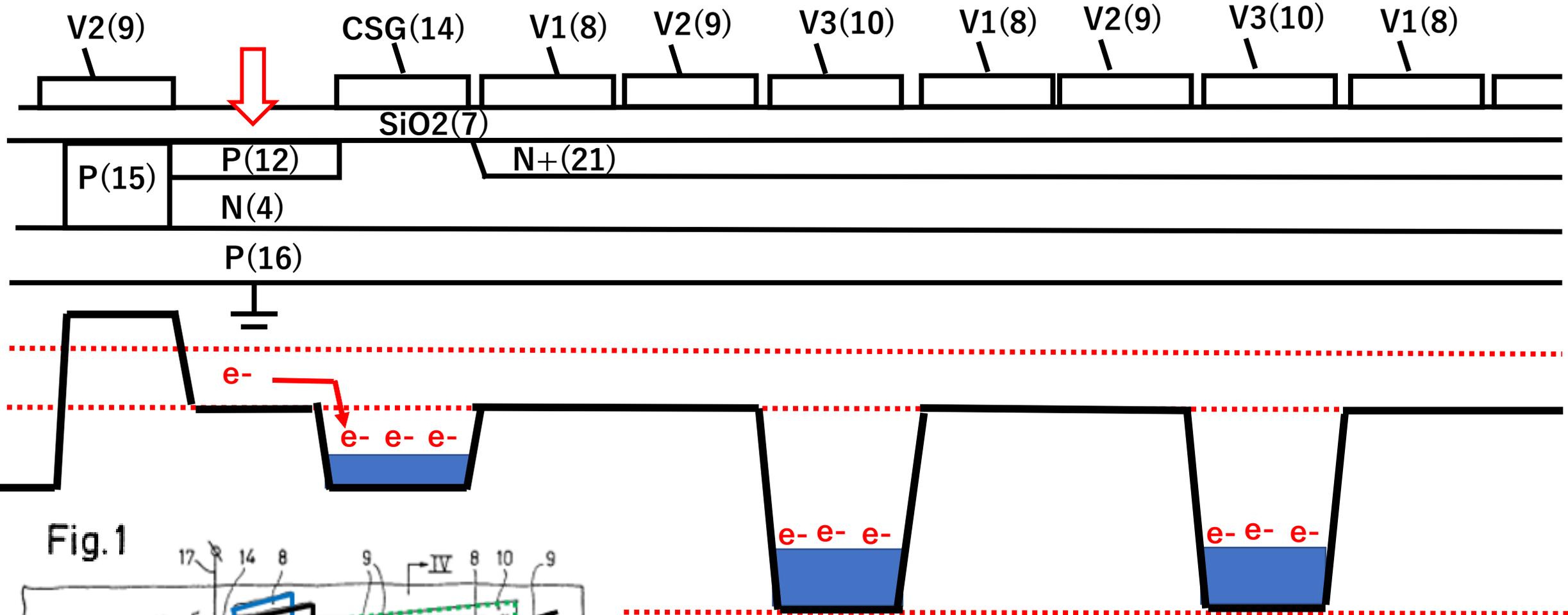
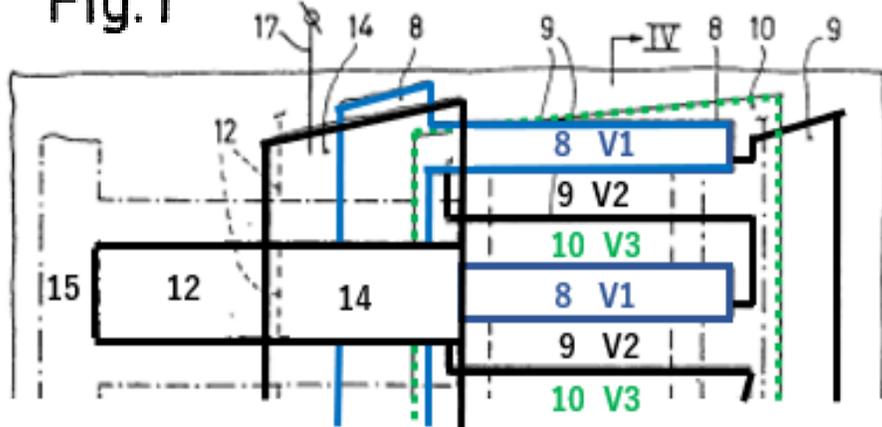


Fig. 1



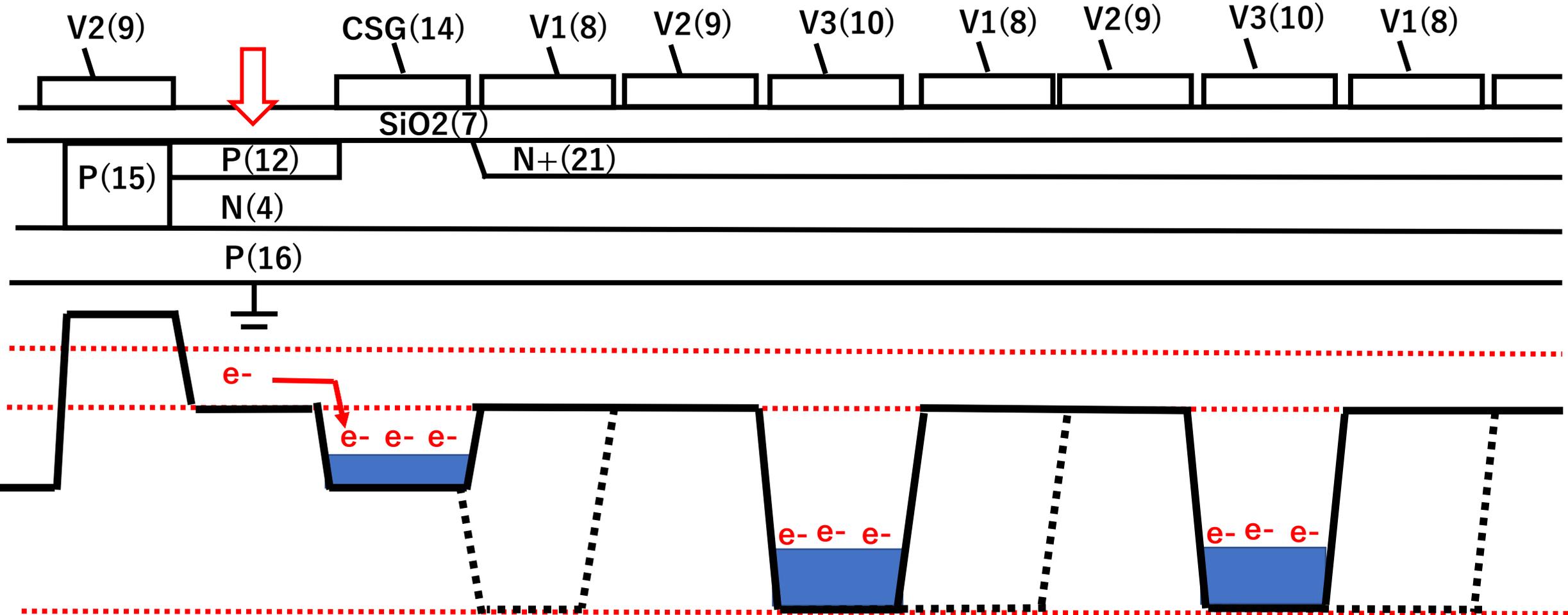
This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。

This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



受光表面は基板と抵抗で導通していれば十分との説明である。
完全ピン留めする必要はないとの説明である。実際には残像
を完全になくすには $R=0$ ($RC=0$) でなければならない。

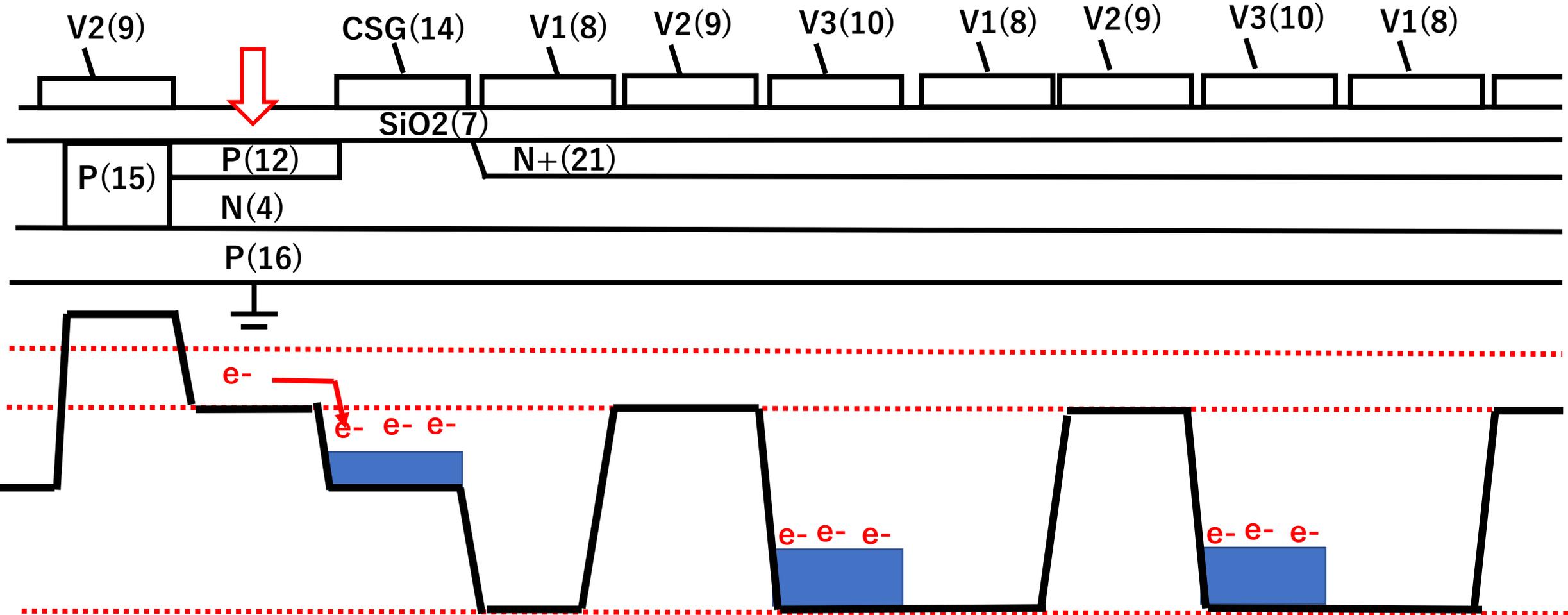
This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。

This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



受光表面は基板と抵抗で導通していれば十分との説明である。完全ピン留めする必要はないとの説明である。実際には残像を完全になくすには $R=0$ ($RC=0$) でなければならない。

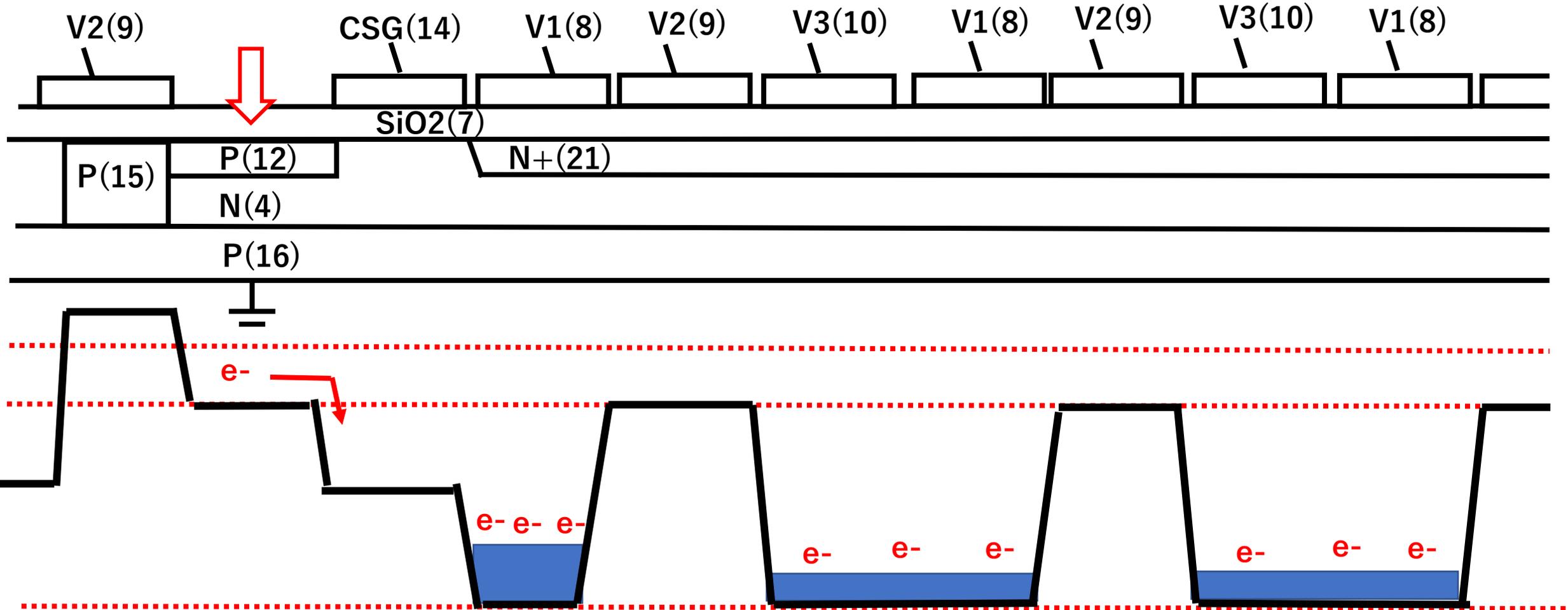
This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。

This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



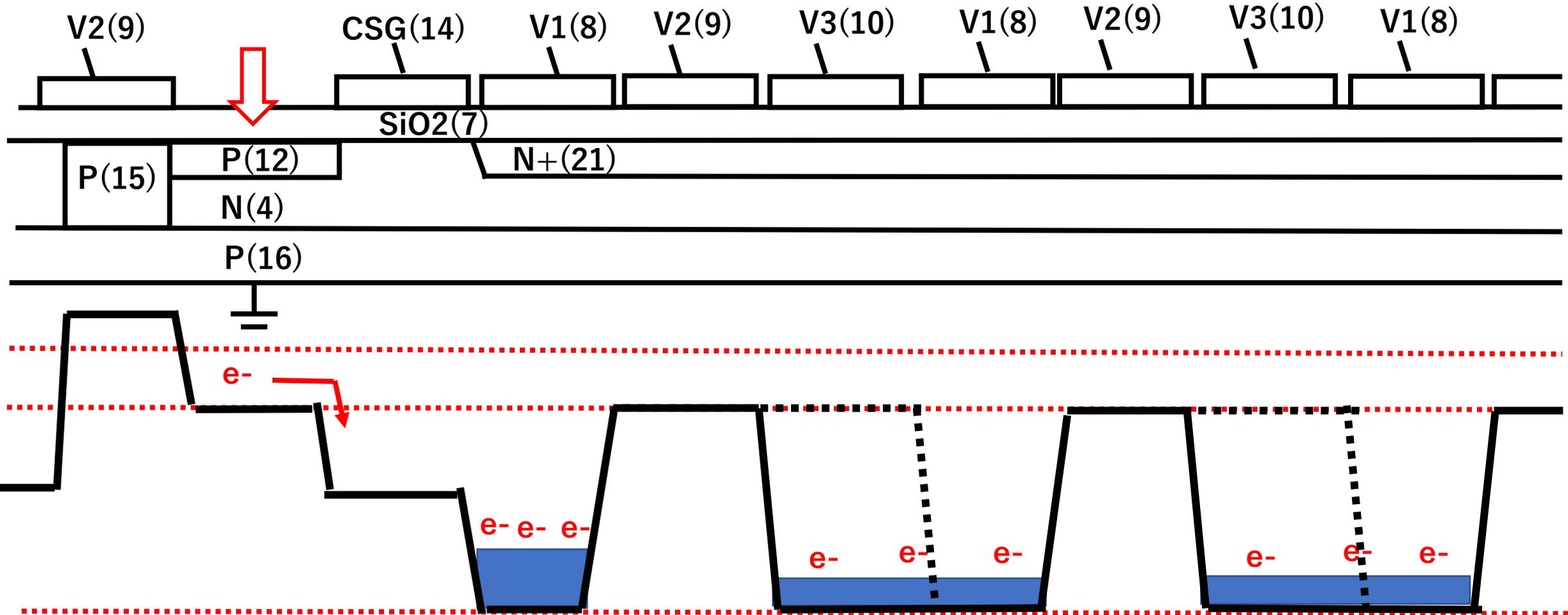
受光表面は基板と抵抗で導通していれば十分との説明である。
完全ピン留めする必要はないとの説明である。実際には残像
を完全になくすには $R=0$ ($RC=0$) でなければならない。

This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。
This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



受光表面は基板と抵抗で導通していれば十分との説明である。
完全ピン留めする必要はないとの説明である。実際には残像
を完全になくすには $R=0$ ($RC=0$) でなければならない。

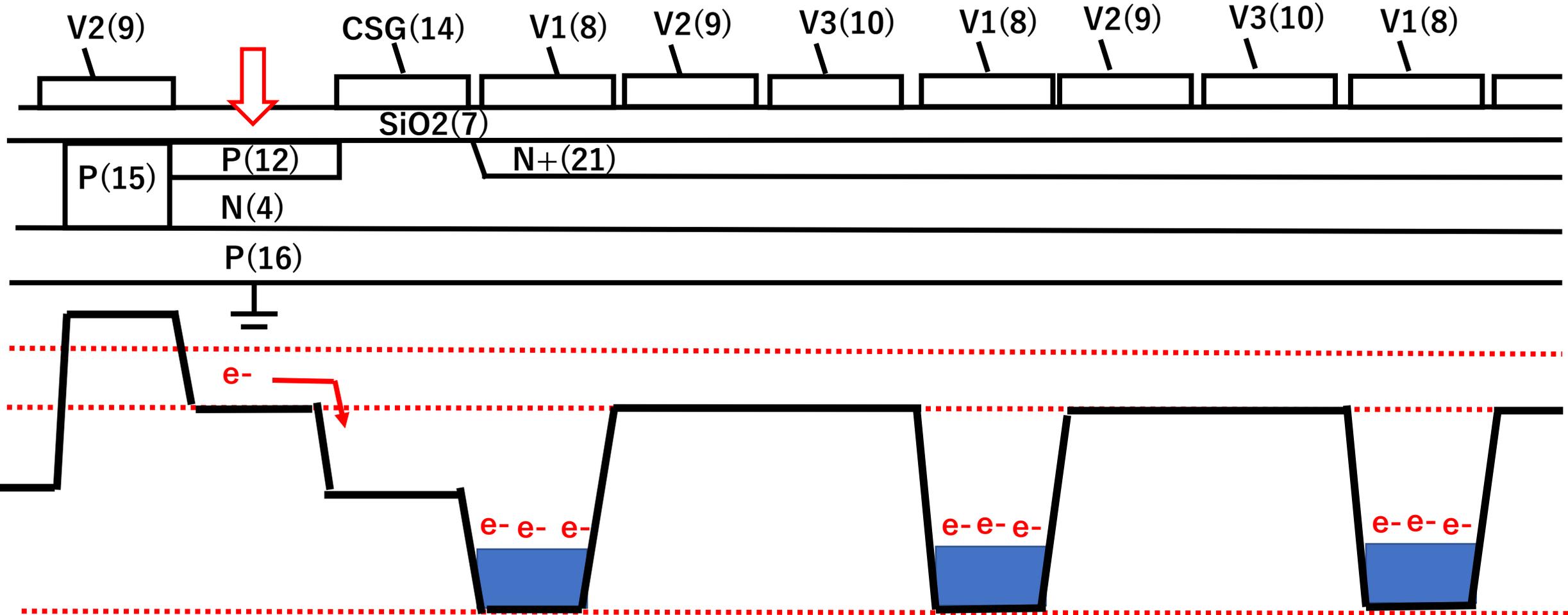
This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。

This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



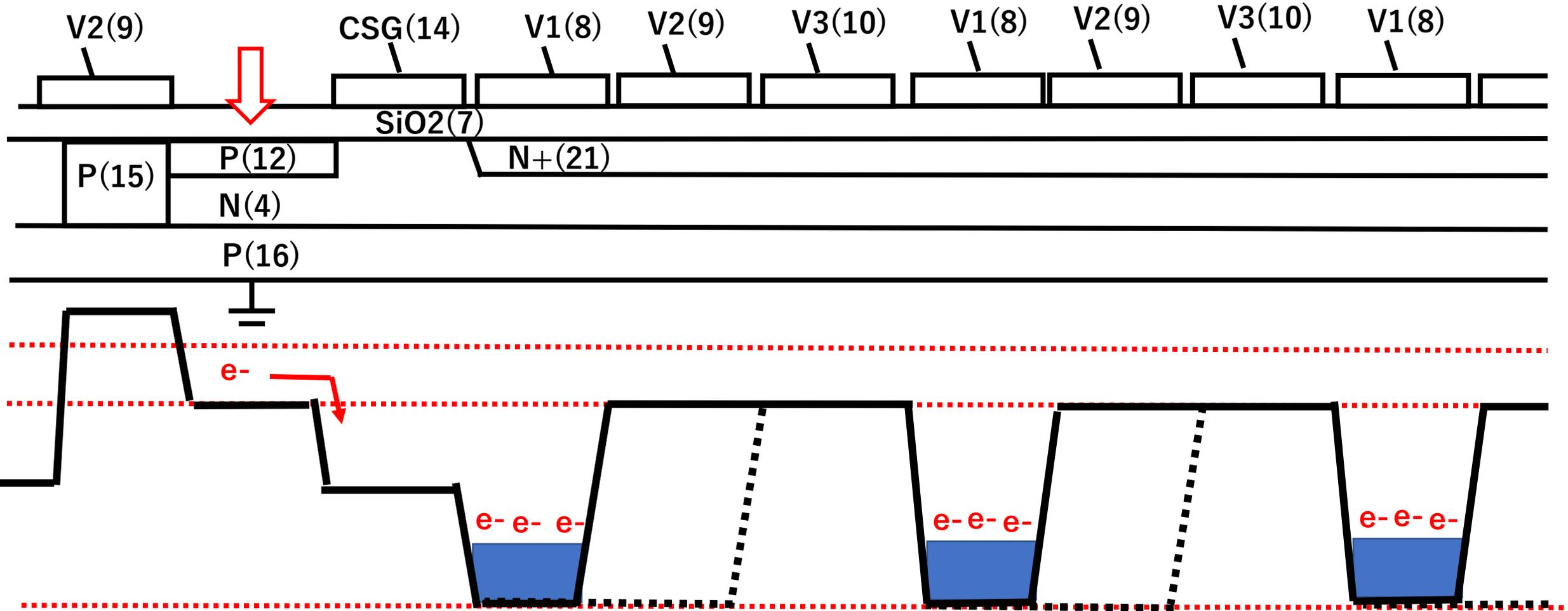
受光表面は基板と抵抗で導通していれば十分との説明である。
完全ピン留めする必要はないとの説明である。実際には残像
を完全になくすには $R=0$ ($RC=0$) でなければならない。

This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。
This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



受光表面は基板と抵抗で導通していれば十分との説明である。完全ピン留めする必要はないとの説明である。実際には残像を完全になくすには $R=0$ ($RC=0$) でなければならない。

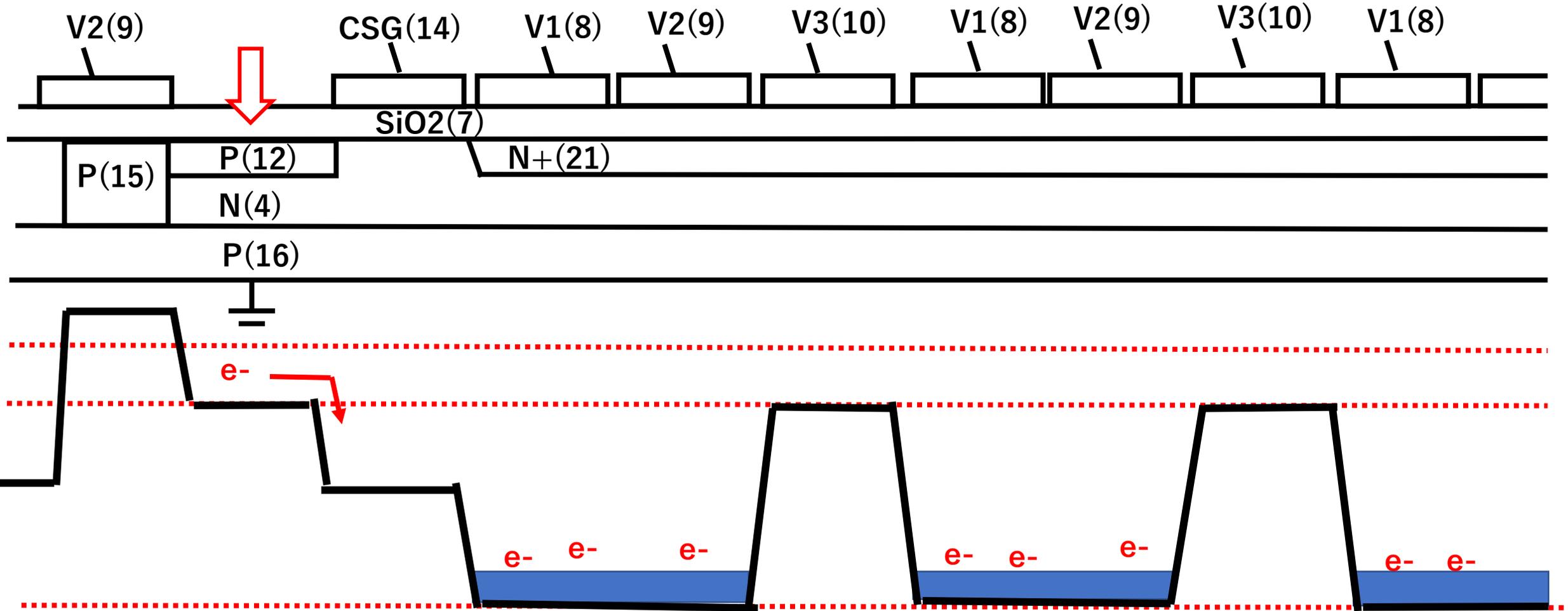
This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。

This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



受光表面は基板と抵抗で導通していれば十分との説明である。完全ピン留めする必要はないとの説明である。実際には残像を完全になくすには $R=0$ ($RC=0$) でなければならない。

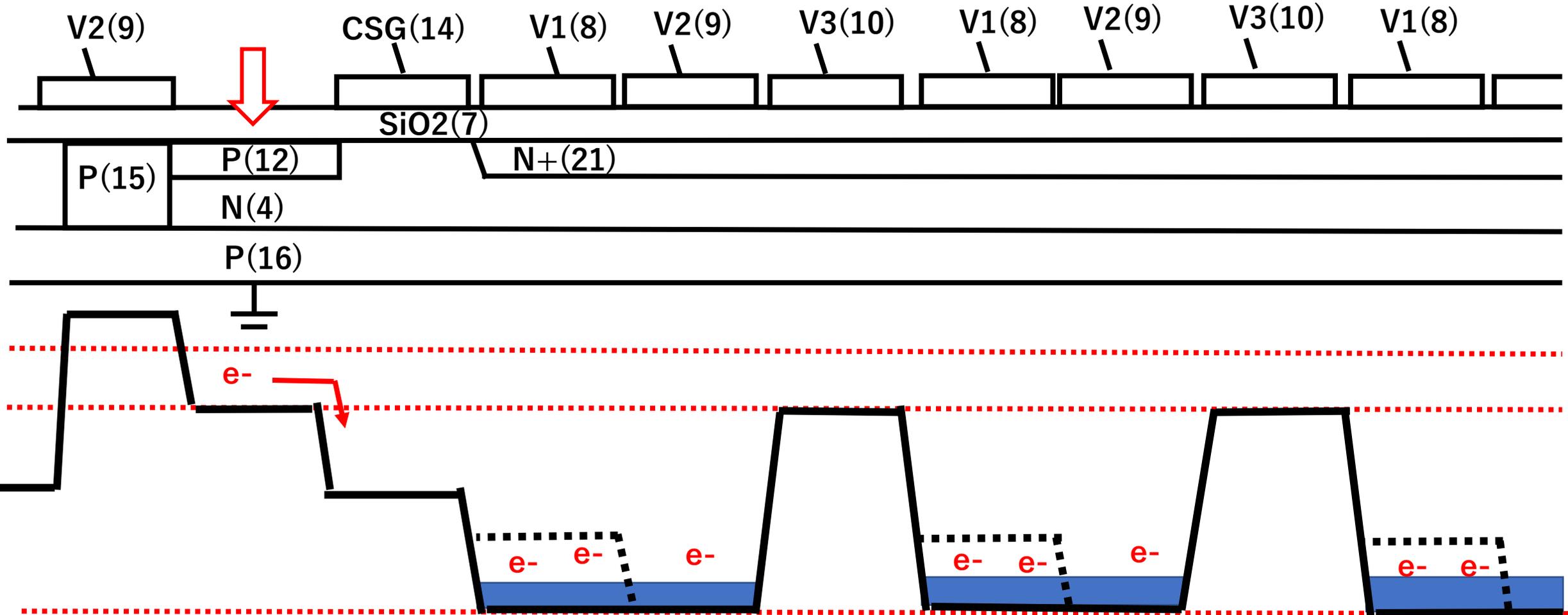
This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。

This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



受光表面は基板と抵抗で導通していれば十分との説明である。完全ピン留めする必要はないとの説明である。実際には残像を完全になくすには $R=0$ ($RC=0$) でなければならない。

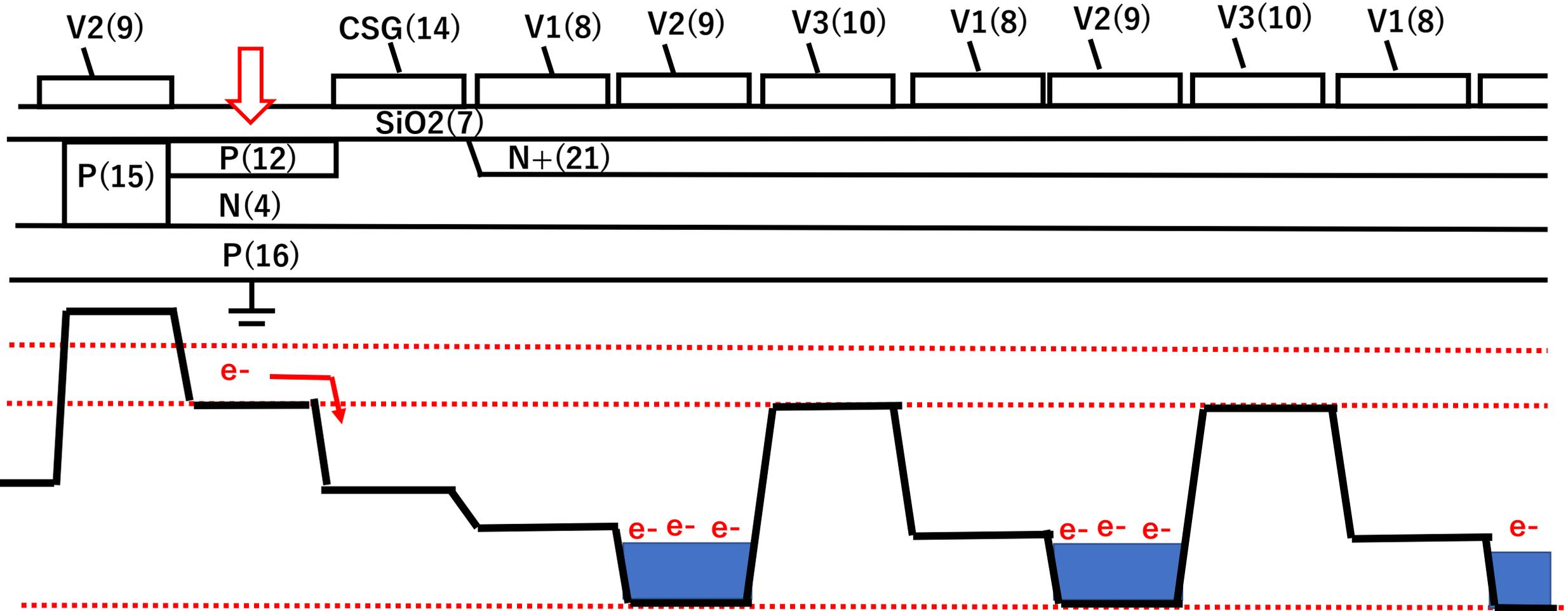
This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。

This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



受光表面は基板と抵抗で導通していれば十分との説明である。完全ピン留めする必要はないとの説明である。実際には残像を完全になくすには $R=0$ ($RC=0$) でなければならない。

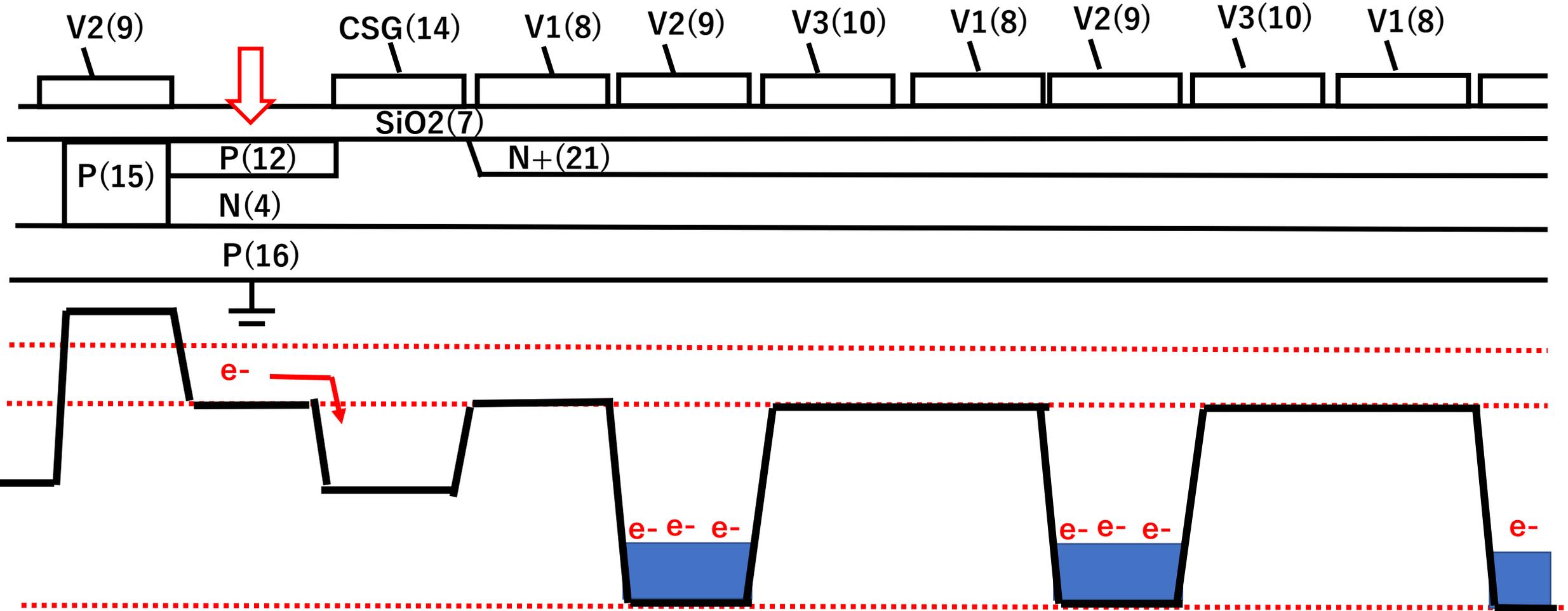
This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。

This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



受光表面は基板と抵抗で導通していれば十分との説明である。
完全ピン留めする必要はないとの説明である。実際には残像
を完全になくすには $R=0$ ($RC=0$) でなければならない。

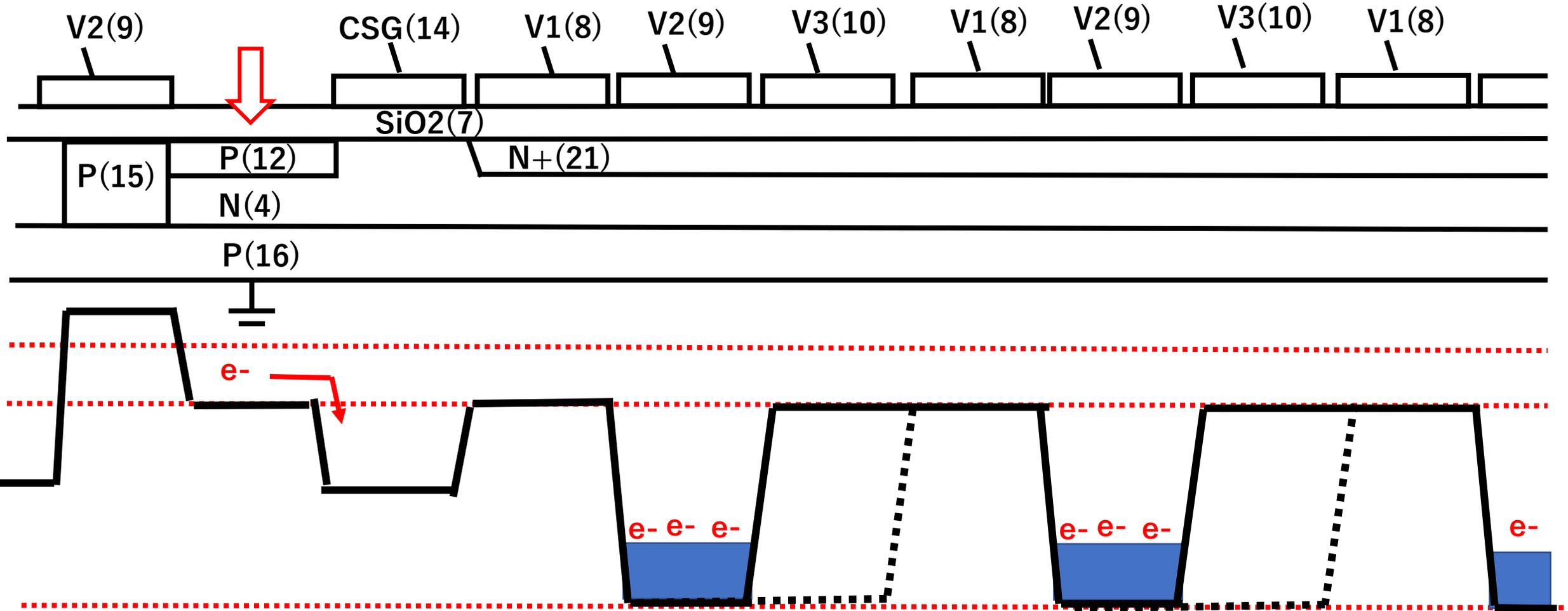
This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。

This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



受光表面は基板と抵抗で導通していれば十分との説明である。完全ピン留めする必要はないとの説明である。実際には残像を完全になくすには $R=0$ ($RC=0$) でなければならない。

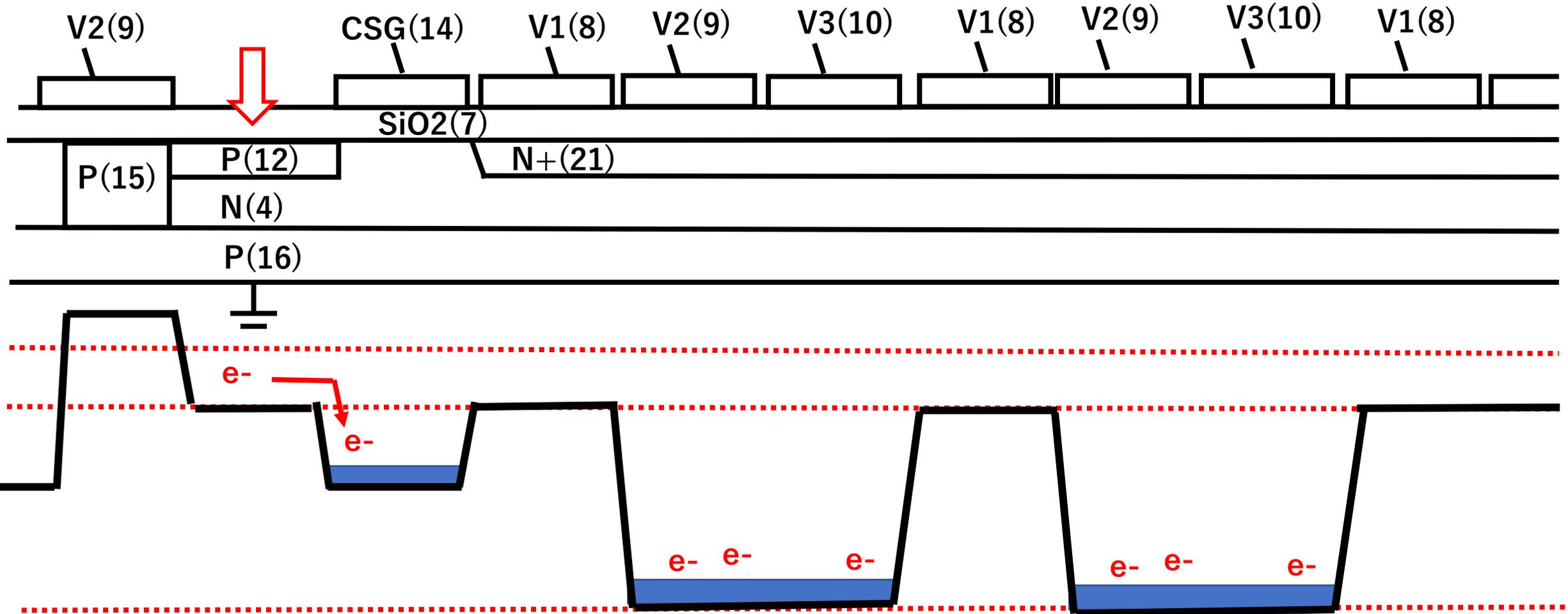
This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。

This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



受光表面は基板と抵抗で導通していれば十分との説明である。
完全ピン留めする必要はないとの説明である。実際には残像
を完全になくすには $R=0$ ($RC=0$) でなければならない。

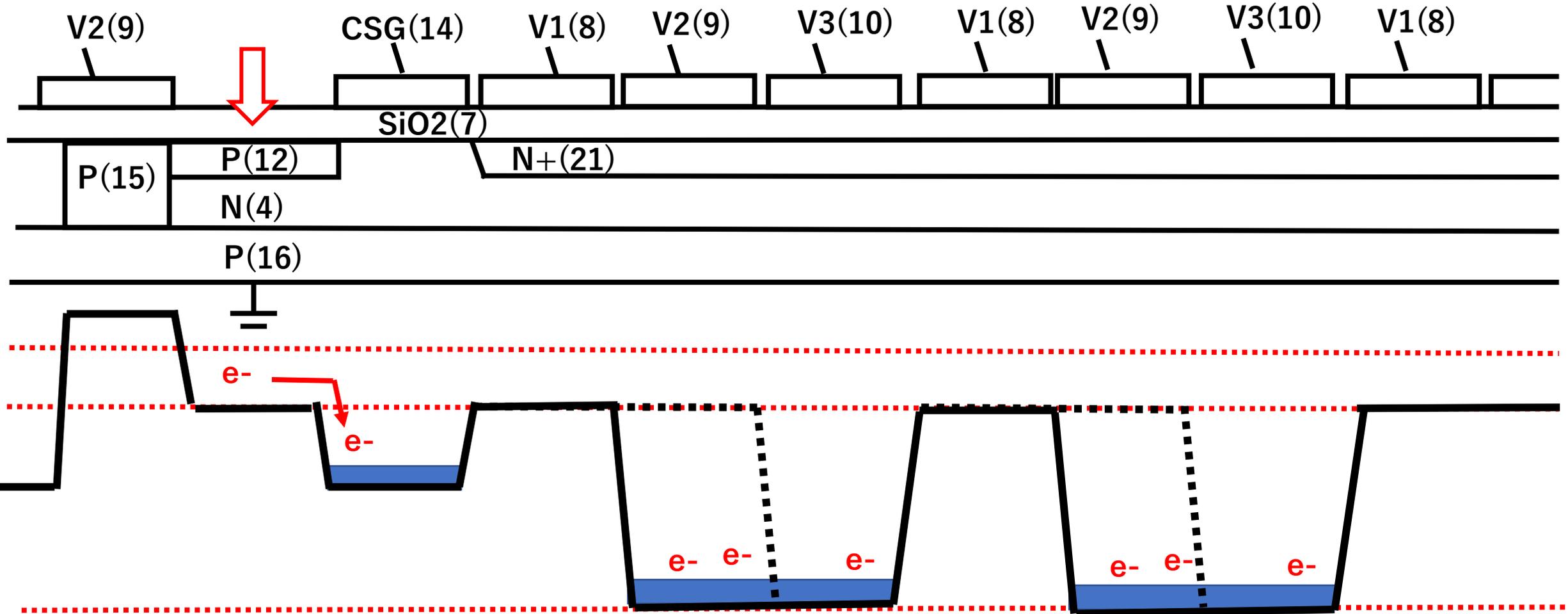
This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。

This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



受光表面は基板と抵抗で導通していれば十分との説明である。
完全ピン留めする必要はないとの説明である。実際には残像
を完全になくすには $R=0$ ($RC=0$) でなければならない。

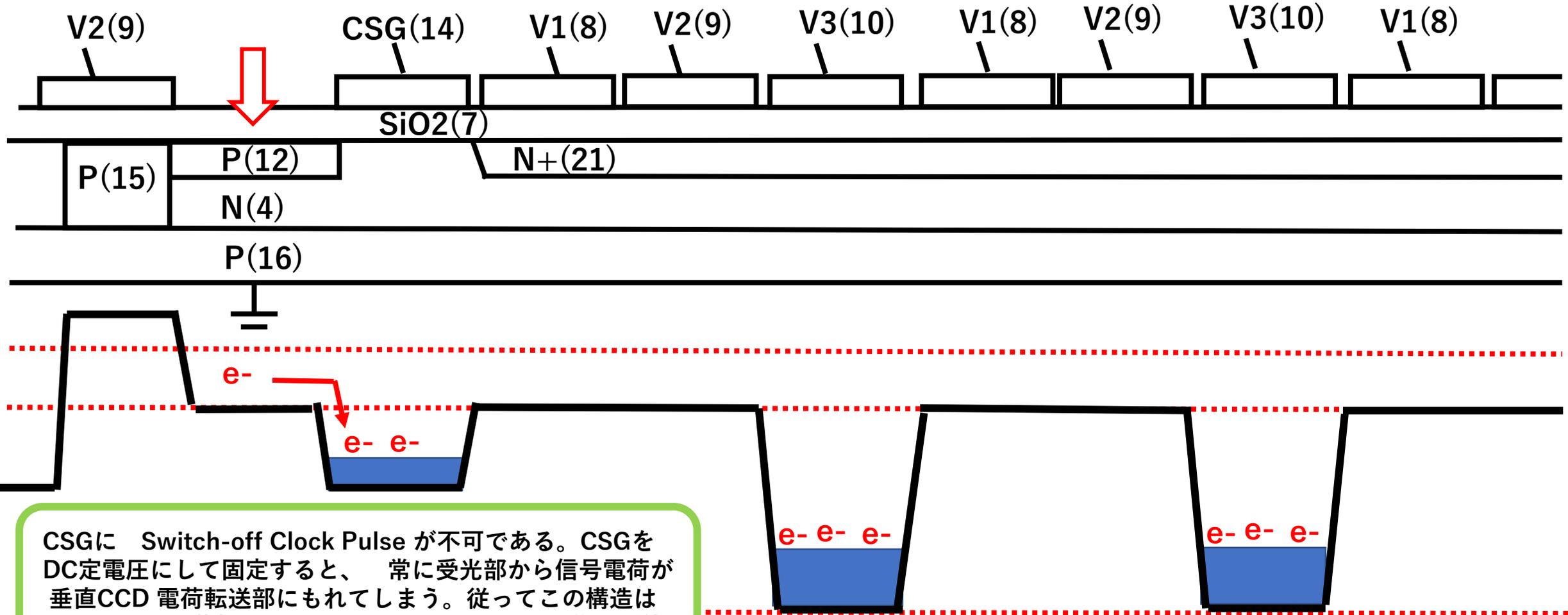
This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。

This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



CSGに Switch-off Clock Pulse が不可である。CSGを DC定電圧にして固定すると、常に受光部から信号電荷が垂直CCD 電荷転送部にもれてしまう。従ってこの構造は ILT CCD 電荷転送方式の imager としては、動作不可能。

受光表面は基板と抵抗で導通していれば十分との説明である。完全ピン留めする必要はないとの説明である。実際には残像を完全になくすには $R=0$ ($RC=0$) でなければならない。

This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。
This is Floating Surface PNP Buried Photodiode

Hagiwara (Sony) invented both PNP and PNPN type Pinned Photodiode with in-Pixel VOD Electric Shutter in 1975.

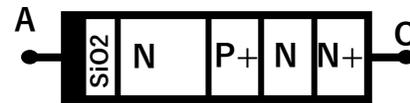
See JPA1975-127646, JPA1975-127647, JPA1975-134985 and JPA1977-126885.

	1	2	3	4	5
受光素子タイプ	Floating Surface N+P接合型 横型OFD構造なし 受光素子	CCD/MOS 容量型 横型OFD構造なし 受光素子	CCD/MOS 容量型 横型OFD構造付 受光素子	Floating Surface PNP接合型 横型OFD構造なし 受光素子	Pinned Surface PNP接合型 縦型OFD構造付 受光素子
発明者					Sony
特長	機能	Bell Lab CCD 1970	Bell Lab CCD 1971	Philips June 1975	Hagiwara Oct 1975
短波長青色感度	○	X	X	○	○
低表面暗電流雑音	○	X	X	○	○
低残像特性	X	○	○	X	○
過剰電荷調整機能	X	X	○	X	○
高速電子シャッター JPA1977-126885	X	X	○	X	○

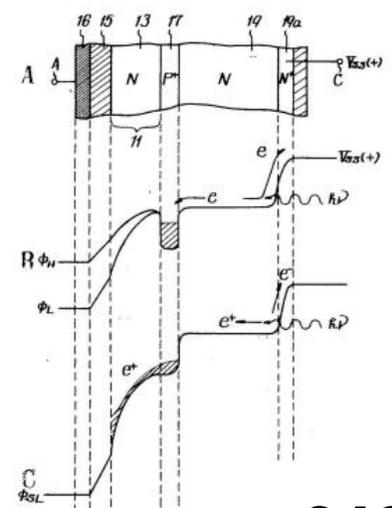
(5)

JPA1975-127647

Pinned Surface
N+NP+N
Double 接合型
受光素子



第7図



Hagiwara (Sony) invented both PNP and PNPN type Pinned Photodiode with in-Pixel VOD Electric Shutter in 1975.

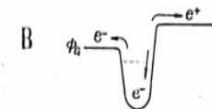
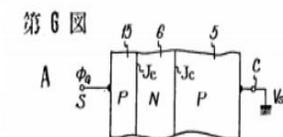
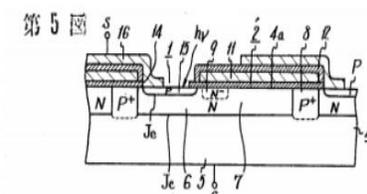
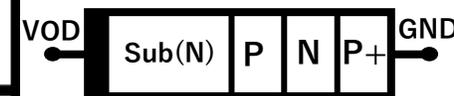
See JPA1975-127646, JPA1975-127647, JPA1975-134985 and JPA1977-126885.

	1	2	3	4	5
受光素子タイプ	Floating Surface N+P接合型 横型OFD構造なし 受光素子	CCD/MOS 容量型 横型OFD構造なし 受光素子	CCD/MOS 容量型 横型OFD構造付 受光素子	Floating Surface PNP接合型 横型OFD構造なし 受光素子	Pinned Surface PNP接合型 縦型OFD構造付 受光素子
発明者					Sony
特長	機能	Bell Lab CCD 1970	Bell Lab CCD 1971	Philips June 1975	Hagiwara Oct 1975
短波長青色感度	○	X	X	○	○
低表面暗電流雑音	○	X	X	○	○
低残像特性	X	○	○	X	○
過剰電荷調整機能	X	X	○	X	○
高速電子シャッター JPA1977-126885	X	X	○	X	○

(5)

JPA1975-134985

Pinned Surface
PNP
Double 接合型
受光素子



Hagiwara (Sony) invented both PNP and PNPN type Pinned Photodiode with in-Pixel VOD Electric Shutter in 1975.

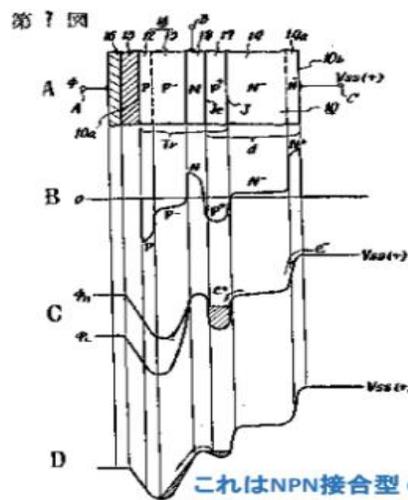
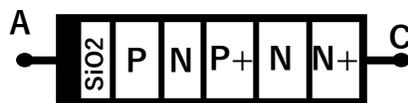
See JPA1975-127646, JPA1975-127647, JPA1975-134985 and JPA1977-126885.

	1	2	3	4	5
受光素子タイプ	Floating Surface N+P接合型 横型OFD構造なし 受光素子	CCD/MOS 容量型 横型OFD構造なし 受光素子	CCD/MOS 容量型 横型OFD構造付 受光素子	Floating Surface PNP接合型 横型OFD構造なし 受光素子	Pinned Surface PNP接合型 縦型OFD構造付 受光素子
発明者					Sony
特長	機能	Bell Lab CCD 1970	Bell Lab CCD 1971	Philips June 1975	Hagiwara Oct 1975
短波長青色感度	○	X	X	○	○
低表面暗電流雑音	○	X	X	○	○
低残像特性	X	○	○	X	○
過剰電荷調整機能	X	X	○	X	○
高速電子シャッター JPA1977-126885	X	X	○	X	○

(6)

JPA1975-127646

Pinned Surface
N+NP+NP
Triple 接合型
受光素子



これはPNP接合型の Pinned Photo Diode の発明である。

Hagiwara (Sony) invented both PNP and PNPN type Pinned Photodiode with in-Pixel VOD Electric Shutter in 1975.

See JPA1975-127646, JPA1975-127647, JPA1975-134985 and JPA1977-126885.

	1	2	3	4	5	6
受光素子タイプ	Floating Surface N+P接合型 横型OFD構造なし 受光素子	CCD/MOS 容量型 横型OFD構造なし 受光素子	CCD/MOS 容量型 横型OFD構造付 受光素子	Floating Surface PNP接合型 横型OFD構造なし 受光素子	Pinned Surface PNP接合型 縦型OFD構造付 受光素子	Pinned Surface PNPN接合型 縦型OFD構造付 受光素子
発明者 特長	機能	Bell Lab CCD 1970	Bell Lab CCD 1971	Philips June 1975	Sony Hagiwara Oct 1975	Sony Hagiwara Oct 1975
短波長青色感度	○	X	X	○	○	○
低表面暗電流雑音	○	X	X	○	○	○
低残像特性	X	○	○	X	○	○
過剰電荷調整機能	X	X	○	X	○	○
高速電子シャッター JPA1977-126885	X	X	○	X	○	○

SONYのCCD/MOS容量型SIPOS受光素子はPN接合の青色感度特性とほぼ同等の良好な光感度特性を持つことを1983年に報告。

テレビジョン学会誌 Vol. 37, No. 10 (1983)

テレビジョン学会誌 Vol. 37, No. 10 (1983)

論文・資料

論文行集 固体撮像技術

高抵抗 MCZ 基板を用いた MOS 形センサー CCD 撮像素子

松本博行[†], 平田芳美[†]
 松井拓道[†], 正会員 竹下光明[†]
 浜崎正治[†]

あらまし 固体撮像素子において重要な特性であるブルーミング特性（スミア）と残像に注目して、今回インターライン形 CCD イメージャーで、低スミア、かつ無残像の素子を試作した。シリコン基板として、高抵抗 MCZ (Magnetic-field-applied Czochralski method) の使用および μ 形ウェルを導入することにより、スミアを 1/5~1/30 に低減した。また受光部には薄い poly Si 電極を用いた MOS 形センサーで高感度を損うことなく無残像を実現したことについて述べる。

PN 接合の青色感度特性とほぼ同等の良好な特性を報告。
 ただし Poly Si を 100 Å と極端に薄くする必要があった。

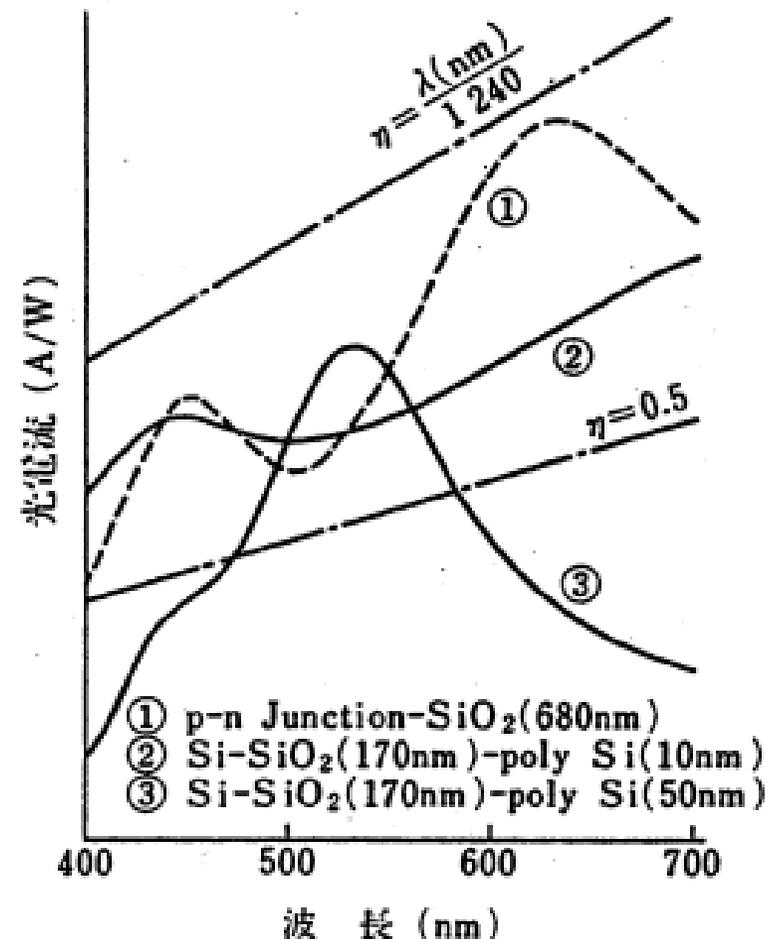


図 8 分光感度特性
 Spectral response characteristics.

SONYの MOS/CCD 型SIPOS受光素子より P+NP受光素子の方が青色感度特性が良好と SSDM1978でSony(萩原) は報告している。

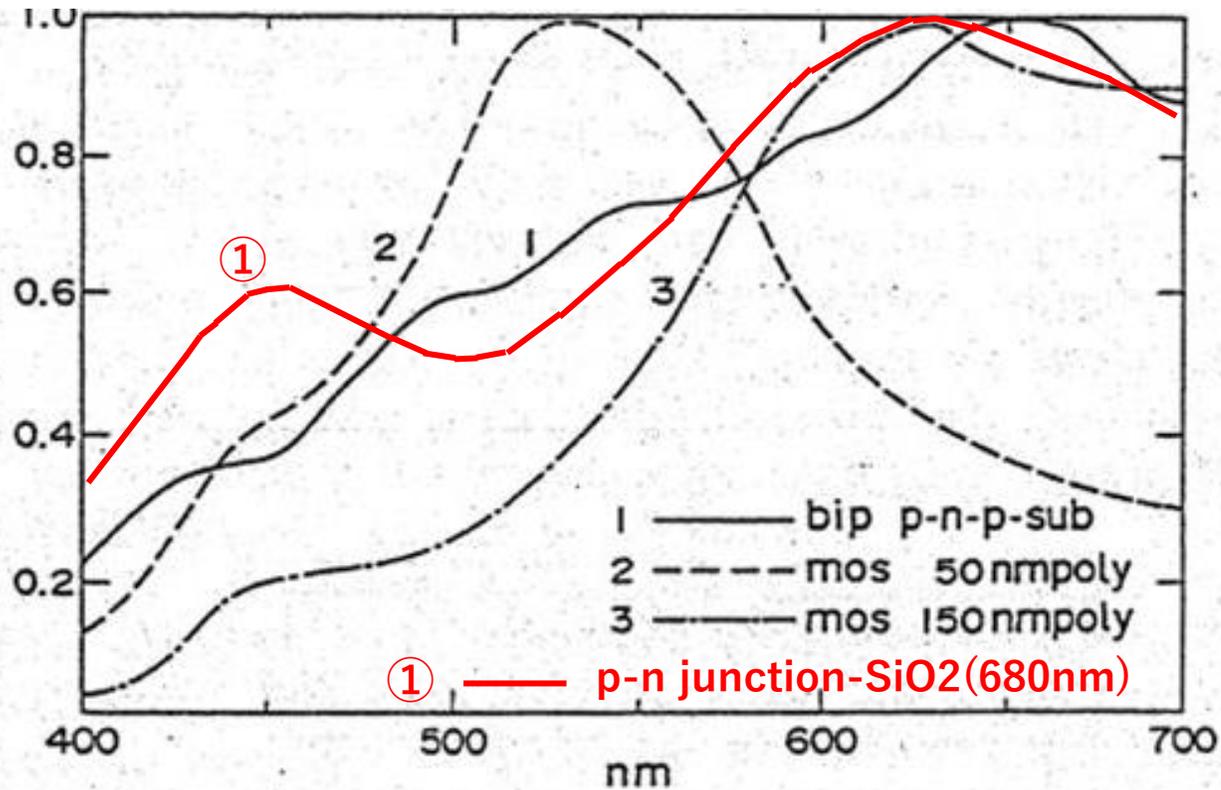


Fig. 7. Relative spectrum response. The relative response of the bipolar-type SiO₂-P2-N1-P1-SUB structure is compared with poly-SiO₂-N2-P(SUB) structures of the polysilicon thickness of 50 and 150 nm.

高抵抗 MCZ 基板を用いた MOS 形センサー CCD 撮像素子

松本博行[†], 平田芳美[†]
 松井拓道[†], 正会員 竹下光明[†]
 浜崎正治[†]

テレビジョン学会誌 Vol. 37, No. 10 (1983)

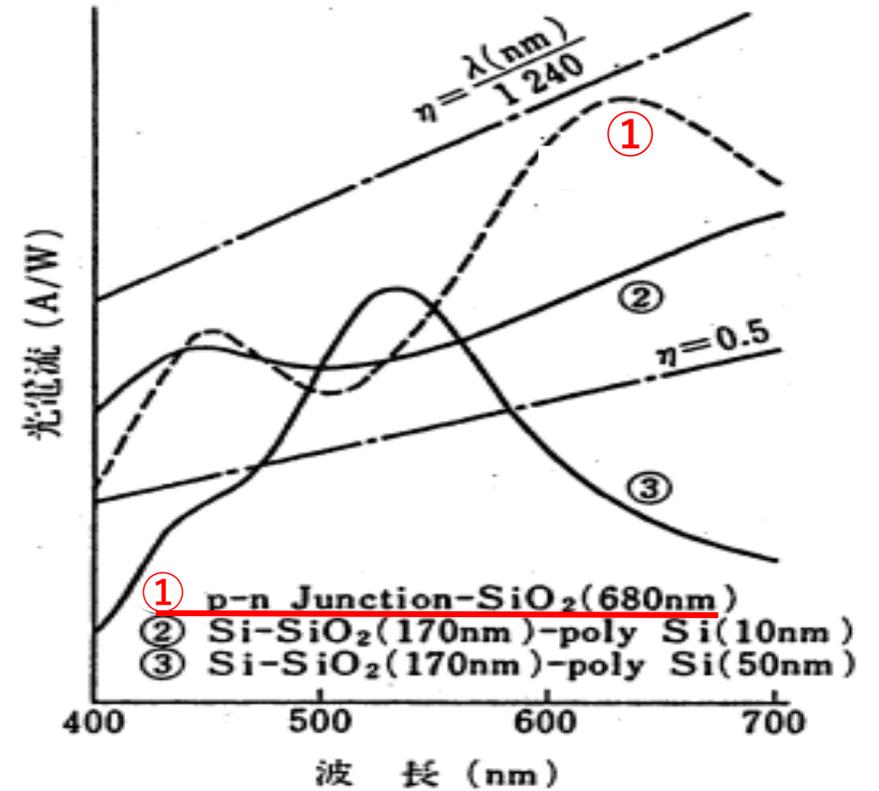
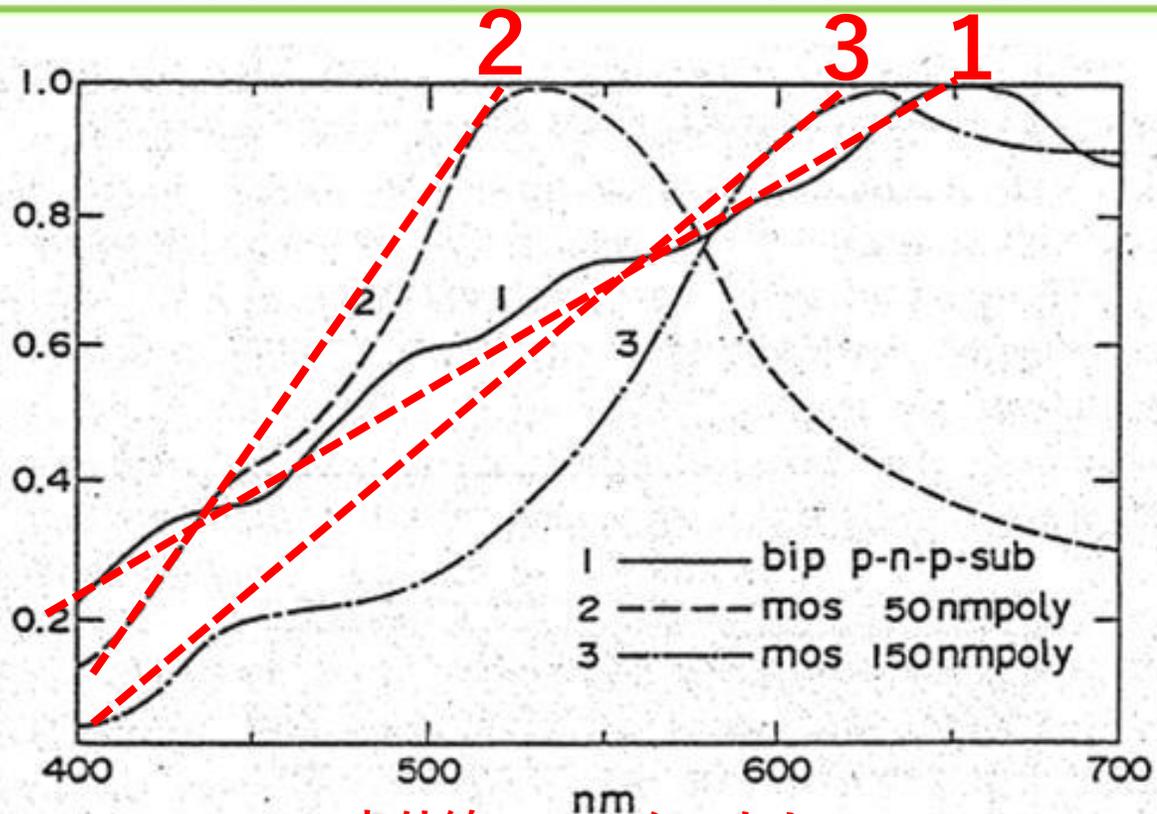


図 8 分光感度特性
 Spectral response characteristics.

The actual 1978 Sony HAD sensor has the P+PN+Psub Junction type Pinned Photodiode (PPD) sensor structure for the excellent short wave blue light sensitivity.



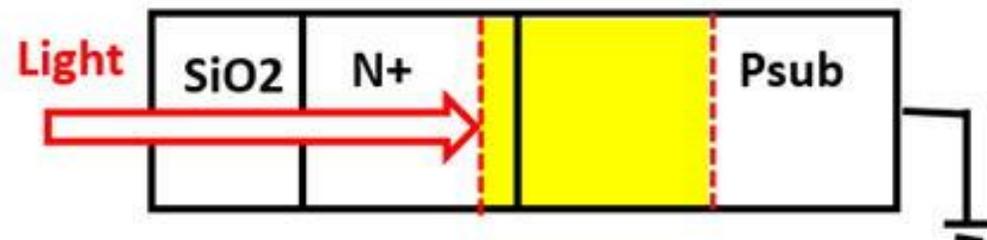
赤外線フィルターなし

Fig. 7. Relative spectrum response. The relative response of the bipolar-type $\text{SiO}_2\text{-P}_2\text{-N}_1\text{-P}_1\text{-SUB}$ structure is compared with poly- $\text{SiO}_2\text{-N}_2\text{-P(SUB)}$ structures of the polysilicon thickness of 50 and 150 nm.

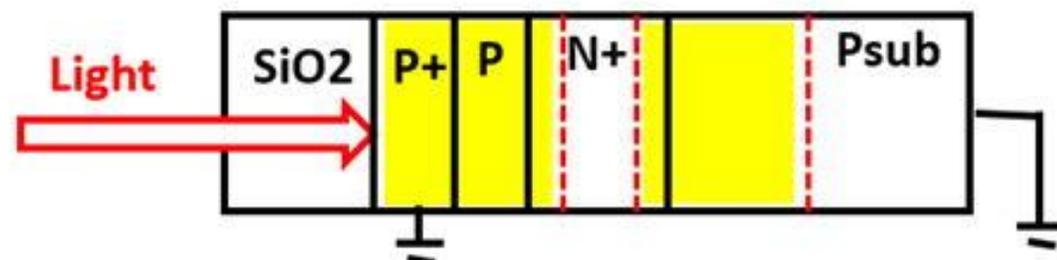
Yoshiaki Hagiwara, "High Density and High Quality Frame Transfer CCD Imager with Very Low Smear, Low Dark Current and Very High Blue Sensitivity", IEEE Transaction on Electron Devices, Vol 43, no. 12, December 1996

http://www.aiplab.com/P1996_Pinned_Photodidoe_used_in_Sony_1980_FT_CCD_Image_Sensor.pdf

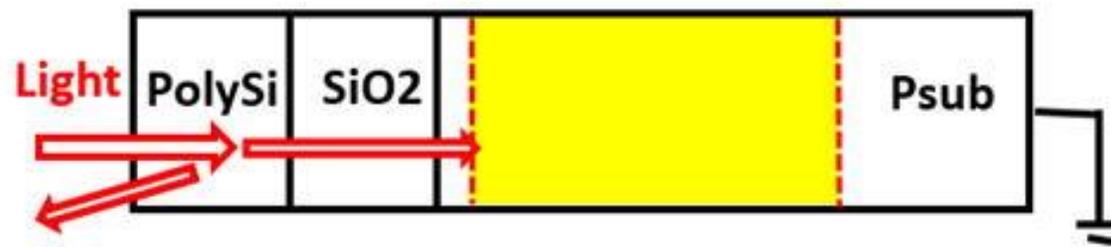
(0) Original N+P junction type Photo Sensor with very poor short wave blue light sensitivity



(1) Bip PN Psub junction type Photo Sensor with excellent short wave blue light sensitivity



(2,3) MOS Capacitor type Photo Sensor with fairly good short wave blue light sensitivity



AIPS (NPPO) 代表

半導体産業人協会 教育委員会 運営委員長

元 崇城大学 情報学部 情報学科 教授

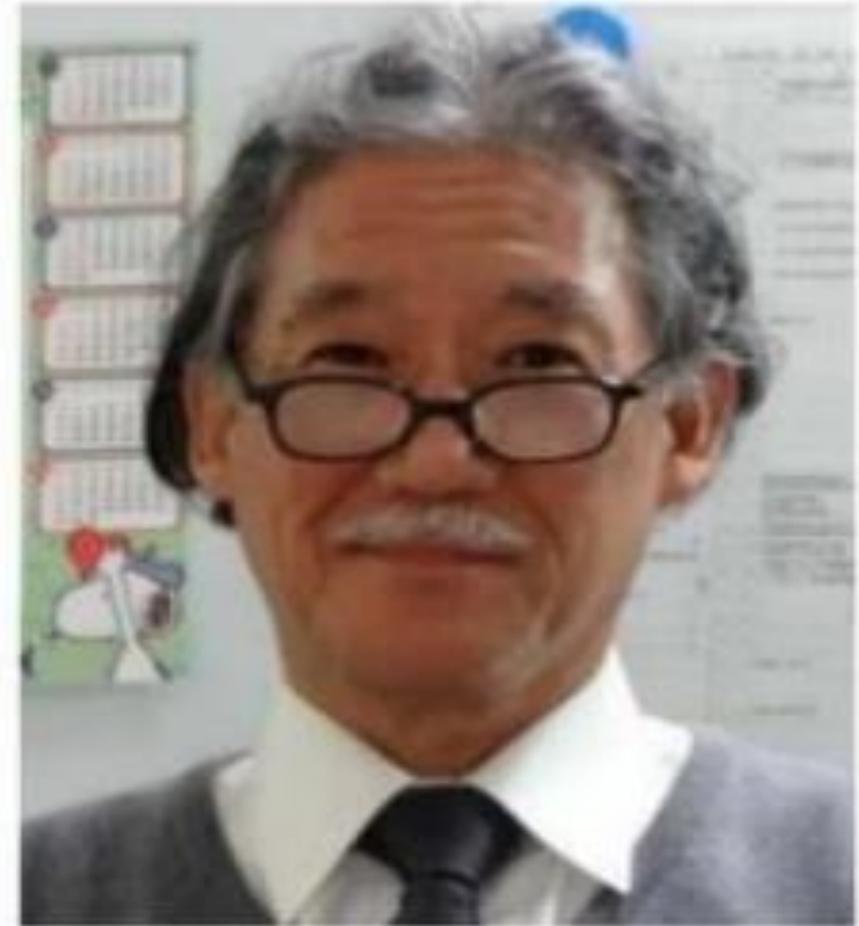
カリフォルニア工科大学 客員教授

群馬大学 客員教授

神奈川工科大学 講師

ソニー(株) 半導体技術企画室長

工博 IEEE Life フェロー 萩原良昭



Thank you very much.

<http://www.aiplab.com>

hagiwar-yoshiaki@aiplab.com