題目：　人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

AIPS (NPPO)　代表

半導体産業人協会　教育委員会　運営委員長

元　崇城大学 情報学部 情報学科　教授

カリフォルニア工科大学　客員教授

群馬大学　客員教授

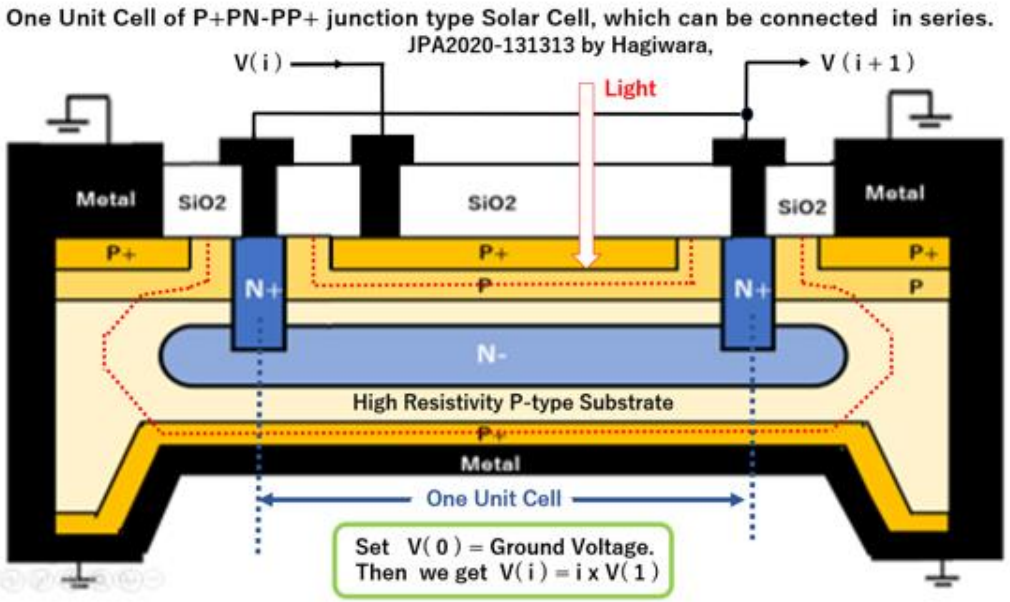
神奈川工科大学　講師

ソニー（株）　半導体技術企画室長

工博　IEEE Life フェロー　萩原良昭

http://www.aiplab.com　hagiwara-yoshiaki@aiplab.com

題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

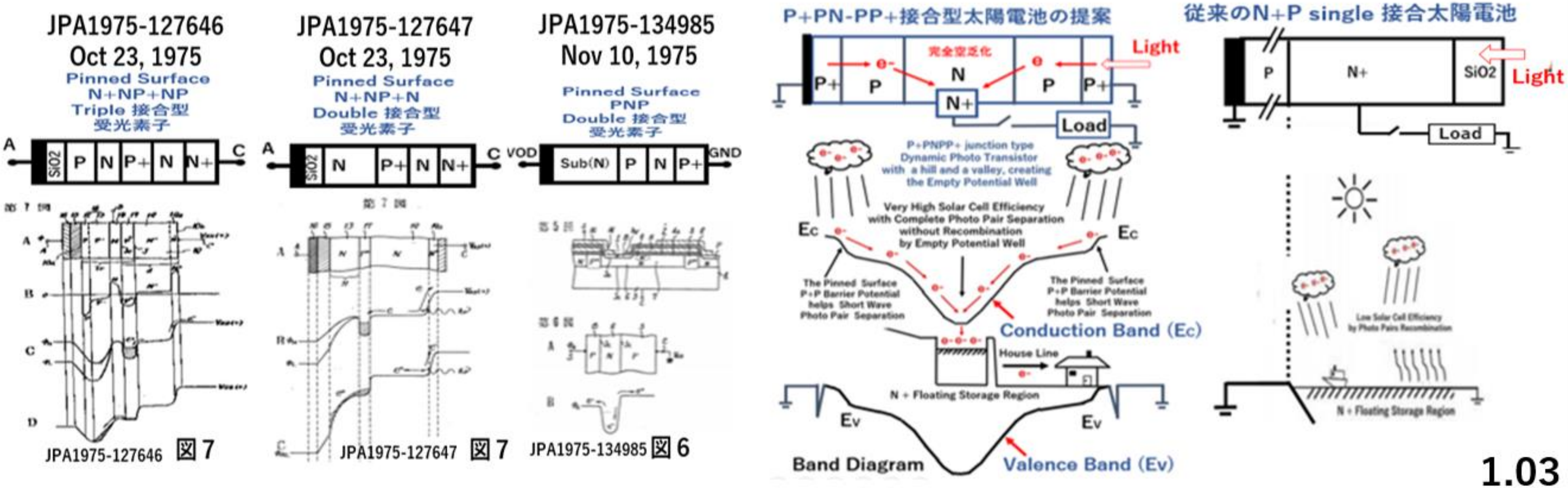


アウトライン

1. はじめに
2. 超光感度イメージセンサーの発明と開発努力
3. 賢い電子の目を持つ AI ROBOT の未来像
4. 太陽電池の開発とその未来像
5. おわりに

新型電池はぜひ一般の人にも関心をもっていただきたいです。

政府も企業も自治体も動かして、この萩原が提案する新型の太陽電池を含めて、半導体電子デバイス国の戦略製品として産業のコメとして政府の支援で国産化を推進してほしいです。

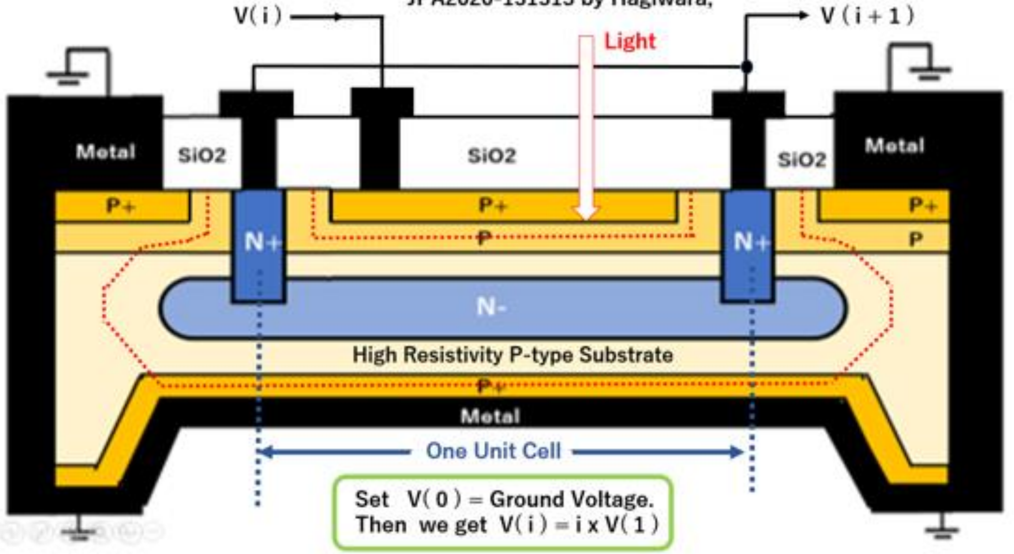


題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

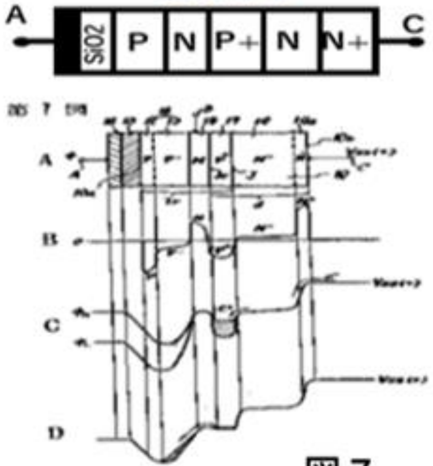
概要

まず超光感度イメージセンサーの発明と歴史的な開発努力について解説する。
半導体の集積化技術の進歩により賢い電子の目を持つ AI ROBOT が実現し
身近にスマフォやコンピュータが多数存在し多くの半導体部品がその原動力と
なる電気エネンルギーを必要とする時代となったが、石油エネルギーから脱却し
よりクリーンな水力、風力、地熱エネルギーや太陽光エネンルギーを必要とする。
超光感度のイメージセンサーも、太陽電池もその動作原理は同じものである。

One Unit Cell of P+PN-PP+ junction type Solar Cell, which can be connected in series.
JPA2020-131313 by Hagiwara,

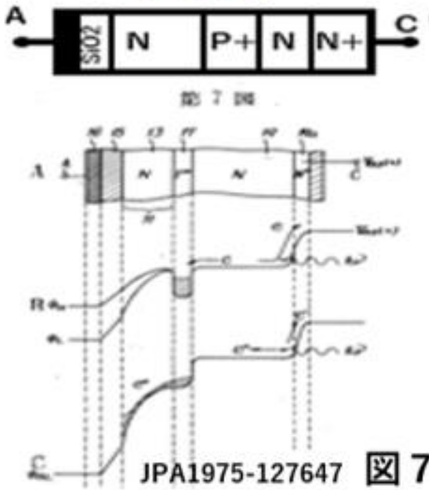


JPA1975-127646
Oct 23, 1975
Pinned Surface
N+NP+NP
Triple 接合型
受光素子



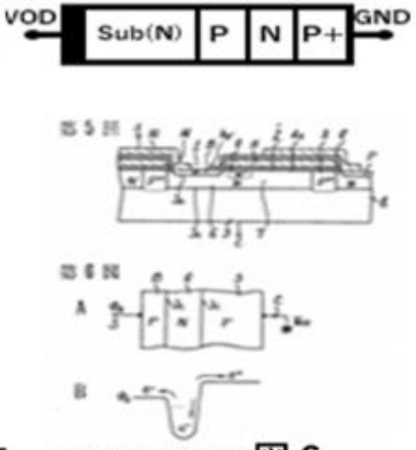
JPA1975-127646 図 7

JPA1975-127647
Oct 23, 1975
Pinned Surface
N+NP+N
Double 接合型
受光素子



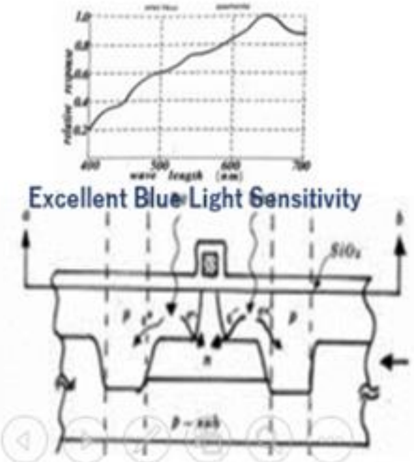
JPA1975-127647 図 7

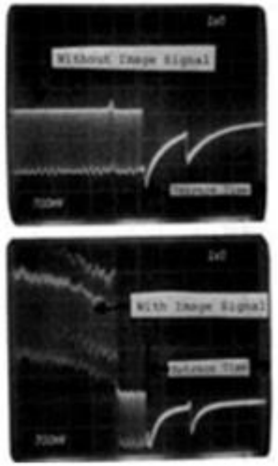
JPA1975-134985
Nov 10, 1975
Pinned Surface
PNP
Double 接合型
受光素子



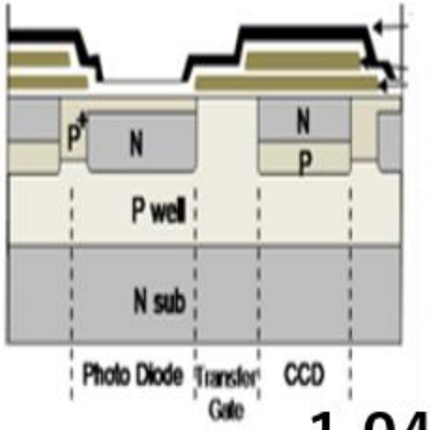
JPA1975-134985 図 6

SSDM1978 Paper





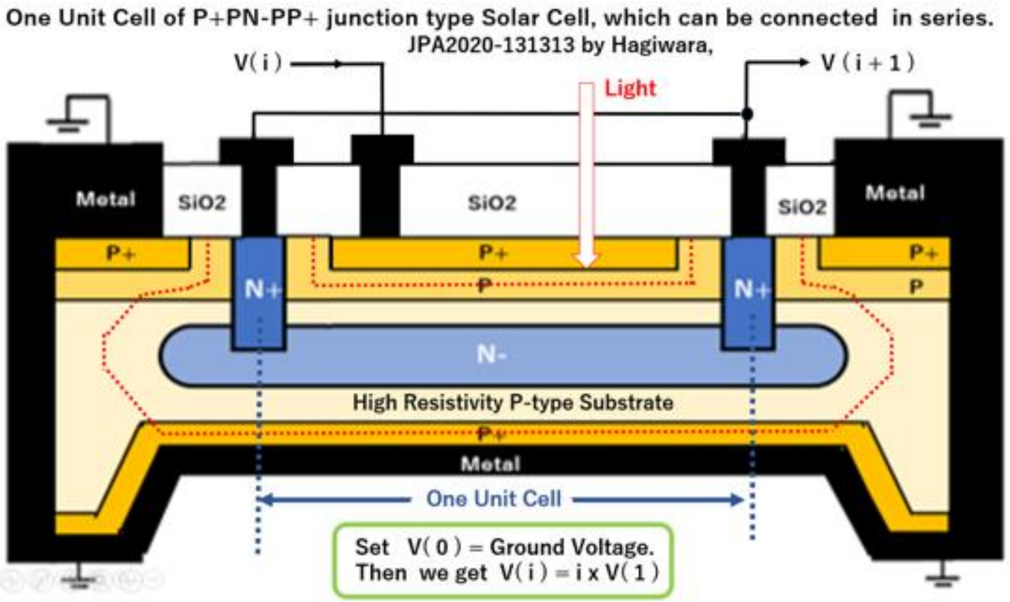
SSIS Semiconductor History Museum

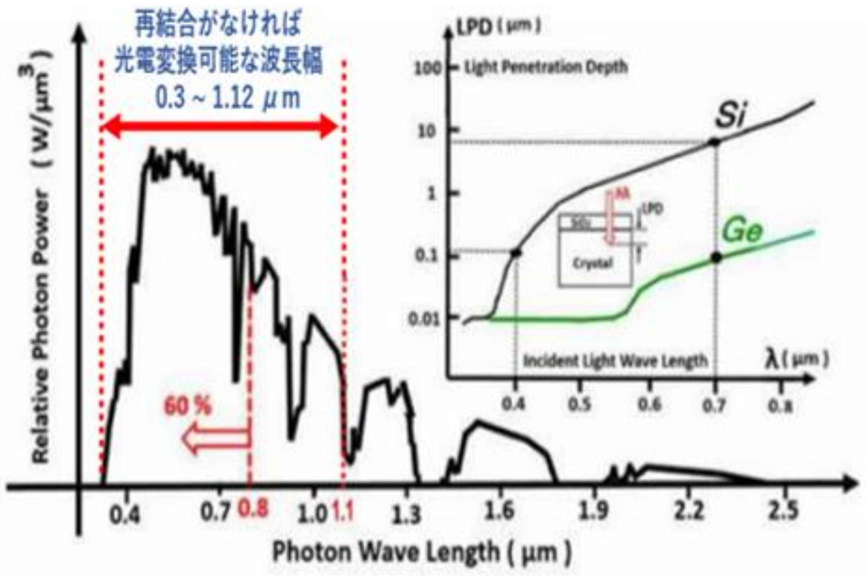


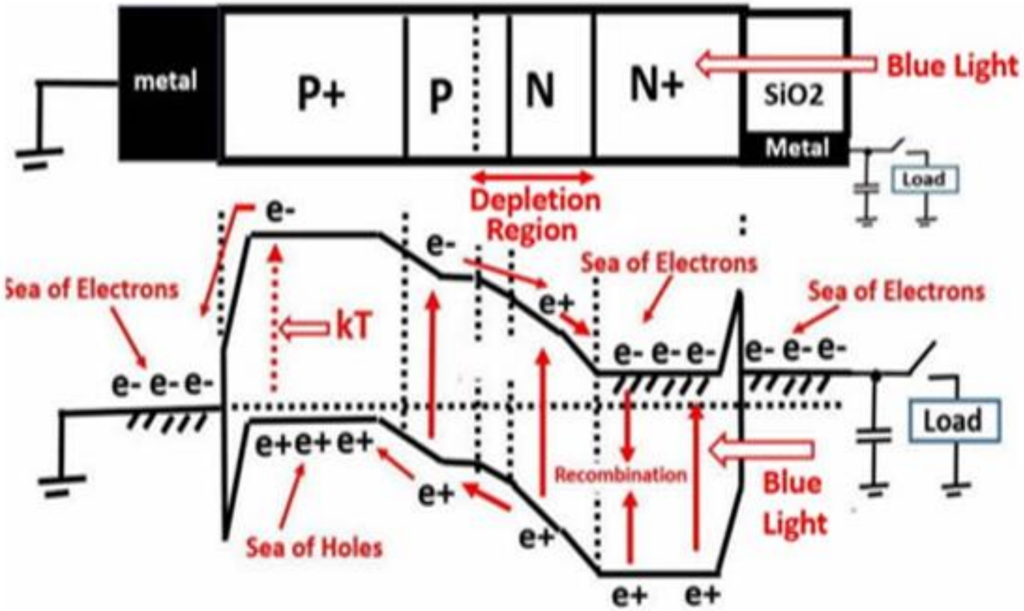
題目：　人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

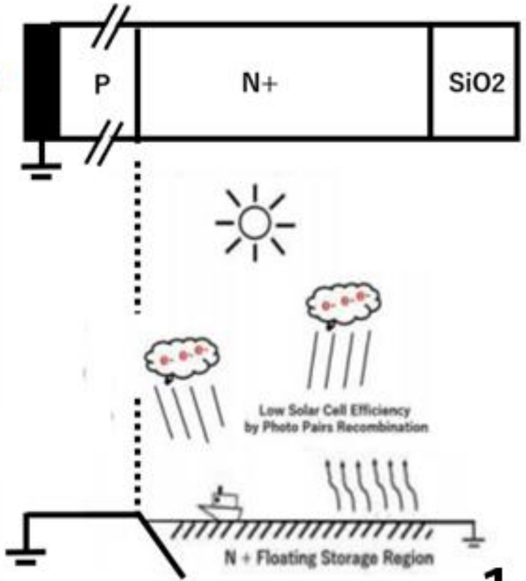
概要

両者とも光エネルギー（情報）を電気エネルギー（情報）に変換する半導体素子である。一方、色再現豊かな映像の実現の為には短波長青色感度特性は不可欠である。また太陽光には短波長エネルギー成分が豊富である。しかし短波長青色光は半導体結晶体内を透過する深度が非常に浅い。従来構造の受光面（N+）が浮遊状態にある N+P 接合型の受光素子では受光表面の近傍の電位は平坦となる。従って、受光表面には電界がない。半導体結晶体の表面近傍では、せっかく光電変換して生じた光電子とホールのペアであるが電界が不在である為に、光電子とホールのペアは分離移動することができない。その場にとどまり遂は再結合して熱となり無駄になっているのが現状である。









萩原良昭(AIPS)

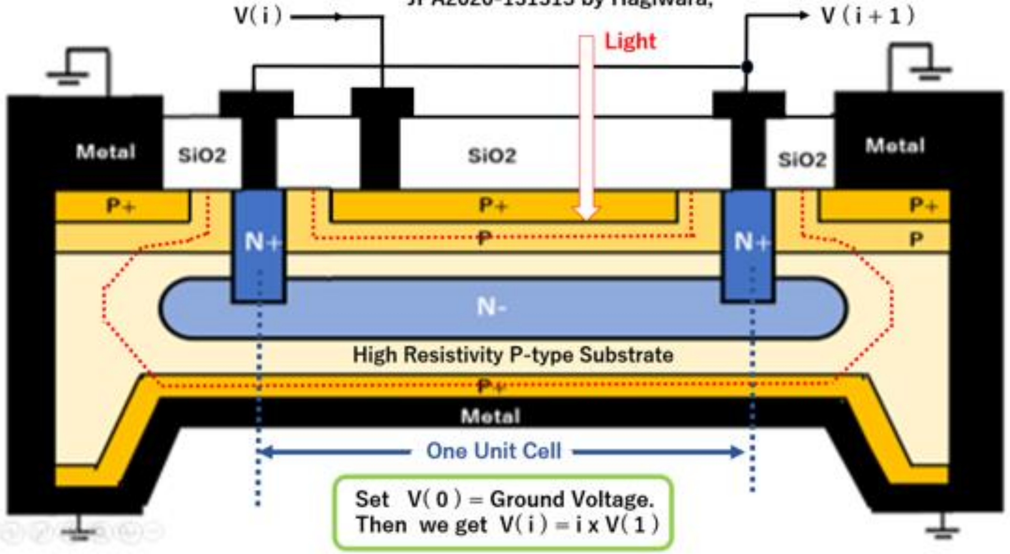
題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

概要

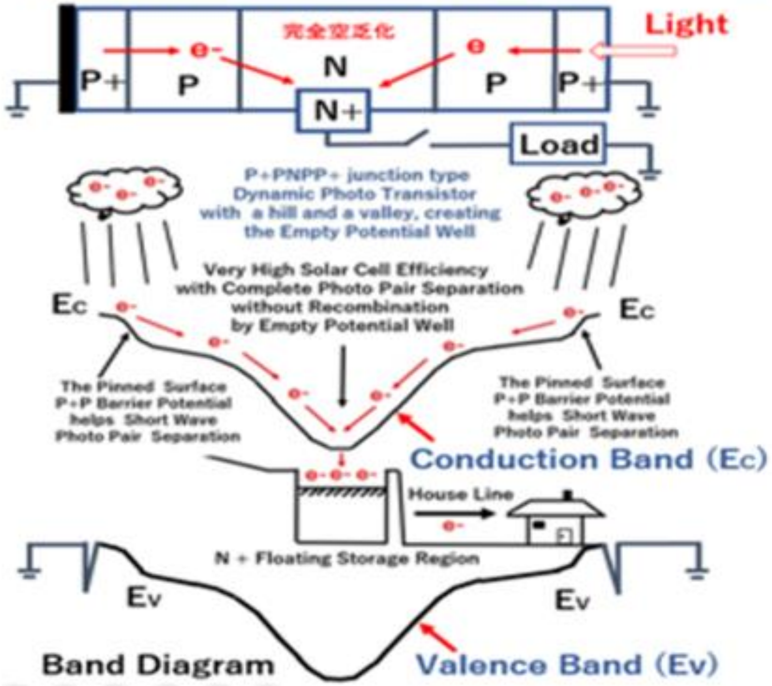
1975年に萩原良昭が発明(JPA1975-127646,JPA1975-127647,JPA1975-134985

考案した超光感度のイメージセンサーの受光素子構造は、Double 接合型の
受光素子である。通称、Pinned Photodiodeと呼ばれる受光素子である。
短波長青色光に対する感度特性が優れている事が知られているが、その受
素子構造を太陽電池の光電変換効率向上のために採用することを提案する。

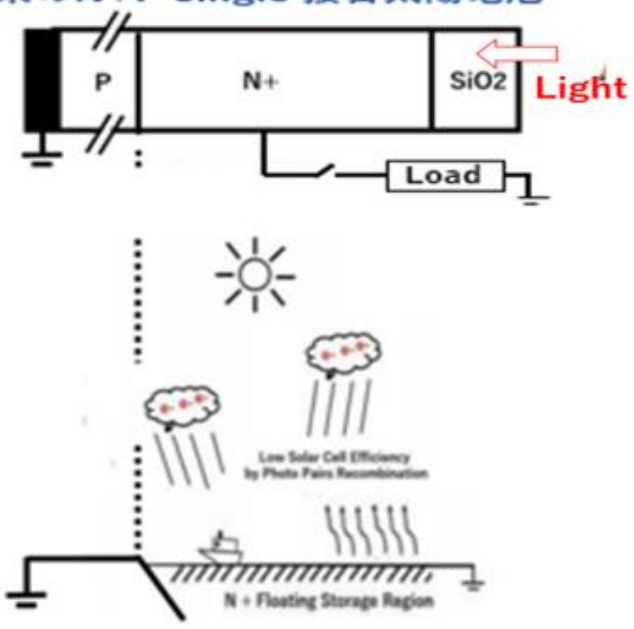
One Unit Cell of P+PN-PP+ junction type Solar Cell, which can be connected in series.
JPA2020-131313 by Hagiwara,

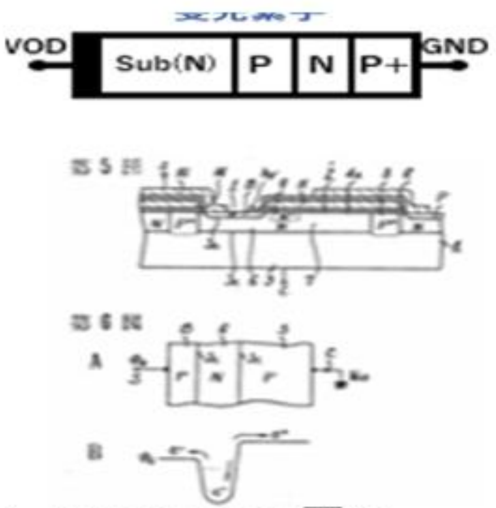


P+PN-PP+接合型太陽電池の提案

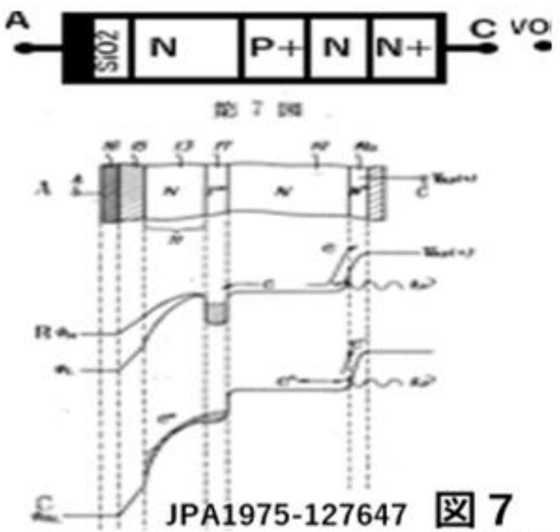


従来のN+P single 接合太陽電池





JPA1975-134985 図 6



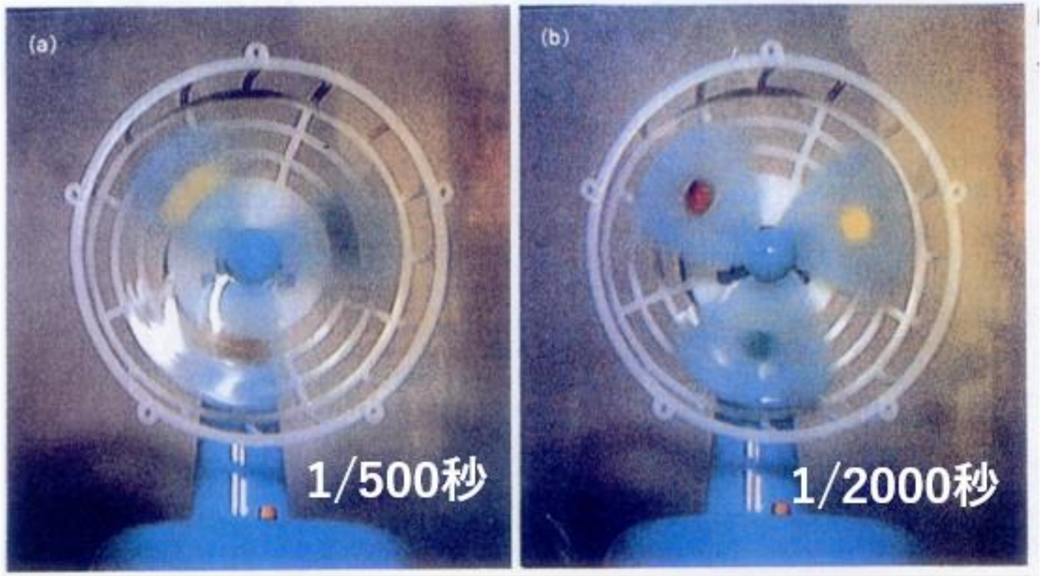
JPA1975-127647 図 7

題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

概要

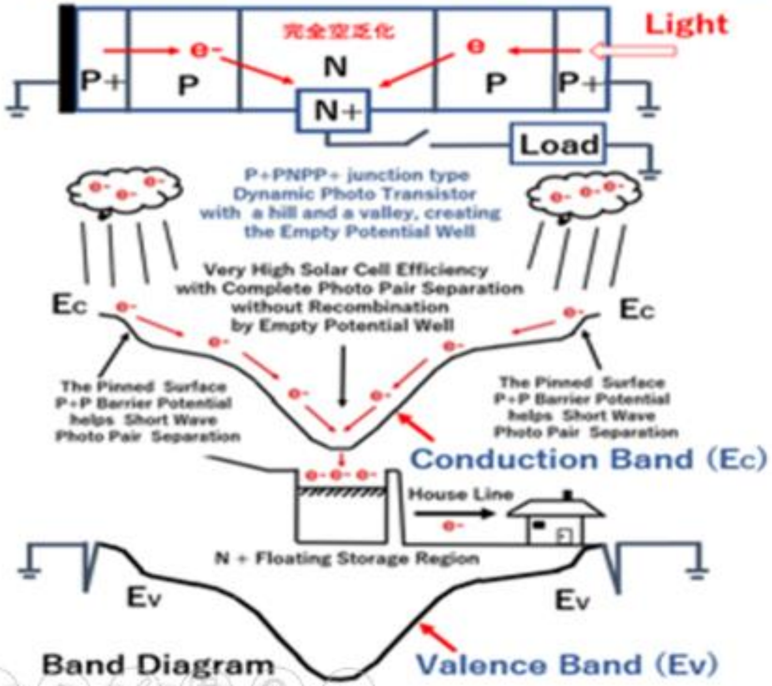
1975年に萩原良昭が発明(JPA1975-127646,JPA1975-127647,JPA1975-134985)

考案した超光感度のイメージセンサーの受光素子構造は、Double 接合型の受光素子である。通称、Pinned Photodiodeと呼ばれる受光素子である。短波長青色光に対する感度特性が優れている事が知られているが、その受光素子構造を太陽電池の光電変換効率向上のために採用することを提案する。

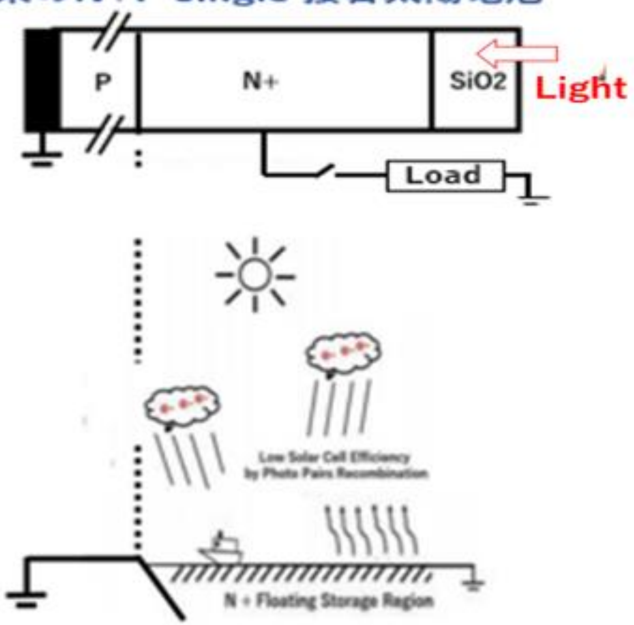


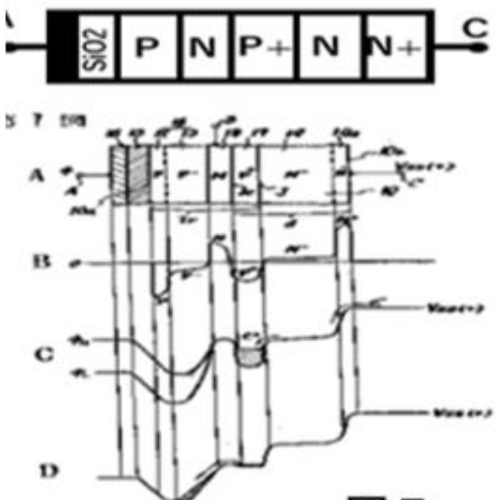
電子シャッター機能付きビデオカメラ　Sony 1987

P+PN-PP+接合型太陽電池の提案

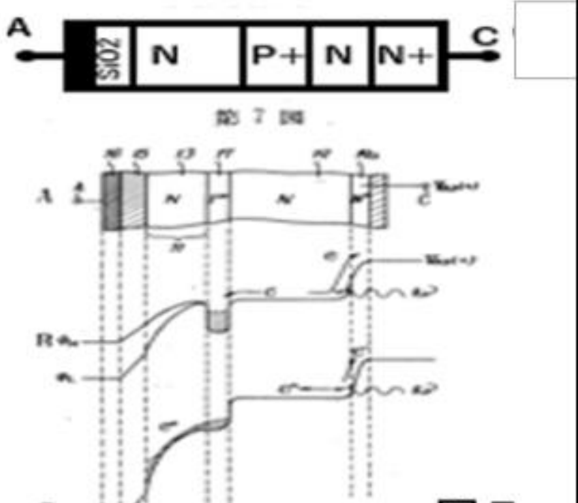


従来のN+P single 接合太陽電池





JPA1975-127646 図7



JPA1975-127647 図7

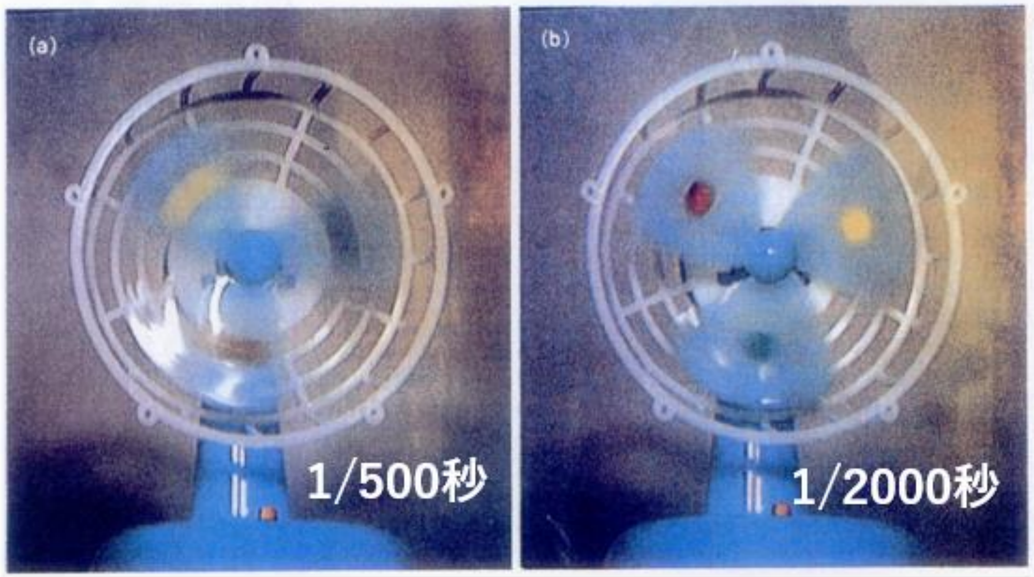
萩原良昭(AIPS)

題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

概要

1975年に萩原良昭が発明(JPA1975-127646,JPA1975-127647,JPA1975-134985)

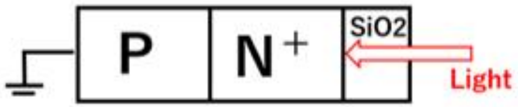
考案した超光感度のイメージセンサーの受光素子構造は、Double 接合型の受光素子である。通称、Pinned Photodiodeと呼ばれる受光素子である。短波長青色光に対する感度特性が優れている事が知られているが、その受光素子構造を太陽電池の光電変換効率向上のために採用することを提案する。



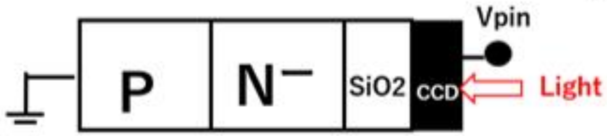
電子シャッター機能付きビデオカメラ Sony 1987

Pinned Photodiodeの発明と開発努力

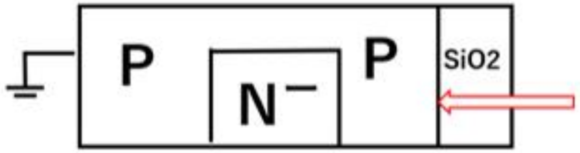
(1) Before 1970



(2) CCD Bell Lab, USA 1970

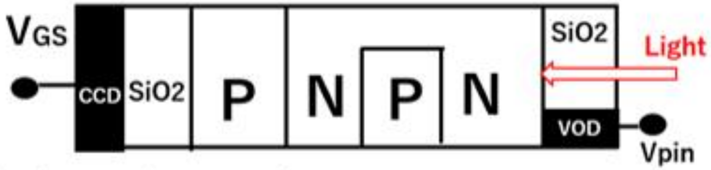


(3) Philips Netherland, June 9, 1975

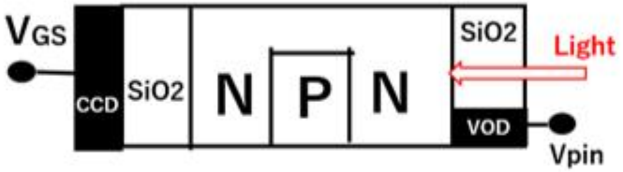


Netherland Patent 7506795 (JPA1976-65705)

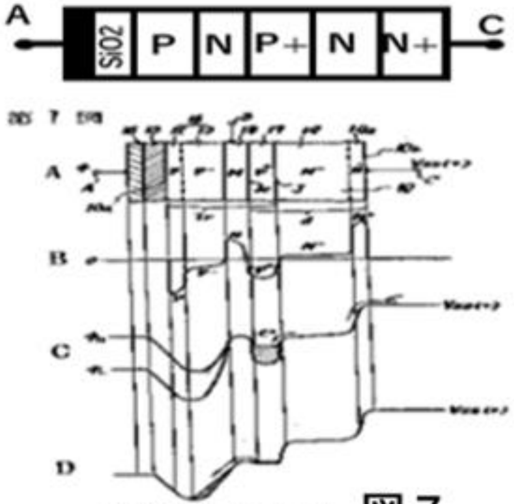
(4a) Sony (Hagiwara) Oct 23, 1975 JPA1975-127646



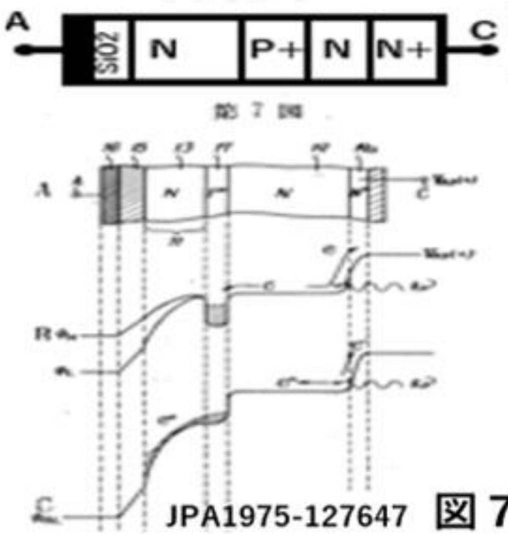
(4b) Sony (Hagiwara) Oct 23, 1975 JPA1975-127647



(5) Sony (Hagiwara) Nov 10, 1975 JPA1975-134985



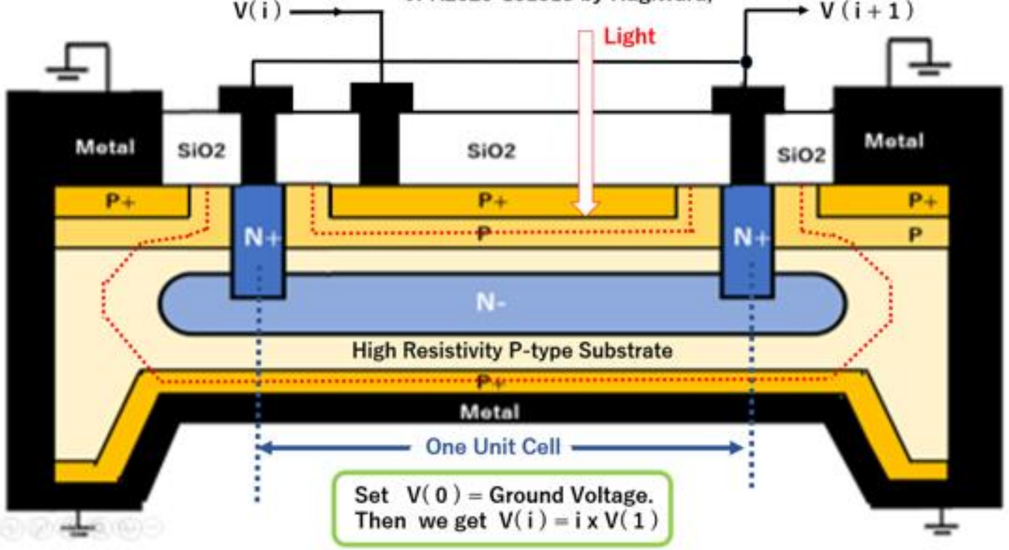
JPA1975-127646 図 7



JPA1975-127647 図 7

題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

One Unit Cell of P+PN-PP+ junction type Solar Cell, which can be connected in series.
JPA2020-131313 by Hagiwara,



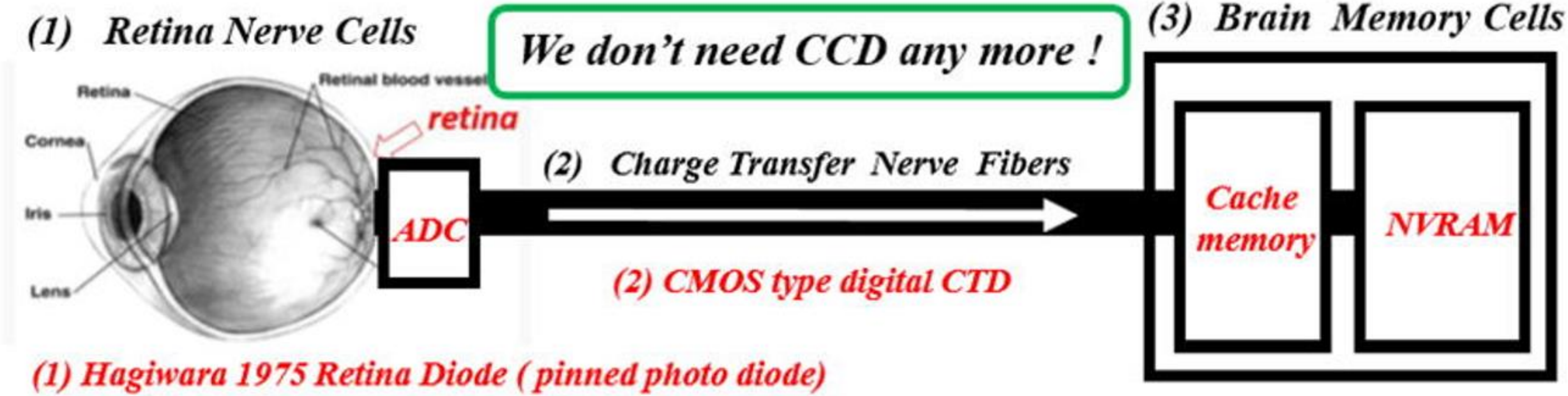
アウトライン

1. はじめに
2. 超光感度イメージセンサーの発明と開発努力
3. 賢い電子の目を持つ　AI ROBOT の未来像
4. 太陽電池の開発とその未来像
5. おわりに

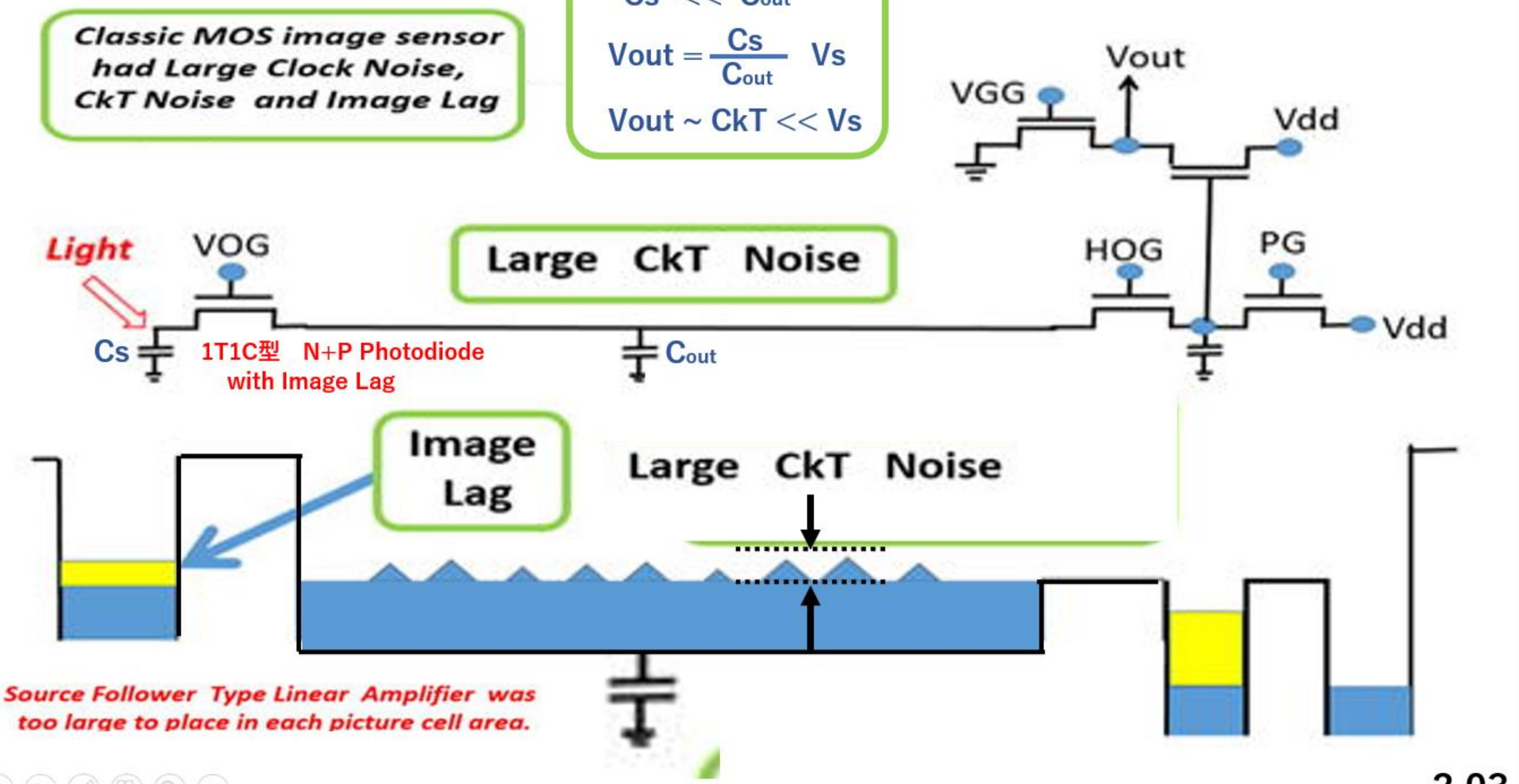
Digital CMOS image sensor

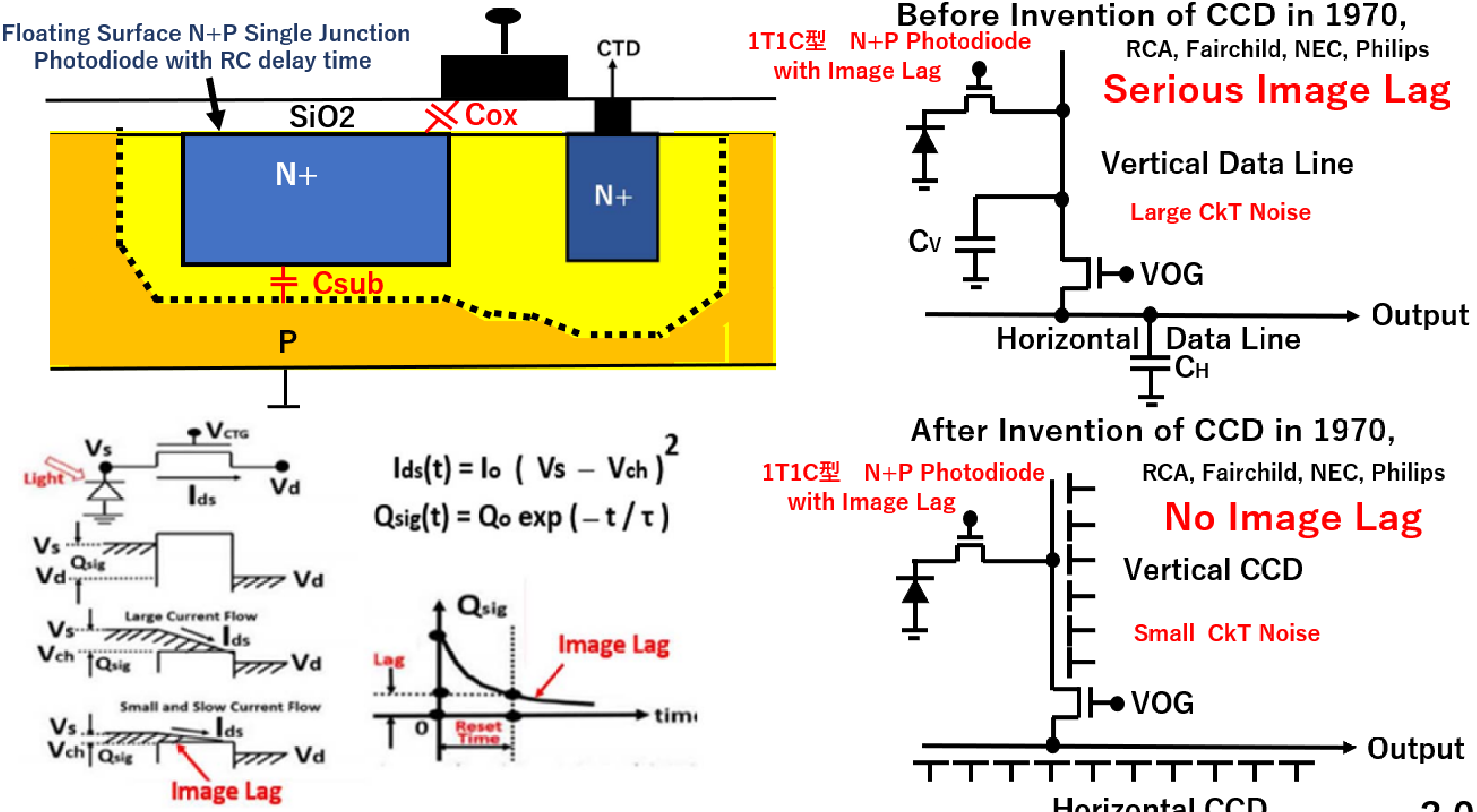
with highly sensitive and no image lag Hagiwara Diode (pinned photo diode)

We need also an AD convertor absolutely !!!



But we still need Hagiwara Diode to achieve high sensitivity and no image lag.


Classic MOS image sensor
had Large Clock Noise,
CkT Noise and Image Lag
Cs << Cout
Vout = Cs/Cout Vs
Vout ~ CkT << Vs
Vout
VGG
Vdd
Light
VOG
Large CkT Noise
HOG
PG
Vdd
Cs
1T1C型 N+P Photodiode
with Image Lag
Cout
Image
Lag
Large CkT Noise
Source Follower Type Linear Amplifier was
too large to place in each picture cell area.

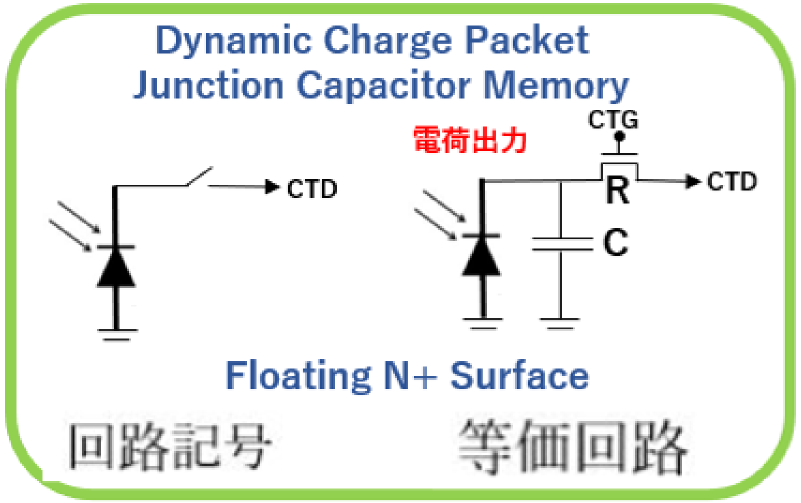


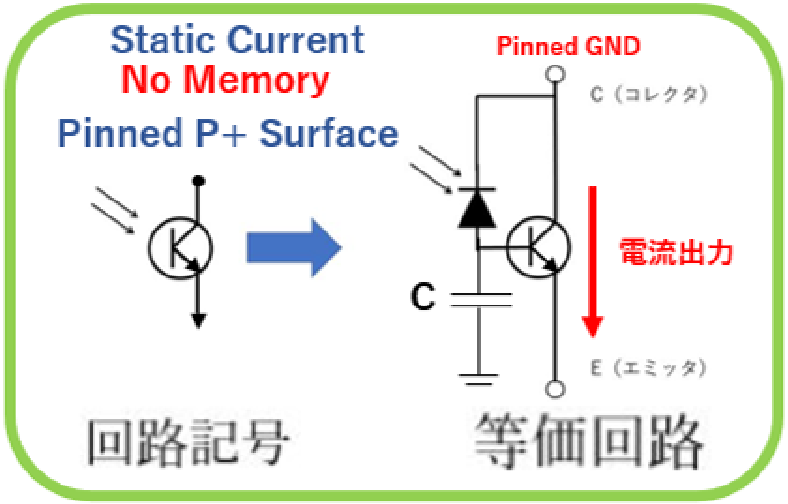
Floating Surface N+P Single Junction
Photodiode with RC delay time
CTD
SiO2
Cox
N+
N+
Csub
P
Before Invention of CCD in 1970,
1T1C型　N+P Photodiode
with Image Lag
RCA, Fairchild, NEC, Philips
Serious Image Lag
Vertical Data Line
Large CkT Noise
Cv
VOG
Output
Horizontal Data Line
CH
After Invention of CCD in 1970,
1T1C型　N+P Photodiode
with Image Lag
RCA, Fairchild, NEC, Philips
No Image Lag
Vertical CCD
Small CkT Noise
VOG
Output
Horizontal CCD
Vs
VCTG
Light
Ids
Vd
Ids(t) = Io (Vs − Vch)2
Qsig(t) = Qo exp (− t / τ)
Qsig
Large Current Flow
Vch
Small and Slow Current Flow
Image Lag
Lag
time
Reset Time
0

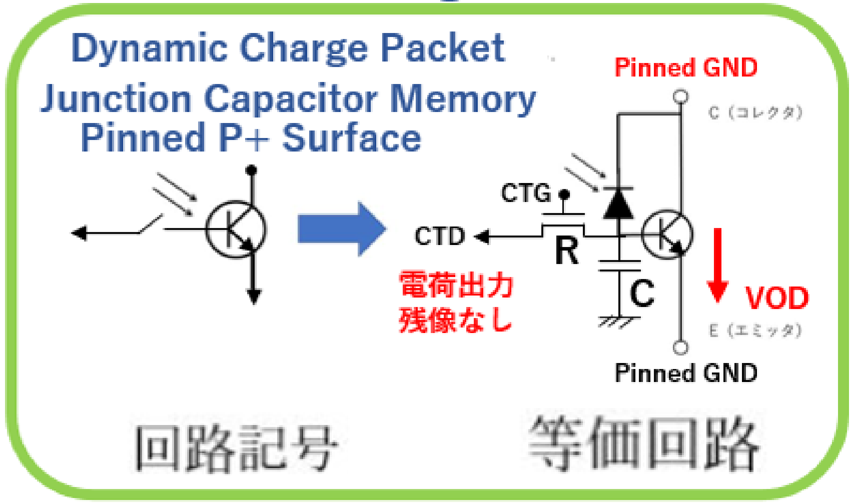
Dynamic N+P junction Photodiode 1966

Static PNP Photo Transistor John Northrup Shive 1950

Dynamic PNP Photo Transistor Yoshiaki Hagiwara 1975







電気容量(C)に電荷(Q)を蓄積・保存する事により
メモリ機能を持つが、書き込みと読み出しの為に
必要な、アクセス時間・遅延時間（RC)が生じる。

	Dynamic N+P junction Photodiode	Static PNP junction Photo Transistor (Shive 1950)	Dynamic PNP junction Photo Transistor (Hagiwara 1975)	Dynamic PNPN junction Photo Thyristor (Hagiwara 1975)
機能	N+P 接合	PNP接合	PNP接合	PNPN接合
光電流量	少ない（電荷出力）	多い（電流出力）	少ない（電荷出力）	少ない（電荷出力）
応答速度	速い（大きな信号電流）	遅い（大きな信号電流）	速い（小さな信号電荷量）	速い（小さな信号電荷量）
直線性	良い	悪い	良い	良い
温度変化に対する出力変化	小さい	大きい	小さい	小さい
電子シャッター機能	なし（残像あり）	なし（残像あり）	あり（残像なし）	あり（残像なし）

JPA1975_127646_裏面照射型_Global_Shutter機能つき_Pinned_Photodiode
萩原の1975年３月５日の発明が44年後の2019年3月になり実現しました。

https://www.sony.com/ja/SonyInfo/News/Press/201903/19-023/

SONY　ホーム　事業・製品　ソニーグループについて　テクノロジー　人材　サステナビリティ　デザイン　投資家情報　お問い合わせ　採用情報

ホーム ＞ ソニーグループについて ＞ ニュースリリース ＞ 2019 ＞ 独自の裏面照射型画素構造グローバルシャッター機能搭載の積層型CMOSイメージセンサー技術を開発

ニュースリリース　English ｜ コンテンツメニュー

萩原の1975年の発明が 44年後の2019年になり実現した。

ソニー独自の裏面照射型画素構造のグローバルシャッター機能を搭載し、高い撮像性能と小型化の両立を実現した積層型CMOSイメージセンサー技術を開発

スマート化が進む産業機器の生産性向上に貢献

ソニー株式会社

ソニーセミコンダクタソリューションズ株式会社

JPA1975_127646_裏面照射型_Global_Shutter機能つき_Pinned_Photodiode

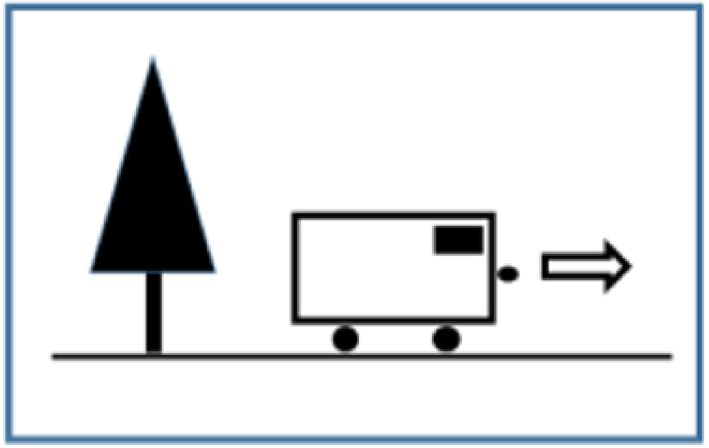
萩原の1975年３月５日の発明が44年後の2019年3月になり実現しました。

International Journal of Systems Science and Applied Mathematics
2021; 6(2): 55-76
http://www.sciencepublishinggroup.com/j/ijssam
doi: 10.11648/j.ijssam.20210602.13
ISSN: 2575-5838 (Print); ISSN: 2575-5803 (Online)

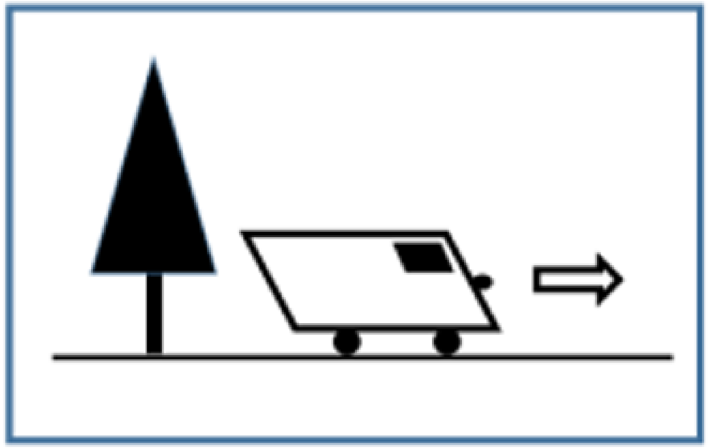
SciencePG
Science Publishing Group

Electrostatic and Dynamic Analysis of P+PNP Double Junction Type and P+PNPN Triple Junction Type Pinned Photodiodes

IJSSAM2021の6月ジャーナル論文の中で、萩原は1975年に出願した日本国出願特許 JPA1975-127647を詳細に英語で初めて紹介した。
このJPA1975-127647特許は萩原ががCMOS Image Sensor に不可欠な Global Shutter 機能の発明者であることを示す証拠となる。



the CCD image sensors with the Built in Global Shutter Function



the classical CMOS image sensors with rotary shutter effect

Figure 23. Undesired Rotary Shutter Effect of Conventional CMOS Image Sensors.

JPA1975_127646_裏面照射型_Global_Shutter機能つき_Pinned_Photodiode

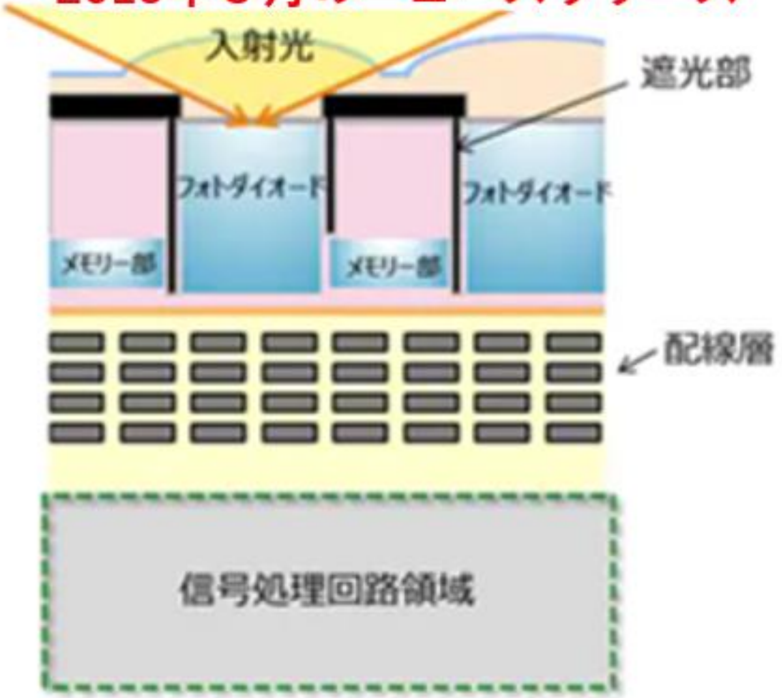
2019年9月に仙台で開催の３次元集積回路のIEEEの国際学会（英語圏）で初めて紹介できた。

2019 International 3D Systems Integration Conference (3DIC)

JPA1975-127646

チップ断面イメージ図

2019年３月のニュースリリース



新開発のグローバルシャッター機能搭載
積層型構造

Multichip CMOS Image Sensor Structure
for Flash Image Acquisition

by Yoshiaki Hagiwara (AIPS)

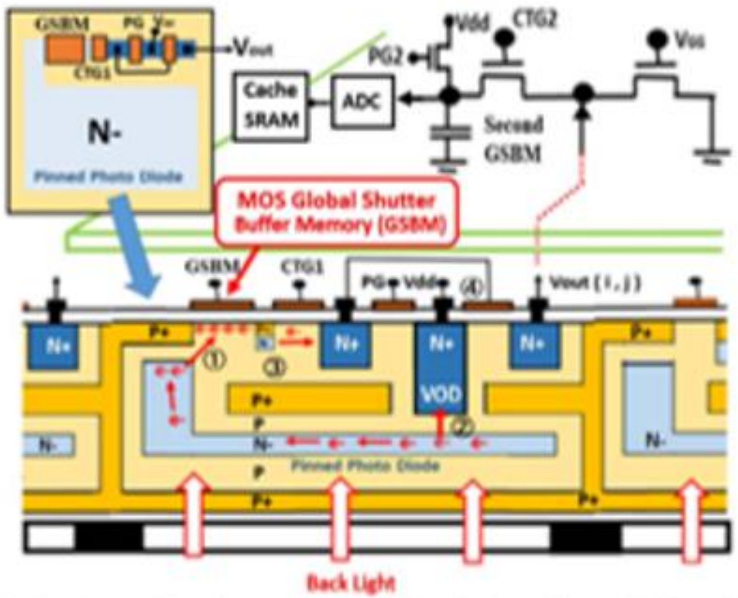


Fig.1: Cross Section of Buried Depletion Pinned Photodiode stacked with two Global Shutter Buffer Memory (GSBM) and CTG stages in two chip configuration for synchronizing data transfer to the receiving ADC and Cache SRAM chips.

図７

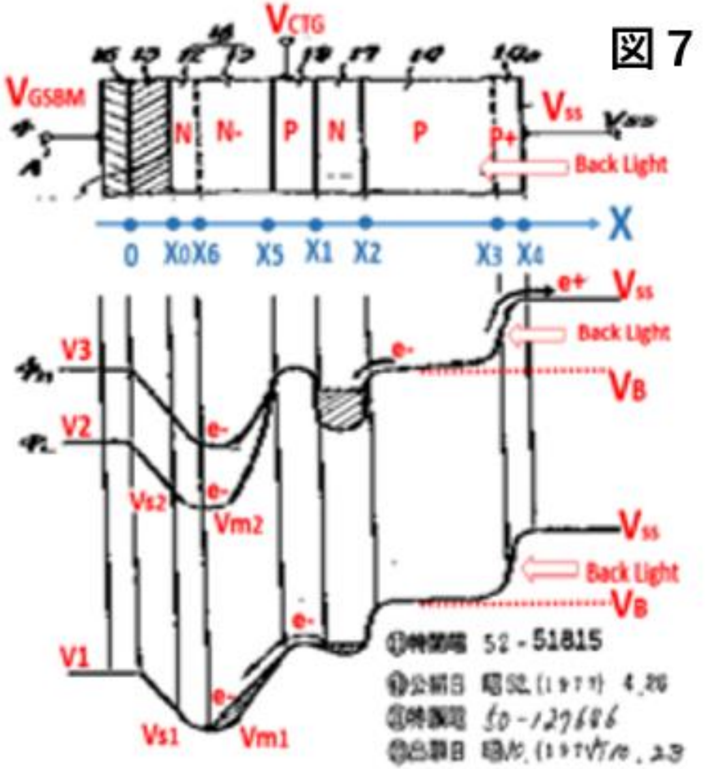


Fig. 8: The P+PNPN junction type Pinned Photodiode[10] with Global Shutter MOS Buffer Memory (GSBM) and the NPN junction type vertical charge transfer gating (CTG).

2019年９月の仙台での国際学会での論文発表

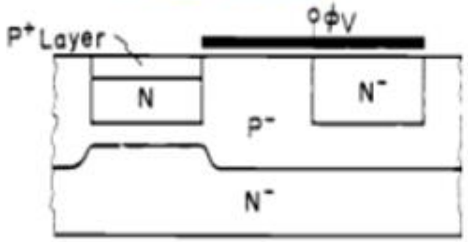
1980年の特許にもIEDM1982の論文にもLocos Isolation の記載は皆無である。いつの間にかこの論文にはLocos Isolation が受光部に採用されている。

2014年12月1日(月)　映像情報メディア学会技術報告　ITE Technical Report Vol.38, No.47
IST2014-52(Dec. 2014)

(Invited) Effect and Limitation of Pinned Photodiode

Nobukazu Teranishi[1,2]

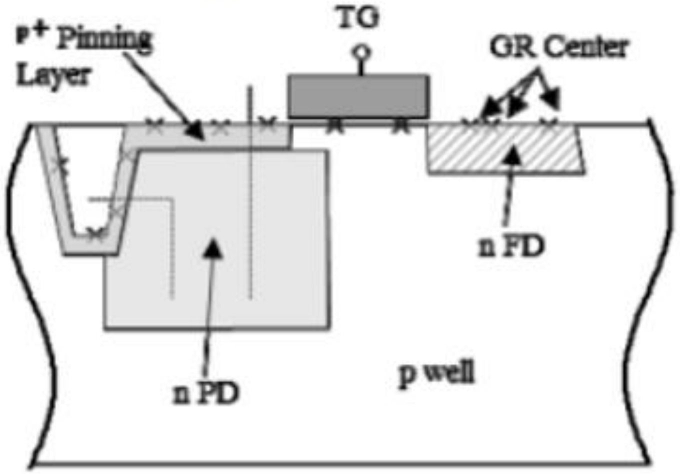
(1) NEC (Teranishi) Buried Photodiode at IEDM1982



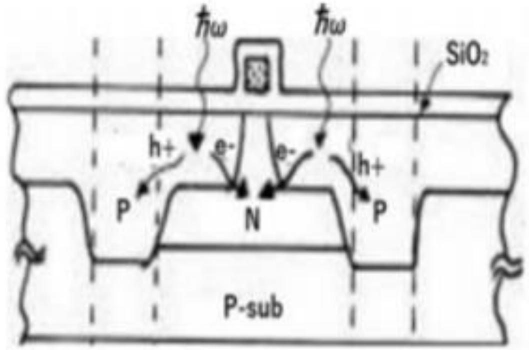
Abstract The pinned photodiode (PPD) is the primary technology for image sensors and used in almost all CCD image sensors and CMOS image sensors. This paper discusses effect and limitation of PPD, especially dark current and electronic shuttering. Even when PPD is used and silicon surface is neutralized, proposed model explains that GR centers at the silicon surface contribute the dark current. The temperature dependence is an activation type with activation energy, E_g, not $E_g/2$. It is important to reduce GR centers for dark current reduction at PPD also. It is also noted that the vertical overflow drain (VOD) shutter combined with PPD has potential of high speed shuttering with small skew.

Practical and Actual Pinned Photodiode does not use LOCOS isolation, but with the adjacent P+ channel stops formed by Deep High Energy Implantation with Lamp Anneal technology developed by Kazuo Nishiyama at Sony in 1978

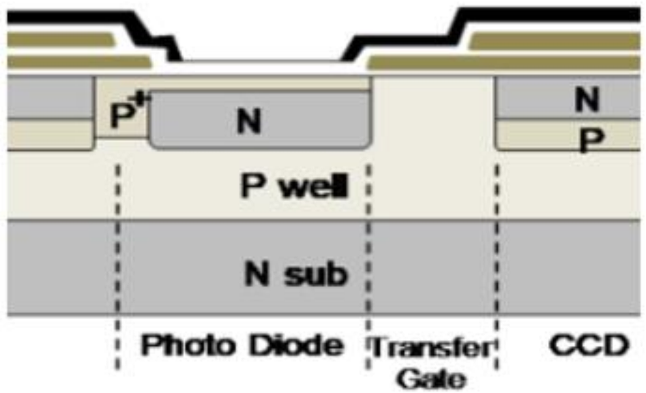
(2) Pinned Photodiode with LOCOS Isolation described by Teranishi in 2014



(3) Pinned Photodiode Sony(Hagiwara) 1978



(4) Pinned Photodiode explained by Semiconductor History Museum



NIKKEI MICRODEVICES 1987 年10 月号

pp.60～67

38万画素に達した固体撮像素子

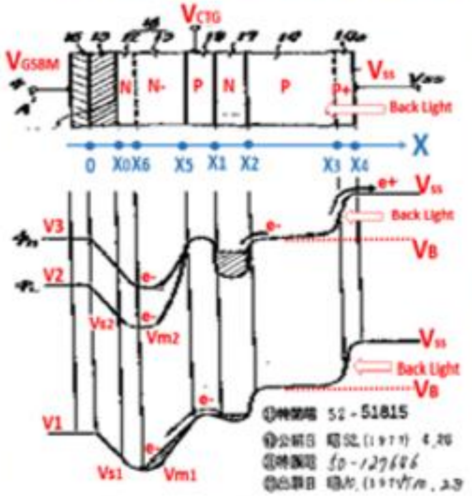
最低照度5 lxの高感度インターライン型CCD

基板に余剰電荷を掃き出し,可変電子シャッタを実現

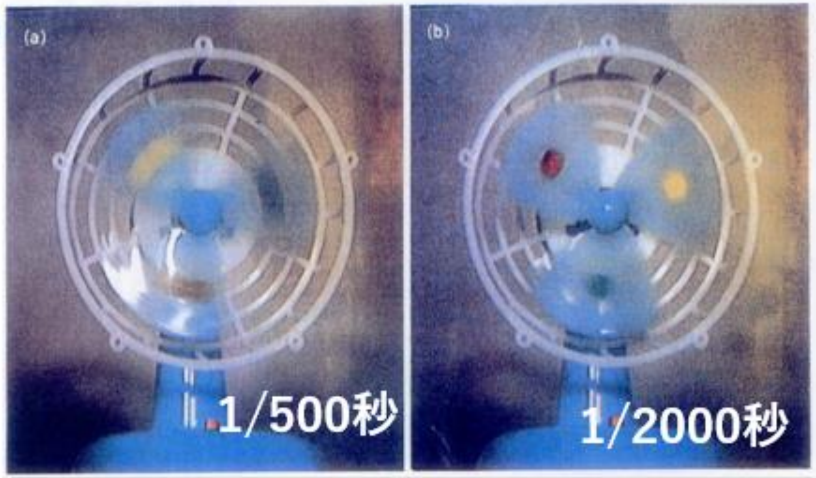
ソニー 半導体事業本部 CCD 事業部
浜崎 正治
鈴木 智行
賀川 能明
石川 貴久枝
宮田 克郎
ソニー国分セミコンダクタ CCD 製造部
神戸 秀夫

最も一般的な固体撮像素子であるインターライン型 CCD で,
2/3 インチで 38 万と大規模な画素数を持つ素子をソニーが製品化した。
画素面積が小さくなることで減少する信号量を確保するため,
縦型オーバーフロー・ドレインを採用して開口率を上げ,
補色フィルタで光の利用効率を上げた。
さらに界面準位からの暗電流を抑えている。
この結果, 81 dB のダイナミック・レンジが得られた。

JPA1975-127646



JPA1975-127646の図７と同一受光構造である。受光表面はGNDにピン留めされた、P+NPNsub 接合型、 すなわちTriple 接合型の Pinned Photodiode.



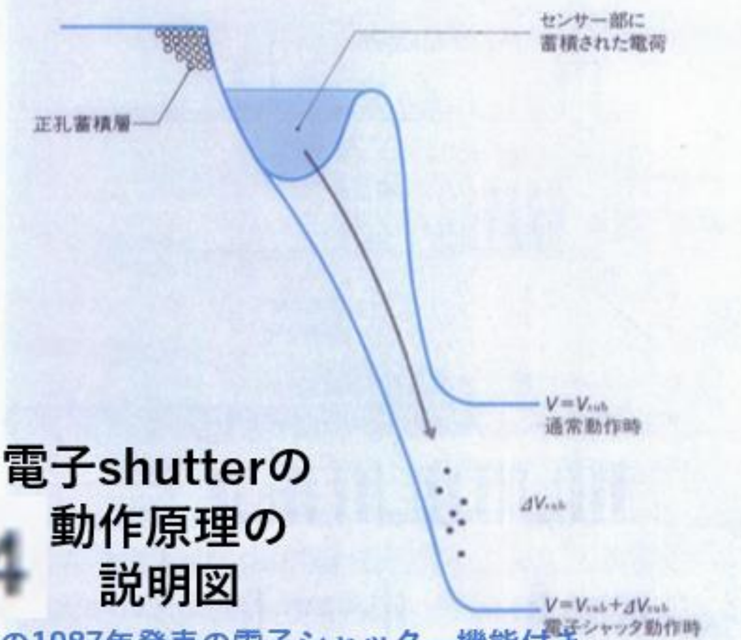


図 4

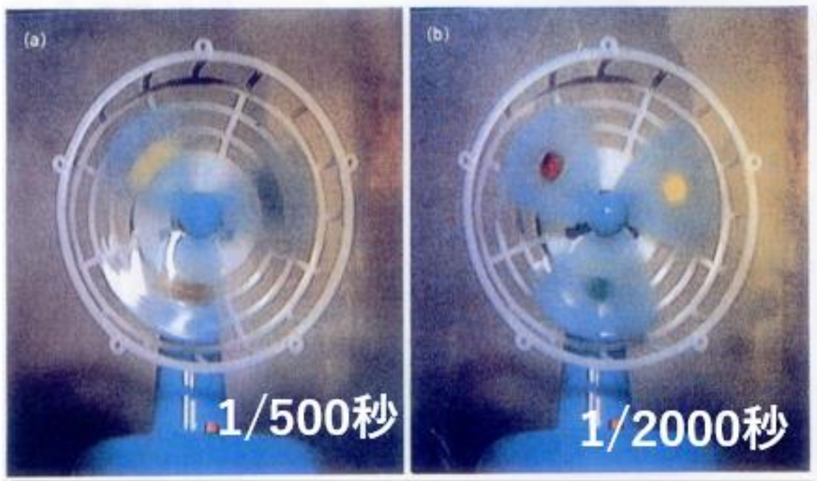
電子shutterの
動作原理の
説明図

SONYの1987年発表の電子シャッター機能付き
Hole Accumulation Diode (HAD) 受光素子構造

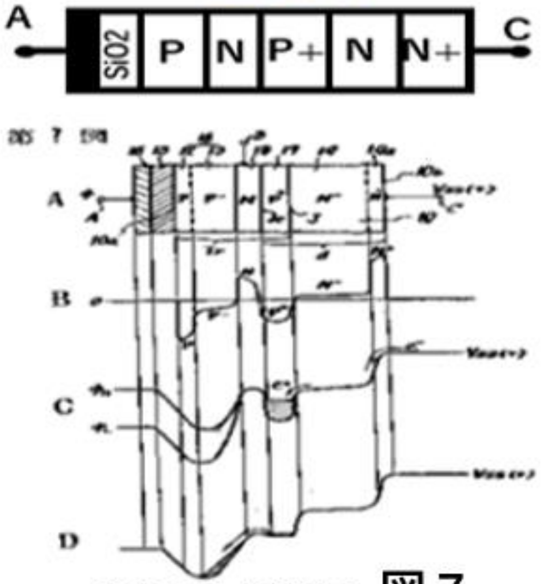
P+PN-PP+接合型太陽電池の提案

信号電荷は基板側だけでなく受光面側でも
掃き出すことができる事を明示している。

**1975年の萩原の３件の出願特許は、「萩原が電子シャッターと
Global シャッターの両方の発明者である」ことの証拠になります。**

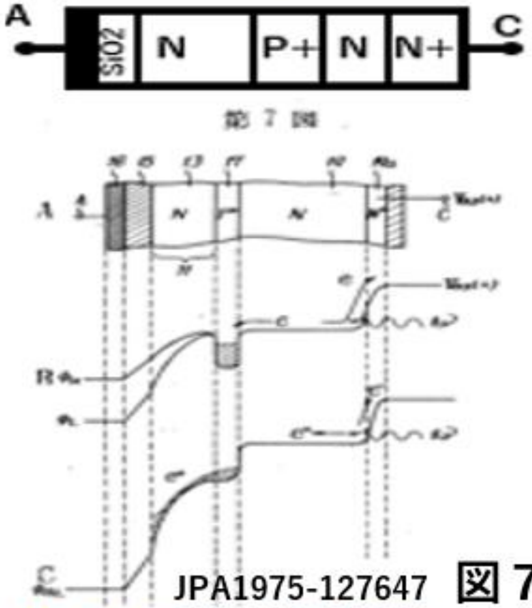


JPA1975-127646
Oct 23, 1975
Pinned Surface
N+NP+NP
Triple 接合型
受光素子



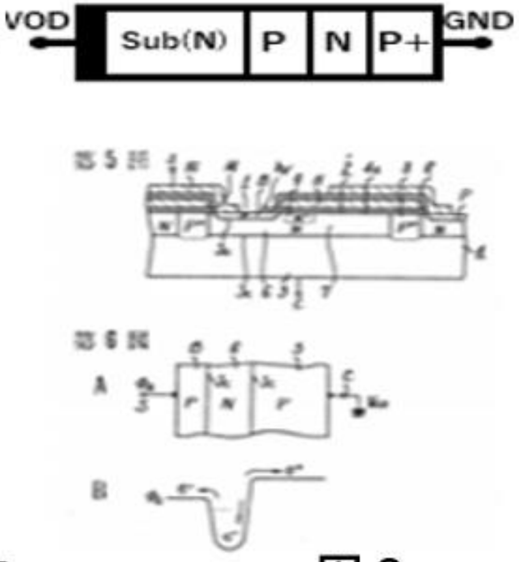
JPA1975-127646 図 7

JPA1975-127647
Oct 23, 1975
Pinned Surface
N+NP+N
Double 接合型
受光素子



JPA1975-127647 図 7

JPA1975-134985
Nov 10, 1975
Pinned Surface
PNP
Double 接合型
受光素子



JPA1975-134985 図 6

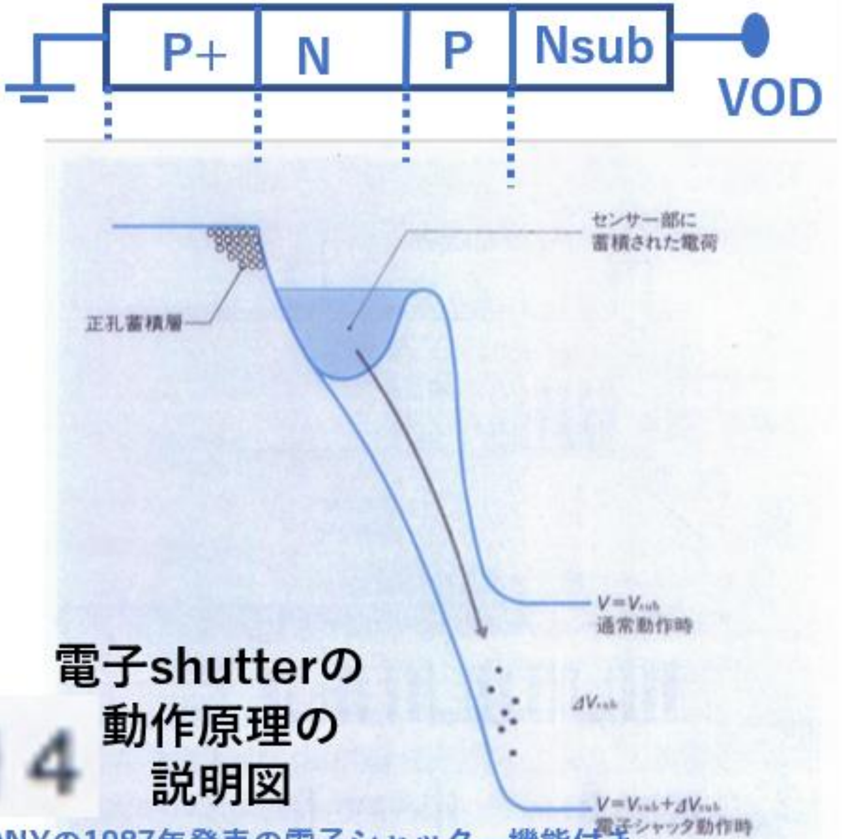


図 4

電子shutterの
動作原理の
説明図

SONYの1987年発表の電子シャッター機能付き
Hole Accumulation Diode (HAD) 受光素子構造

http://www.aiplab.com/JPA_1975_127646_on_NPNP_type_PPD.html
http://www.aiplab.com/JPA_1975_127647_on_NPN_type_PPD.html
http://www.aiplab.com/JPA_1975_134985_on_PPD_with_VOD.ht
http://www.aiplab.com/JPA_1977_126885_on_Electric_Shutter.h
http://www.aiplab.com/JPA_2020_131313_on_PPD_Solar_Cell.html

Sonyは「１９７５年に萩原が VOD機能を持つPinned Photodiode（PPD)の発明者だ」と断定した。

SONY　ホーム　事業・製品　ソニーグループについて　テクノロジー　人材　サステナビリティ　デザイン　投資家情報　お問い合わせ　採用情報

２０２０年6月２６日発表

日本語 | English

積層型多機能CMOSイメージセンサーを支える代表的なソニー発明について

1975年の萩原の３件の出願特許は、「萩原が電子シャッターと
Global シャッターの両方の発明者である」ことの証拠になります。

ソニー株式会社
ソニーセミコンダクタソリューションズ株式会社

裏面照射型CMOSイメージセンサーに採用されたPinned Photodiode

ソニーのイメージセンサーの発明の歴史は、古くはCCDの時代までさかのぼる。中でもPinned Photodiodeは、裏面照射型CMOSセンサーの性能向上にも貢献する技術であり、その発明と製品開発の歴史を紐解く。

ソニーは1975年、裏面照射型のN+NP+N接合型とN+NP+NP接合型のPinned Photodiode（PPD）を採用したCCDイメージセンサーを発明した（出願特許1975-127646,1975-127647 萩原　良昭）。同年、その構造をヒントに、VOD（縦型オーバーフロードレイン）機能を持つ、PNP接合型PPDを発明した（特許第1215101号　萩原　良昭）。ソニーはその後、イオン打ち込み技術により濃いP+のチャンネルストップ領域をその受光部近傍に形成したPNP接合型のPPD技術を採用したフレームトランスファー型CCDイメージセンサーの原理試作に世界で初めて成功し、1978年のSSDM1978の学会で論文を発表した（Y. Hagiwara, M. Abe, and C. Okada, “A 380H x 488V CCD imager with narrow channel transfer gates”, Proc. The 10th Conference on Solid State Devices, Tokyo, (1978)）。
1980年にはソニーはこのPNP接合型PPD を採用したワンチップのフレームトランスファーCCDイメージセンサーを使ったカメラ一体型VTRの試作に成功し、東京では当時社長の岩間が、ニューヨークでは会長の盛田が同日記者会見をして世界を驚かせた。1987年にはソニーは、VOD（縦型オーバーフロードレイン）機能を持つ「イオン打ち込み技術により濃いP+のチャンネルストップ領域をその受光部近傍に形成したPPD」をインターライン転送型CCDイメージセンサーに世界で初めて採用した8ミリビデオのカムコーダーの開発に成功しビデオカメラの市場を開拓した。
このような長い歴史を経て育まれてきたPPDの技術が今も裏面照射型CMOSイメージセンサーに採用されている。

半導体産業人協会の日本半導体歴史館は「萩原が 1975年にPinned Photodiodeを提案した」と断定している。

イメージセンサ用フォトダイオードの改良（ソニー、日立、nec、東芝）(shmj.or.jp)

http://www.shmj.or.jp/museum2010/exhibi1005.html

半導体イメージセンサでは受光素子にフォトダイオードが用いられる。1987年、ソニーは現在ピン留めフォトダイオード(Pinned Photodiode)と呼ばれている受光素子(ソニーはこのフォトダイオードをHAD : Hole Accumulation Diodeと呼んだ)を用いた2/3インチ38万画素IT(Interline Transfer)-CCDイメージセンサを搭載した、 8ミリVTR一体型ビデオカメラ「CCD-V90」を発表した[1]。

ピン留めフォトダイオードは図1に示すように、N層全体をP層で覆い、受光面のP層を高濃度P^+にしたフォトダイオードである。この構造では、受光面のP^+表面が基板電位にピン留めされるため、 1984年にKodakによってピン留めフォトダイオードと命名された。高感度受光、広いダイナミックレンジに加えて、残像の発生もなく、受光表面のGRセンターの影響低下による暗電流・白傷の大幅低減などの特長があり、 イメージセンサ用フォトダイオードとして極めて優れた性能を有する。

1975年、ソニーからPNPトランジスタを受光素子とする提案がなされた[3]。受光部をP^+層(エミッタ)にすることにより従来のフォトダイオードのように表面電位を制御するセンサー電極で受光面全面を覆う必要をなくし、 受光感度を大幅に向上さることを目的とした。受光部表面をP^+層にするピン留めフォトダイオードの基本となる提案であった。

Pinned Photodiode

続いてフォトダイオードの受光面P^+層を基板電位にする提案が日立とソニーからなされた。日立からは1977年、表面高濃度P^+層をP型基板(ウエル)に接続し基板と同じ電位にピン留めすることで 電荷蓄積容量を増加し、フォトダイオードのダイナミックレンジを広げる構造が提示された[4]。またソニーは1978年、同じ構造のフォトダイオードを用いたFT(Frame Transfer)-CCDイメージセンサを発表した[5]。それを発展させた2/3インチ型28万画素FT-CCDイメージセンサを用いた、

【参考文献】

【1】浜崎正治、鈴木智行、賀川能明、石川貴久枝、宮田克郎、神戸秀夫、“可変速電子シャタ付IT-CCD撮像素子”、テレビジョン学会技術報告、vol. 12, no. 12, pp. 31-36, (1988)

【2】池田勝己、関根弘一、金子武彦、山田哲生、郡戸久美男、“1/3インチ36万画素IT-CCDセンサー”、テレビジョン学会技術報告、vol. 15, no, 16, pp. 31-36, (1991)

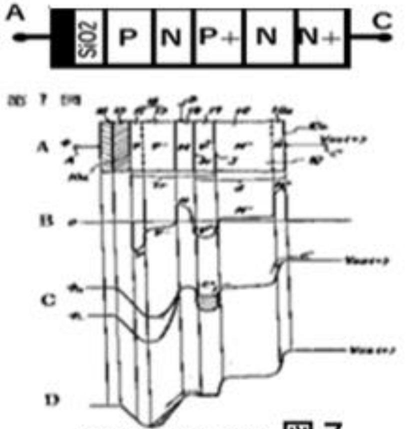
【3】萩原良昭、“固体撮像装置”、特許公報　昭58-46905　(1975年11月10日出願)

JPA1975-134985

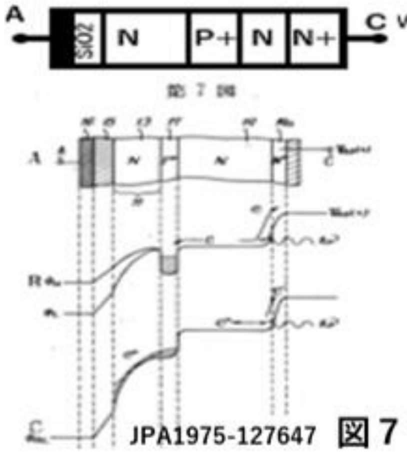
【4】小池紀雄、竹本一八男、“固体撮像装置”特許公報　昭62-20750（1977年1月10日出願）

【5】Y. Hagiwara, M. Abe, and C. Okada, “A 380H x 488V CCD imager with narrow channel transfer gates”, Proc. The 10th Conference on Solid State Devices, Tokyo, (1978): Japanese Journal of Applied Physics, vol. 18, Supplements 18-1, pp. 335-340, (1979)

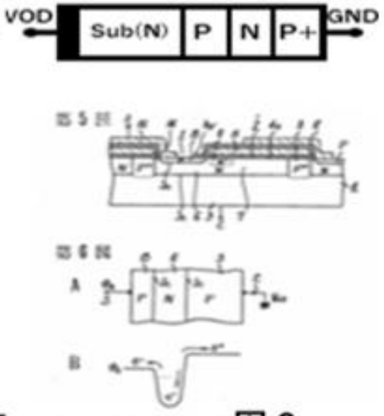
【6】梶野功、島田勝、中田康雄、平田芳美、萩原良昭、“ナローチャネルCCD単板カラーカメラ”、テレビジョン学会技術報告、vol. 5, no. 29, pp. 32-36, (1981)



JPA1975-127646 図7



JPA1975-127647 図7



JPA1975-134985 図6

半導体産業人協会日本半導体歴史館は「萩原が Pinned Photodiodeの基本提案者」と断定している。

[イメージセンサ用フォトダイオードの改良（ソニー、日立、nec、東芝）（shmj.or.jp）](http://www.shmj.or.jp/museum2010/exhibi1005.html)

http://www.shmj.or.jp/museum2010/exhibi1005.html

半導体イメージセンサでは受光素子にフォトダイオードが用いられる。1987年、ソニーは現在ピン留めフォトダイオード(Pinned Photodiode)と呼ばれている受光素子(ソニーはこのフォトダイオードをHAD：Hole Accumulation Diodeと呼んだ)を用いた2/3インチ38万画素IT(Interline Transfer)-CCDイメージセンサを搭載した、８ミリVTR一体型ビデオカメラ「CCD-V90」を発表した[1]。

ピン留めフォトダイオードは図1に示すように、N層全体をP層で覆い、受光面のP層を高濃度P^+にしたフォトダイオードである。この構造では、受光面のP^+表面が基板電位にピン留めされるため、1984年にKodakによってピン留めフォトダイオードと命名された。高感度受光、広いダイナミックレンジに加えて、残像の発生もなく、受光表面のGRセンターの影響低下による暗電流・白傷の大幅低減などの特長があり、イメージセンサ用フォトダイオードとして極めて優れた性能を有する。

1975年、ソニーからPNPトランジスタを受光素子とする提案がなされた[3]。受光部をP^+層(エミッタ)にすることにより従来のフォトダイオードのように表面電位を制御するセンサー電極で受光面全面を覆う必要をなくし、受光感度を大幅に向上さることを目的とした。受光部表面をP^+層にするピン留めフォトダイオードの基本となる提案であった。

続いてフォトダイオードの受光面P^+層を基板電位にする提案が日立とソニーからなされた。日立からは1977年、表面高濃度P^+層をP型基板(ウエル)に接続し基板と同じ電位にピン留めすることで電荷蓄積容量を増加し、フォトダイオードのダイナミックレンジを広げる構造が提示された[4]。またソニーは1978年、同じ構造のフォトダイオードを用いたFT(Frame Transfer)-CCDイメージセンサを発表した[5]。それを発展させた2/3インチ型28万画素FT-CCDイメージセンサを用いた、

【参考文献】

【1】浜崎正治、鈴木智行、賀川能明、石川貴久枝、宮田克郎、神戸秀夫、“可変速電子シャタ付IT-CCD撮像素子”、テレビジョン学会技術報告、vol. 12, no. 12, pp. 31-36, (1988)

【2】池田勝己、関根弘一、金子武彦、山田哲生、郡戸久美男、“1/3インチ36万画素IT-CCDセンサー”、テレビジョン学会技術報告、vol. 15, no, 16, pp. 31-36, (1991)

【3】萩原良昭、“固体撮像装置”、特許公報　昭58-46905　（1975年11月10日出願）

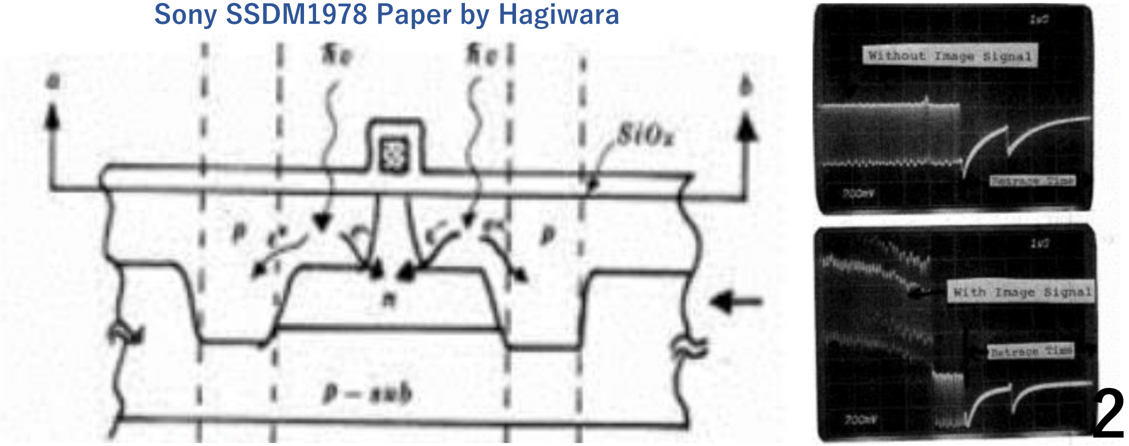
【4】小池紀雄、竹本一八男、“固体撮像装置”特許公報　昭62-20750（1977年1月10日出願）

【5】Y. Hagiwara, M. Abe, and C. Okada, “A 380H x 488V CCD imager with narrow channel transfer gates”, Proc. The 10th Conference on Solid State Devices, Tokyo, (1978): Japanese Journal of Applied Physics, vol. 18, Supplements 18-1, pp. 335-340, (1979)

【6】梶野功、島田勝、中田康雄、平田芳美、萩原良昭、“ナローチャネルCCD単板カラーカメラ”、テレビジョン学会技術報告、vol. 5, no. 29, pp. 32-36, (1981)

Excellent Blue Light Sensitivity and No Image Lag with Adjacent P+ Channel Stops

Sony SSDM1978 Paper by Hagiwara



半導体産業人協会日本半導体歴史館は「萩原が Pinned Photodiodeの基本提案者」と断定している。

イメージセンサ用フォトダイオードの改良（ソニー、日立、nec、東芝）(shmj.or.jp)

http://www.shmj.or.jp/museum2010/exhibi1005.html

半導体イメージセンサでは受光素子にフォトダイオードが用いられる。1987年、ソニーは現在ピン留めフォトダイオード(Pinned Photodiode)と呼ばれている受光素子(ソニーはこのフォトダイオードをHAD : Hole Accumulation Diodeと呼んだ)を用いた2/3インチ38万画素IT(Interline Transfer)-CCDイメージセンサを搭載した、8ミリVTR一体型ビデオカメラ「CCD-V90」を発表した[1]。

ピン留めフォトダイオードは図1に示すように、N層全体をP層で覆い、受光面のP層を高濃度P^+にしたフォトダイオードである。この構造では、受光面のP^+表面が基板電位にピン留めされるため、1984年にKodakによってピン留めフォトダイオードと命名された。高感度受光、広いダイナミックレンジに加えて、残像の発生もなく、受光表面のGRセンターの影響低下による暗電流・白傷の大幅低減などの特長があり、イメージセンサ用フォトダイオードとして極めて優れた性能を有する。

1975年、ソニーからPNPトランジスタを受光素子とする提案がなされた[3]。受光部をP^+層(エミッタ)にすることにより従来のフォトダイオードのように表面電位を制御するセンサー電極で受光面全面を覆う必要をなくし、受光感度を大幅に向上さることを目的とした。受光部表面をP^+層にするピン留めフォトダイオードの基本となる提案であった。

続いてフォトダイオードの受光面P^+層を基板電位にする提案が日立とソニーからなされた。日立からは1977年、表面高濃度P^+層をP型基板(ウエル)に接続し基板と同じ電位にピン留めすることで電荷蓄積容量を増加し、フォトダイオードのダイナミックレンジを広げる構造が提示された[4]。またソニーは1978年、同じ構造のフォトダイオードを用いたFT(Frame Transfer)-CCDイメージセンサを発表した[5]。それを発展させた2/3インチ型28万画素FT-CCDイメージセンサを用いた、

【参考文献】

【1】浜崎正治、鈴木智行、賀川能明、石川貴久枝、宮田克郎、神戸秀夫、"可変速電子シャタ付IT-CCD撮像素子"、テレビジョン学会技術報告、vol. 12, no. 12, pp. 31-36, (1988)

【2】池田勝己、関根弘一、金子武彦、山田哲生、郡戸久美男、"1/3インチ36万画素IT-CCDセンサー"、テレビジョン学会技術報告、vol. 15, no, 16, pp. 31-36, (1991)

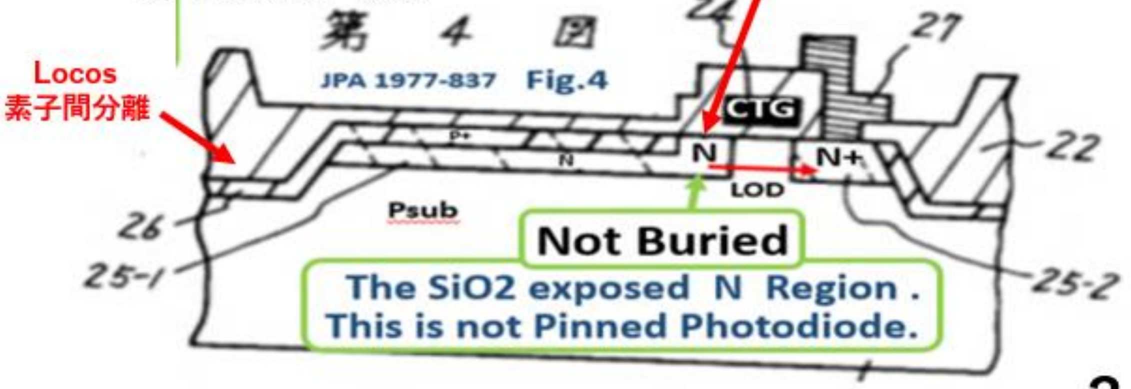
【3】萩原良昭、"固体撮像装置"、特許公報　昭58-46905　(1975年11月10日出願)

【4】小池紀雄、竹本一八男、"固体撮像装置"特許公報　昭62-20750 (1977年1月10日出願)

【5】Y. Hagiwara, M. Abe, and C. Okada, "A 380H x 488V CCD imager with narrow channel transfer gates", Proc. The 10th Conference on Solid State Devices, Tokyo, (1978): Japanese Journal of Applied Physics, vol. 18, Supplements 18-1, pp. 335-340, (1979)

【6】梶野功、島田勝、中田康雄、平田芳美、萩原良昭、"ナローチャネルCCD単板カラーカメラ"、テレビジョン学会技術報告、vol. 5, no. 29, pp. 32-36, (1981)

JPA1977-837



2.15

半導体産業人協会日本半導体歴史館は「萩原が Pinned Photodiodeの基本提案者」と断定している。

[イメージセンサ用フォトダイオードの改良（ソニー、日立、nec、東芝）(shmj.or.jp)]

http://www.shmj.or.jp/museum2010/exhibi1005.html

半導体イメージセンサでは受光素子にフォトダイオードが用いられる。1987年、ソニーは現在ピン留めフォトダイオード(Pinned Photodiode)と呼ばれている受光素子(ソニーはこのフォトダイオードをHAD：Hole Accumulation Diodeと呼んだ)を用いた2/3インチ38万画素IT(Interline Transfer)-CCDイメージセンサを搭載した、８ミリVTR一体型ビデオカメラ「CCD-V90」を発表した[1]。

ピン留めフォトダイオードは図1に示すように、N層全体をP層で覆い、受光面のP層を高濃度P^+にしたフォトダイオードである。この構造では、受光面のP^+表面が基板電位にピン留めされるため、1984年にKodakによってピン留めフォトダイオードと命名された。高感度受光、広いダイナミックレンジに加えて、残像の発生もなく、受光表面のGRセンターの影響低下による暗電流・白傷の大幅低減などの特長があり、イメージセンサ用フォトダイオードとして極めて優れた性能を有する。

1975年、ソニーからPNPトランジスタを受光素子とする提案がなされた[3]。受光部をP^+層(エミッタ)にすることにより従来のフォトダイオードのように表面電位を制御するセンサー電極で受光面全面を覆う必要をなくし、受光感度を大幅に向上さることを目的とした。受光部表面をP^+層にするピン留めフォトダイオードの基本となる提案であった。

続いてフォトダイオードの受光面P^+層を基板電位にする提案が日立とソニーからなされた。日立からは1977年、表面高濃度P^+層をP型基板(ウエル)に接続し基板と同じ電位にピン留めすることで 電荷蓄積容量を増加し、フォトダイオードのダイナミックレンジを広げる構造が提示された[4]。またソニーは1978年、同じ構造のフォトダイオードを用いたFT(Frame Transfer)-CCDイメージセンサを発表した[5]。それを発展させた2/3インチ型28万画素FT-CCDイメージセンサを用いた

【参考文献】

【1】浜崎正治、鈴木智行、賀川能明、石川貴久枝、宮田克郎、神戸秀夫、“可変速電子シャタ付IT-CCD撮像素子”、テレビジョン学会技術報告、vol. 12, no. 12, pp. 31-36, (1988)

【2】池田勝己、関根弘一、金子武彦、山田哲生、郡戸久美男、“1/3インチ36万画素IT-CCDセンサー”、テレビジョン学会技術報告、vol. 15, no, 16, pp. 31-36, (1991)

【3】萩原良昭、“固体撮像装置”、特許公報　昭58-46905　（1975年11月10日出願）

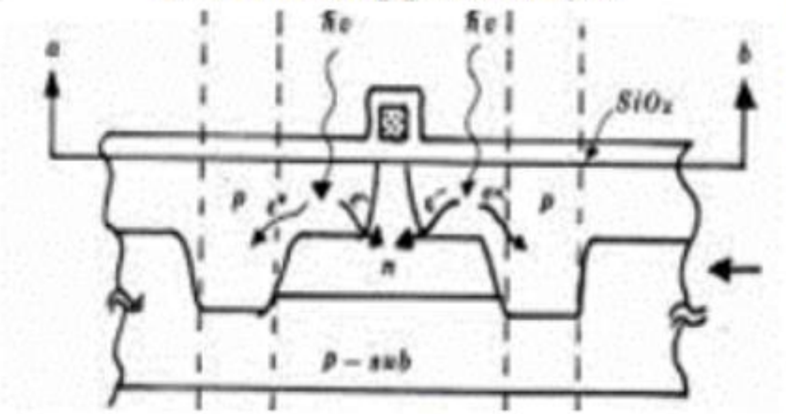
【4】小池紀雄、竹本一八男、“固体撮像装置”特許公報　昭62-20750（1977年1月10日出願）

【5】Y. Hagiwara, M. Abe, and C. Okada, “A 380H x 488V CCD imager with narrow channel transfer gates”, Proc. The 10th Conference on Solid State Devices, Tokyo, (1978): Japanese Journal of Applied Physics, vol. 18, Supplements 18-1, pp. 335-340, (1979)

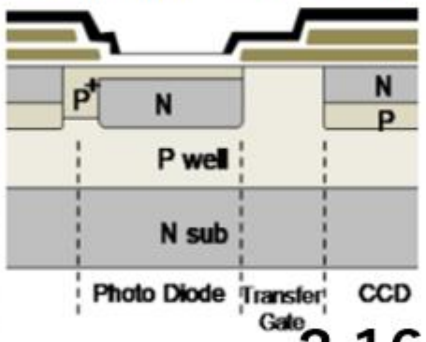
【6】梶野功、島田勝、中田康雄、平田芳美、萩原良昭、“ナローチャネルCCD単板カラーカメラ”、テレビジョン学会技術報告、vol. 5, no. 29, pp. 32-36, (1981)

Excellent Blue Light Sensitivity and No Image Lag with Adjacent P+ Channel Stops

Sony SSDM1978 Paper by Hagiwara



Pinned Photodiode explained by Semiconductor History Museum



Sonyは「１９７５年に萩原が VOD機能を持つPinned Photodiode（PPD)の発明者だ」と断定した。

SONY　ホーム　事業・製品　ソニーグループについて　テクノロジー　人材　サステナビリティ　デザイン　投資家情報　お問い合わせ　採用情報

２０２０年6月２６日発表

日本語 | English

積層型多機能CMOSイメージセンサーを支える代表的なソニー発明について

1975年の萩原の３件の出願特許は、「萩原が電子シャッターと Global シャッターの両方の発明者である」ことの証拠になります。

ソニー株式会社
ソニーセミコンダクタソリューションズ株式会社

裏面照射型CMOSイメージセンサーに採用されたPinned Photodiode

ソニーのイメージセンサーの発明の歴史は、古くはCCDの時代までさかのぼる。中でもPinned Photodiodeは、裏面照射型CMOSセンサーの性能向上にも貢献する技術であり、その発明と製品開発の歴史を紐解く。

ソニーは1975年、裏面照射型のN+NP+N接合型とN+NP+NP接合型のPinned Photodiode（PPD）を採用したCCDイメージセンサーを発明した（出願特許1975-127646,1975-127647 萩原　良昭）。同年、その構造をヒントに、VOD（縦型オーバーフロードレイン）機能を持つ、PNP接合型PPDを発明した（特許第1215101号　萩原　良昭）。ソニーはその後、イオン打ち込み技術により濃いP+のチャンネルストップ領域をその受光部近傍に形成したPNP接合型のPPD技術を採用したフレームトランスファー型CCDイメージセンサーの原理試作に世界で初めて成功し、1978年のSSDM1978の学会で論文を発表した（Y. Hagiwara, M. Abe, and C. Okada, “A 380H x 488V CCD imager with narrow channel transfer gates”, Proc. The 10th Conference on Solid State Devices, Tokyo, (1978)）。
1980年にはソニーはこのPNP接合型PPD を採用したワンチップのフレームトランスファーCCDイメージセンサーを使ったカメラ一体型VTRの試作に成功し、東京では当時社長の岩間が、ニューヨークでは会長の盛田が同日記者会見をして世界を驚かせた。1987年にはソニーは、VOD（縦型オーバーフロードレイン）機能を持つ「イオン打ち込み技術により濃いP+のチャンネルストップ領域をその受光部近傍に形成したPPD」をインターライン転送型CCDイメージセンサーに世界で初めて採用した8ミリビデオのカムコーダーの開発に成功しビデオカメラの市場を開拓した。
このような長い歴史を経て育まれてきたPPDの技術が今も裏面照射型CMOSイメージセンサーに採用されている。

1980年の特許にもIEDM1982の論文にもLocos Isolation の記載は皆無である。いつの間にかこの論文にはLocos Isolation が受光部に採用されている。

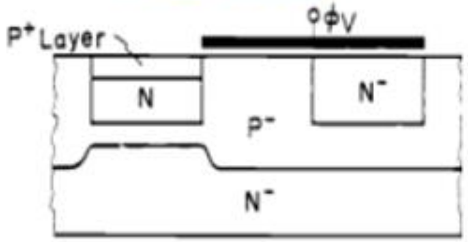
2014年12月1日(月)　　映像情報メディア学会技術報告　　ITE Technical Report Vol.38,No.47
IST2014-52(Dec.2014)

(Invited) Effect and Limitation of Pinned Photodiode

Nobukazu Teranishi[1,2]

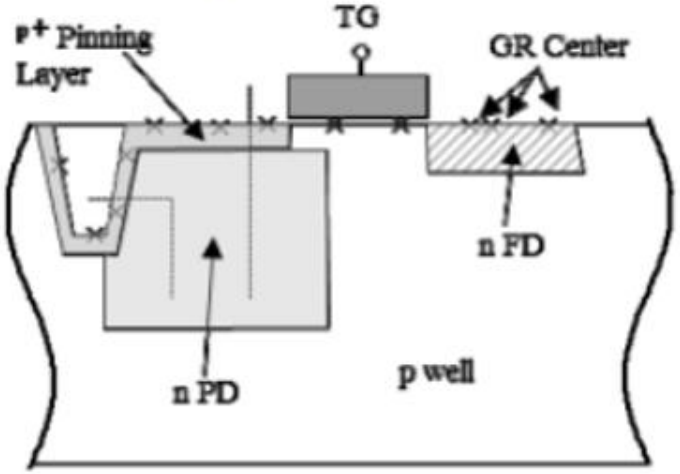
Abstract The pinned photodiode (PPD) is the primary technology for image sensors and used in almost all CCD image sensors and CMOS image sensors. This paper discusses effect and limitation of PPD, especially dark current and electronic shuttering. Even when PPD is used and silicon surface is neutralized, proposed model explains that GR centers at the silicon surface contribute the dark current. The temperature dependence is an activation type with activation energy, E_g, not $E_g/2$. It is important to reduce GR centers for dark current reduction at PPD also. It is also noted that the vertical overflow drain (VOD) shutter combined with PPD has potential of high speed shuttering with small skew.

(1) NEC（Teranishi）
Buried Photodiode
at IEDM1982

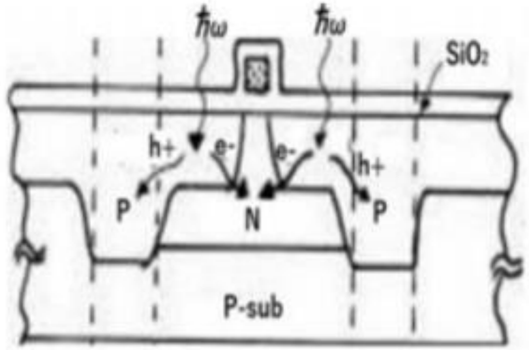


Practical and Actual Pinned Photodiode does not use LOCOS isolation, but with the adjacent P+ channel stops formed by Deep High Energy Implantation with Lamp Anneal technology developed by Kazuo Nishiyama at Sony in 1978

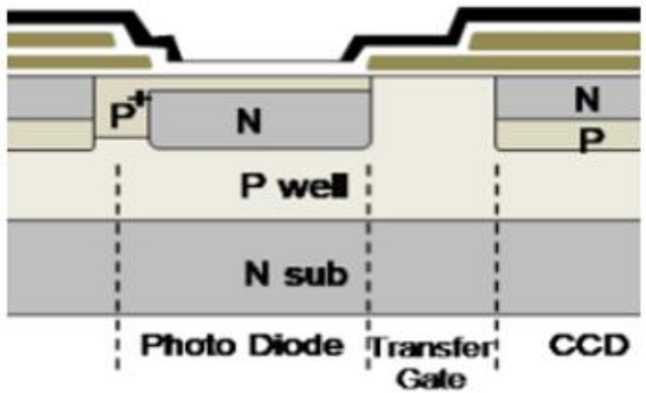
(2) Pinned Photodiode with LOCOS Isolation
described by Teranishi in 2014



(3) Pinned Photodiode
Sony(Hagiwara) 1978



(4) Pinned Photodiode explained by
Semiconductor History Museum



Proc. of the International Conference on Electrical, Computer and Energy Technologies (ICECET)
9-10 December 2021, Cape Town-South Africa

Invention and Historical Development Efforts of Pinned Buried Photodiode

Yoshiaki Hagiwara

AIPLAB

tificial Intelligent Partnar System (AIPS)

Atsugi-city, Japan

hagiwara-yoshiaki@aiplab.com

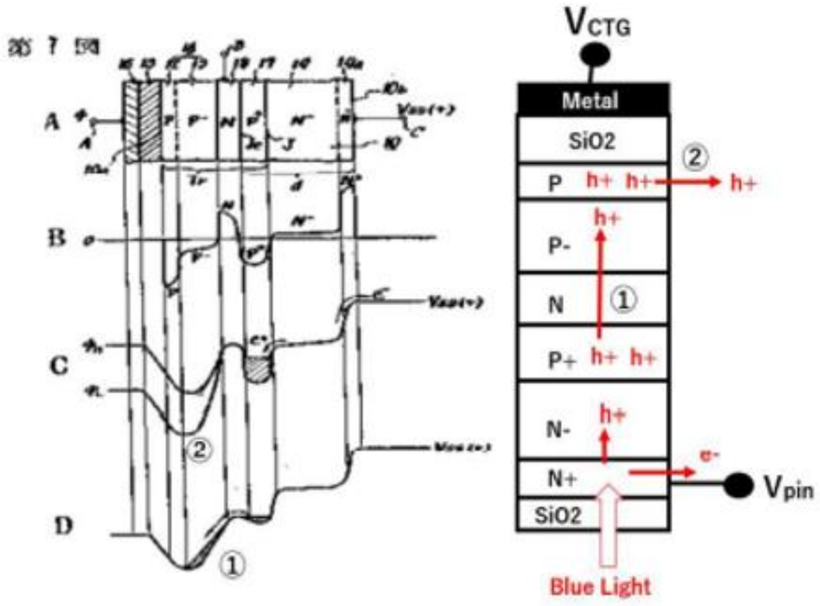


Fig. 5 The N+N-P+NP-N triple junction Pinned Photodiode which is a reproduction of a figure drawn in Japanese patent application JPA1975-127646.

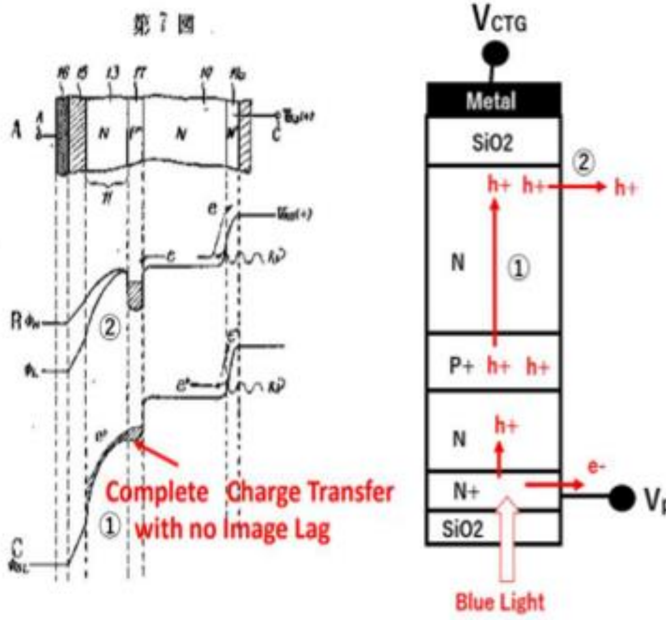


Fig. 6 The N+N-P+N double junction Pinned Photodiode which is a reproduction of a figure drawn in Japanese patent application JPA1975-127647.

１９７５年の特許出願は日本語で記載されたものである。IEEEの国際学会などの、英語圏の学会ではまったくその発明の内容を紹介していなかった。２０２１年１２月になり、初めて、英語圏の学会で詳細に、「残像のないVOD付きのPinned Photodiodeの発明者は萩原だ」と説明した。

Proc. of the International Conference on Electrical, Computer and Energy Technologies (ICECET)
9-10 December 2021, Cape Town-South Africa

Pinned Buried PIN Photodiode Type Solar Cell

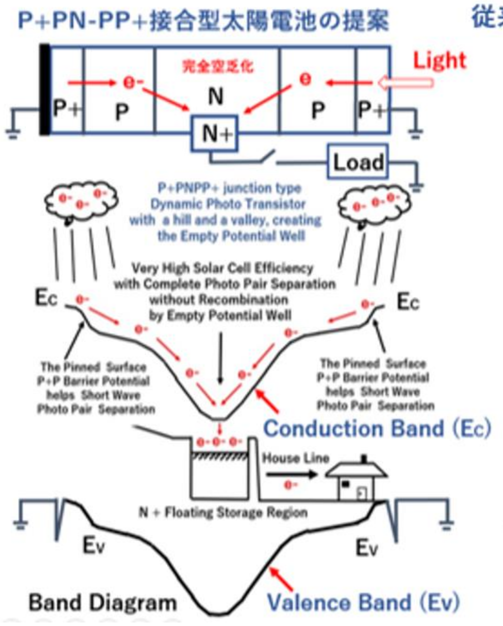
Yoshiaki Hagiwara

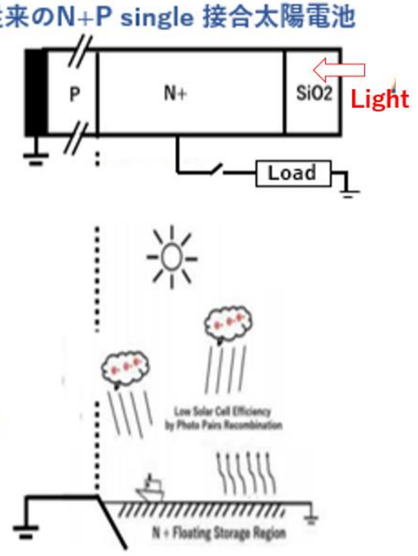
AIPLAB

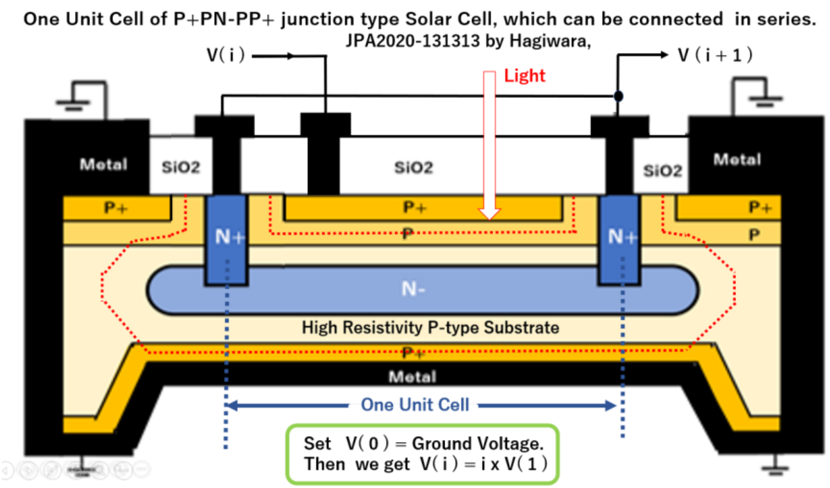
Artificial Intelligent Partnar System (AIPS

Atsugi-city, Japan

hagiwara-yoshiaki@aiplab.com







（1）超短波長光感度特性を持ち
（2）Anti-blooming機能を持ち
（3）電子シャッター機能を持ち
（4）Global Shutter機能をち
（5）かつ残像のない特性をつ、
（6）受光表面がピン留めされた
Pinned Photodiodeを1975年
にもとSonyの萩原は発明した。

この受光構造を超光感度の新型太陽電池として開発し将来の日本の半導体電子デバイス産業の、「日本の産業のコメ」として育て、発展されて日本のエネルギ対策に貢献したいです。

Wikipedia は「萩原が Pinned Photodiodeの発明者だ」と知られていると記載している。

https://ja.wikipedia.org/wiki/萩原良昭

YoshiakiHagiwara19480704　会話　下書き　個人設定　ベータ版　ウォッチリスト　投稿記録　ログアウト

ページ　ノート　閲覧　編集　履歴表示　Wikipedia内を検索

ウィキペディア
フリー百科事典

メインページ
コミュニティ・ポータル
最近の出来事
新しいページ
最近の更新
おまかせ表示
練習用ページ
アップロード (ウィキメディア・コモンズ)

ヘルプ

ヘルプ
井戸端
お知らせ
バグの報告
寄付
ウィキペディアに関するお問い合わせ

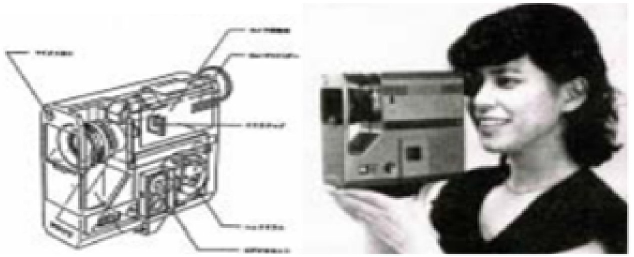
萩原良昭

出典: フリー百科事典『ウィキペディア（Wikipedia）』

萩原 良昭（はぎわら よしあき、1948年7月4日 - ）は、日本の科学者、エンジニア、工学者、ならびに発明家。

主にソニー株式会社においてイメージセンサ（撮像デバイス）の研究を行い、デジタルカメラの撮像デバイスの主流となっている埋込フォトダイオード(英: Pinned Photodiode) [1] を発明したことで知られる。

目次 [非表示]



<FCX016>　570H x 498V One-Chip FT CCD Color Imager, 1978

- 1975年3月５日に Double 接合型受光素子を発明し SONY（株）社内の知財へ萩原は公式に出願した。
- １９７５年１０月２３日には萩原は２件の特許、JPA1975-127646とJPA1975-127647を出願する。
- 1975年11月10日には受光表面がピン留めされた、in-pixel VOD機能付きのPNP 接合型の受光素子を萩原は特許出願（JPA1975-134985）した。

人物・来歴 [編集]

1971年にカリフォルニア工科大学で電子工学と物理学の学位を取得、1972年に修士号、1975年に博士号(Pf.D.)をCarver Meadの指導の下取得。[2] 1974年の結婚を機に萩原姓となる。

題目：　人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

https://ja.wikipedia.org/wiki/萩原良昭

ウィキペディア
フリー百科事典

YoshiakiHagiwara19480704　4　3　会話　下書き　個人設定　ベータ版　ウォッチリスト　投稿記録　ログアウト

ページ　ノート　閲覧　編集　履歴表示　Wikipedia内を検索

萩原良昭

出典: フリー百科事典『ウィキペディア（Wikipedia）』

萩原 良昭（はぎわら よしあき、1948年7月4日 - ）は、日本の科学者、エンジニア、工学者、ならびに発明家。

主にソニー株式会社においてイメージセンサ（撮像デバイス）の研究を行い、デジタルカメラの撮像デバイスの主流となっている埋込フォトダイオード(英: Pinned Photodiode) [1] を発明したことで知られる。

人物・来歴 [編集]

1971年にカリフォルニア工科大学で電子工学と物理学の学位を取得、1972年に修士号、1975年に博士号(Pf.D.)をCarver Meadの指導の下取得。[2] 1974年の結婚を機に萩原姓となる。

2001年にはIEEEのフェローに、また2004年にはソニー・フェローに任命される。 その主たる業績は1975年の、ソニーで "hole accumulation device (HAD)" と名付けられたpinned photodiodeを始めとする固体撮像素子の分野での独創的な研究であった。

1983年に初めて一般市場で発売されたCCDビデオ・カメラ CCD-G5 は1981年に開発・試作された萩原の発明に基づくものであった。 [3]

（１）超短波長光感度特性を持ち
（２）Anti-blooming機能を持ち
（３）電子シャッター機能を持ち
（４）Global Shutter機能をち
（５）かつ残像のない特性をつ、
（６）受光表面がピン留めされた
Pinned Photodiodeを1975年にもとSonyの萩原は発明した。
（７）その受光構造を超光感度の新型太陽電池として開発し将来の日本の半導体電子デバイス産業の、「日本の産業のコメ」として育て、発展されて日本のエネルギ対策に貢献したいです。

https://ja.wikipedia.org/wiki/萩原良昭

お知らせ
バグの報告
寄付
ウィキペディアに関するお問い合わせ

ツール

リンク元
関連ページの更新状況
ファイルをアップロード
特別ページ
この版への固定リンク
ページ情報
このページを引用
ウィキデータ項目
短縮URL

印刷/書き出し

ブックの新規作成
PDF 形式でダウンロード
印刷用バージョン

他言語版
リンクを追加

人物・来歴 [編集]

1971年にカリフォルニア工科大学で電子工学と物理学の学位を取得、1972年に修士号、1975年に博士号(Pf.D.)をCarver Meadの指導の下取得。[2] 1974年の結婚を機に萩原姓となる。

2001年にはIEEEのフェローに、また2004年にはソニー・フェローに任命される。 その主たる業績は1975年の、ソニーで "hole accumulation device (HAD)" と名付けられたpinned photodiodeを始めとする固体撮像素子の分野での独創的な研究であった。

1983年に初めて一般市場で発売されたCCDビデオ・カメラ CCD-G5 は1981年に開発・試作された萩原の発明に基づくものであった。 [3]

脚注・参照 [編集]

1. ^ 「埋め込みフォトダイオード」とも。電子情報通信学会知識ベース｜4編 画像入力とカメラ 1-3 CCD （執筆）山田哲生（パナソニック）
2. ^ *The Big T*. California Institute of Technology. (1971). p. 94
3. ^ Hagiwara, Yoshiaki (2001). "Microelectronics for Home Entertainment". *The Computer Engineering Handbook*. CRC Press. p. 41-6. ISBN 978-0-8493-0885-7

JPA1976-65707 (Patent No. 7596795, filed on June 9, 1975, Netherland) on Buried Photodiode with Floating Empty Potential Well.

http://www.aiplab.com/JPA_1975_134985_on_PPD_with_VOD.html

Y. Hagiwara, Motoaki Abe and Chikara Okada,"A 380H X 488V CCD Imager with Narrow Channel Transfer Gates", Proceeding of the 10th Conference on Solid StateDevices, Tokyo 1978.

https://electronics.stackexchange.com/questions/83018/difference-between-buried-photodiode-and-pinned-photodiode

https://ieeexplore.ieee.org/document/6742594

http://www.aiplab.com/JPA_1975_127646_on_NPNP_type_PPD.html

http://www.aiplab.com/JPA_1975_127647_on_NPN_type_PPD.html

http://www.aiplab.com/JPA_1977_126885_on_Electric_Shutter.html

著作物 [編集]

- デジタル回路の世界 単行本

[戦後日本のイノベーション100選　　イメージセンサー（CCD・CMOS）（jiii.or.jp）](http://www.koueki.jiii.or.jp/innovation100/innovation_detail.php?eid=00059&test=open&age)

http://www.koueki.jiii.or.jp/innovation100/innovation_detail.php?eid=00059&test=open&age

概要　発明協会は「１９７９年に寺西が Pinned Photodiodeを発明した」と断定している。

撮像デバイスの研究開発は、19世紀後期のテレビジョン研究がスタートである。機械式、撮像管、固体撮像素子（以下「イメージセンサー」と呼ぶ）と発展し、社会に大きなインパクトを与えつつ、大きく発展してきた。

真空管の一種である撮像管は、サイズが大きい、割れ物である、消費電力が大きい、画像にゆがみがある、高価である、などの欠点があり、固体化が望まれていた。1960年代半ばにイメージセンサーの開発がスタートした。そのときは、ＭＯＳ（Metal Oxide Semiconductor）型が中心であった。

1970年にBoyleとSmith（当時Bell研究所）がＣＣＤ（Charge-Coupled Device、電荷結合素子）を発表した[1]。構造が単純であり、イメージセンサーのような大規模なアレイ構造を製造するのに適していること、矢継ぎ早にＣＣＤに改善が加えられたことから、イメージセンサー開発の中心はＣＣＤになった。1970年後半からは開発の中心は日本に移った。1978年、山田哲生（当時 東芝）は、強い光が入射したときに縦線の偽信号を発生させるブルーミングを抑制する縦型オーバーフロードレイン構造を発明した[2]。1979年には寺西信一（当時 ＮＥＣ）が、白傷や暗電流を大幅に低減し、残像や転送ノイズを解消する埋込フォトダイオード（Pinned Photodiode）を発明した[3]。これらの結果、ＣＣＤはまずムービーを、引き続きコンパクトデジタルスチルカメラを主な市場として量産されていった。

完全に事実誤認では？？

1990年代になると、CMOSの微細化が進み、4個ほどのトランジスターを画素内に配置することが可能になり、さらには、埋込フォトダイオードをCMOSイメージセンサーに適用することでＣＣＤと同等以上の低ノイズが達成でき、世界の多くの機関で熱心に開発が進められた。2000年に米田智也ら（当時 キヤノン）が、強い光が入射したときに発生するシェーディングを抑制する構造を発明した[4]。2001年に鈴木亮司ら（当時 ソニー）が、裏面照射型に関する発明をした[5]。これらの技術開発によりCMOSイメージセンサーが主役になり、低消費電力という特性のお陰もあり、携帯電話に搭載され、生産量を爆発的に増加させていった。2010年に梅林拓ら（当時 ソニー）が、イメージセンサーに画像処理回路を積層する構造を発明し[6]、高速化と多機能化を飛躍的に推し進めた。

2014年には携帯電話用を中心に約38億個もの生産が行われた。パソコンカメラ、デジタルスチルカメラ、ゲームなどのコンシューマー用途、監視用、車載用、放送用カメラなどの社会インフラとして、さらには医療、科学用などあらゆるところでイメージセンサーが使われるようになった。

イメージセンサー（CCD・CMOS）

概要　イノベーションに至る経緯　発明技術開発の概要　主な受賞歴　参考文献等

参考文献等

1. W. S. Boyle and G. E. Smith 「Charge Coupled Semiconductor Devices」, The Bell System Technical Journal, vol.49 (1970) pp.587-593
2. 山田哲生「固体撮像装置」特開昭54-95116、1978年1月13日出願
3. 寺西信一　外「固体撮像装置」特開57-62557、1980年10月2日出願
4. 米田智也　外「固体撮像装置」特開2001-230400、2000年11月30日出願
5. 鈴木亮司　外「X-Yアドレス型固体撮像素子およびその製造方法」特開2003-31785、2001年7月11日出願
6. 梅林拓　外「半導体装置とその製造方法、及び電子機器」特開2015-65479、2010年1月22日原出願

ＣＣＤ撮像素子（ICX008）

萩原がSONY現役時代に設計したCCD CHIP

（画像提供：ソニー）

戦後日本のイノベーション100選　イメージセンサー（CCD・CMOS）（jiii.or.jp）

http://www.koueki.jiii.or.jp/innovation100/innovation_detail.php?eid=00059&test=open&age

概要　発明協会は「１９７８年に山田が VODを発明した」と断定している。

撮像デバイスの研究開発は、19世紀後期のテレビジョン研究がスタートである。機械式、撮像管、固体撮像素子（以下「イメージセンサー」と呼ぶ）と発展し、社会に大きなインパクトを与えつつ、大きく発展してきた。

真空管の一種である撮像管は、サイズが大きい、割れ物である、消費電力が大きい、画像にゆがみがある、高価である、などの欠点があり、固体化が望まれていた。1960年代半ばにイメージセンサーの開発がスタートした。そのときは、ＭＯＳ（Metal Oxide Semiconductor）型が中心であった。

1970年にBoyleとSmith（当時Bell研究所）がＣＣＤ（Charge-Coupled Device、電荷結合素子）を発表した[1]。構造が単純であり、イメージセンサーのような大規模なアレイ構造を製造するのに適していること、矢継ぎ早にＣＣＤに改善が加えられたことから、イメージセンサー開発の中心はＣＣＤになった。1970年後半からは開発の中心は日本に移った。1978年、山田哲生（当時 東芝）は、強い光が入射したときに縦線の偽信号を発生させるブルーミングを抑制する縦型オーバーフロードレイン構造を発明した[2]。1979年には寺西信一（当時 ＮＥＣ）が、白傷や暗電流を大幅に低減し、残像や転送ノイズを解消する埋込フォトダイオード（Pinned Photodiode）を発明した[3]。これらの結果、ＣＣＤはまずムービーを、引き続きコンパクトデジタルスチルカメラを主な市場として量産されていった。

完全に事実誤認では？？

1990年代になると、CMOSの微細化が進み、4個ほどのトランジスターを画素内に配置することが可能になり、さらには、埋込フォトダイオードをCMOSイメージセンサーに適用することでＣＣＤと同等以上の低ノイズが達成でき、世界の多くの機関で熱心に開発が進められた。2000年に米田智也ら（当時 キヤノン）が、強い光が入射したときに発生するシェーディングを抑制する構造を発明した[4]。2001年に鈴木亮司ら（当時 ソニー）が、裏面照射型に関する発明をした[5]。これらの技術開発によりCMOSイメージセンサーが主役になり、低消費電力という特性のお陰もあり、携帯電話に搭載され、生産量を爆発的に増加させていった。2010年に梅林拓ら（当時 ソニー）が、イメージセンサーに画像処理回路を積層する構造を発明し[6]、高速化と多機能化を飛躍的に推し進めた。

2014年には携帯電話用を中心に約38億個もの生産が行われた。パソコンカメラ、デジタルスチルカメラ、ゲームなどのコンシューマー用途、監視用、車載用、放送用カメラなどの社会インフラとして、さらには医療、科学用などあらゆるところでイメージセンサーが使われるようになった。

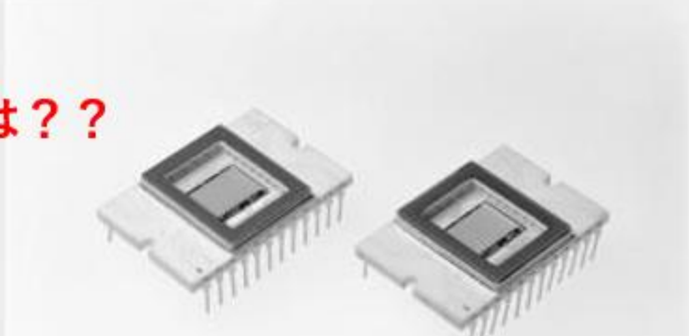
イメージセンサー（CCD・CMOS）

概要　イノベーションに至る経緯　発明技術開発の概要　主な受賞歴　参考文献等

参考文献等

1. W. S. Boyle and G. E. Smith 「Charge Coupled Semiconductor Devices」, The Bell System Technical Journal, vol.49 (1970) pp.587-593
2. 山田哲生「固体撮像装置」特開昭54-95116、1978年1月13日出願
3. 寺西信一　外「固体撮像装置」特開57-62557、1980年10月2日出願
4. 米田智也　外「固体撮像装置」特開2001-230400、2000年11月30日出願
5. 鈴木亮司　外「X-Yアドレス型固体撮像素子およびその製造方法」特開2003-31785、2001年7月11日出願
6. 梅林拓　外「半導体装置とその製造方法、及び電子機器」特開2015-65479、2010年1月22日原出願

ＣＣＤ撮像素子（ICX008）



萩原がSONY現役時代に設計したCCD CHIP

（画像提供：ソニー）

ccd - Difference between Buried Photodiode and Pinned Photodiode - Electrical Engineering Stack Exchange
https://electronics.stackexchange.com/questions/83018/difference-between-buried-photodiode-and-pinned-photodiode

ELECTRICALENGINEERING

「萩原が Pinned Photodiodeの発明者だ」と断定している。

Difference between Buried Photodiode and Pinned Photodiode

A pinned PD is by necessity a buried PD, but not all buried PD's are pinned. The first Pinned PD was invented by Hagiwara at Sony and is used in ILT CCD PD's, these same PD's and the principles behind this complete transfer of charge are used in most CMOS imagers built today.

> You can get surface state pinning from the dangling Si/SiO2 bonds providing trapping centers. A buried PD (Photodiode) has a shallow implant that forces the charge carriers away from these surface traps. The Si/SiO2 surface contributes to increased leakage (dark current) and noise (particularly 1/f noise from trapping/de-trapping). So confusingly a buried PD avoids pinning of the fermi-level at the surface.

I've edited this Answer to acknowledge Hagiwara-san's contribution. It has long been incorrectly attributed to Teranishi and to Fossum (in CMOS image sensors)

"The first Pinned Photodiode was invented by Hagiwara at Sony."
"It has long been incorrectly attributed to Teranish and to Fossum."

[ccd - Difference between Buried Photodiode and Pinned Photodiode - Electrical Engineering Stack Exchange](https://electronics.stackexchange.com/questions/83018/difference-between-buried-photodiode-and-pinned-photodiode)

https://electronics.stackexchange.com/questions/83018/difference-between-buried-photodiode-and-pinned-photodiode

ELECTRICAL ENGINEERING 「萩原が Pinned Photodiodeの発明者だ」と断定している。

Difference between Buried Photodiode and Pinned Photodiode

A pinned PD is by necessity a buried PD, but not all buried PD's are pinned. The first Pinned PD was invented by Hagiwara at Sony and is used in ILT CCD PD's, these same PD's and the principles behind this complete transfer of charge are used in most CMOS imagers built today.

You can get surface state pinning from the dangling Si/SiO2 bonds providing trapping centers. A buried PD (Photodiode) has a shallow implant that forces the charge carriers away from these surface traps. The Si/SiO2 surface contributes to increased leakage (dark current) and noise (particularly 1/f noise from trapping/de-trapping). So confusingly a buried PD avoids pinning of the fermi-level at the surface.

I've edited this Answer to acknowledge Hagiwara-san's contribution. It has long been incorrectly attributed to Teranishi and to Fossum (in CMOS image sensors)

"The first Pinned Photodiode was invented by Hagiwara at Sony."
"It has long been incorrectly attributed to Teranish and to Fossum."

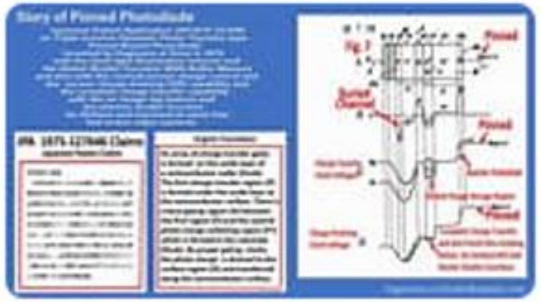
萩原良昭(AIPS)

Microsoft Bing

Who invented Pinned Photodiode ?

Yoshiaki Hagiwara

2 件の提供元に基づく



OQQO Evidence that **Yoshiaki Hagiwara** is the inventor of Pinned Buried Photodiode with in-pixel overflow Drain (VOD) function is given by the three basic Japanese Patent Applications, JPA1975-127646, JPA1975-127647 and JPA1975-134985.

The first pinned photodiode (PPD) was originally invented by **Yoshiaki Hagiwara** at Sony in 1975 to use for the interline CCD image sensors. Hagiwara at Sony invented PPD also with the antiblooming function in 1975.The evidence are given by the three Japanese patent application, JPA 1975-127646, JPA 1975-137647 and JPA 1975-134985.

Fossum の 2014のIEEEの論文には事実誤認の記載がある。

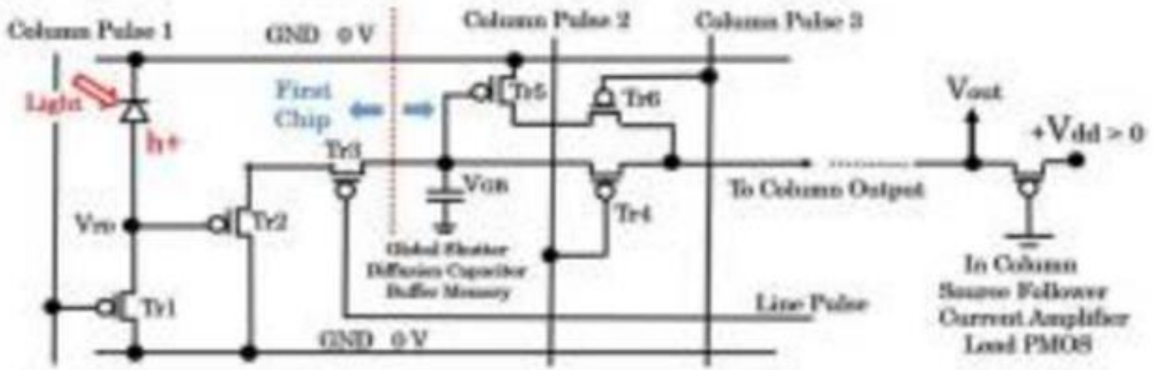
「1975年の萩原の出願特許にもSSDM1978１の論文も完全電荷転送特性（残像のない特性）の記載がない」と攻撃している。

FOSSUM AND HONDONGWA: REVIEW OF PINNED PHOTODIODE FOR CCD AND CMOS IMAGE SENSORS

Fossum did not quote the in-pixel source-follower Active Circuit invented by Peter Noble in 1966. Fossum did not invent Active Image Sensor (APS).

In 1993, a CMOS active pixel image sensor (APS) with intra-pixel charge transfer was proposed by Fossum et al. at JPL [30], [31]. Performance improvement using backside

Wrong



Active Pixel Sensor invented by Peter Noble in 1968 used widely in Modern CMOS Image sensors

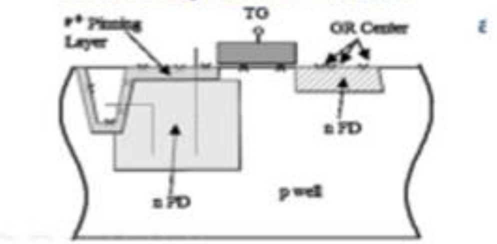
[6] P. J. W. Noble, "Self-scanned silicon image detector arrays," IEEE Trans. Electron Devices, vol. 15, no. 4, pp. 202–209, Apr. 1968.

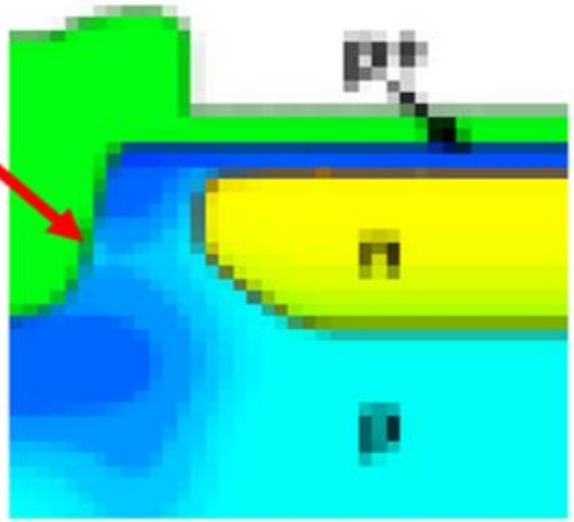
on the active photo sensor with the built-in source-follower type in-pixel current amplifier circuit, a very important element for modern CMOS image sensors.

Sony does not use the LOCOS Isolation which has the serious thermal oxidation stress and degrades the image sensor chip-yield and causing surface dark and crystal defects. Sony use the defect-free high energy ion implantation and the Lamp Anneal Process invented and developed by Kazuo Nishiyama at Sony in 1978.

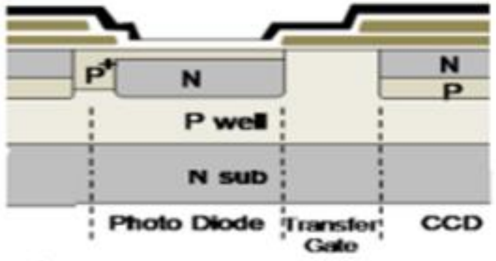
P+ surface may become Floating High Resistivity

Pinned Photodiode with LOCOS Isolation described by Teranishi in 2014

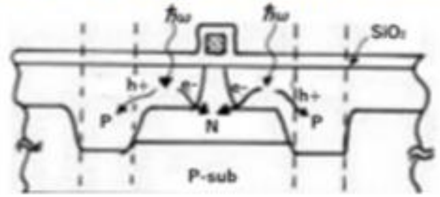




Pinned Photodiode defined by Semiconductor History Museum



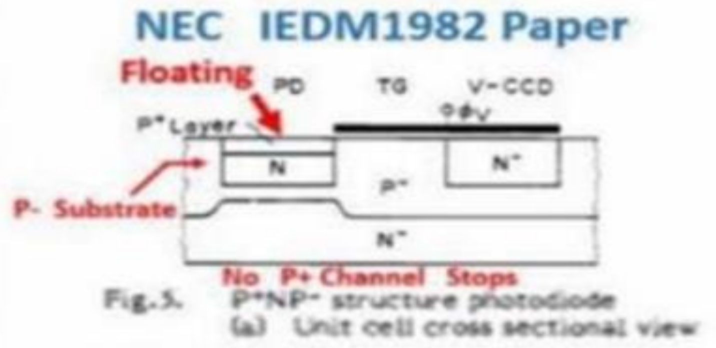
Pinned Photodiode reported at SSDM1978 by Sony(Hagiwara)

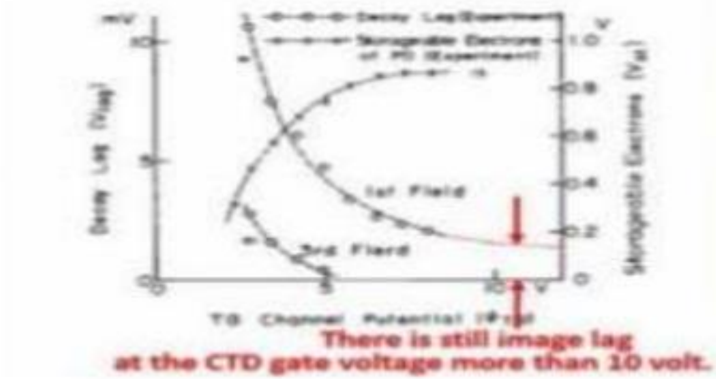


Fossum の 2014のIEEEの論文には事実誤認の記載がある。

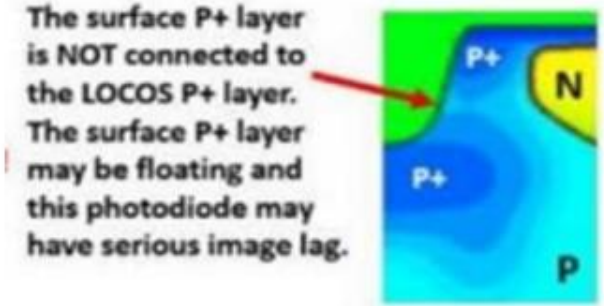
**Difference of (1) NEC Buried Photodiode (BPD) with image lag problem,
(2) KODAK Pinned Photodiode (PPD) with the LOCOS isolation
and (3) Sony Pinned Photodiode (PPD) without the LOCOS isolation. But,
Sony used the high energy ion implantation and the Lamp Anneal method which
was invented and developed by Kazuo Nishiyama at Sony (JPA1981 -30113).**

(1) NEC BPD

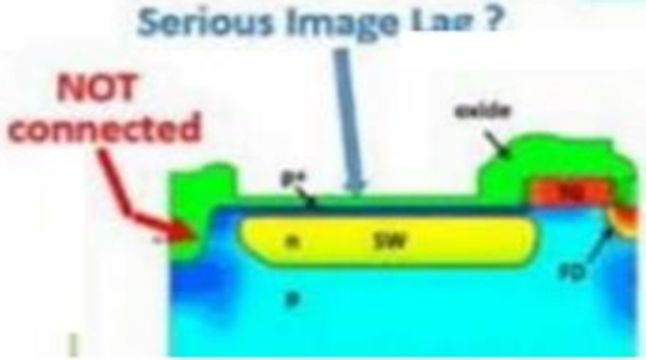




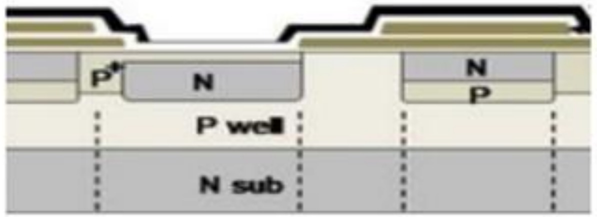
(2) KODAK PPD



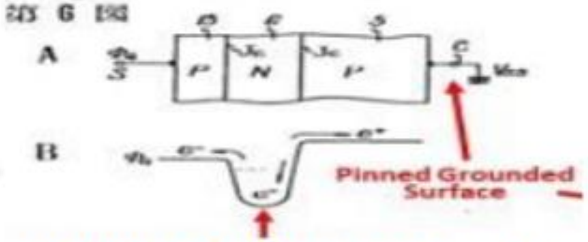
SSDM1984 KODAK Paper



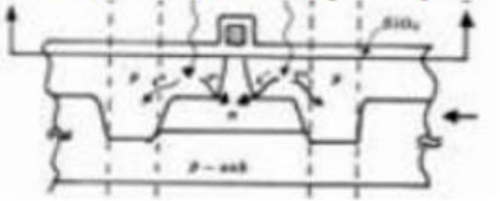
(3) Sony PPD



JPA1975 -134985



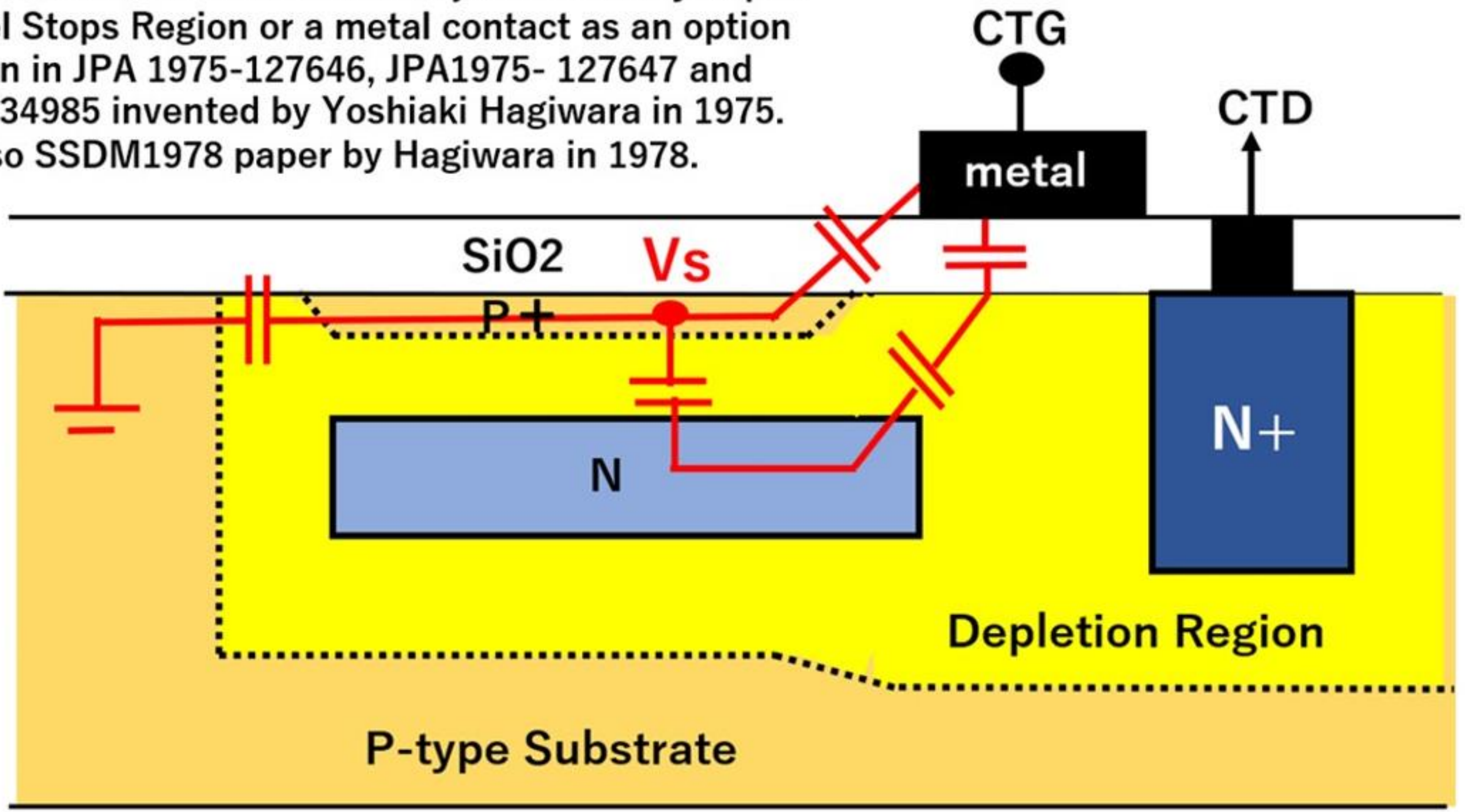
SSDM1978 Sony Paper



Buried Photodiode with Floating P+ Surface of Serious Image Lag Problem

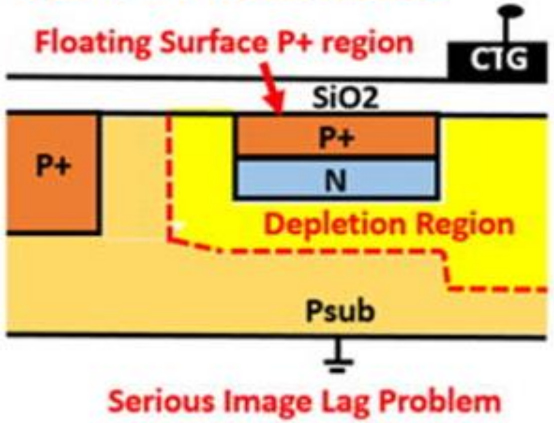
The parasitic capacitance coupling with the surrounding depletion region and the gate oxide.

Pinned Photodiode must have the adjacent heavily doped P+ Channel Stops Region or a metal contact as an option as shown in JPA 1975-127646, JPA1975- 127647 and JPA 1975-134985 invented by Yoshiaki Hagiwara in 1975. See also SSDM1978 paper by Hagiwara in 1978.



Difference of Buried Photodiode and Pinned Photodiode

Figure 5 does not have the P+ channel stop nearby.



NEC IEDM1982 Paper

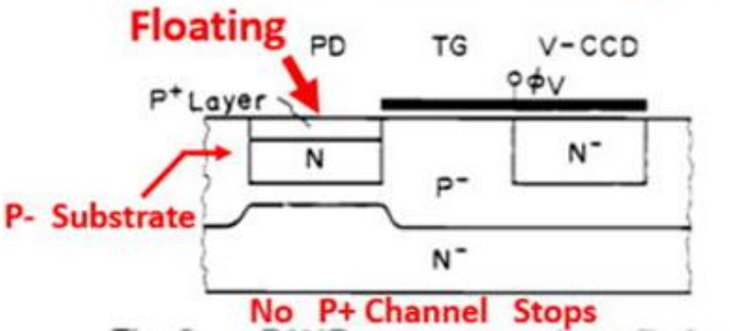


Fig.5. P^+NP^- structure photodiode
(a) Unit cell cross sectional view

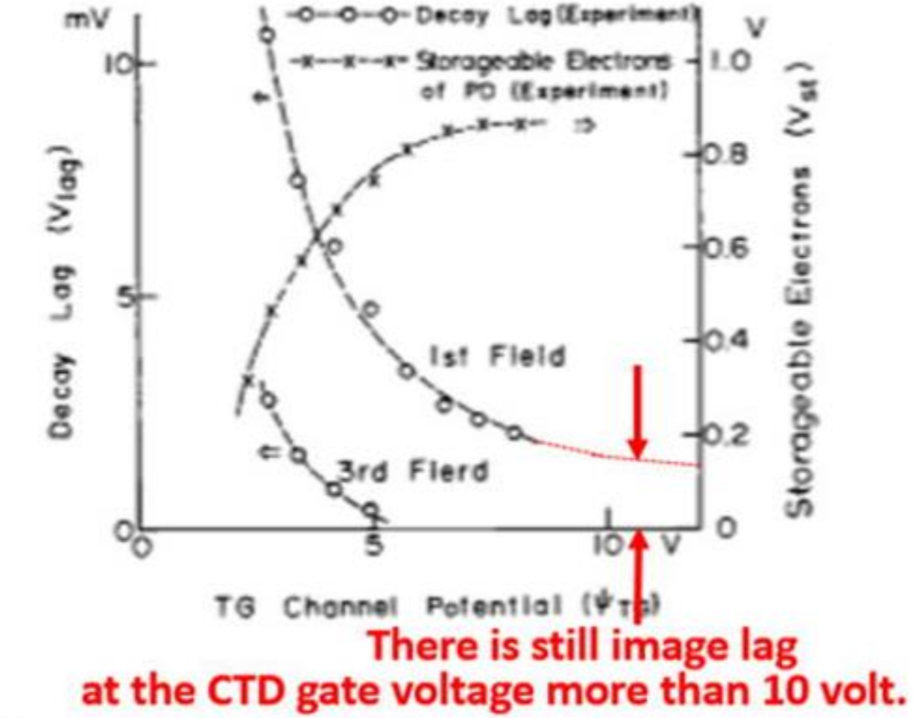


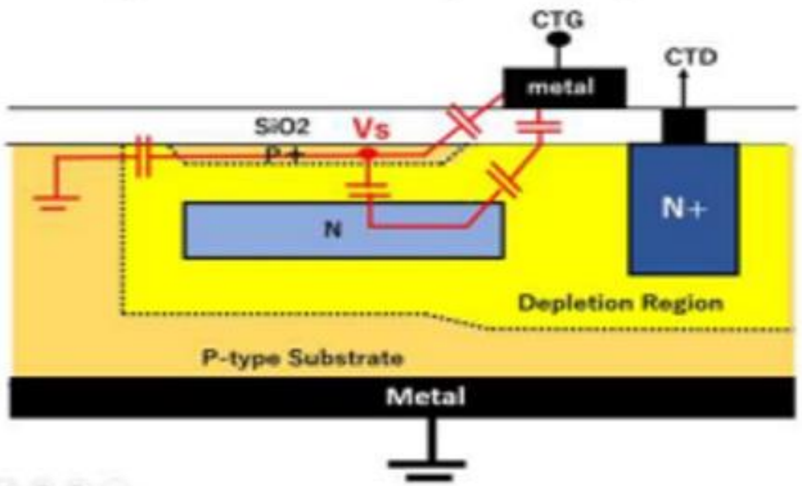
Fig.6. Storageable electrons vs. transfer gate channel potential, and decay lag vs. transfer gate channel potential in the P^+NP^- structure photodiode

NEC IEDM1982 Paper reported Image Lag

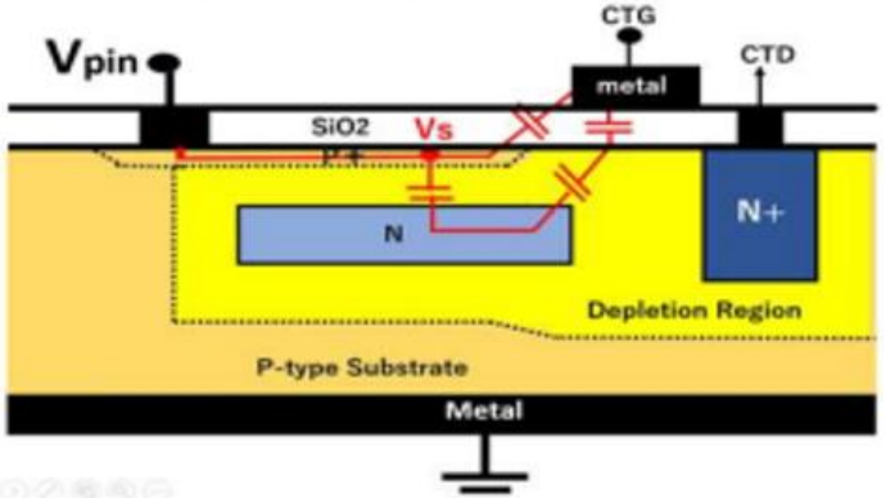
Figure 6 shows that there is still image lag at the CTG gate voltage of > 10 volt.

Difference of Buried Photodiode and Pinned Photodiode

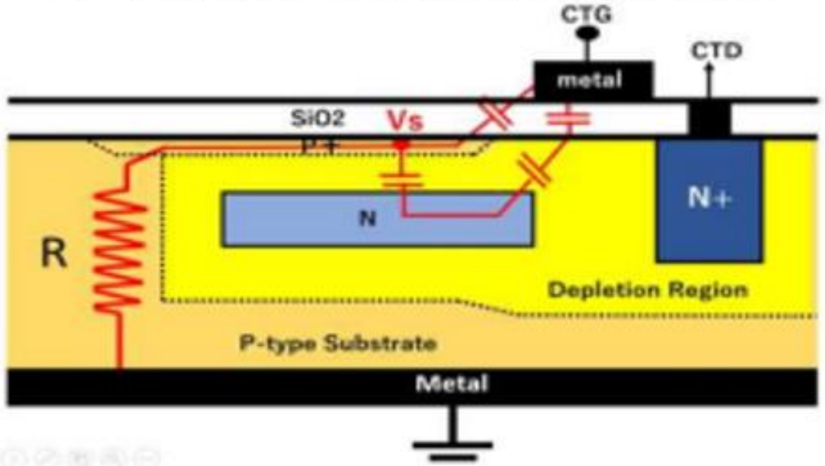
(a) Floating P+ Surface Completely Isolated by the extended depletion region



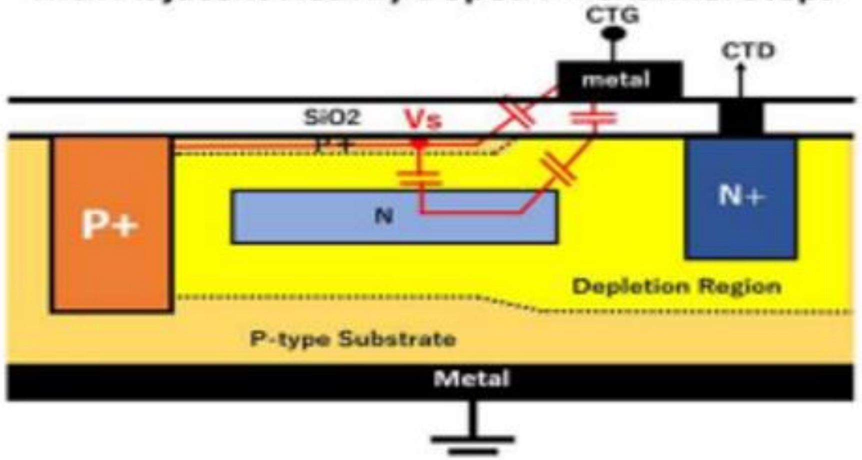
(C) Completely Pinned P+ Surface with RC = 0 with Surface Direct Metal Contact.



(b) Floating P+ Surface with RC Delay Time of the finite ohmic substrate resistance (R).



(D) Completely Pinned P+ Surface with RC = 0 with Adjacent Heavily Doped P+ Channel Stops



Hagiwara (Sony) invented the in-Pixel VOD Electric Shutter in 1975.

See JPA1975-127646, JPA1975-127647, JPA1975-134985 and JPA1977-126885.

	1	2	3	4	5	6
受光素子タイプ	Floating Surface N+P接合型 横型OFD構造なし 受光素子	CCD/MOS 容量型 横型OFD構造なし 受光素子	CCD/MOS 容量型 横型OFD構造付 受光素子	Floating Surface PNP接合型 横型OFD構造なし 受光素子	Pinned Surface PNP接合型 縦型OFD構造付 受光素子	Pinned Surface PNPN接合型 縦型OFD構造付 受光素子
発明者 / 特長	機能	Bell Lab CCD 1970	Bell Lab CCD 1971	Philips June 1975	Sony Hagiwara Oct 1975	Sony Hagiwara Oct 1975
短波長青色感度	〇	X	X	〇	〇	〇
低表面暗電流雑音	〇	X	X	〇	〇	〇
低残像特性	X	〇	〇	〇	〇	〇
過剰電荷調整機能	X	X	〇	X	〇	〇
高速電子シャッター JPA1977-126885	X	X	〇	X	〇	〇

Pinned Photodiodeの発明と開発努力

（１）１９７０年以前は　Single 接合型受光素子だった。
（２）１９７０年にCCD/MOS容量型受光素子が発明された。

（３）１９７５年６月に　オランダの Philips社により
Double 接合型の埋め込みPhotodiode が発明された。

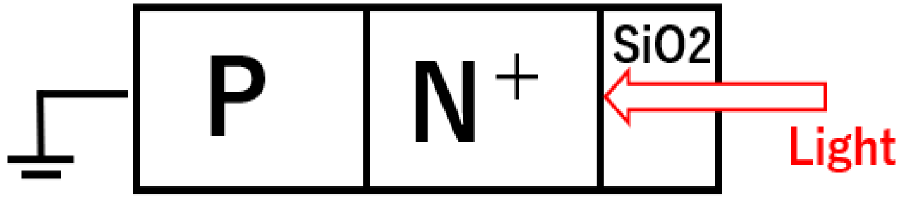
（４）１９７５年１０月２３日に　Sony（萩原）は
Global Shutter 機能付きのDouble & Triple接合型の
残像のないPinned Photodiode が発明した。

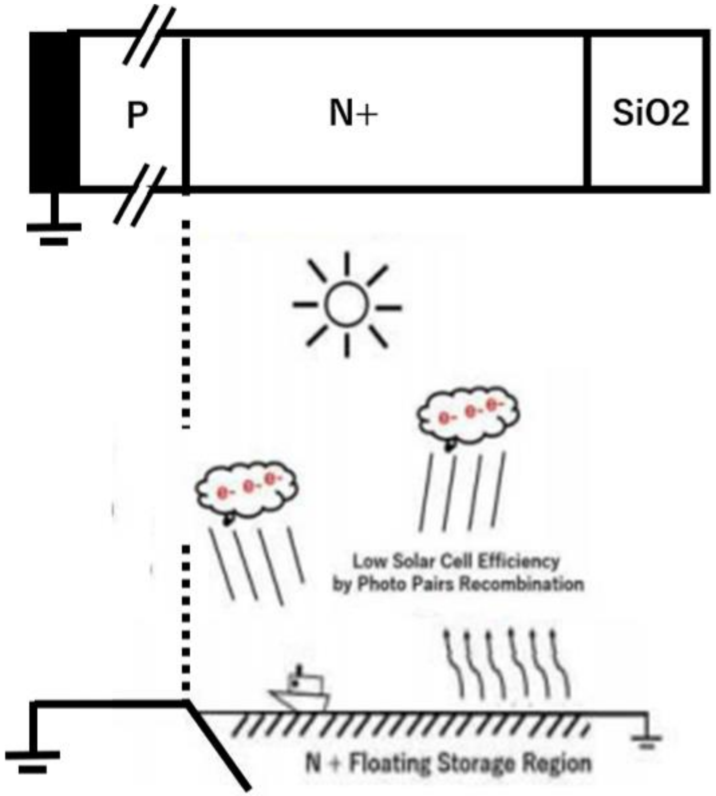
（５）１９７５年１１月１０日に　Sony（萩原）は
基板(N)にPNP Double接合型を形成して VOD付の
残像のない Pinned Photodiode を発明した。

（６）１９７７年にSony（萩原）は PNPN(Thyristor)構造
の受光素子において　Punch-thru Action を利用して
残像のない電子Shutter Clock 駆動方式を発明した。

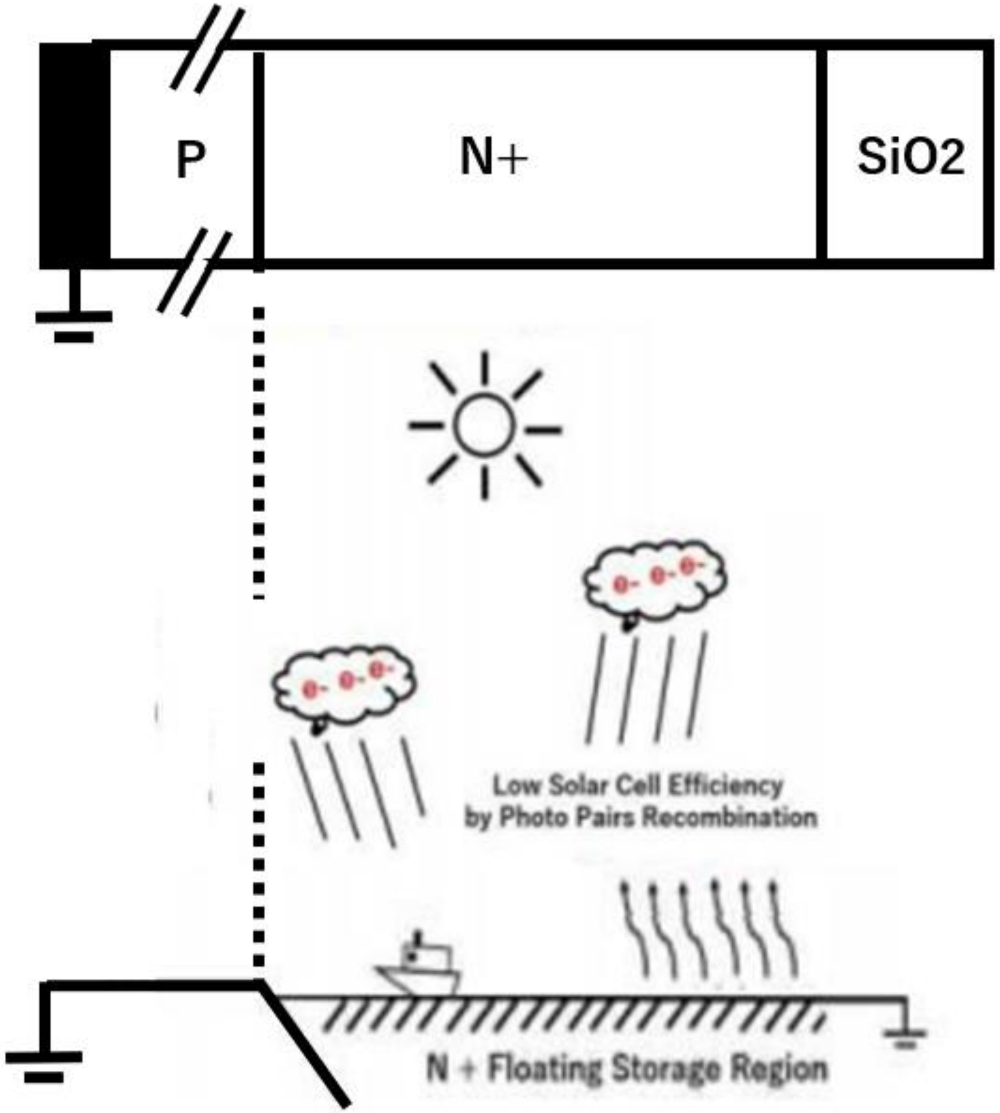
（７）１９７８年９月　SSDM1978 にて　Sony（萩原）は
残像のない　短波長青色光の感度特性にすぐれ表面暗電流
雑音の少ないDouble 接合型のPinned Photodiode を世界で
初めて開発し日本語で発表の日本国内開催の学会で報告した。

(1) Before 1970





従来のN+P接合型太陽電池は、太陽光の短波長光エネルギー成分を無駄にしている。

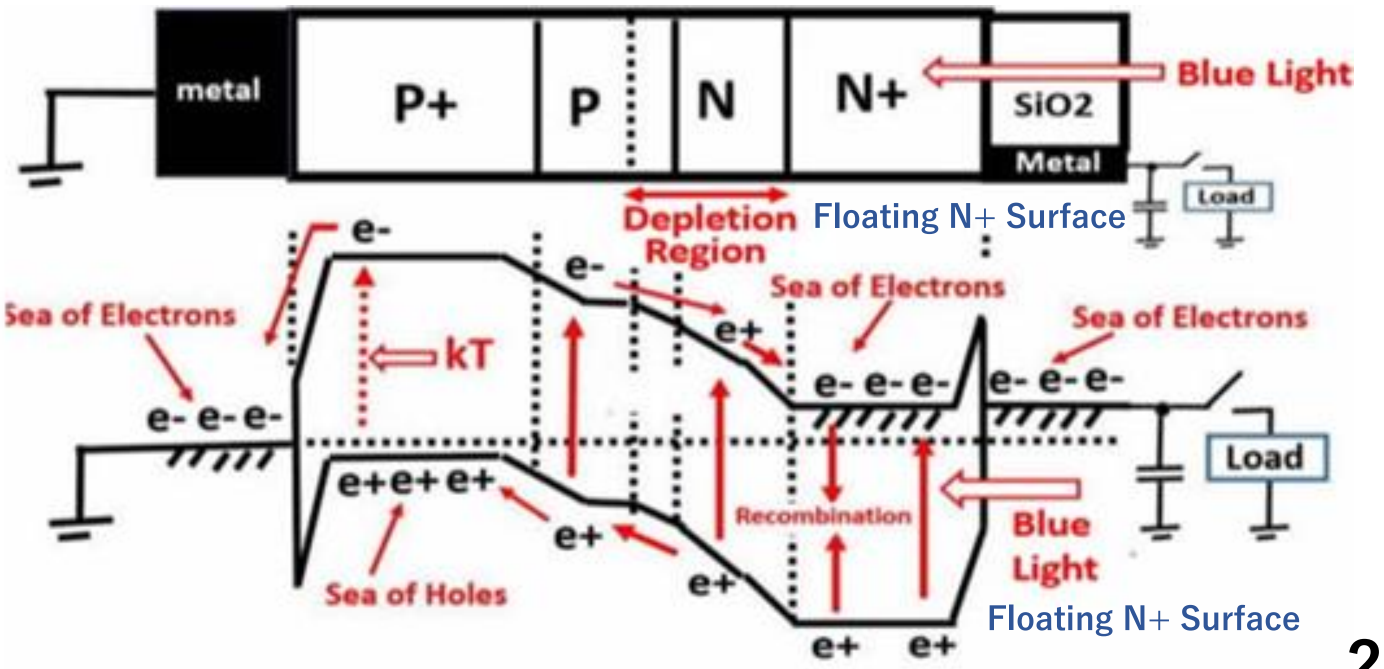


(1) 従来の Single 接合型太陽電池では受光面が Floating状態で受光表面には光電子と正孔(hole)のペアを分離するバリア電界が存在がなく、短波長青色光の光電変換効率が非常に悪い。

(2) 受光表面に P+P の濃度勾配をつけて、短波長青色光の感度を向上させた、P+PNPP+のダブル接合の新型太陽電池に応用する。

(1) 従来型 Single N+P接合の太陽電池

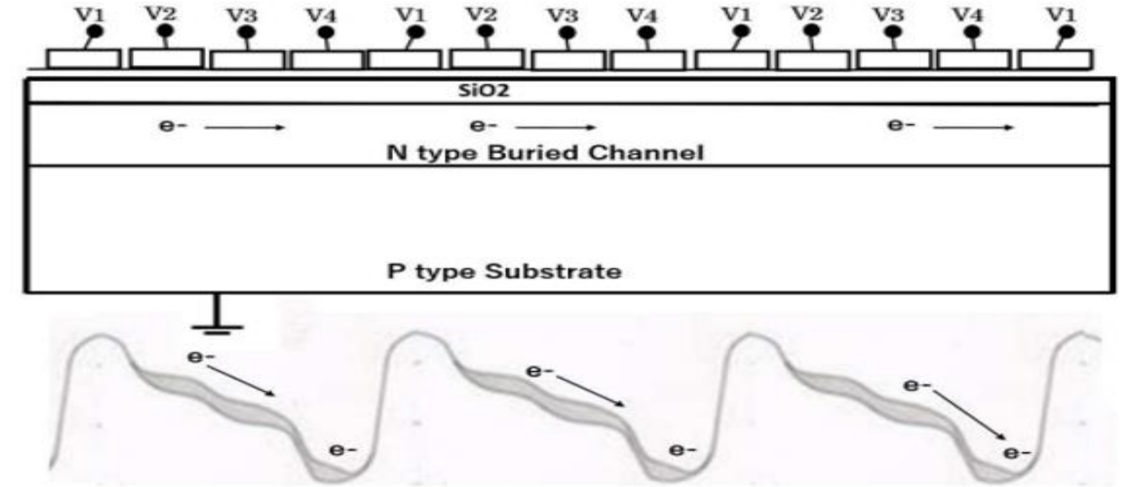
受光表面が Floating 状態であることが最大の問題である。

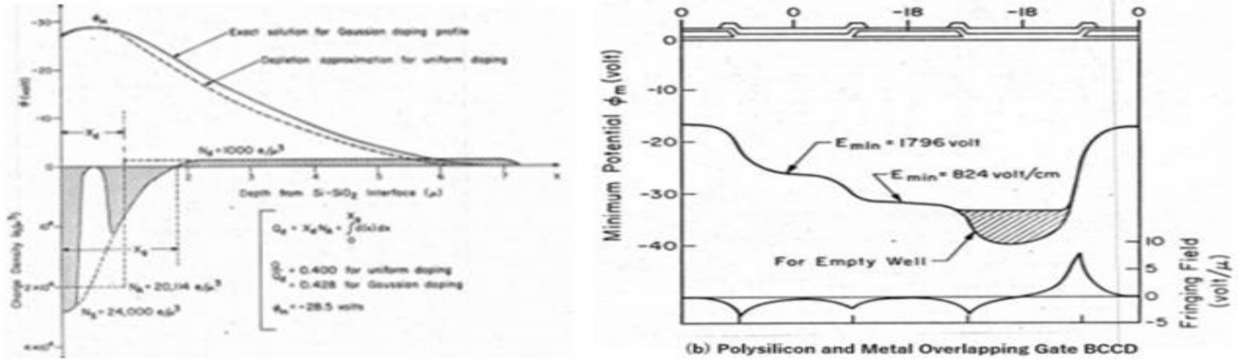


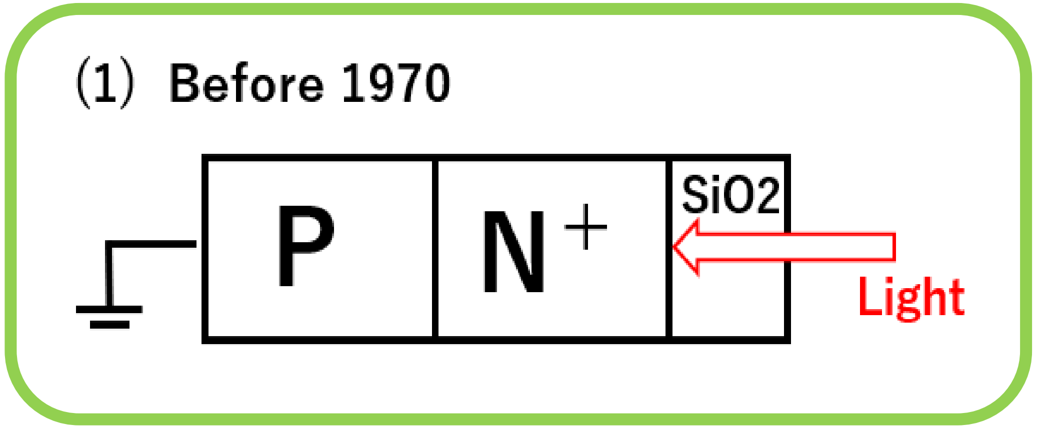
Pinned Photodiodeの発明と開発努力

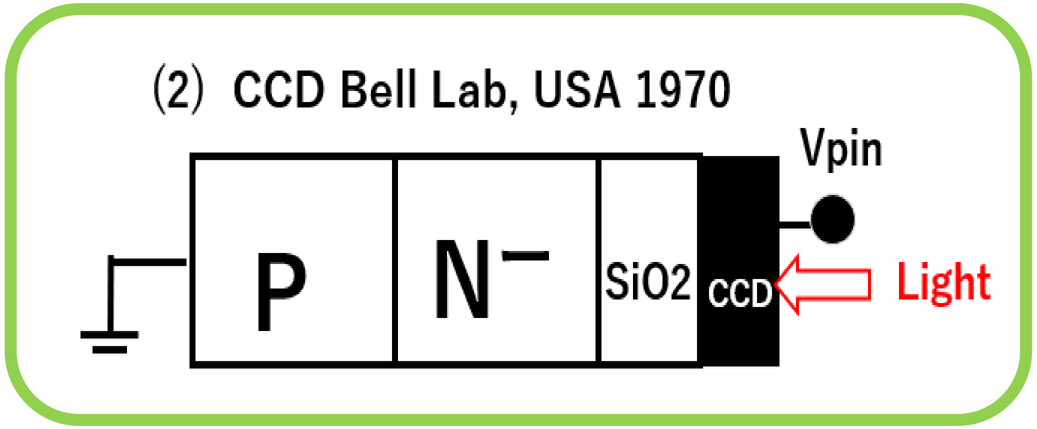
（1）１９７０年以前は　Single 接合型受光素子だった。
（2）１９７０年にCCD/MOS容量型受光素子が発明された。

Hagiwara(Daimon), ISSCC1974 Student PhD Paper on Buried Channel Charge Coupled Device (CCD)









ISSCC 74/THURSDAY, FEBRUARY 14, 1974/COMMONWEALTH H-J BALLROOM/1:30-5:45 P.M.

Chairman: Lewis M. Terman
IBM T. J. Watson Research Center, Yorktown Heights, N. Y.

THPM 13.1: Charge Transfer in Buried-Channel Charge-Coupled Devices*

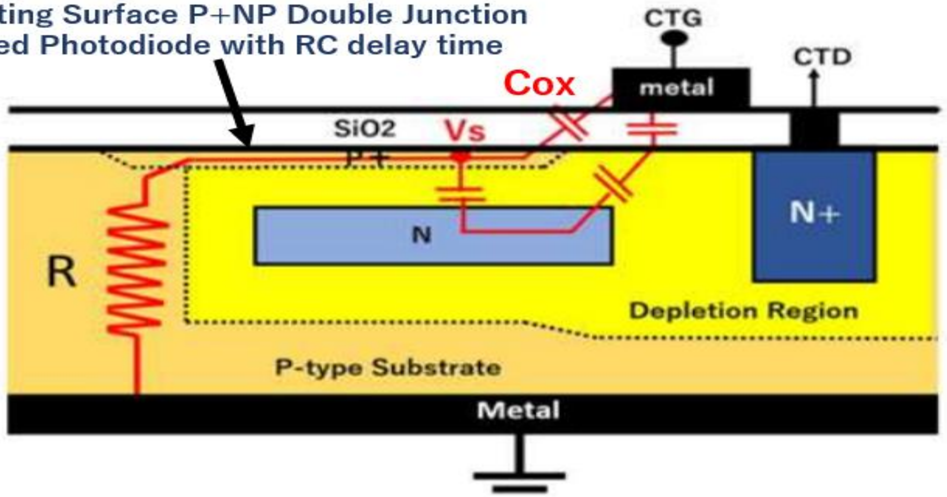
Yoshiak Daimon, Amr M. Mohsen**and Thomas C. McGill
California Institute of Technology
Pasadena, Cal.

Pinned Photodiodeの発明と開発努力

（１） １９７０年以前は　Single 接合型受光素子だった。
（２） １９７０年にCCD/MOS容量型受光素子が発明された。

（３） １９７５年６月に　オランダの Philips社により
Double 接合型の埋め込みPhotodiode が発明された。

Floating Surface P+NP Double Junction
Buried Photodiode with RC delay time



受光表面が完全に電圧固定でRC遅延がなく、ピン留めされていないと、埋め込みN層は完全空乏化は実現しない。

JPA1976-65705 on PNP junction Buired Photodiode
Priority June 9, 1975 Netherland Patent 7506795

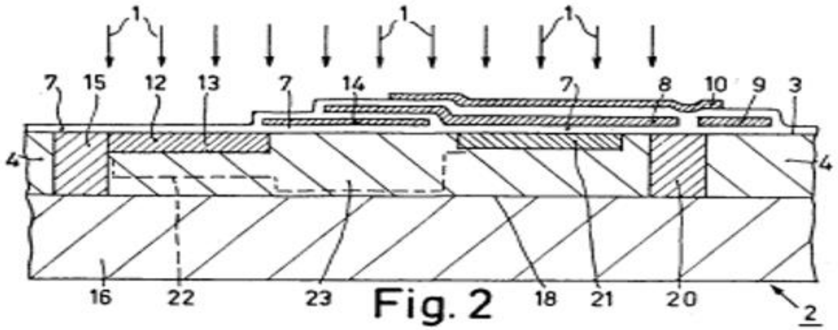
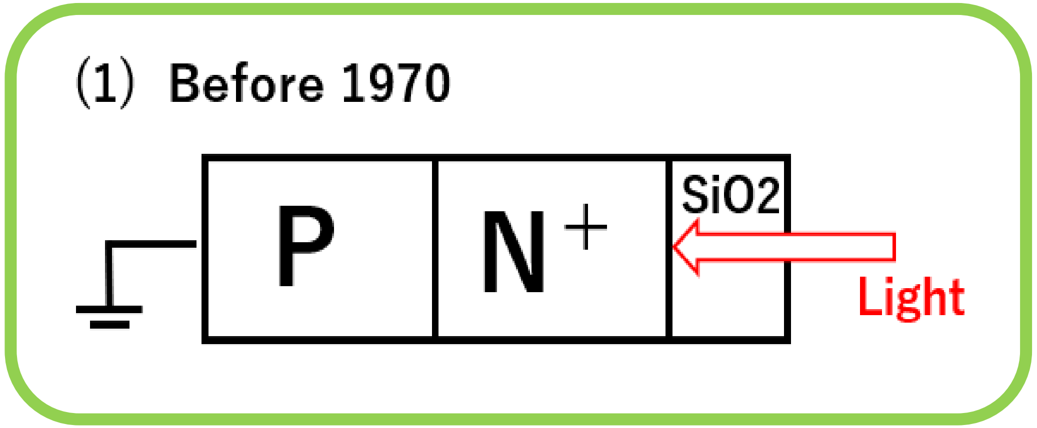
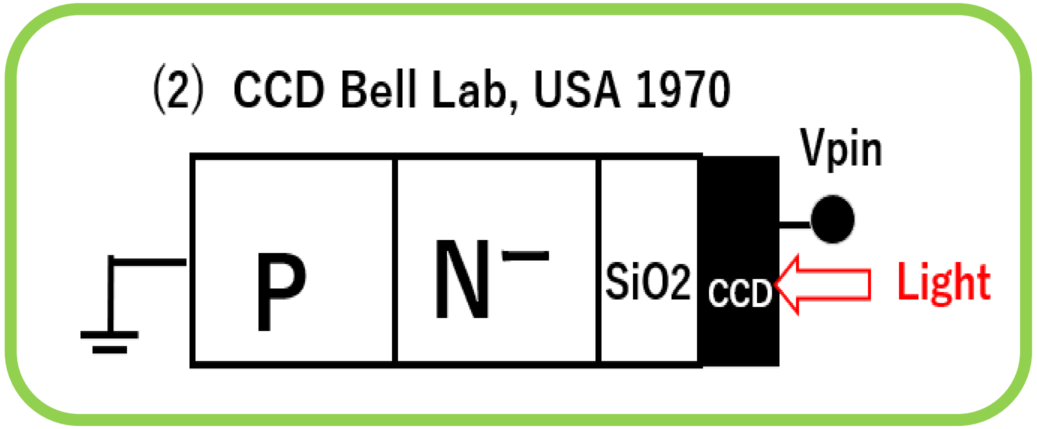
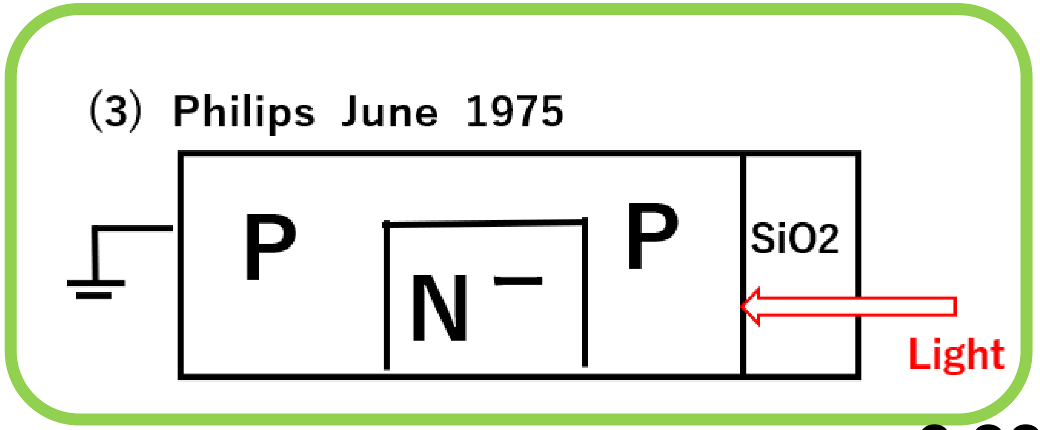


Fig. 2

埋め込みN層が希望どおり完全空乏化すれば残像はなくなるがこの受光構造では期待どおりにはならない。







Pinned Photodiodeの発明と開発努力

（1） １９７０年以前は　Single 接合型受光素子だった。
（2） １９７０年にCCD/MOS容量型受光素子が発明された。

（3） １９７５年６月に　オランダの Philips社により
Double 接合型の埋め込みPhotodiode が発明された。

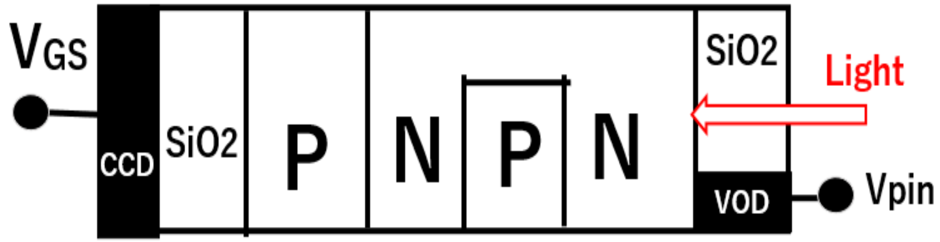
（4） １９７５年１０月２３日に　Sony（萩原）は
Global Shutter 機能付きのDouble & Triple接合型の
残像のないPinned Photodiode が発明した。

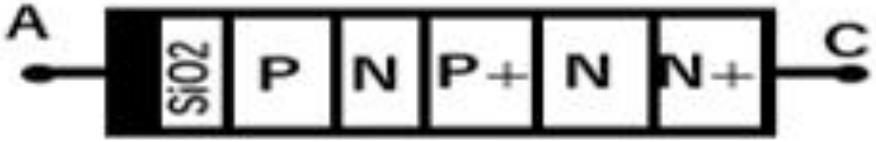
（5） １９７５年１１月１０日に　Sony（萩原）は
基板(N)にPNP Double接合型を形成して VOD付の
残像のない Pinned Photodiode を発明した。

（6） １９７７年にSony（萩原）は PNPN(Thyristor)構造
の受光素子において　Punch-thru Action を利用して
残像のない電子Shutter Clock 駆動方式を発明した。

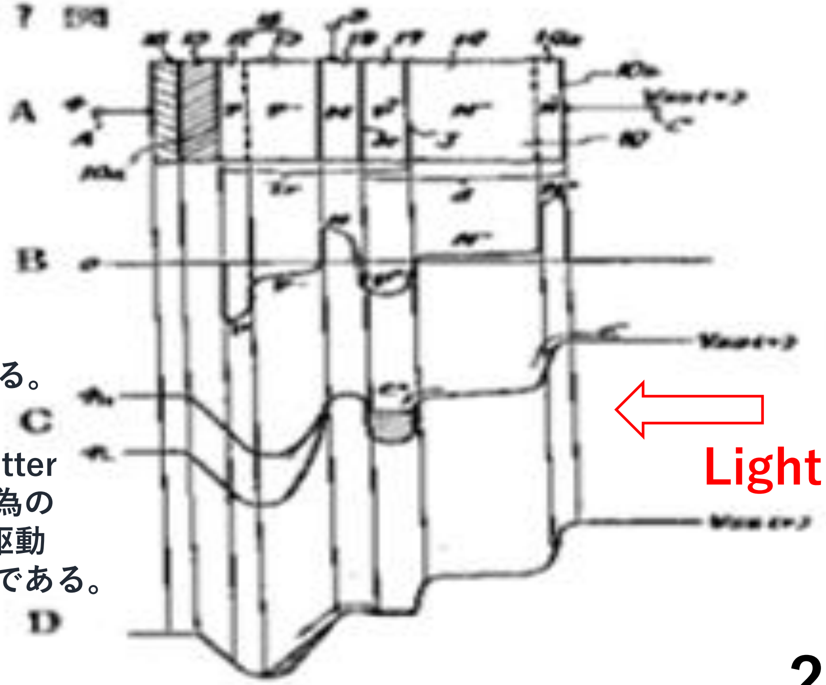
（7） １９７８年９月　SSDM1978 にて　Sony（萩原）は
残像のない　短波長青色光の感度特性にすぐれ表面暗電流
雑音の少ないDouble 接合型のPinned Photodiode を世界で
初めて開発し日本語で発表の日本国内開催の学会で報告した。

(4a) Sony (Hagiwara) Oct 1975 JPA1975-127646





受光表面と
反対の基板側
に深奥電荷が
掃き出されて
いる。電荷
も受光表面と
反対側の基板
方向に掃き出す
ことが可能である。



Global Shutter
機能実現の為の
三値Clock駆動
方式の発明である。

Pinned Photodiodeの発明と開発努力

（1） １９７０年以前は　Single 接合型受光素子だった。
（2） １９７０年にCCD/MOS容量型受光素子が発明された。

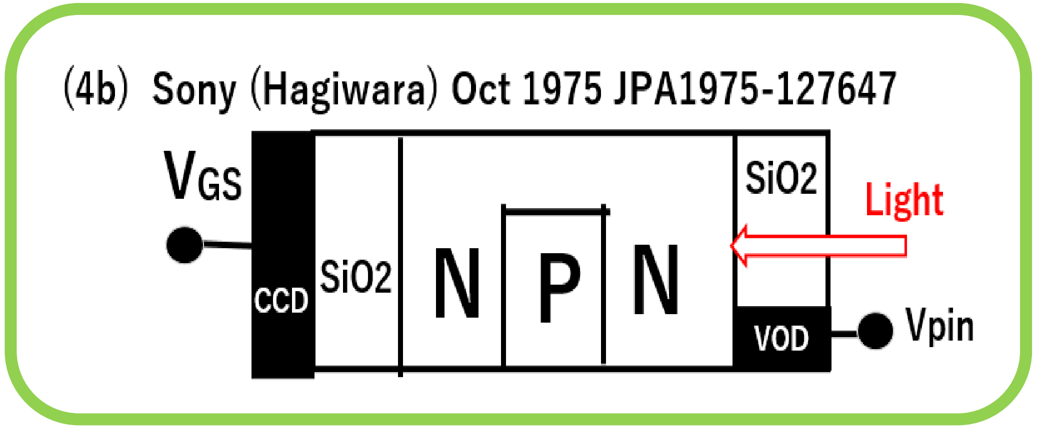
（3） １９７５年６月に　オランダの Philips社により
Double 接合型の埋め込みPhotodiode が発明された。

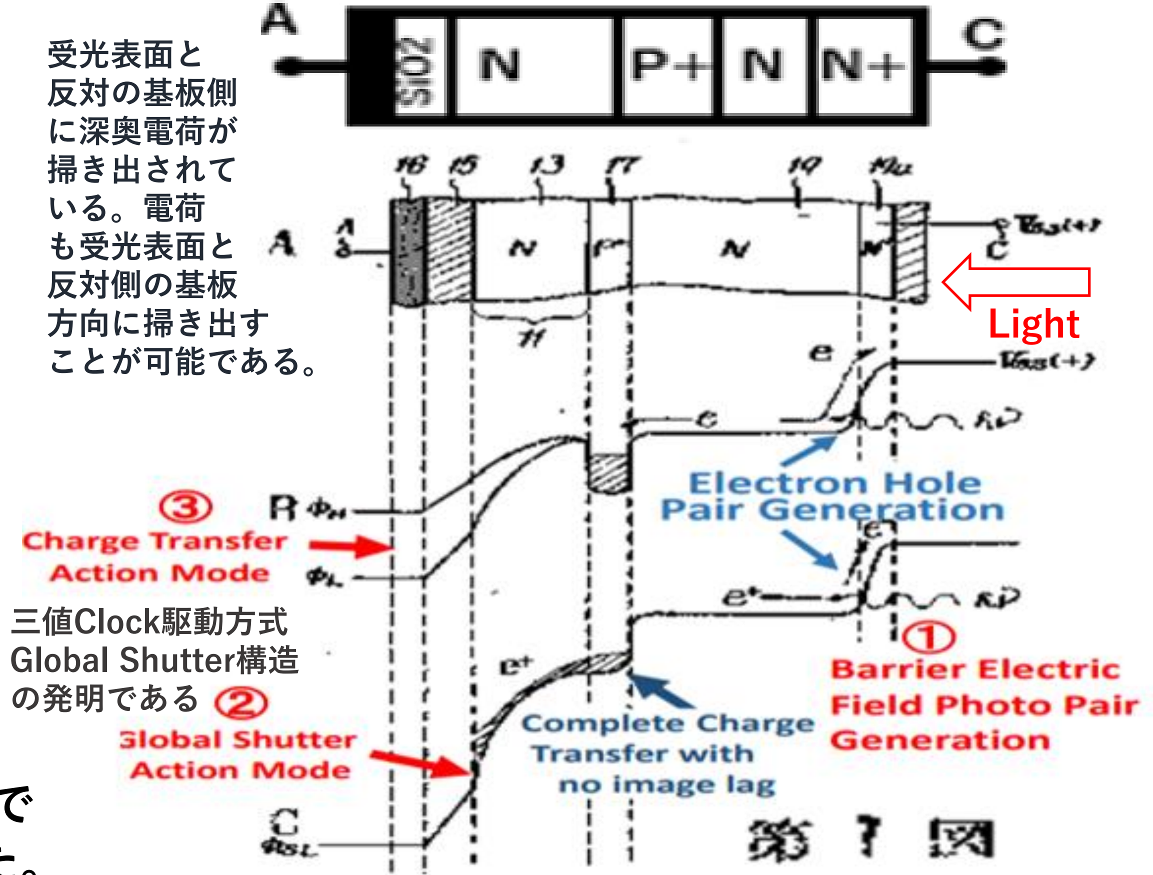
（4） １９７５年１０月２３日に　Sony（萩原）は
Global Shutter 機能付きのDouble & Triple接合型の
残像のないPinned Photodiode が発明した。

（5） １９７５年１１月１０日に　Sony（萩原）は
基板(N)にPNP Double接合型を形成して VOD付の
残像のない Pinned Photodiode を発明した。

（6） １９７７年にSony（萩原）は PNPN(Thyristor)構造
の受光素子において　Punch-thru Action を利用して
残像のない電子Shutter Clock 駆動方式を発明した。

（7） １９７８年９月　SSDM1978 にて　Sony（萩原）は
残像のない　短波長青色光の感度特性にすぐれ表面暗電流
雑音の少ないDouble 接合型のPinned Photodiode を世界で
初めて開発し日本語で発表の日本国内開催の学会で報告した。





Pinned Photodiodeの発明と開発努力

（１）１９７０年以前は　Single 接合型受光素子だった。
（２）１９７０年にCCD/MOS容量型受光素子が発明された。

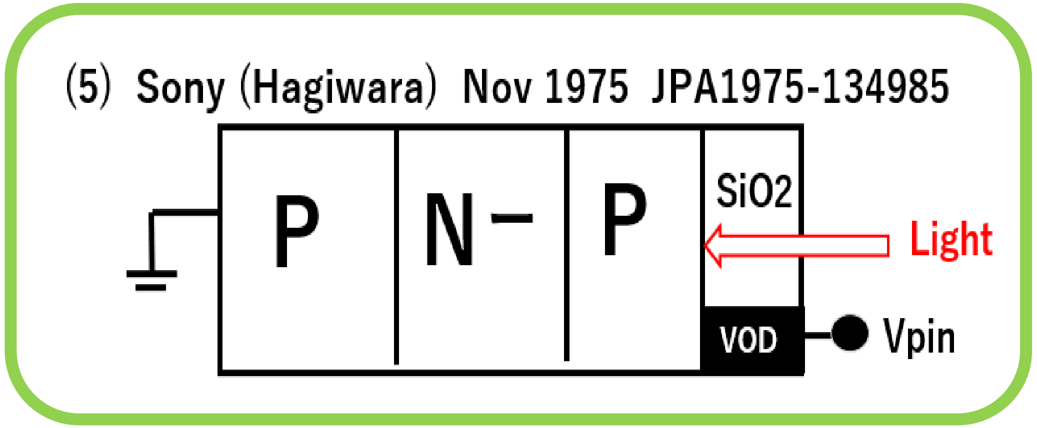
（３）１９７５年６月に　オランダの Philips社により
Double 接合型の埋め込みPhotodiode が発明された。

（４）１９７５年１０月２３日に　Sony（萩原）は
Global Shutter 機能付きのDouble & Triple接合型の
残像のないPinned Photodiode が発明した。

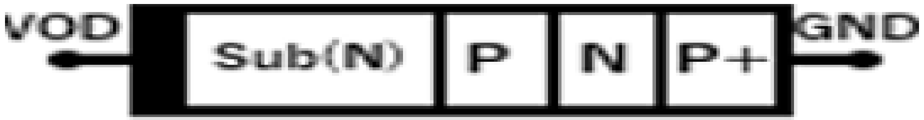
（５）１９７５年１１月１０日に　Sony（萩原）は
基板(N)にPNP Double接合型を形成して VOD付の
残像のない Pinned Photodiode を発明した。

（６）１９７７年にSony（萩原）は PNPN(Thyristor)構造
の受光素子において　Punch-thru Action を利用して
残像のない電子Shutter Clock 駆動方式を発明した。

（７）１９７８年９月　SSDM1978 にて　Sony（萩原）は
残像のない　短波長青色光の感度特性にすぐれ表面暗電流
雑音の少ないDouble 接合型のPinned Photodiode を世界で
初めて開発し日本語で発表の日本国内開催の学会で報告した。



受光表面側
でも過剰電荷が
掃き出せる事例
を示した。電荷
も受光表面と
反対側の基板方向
に掃き出す事は
周知情報だった。



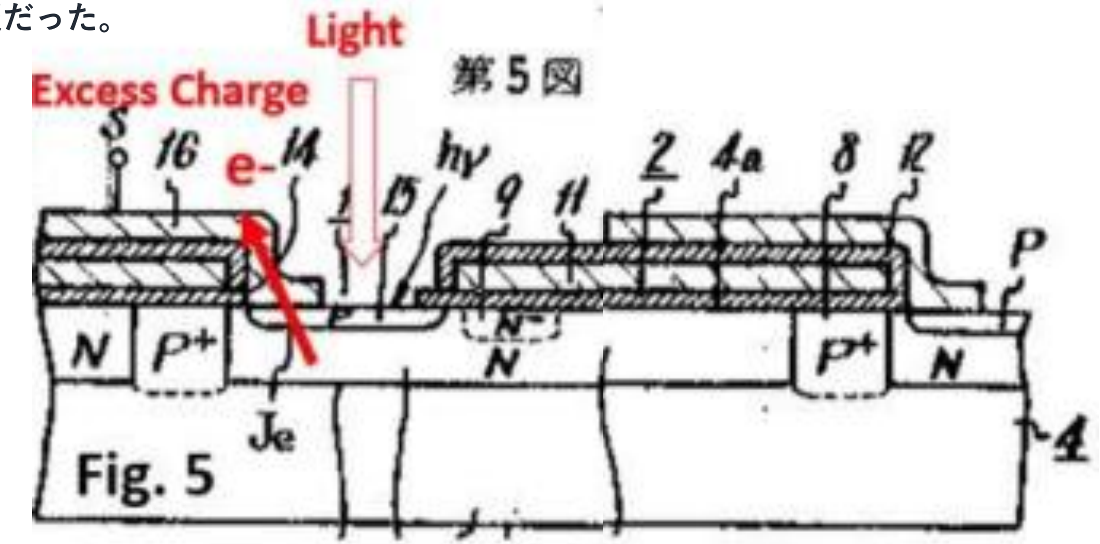


Fig. 5

Pinned Photodiodeの発明と開発努力

（1） １９７０年以前は　Single 接合型受光素子だった。
（2） １９７０年にCCD/MOS容量型受光素子が発明された。

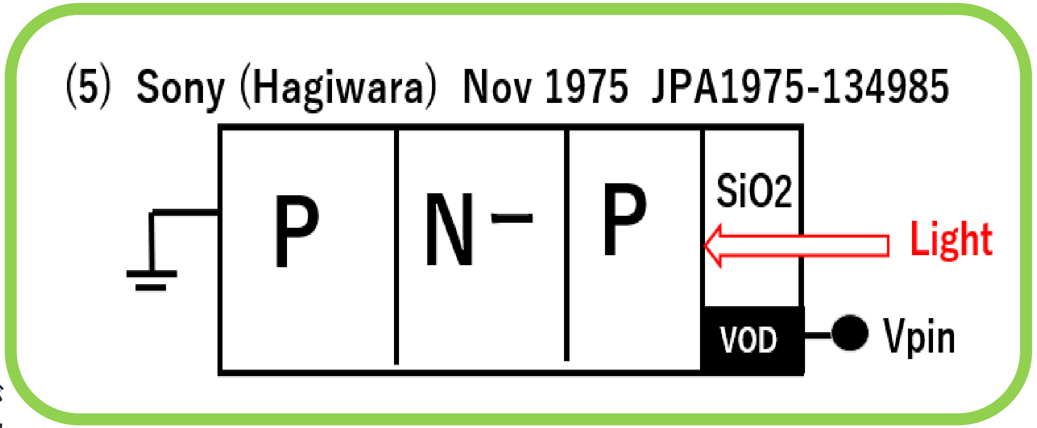
（3） １９７５年６月に　オランダの Philips社により
Double 接合型の埋め込みPhotodiode が発明された。

（4） １９７５年１０月２３日に　Sony（萩原）は
Global Shutter 機能付きのDouble & Triple接合型の
残像のないPinned Photodiode が発明した。

（5） １９７５年１１月１０日に　Sony（萩原）は
基板(N)にPNP Double接合型を形成して VOD付の
残像のない Pinned Photodiode を発明した。

（6） １９７７年にSony（萩原）は PNPN(Thyristor)構造
の受光素子において　Punch-thru Action を利用して
残像のない電子Shutter Clock 駆動方式を発明した。

（7） １９７８年９月　SSDM1978 にて　Sony（萩原）は
残像のない　短波長青色光の感度特性にすぐれ表面暗電流
雑音の少ないDouble 接合型のPinned Photodiode を世界で
初めて開発し日本語で発表の日本国内開催の学会で報告した。



受光表面側
でも過剰電荷が
掃き出せる事例
を示した。電荷
も受光表面と
反対側の基板方向
に掃き出す事は
周知情報だった。

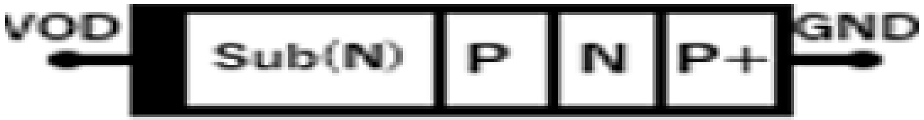
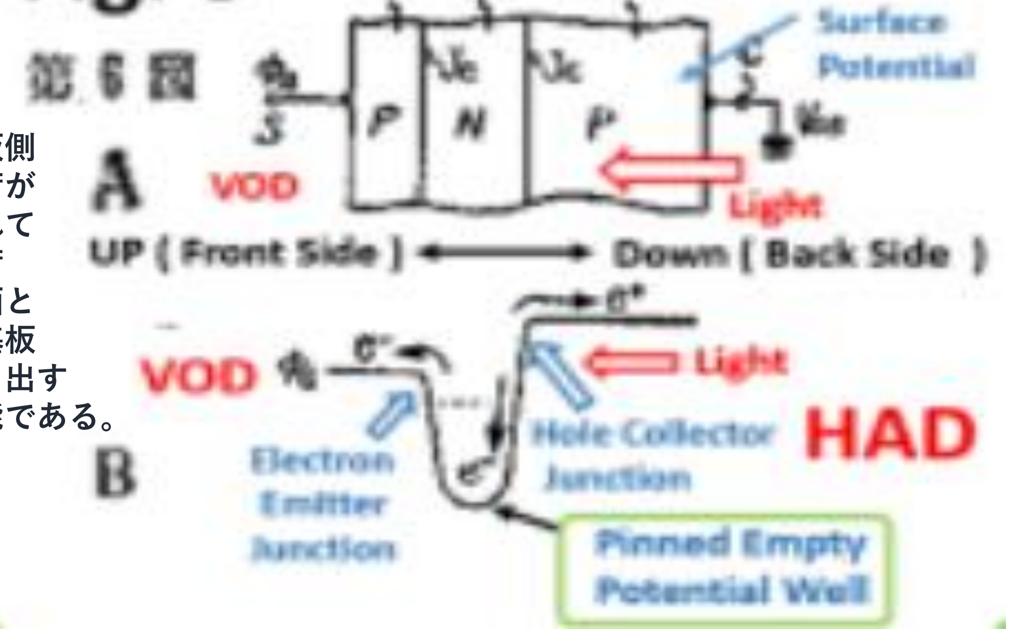


Fig. 6



受光表面と
反対の基板側
に深奥電荷が
掃き出されて
いる。電荷
も受光表面と
反対側の基板
方向に掃き出す
ことが可能である。

Pinned Photodiodeの発明と開発努力

（1） １９７０年以前は　Single 接合型受光素子だった。
（2） １９７０年にCCD/MOS容量型受光素子が発明された。

（3） １９７５年６月に　オランダの Philips社により
Double 接合型の埋め込みPhotodiode が発明された。

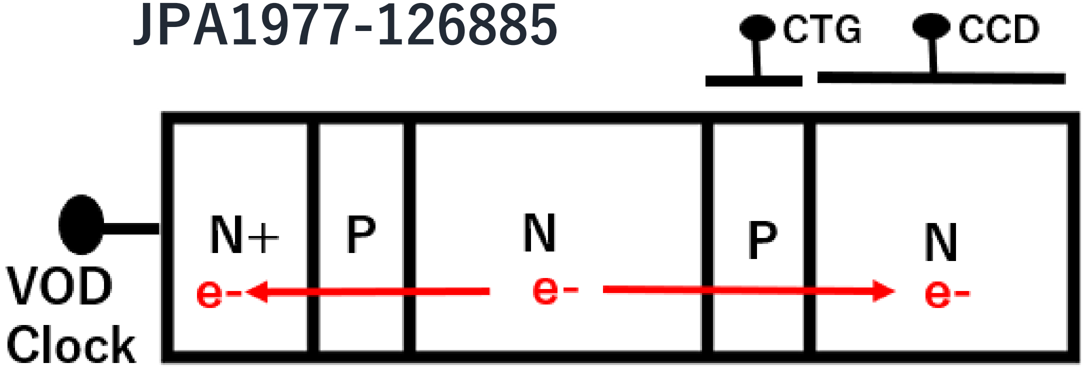
（4） １９７５年１０月２３日に　Sony（萩原）は
Global Shutter 機能付きのDouble & Triple接合型の
残像のないPinned Photodiode が発明した。

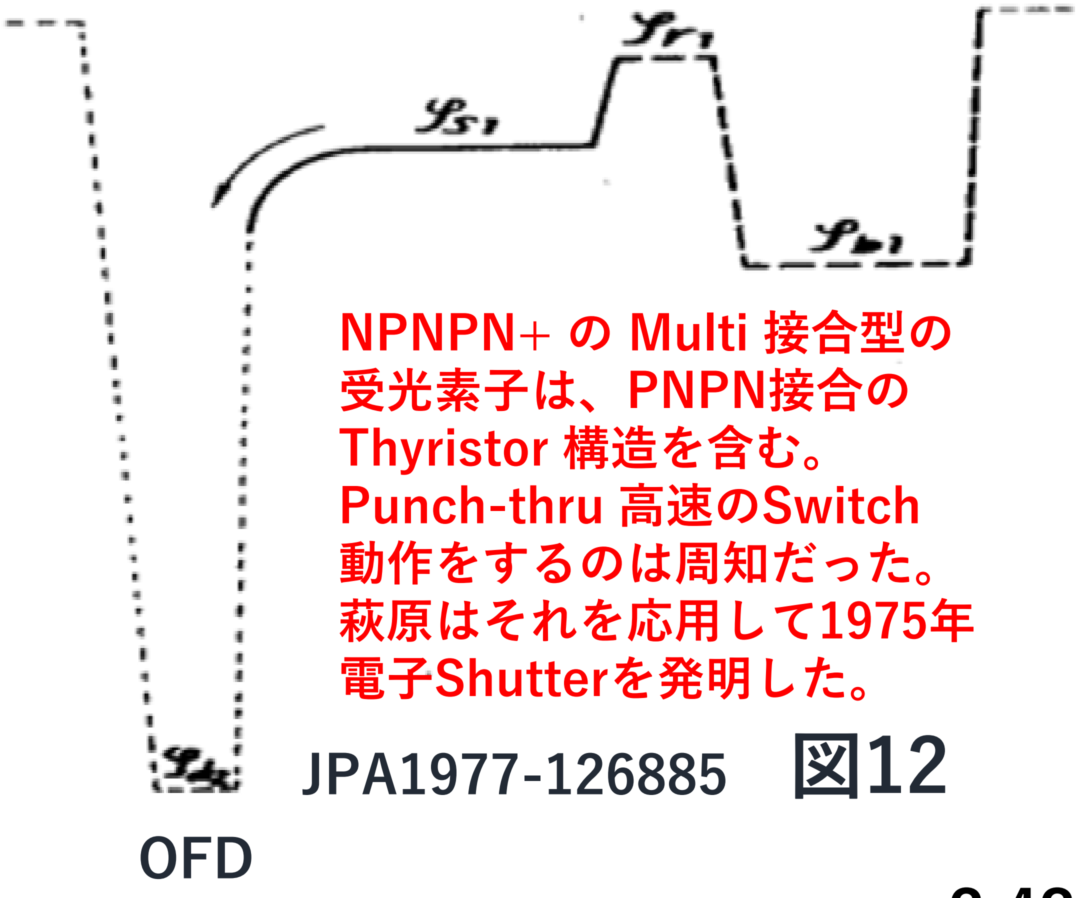
（5） １９７５年１１月１０日に　Sony（萩原）は
基板(N)にPNP Double接合型を形成して VOD付の
残像のない Pinned Photodiode を発明した。

（6） １９７７年にSony（萩原）は PNPN(Thyristor)構造
の受光素子において　Punch-thru Action を利用して
残像のない電子Shutter Clock 駆動方式を発明した。

（7） １９７８年９月　SSDM1978 にて　Sony（萩原）は
残像のない　短波長青色光の感度特性にすぐれ表面暗電流
雑音の少ないDouble 接合型のPinned Photodiode を世界で
初めて開発し日本語で発表の日本国内開催の学会で報告した。

JPA1977-126885





NPNPN+ の Multi 接合型の
受光素子は、PNPN接合の
Thyristor 構造を含む。
Punch-thru 高速のSwitch
動作をするのは周知だった。
萩原はそれを応用して1975年
電子Shutterを発明した。

JPA1977-126885　図12

Pinned Photodiodeの発明と開発努力

（１）１９７０年以前は　Single 接合型受光素子だった。
（２）１９７０年にCCD/MOS容量型受光素子が発明された。

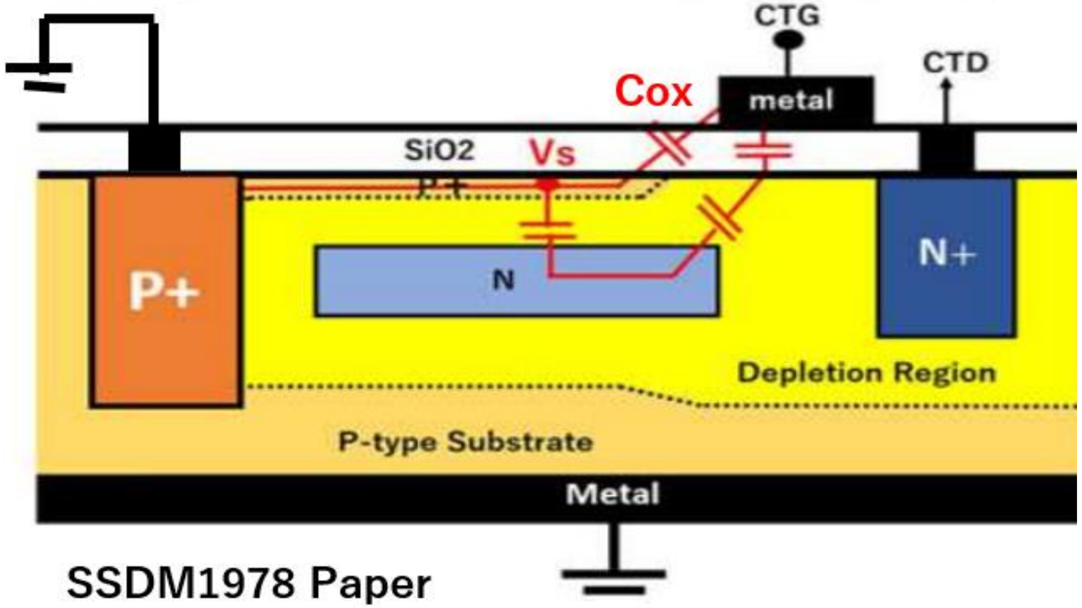
（３）１９７５年６月に　オランダの Philips社により
Double 接合型の埋め込みPhotodiode が発明された。

（４）１９７５年１０月２３日に　Sony（萩原）は
Global Shutter 機能付きのDouble & Triple接合型の
残像のないPinned Photodiode が発明した。

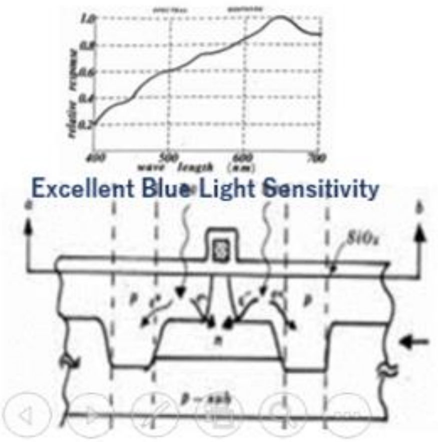
（５）１９７５年１１月１０日に　Sony（萩原）は
基板(N)にPNP Double接合型を形成して VOD付の
残像のない Pinned Photodiode を発明した。

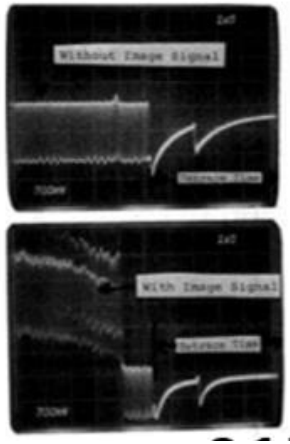
（６）１９７７年にSony（萩原）は PNPN(Thyristor)構造
の受光素子において　Punch-thru Action を利用して
残像のない電子Shutter Clock 駆動方式を発明した。

（７）１９７８年９月　SSDM1978 にて　Sony（萩原）は
残像のない　短波長青色光の感度特性にすぐれ表面暗電流
雑音の少ないDouble 接合型のPinned Photodiode を世界で
初めて開発し日本語で発表の日本国内開催の学会で報告した

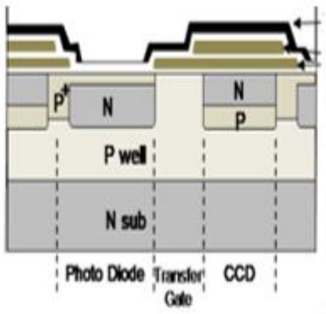


SSDM1978 Paper





SSIS Semiconductor History Museum



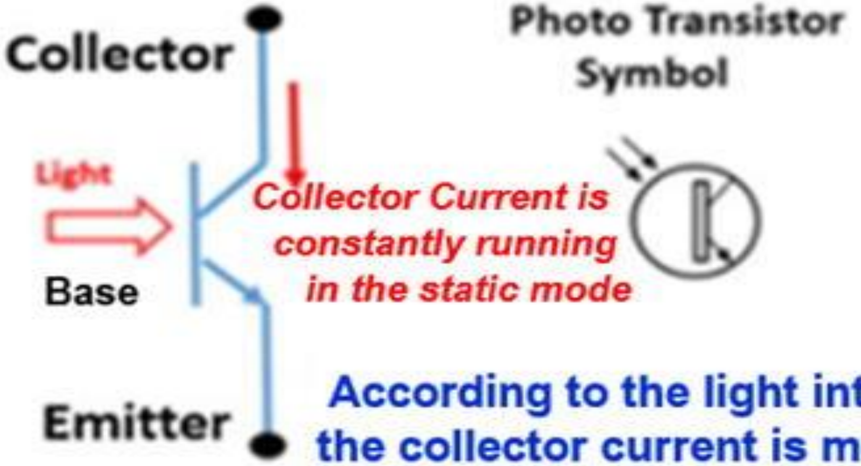
Yoshiaki Hagiwara, Motoaki Abe and Chikara Okada, "A 380H X 488V CCD Imager with Narrow Channel Transfer Gates", Proceeding of the 9th Conference on Solid State Devices, Tokyo 1977, Japanese Journal of Applied Physics, Volume 18 Sup 18-1, pp. 335-340 November 1979.

SONY HAD Sensor 1975 was hinted by SONY PNP Bipolar Transistor Process Technology

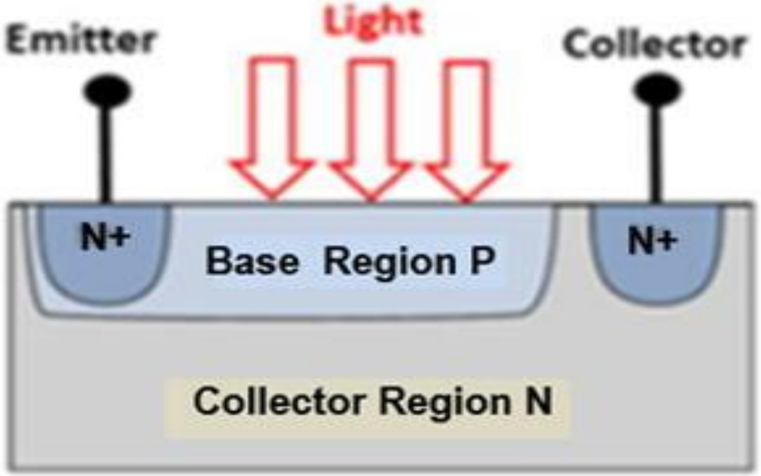
Conventional Static Phototransistor

(by John Northrup Shive , 1950)

Large Current Output

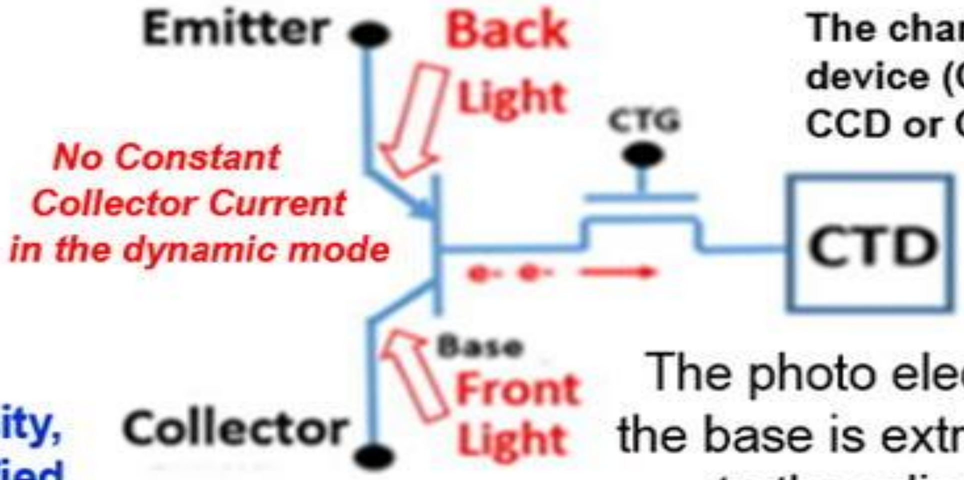


According to the light intensity, the collector current is modified in the conventional phototransistor



Dynamic Phototransistor Operation with lightly doped base region

Sony original Hole Accumulation Diode (HAD)



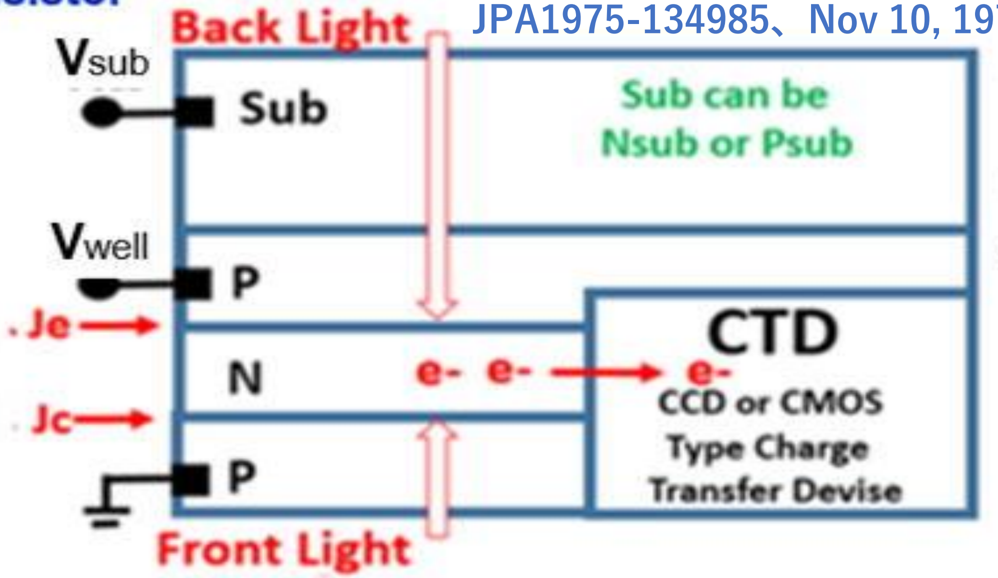
The charge transfer device (CTD) can be CCD or CMOS type.

Small Charge Packet Output

The photo electrons stored in the base is extracted completely to the adjacent CTD.

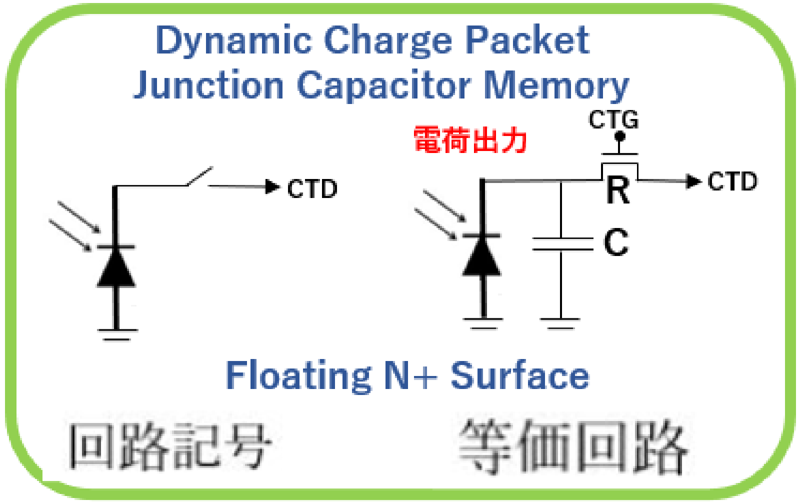
Hagiwara, 1975

JPA1975-134985、Nov 10, 1975

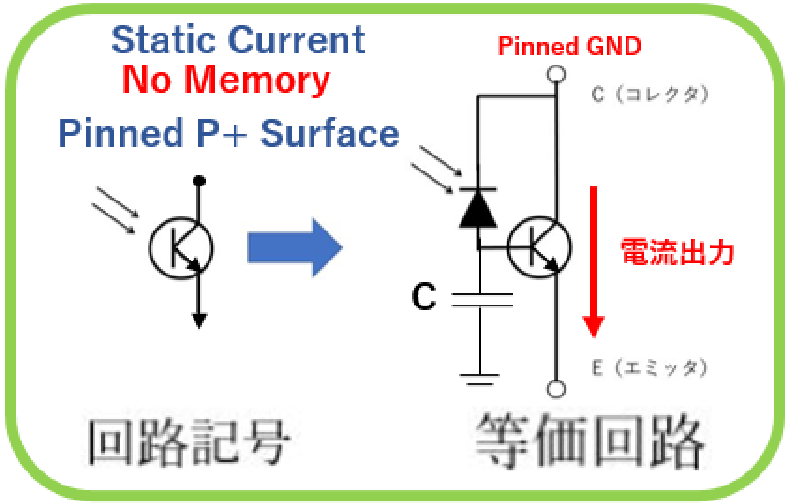


Complete Charge Extraction from the N base region for low image lag and high speed high quality action pictures

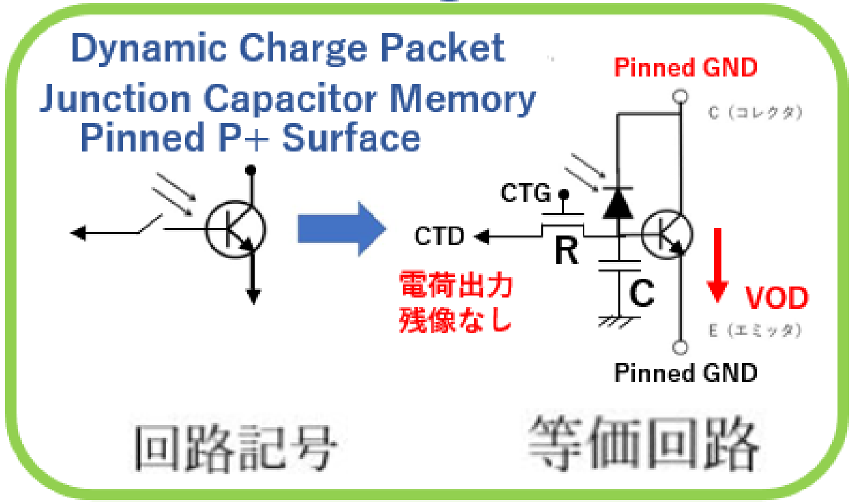
Dynamic N+P junction Photodiode 1966



Static PNP Photo Transistor John Northrup Shive 1950



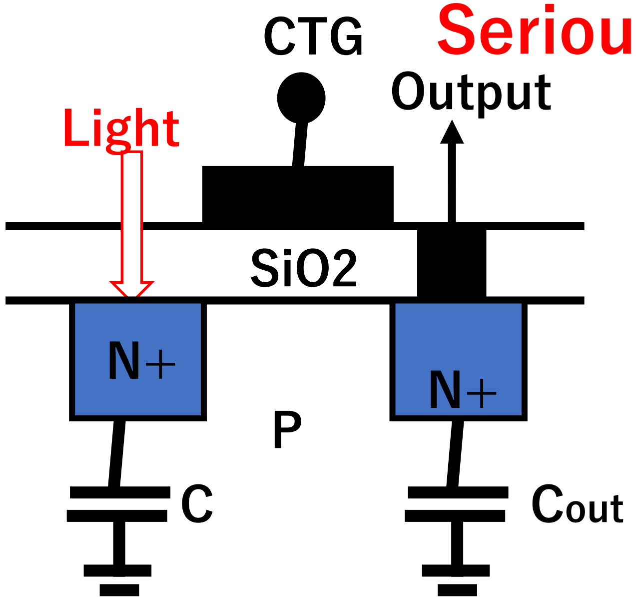
Dynamic PNP Photo Transistor Yoshiaki Hagiwara 1975

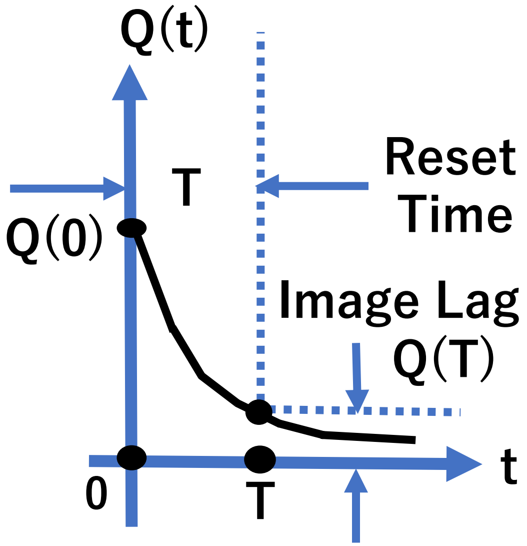


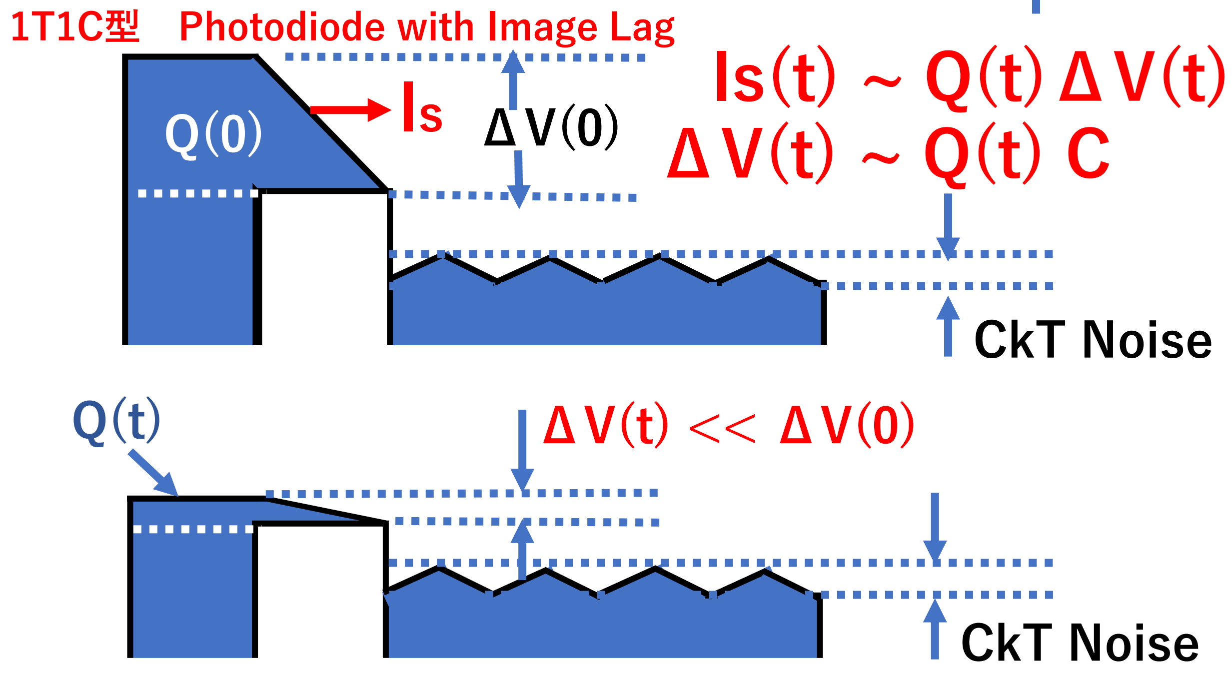
電気容量(C)に電荷(Q)を蓄積・保存する事により
メモリ機能を持つが、書き込みと読み出しの為に
必要な、アクセス時間・遅延時間（RC)が生じる。

	Dynamic N+P junction Photodiode	Static PNP junction Photo Transistor (Shive 1950)	Dynamic PNP junction Photo Transistor (Hagiwara 1975)	Dynamic PNPN junction Photo Thyristor (Hagiwara 1975)
機能	N+P 接合	PNP接合	PNP接合	PNPN接合
光電流量	少ない（電荷出力）	多い （電流出力）	少ない （電荷出力）	少ない （電荷出力）
応答速度	速い（大きな信号電流）	遅い （大きな信号電流）	速い （小さな信号電荷量）	速い （小さな信号電荷量）
直線性	良い	悪い	良い	良い
温度変化に対する出力変化	小さい	大きい	小さい	小さい
電子シャッター機能	なし（残像あり）	なし（残像あり）	あり（残像なし）	あり（残像なし）

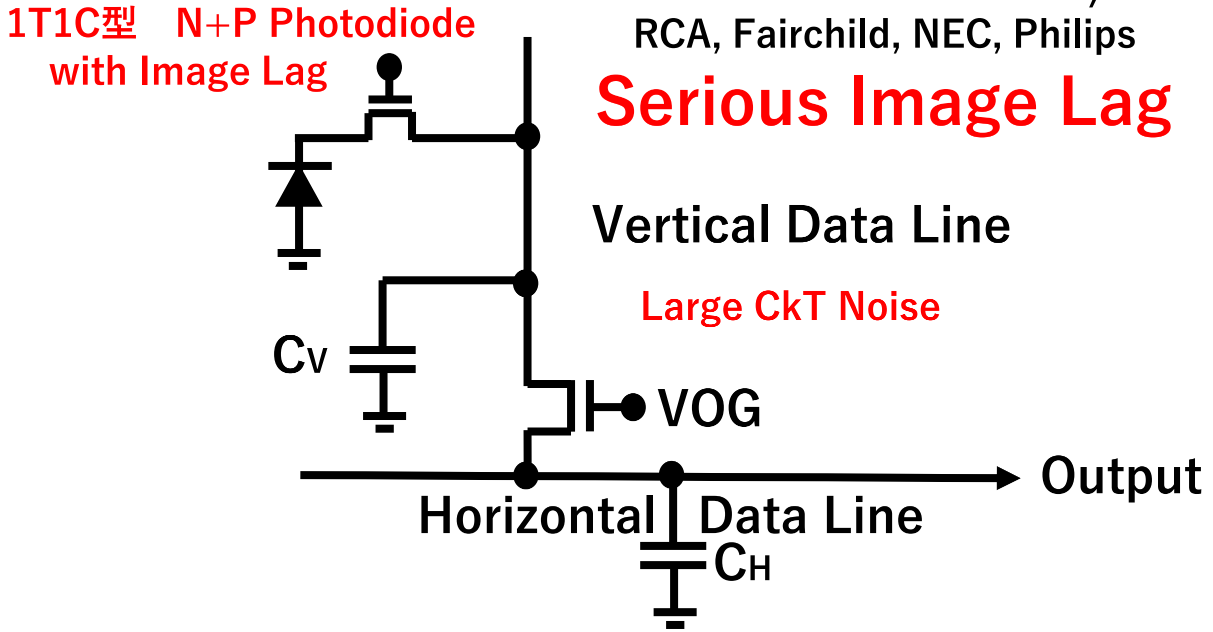
1T1C型 Dynamic Photodiodeの問題点



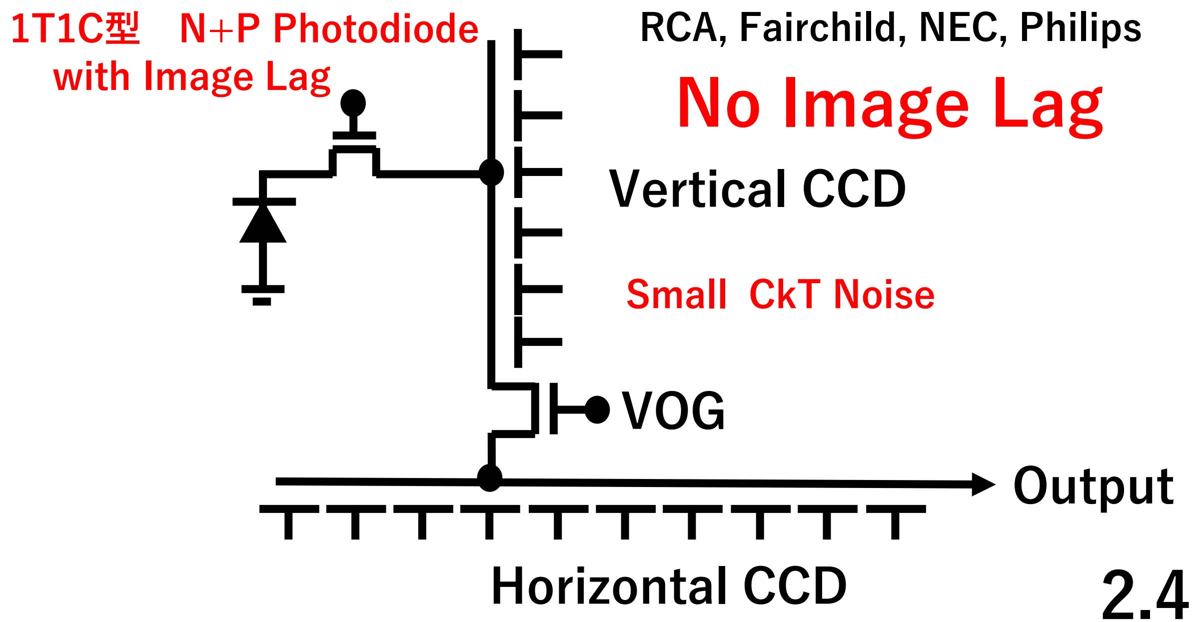




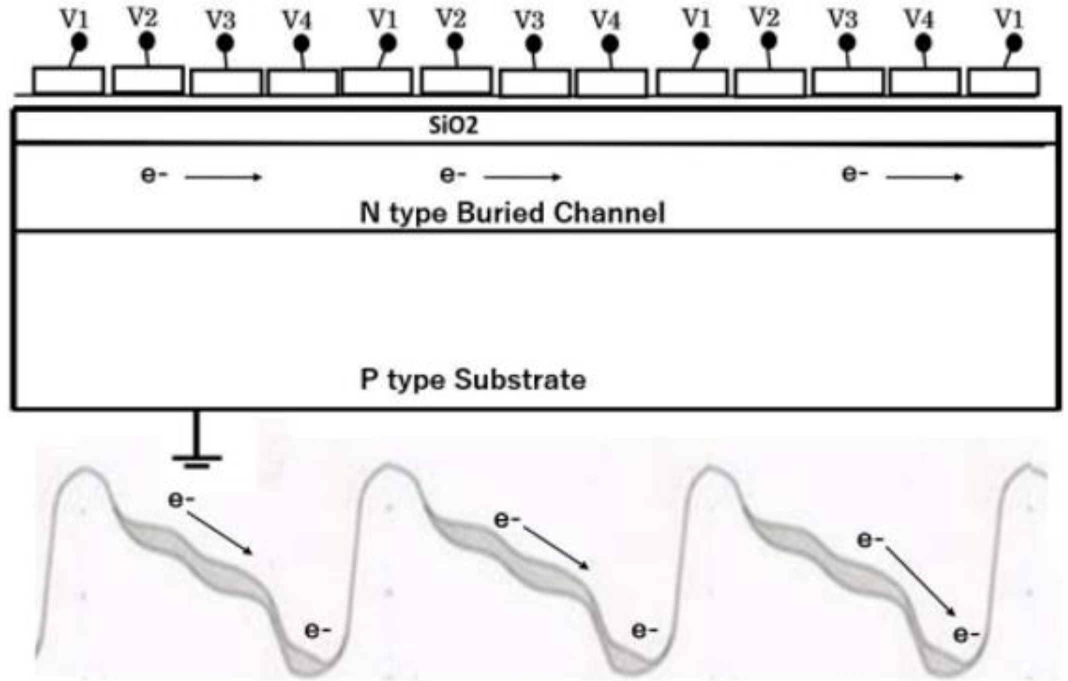
Before Invention of CCD in 1970,

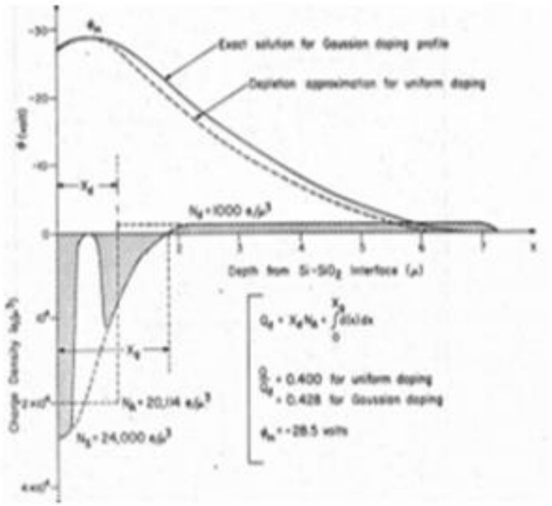


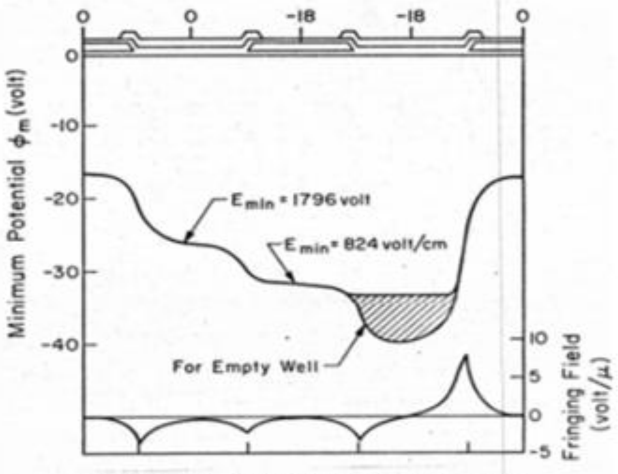
After Invention of CCD in 1970,



Hagiwara(Daimon), ISSCC1974 Student PhD Paper on Buried Channel Charge Coupled Device (CCD)

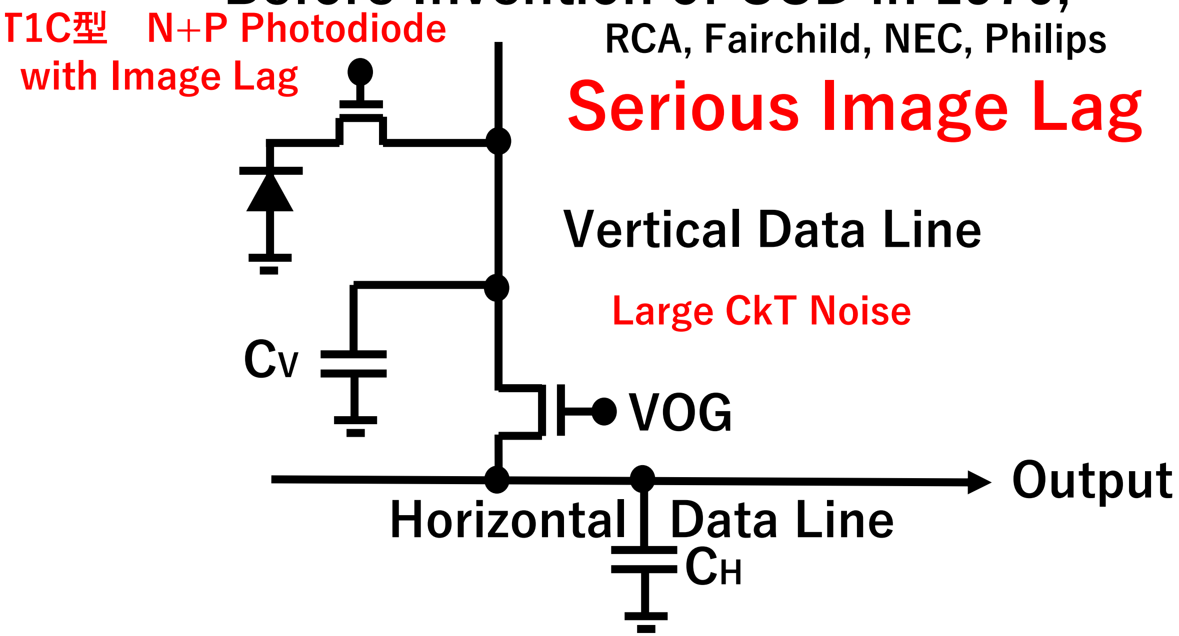




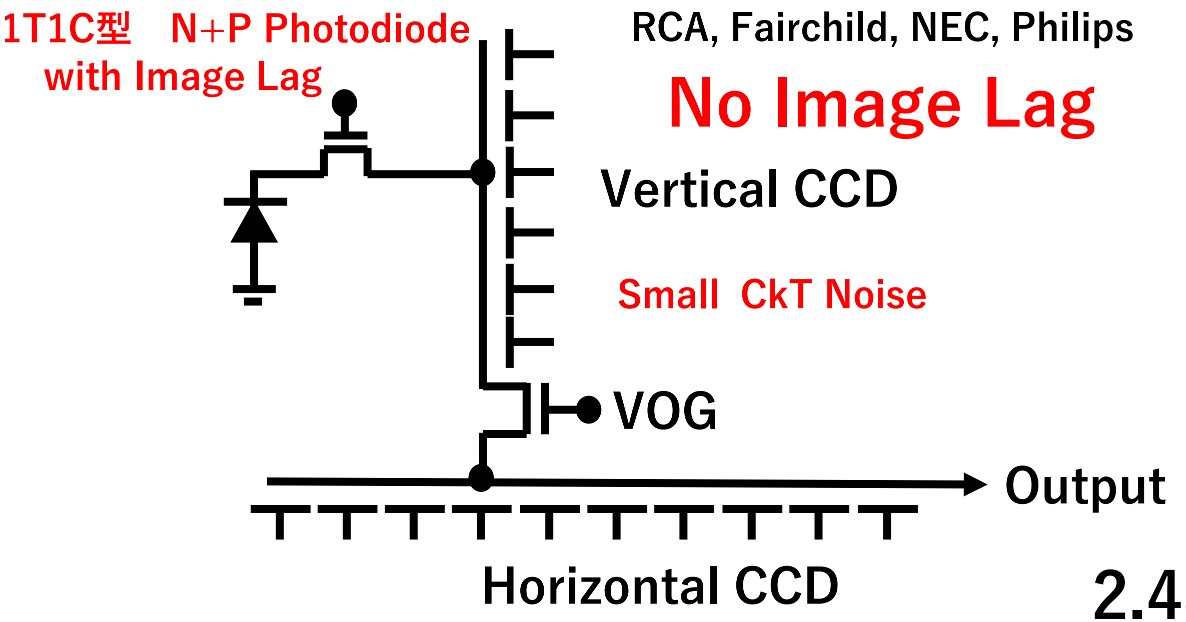


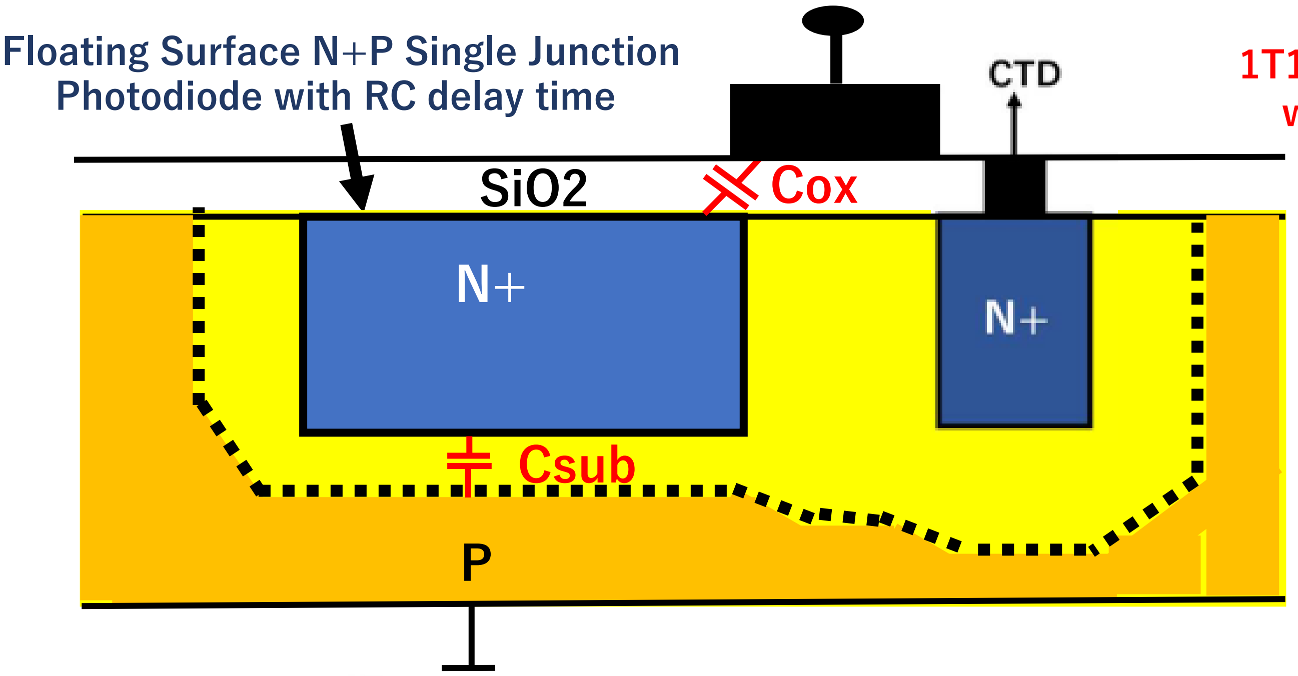
(b) Polysilicon and Metal Overlapping Gate BCCD

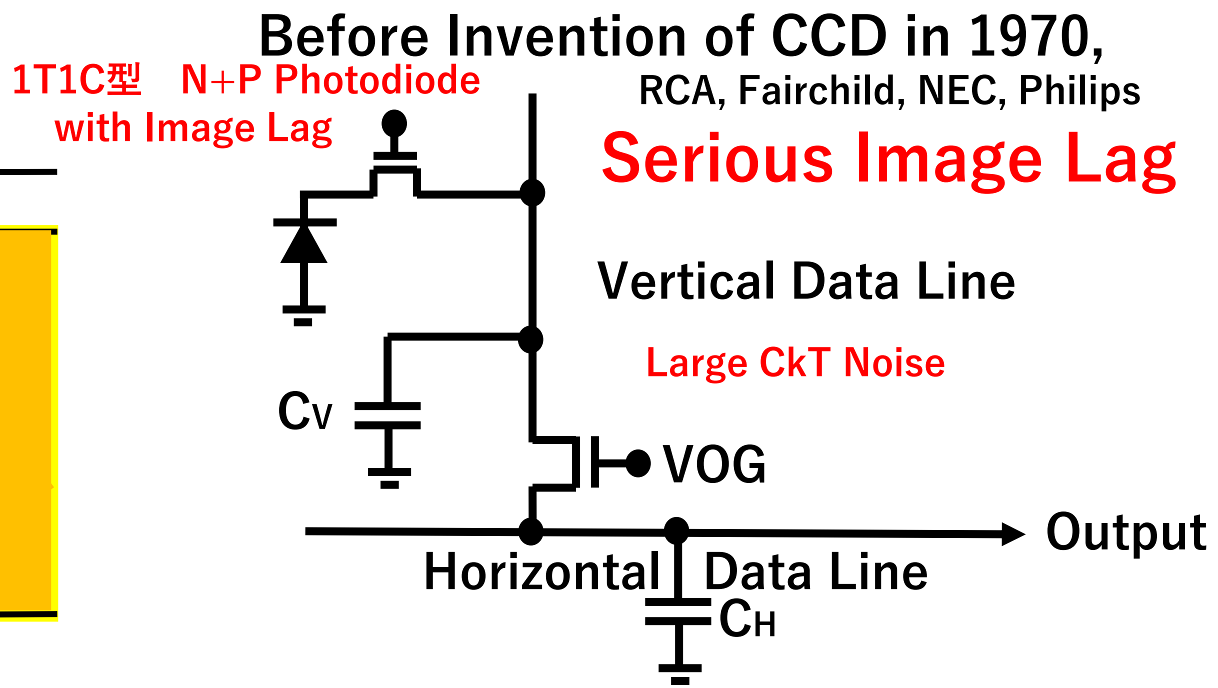
Before Invention of CCD in 1970,

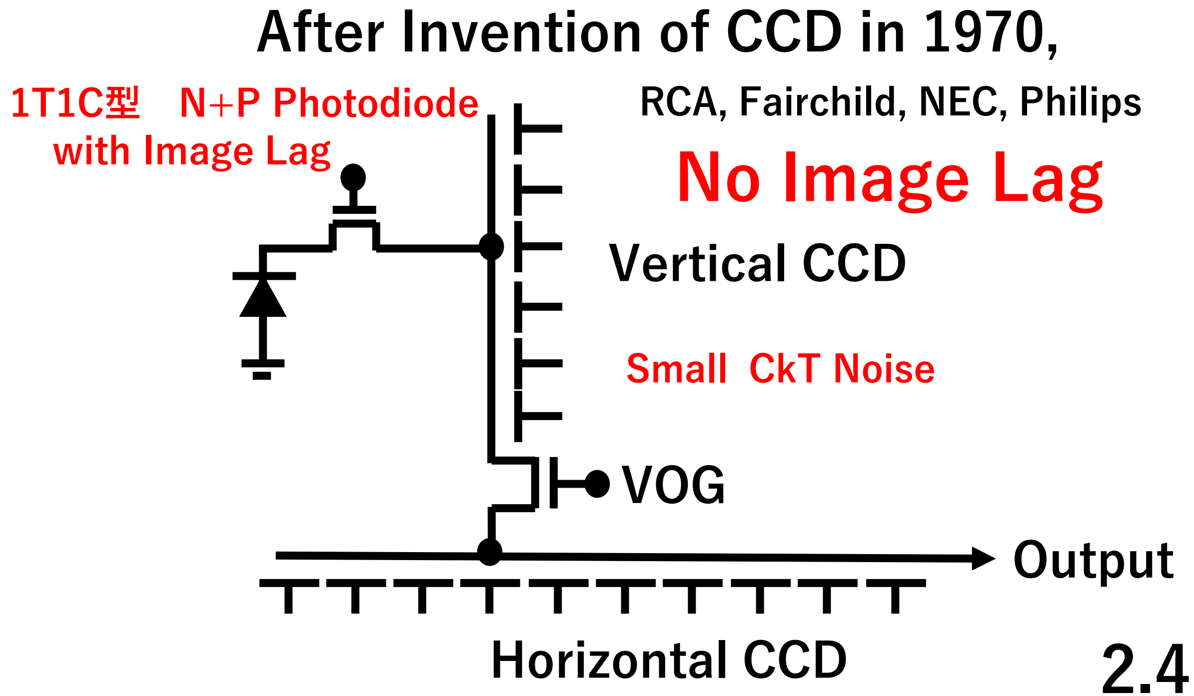


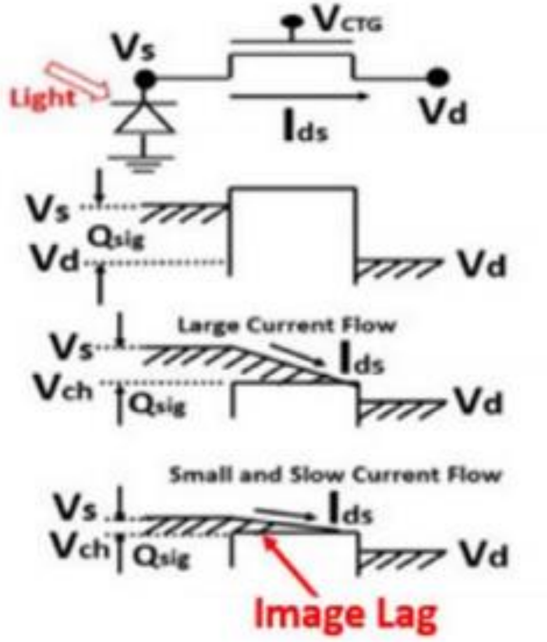
After Invention of CCD in 1970,





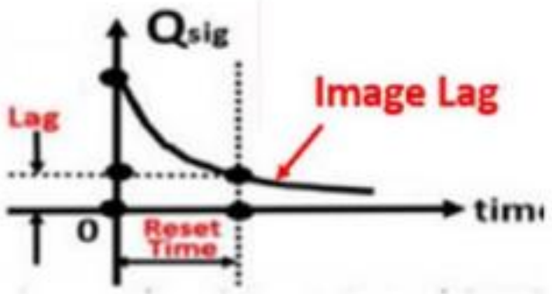






$$I_{ds}(t) = I_o\ (\ V_s - V_{ch}\ )^2$$

$$Q_{sig}(t) = Q_o \exp(-t/\tau)$$



Floating Surface P+NP Double Junction
Buried Photodiode with RC delay time

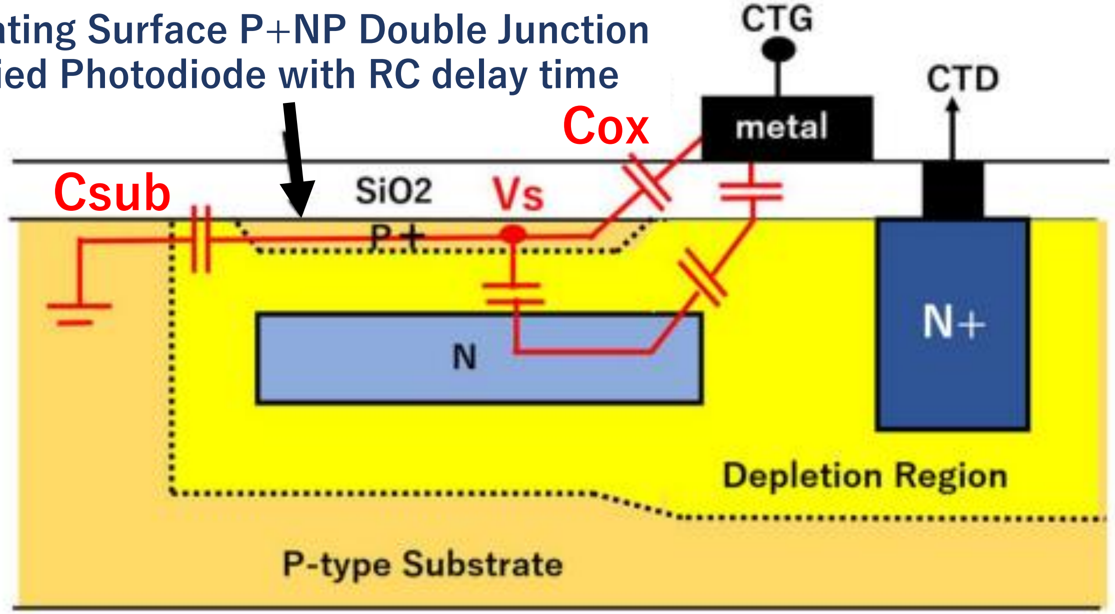
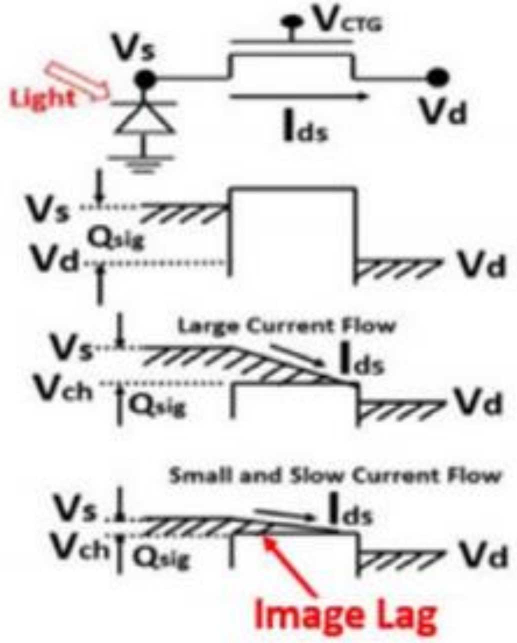
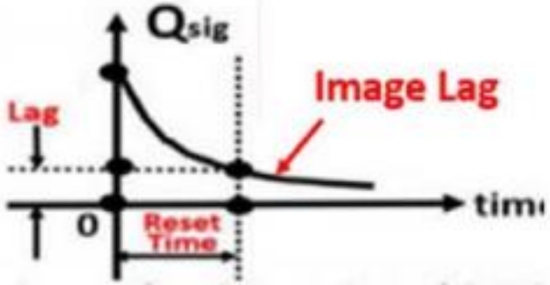


Figure 10. Capacitor Couplings of the Floating Surface P+ Hole Accumulation Region.



$$I_{ds}(t) = I_0 \left(V_s - V_{ch} \right)^2$$

$$Q_{sig}(t) = Q_0 \exp(-t/\tau)$$

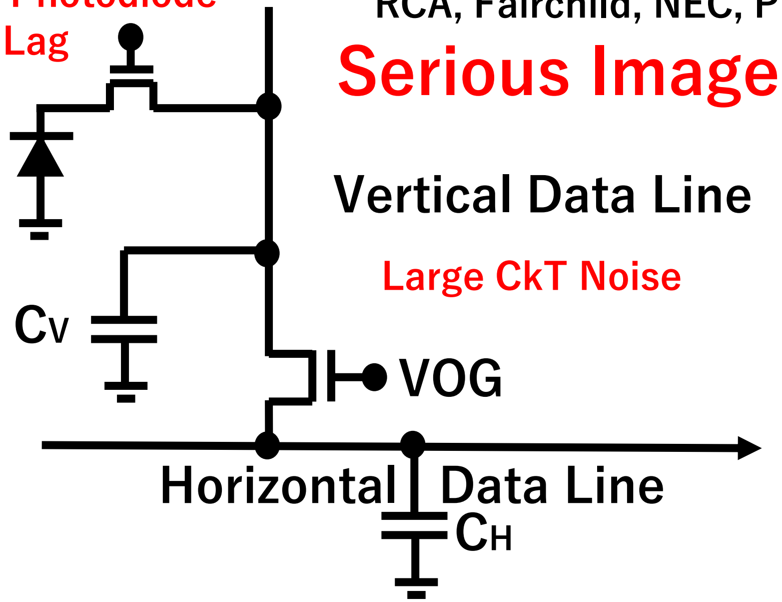


Before Invention of CCD in 1970,

RCA, Fairchild, NEC, Philips

Serious Image Lag

1T1C型 N+P Photodiode with Image Lag

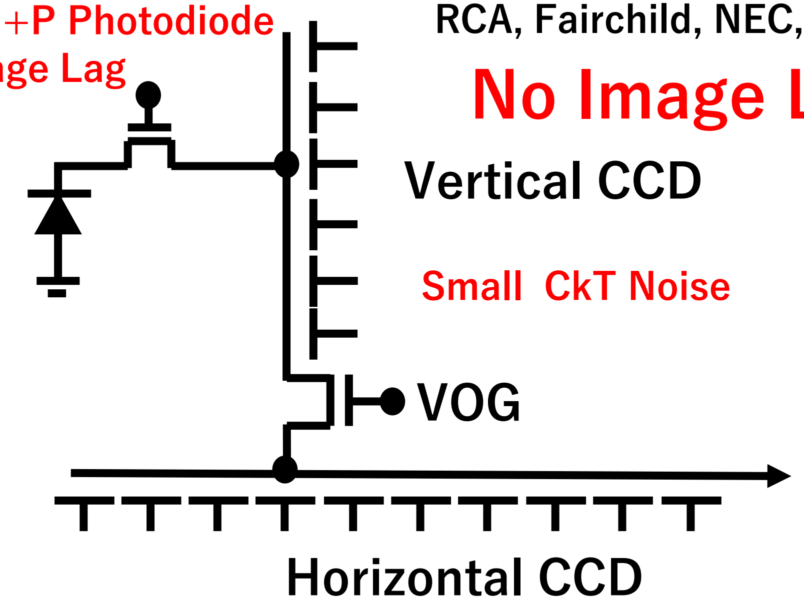


After Invention of CCD in 1970,

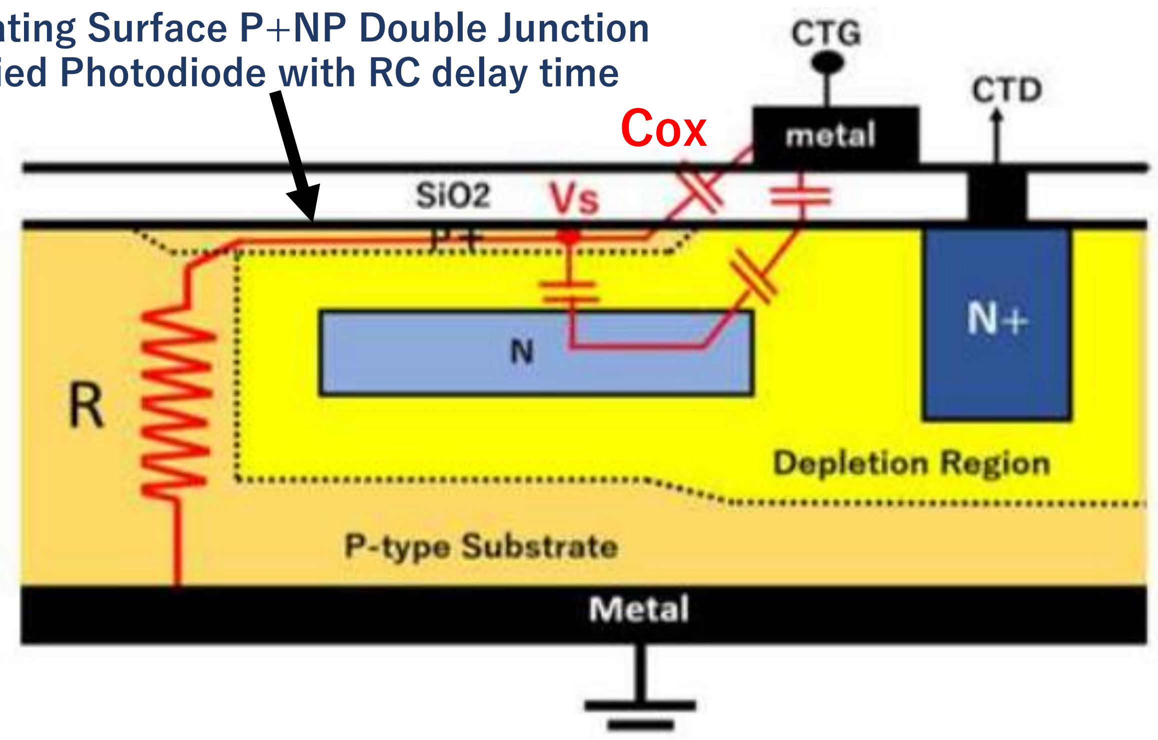
RCA, Fairchild, NEC, Philips

No Image Lag

1T1C型 N+P Photodiode with Image Lag



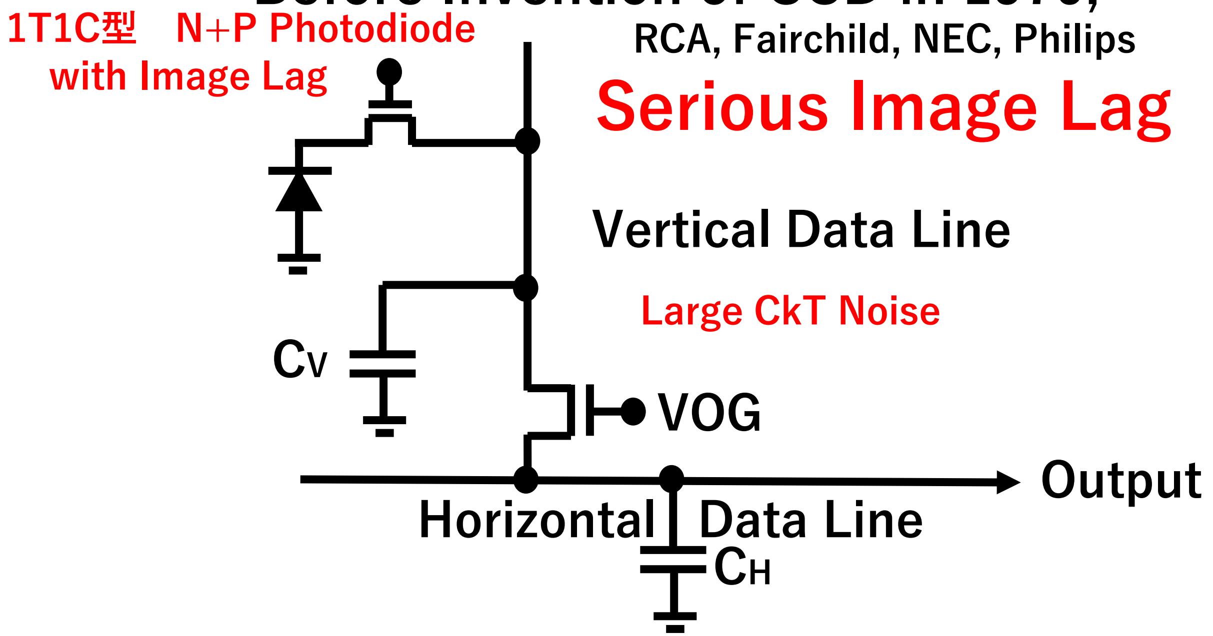
Floating Surface P+NP Double Junction
Buried Photodiode with RC delay time



Before Invention of CCD in 1970,

RCA, Fairchild, NEC, Philips

Serious Image Lag



JPA1976-65705 on PNP junction Buired Photodiode
Priority June 9, 1975 Netherland Patent 7506795

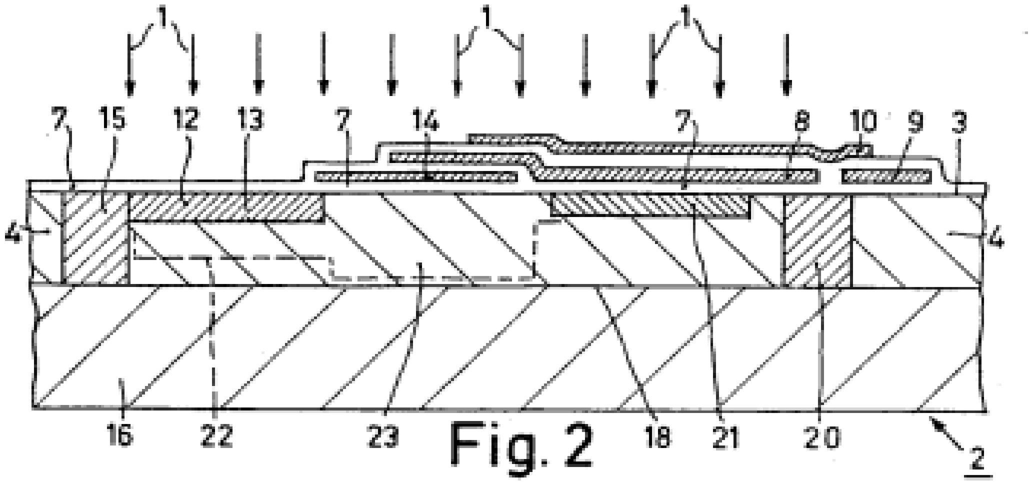
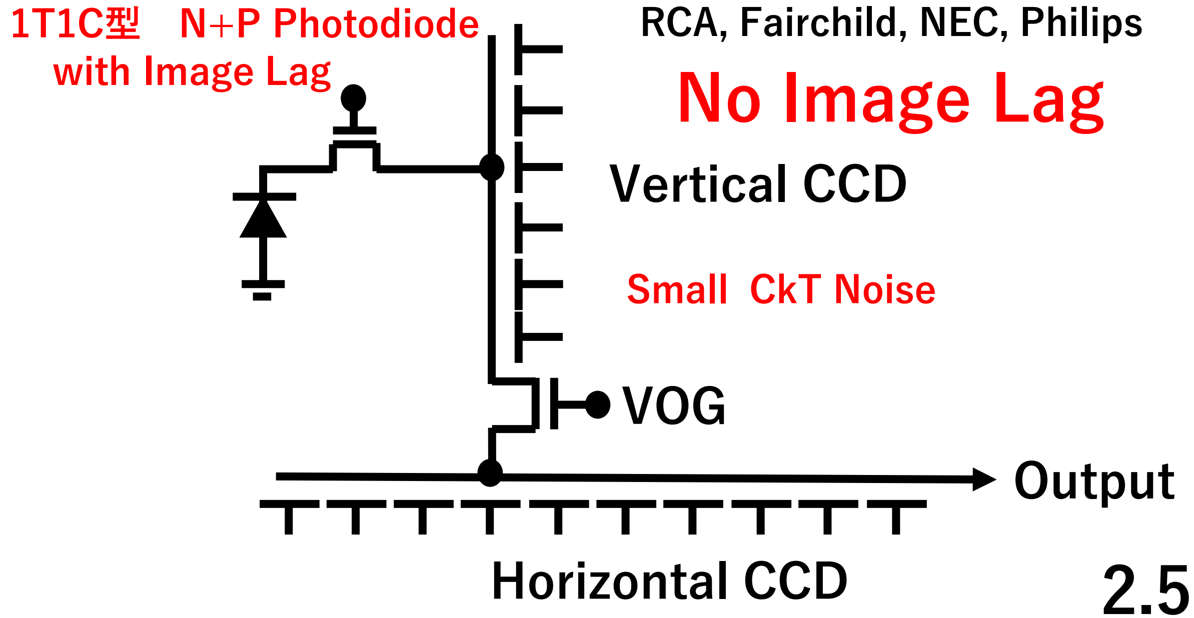


Fig. 2

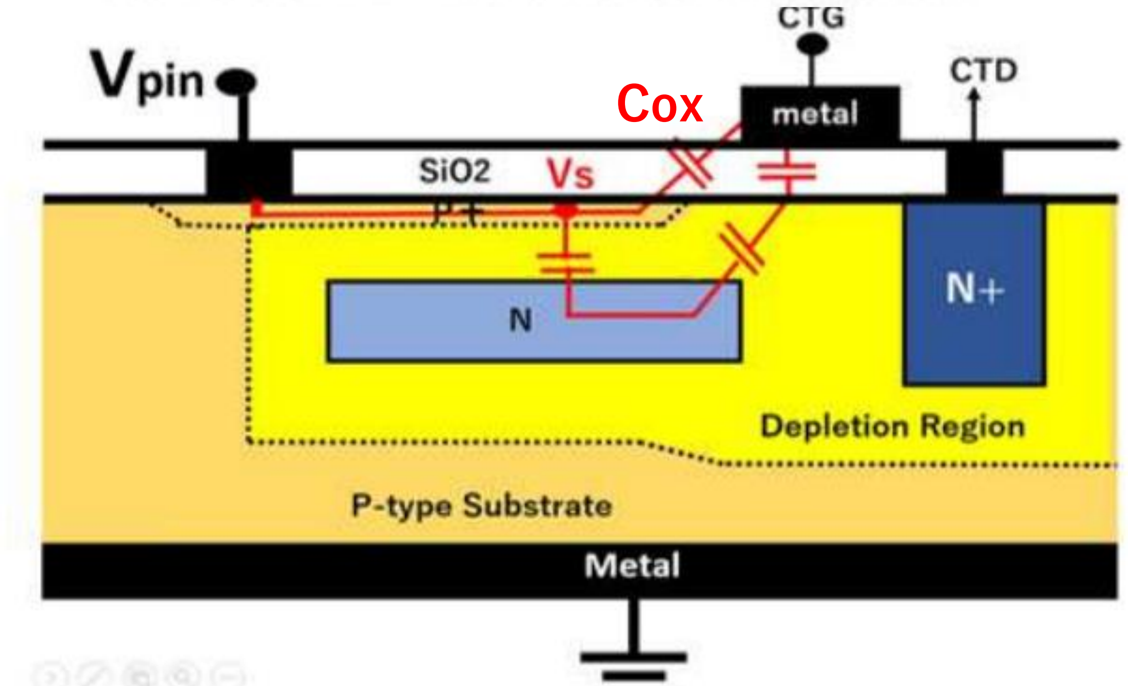
After Invention of CCD in 1970,

RCA, Fairchild, NEC, Philips

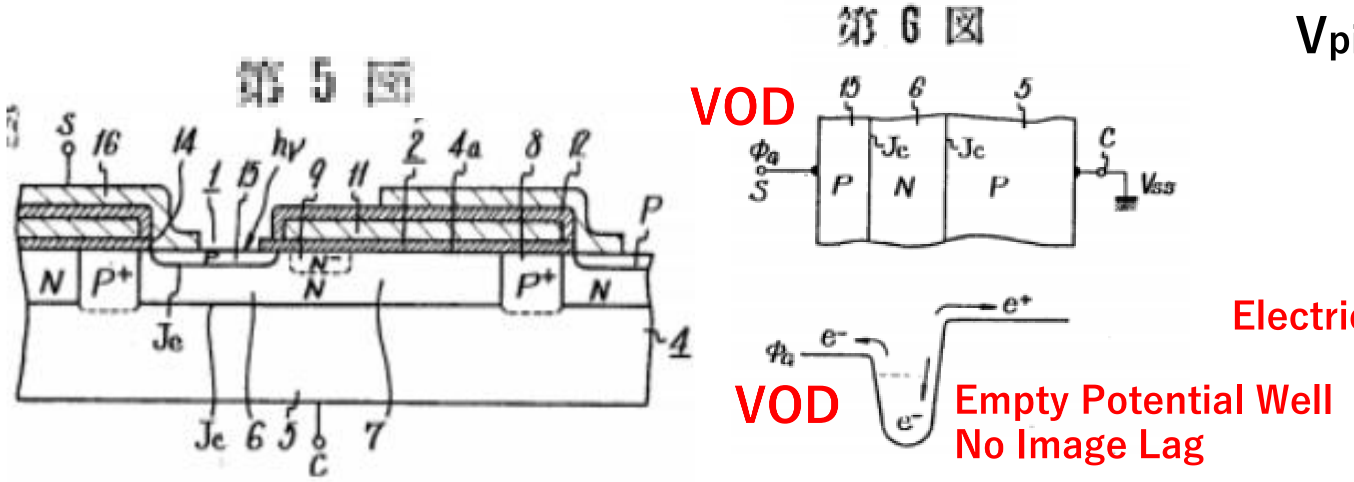
No Image Lag



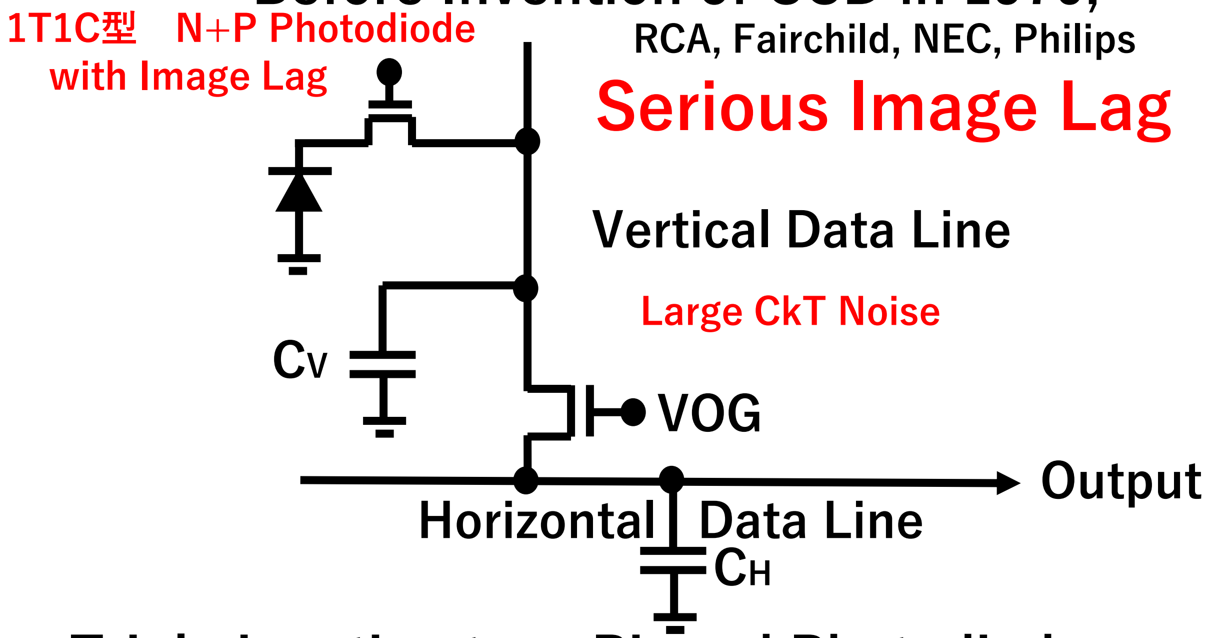
Completely Pinned P+ Surface with RC = 0
with Surface Direct Metal Contact.



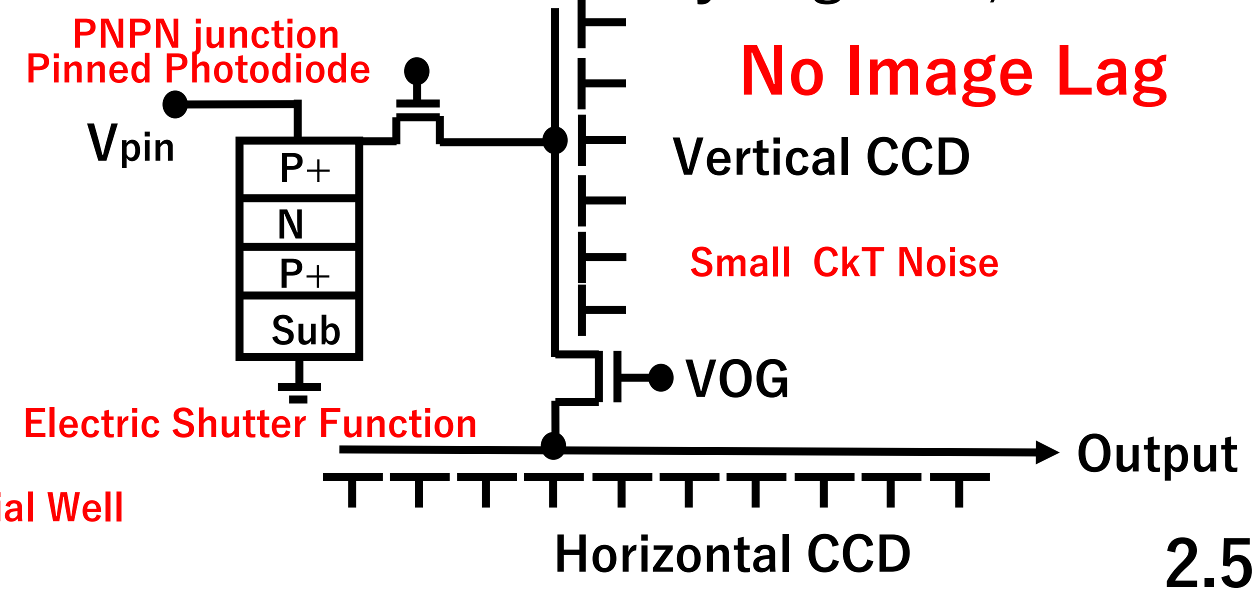
JPA1975-134985 Hagiwara, 1975



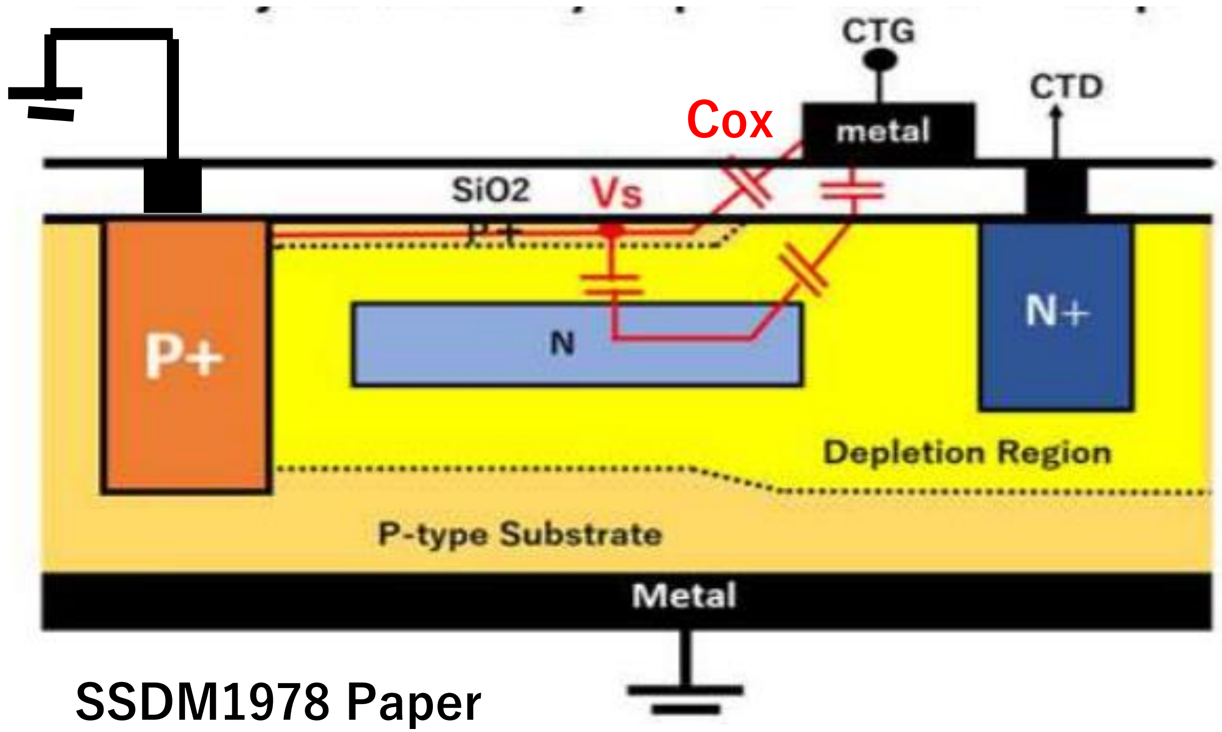
Before Invention of CCD in 1970,



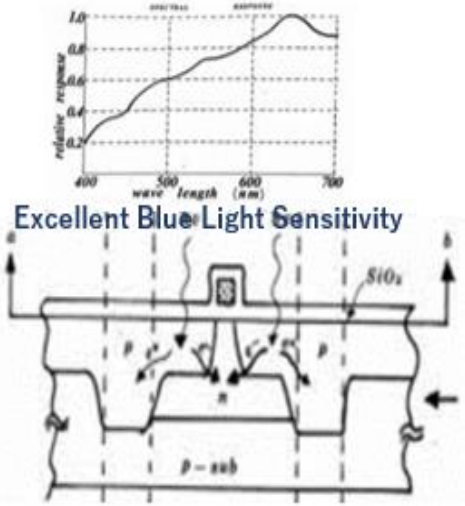
Triple junction type Pinned Photodiode
with Electric Shutter by Hagiwara, 1975

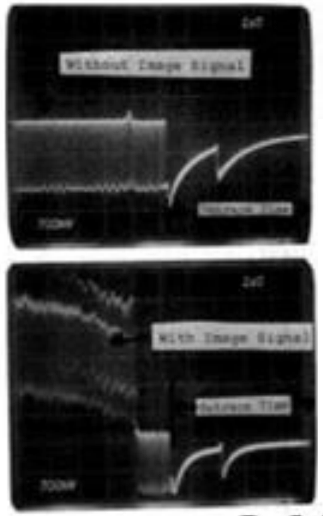


Completely Pinned P+ Surface with RC = 0
with Adjacent Heavily Doped P+ Channel Stops

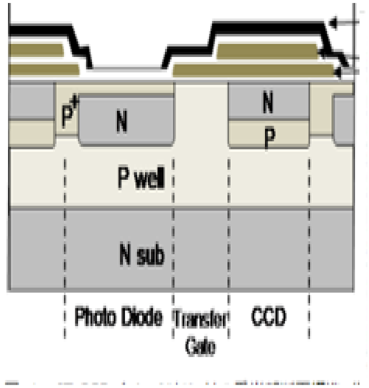


SSDM1978 Paper

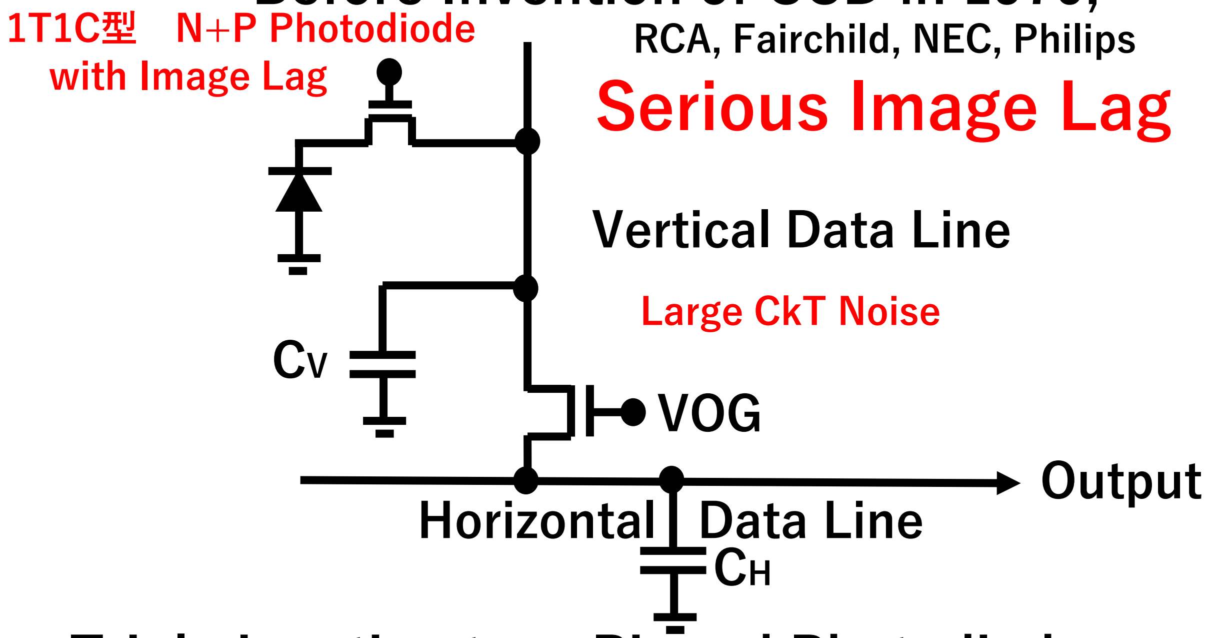




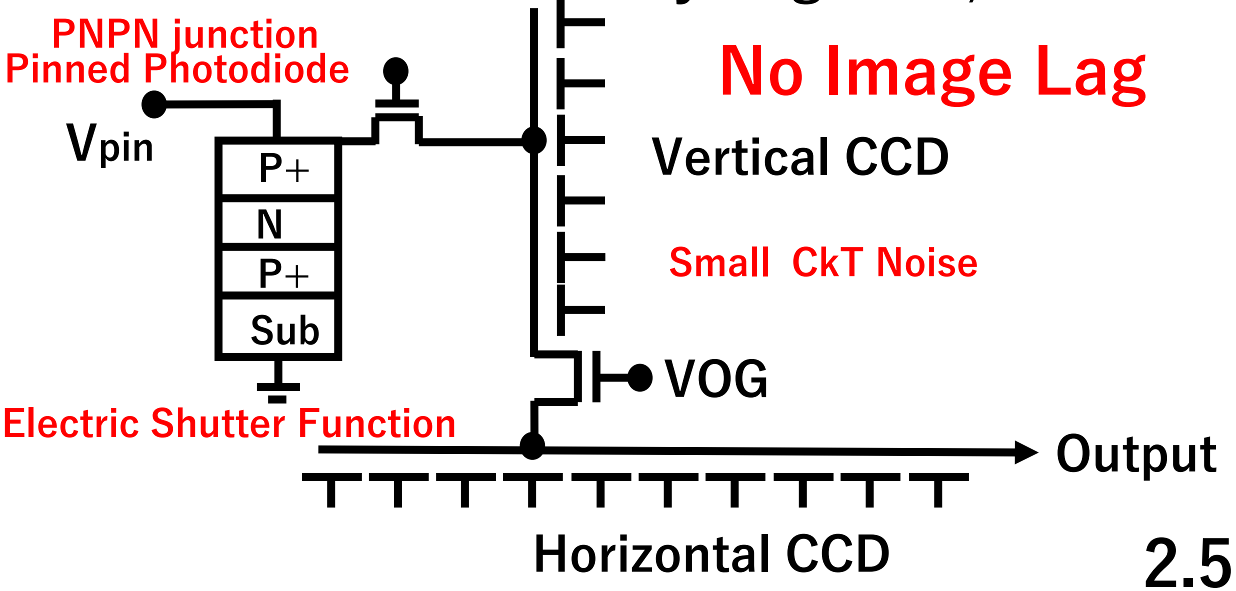
SSIS Semiconductor
History Museum



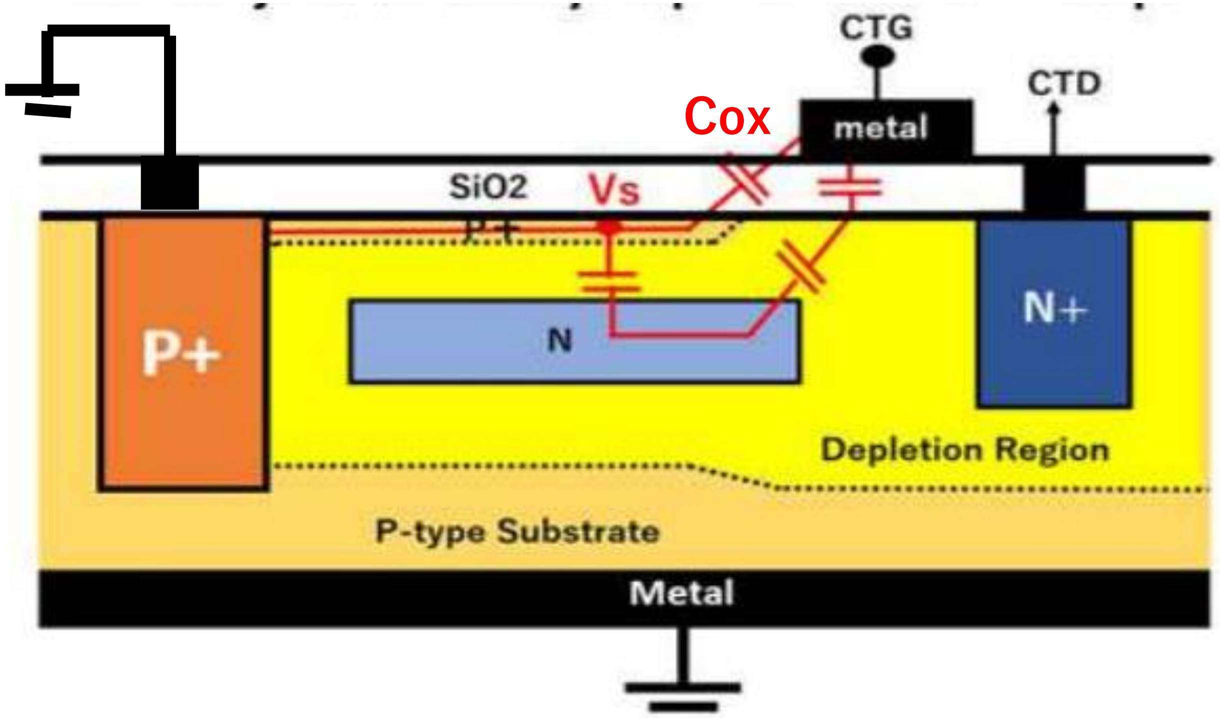
Before Invention of CCD in 1970,



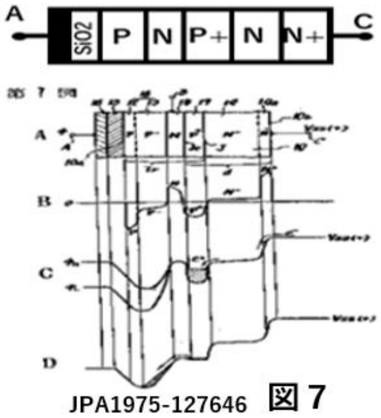
Triple junction type Pinned Photodiode with Electric Shutter by Hagiwara, 1975



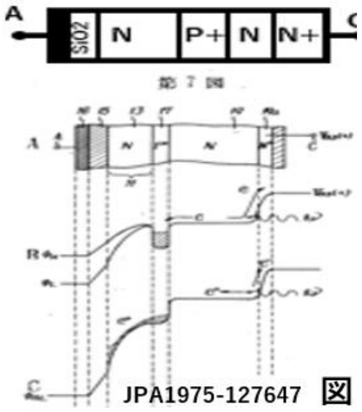
Completely Pinned P+ Surface with RC = 0
with Adjacent Heavily Doped P+ Channel Stops



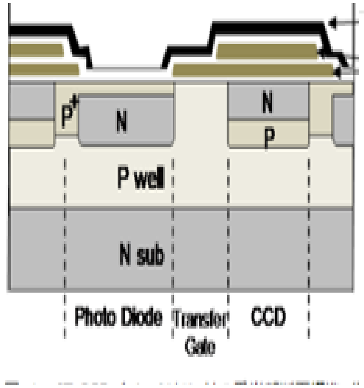
JPA1975-127646
Oct 23, 1975



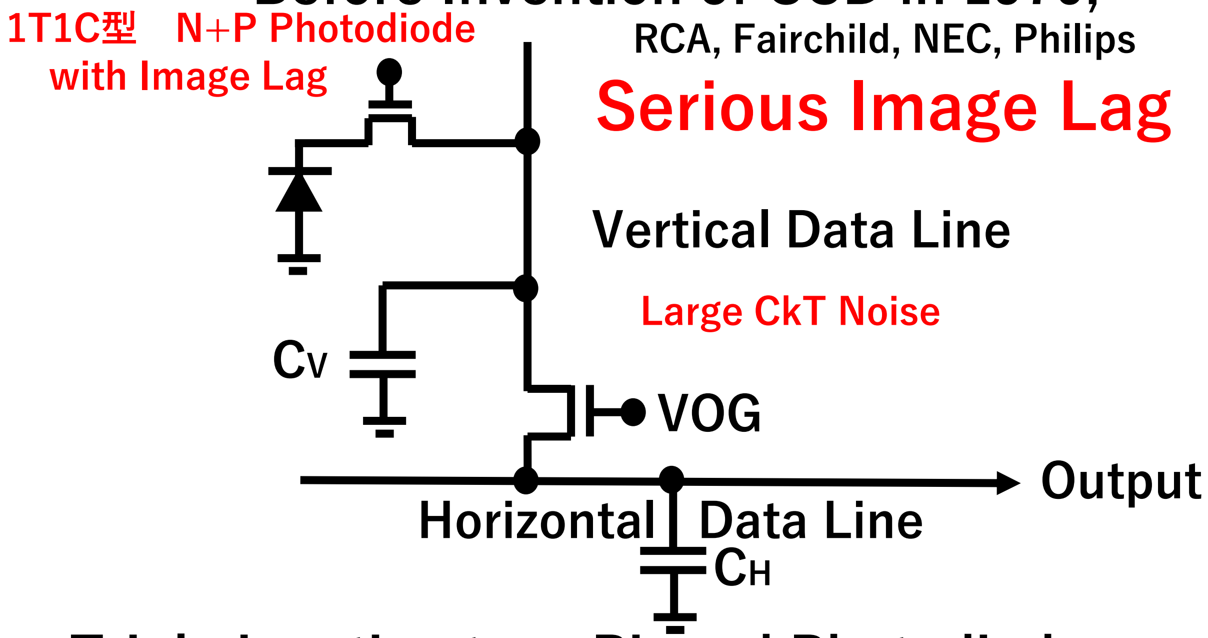
JPA1975-127647
Oct 23, 1975



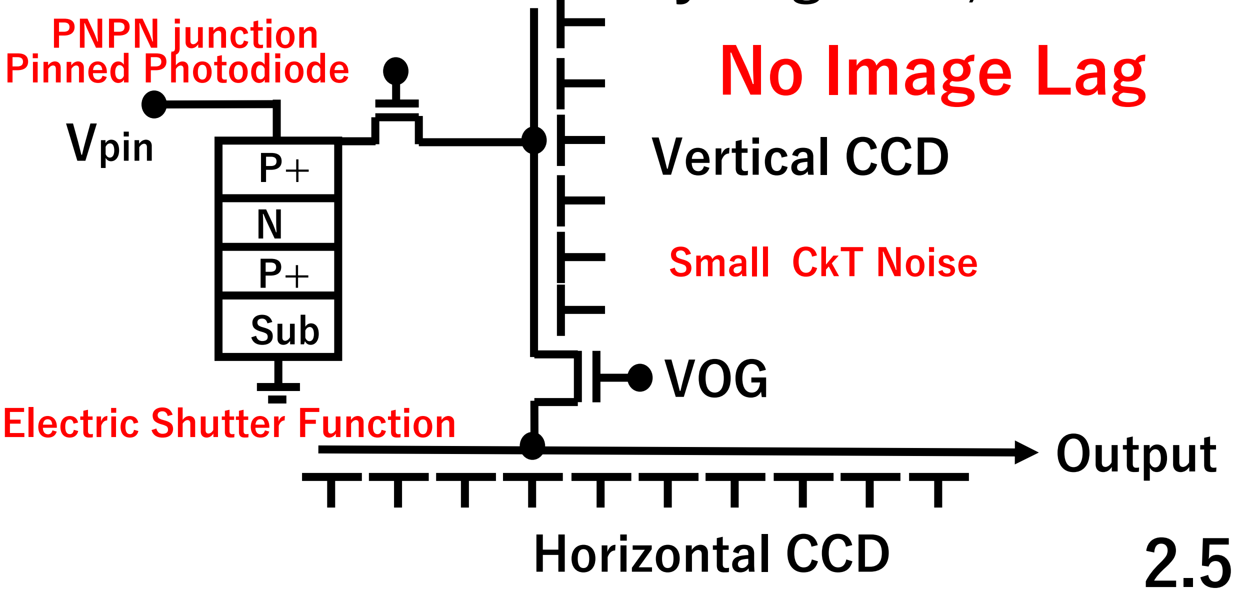
SSIS Semiconductor
History Museum



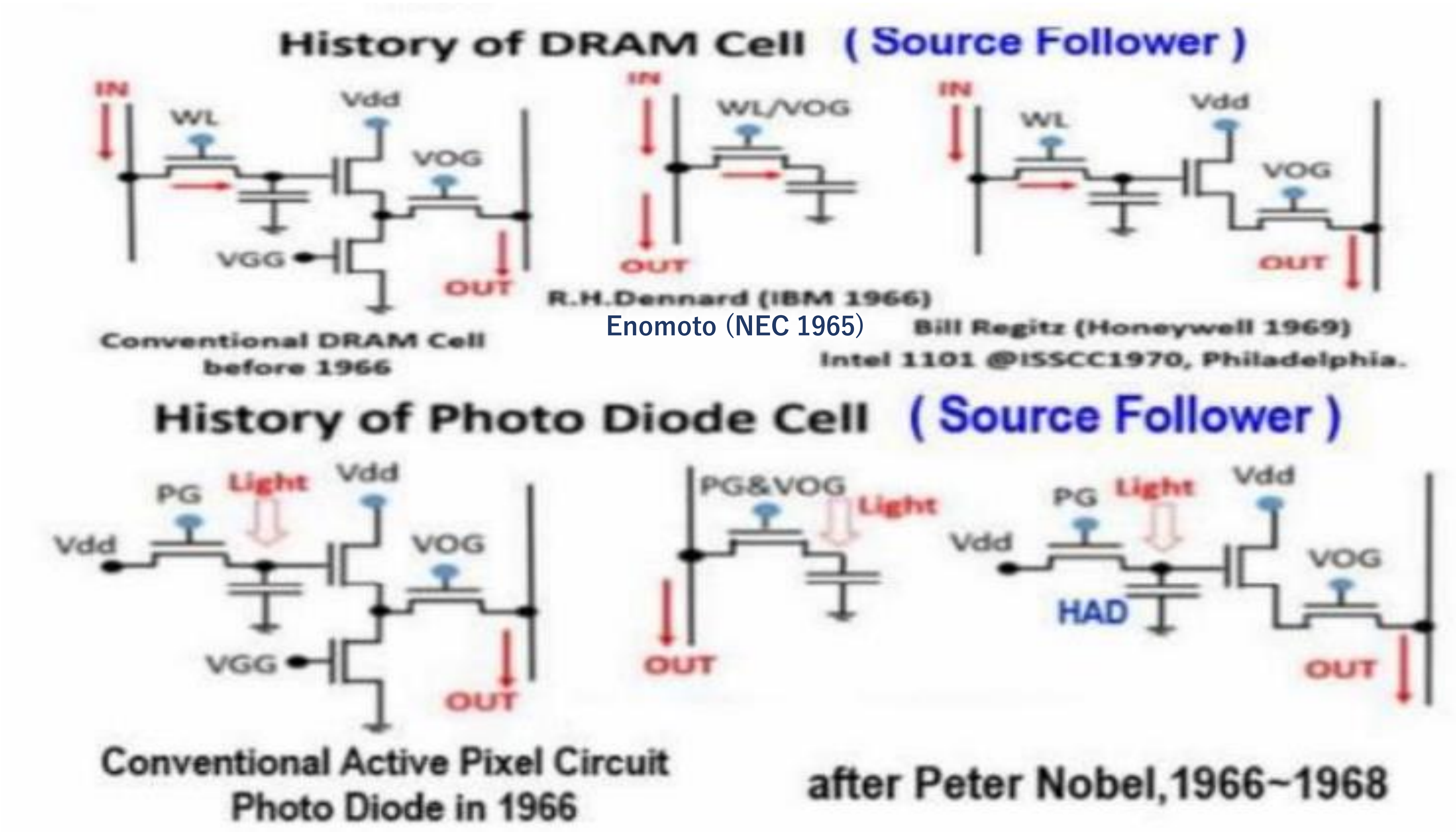
Before Invention of CCD in 1970,



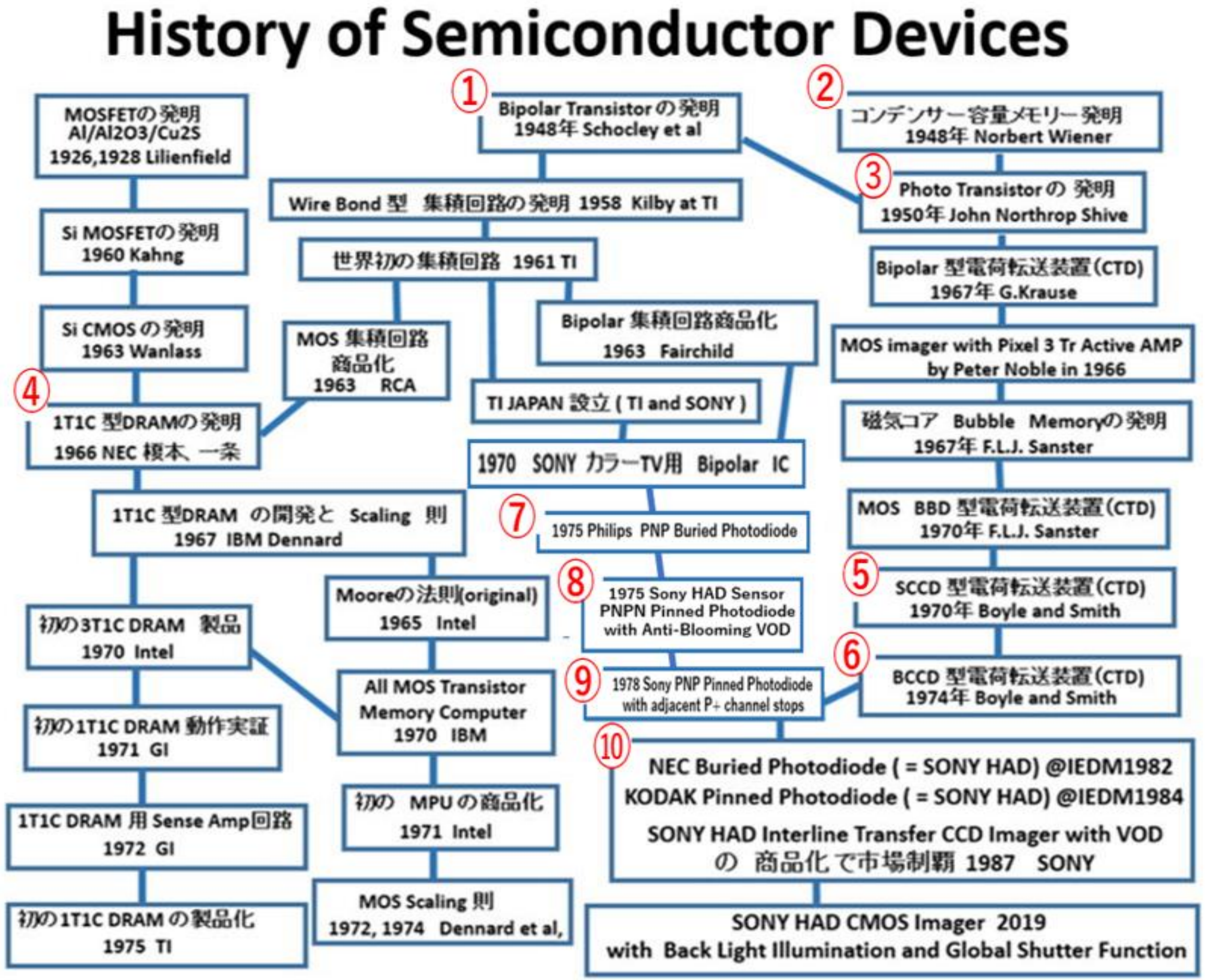
Triple junction type Pinned Photodiode
with Electric Shutter by Hagiwara, 1975

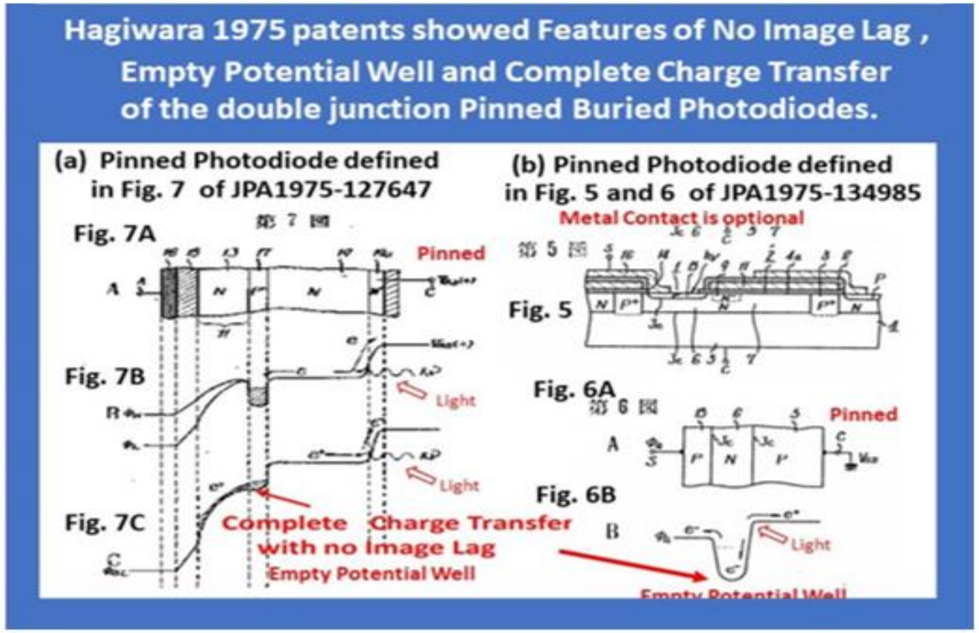


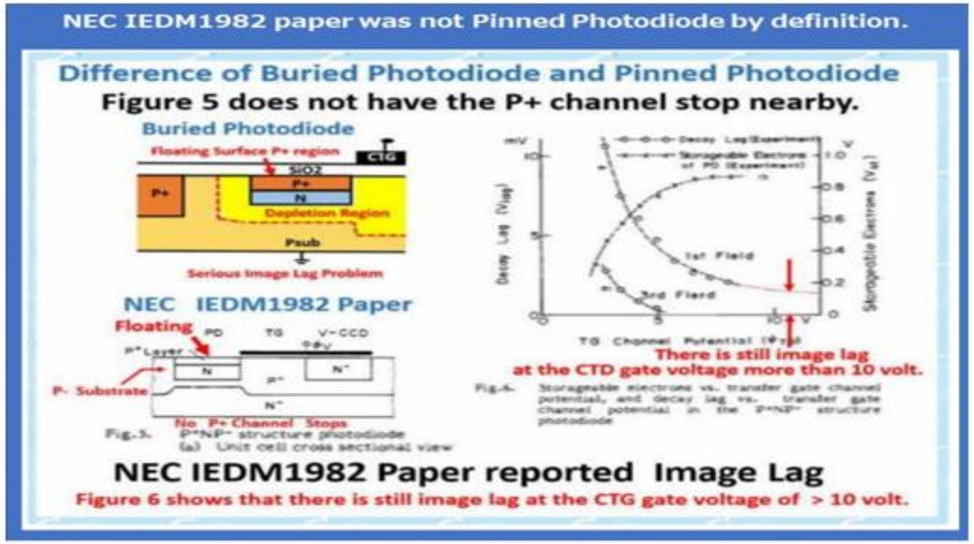
Fossum の 2014のIEEEの論文には事実誤認の記載がある。



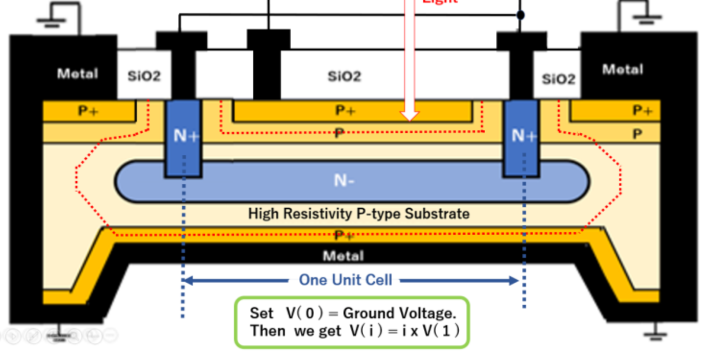
Fossum の 2014のIEEEの論文には事実誤認の記載がある。







題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する



講師： 萩原良昭先生（ソニーOB，（元）群馬大学客員教授）

日時： 2022年6月07日（火）12:40-14:10

アウトライン

1. はじめに
2. 超光感度イメージセンサーの発明と開発努力
3. 賢い電子の目を持つ AI ROBOT の未来像
4. 太陽電池の開発とその未来像
5. おわりに

１９７５年の特許出願は日本語で記載されたものである。IEEEの国際学会などの、英語圏の学会ではまったくその発明の内容を紹介していなかった。２０２１年１２月になり、初めて、英語圏の学会で詳細に、「残像のないVOD付きのPinned Photodiodeの発明者は萩原だ」と説明した。

https://ja.wikipedia.org/wiki/萩原良昭

YoshiakiHagiwara19480704 会話 下書き 個人設定 ベータ版 ウォッチリスト 投稿記録 ログアウト

ウィキペディア フリー百科事典

ページ ノート 閲覧 編集 履歴表示 Wikipedia内を検索

メインページ
コミュニティ・ポータル
最近の出来事
新しいページ
最近の更新
おまかせ表示
練習用ページ
アップロード (ウィキメディア・コモンズ)

ヘルプ
ヘルプ
井戸端
お知らせ
バグの報告
寄付
ウィキペディアに関するお問い合わせ

萩原良昭

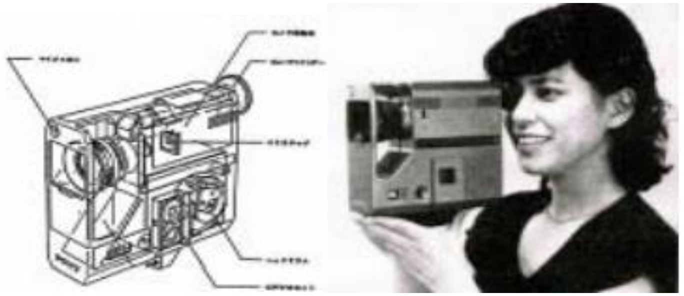
出典: フリー百科事典『ウィキペディア（Wikipedia）』

萩原 良昭（はぎわら よしあき、1948年7月4日 - ）は、日本の科学者、エンジニア、工学者、ならびに発明家。

主にソニー株式会社においてイメージセンサ（撮像デバイス）の研究を行い、デジタルカメラの撮像デバイスの主流となっている埋込フォトダイオード(英: Pinned Photodiode) [1] を発明したことで知られる。

学会・業界活動 [編集]

- ISSCC 2003-2004年アジア委員長・
- IEEE Electron Devices, Solid-State-Circuits,
- IEEE Computer Society
- 半導体産業人協会 教育委員長
- 崇城大学教授（2009年4月～2017年3月）
- IEEE Computer Elements Workshop Program Committee Member (1998年～2007年)



<FCX016> 570H x 498V One-Chip FT CCD Color Imager, 1978

著作物 [編集]

- デジタル回路の世界 単行本

https://ja.wikipedia.org/wiki/萩原良昭

お知らせ
バグの報告
寄付
ウィキペディアに関するお問い合わせ

ツール

リンク元
関連ページの更新状況
ファイルをアップロード
特別ページ
この版への固定リンク
ページ情報
このページを引用
ウィキデータ項目
短縮URL

印刷/書き出し

ブックの新規作成
PDF 形式でダウンロード
印刷用バージョン

他言語版

リンクを追加

萩原良昭

出典: フリー百科事典『ウィキペディア（Wikipedia）』

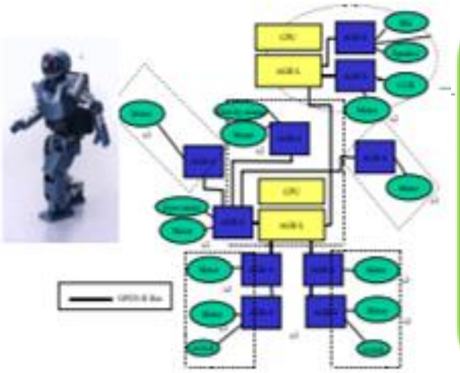
人物・来歴 [編集]

1971年にカリフォルニア工科大学で電子工学と物理学の学位を取得、1972年に修士号、1975年に博士号(Pf.D.)をCarver Meadの指導の下取得。[2] 1974年の結婚を機に萩原姓となる。

2001年にはIEEEのフェローに、また2004年にはソニー・フェローに任命される。 その主たる業績は1975年の、ソニーで "hole accumulation device (HAD)" と名付けられたpinned photodiodeを始めとする固体撮像素子の分野での独創的な研究であった。

1983年に初めて一般市場で発売されたCCDビデオ・カメラ CCD-G5 は1981年に開発・試作された萩原の発明に基づくものであった。[3]

学会・業界活動 [編集]



- ISSCC 2003-2004年アジア委員長・
- IEEE Electron Devices, Solid-State-Circuits,
- IEEE Computer Society
- 半導体産業人協会 教育委員長
- 崇城大学教授（2009年4月～2017年3月）
- IEEE Computer Elements Workshop Program Committee Member (1998年～2007年)

●1979年　UK　Scotland で開催の CCD'79 国際会議にて萩原が既に1975年に発明し、1978年に開発した、PNP接合型のPinned Photodiodeの残像のない超光感度特性を説明する。
●1989年 2 月の ISSCC1989 にてデジカメ用の世界最高速の 25 nsec の　4 Mbit Cache SRAMを開発し学会発表する。
●2001年9月に開催の ESSCIRC2001 にて、SONYのAIBOのRobotを構成する主要半導体部品とその構成を説明する。
●2008年9月に開催の ESSCIRC2008 にて、SONYの Play Station III （Cell Processor ）の主要半導体部品を説明する。

著作物 [編集]

- デジタル回路の世界 単行本

出版社 ： 青山社 (2016/3/1)
発売日 ： 2016/3/1
言語 ： 日本語
単行本 ： 460ページ
ISBN-10 ： 4883593398
ISBN-13 ： 978-4883593392

https://ja.wikipedia.org/wiki/萩原良昭

萩原良昭

出典: フリー百科事典『ウィキペディア（Wikipedia）』

お知らせ
バグの報告
寄付
ウィキペディアに関するお問い合わせ

ツール
リンク元
関連ページの更新状況
ファイルをアップロード
特別ページ
この版への固定リンク
ページ情報
このページを引用
ウィキデータ項目
短縮URL

印刷/書き出し
ブックの新規作成
PDF 形式でダウンロード
印刷用バージョン

他言語版
リンクを追加

人物・来歴 [編集]

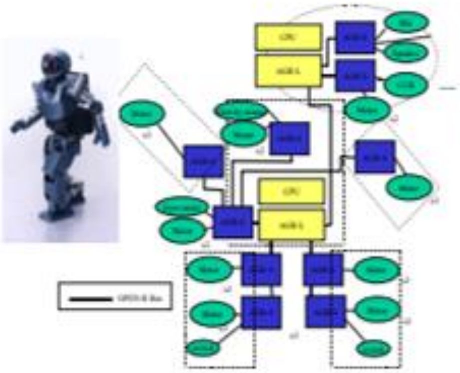
1971年にカリフォルニア工科大学で電子工学と物理学の学位を取得、1972年に修士号、1975年に博士号(Pf.D.)をCarver Meadの指導の下取得。[2] 1974年の結婚を機に萩原姓となる。

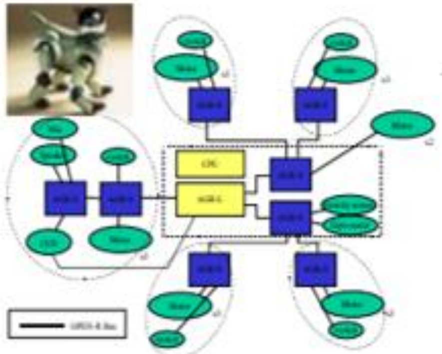
2001年にはIEEEのフェローに、また2004年にはソニー・フェローに任命される。 その主たる業績は1975年の、ソニーで "hole accumulation device (HAD)" と名付けられたpinned photodiodeを始めとする固体撮像素子の分野での独創的な研究であった。

1983年に初めて一般市場で発売されたCCDビデオ・カメラ CCD-G5 は1981年に開発・試作された萩原の発明に基づくものであった。 [3]

学会・業界活動 [編集]

- ISSCC 2003-2004年アジア委員長・
- IEEE Electron Devices, Solid-State-Circuits,
- IEEE Computer Society
- 半導体産業人協会 教育委員長
- 崇城大学教授（2009年4月～2017年3月）
- IEEE Computer Elements Workshop Program Committee Member (1998年～2007年)





著作物 [編集]

- デジタル回路の世界 単行本

出版社 ： 青山社 (2016/3/1)
発売日 ： 2016/3/1
言語 ： 日本語
単行本 ： 460ページ
ISBN-10 ： 4883593398
ISBN-13 ： 978-4883593392

●イメージセンサーの開発背景(感度が命)

全日空ジャンボ機に2チップ構成カメラとしてソニーが商品化
ジャンボ機の離着時のもようを機内スクリーンに映し出す

XC-1　1980
Two-Chip Color Video Camera

ジャンボ機の
コックピットに搭載

Technical Report represented at Japan SSD　conference Tokyo, May 1978

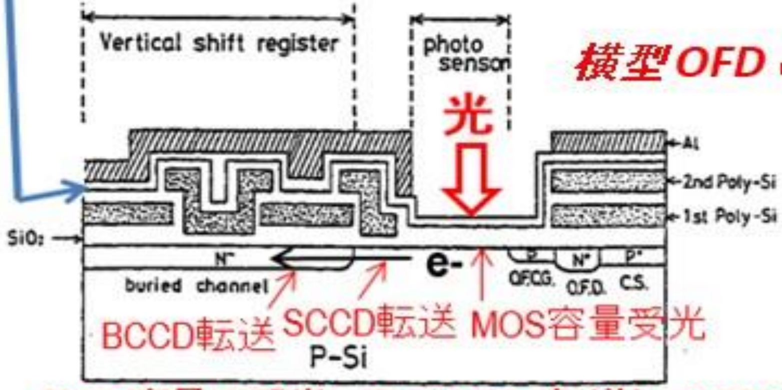
all solid state = robustness

透明電極(SnO2)露出型 の MOS型受光構造を採用、その後高感度HAD構造を採用しソニーの1人勝ちとなる.

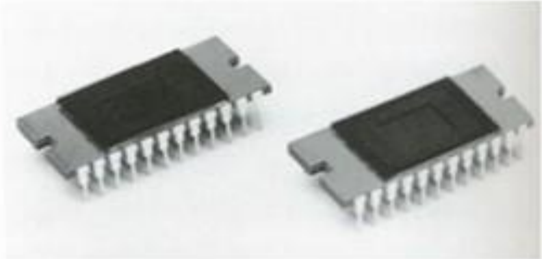
one pixel = one picture element cell (画素)

<ICX008>

2/3　Inch 120K　Pixcel
IT CCD Imager　designed



横型OFD

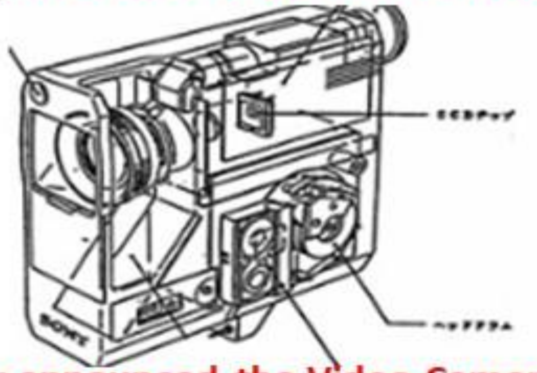


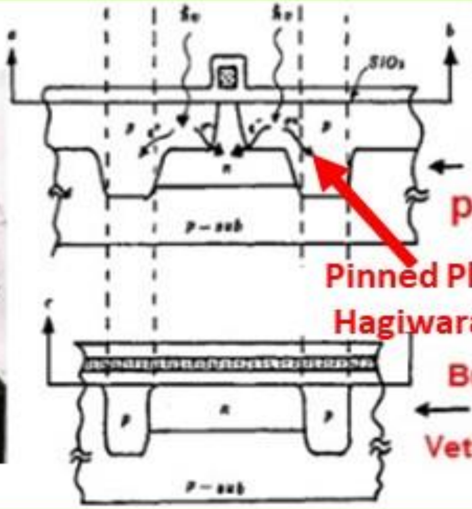
MOS 容量で受光して　SCCD　転送と　BCCD転送を使う

しかし受光窓が小さい(涙)

SONY original 570H x 498 V One-chip FT CCD Image sensor with Pinned Photo Diode, 1978

In 1978, at Sony Tokyo Press Conference by Kazuo Iwama, and at Sony New York Press Conference by Akio Morita,





Sony announced the Video Camera and 8 mm VTR in one box.

High quality pictures of current SONY HAD CMOS Image sensor with Pinned Photo Diode

Front-illuminated CIS

Back-illuminated CIS

Sony original HAD sensor and the pinned photo diode are the same thing.
Both are Hagiwara 1975 invention. See JAPANESE PATENT JAP 50-134985, Nov.10, 1975

https://ieeexplore.ieee.org/document/9058907

Multichip CMOS Image Sensor Structure for Flash Image Acquisition

Published in: 2019 International 3D Systems Integration Conference (3DIC)

Yoshiaki Hagiwara

AIPS, Artificial Intelligent Partner Laboratory, Atsugi-city, Japan

Abstract:

A new 3D Pinned Photodiode (HAD) CMOS image sensor structure applied in the 3-Dimensional multichip high speed digital flash image data acquisition system is explained and the important features are discussed.

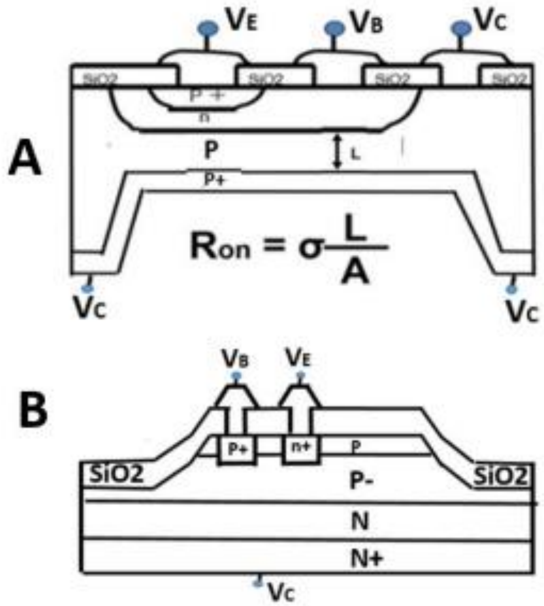
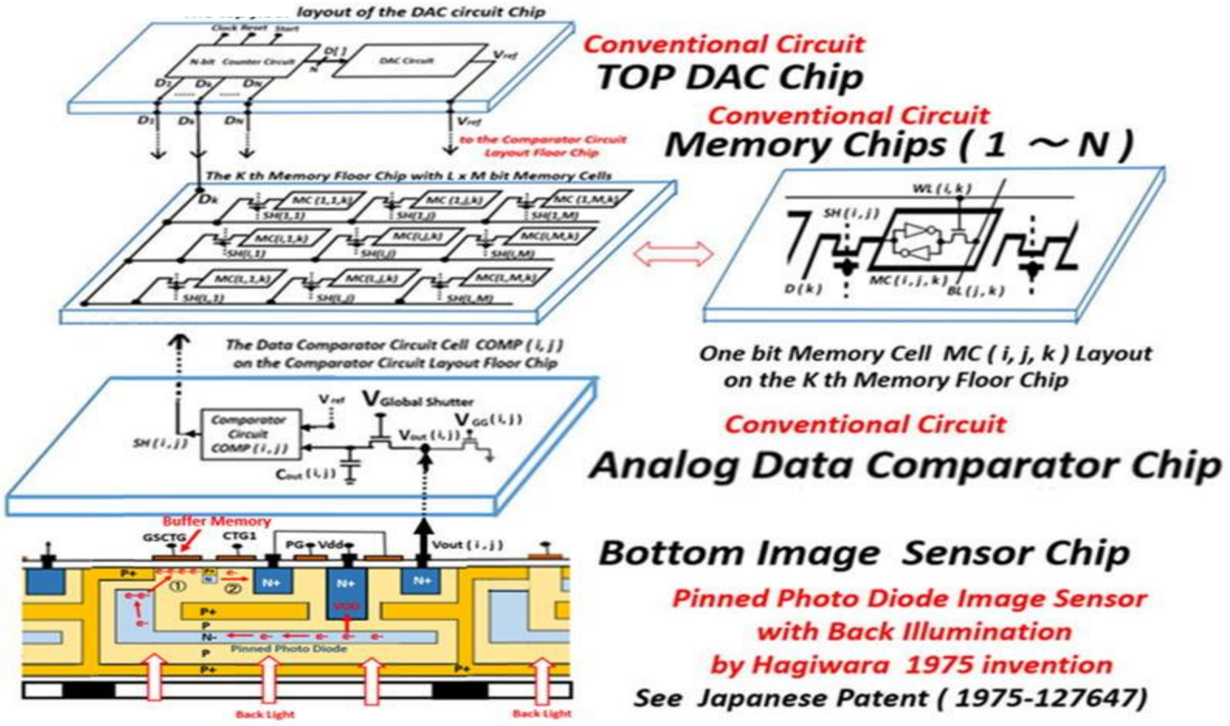
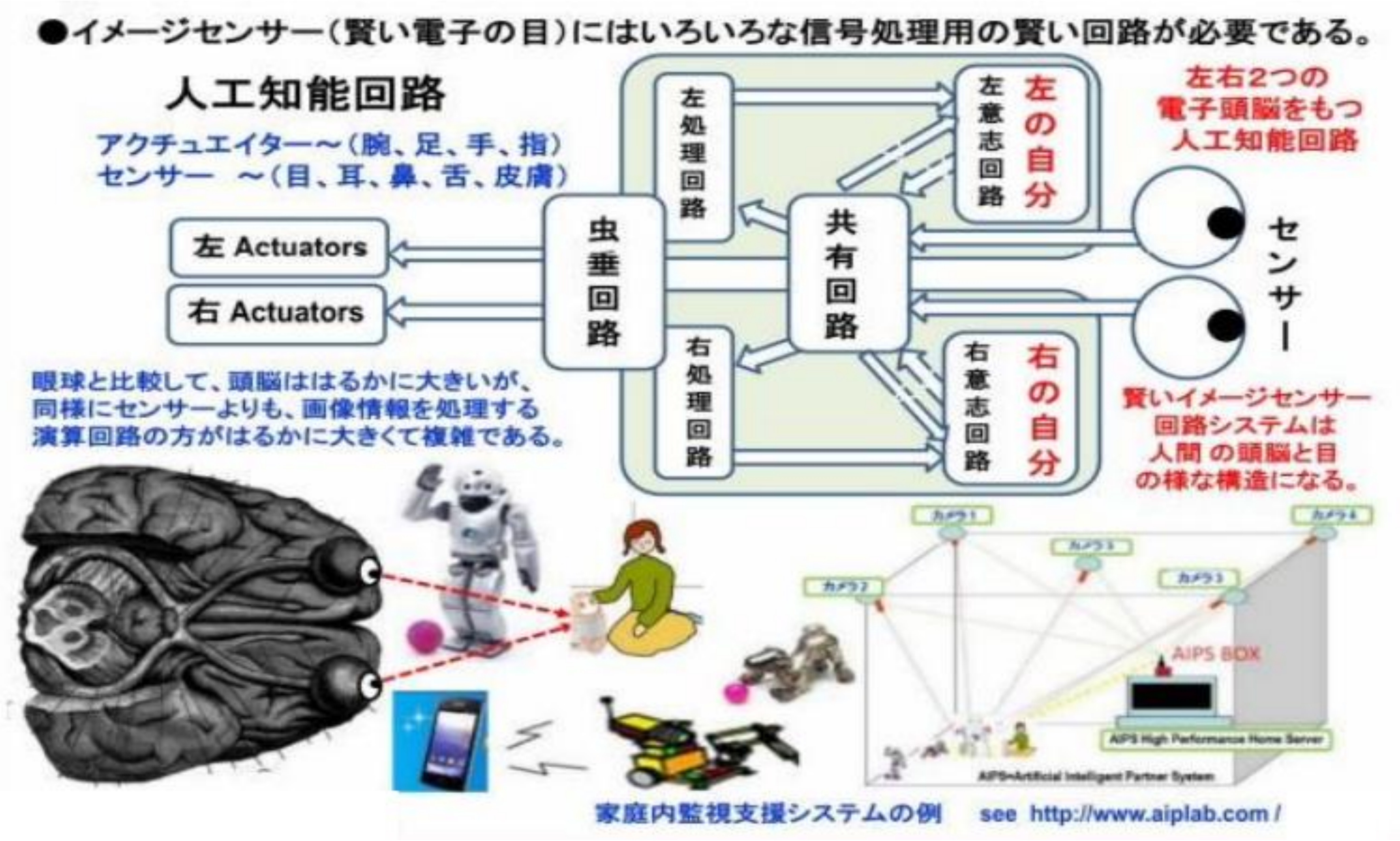


Fig. 7: Bipolar Transistor Process invented and developed by Yoshiyuki Kawana (A) and Toshio Kato (B) in 1950s.




工学者100人が教える
自動車の最先端事情!!
崇城大学
情報学部情報学科
萩原良昭教授
フジテレビ　２０１３年３月２４日（日）放送
YES
自動運転は可能
100人の学者が教えます
アカデミー
問.20年以内に全自動運転の車は日本で販売される?


1975-1982 Engineer in CCD Imagers and Camera System
1983-1989 Engineering Manager in SRAM/DRAM/ADC
1990-1998 General manager in Sony /NVM/MCU/PS1
1998-2008 Executive Staff Sony Semiconductor
Strategic Planning PS2/PS3
IEEE Computer Elemets Workshop
@ Vail, Colorado, 1995
Mitsuo Saito (Toshiba)
Bob Guensey (IBM)
Ken Kutaragi
Yoshiiaki Hagihara


●イメージセンサー(賢い電子の目)にはいろいろな信号処理用の賢い回路が必要である。
人工知能回路
アクチュエイター～(腕、足、手、指)
センサー　～(目、耳、鼻、舌、皮膚)
左 Actuators
右 Actuators
虫垂回路
左処理回路
右処理回路
共有回路
左意志回路
左の自分
右意志回路
右の自分
左右2つの
電子頭脳をもつ
人工知能回路
センサー
賢いイメージセンサー
回路システムは
人間 の頭脳と目
の様な構造になる。
眼球と比較して、頭脳ははるかに大きいが、
同様にセンサーよりも、画像情報を処理する
演算回路の方がはるかに大きくて複雑である。
AIPS BOX
AIPS High Performance Home Server
家庭内監視支援システムの例　see http://www.aiplab.com/

Artificial Intelligence in Robot Vision

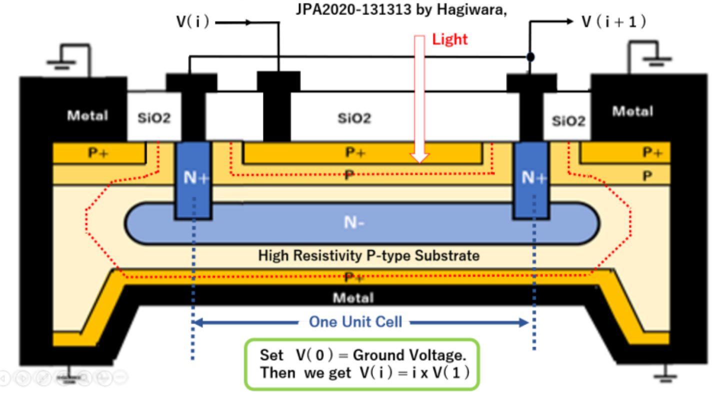
Mighty ATOM / ASTRO BOY © Osamu Tezuka

WALL·E © 2008 The Walt Disney Studios

題目：　人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

講師：　萩原良昭先生（ソニーOB，（元）群馬大学客員教授）

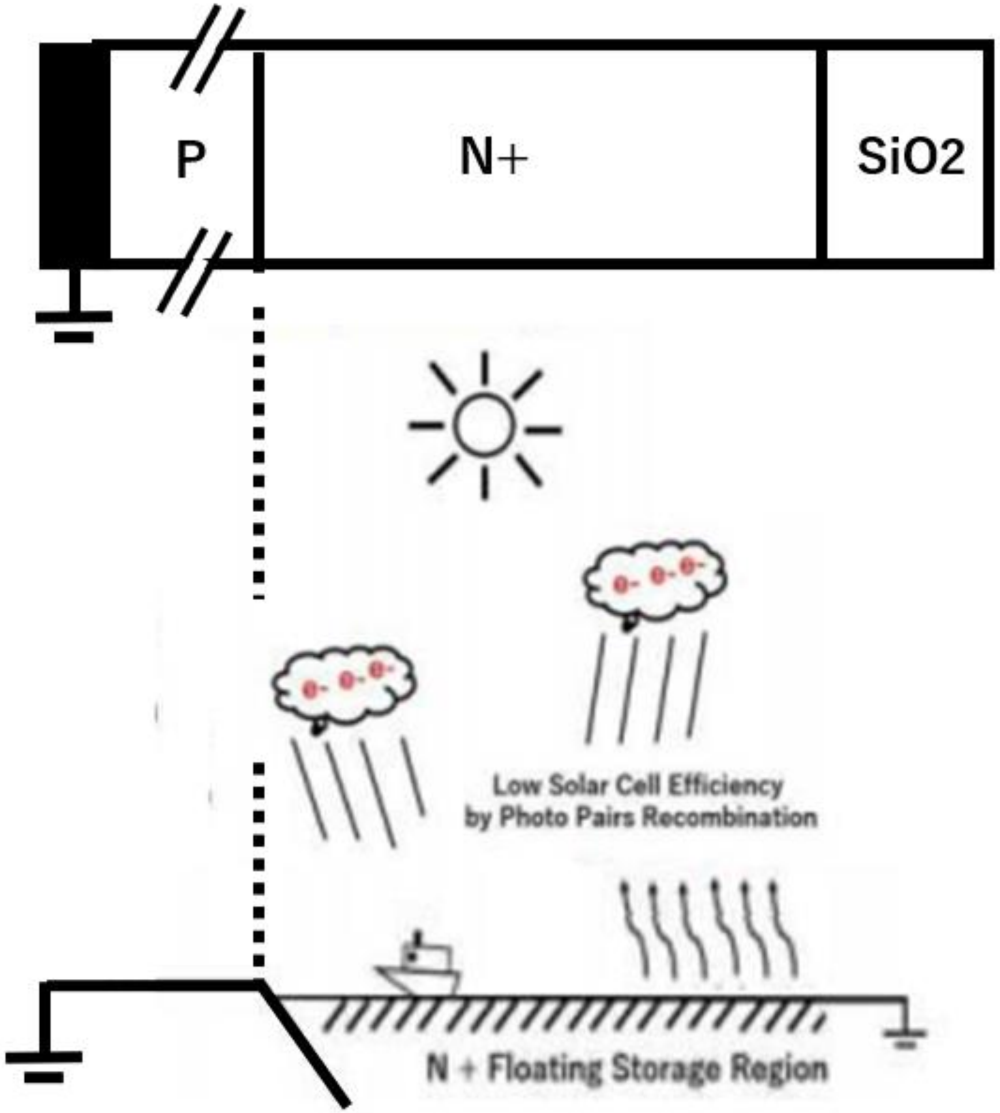
日時：　2022年6月07日（火）12:40-14:10



アウトライン

1. はじめに
2. 超光感度イメージセンサーの発明と開発努力
3. 賢い電子の目を持つ　AI ROBOT の未来像
4. 太陽電池の開発とその未来像
5. おわりに

従来のN+P接合型太陽電池は、太陽光の短波長光エネルギー成分を無駄にしている。

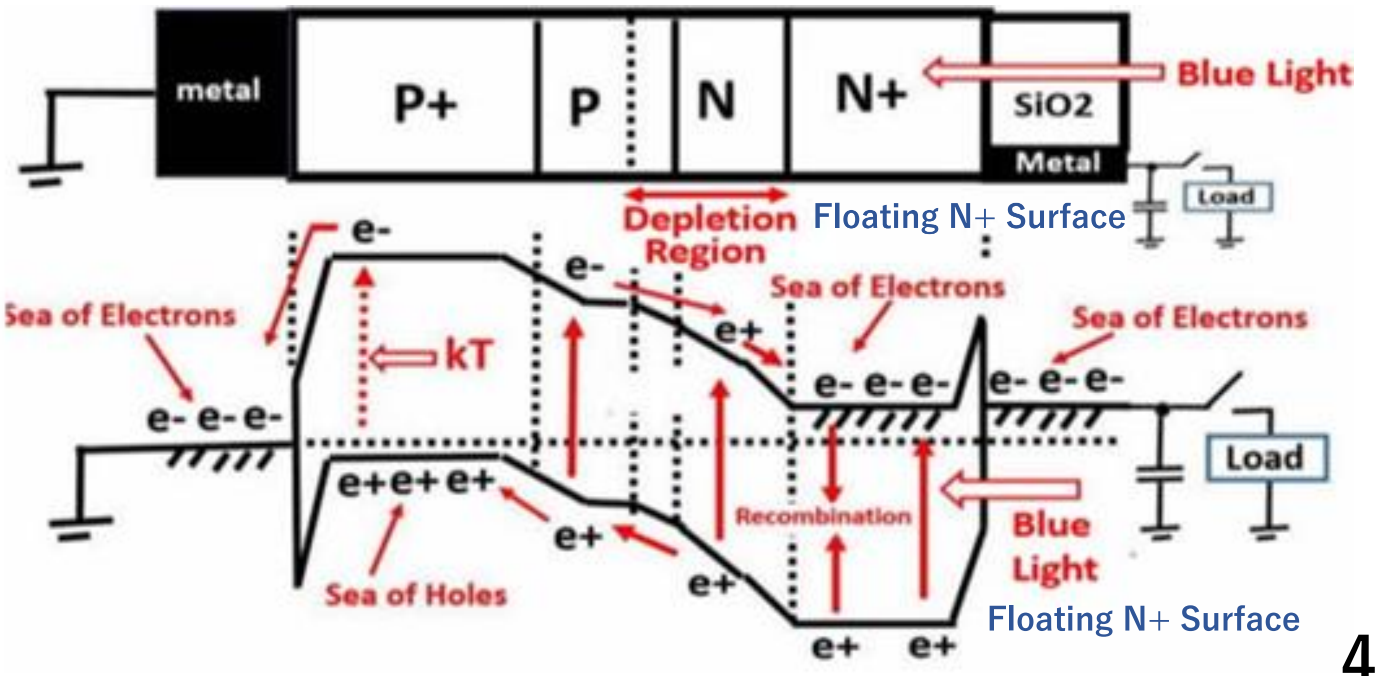


(1) 従来の Single 接合型太陽電池では受光面が Floating状態で受光表面には光電子と正孔(hole)のペアを分離するバリア電界が存在がなく、短波長青色光の光電変換効率が非常に悪い。

(2) 受光表面に P+P の濃度勾配をつけて、短波長青色光の感度を向上させた、P+PNPP+のダブル接合の新型太陽電池に応用する。

(1) 従来型 Single N+P接合の太陽電池

受光表面が Floating 状態であることが最大の問題である。



P+PN-PP+接合型太陽電池の提案

萩原良昭(AIPS)

現在製品化されている、Pinned Photodiodeのイメージセンサーと PN接合Photodiodeのイメージセンサーのそれぞれの分光感度特性の450nmにおける出力値はほぼ同等である。またPN接合太陽電池のエネルギー変換効率に関しては、Shockley-Queisser 限界(SQ限界)として、Si のホモ接合セルでは、最高の効率を得たとしても28%程度であると考えられている。これは単純な Single 接合のPN接合での理論計算によるものである。萩原は受光面がピン留めされたPNP接合型とPNPN接合型の受光素子を1975年に発明した。Meadはさらに PNPNPNP接合型受光素子を発明した。それぞれイメージセンサーとして優れた特長を持つことは知られている。ここでは太陽電池のさらなる量子効率の向上への可能性に対して説明する。理論的には 86.8 ％まで量子効率を向上可能である。その実現には受光層を常に完全に空乏化した状態を維持する必要がある。PN接合の空乏層領域だけでなく、受光表面のP+P層のバリア電界を利用して、太陽光により、光電変換された光電子と正孔のペアをバリア電界により、効率よく即分離し隣接するN+層に光電子のみを蓄積する必要がある。

WIKIPEDIA
The Free Encyclopedia

Shockley–Queisser limit

From Wikipedia, the free encyclopedia

The Shockley–Queisser limit only applies to conventional solar cells with a single p-n junction; solar cells with multiple layers can (and do) outperform this limit, and so can solar thermal and certain other solar energy systems. In the extreme limit, for a multi-junction solar cell with an infinite number of layers, the corresponding limit is 68.7% for normal sunlight,[4] or 86.8% using concentrated sunlight[5] (see solar cell efficiency).

新型太陽電池の提案

https://en.wikipedia.org/wiki/Shockley–Queisser_limit

現在、開発され商品化されている太陽電池は簡単な N+P の Single 接合型である。受光面が浮遊状態にある。太陽光には多く含まれる短波長青色光の光電変換が受光面近傍の数１００Å内で行われ表面再結合が著しい。理論的にもこの Single 接合型は MAX 28%であるとの論文がShockley等により既に1961年に明らかにされている。

しかしこの限界はあくまでSingle 接合型の太陽電池の場合である。

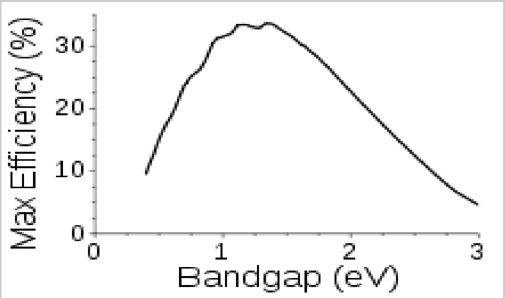
2020年に、萩原は P+PNPP+の Double 接合型の太陽電池構造を提案した。JPA2020-131313。

この構造では、受光領域はほぼ完全に埋め込みN層が完全空乏化しておりバリア電界が存在しており、光電変換された光電子とホールのペアは効率よく瞬時に分離されることが可能である、高い変換効率が期待される。

Shockley–Queisser limit

From Wikipedia, the free encyclopedia

In physics, the **radiative efficiency limit** (also known as the **detailed balance limit**, **Shockley–Queisser limit**, **Shockley Queisser Efficiency Limit** or **SQ Limit**) is the maximum theoretical efficiency of a solar cell using a single p-n junction to collect power from the cell where the only loss mechanism is radiative recombination in the solar cell. It was first calculated by William Shockley and Hans-Joachim Queisser at Shockley Semiconductor in 1961, giving a maximum efficiency of 30% at 1.1 eV.[1] The limit is one of the most fundamental to solar energy production with photovoltaic cells, and is considered to be one of the most important contributions in the field.[2]



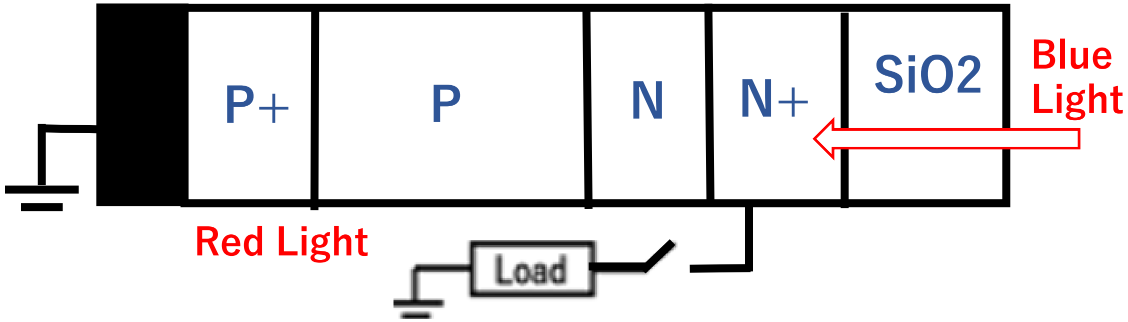
The Shockley–Queisser limit for the efficiency of a solar cell, without concentration of solar radiation. The curve is wiggly because of absorption bands in the atmosphere. In the original paper,[1] the solar spectrum was approximated by a smooth curve, the 6000K blackbody spectrum. As a result, the efficiency graph was smooth and the values were slightly different.

This first calculation used the 6000K black-body spectrum as an approximation to the solar spectrum. Subsequent calculations have used measured global solar spectra, AM 1.5, and included a back surface mirror which increases the maximum solar conversion efficiency to 33.16% for a single-junction solar cell with a bandgap of 1.34 eV.[3] That is, of all the power contained in sunlight (about 1000 W/m^2) falling on an ideal solar cell, only 33.7% of that could ever be turned into electricity (337 W/m^2). The most popular solar cell material, silicon, has a less favorable band gap of 1.1 eV, resulting in a maximum efficiency of about 32%. Modern commercial mono-crystalline solar cells produce about 24% conversion efficiency, the losses due largely to practical concerns like reflection off the front of the cell and light blockage from the thin wires on the cell surface.

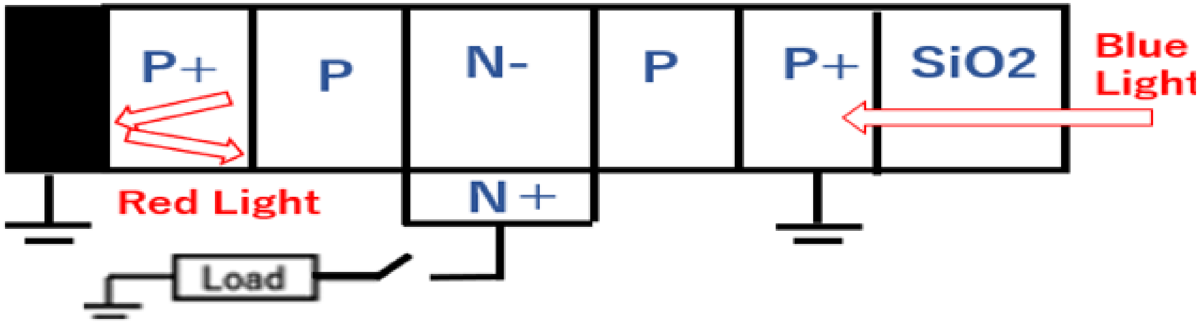
The Shockley–Queisser limit only applies to conventional solar cells with a single p-n junction; solar cells with multiple layers can (and do) outperform this limit, and so can solar thermal and certain other solar energy systems. In the extreme limit, for a multi-junction solar cell with an infinite number of layers, the corresponding limit is 68.7% for normal sunlight,[4] or 86.8% using concentrated sunlight[5] (see solar cell efficiency).

萩原良昭(AIPS)

従来の Single N+P 接合型太陽電池

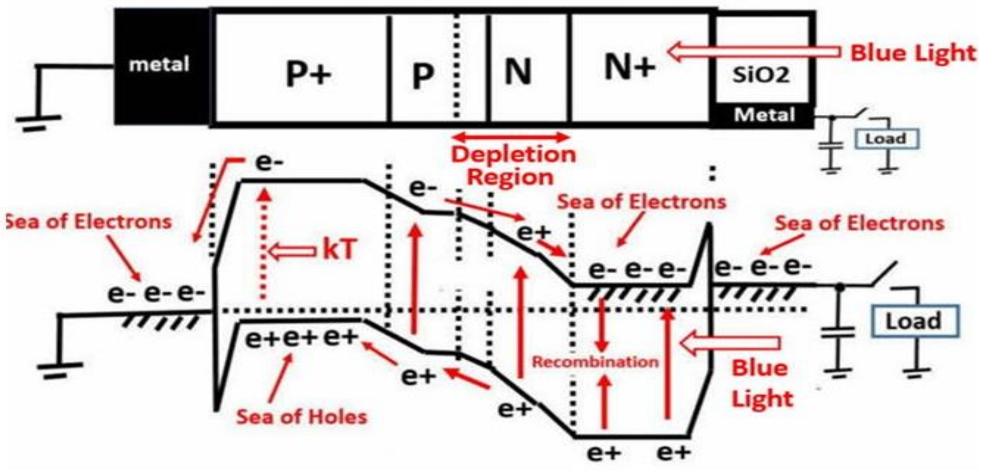


Double P+PNPP+接合型太陽電池



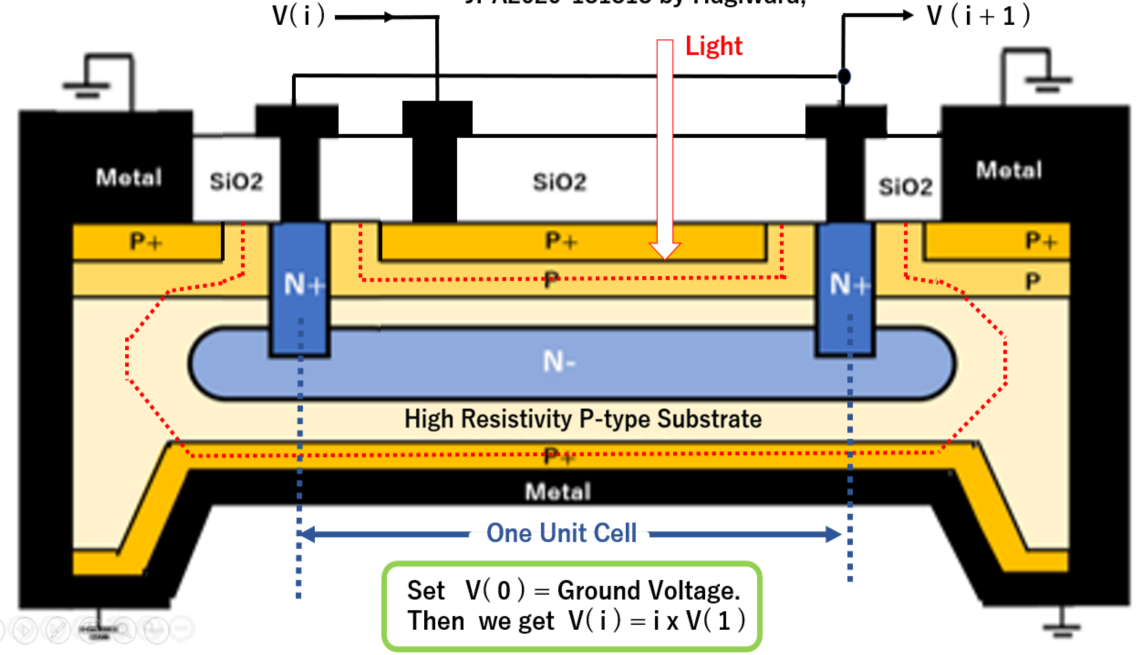
Problem of Single Junction type Solar Cells

The conventional single N+P junction type solar cell
has a very poor efficiency of the photon to electron energy conversion.



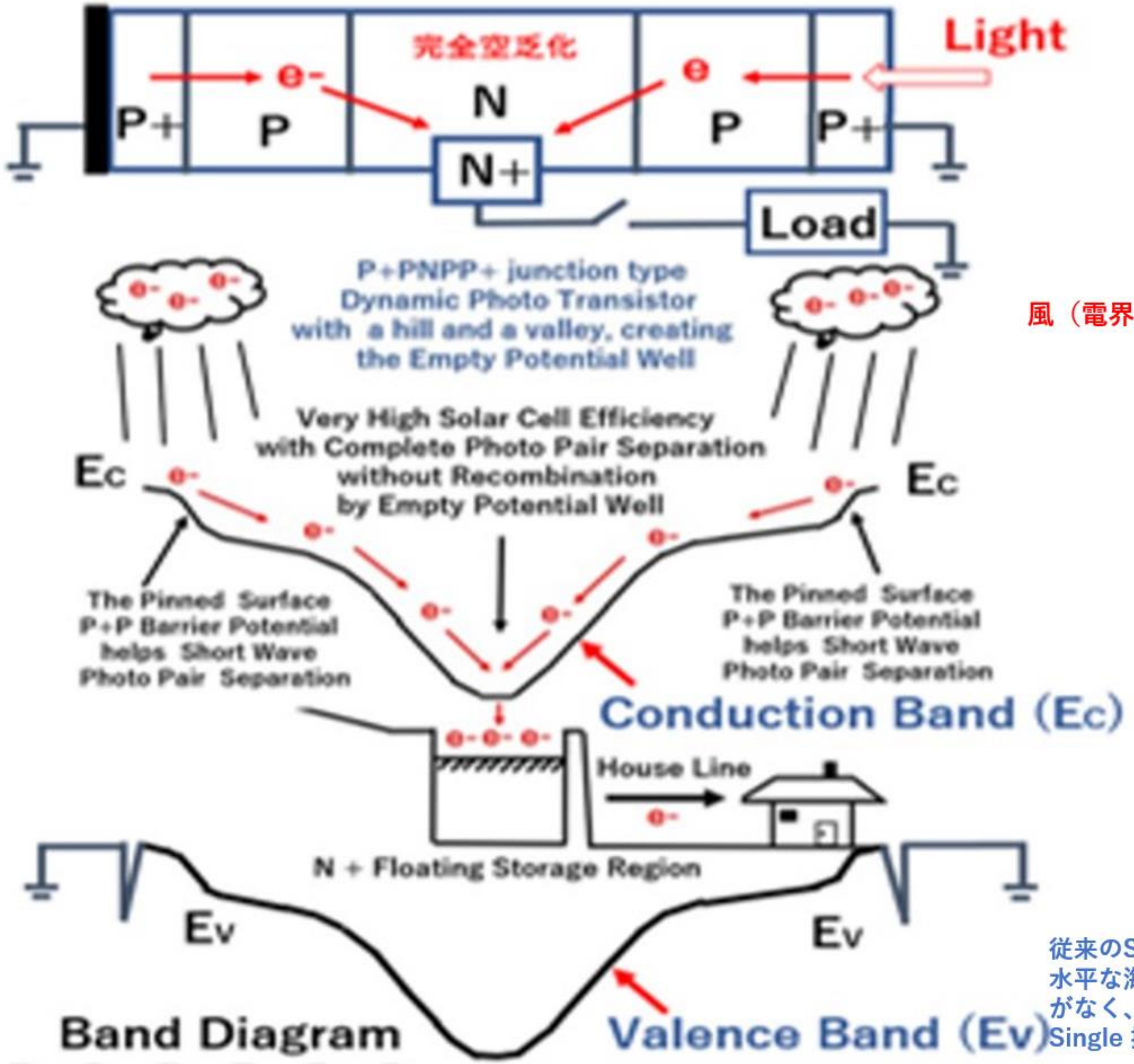
Surface Recombination is the problem.

One Unit Cell of P+PN-PP+ junction type Solar Cell, which can be connected in series.
JPA2020-131313 by Hagiwara,

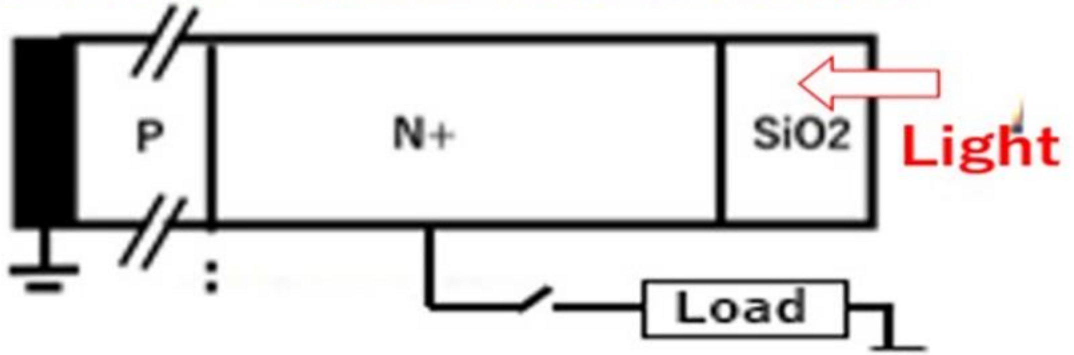


Comparison of Double and Triple Junction type Photo Sensor Structures.

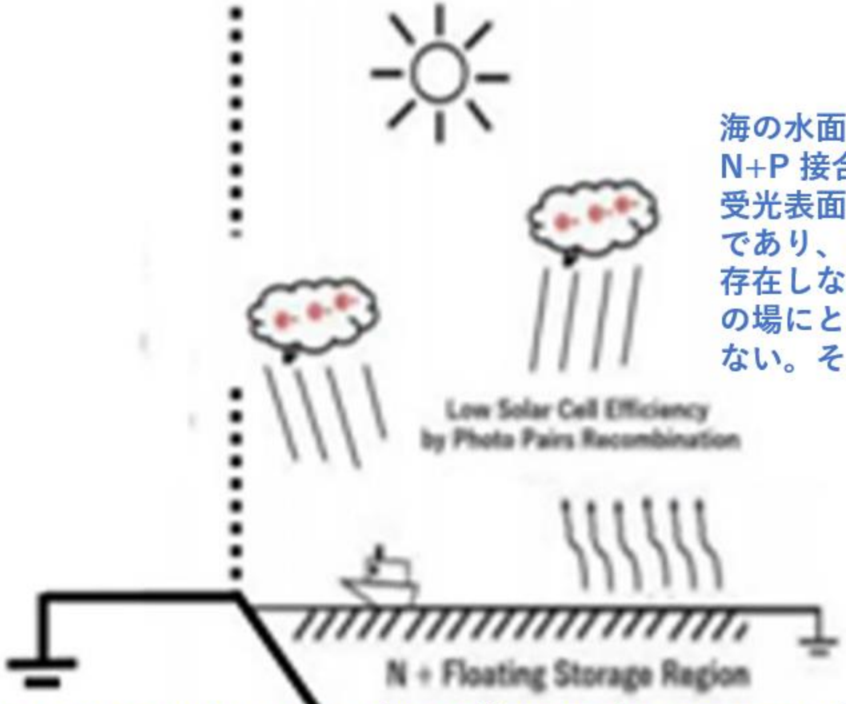
P+PN-PP+接合型太陽電池の提案



従来のN+P single 接合太陽電池



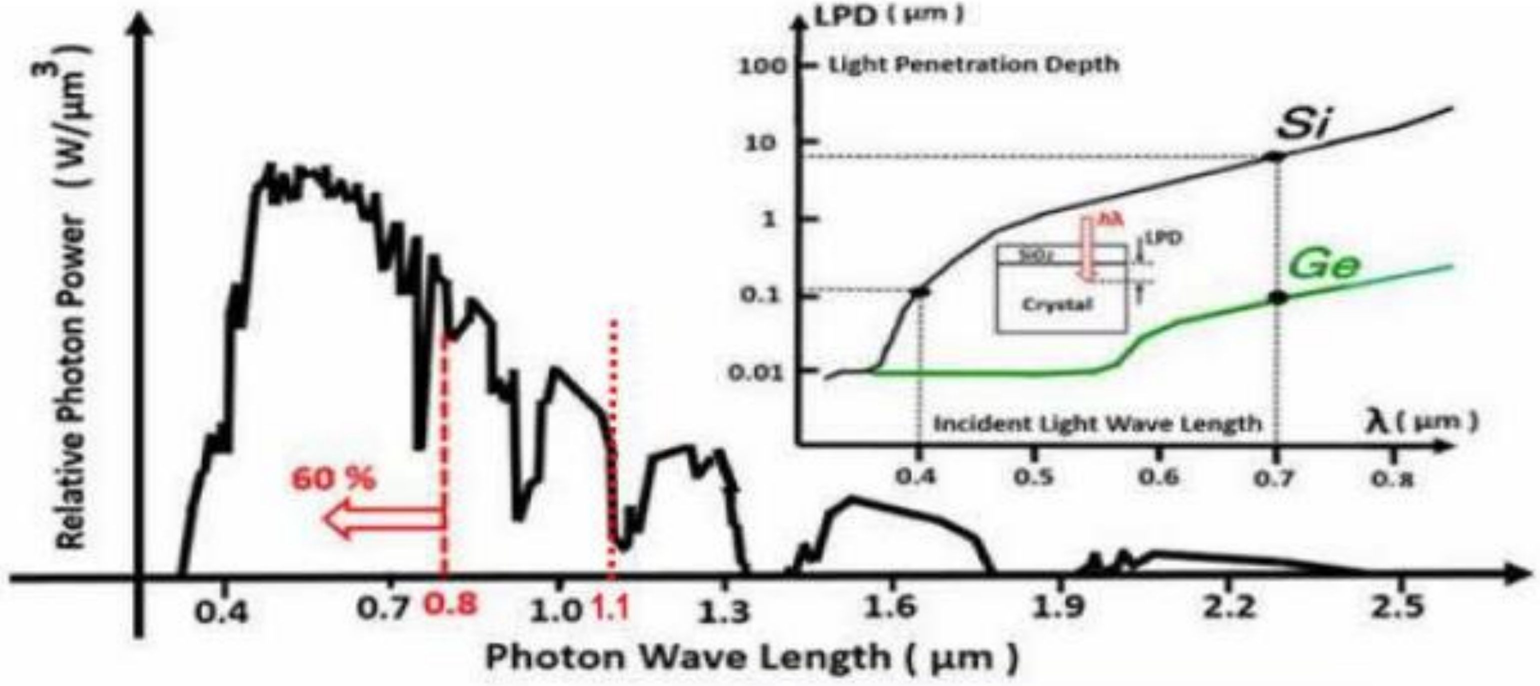
風（電界）がないとそのまま雨雲は海に降り注ぎ（再結合し）熱となり無駄になる。



海の水面は flat である。
N+P 接合型太陽電池も
受光表面の電位はFlat
であり、電界（風）が
存在しない。雨雲はそ
の場にとどまり移動し
ない。そのまま再結合。

従来のSingle 太陽電池では受光表面が浮遊状態で電位がflatであり電界が存在しない。
水平な海の上では太陽光によりせっかく蒸発した海の水が雨雲になるが、風（電界）
がなく、その場にとどまり再び雨となり海に降り注ぎ（再結合し）無駄になる。N+P
Single 接合太陽電池では電界がないので光電子とホールは再結合し熱になる。

短波長青色光は、受光表面のP+P濃度勾配を利用した　BAND BENDING効果により生じるバリア電界をうまく利用して光電子とホールを効率よく分離する。シリコンのBand Energy Gapの EG＝1.1 eV以下の低エネルギーPhoton (長波長の赤外線)は、原理的に電気エネルギーには変換できない。そこでシリコンchipを薄くする事とする。裏面Metalを金属鏡として利用して低エネルギーPhoton (長波長の赤外線)を反射して、シリコンWAFERの外に放出反射し、太陽電池の高温化を防止しリーク電流を抑圧する。



$E = \hbar\omega = hf = hc/\lambda$

$E(\mathrm{eV}) = 1.24/\lambda(\mu m)$

For Silicon, E_G = 1.10 eV and λ = 1.12 μm

The light energy of the wave length more than λ = 1.12 μm can not be converted to electrical energy in the silicon crystal.

短波長青色光は、シリコン表面の 0.1 μm 近傍しか透過しない。可視光線の最大波長の赤色光でも最大 10 μmしかシリコン結晶内を透過しない。1.1 eV以上のエネルギー成分の太陽光しか理論的に光電変換できない。従って実際には、波長が1.12 μm以上の遠赤外線は熱となり無駄になる。 太陽電池として薄膜の20μm 程度のシリコン結晶が一番理想的な太陽電池構造となる。

SONYのCCD/MOS容量型SIPOS受光素子はPN 接合の青色感度特性とほぼ同等の良好な光感度特性を持つことを１９８３年に報告。

テレビジョン学会誌 Vol. 37, No. 10 (1983)

論文・資料

画像特集 固体撮像技術

高抵抗 MCZ 基板を用いた MOS 形センサー CCD 撮像素子

松 本 博 行†, 平 田 芳 美†
松 井 拓 道†, 正会員 竹 下 光 明†
浜 崎 正 治†

あらまし　固体撮像素子において重要な特性であるブルーミング特性（スミア）と残像に注目して，今回インターライン形 CCD イメージャーで，低スミア，かつ無残像の素子を試作した．シリコン基板として，高抵抗 MCZ（Magnetic-field-applied Czochralski method）の使用および p 形ウェルを導入することにより，スミアを 1/5～1/30 に低減した．また受光部には薄い poly Si 電極を用いた MOS 形センサーで高感度を損うことなく無残像を実現したことについて述べる．

PN 接合の青色感度特性とほぼ同等の良好な特性を報告。
ただしPoly Si を１００Åと極端に薄くする必要があった。

テレビジョン学会誌 Vol. 37, No. 10 (1983)

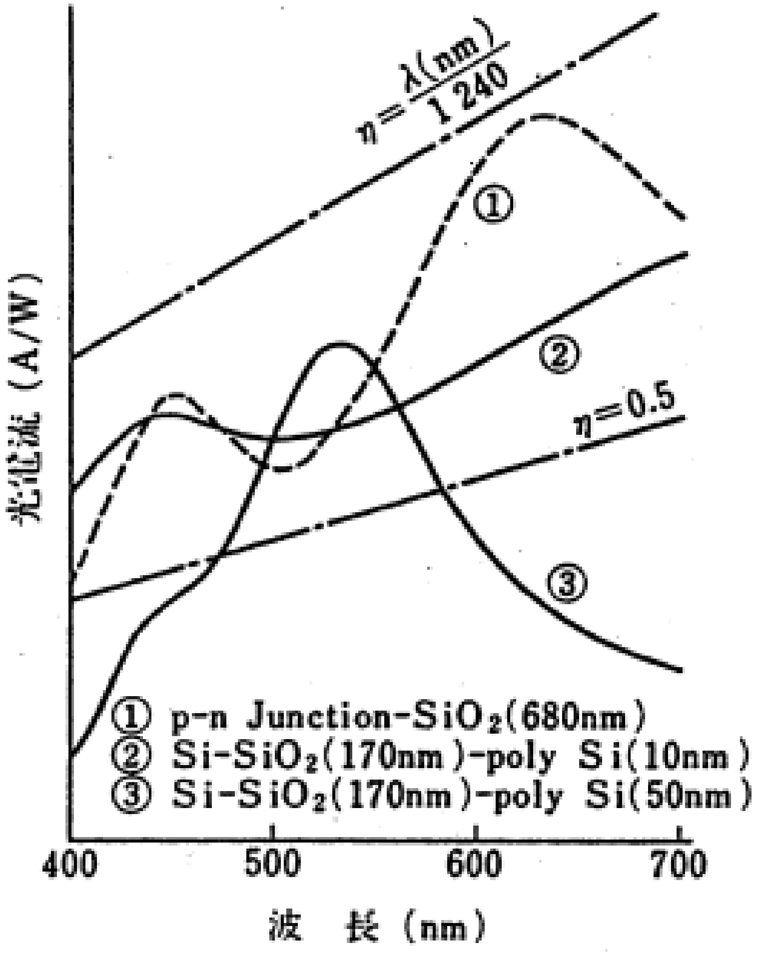


図 8 分光感度特性
Spectral response characteristics.

4.08

SONYの MOS/CCD 型SIPOS受光素子より P+NP受光素子の方が青色感度特性が良好と SSDM1978でSony(萩原）は報告している。

1978年当時のDATAからは　N+P接合とN層が完全空乏化したP+NP接合の青色感度の比較がない。

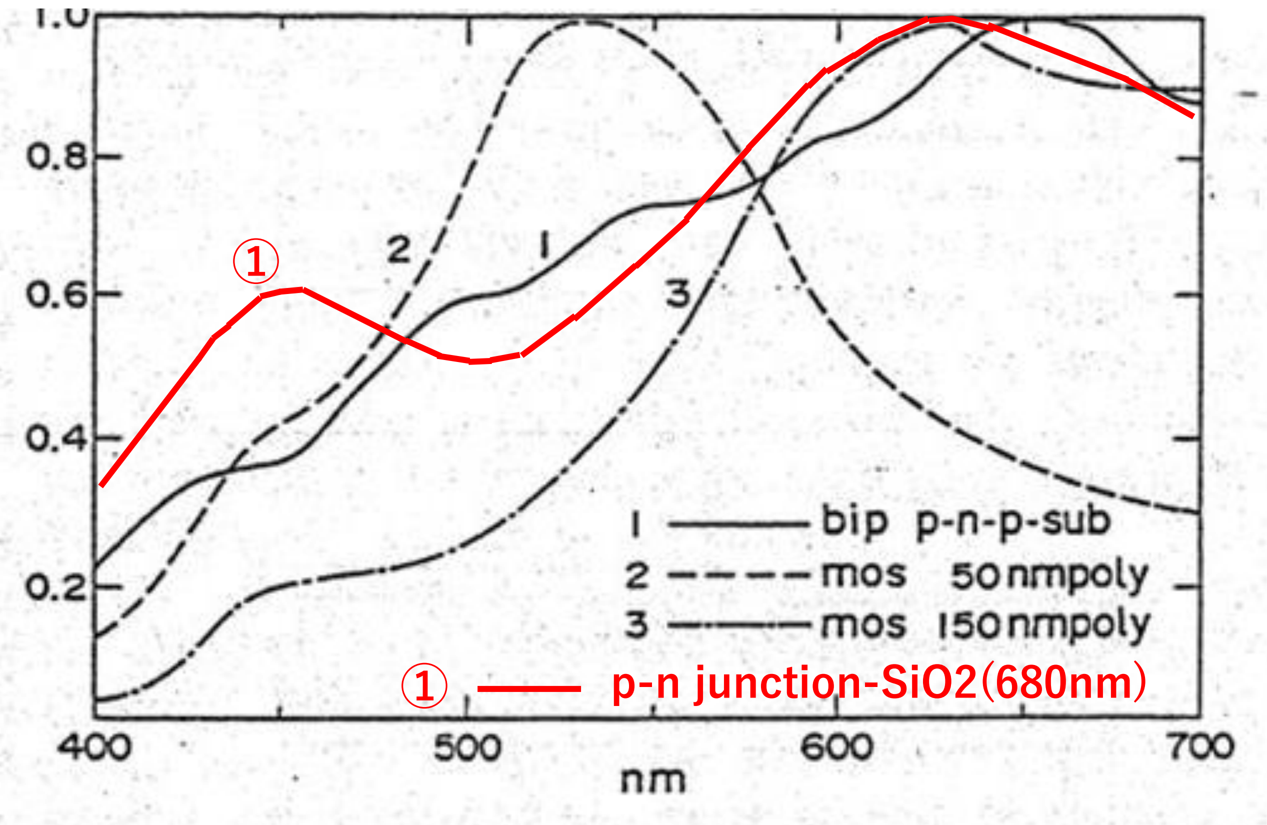


Fig. 7. Relative spectrum response. The relative response of the bipolar-type SiO_2–P2–N1–P1–SUB structure is compared with poly–SiO_2–N2–P(SUB) structures of the polysilicon thickness of 50 and 150 nm.

高抵抗 MCZ 基板を用いた MOS 形センサー CCD 撮像素子

松本博行†, 平田芳美†
松井拓道†, 正会員 竹下光明†
浜崎正治†

テレビジョン学会誌 Vol. 37, No. 10 (1983)

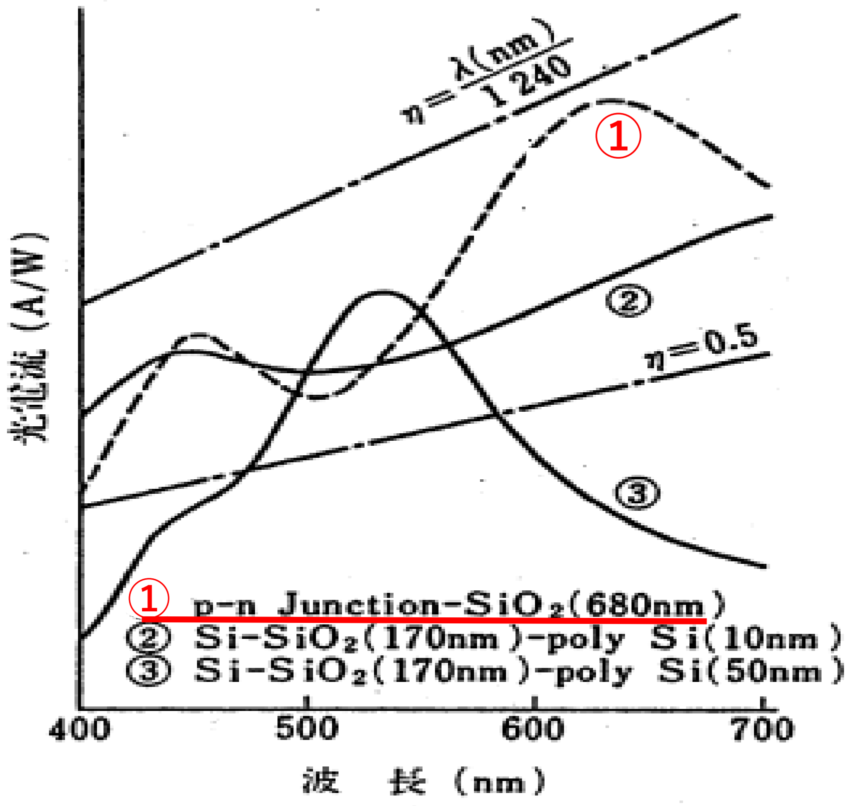


図 8 分光感度特性
Spectral response characteristics.

The actual 1978 Sony HAD sensor has the P+PN+Psub Junction type Pinned Photodiode (PPD) sensor structure for the excellent short wave blue light sensitivity.

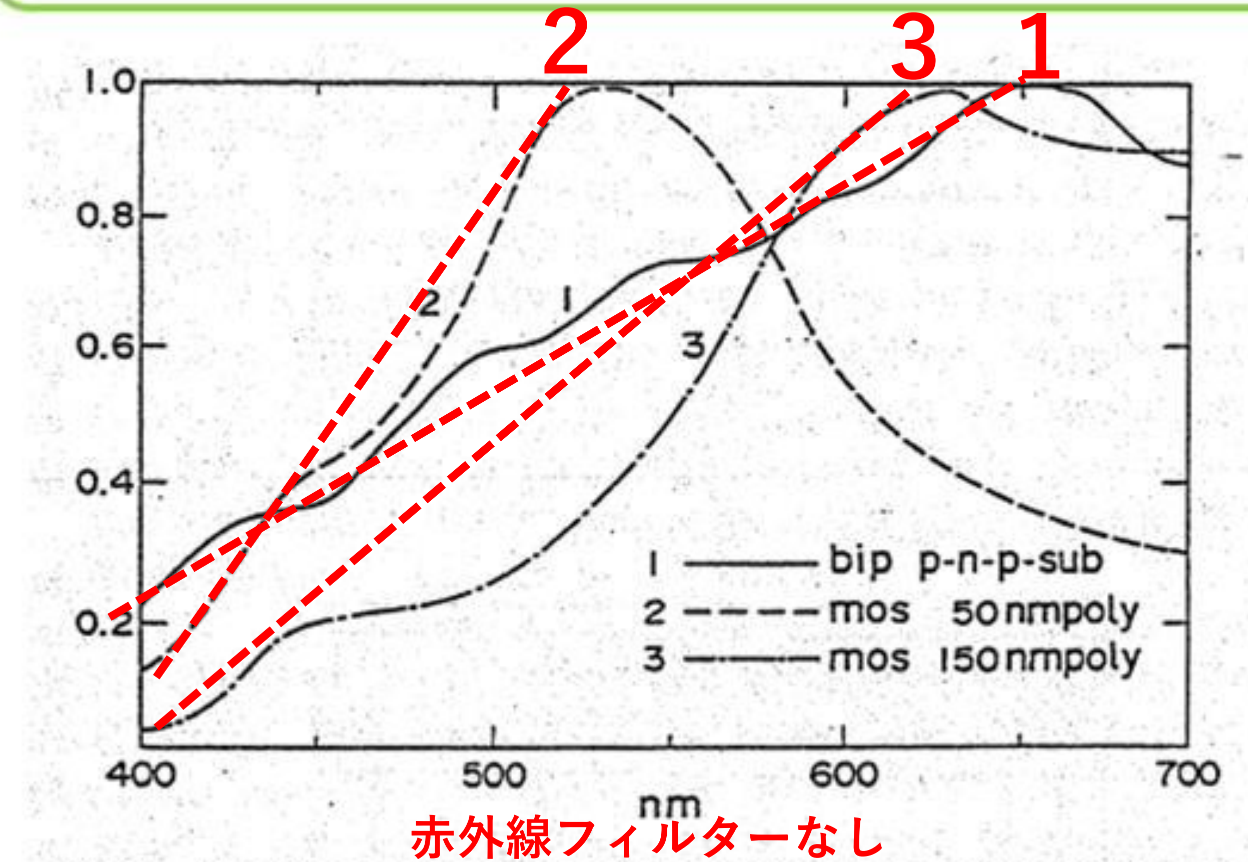
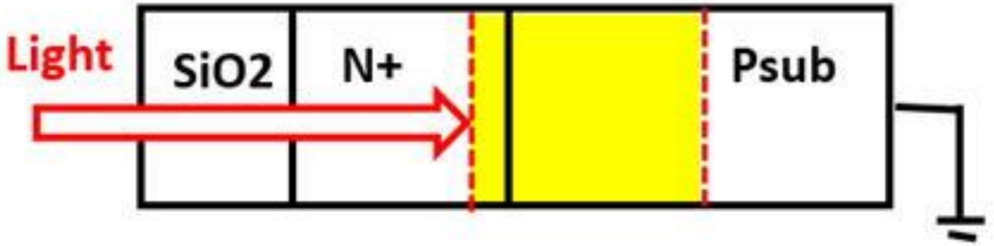
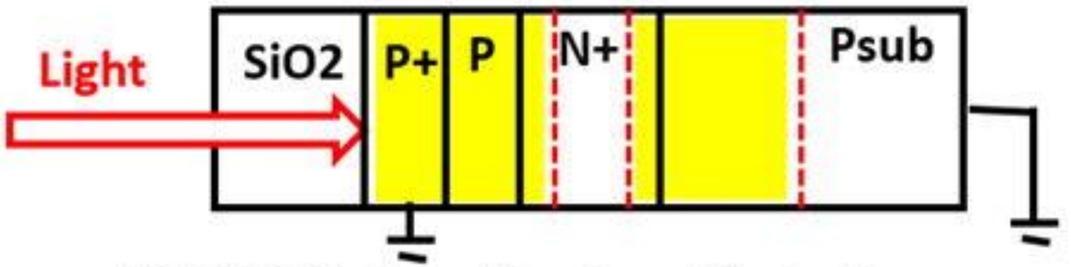


Fig. 7. Relative spectrum response. The relative response of the bipolar-type SiO_2–P2–N1–P1–SUB structure is compared with poly–SiO_2–N2–P(SUB) structures of the polysilicon thickness of 50 and 150 nm.

(0) Original N+P junction type Photo Sensor with very poor short wave blue light sensitivity



(1) Bip PNPsub junction type Photo Sensor with excellent short wave blue light sensitivity



(2,3) MOS Capacitor type Photo Sensor with fairly good short wave blue light sensitivity

Yoshiaki Hagiwara,"High Density and High Quality Frame Transfer CCD Imager with Very Low Smear, Low Dark Current and Very High Blue Sensitivity", IEEE Transaction on Electron Devices, Vol 43, no. 12, December 1996
http://www.aiplab.com/P1996_Pinned_Photodidoe_used_in_Sony_1980_FT_CCD_Image_Sensor.pdf

青色感度特性に差が見られます（600nm 相対値で比較）

Sony （Hagiwara） SSDM1978

赤外線CUTフィルターなしで
ほぼ量子効率の理論直線を示す。

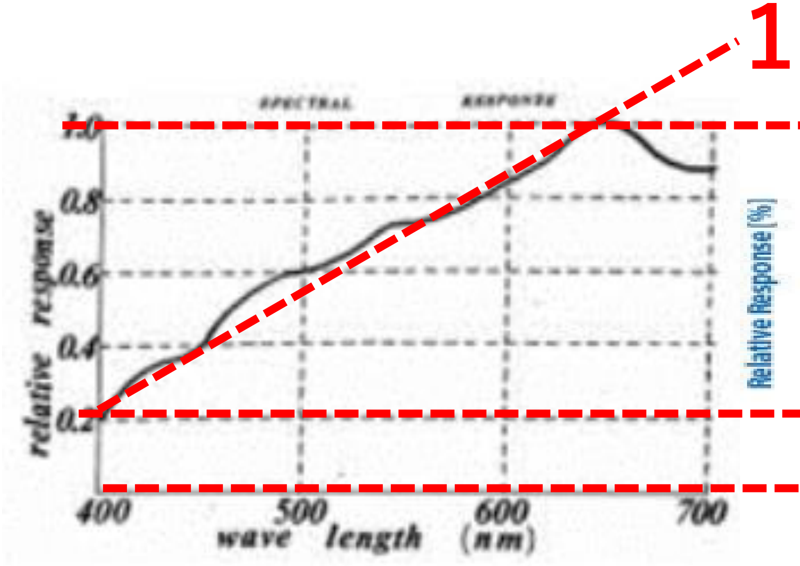
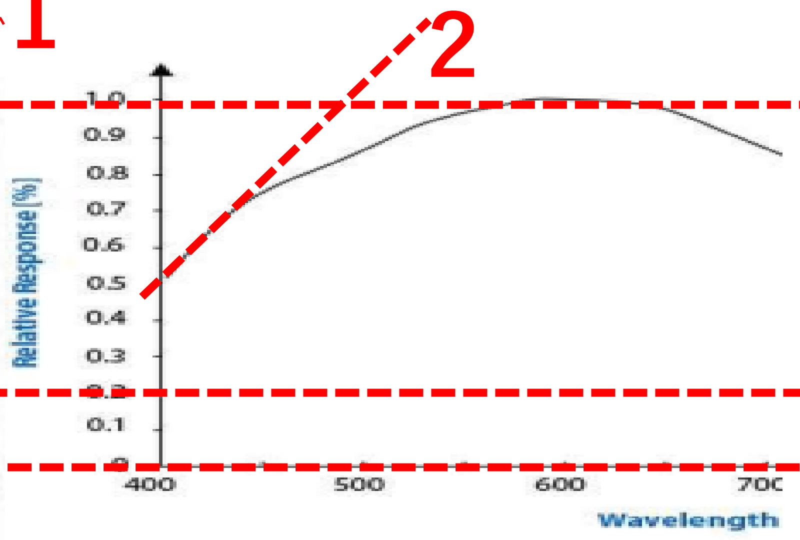


Fig.13 Spectral Response of the Pinned Photo
with Pinned SiO2 Window and Pinned Surface.

（1）PNP接合

SONY IMX250

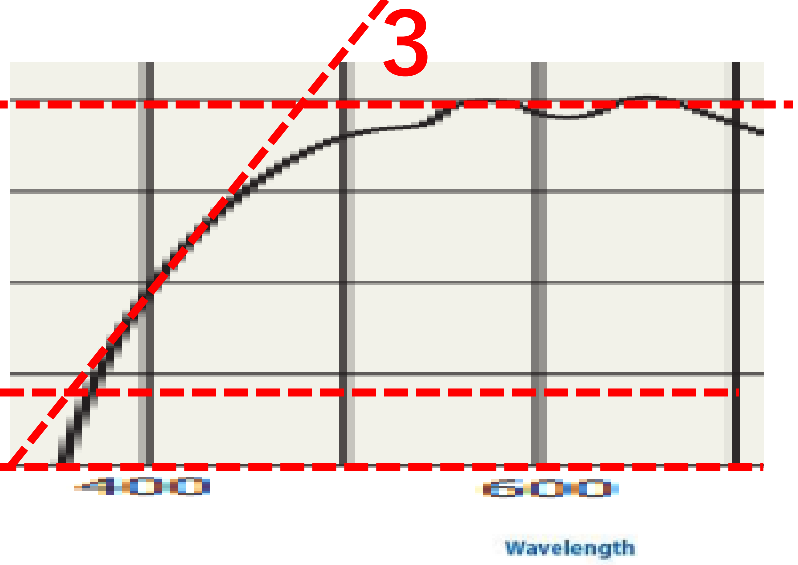
赤外線CUTフィルターあり？？
量子効率の理論直線よりずれている。
青色成分が持ち上がる？？



（2）PNP接合

HAMAMATSU
PHOTON IS OUR BUSINESS

赤外線CUTフィルターあり？？
量子効率の理論直線よりずれている。
青色成分が持ち上がる？？



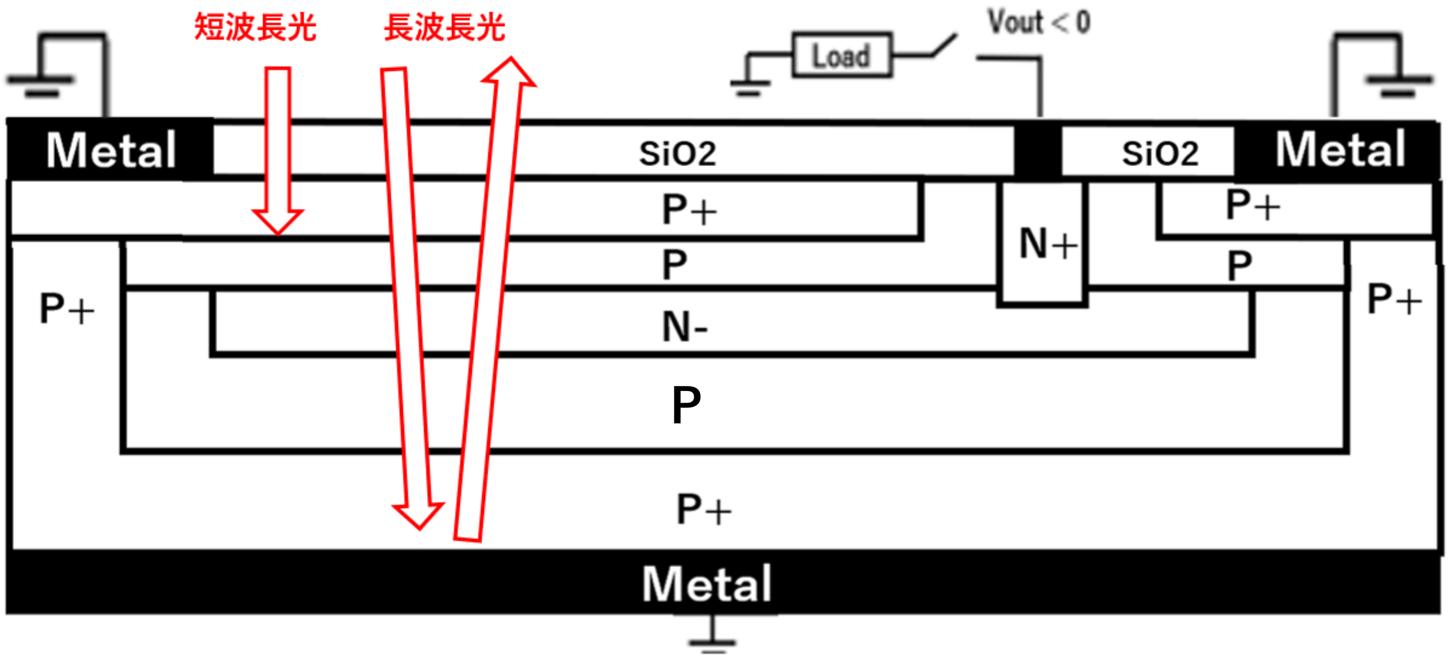
（3）N+P接合

量子効率の理論直線の傾きが(1)と(2)と(3) で異なっている。 (1)は受光部のN層が常に空乏化している。
(2)の埋め込みN層は受光時に電荷が蓄積するにつれ電位はFLATになる。(3)は常に電荷蓄積部はFLAT。

PNP接合型受光素子と　MOS・CCD容量型受光素子の分光感度特性の比較DATAを測定したことがあり持っていますが、PNP接合型受光素子と　N+P接合型受光素子の分光感度特性の比較DATAは持っていません。単純なN+P接合型受光素子は、基板がほどんどの体積を占めており、その部分は電界がなく、電位は　FLATで　再結合領域となり、そこでは、光エネルギーは熱となり無駄となり、正確な理論では２０～３０％が限界であるとされている。

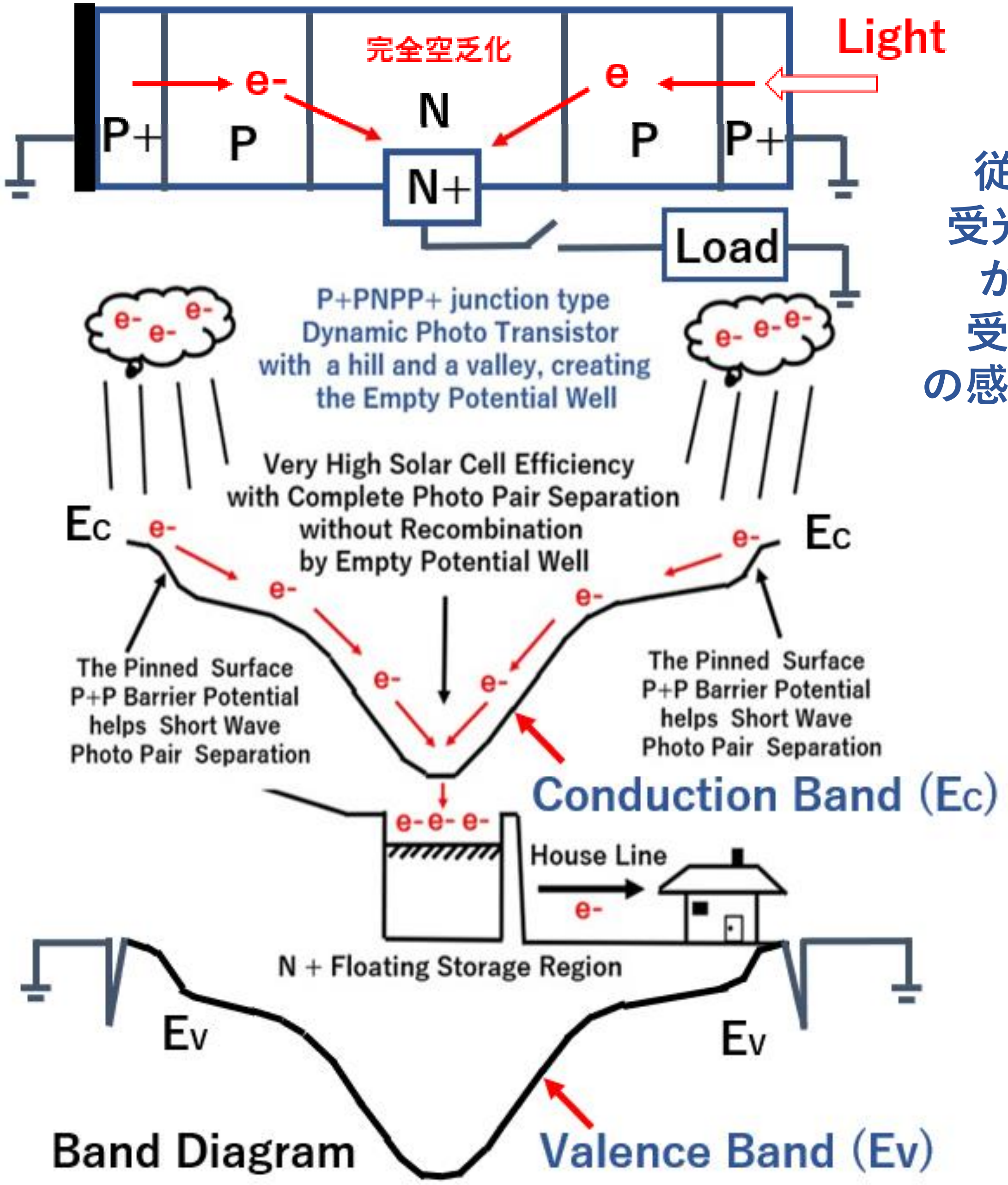
しかし、再結合領域の存在しない受光構造も作れると考え１９７５年に超光感度イメージセンサーに、そして現在は将来の新型太陽電池が可能ではないかと模索しています。

短波長青色光は、受光表面のP+P濃度勾配を利用した　BAND BENDING効果により生じるバリア電界をうまく利用して光電子とホールを効率よく分離する。シリコンのBand Energy Gapの EG＝1.1 eV以下の低エネルギーPhoton (長波長の赤外線)は、原理的に電気エネルギーには変換できない。そこでシリコンchipを薄くする事とする。裏面Metalを金属鏡として利用して低エネルギーPhoton (長波長の赤外線)を反射して、シリコンWAFERの外に放出反射し、太陽電池の高温化を防止しリーク電流を抑圧する。



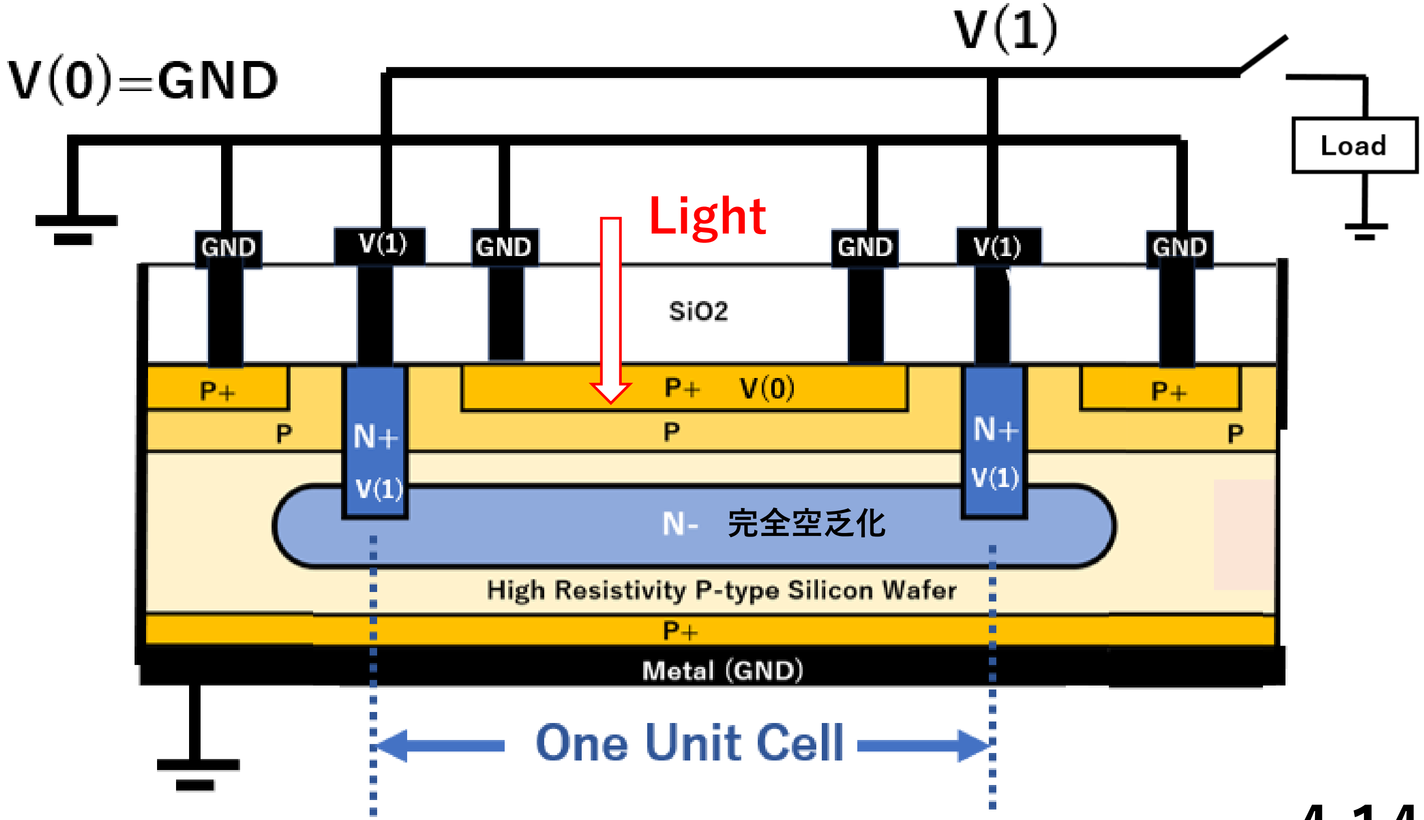
短波長青色光は、シリコン表面の 0.1 μm 近傍しか透過しない。可視光線の最大波長の赤色光でも最大 10 μmしかシリコン結晶内を透過しない。1.1 eV以上のエネルギー成分の太陽光しか理論的に光電変換できない。従って実際には、波長が1.12 μm以上の遠赤外線は熱となり無駄になる。 太陽電池として薄膜の20μm 程度のシリコン結晶が一番理想的な太陽電池構造となる。

萩原良昭(AIPS)



P+PNPP+ junction type Solar Cell

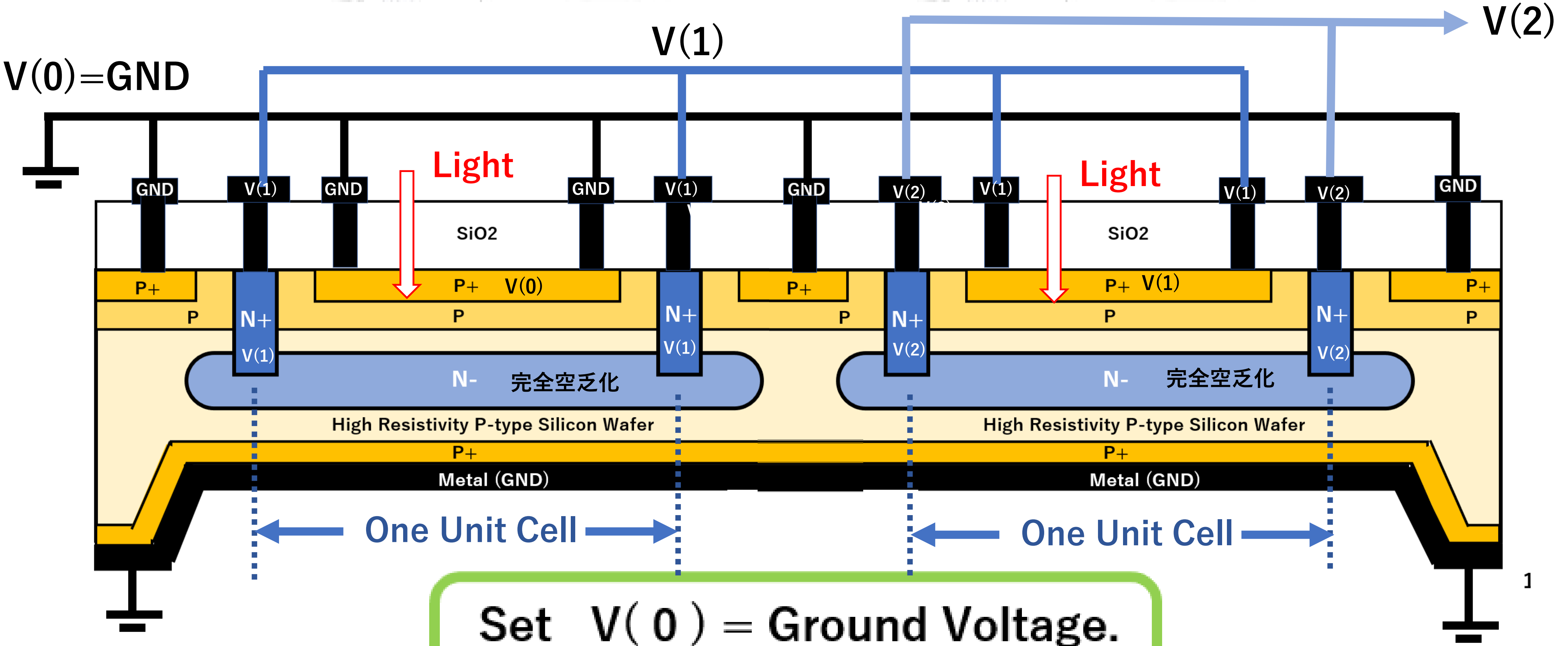
従来の Single 接合型太陽電池では受光面が Floating状態で受光表面には光電子と正孔(hole)のペアを分離するバリア電界が存在がなく、短波長青色光の光電変換効率が非常に悪い。受光表面に P+P の濃度勾配をつける事により、短波長青色光の感度が一段と向上できた。その原理を新型太陽電池に応用する。



P+PN-PP+接合型太陽電池の提案

萩原良昭(AIPS)

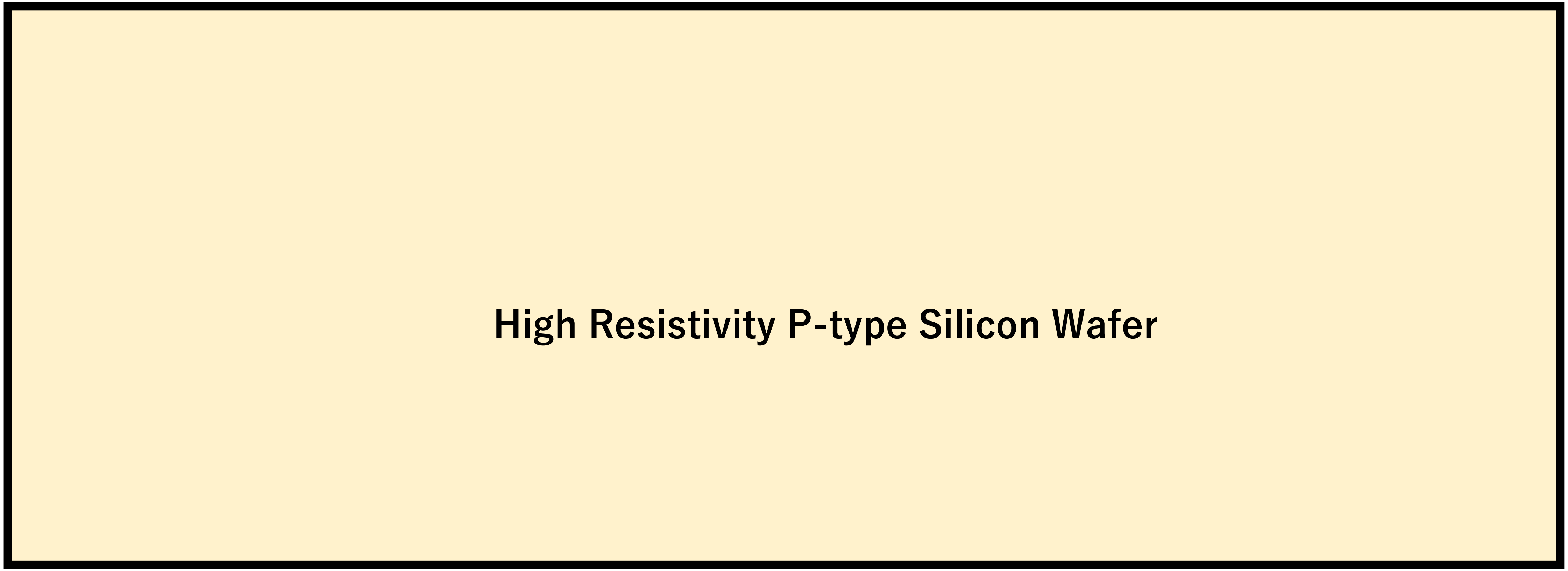
題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する



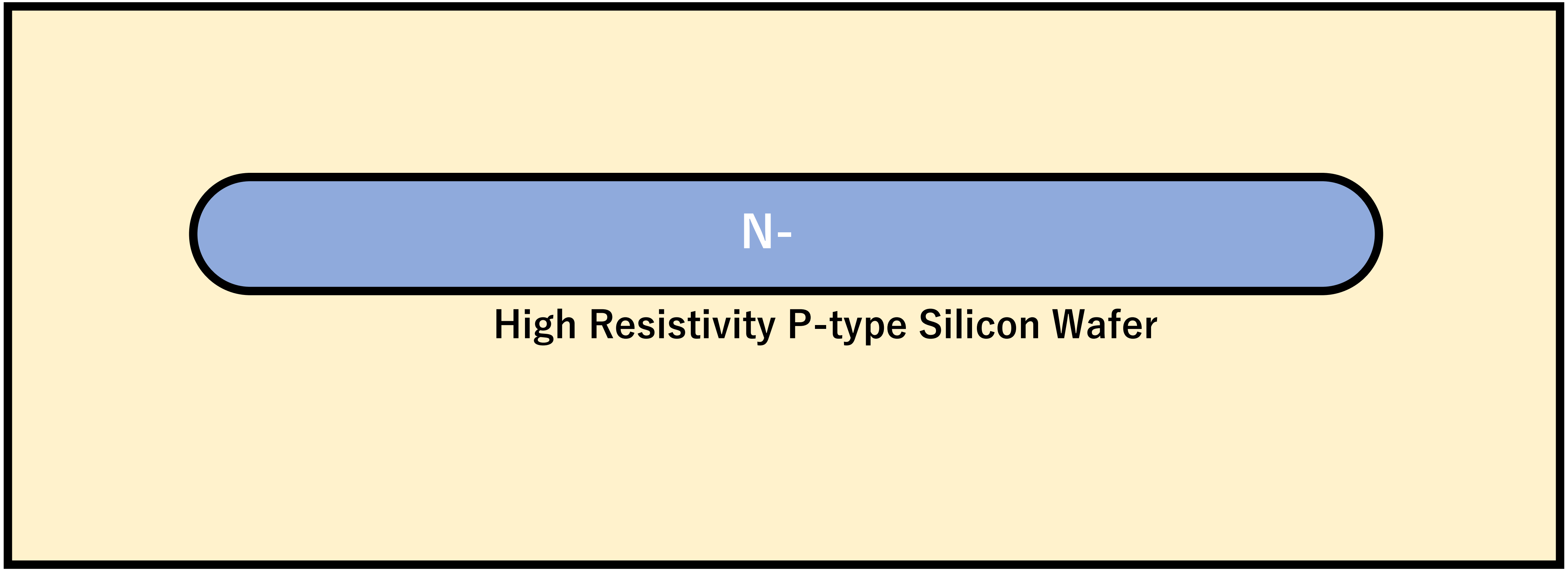
Set V(0) = Ground Voltage.
Then we get V(i) = i x V(1)

直列にCellを２つ連結することによりV(1)の２倍の出力電圧V(2)を得ることができます。

Step 01　大口径　Intrinsic Silicon Wafer から始めます。

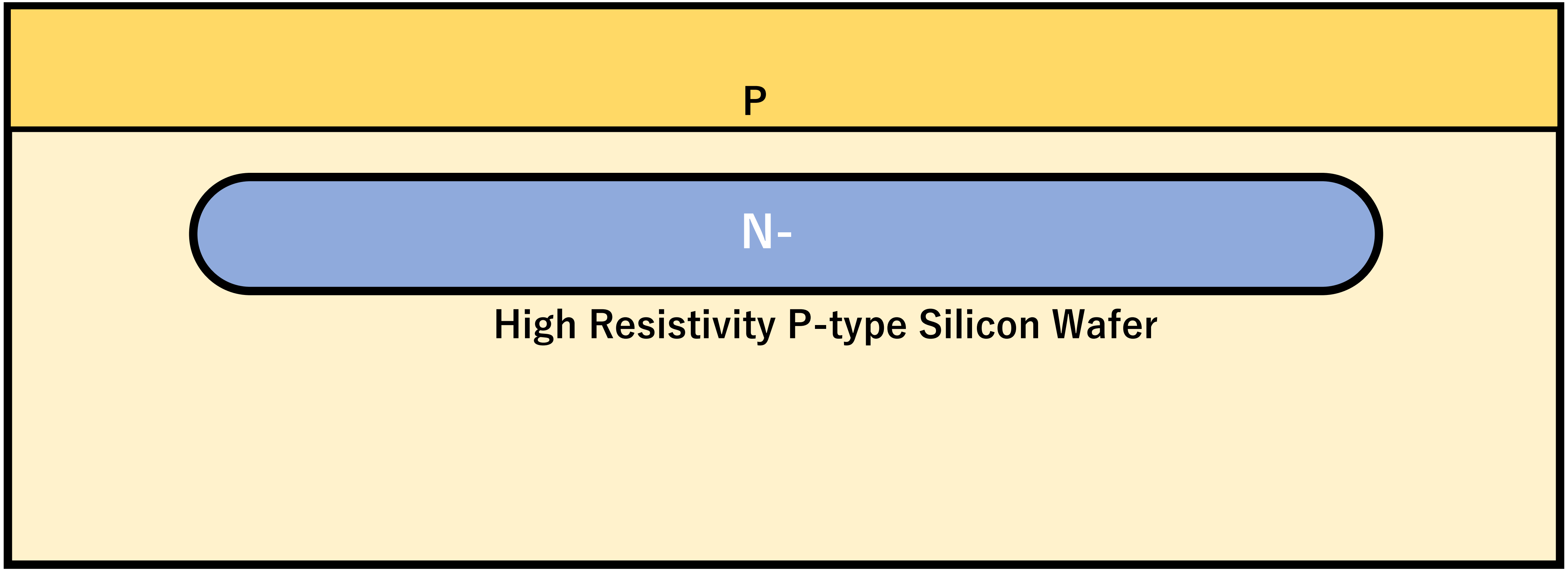


Step 02 High Energy イオン打ち込みで埋め込みN-層を選択形成する。



Mask01

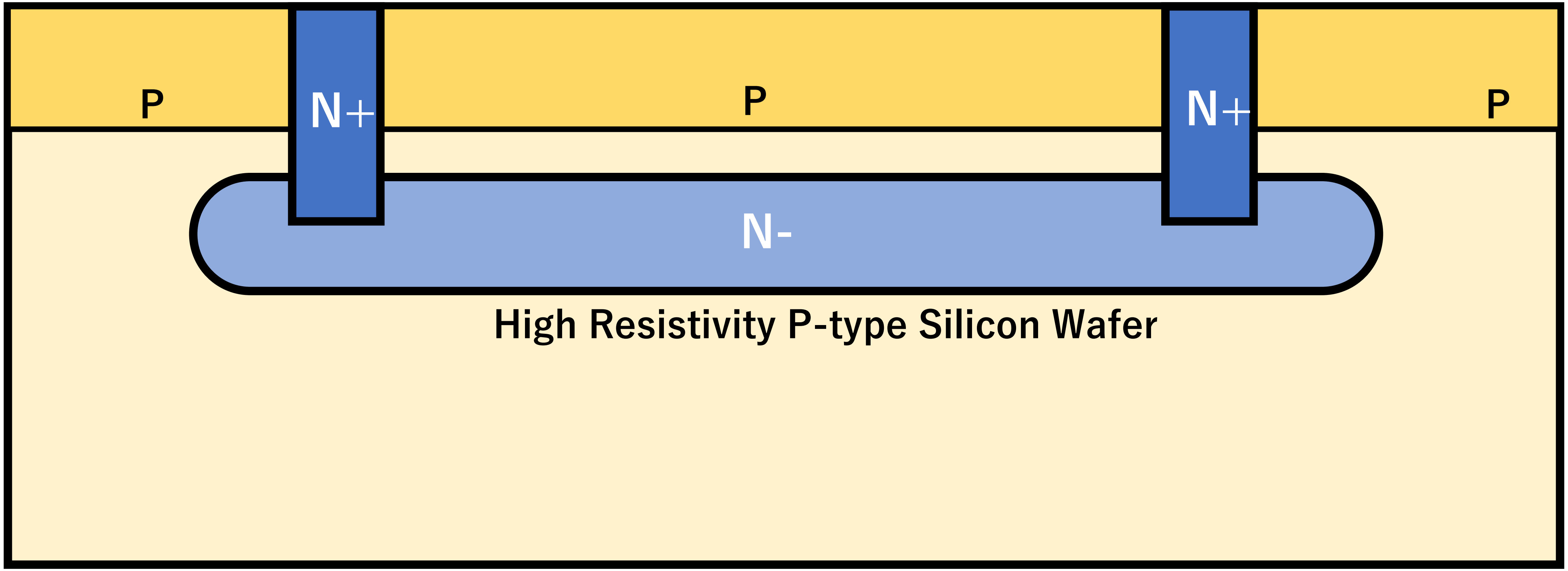
Step 03　イオン打ち込みで埋め込みN-層の上部全面にP層を形成する。



Mask01

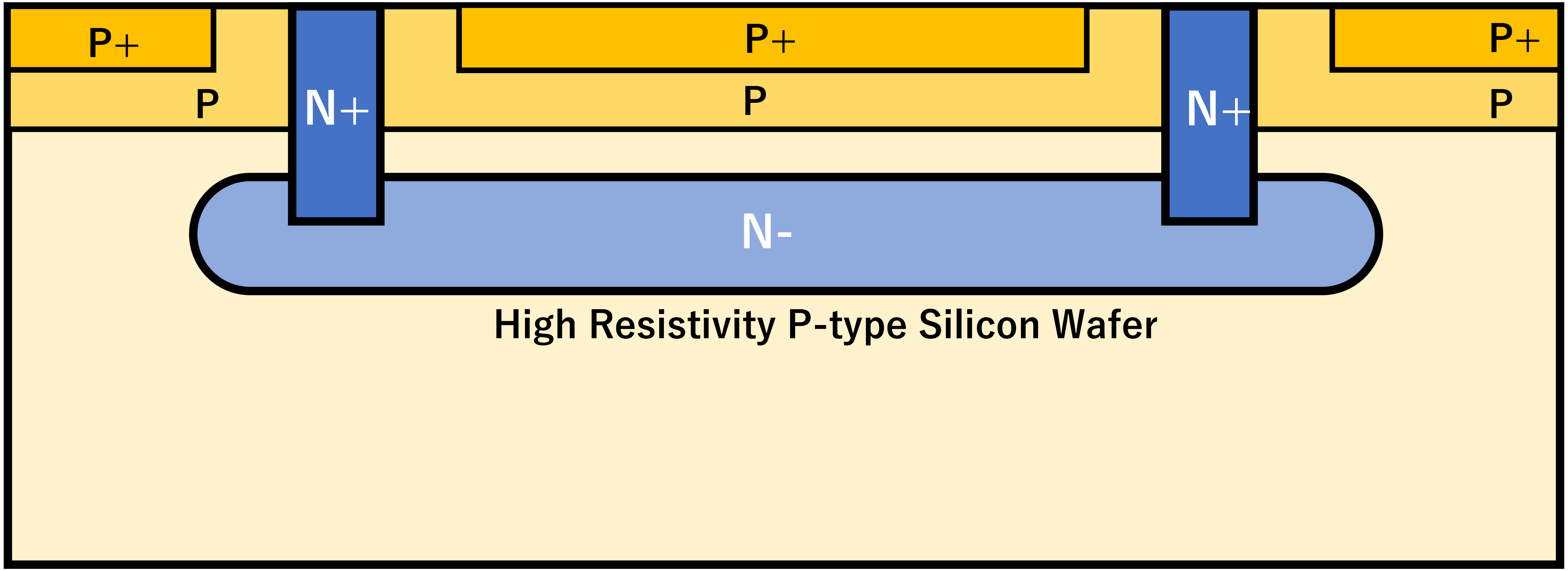
萩原良昭(AIPS)

Step 04　電荷の蓄積部となるN＋ 領域を表面に選択形成する。



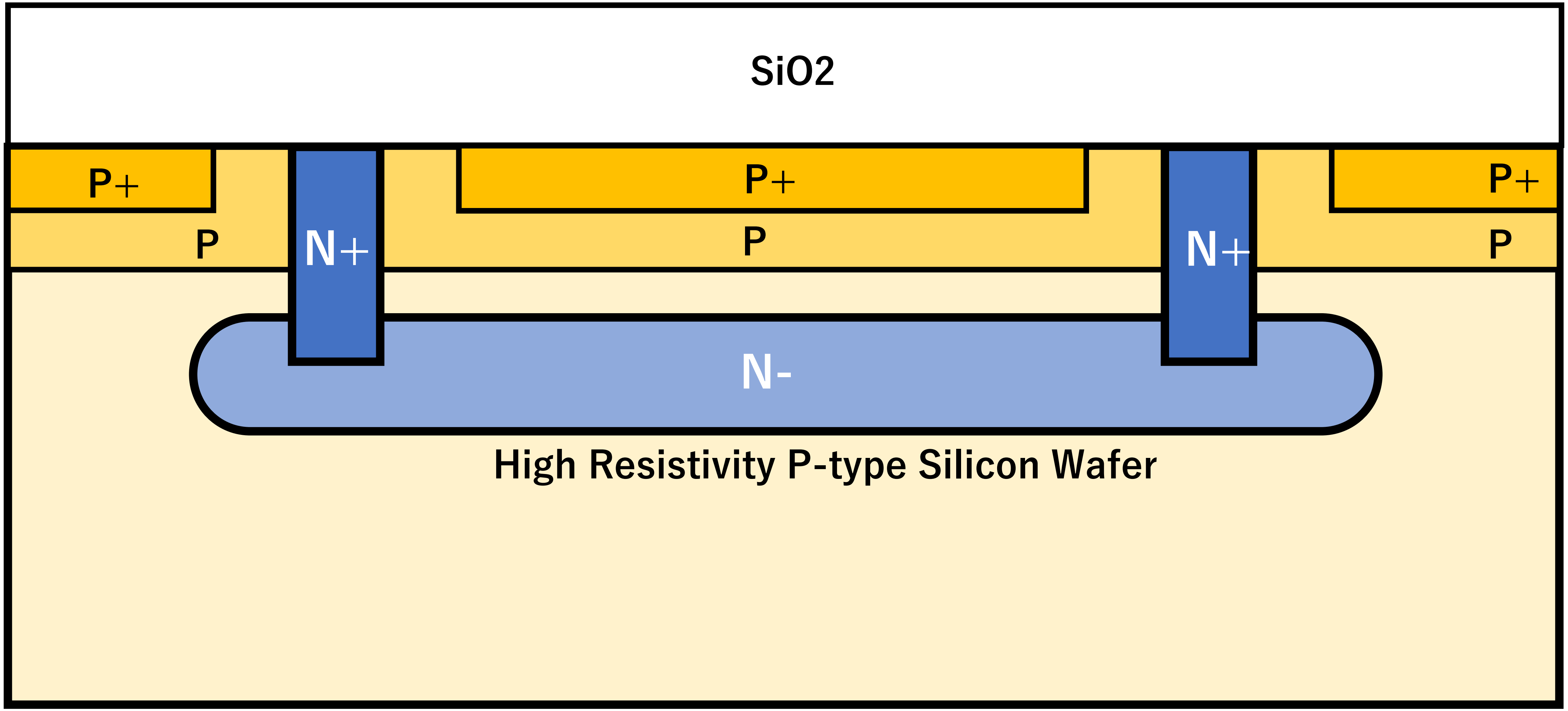
Mask02

Step 05　P＋ 領域を表面に選択形成する。



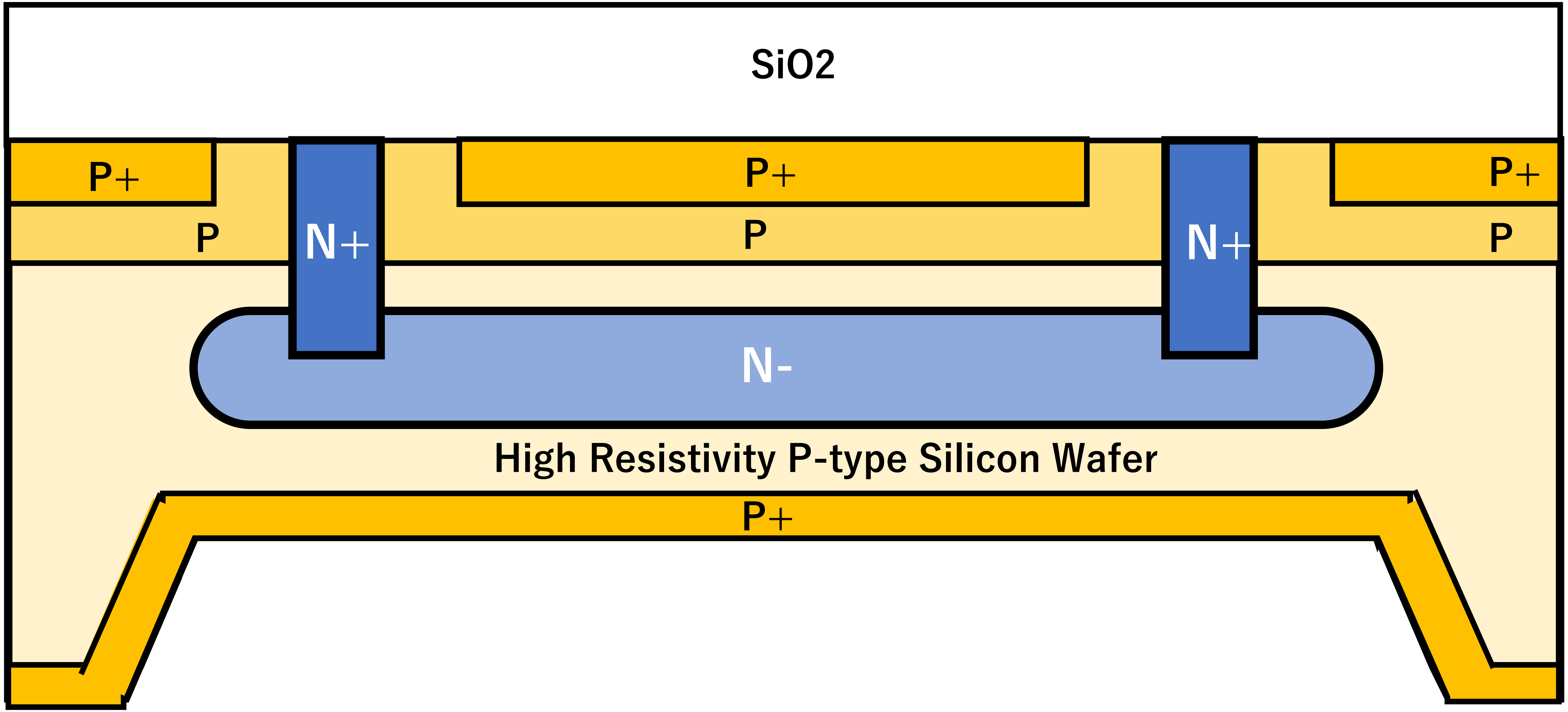
Mask03

Step 06 受光面側に酸化膜を厚く形成する。



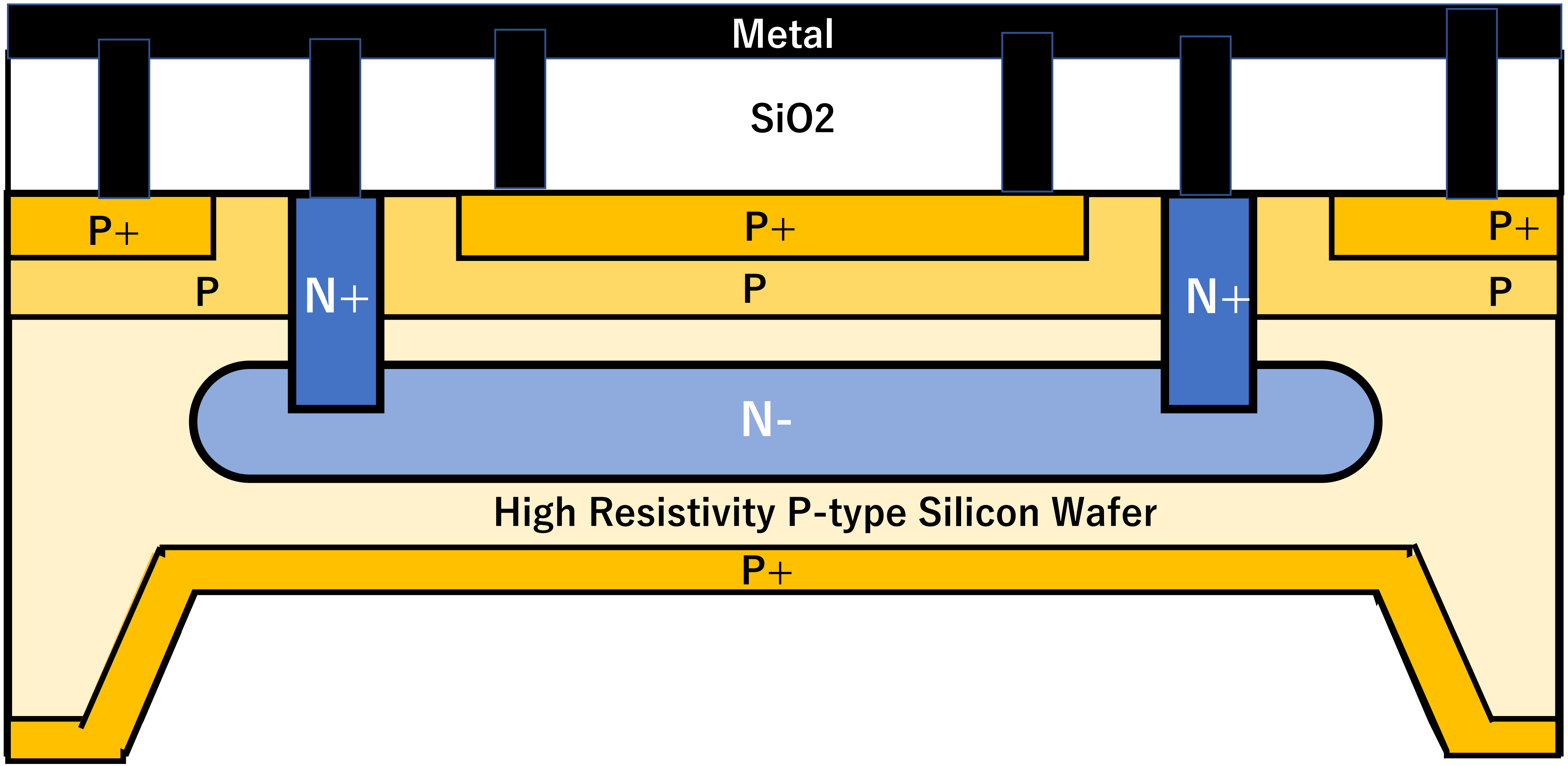
Mask03

Step 07　　裏面を選択エッチングして全面にP+層を形成する。



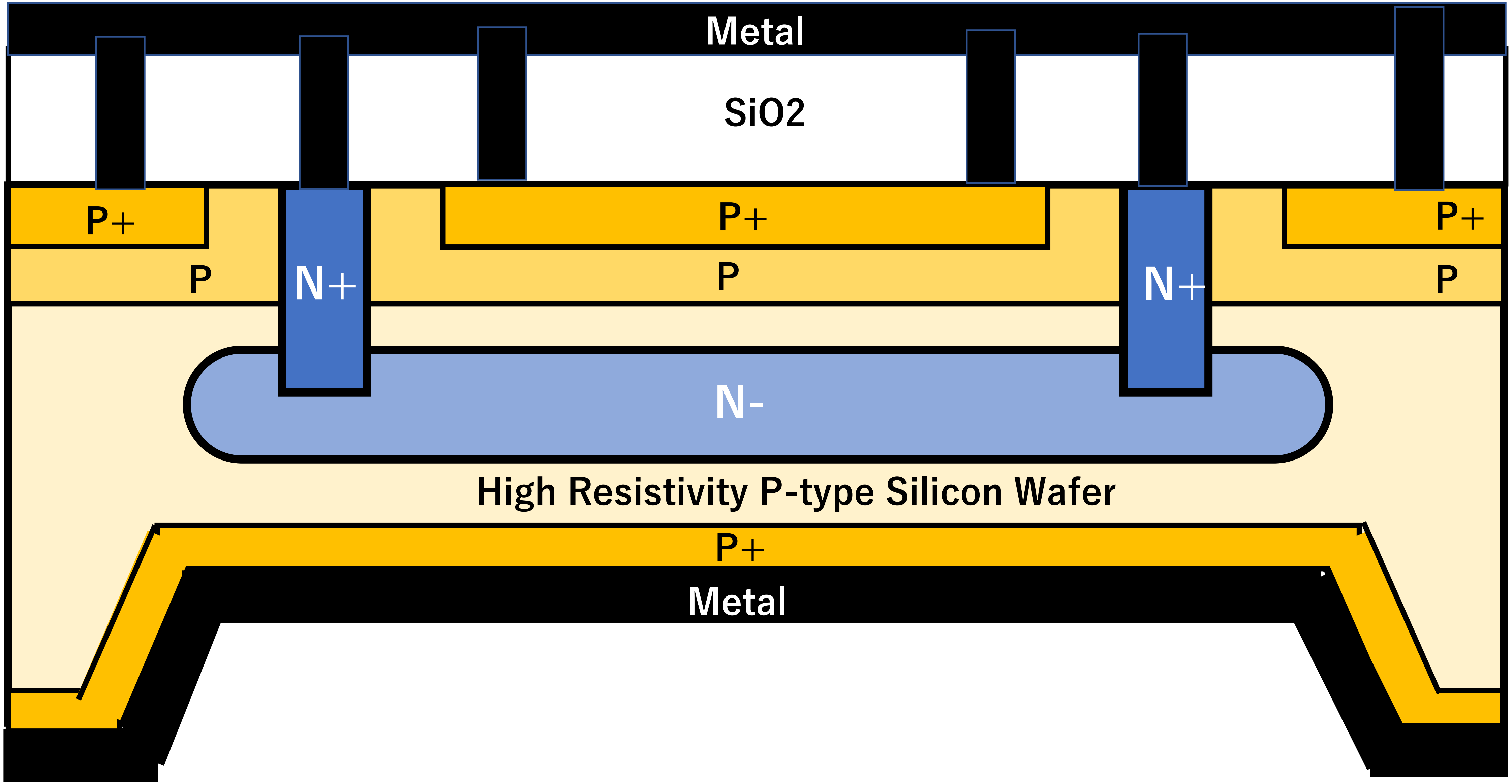
Mask04

Step 08　表面の酸化膜を選択エッチングして金属膜を埋める。

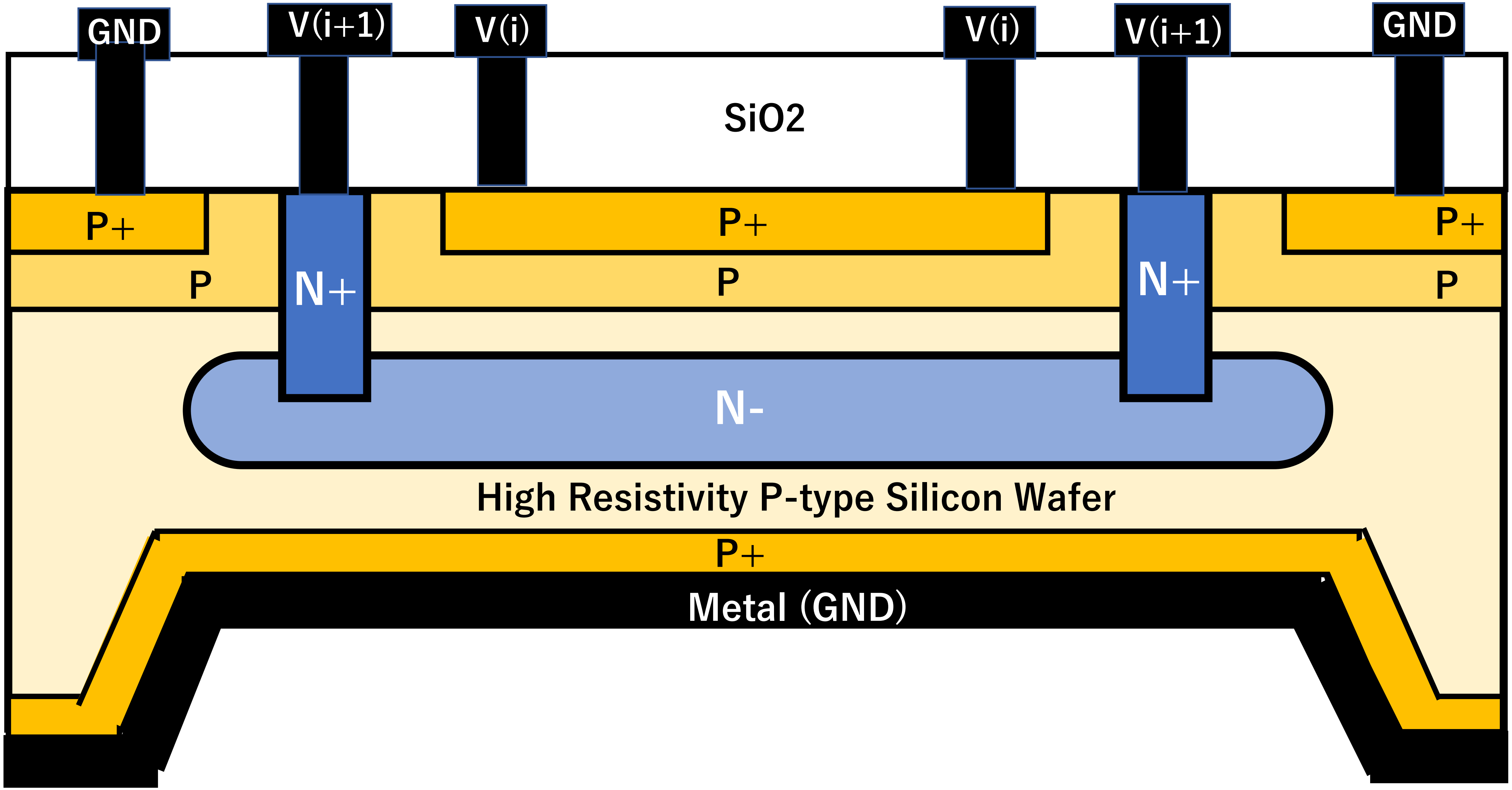


Mask05

Step 09　裏面に金属膜をつける



Step 10　表面の金属膜を選択エッチングする

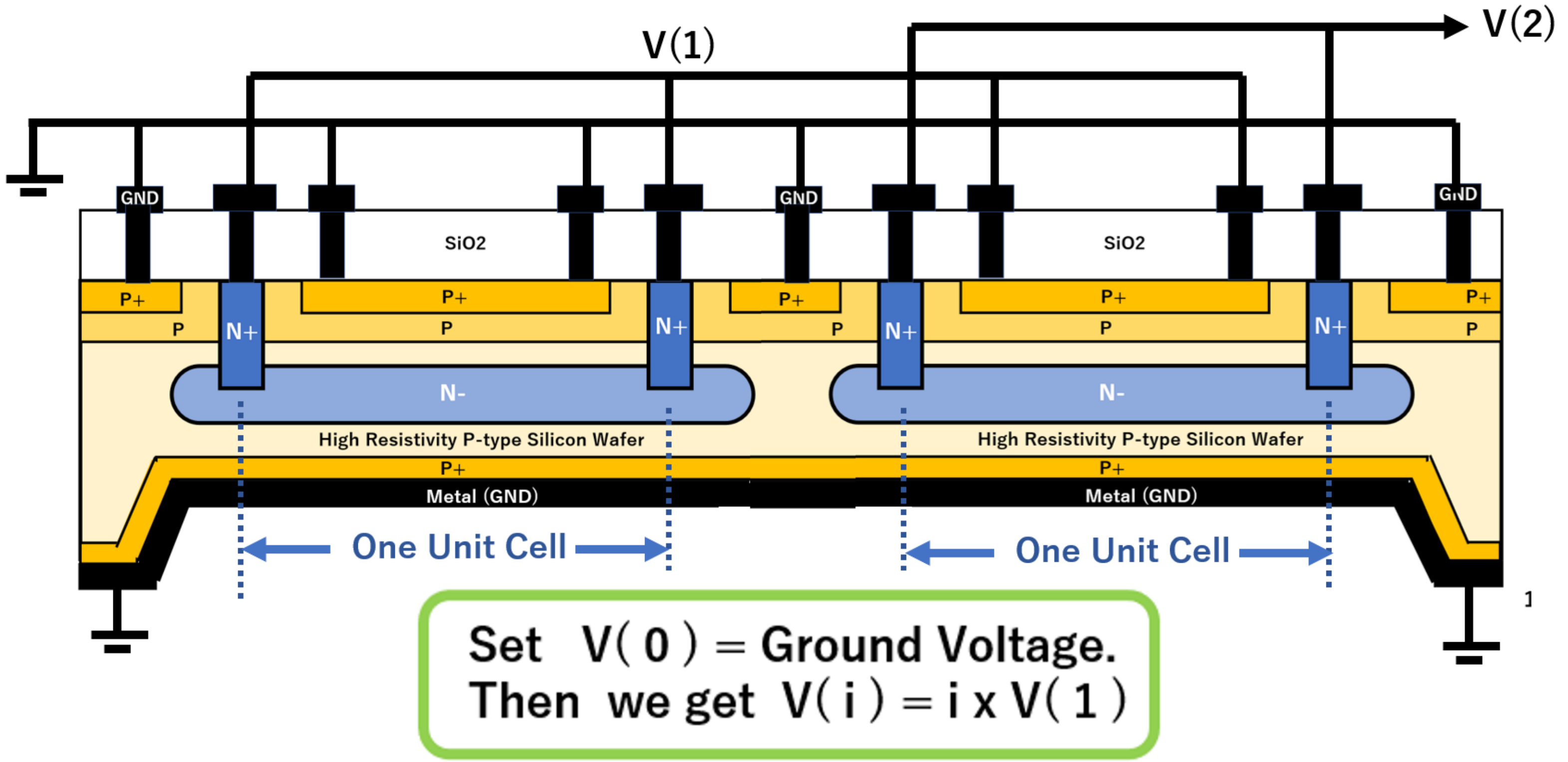


Mask06

P+PN-PP+接合型太陽電池の提案

萩原良昭(AIPS)

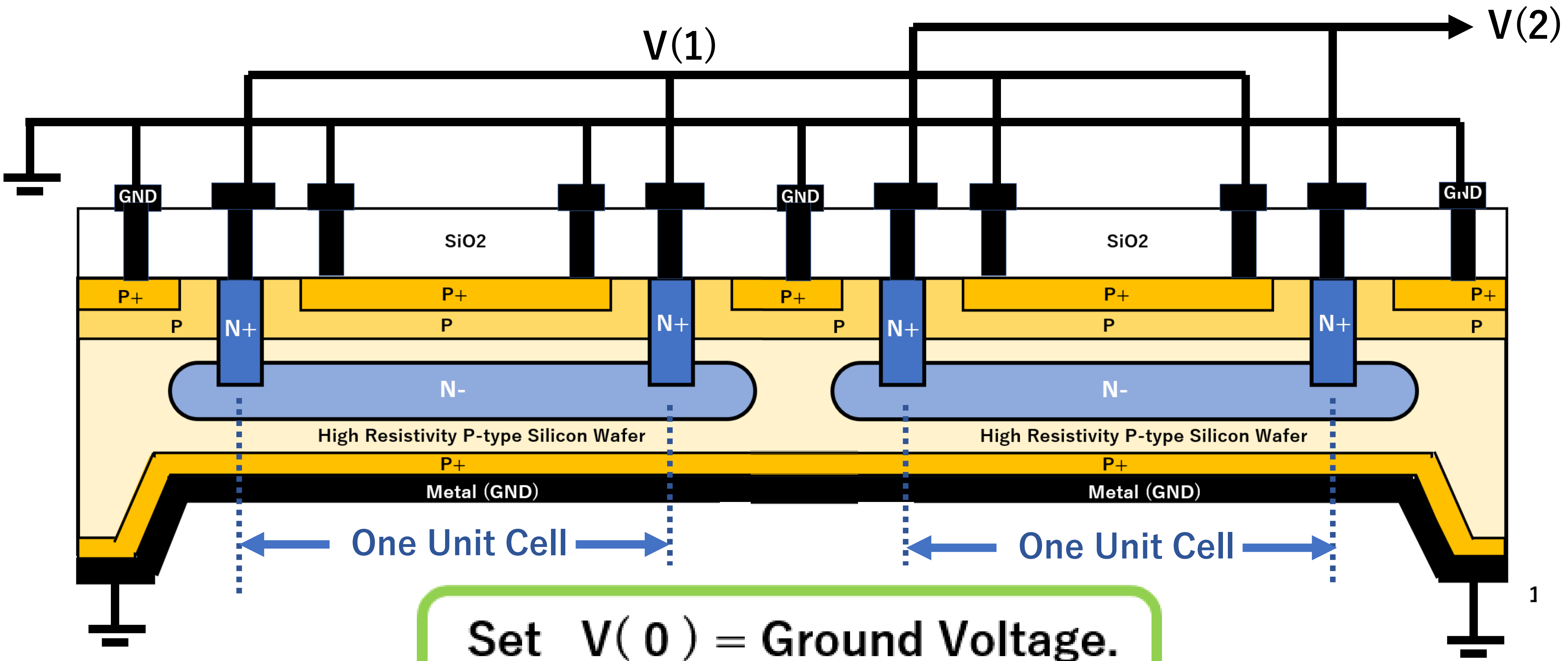
短波長青色光は、受光表面のP+P濃度勾配を利用した　BAND BENDING効果により生じるバリア電界をうまく利用して光電子とホールを効率よく分離する。シリコンのBand Energy Gapの EG＝1.1 eV以下の低エネルギーPhoton (長波長の赤外線)は、原理的に電気エネルギーには変換できない。そこでシリコンchipを薄くする事とする。裏面Metalを金属鏡として利用して低エネルギーPhoton (長波長の赤外線)を反射して、シリコンWAFERの外に放出反射し、太陽電池の高温化を防止しリーク電流を抑圧する。



直列にCellを２つ連結することによりV(1)の２倍の出力電圧V(2)を得ることができます。

短波長青色光は、シリコン表面の 0.1 μm 近傍しか透過しない。可視光線の最大波長の赤色光でも最大 10 μmしかシリコン結晶内を透過しない。1.1 eV以上のエネルギー成分の太陽光しか理論的に光電変換できない。従って実際には、波長が1.12 μm以上の遠赤外線は熱となり無駄になる。 太陽電池として薄膜の20μm 程度のシリコン結晶が一番理想的な太陽電池構造となる。

萩原良昭(AIPS)

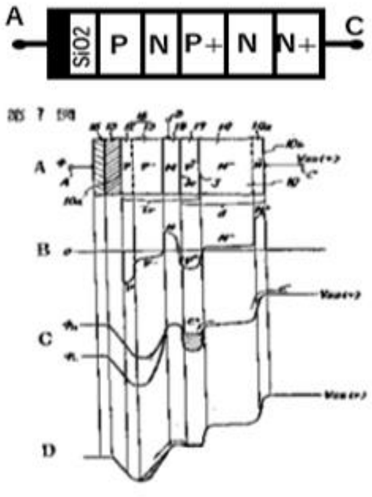


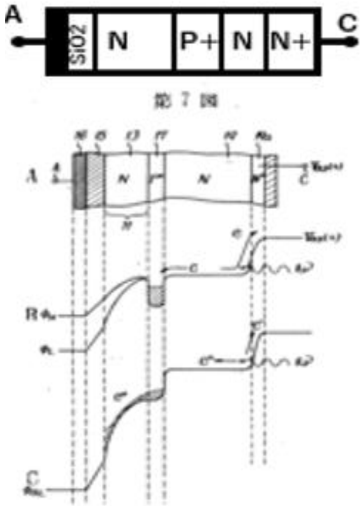
Set V(0) = Ground Voltage.
Then we get V(i) = i x V(1)

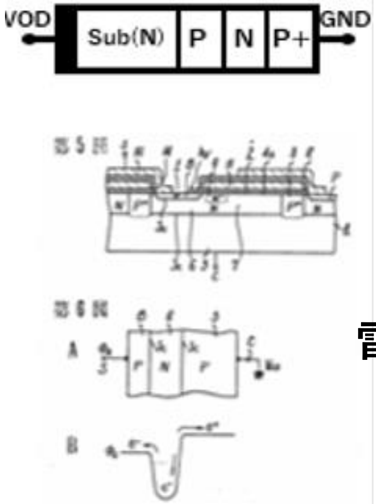
直列にCellを２つ連結することによりV(1)の２倍の出力電圧V(2)を得ることができます。

萩原良昭(AIPS)

Oct 23, 1975	Oct 23, 1975	Nov 10, 1975
JPA1975-127646	JPA1975-127647	JPA1975-134985
Pinned Surface N+NP+NP Triple 接合型 受光素子	Pinned Surface N+NP+N Double 接合型 受光素子	Pinned Surface PNP Double 接合型 受光素子







http://www.aiplab.com/JPA_1975_127646_on_NPNP_type_PPD.html
http://www.aiplab.com/JPA_1975_127647_on_NPN_type_PPD.html
http://www.aiplab.com/JPA_1975_134985_on_PPD_with_VOD.html
http://www.aiplab.com/JPA_1977_126885_on_Electric_Shutter.html
http://www.aiplab.com/JPA_2020_131313_on_PPD_Solar_Cell.html

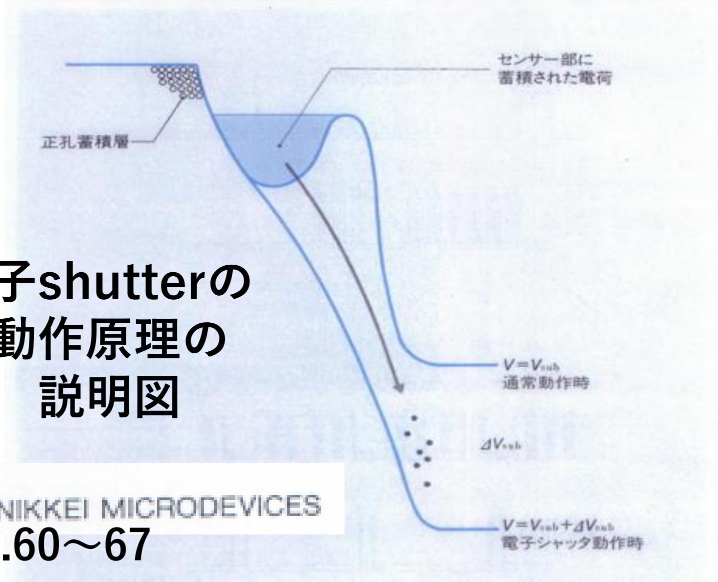
N. Teranishi, Y. Ishihara and H. Shiraki, JPA1980-138026 on Flaoting Surface Buried Photodiode with Floating Empty Potential Well

JPA1976-65707 (Patent No. 7596795, filed on June 9, 1975, Netherland) on Buried Photodiode with Floating Empty Potential Well.

Who invented Electric Shutter ?

Hagiwara at Sony invented Electric Shutter in 1975～1977 Sony Team developed in 1987.

電子shutterの
動作原理の
説明図



1987年10月号 NIKKEI MICRODEVICES
pp.60～67

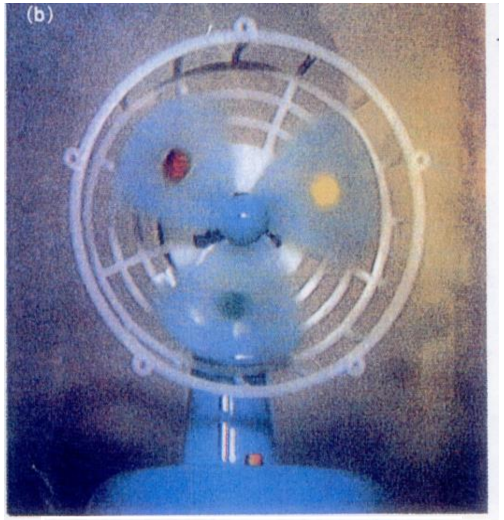
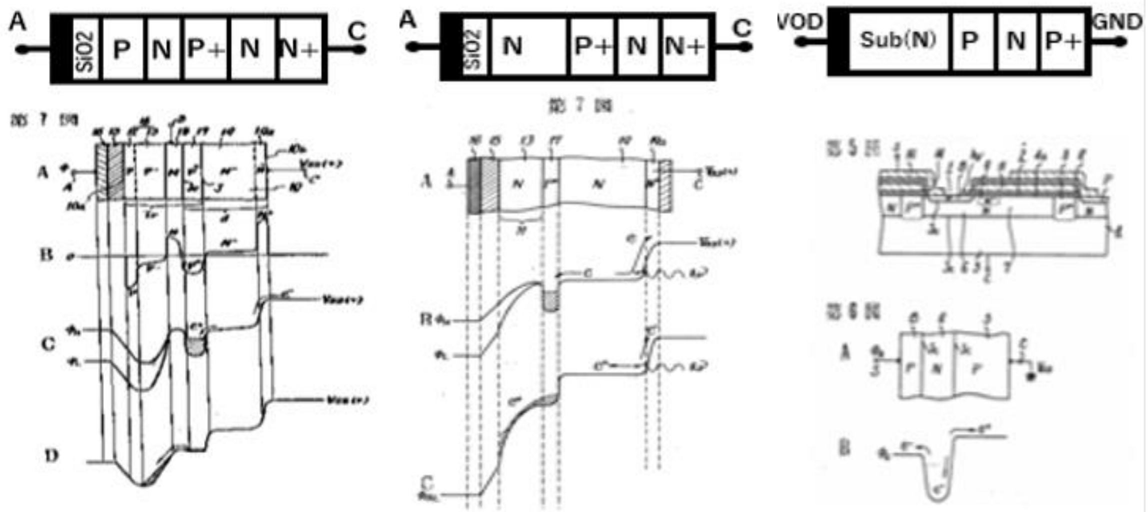


図6 ● 電子シャッタの撮像例
シャッタ速度は，1/2000 秒。

https://www.sony.com/en/SonyInfo/News/notice/20200626/

https://electronics.stackexchange.com/questions/83018/difference-between-buried-photodiode-and-pinned-photodiode

Oct 23, 1975	Oct 23, 1975	Nov 10, 1975
JPA1975-127646	JPA1975-127647	JPA1975-134985
Pinned Surface N+NP+NP Triple 接合型 受光素子	Pinned Surface N+NP+N Double 接合型 受光素子	Pinned Surface PNP Double 接合型 受光素子



http://www.aiplab.com/JPA_1975_127646_on_NPNP_type_PPD.html
http://www.aiplab.com/JPA_1975_127647_on_NPN_type_PPD.html
http://www.aiplab.com/JPA_1975_134985_on_PPD_with_VOD.html
http://www.aiplab.com/JPA_1977_126885_on_Electric_Shutter.html
http://www.aiplab.com/JPA_2020_131313_on_PPD_Solar_Cell.html

N. Teranishi, Y. Ishihara and H. Shiraki, JPA1980-138026 on Flaoting Surface Buried Photodiode with Floating Empty Potential Well

JPA1976-65707 (Patent No. 7596795, filed on June 9, 1975, Netherland) on Buried Photodiode with Floating Empty Potential Well.

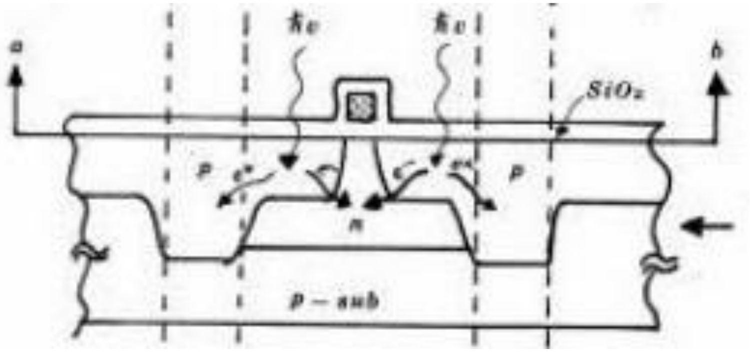
Who invented Pinned Photodiode ?

Hagiwara at Sony invented Pinned Photodiode in 1975 and developed in 1978.

SSDM1978 Conference Paper by Hagiwara in Sept 1978

Y. Hagiwara, Motoaki Abe and Chikara Okada,"A 380H X 488V CCD Imager with Narrow Channel Transfer Gates", Proceeding of the 10th Conference on Solid StateDevices, Tokyo 1978.

Pinned Photodiode is Pinned-Surface PNP junction Sensor with the Adjacent P+ Heavily doped Channel Stops Region.



https://www.sony.com/en/SonyInfo/News/notice/20200626/

https://electronics.stackexchange.com/questions/83018/difference-between-buried-photodiode-and-pinned-photodiode

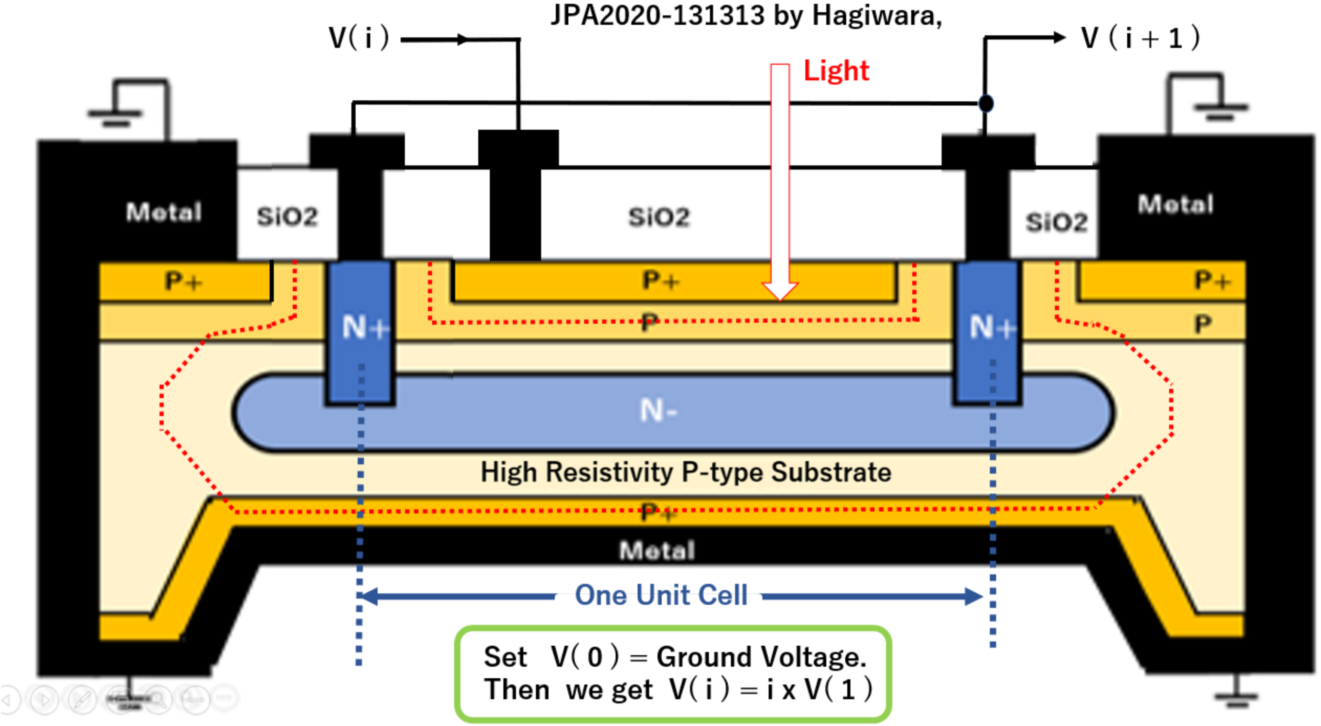
P+PN-PP+接合型太陽電池の提案

萩原良昭(AIPS)

●1975年3月５日に Double 接合型受光素子を発明し
SONY（株）社内の知財へ萩原は公式に出願した。
●１９７５年１０月２３日には萩原は２件の特許、
JPA1975-127646とJPA1975-127647を出願する。
● 1975年11月10日には受光表面がピン留めされた、
in-pixel VOD機能付きのPNP 接合型の受光素子
を萩原は特許出願（JPA1975-134985）した。

●1979年　UK　Scotland で開催の CCD’79 国際会議にて
萩原が既に1975年に発明し、1978年に開発した、PNP接合型
のPinned Photodiodeの残像のない超光感度特性を説明する。
●1989年２月の ISSCC1989 にてデジカメ用の世界最高速
の 25 nsec の　4 Mbit Cache SRAMを開発し学会発表する。
●2001年9月に開催の ESSCIRC2001 にて、SONYのAIBOの
Robotを構成する主要半導体部品とその構成を説明する。
●2008年9月に開催の ESSCIRC2008 にて、SONYの Play
Station III （Cell Processor ）の主要半導体部品を説明する。

One Unit Cell of P+PN-PP+ junction type Solar Cell, which can be connected in series.



JPA1976-65707 (Patent No. 7596795, filed on June 9, 1975, Netherland) on Buried Photodiode with Floating Empty Potential Well.

http://www.aiplab.com/JPA_1975_134985_on_PPD_with_VOD.html

Y. Hagiwara, Motoaki Abe and Chikara Okada,"A 380H X 488V CCD Imager with Narrow Channel Transfer Gates", Proceeding of the 10th Conference on Solid StateDevices, Tokyo 1978.

https://electronics.stackexchange.com/questions/83018/difference-between-buried-photodiode-and-pinned-photodiode

https://ieeexplore.ieee.org/document/6742594

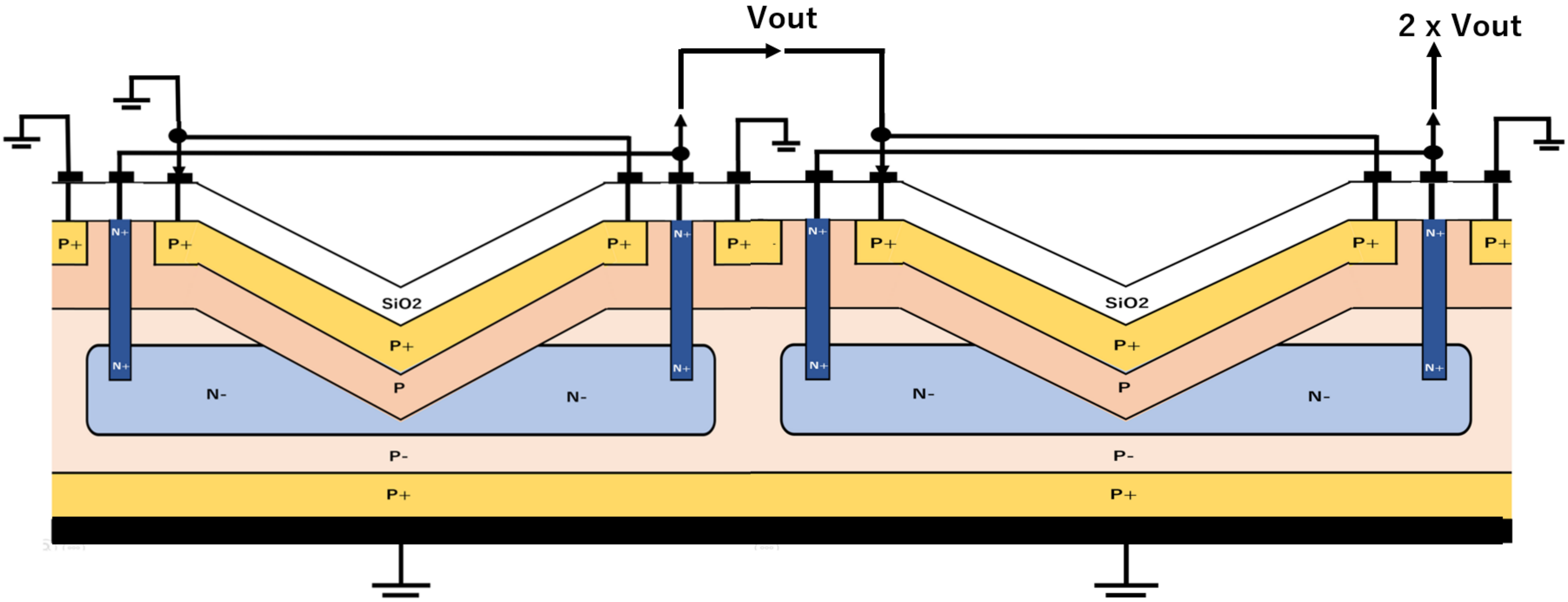
http://www.aiplab.com/JPA_1975_127646_on_NPNP_type_PPD.html

http://www.aiplab.com/JPA_1975_127647_on_NPN_type_PPD.html

http://www.aiplab.com/JPA_1977_126885_on_Electric_Shutter.html

P+PN-PP+接合型太陽電池の提案

萩原良昭(AIPS)



JPA1976-65707 (Patent No. 7596795, filed on June 9, 1975, Netherland) on Buried Photodiode with Floating Empty Potential Well.

http://www.aiplab.com/JPA_1975_134985_on_PPD_with_VOD.html

Y. Hagiwara, Motoaki Abe and Chikara Okada,"A 380H X 488V CCD Imager with Narrow Channel Transfer Gates", Proceeding of the 10th Conference on Solid StateDevices, Tokyo 1978.

https://electronics.stackexchange.com/questions/83018/difference-between-buried-photodiode-and-pinned-photodiode

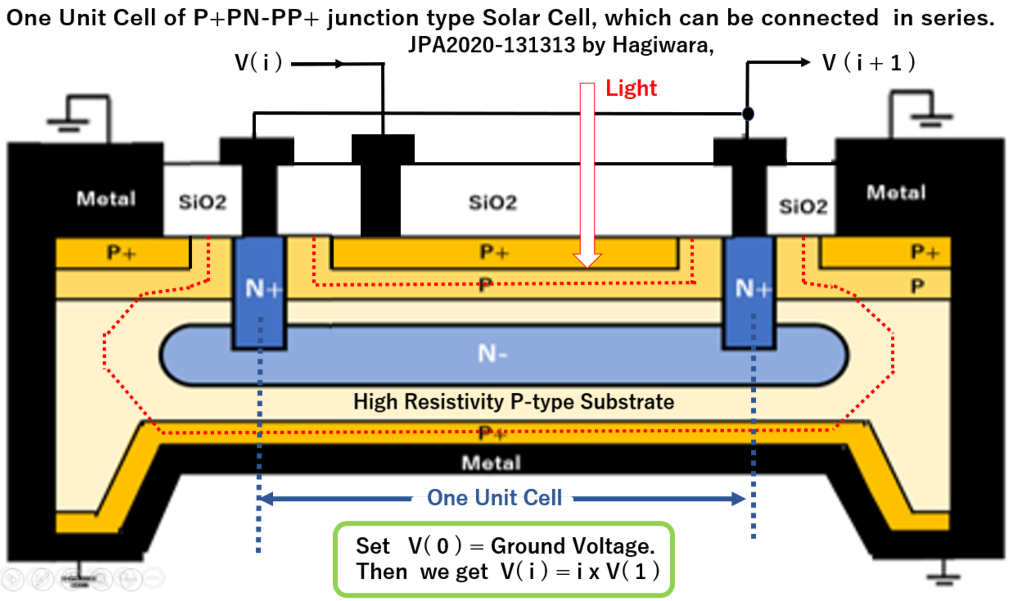
https://ieeexplore.ieee.org/document/6742594

http://www.aiplab.com/JPA_1975_127646_on_NPNP_type_PPD.html

http://www.aiplab.com/JPA_1975_127647_on_NPN_type_PPD.html

http://www.aiplab.com/JPA_1977_126885_on_Electric_Shutter.html

題目：　人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する



アウトライン

1. はじめに
2. 超光感度イメージセンサーの発明と開発努力
3. 賢い電子の目を持つ　AI ROBOT の未来像
4. 太陽電池の開発とその未来像
5. おわりに

超光感度イメージセンサーの発明と開発努力

(1) 1970年の米国ベル研でのCCDの発明に続いて、

基板に過剰電荷を掃き出す　Anti-blooming 機能　を持つ、
Fram Transfer　方式の　CCD Image Sensor が開発された。

受光部面の横に過剰電荷を掃き出す　Anti-blooming 機能
を持つ、　横型　Overflow Drain (OFD)　を持つ、
Inter Transfer　方式の　CCD Image Sensor が開発された。

超光感度イメージセンサーの発明と開発努力

(2) 1975 年 6 月　オランダの Philips 社により

Anti-blooming 機能 はないが、世界ではじめて、
PNP の Double 接合型の Buried Photodiode を採用した、
Inter Transfer 方式の　CCD Image Sensor が発明された。

表面のＰ型受光面は基板との間では、基板抵抗Ｒで導通した
受光素子であった。基板との間にＲＣ遅延があり、受光面は、
かならずしも、ＧＮＤにピン留めされておらず、浮遊状態になり、
残像が完全に取り切れない欠点があった。

超光感度イメージセンサーの発明と開発努力

(3) 1975 年 7 月　James Early　（Fairchild 社）により

基板方向に過剰電荷を掃き出す　Anti-blooming 機能
を持つ、 垂直型 Overflow Drain (VOD）を持つ、
Inter Transfer 方式の　CCD Image Sensor が発明された。

強い入射光による過剰電荷を基板側のN＋領域で吸い取る
世界はじめての縦型　Overflow Drain (VOD)の発明である。

ただしN＋領域に集められた過剰電荷は最終的には受光表面
側に吸い取るために VOD 金属端子が受光表面に存在した。

基板に過剰電荷を掃き出す構造ではなかった。

超光感度イメージセンサーの発明と開発努力

(4) 1975 年 10 月 23 日　萩原良昭　(Sony) により

受光面が金属端子でピン留め電圧固定された、Triple 接合型の Dynamic Photo Thyristor が発明された。

Thyristor の Punch-thru 動作による高速 Switching 機能を持つ。

基板方向に過剰電荷を掃き出す　Anti-blooming 機能を実現した。

残像のない、完全電荷転送能力のある　Pinned Photodiode の特徴を生かした、電子シャッターとしても機能する。

垂直型 Overflow Drain (VOD)構造を持つ　Pinned Photodiode を萩原は　１９７５年１０月２３日に発明した。

超光感度イメージセンサーの発明と開発努力

(4) 1975 年 10 月 23 日　萩原良昭　（Sony）により

この受光素子は裏面照射型である。

かつ受光表面と反対側には、絵素(in-pixel）ごとに
CCD/MOS 容量型の一時的な Buffer Memory が装備されていた。

従来の CMOS　Image Sensor で問題となっていた Rotary
Shutter 効果により画像のゆがみを防ぐことが可能となった。

現在、Global Shutter と呼ばれる機能である。従って、
CMOS Image Sensor に不可欠な　Global Shutter も　1975 年の
当時、２６歳だった、もとＳＯＮＹの萩原良昭の発明である。

超光感度イメージセンサーの発明と開発努力

(1) CCD が発明される前は、受光表面が浮遊(floating)状態である　N+PのSingle 接合型　Photodiodeだった。

(2) 1970年にCCDが発明された。表面型につづき埋め込みチャネル型CCDが発明された。
MOS容量型受光素子であり、受光面が金属電極で「ピン留め」されており、完全電荷転送が可能で残像がなかった。
すぐに　この　CCD/ MOS容量型受光素子のAnti-blooming構造がベル研やRCAやFairchild社の技術者により考案され
開発された。完全に電荷を　VODで吸い取る事も可能であった。

(3) 1975年には４つの重要な発明が連続してあった。
1975年６月　Philips社の　Double 接合型の埋め込みPhotodiodeの発明
1975年７月　Fairchild社のCCD/MOS型受光素子の縦型overflow drain (VOD)の発明
1975年10月　Sony から、基板表面型に　CCD/MOS容量型　一時 Analog Buffer メモリーを装備した
受光表面がピン留めされた　Triple 接合型の　Pinned Photodiodeの発明
1975年11月　Sony から、受光表面が金属端子で電圧固定ピン留めされ、縦型overflow drain (VOD)を
もつことを説明した実施例図をも含むTriple 接合型の　Pinned Photodiodeの発明
この10月の２件と11月のSONYの合計3件の発明は、 受光面がピン留めされた、Dynamic Photo Transistor とDynamic Photo Thyristorの、世界で初めての発明であった。 Thyristorには一般に高速　Punch-thru動作による、On-抵抗が低くて、かつ高速にSwitching動作が可能であることは周知情報である。その動作原理は、ビデオカメラの電子シャッター機能を実現する発明だった。

(4)1980年４月１日に Sonyは、このCCD/ MOS容量型受光素子を　ILT方式のCCDに採用した。横型OFDを採用し電子シャッター機能を持つ、2-Chip のビデオカメラを開発商品化に世界ではじめて成功し、ANAのジャンボ747ジェット機のコックピットに搭載し、
残像のない、鮮明な離着陸映像を実現した。これは、世界で初めての　ILT方式に採用された、 CCD/ MOS容量型受光素子であった。
そのAnti-blooming 機能は まだ従来型の横型のOverflow Drain 型であったが、SONY一社のみ開発実用化した世界初の試みだった。

(5)1980年７月１日にSony は世界で初めて、Full size の　One Chipの　PNP接合型 Pinned　Photodiode採用の　FT　CCD
ビデオカメラの開発に成功した。その後、1982年には　NEC、1984年には　KODAKも　CCDビデオカメラを開発した。
すべては、開発の報告であった。SONYは1980年に発表を最後に沈黙を続けたが、1987年に世界で初めて商品化に成功した。

超光感度イメージセンサーの発明と開発努力

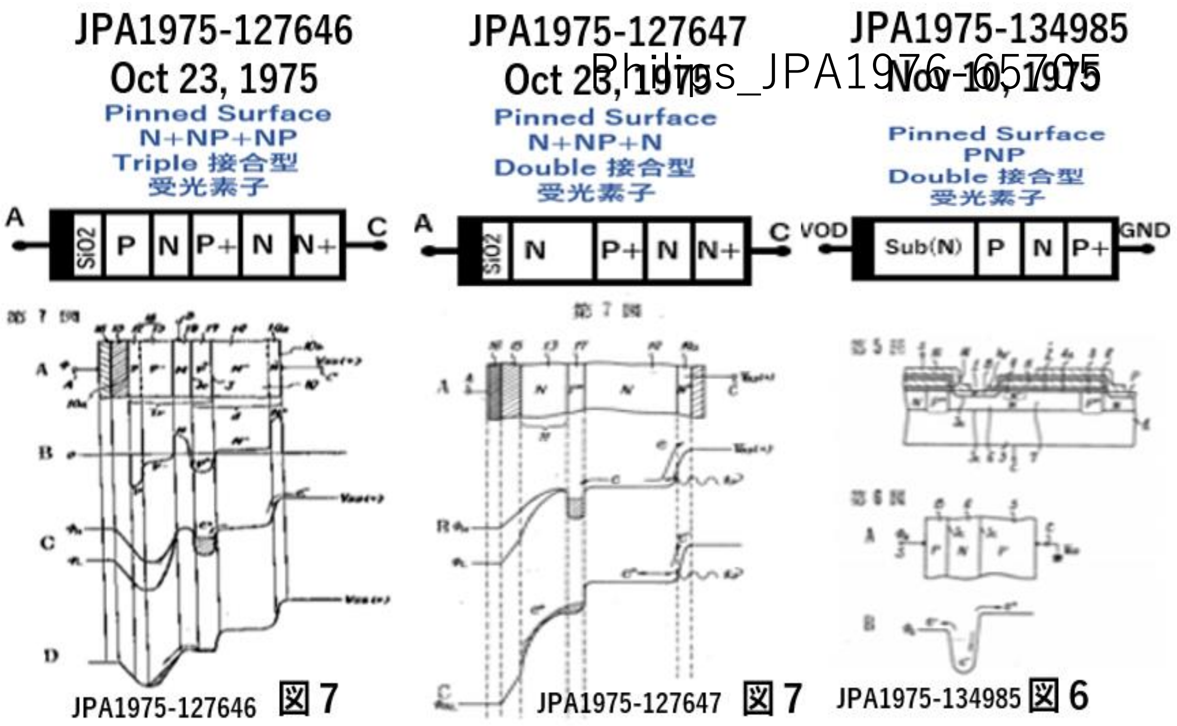
2019 年になり、ＳＯＮＹはやっと萩原良昭のこの 1975 年の発明から
４４年の歳月にわたる開発努力の結果、その長い年月の間、多数の
技術者の努力と多大なお金の投資により、裏面照射型超光感度の
CMOS Image Sensor として、実用化、開発商品化することができた。

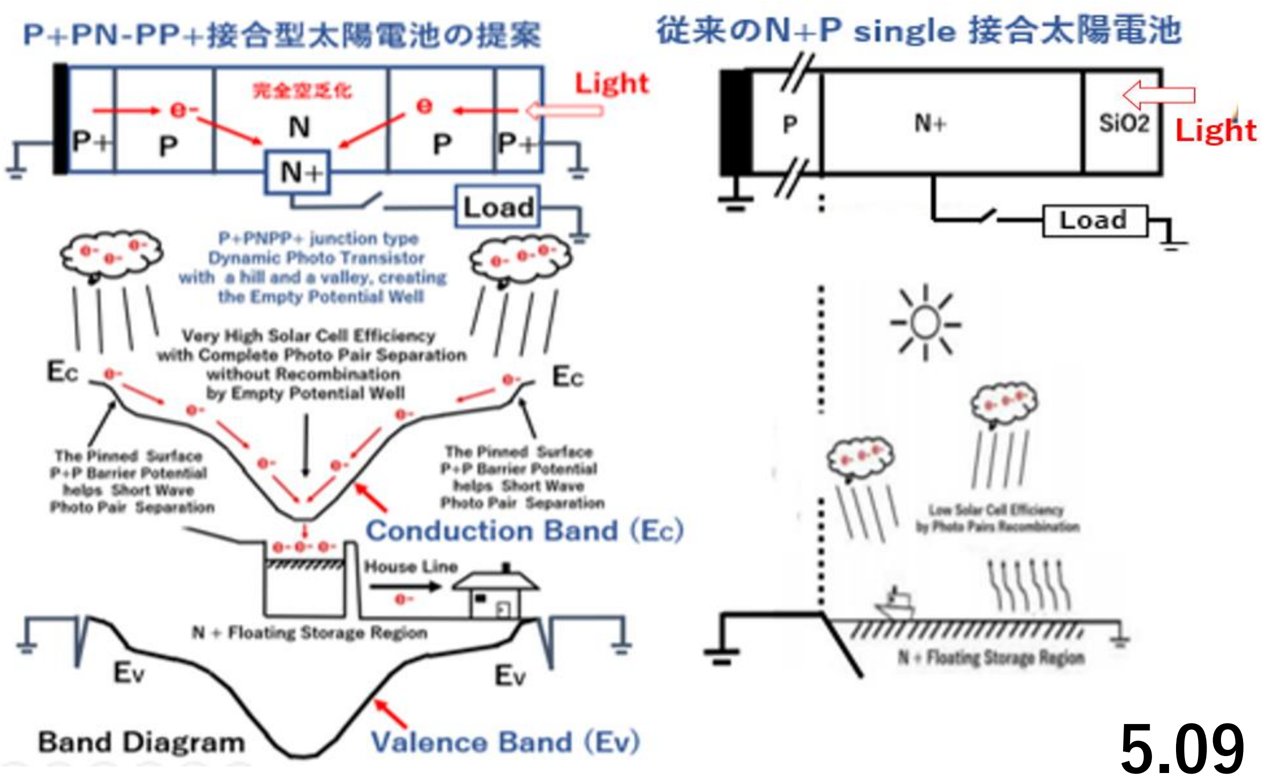
その詳細を萩原は Sony のご厚意で、後輩の現役技術者の支援を受けて、
2019 年 9 月に仙台で開催された IEEE 主催の 3 次元集積回路の
国際学会 IEEE 3DIC Conference 2019 でその詳細を学会発表できた。

2020 年 3 月には　IEEE 主催の EDTM2020 の国際学会で 1 件、また 2021 年
6 月には　電子ジャーナルに論文記事を 1 件、2021 年の 12 月には IEEE 主催
の ICECET2021 で 2 件の、合計 5 件の関連技術論文を発表することができた。

新型電池はぜひ一般の人にも関心をもっていただきたいです。

政府も企業も自治体も動かして、この萩原が提案する新型の太陽電池を含めて、半導体電子デバイス国の戦略製品として産業のコメとして政府の支援で国産化を推進してほしいです。





5.09

題目：　人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

AIPS (NPPO)　代表

半導体産業人協会　教育委員会　運営委員長

元　崇城大学 情報学部 情報学科　教授
カリフォルニア工科大学　客員教授
群馬大学　　客員教授
神奈川工科大学　講師
ソニー（株）　半導体技術企画室長

工博　IEEE Life フェロー　萩原良昭

Thank you very much !!

http://www.aiplab.com

hagiwar-yoshiaki@aiplab.com

Appendix A

SONY OB 川名喜之さんの貴重なお言葉

SonyのBipolar Transistor の開発の基礎を築いた川名喜之さんのお言葉から

川名喜之さんからいただいたい貴重なお言葉をご報告します。

川名喜之さんは萩原が 1975 年 Sony 入社時から大変お世話になった恩人です。2021 年6月２１日に死去されました。ご冥福をお祈りします。

川名喜之さんは 1932 年3月1日生まれで、東京大学を卒業後ソニーに入社し、1950 年後半にはソニーの新卒現役若手技術者として、Bipolar Transistor のデバイスプロセス技術の開発に従事されました。その時にシリコンチップの裏面を薄くして、Bipolar Transistor の ON-抵抗を減らし大幅に Bipolar Transistor の電流特性を大幅に改善し、世界一の特性を持つ Bipolar Transistor を開発生産商品化が実現しました。米国 Texas Instrument 社がその SONY の Bipolar Transistor の開発生産技術に注目し、ＳＯＮＹとの技術提携が成立し、米国 Texas Instrument 社が５１%出資で SONY が４９%出資の TI Japan 社が、日本ではじめての国際合弁会社として設立しました。萩原が 1975 年に入社した当時、川名喜之さんは故岩間和夫社長が陣頭指揮をとるＳＯＮＹのＴＯＰ極秘開発プロジェクトのＣＣＤプロセス開発部の統括部長として勤務されていました。

川名喜之さんからいただいた貴重なお言葉をご報告します。

荻原が 1975 年入社してすぐに考案し 3 件の特許出願した、Pinned Buried Photodiode(PBD)に関する構造特許は、この SONY の Bipolar Transistor プロセスデバイスの知識をヒントに考案・発明したものです。PBD は Double 接合型の Dynamic Photo Bipolar Transistor 構造型の光感知素子, Photo Detecting Device (PDD) です。また 1971 年当時には SONY ではトリニトロン TV 用の信号処理用 Bipolar Transistor の集積回路 CX080 ~CX089 シリーズを SONY 厚木工場で開発設計し生産していました。すでに PNP 接合型と NPN 接合型の 2 つの Bipolar Transistor を同じ wafer に形成する Twin Well Bipolar Transistor プロセスを持っていました。その信頼性、特にそのプロセスで生まれる寄生ＰＮＰＮ接合型のサイリスターの Punch-thru による過大電流破壊による chip の信頼性問題が深刻でした。1971 年の夏休みを利用し一時帰国した荻原は知人の紹介で SONY 厚木工場に実習生としてお世話になる機会を得ました。その時に半導体事業部の品質保証部の宇野義道主任が荻原の指導官となり、高橋昌宏課長が Bipolar Transistor の集積回路 CX080~CX089 シリーズの設計課長として同じ旧 1 号館の 1 階の同室の仕事場に勤務してお二人から指導を受けました。1973 年の夏休みを利用し一時帰国した荻原は再び SONY 厚木工場に実習生としてお世話になる機会を得ました。宇野義道主任と高橋昌宏課長と同じ部屋で SONY の誇りある世界一の Bipolar Transistor プロセスを学び、その集積回路の学習をする機会をいただきました。母校 Caltech での PhD の最終口頭試験に合格してすぐに 1975 年 2 月に SONY に入社し、すぐに発案したのが、この PBD です。Double 接合型の Dynamic Photo Bipolar Transistor 構造型の光感知素子, Photo Detecting Device (PDD) です。Triple 接合型の Dynamic Photo Thyristor Transistor 構造型の光感知素子, Photo Detecting Device (PDD) も同時に考案しています。その 3 件の特許の中で、詳細にこの PBD には縦型 overflow drain (VOD)機能が構造上組み込まれていることを明記しています。また 3 値 clock 方式を同時に考案して、一時 Buffer Memory として表面の MOS Transistor を Global Shutter 用に活用できる事も明示しました。その 1975 年の JPA1975-127647 が今２０２０年になって４５年後にＳＯＮＹの若手技術者により裏面照射型の CMOS Image Sensor の光感知素子(PPD)として実用商品化されています。

川名喜之さんからいただいたい貴重なお言葉をご報告します。

現在の市販の、超光感度の裏面照射型の CMOS Image Sensor は、２つの基本部品で構成されます。ひとつは、デジタル CMOS 回路技術を駆使した、デジタルＣＭＯＳ回路型電荷転送装置(CTD)です。もうひとつは、萩原が 1975 年に考案した裏面照射型の Pinned Buried Photodiode を光感知素子(PDD)です。また、1975 年に同時に考案した表面照射型の Pinned Buried Photodiode（PBD）を光感知素子(PPD)は、萩原の１９７５年から 1980 年までの発明と開発努力を、その後継承した若手技術者により 1987 年に開発商品化に成功して SONY では世界発のパスポートサイズの電子シャッター付のメカフリーの高速アクション映像が可能なビデオカメラを発売しています。運動会で子供が走る姿を残像のないはっきりとした映像を提供することが可能となりました。ここまでの技術がＳＯＮＹで実現できたのは、故岩間和夫社長や故川名喜之さん（ソニー中央研究所副所長）や加藤俊夫さんをはじめ多くのＳＯＮＹの先輩ＯＢが 1950 年代から SONY の誇りある、世界一の Bipolar Transistor プロセスを実現していたことが基礎にあります。それがＣＣＤ Image Sensor 技術を育て、その基礎があったから Sony の CMOS Image Sensor の技術が育ち、さらに若い世代の、梅林さんたちの地道が努力と工夫・発明により今の裏面照射型の超光感度の Sony の CMOS Image Sensor が実現できたと思っております。これからはさらに人工知能搭載チップを３次元集積回路の形で構成して新しいいろいろな用途を開拓して日本の世界の半導体産業の発展に貢献して行ってほしいと思っております。

川名喜之さんからいただいたい貴重なお言葉をご報告します。

現在、IEEE や日本の発明協会では「NEC（寺西）が Pinned Photodiode の発明である」とされていますが、これは事実誤認です。また半導体産業人協会の日本歴史館の見解や日本の発明協会の公式ＨＰには「東芝（山田）が縦型ＯＦＤの発明者である」とされるがこれも事実誤認です。縦型のＯＦＤ（ＶＯＤ）の発明者はすでに 1975 年 7 月に Fairchild 社（J. M. Early）が　USP3896485 を出願しています。4 か月遅れで SONY（萩原）は OFD 機能付き Pinned Buried Photodiode を　JPA1975-134985 として出願しました。しかしこの 4 か月の差の為ＳＯＮＹは Fairchild 社（J. M. Early）から特許裁判の攻撃を受けて 1990 年から 2000 年の 10 年間苦労する事になりましたが米国最高裁でやっと Sony は勝利しました。

●以下に川名喜之さんがまだお元気な時に萩原に送られた　e-mail　での証言を列記したものです。NEC の寺西さんは Pinned Photodiode を発明も開発もしていません。NEC の寺西さんは残像のある Buried Photodiode を開発して IEDM1982 の学会で報告しました。発明をしていません。KODAK は残像のない Pinned Photodiode を開発して IEDM1984 の学会で報告しました。発明をしていません。当時 SONY は生産に専念しており沈黙を守っていました。それがすべての誤解を招きました。萩原も自分の 1975 年に発明の事を重要とは思わず、当時は忘れておりました（涙）。

川名喜之さんからいただだいたい貴重なお言葉をご報告します。

(1) **From:** Kawana Yoshiyuki <kawana@asahi-net.email.ne.jp>

Sent: Saturday, March 27, 2021 7:16 PM

萩原さん、

太田さんの情報は残念でした。思うようにならないことが起こりますね。

1978 年当時 NEC 寺西さんの論文では始め N+P ダイオードでフォトダイオードを構成していたことが分かります。次に寺西さんは P+NP 接合のフォトダイオードを採用し、残像が減ったと報告しています。この P+NP ダイオードは論文を見る限り、pinned photodiode ではありません。N+P ダイオードは pinned に出来ません。その延長で P+NP ダイオードもこの論文では pinned になっていないのではと思います。

一方ソニーは 1975 年当時から MOS トランジスタを photo-sensor として使っていましたので初めから pinned でした。こういう違いもあるのかなと思いました。川名喜之

川名喜之さんからいただいたい貴重なお言葉をご報告します。

(2) **From:** Kawana Yoshiyuki <kawana@asahi-net.email.ne.jp>

Sent: Sunday, March 28, 2021 3:43 PM

萩原さん、

コメントありがとうございます。1982 年は 1975 年よりも 7 年経っています。振り返ってみるべきと思います。川名喜之

(3) **From:** Kawana Yoshiyuki <kawana@asahi-net.email.ne.jp>

Sent: Wednesday, March 31, 2021 12:03 PM

渡辺さん、

Overflow drain に関する特許紛争の提示ありがとうございます。ここでは発明協会の記事にある山田哲生さんの発明より早い 1975 年の萩原良昭の特許が有効であったと証明されました。ご参考にしてください、という意味ですね。当然、1979 年発明とされる寺西信一さんの埋め込みフォトダイオードより早い 1975 年出願の萩原特許を見直してください、というのは変わらずお願いします、ということですね。川名喜之

川名喜之さんからいただいたい貴重なお言葉をご報告します。

(4) **From:** Kawana Yoshiyuki <kawana@asahi-net.email.ne.jp>

Sent: Sunday, April 4, 2021 8:14 PM

渡辺さん、

発明協会への資料送付ありがとうございます。

発明協会からの返事が待たれますが、no response のこともあるかもしれません。しかし、明らかに発明協会の見落としと思います。その場合には

再度対応を検討することになるでしょうね。川名喜之

川名喜之さんからいただいたい貴重なお言葉をご報告します。

(5)　**From:** Kawana Yoshiyuki <kawana@asahi-net.email.ne.jp>

Sent: Saturday, April 17, 2021 7:38 AM

Subject: RE: FW: 公益社団法人発明協会イノベーション 100 記事修正検討要請(追加資料確認依頼)

渡辺さん、萩原さん、

発明協会から意外な返事をいただきました。萩原さんの言われる通り、発明の優先の判断は学会によるべきものではないと思います。特許庁は自ら判断する能力がないと言ったことになりますね。特許を認可するかどうかは先願調査を含めて特許庁の判断によっているのではありませんか。特許庁は自らの役割を否定していると思います。

もう一度特許庁の役割に準じて学会ではなく自らの判断を示してほしいです。それを要求したらどうでしょうか。それでも不満足な返事ならまた対応を考えましょう。川名喜之

川名喜之さんからいただいたい貴重なお言葉をご報告します。

(6) **From:** Kawana Yoshiyuki <kawana@asahi-net.email.ne.jp>

Sent: Thursday, April 22, 2021 11:37 AM

To: hagiwara-yoshiaki@aiplab.com;

Subject: RE: 従来の single 接合型 Solar Cell の問題点をまとめてみました。

萩原さん、

ご存知の通り、1982 年の IEEE の寺西さんの論文は埋め込み photodiode を述べていますが、PPD ではありませんね。先に述べた通り、そのために残像が取り切れないのではと考えます。川名喜之

川名喜之さんからいただいたい貴重なお言葉をご報告します。

(7) **From:** Kawana Yoshiyuki <kawana@asahi-net.email.ne.jp>

Sent: Wednesday, April 28, 2021 8:07 PM

To: hagiwara-yoshiaki@aiplab.com;

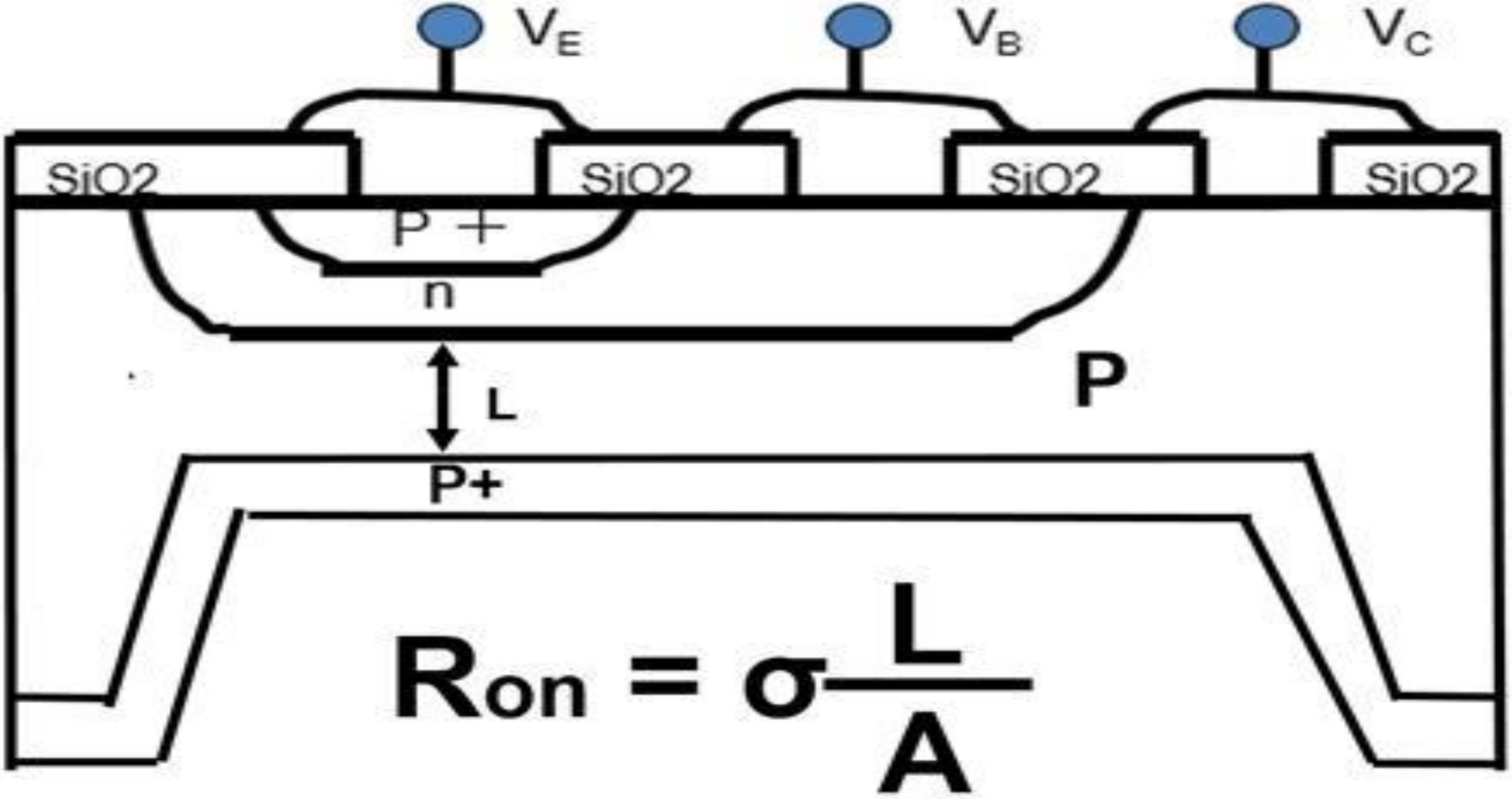
Subject: RE: ご無沙汰しております。萩原の近況報告とおねがいです。萩原 2021_04_28

萩原さん、

お休み中でも研究に熱中するのは素晴らしいです。

ご説明理解いたしましたが、寺西さんの功績についてまだ理解できていません。埋め込みフォトダイオードでは電荷蓄積層が空乏化される状況ならば残像はなくなるとされますが、実験結果はそうなっていません。電荷蓄積層に蓄積された電子はフォトダイオードが pin されていなければ、瞬時にはなくなりません。そこが大切と思いますがどうですか。川名喜之

川名喜之さん発明の「中ぐり製法」



Appendix B

SONY OB 塚本哲郎さんと江崎玲於奈さんの業績について

SONYのトランジスタの開発生産
を手がけ立ち上げた塚本哲男さんと
江崎玲於奈さんのトンネルダイオード

https://www.shmj.or.jp/museum2010/exhibi612.htm

塚本哲男
(つかもと てつお)

１９２２年(大正11年) 生 (台湾)
１９４４年(昭和19年) 大阪帝国大学理学部物理学科卒業
１９４６年(昭和21年) 東京通信工業に入社。
１９５４年(昭和29年) トランジスタラジオ用グローントランジスタの結晶製造を担
１９６４年(昭和39年) ソニー厚木工場副長
１９７１年(昭和46年) ソニー中央研究所副所長
１９７６年(昭和51年) ソニー学園湘北短期大学学長
２０００年(昭和55年) ソニーを定年退職

萩原は1975年２月２０日にSONYに入社
ソニー（株）横浜中央研究所に配属され
イメージセンサーの研究開発に従事した。

「ゲルマニュームグローン型トランジスタのリン導入の経過説明」

東京通信工業は昭和29年4月岩間和男が米国から帰ってトランジスタラジに向けての高周波用トランジスタをグローン型でやることを決定。塚本哲夫はその担当となった。結晶引き上げ装置が設計製作され、直ちにトランジスタの生産が始まった。そして昭和30年8月にはトランジスタラジオTR55が発売された。

しかし、局部発振用のトランジスタの収率は悪く、ラジオは順調に生産販売が伸びても半導体は収率改善のために苦しんだ。塚本哲夫はエミッタ材料として5属で一番原子番号の小さいリンを使ってみようとして実験を試みた。出来上がったトランジスタは素晴らしい出来栄えで高周波特性もその歩留まりも良かった。これはゲルマニューム中のリンの拡散係数がアンチモンよりずっと低いことによっていた。

黎明期の人々

塚本哲男
(つかもと てつお)

https://www.shmj.or.jp/museum2010/exhibi612.htm

塚本哲男
(つかもと てつお)

１９２２年(大正11年) 生 (台湾)
１９４４年(昭和19年) 大阪帝国大学理学部物理学科卒業
１９４６年(昭和21年) 東京通信工業に入社。
１９５４年(昭和29年) トランジスタラジオ用グローントランジスタの結晶製造を担
１９６４年(昭和39年) ソニー厚木工場副長
１９７１年(昭和46年) ソニー中央研究所副所長
１９７６年(昭和51年) ソニー学園湘北短期大学学長
２０００年(昭和55年) ソニーを定年退職

萩原は1975年２月２０日にSONYに入社
ソニー（株）横浜中央研究所に配属され
イメージセンサーの研究開発に従事した。

これで行こうと生産を切り替えたが、今度は歩留まり零が続き、会社は苦境に立たされた。塚本哲夫は江崎玲追於奈にトランジスタの調査を依頼し、江崎玲於奈はPN接合の順方向トンネル現象を発見した。同時にこの問題の解決法はリンの濃度の適正化であることが分かった。塚本哲夫はそのためにインジウムリンという化合物半導体を溶融ゲルマニュームに投入することを思い立ち実験が成功した。インジウムは偏析によってトランジスタ部分には入らないのであった。投入するインジウムリンの正確な評量が鍵であった。これは昭和32年春のことで、ソニーはトランジスタラジオで優位に立つことが出来た。

●江崎ダイオード（不良トランジスター）を造った人物は
当時のSONYの開発技術者だった塚本哲男氏である。
●江崎ダイオードのトンネル現象（不良トランジスターのIV特性）
を最初に発見したのは、大量の不良品の測定作業を担当していた
大学生の実習生と、その指導官の大卒女性の技術指導員だった。
●その原因を理論的に解明したのが江崎玲於奈氏である。慣例では
通常なら、実験家と理論家の両者が評価されるべきはずである。

黎明期の人々

塚本哲男
(つかもと てつお)

江崎玲於奈 - Wikipedia　https://ja.wikipedia.org/wiki/江崎玲於奈

江崎玲於奈

出典: フリー百科事典『ウィキペディア（Wikipedia）』

江崎 玲於奈（えさき れおな、「崎」は清音、1925年（大正14年）3月12日[1] - ）は、日本の物理学者。日本国外においては**レオ・エサキ**（Leo Esaki）の名で知られる。

1973年（昭和48年）にアイヴァー・ジェーバー、ブライアン・ジョゼフソンとともに、トンネル効果に関連して日本人としては4人目となるノーベル賞（ノーベル物理学賞）を受賞した[2]。文化勲章受章者、勲一等旭日大綬章受章者。

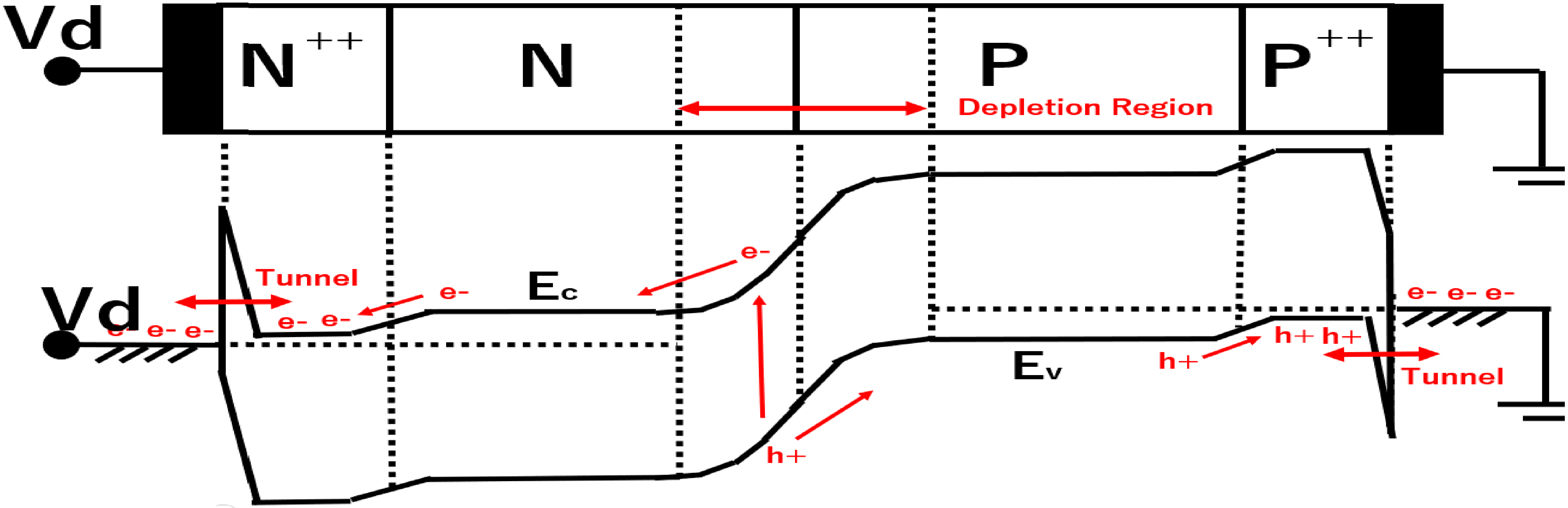
江崎 玲於奈

日本学士院より公開された肖像写真

生誕	1925年3月12日（97歳）[1] 大阪府[1]中河内郡高井田村

●江崎ダイオード（不良トランジスター）を造った人物は
当時のSONYの開発技術者だった塚本哲男氏である。
●江崎ダイオードのトンネル現象（不良トランジスターのIV特性）
を最初に発見したのは、大量の不良品の測定作業を担当していた
大学生の実習生と、その指導官の大卒女性の技術指導員だった。
●その原因を理論的に解明したのが江崎玲於奈氏である。慣例では
通常なら、実験家と理論家の両者が評価されるべきはずである。

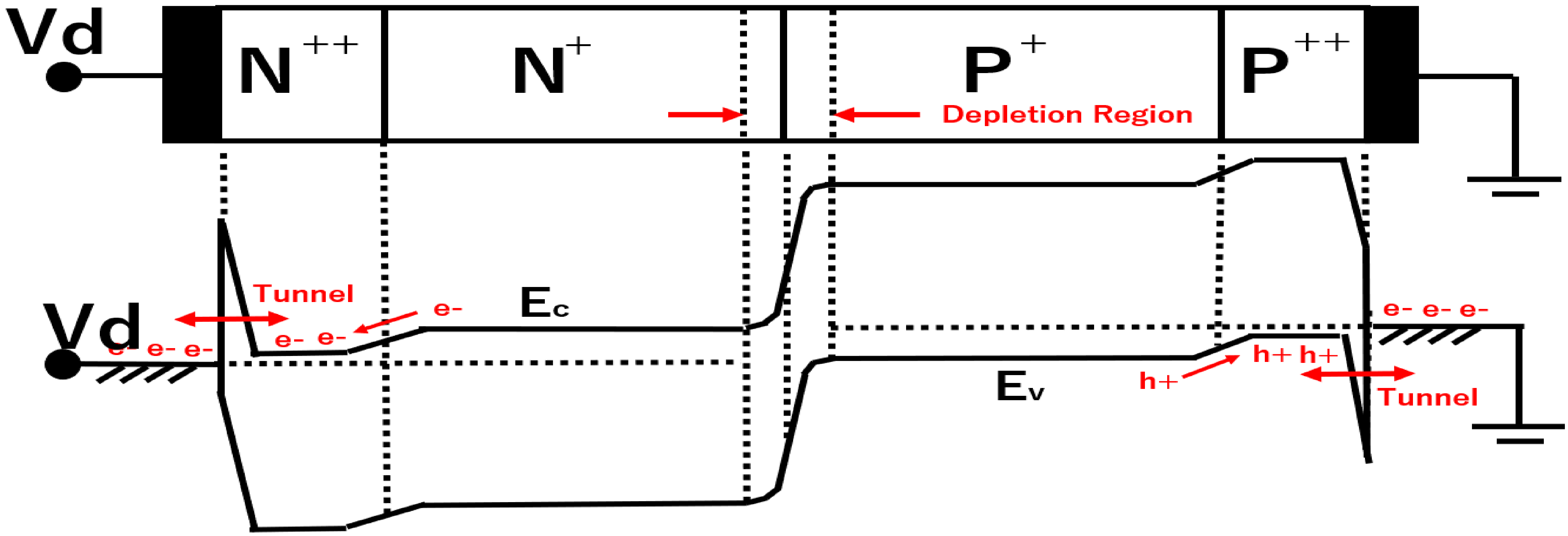
Energy Band Bending of Convention PN junction



Ec ＝ Electron Energy Conduction Band

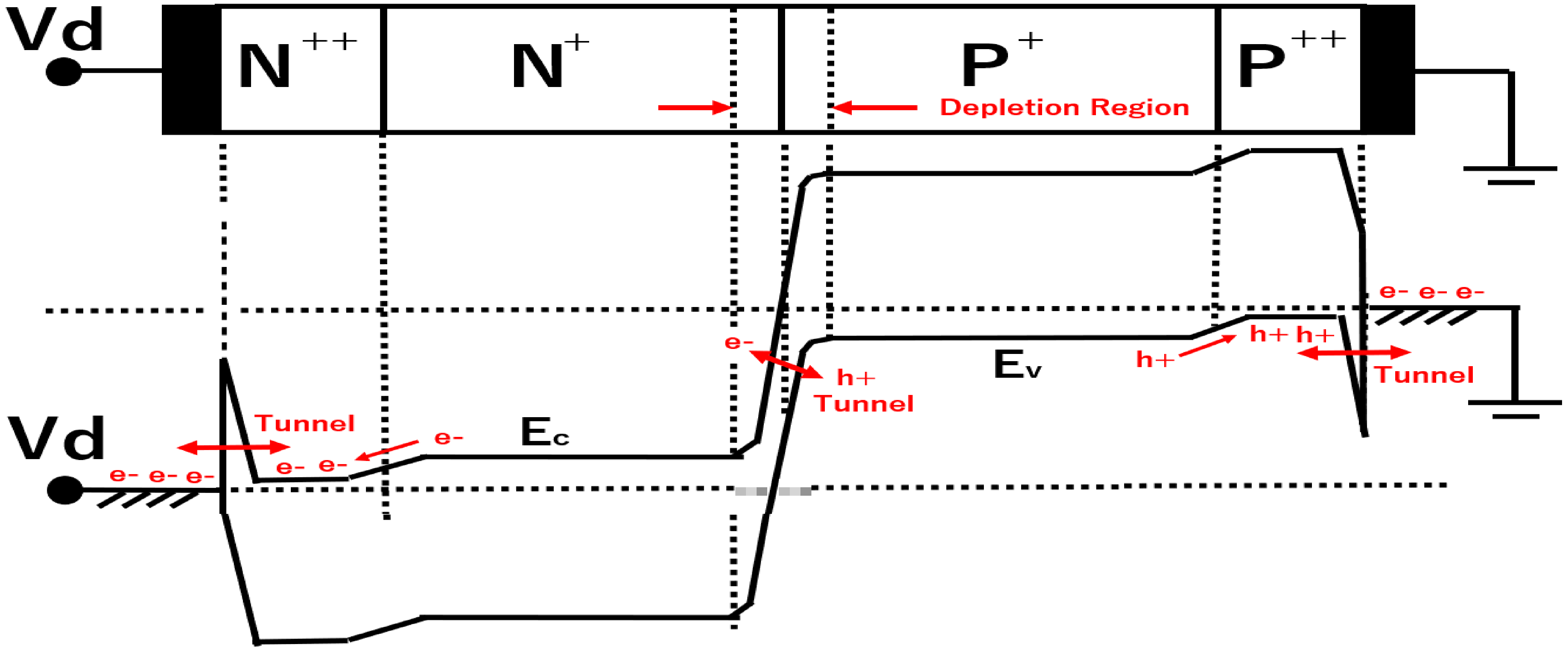
Eh ＝ Hole Energy Valence Band

Energy Band Bending of Convention PN junction



Ec ＝ Electron Energy Conduction Band
Eh ＝ Hole Energy Valence Band

Energy Band Bending of Convention PN junction



Ec ＝ Electron Energy Conduction Band

Eh ＝ Hole Energy Valence Band

Drift-field transistor

From Wikipedia, the free encyclopedia

The **drift-field transistor**, also called the **drift transistor** or **graded base transistor**, is a type of high-speed bipolar junction transistor having a doping-engineered electric field in the base to reduce the charge carrier base transit time.

Invented by Herbert Kroemer at the Central Bureau of Telecommunications Technology of the German Postal Service, in 1953, it continues to influence the design of modern high-speed bipolar junction transistors.

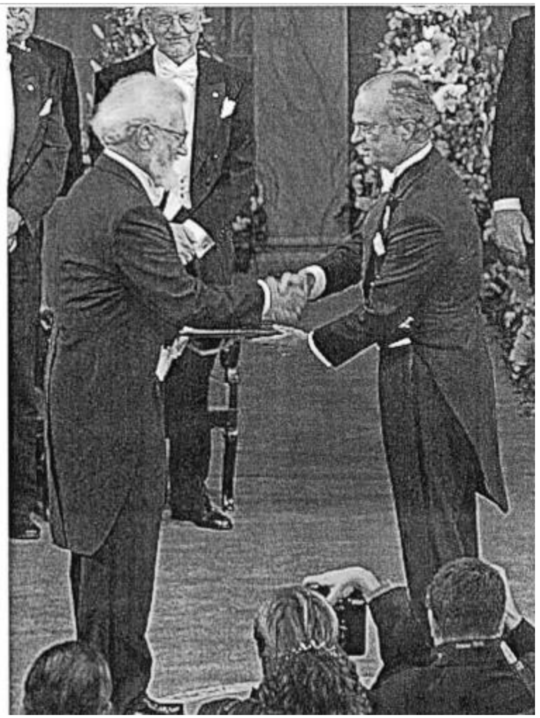
Early drift transistors were made by diffusing the base dopant in a way that caused a higher doping concentration near the emitter reducing towards the collector.[1]:307

This graded base happens automatically with the double diffused planar transistor (so they aren't usually called drift transistors).[2]:469

Herb's bipolar transistors

Abstract:

The profound influence of Herbert Kroemer's ideas on the development of high-performance bipolar transistors is described. The historical context and subsequent development of innovations such as the drift base, achieved through concentration gradients and later with semiconductor bandgap grading, the use of wide bandgap emitters, concepts of collector-up transistors, and the introduction of new heterojunction materials, are reviewed.



Herbert Kroemer receiving the Nobel Prize

Drift-field transistor

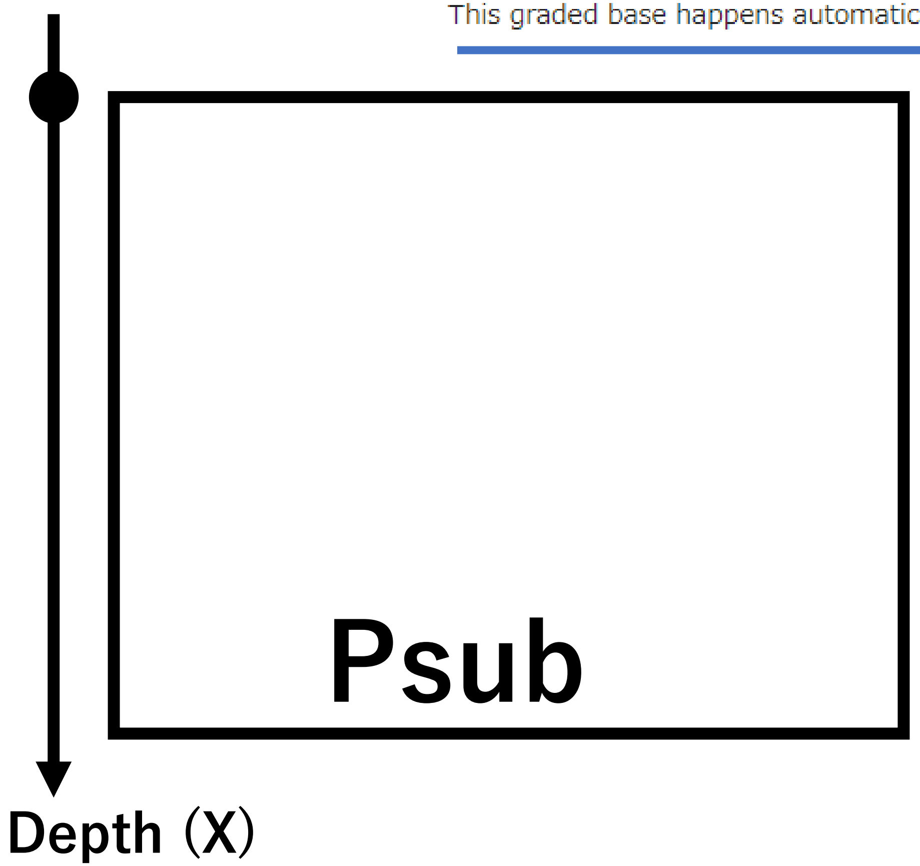
From Wikipedia, the free encyclopedia

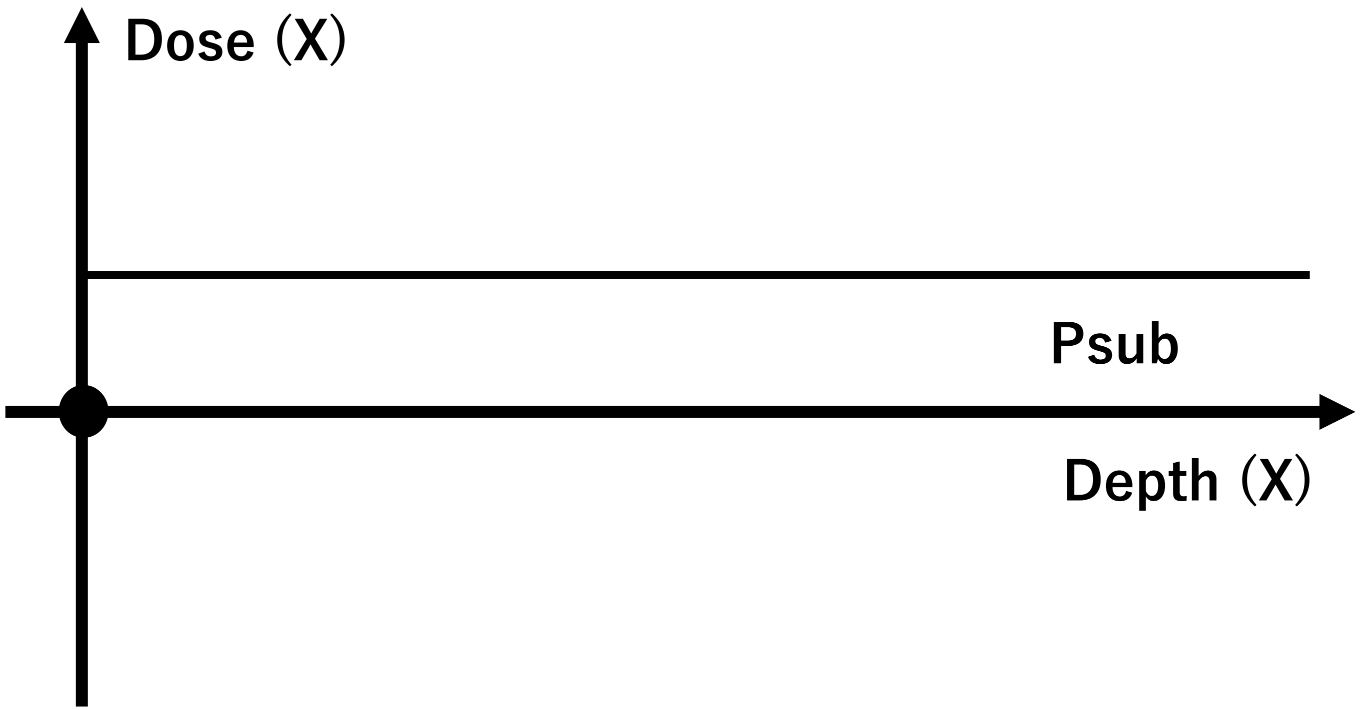
The **drift-field transistor**, also called the **drift transistor** or **graded base transistor**, is a type of high-speed bipolar junction transistor having a doping-engineered electric field in the base to reduce the charge carrier base transit time.

Invented by Herbert Kroemer at the Central Bureau of Telecommunications Technology of the German Postal Service, in 1953, it continues to influence the design of modern high-speed bipolar junction transistors.

Early drift transistors were made by diffusing the base dopant in a way that caused a higher doping concentration near the emitter reducing towards the collector.[1]:307

This graded base happens automatically with the double diffused planar transistor (so they aren't usually called drift transistors).[2]:469





Drift-field transistor

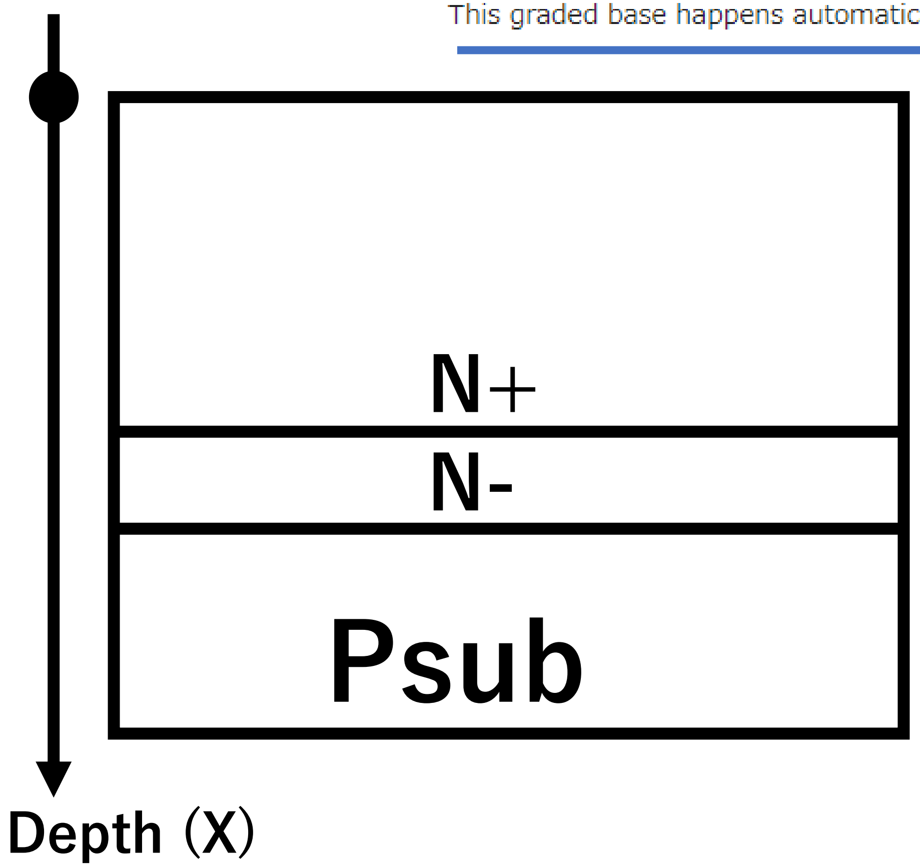
From Wikipedia, the free encyclopedia

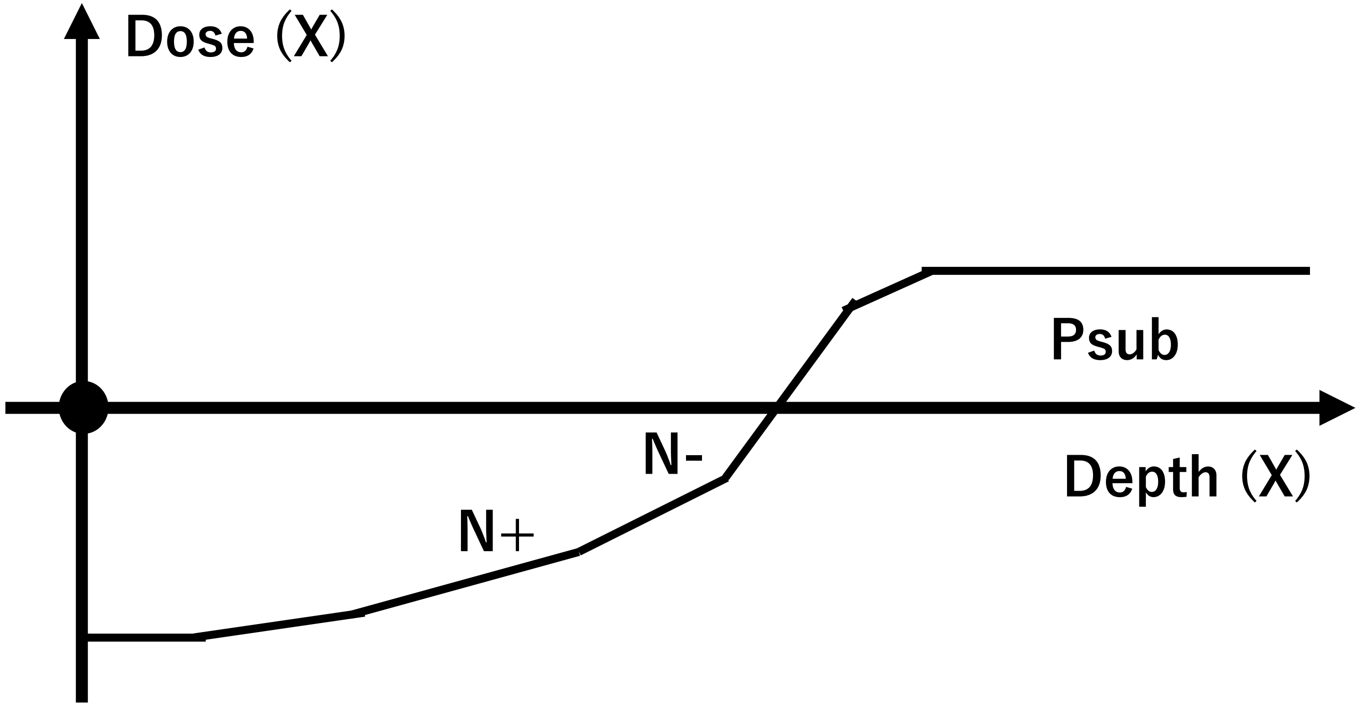
The **drift-field transistor**, also called the **drift transistor** or **graded base transistor**, is a type of high-speed bipolar junction transistor having a doping-engineered electric field in the base to reduce the charge carrier base transit time.

Invented by Herbert Kroemer at the Central Bureau of Telecommunications Technology of the German Postal Service, in 1953, it continues to influence the design of modern high-speed bipolar junction transistors.

Early drift transistors were made by diffusing the base dopant in a way that caused a higher doping concentration near the emitter reducing towards the collector.[1]:307

This graded base happens automatically with the double diffused planar transistor (so they aren't usually called drift transistors).[2]:469





WIKIPEDIA
The Free Encyclopedia

Drift-field transistor

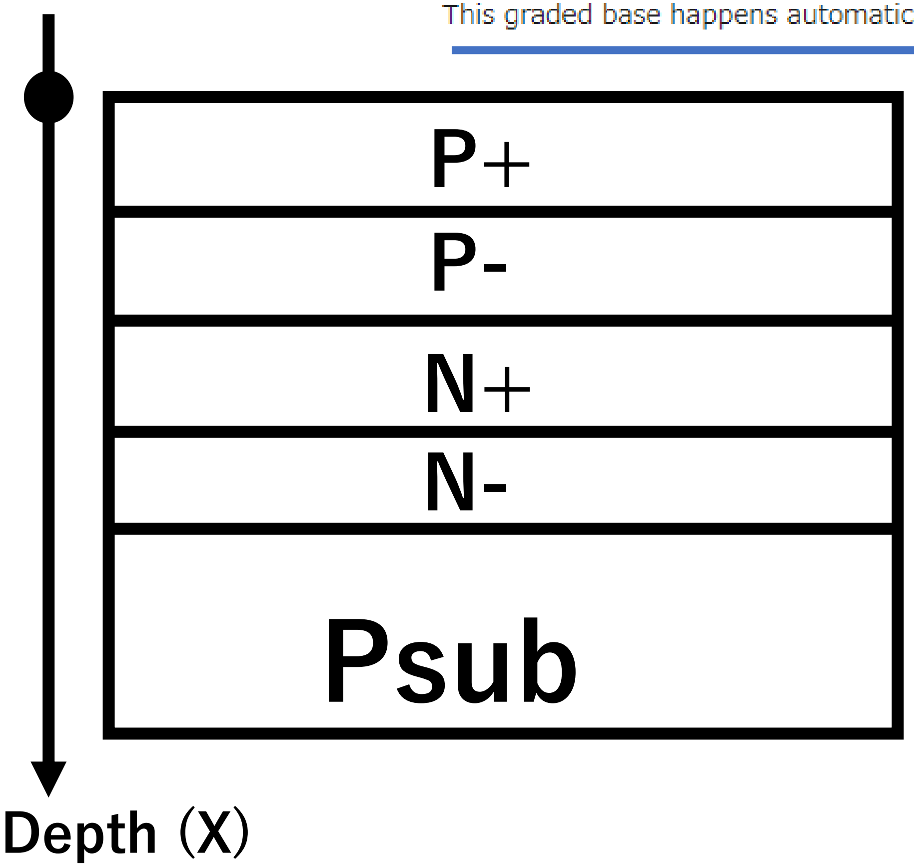
From Wikipedia, the free encyclopedia

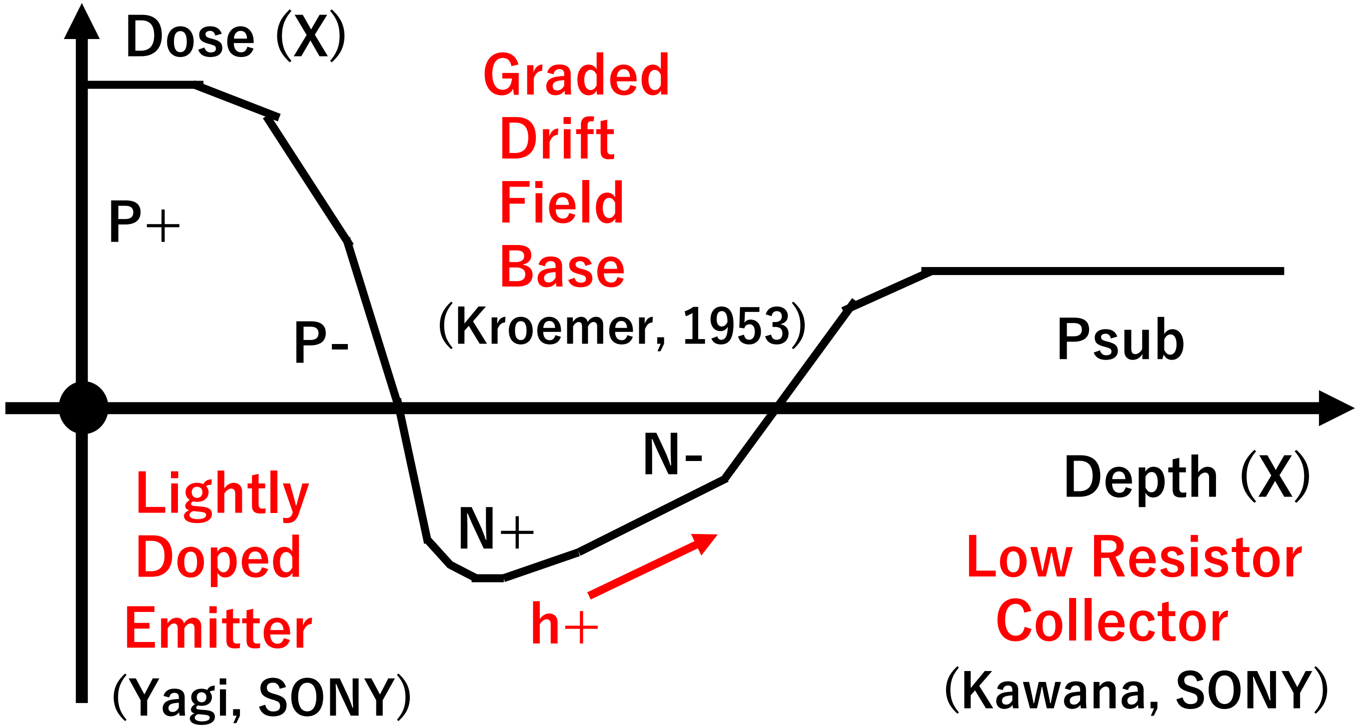
The **drift-field transistor**, also called the **drift transistor** or **graded base transistor**, is a type of high-speed bipolar junction transistor having a doping-engineered electric field in the base to reduce the charge carrier base transit time.

Invented by Herbert Kroemer at the Central Bureau of Telecommunications Technology of the German Postal Service, in 1953, it continues to influence the design of modern high-speed bipolar junction transistors.

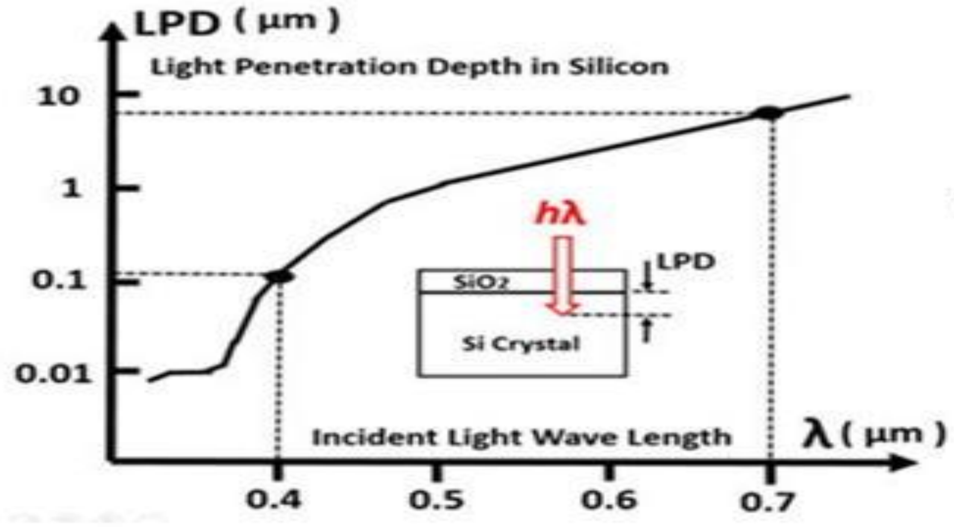
Early drift transistors were made by diffusing the base dopant in a way that caused a higher doping concentration near the emitter reducing towards the collector.[1]:307

This graded base happens automatically with the double diffused planar transistor (so they aren't usually called drift transistors).[2]:469





Combination of Double Junction Bipolar Transistor and Filed Effect MOS Transistor, Hagiwara 1975



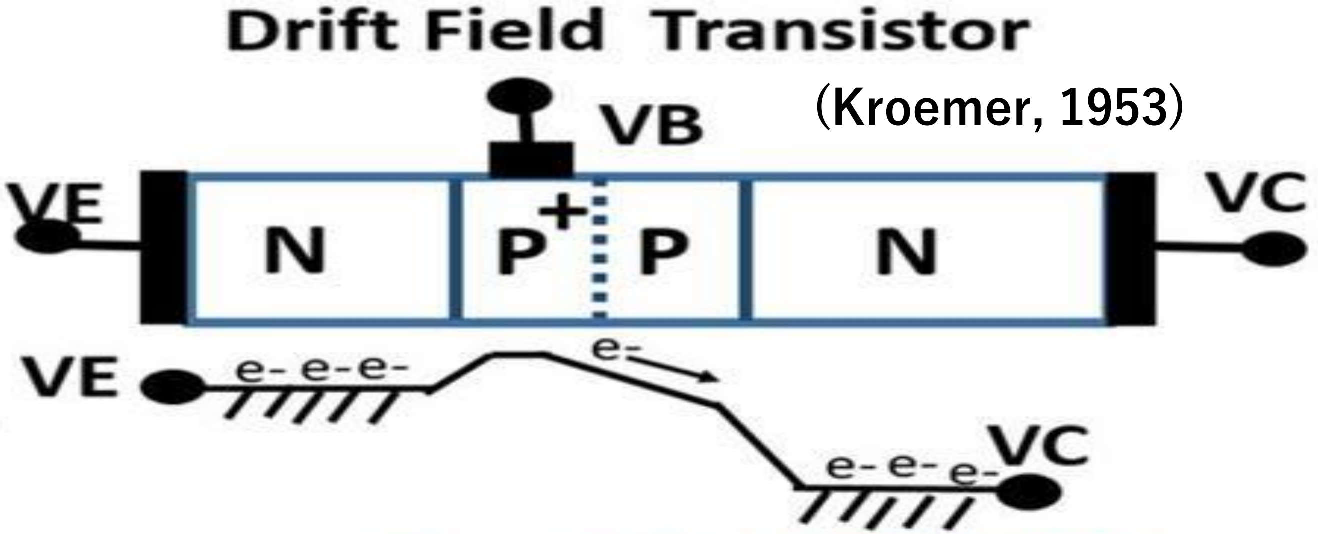


Figure 7 of JAP 1975-127647

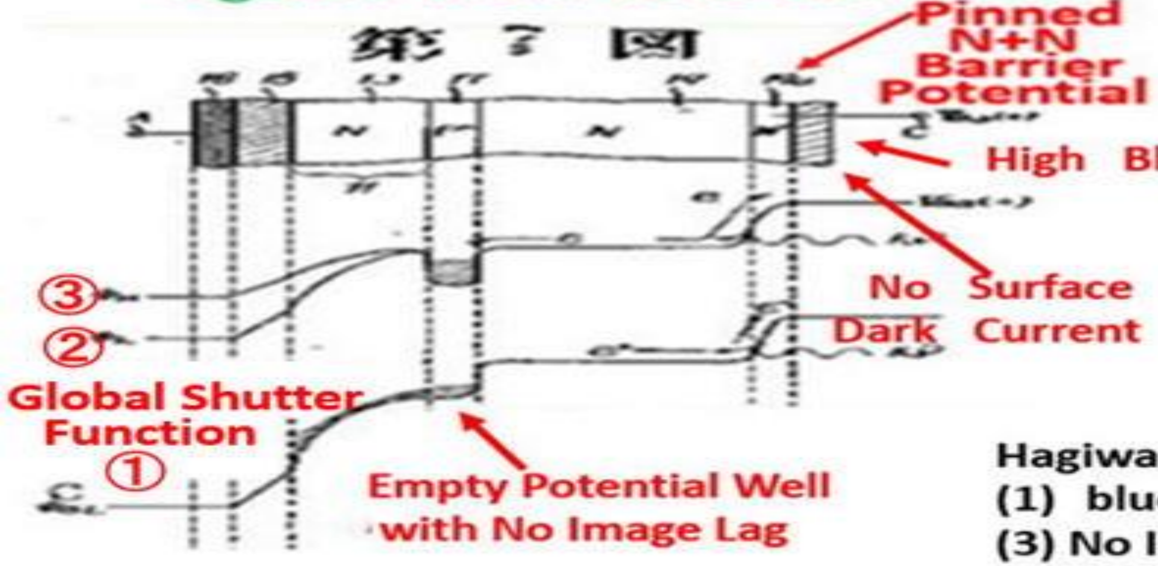


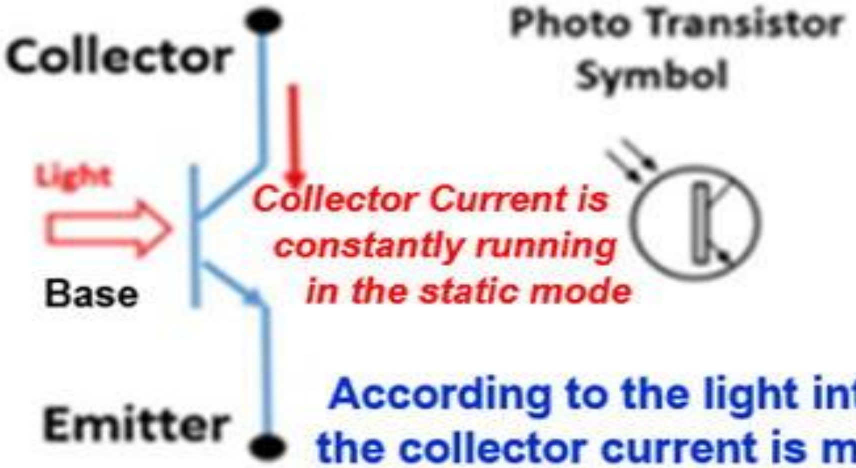
Figure 6 of JAP 1975-134985

Hagiwara invented PNP junction type PPD in 1975 with (1) blue light 100% QE, (2) No Surface Dark Current and (3) No Image Lag, Complete Charge Transfer features.

SONY HAD Sensor 1975 was hinted by SONY PNP Bipolar Transistor Process Technology

Conventional Static Phototransistor

(by John Northrup Shive , 1950)

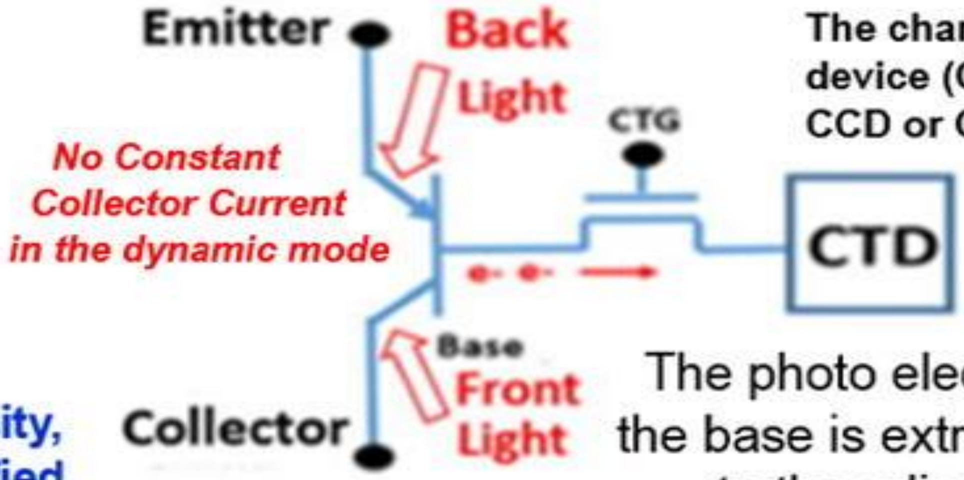


According to the light intensity,
the collector current is modified
in the conventional phototransistor

Dynamic Phototransistor Operation

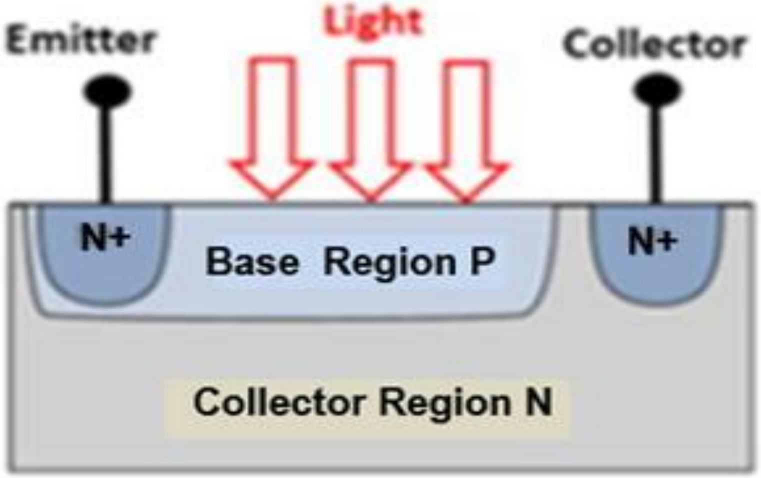
with lightly doped base region

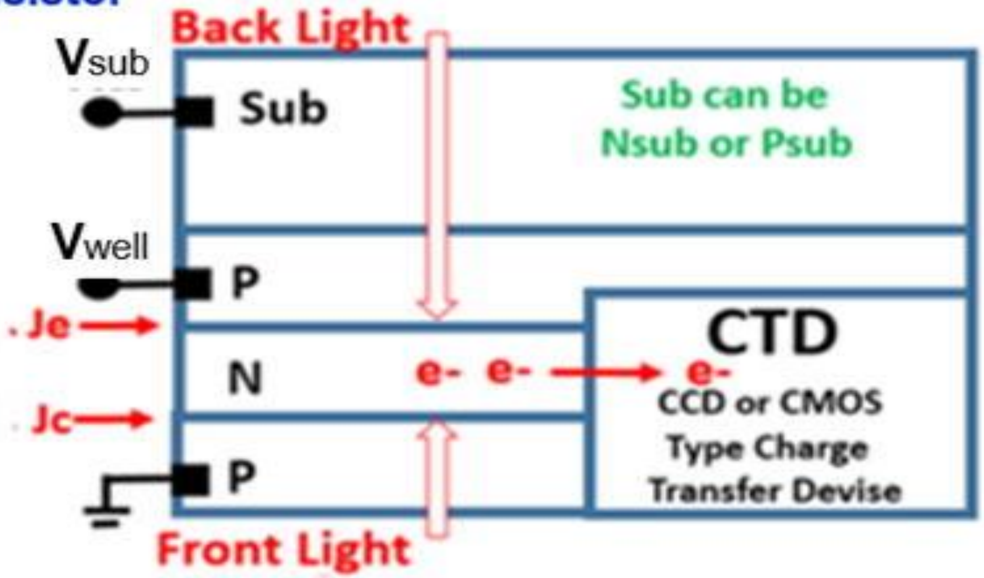
Sony original Hole Accumulation Diode (HAD)



The charge transfer device (CTD) can be CCD or CMOS type.

The photo electrons stored in the base is extracted completely to the adjacent CTD.



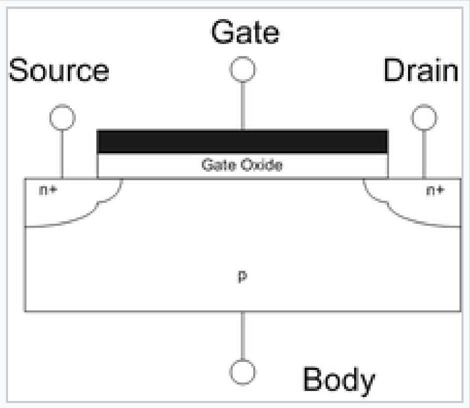


Complete Charge Extraction from the N base region for low image lag and high speed high quality action pictures

WIKIPEDIA
The Free Encyclopedia

Field-effect transistor

From Wikipedia, the free encyclopedia



"FET" redirects here. For other uses, see FET (disambiguation).

The **field-effect transistor** (**FET**) is a type of transistor that uses an electric field to control the flow of current in a semiconductor. FETs are devices with three terminals: *source*, *gate*, and *drain*. FETs control the flow of current by the application of a voltage to the gate, which in turn alters the conductivity between the drain and source.

FETs are also known as **unipolar transistors** since they involve single-carrier-type operation. That is, FETs use either electrons or holes as charge carriers in their operation, but not both. Many different types of field effect transistors exist Field effect transistors generally display very high input impedance at low frequencies. The most widely used field-effect transistor is the MOSFET (metal-oxide-semiconductor field-effect transistor).

Julius Edgar Lilienfeld proposed the concept of a field-effect transistor in 1925.

The concept of a field-effect transistor (FET) was first patented by Austro-Hungarian physicist Julius Edgar Lilienfeld in 1925[1] and by Oskar Heil in 1934, but they were unable to build a working practical semiconducting device based on the concept. The transistor effect was later observed and explained by John Bardeen and Walter Houser Brattain while working under William Shockley at Bell Labs in 1947, shortly after the 17-year patent expired. Shockley initially attempted to build a working FET, by trying to modulate the conductivity of a semiconductor, but was unsuccessful, mainly due to problems with the surface states, the dangling bond, and the germanium and copper compound materials. In the course of trying to understand the mysterious reasons behind their failure to build a working FET, it led to Bardeen and Brattain instead inventing the point-contact transistor in 1947, which was followed by Shockley's bipolar junction transistor in 1948.[2][3]

Appendix C

Philips社の世界初のDouble 接合型受光素子の発明特許について

Philips_JPA1976-65705	Buried Photodiode with RC-delay Floating Surface
Sony_JPA1975-127646	NPNP triple junction type Pinned Photodiode
Sony_JPA1975-127647	NPN double junction type Pinned Photodiode
Sony_JPA1975-134985	PNP double junction type Pinned Photodiode
Sony_JPA1977-126885	Anti-blooming Punch-thru Clocking Scheme
NEC_JPA1980-138026	Buried Photodiode with Floating Surface
Sony_JPA2020-131313	Pinned Photodiode type Solar Cell

Hagiwara (Sony) invented both PNP and PNPN type Pinned Photodiode with in-Pixel VOD Electric Shutter in 1975.

See JPA1975-127646, JPA1975-127647, JPA1975-134985 and JPA1977-126885.

JPA1976-65705

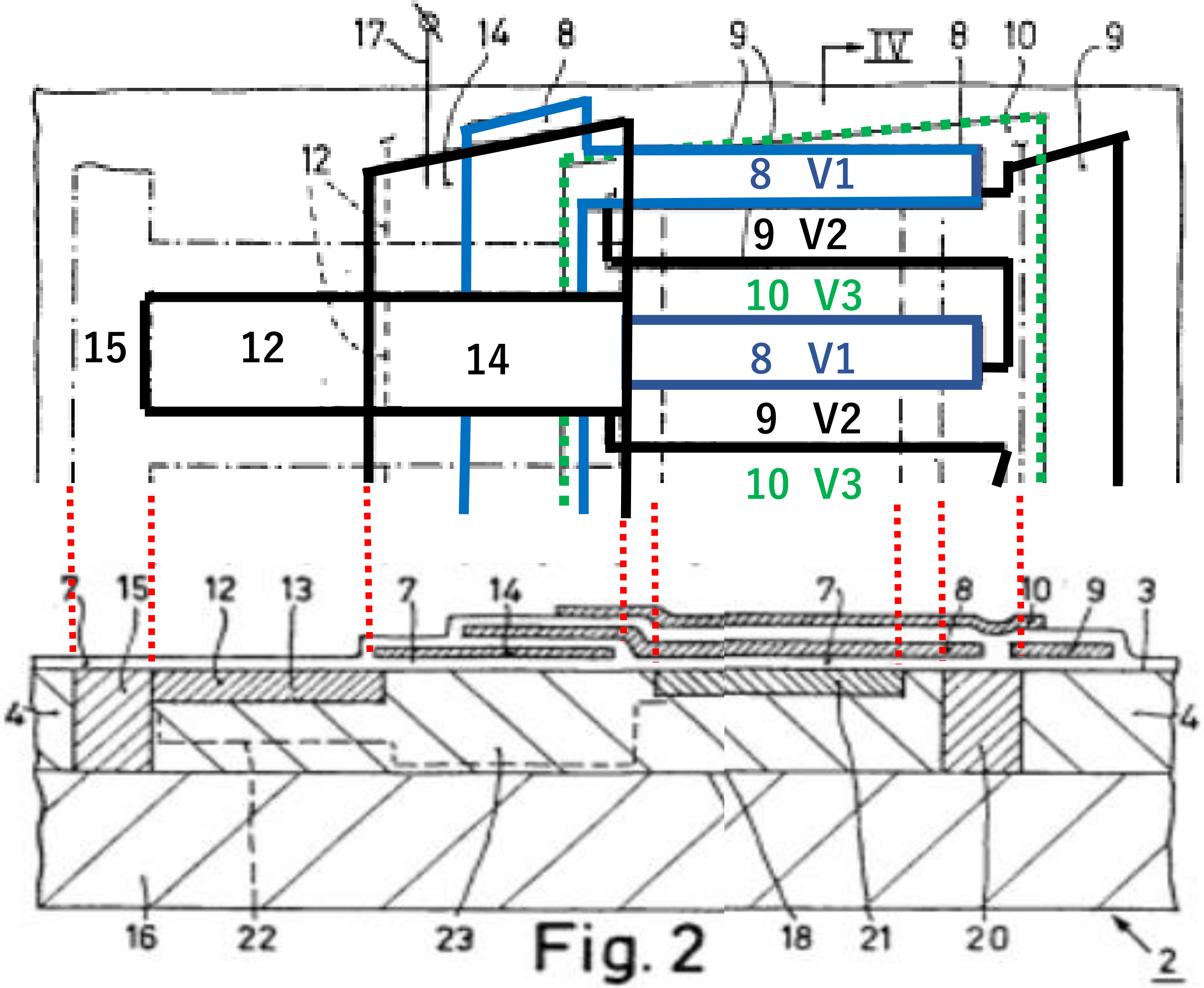


Fig. 2

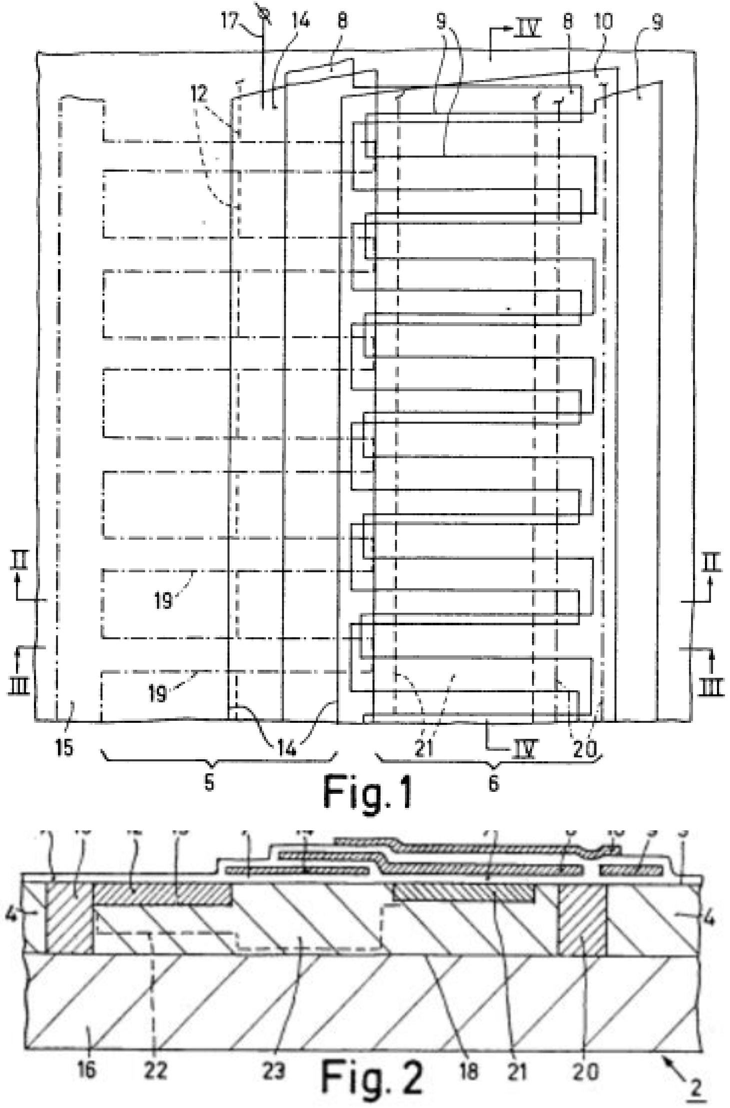
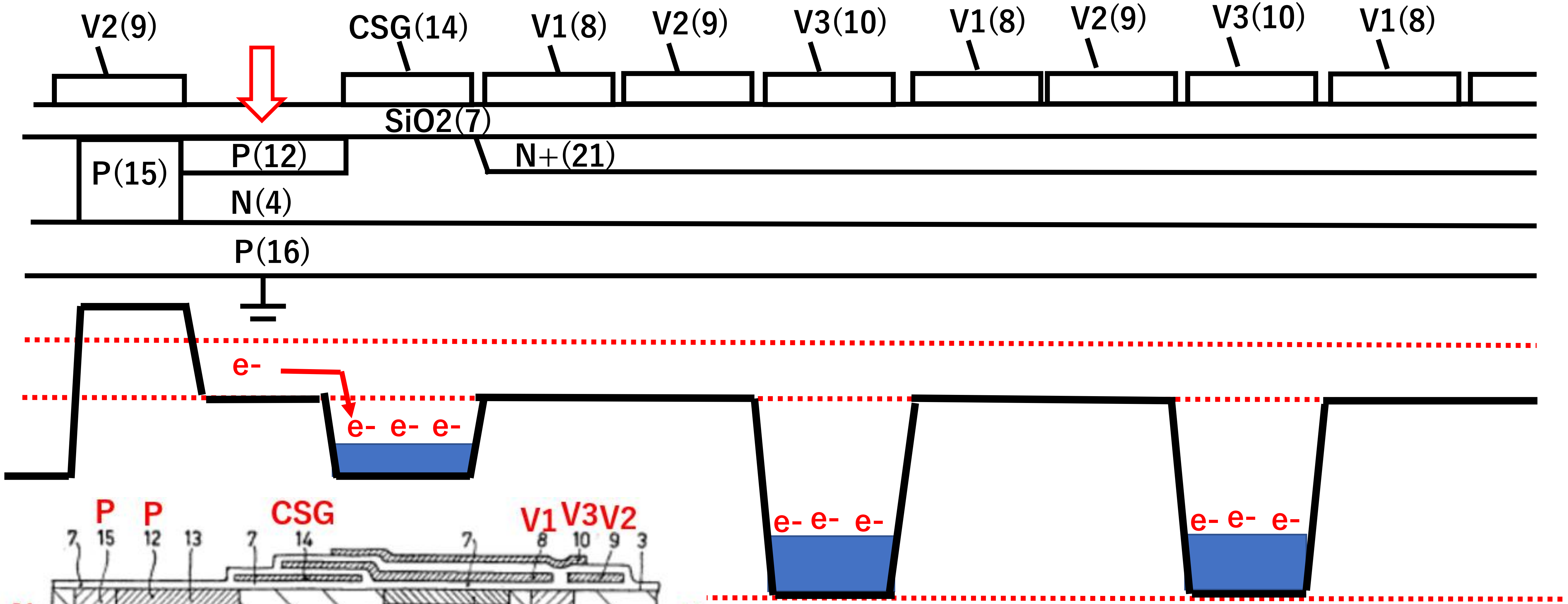


Fig. 1

Fig. 2

JPA1976-65705

Netherland Patent 7506795 Priority filed   on June 9, 1975



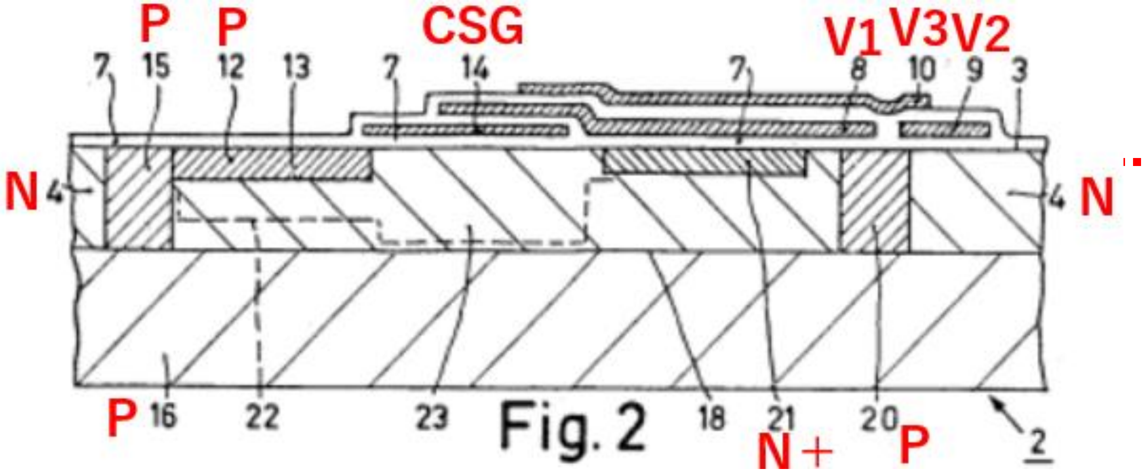


Fig. 2

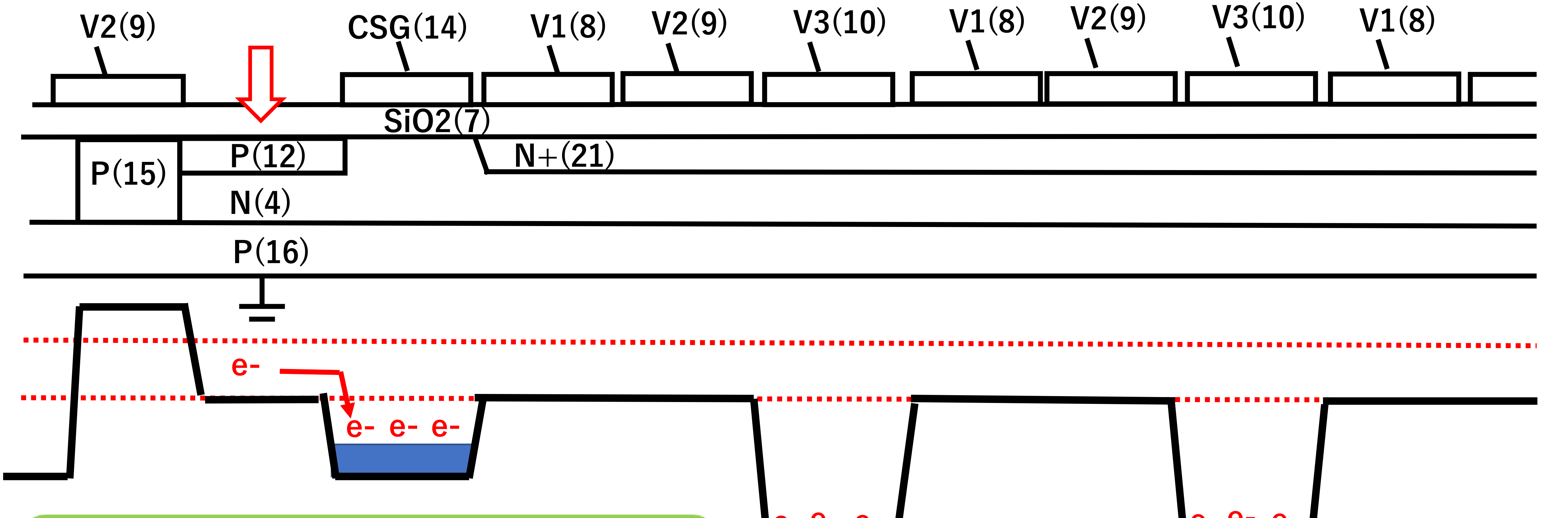
This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。

This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



p形表面領域15およびp形基板16とのオーム接続に代え、p形領域12の電気接続には整流接続を備えることもできる。

受光表面は基板と抵抗で導通していれば十分との説明である。完全ピン留めする必要はないとの説明である。実際には残像を完全になくすには　R=0（RC＝0）でなければならない。

This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。
This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975

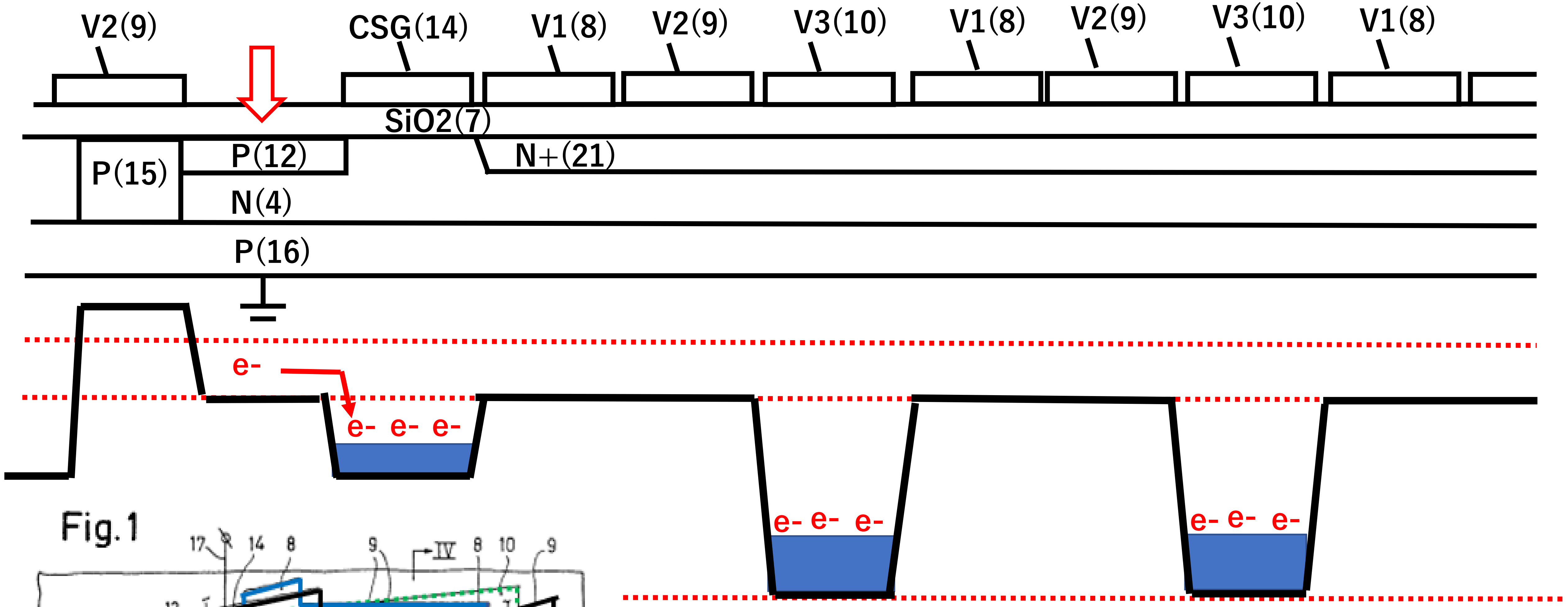
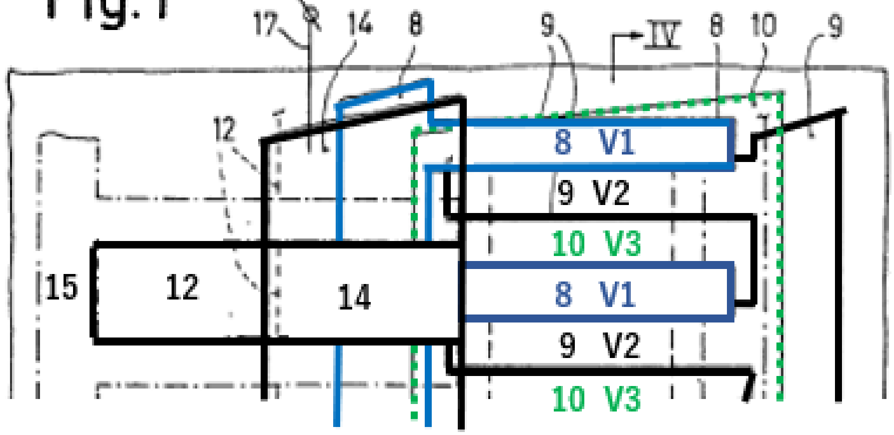


Fig.1



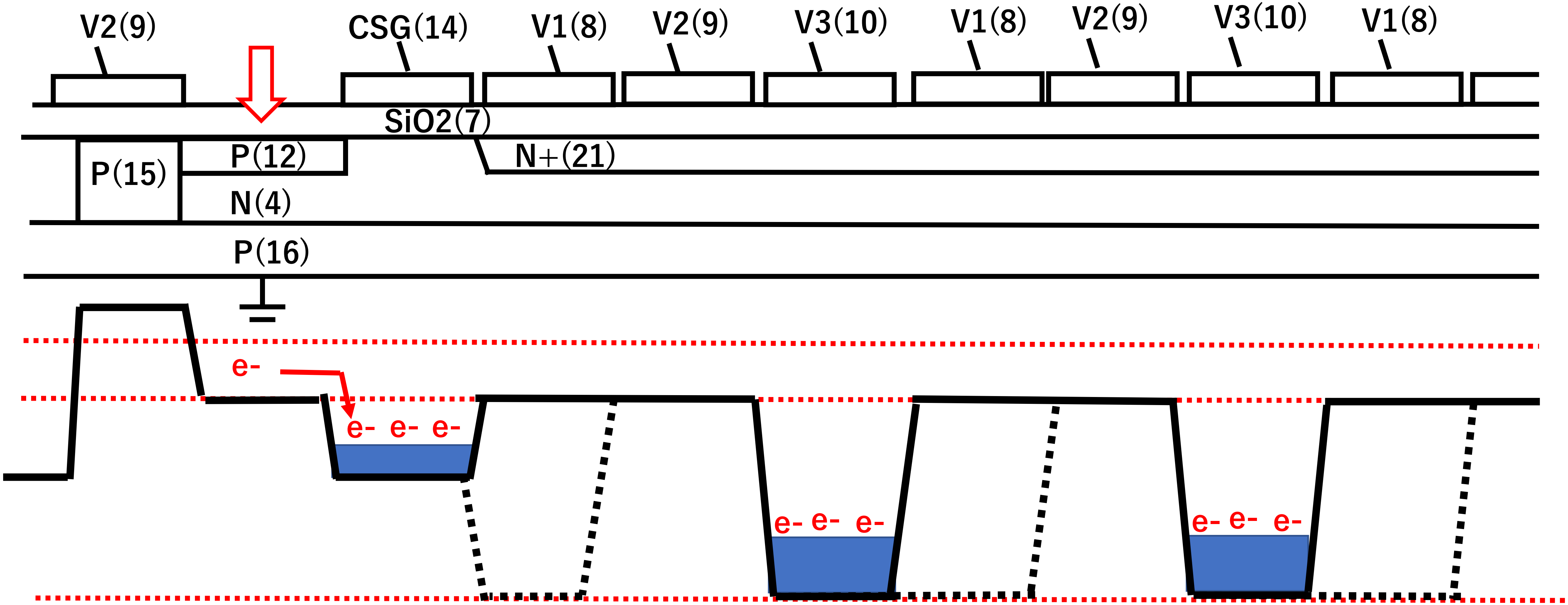
This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。

This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



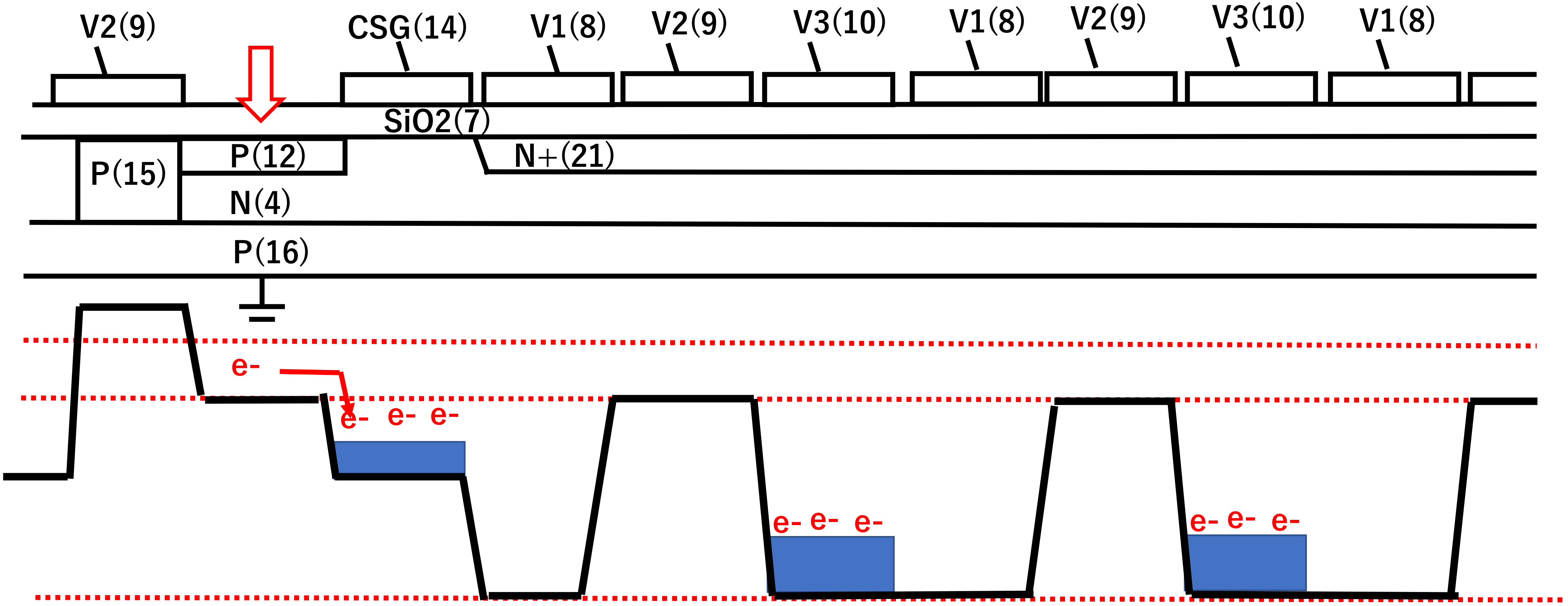
受光表面は基板と抵抗で導通していれば十分との説明である。完全ピン留めする必要はないとの説明である。実際には残像を完全になくすには　R=0（RC＝0）でなければならない。

This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。
This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



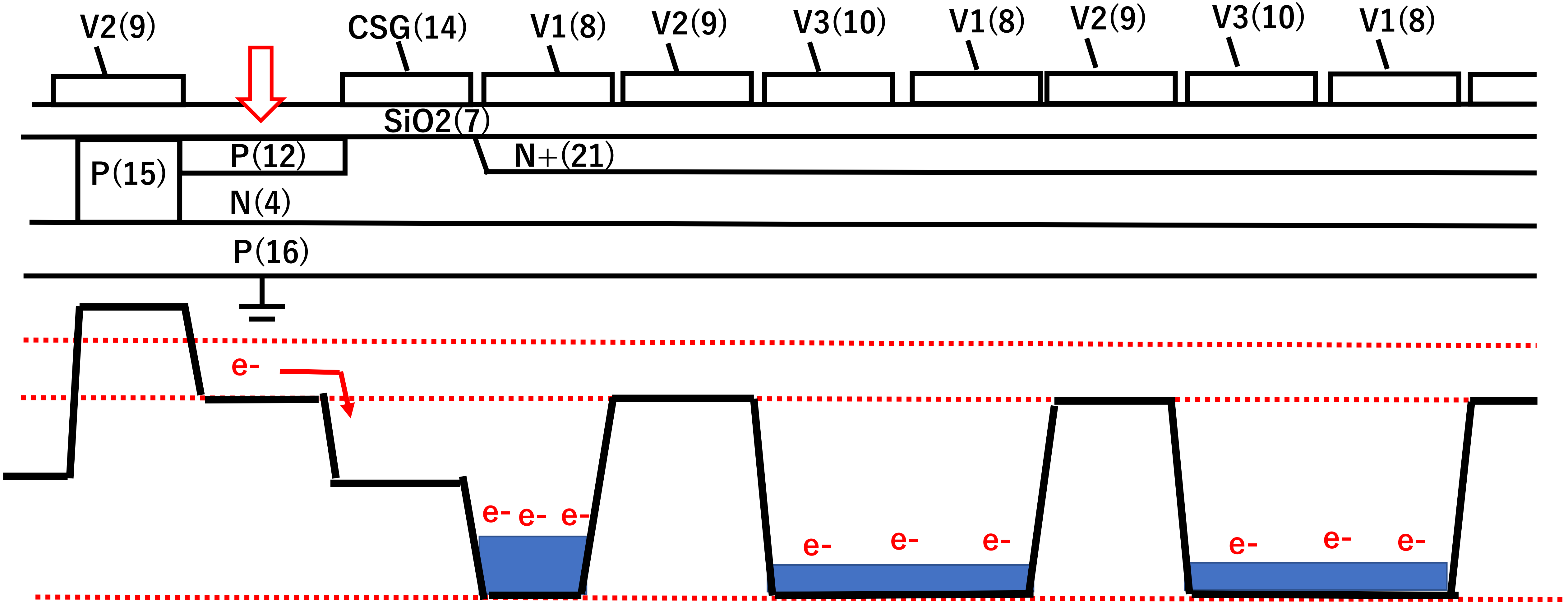
受光表面は基板と抵抗で導通していれば十分との説明である。
完全ピン留めする必要はないとの説明である。実際には残像
を完全になくすには　R=0（RC＝0）でなければならない。

This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。
This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



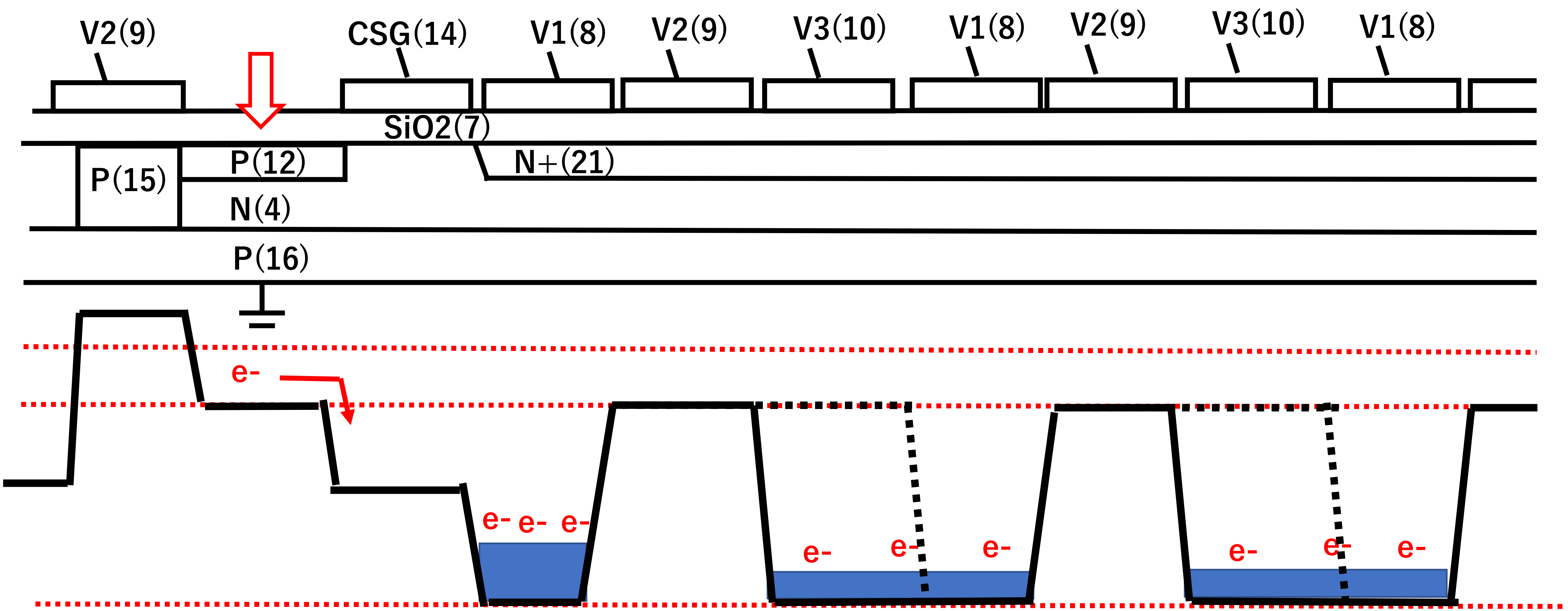
受光表面は基板と抵抗で導通していれば十分との説明である。完全ピン留めする必要はないとの説明である。実際には残像を完全になくすには　R=0（RC＝0）でなければならない。

This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。
This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



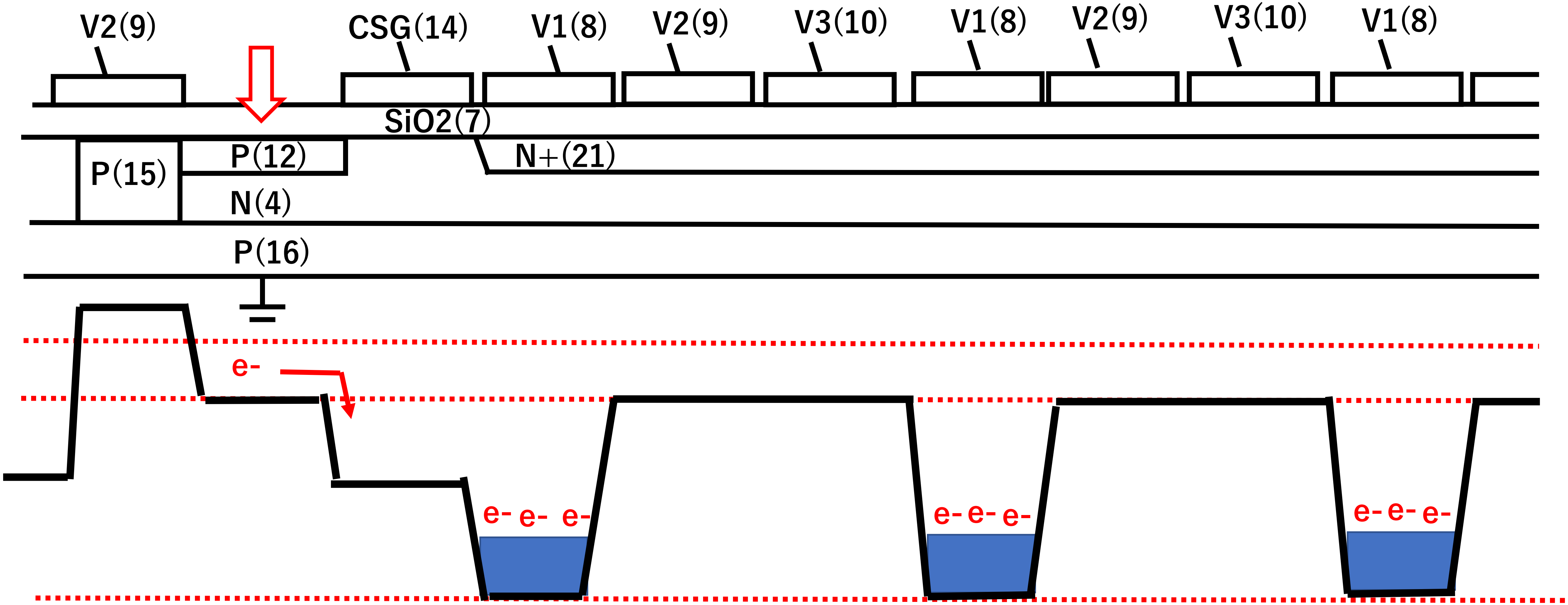
受光表面は基板と抵抗で導通していれば十分との説明である。完全ピン留めする必要はないとの説明である。実際には残像を完全になくすには　R=0（RC＝0）でなければならない。

This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。
This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



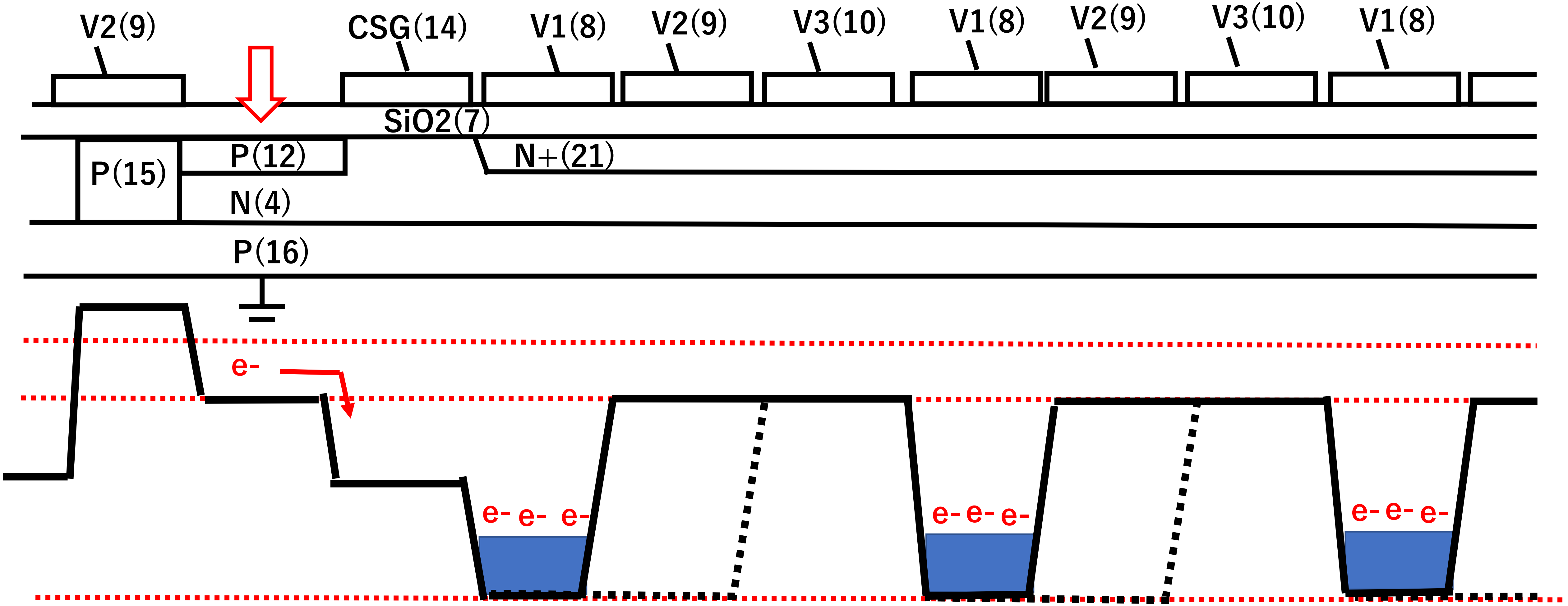
受光表面は基板と抵抗で導通していれば十分との説明である。完全ピン留めする必要はないとの説明である。実際には残像を完全になくすには　R=0（RC＝0）でなければならない。

This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。
This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



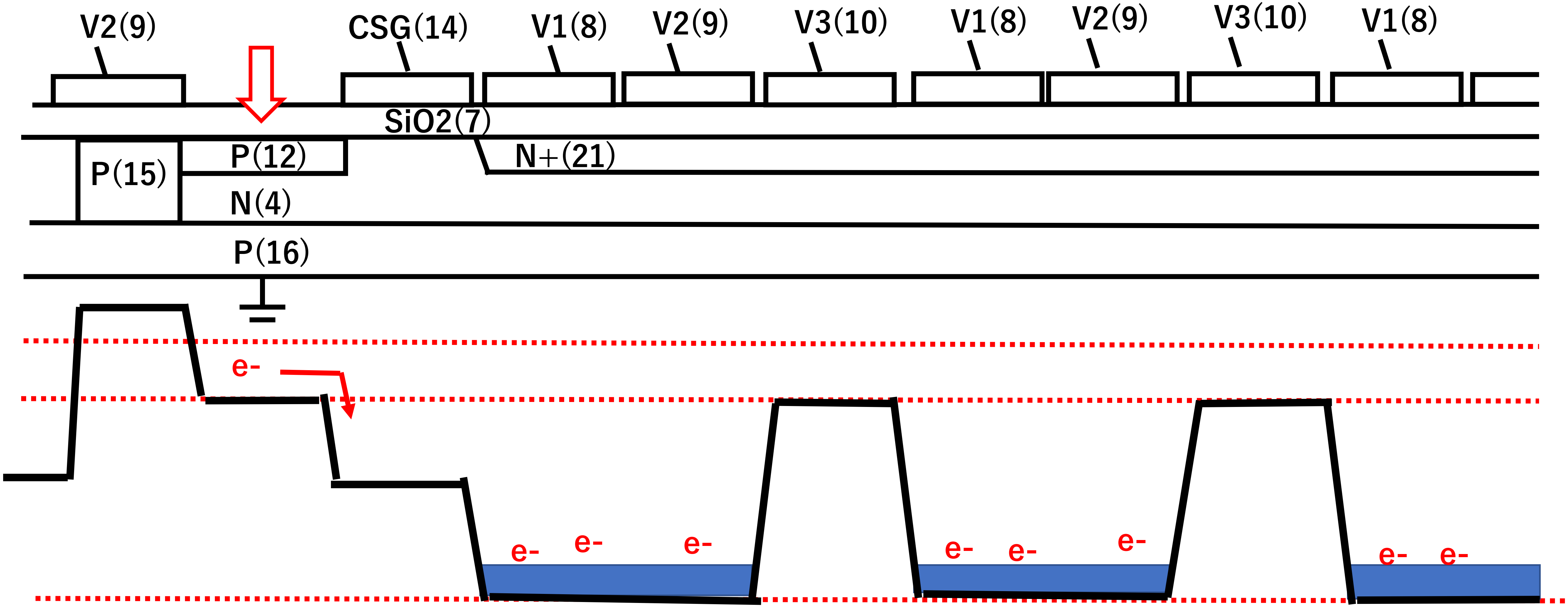
受光表面は基板と抵抗で導通していれば十分との説明である。完全ピン留めする必要はないとの説明である。実際には残像を完全になくすには　R=0（RC＝0）でなければならない。

This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。
This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



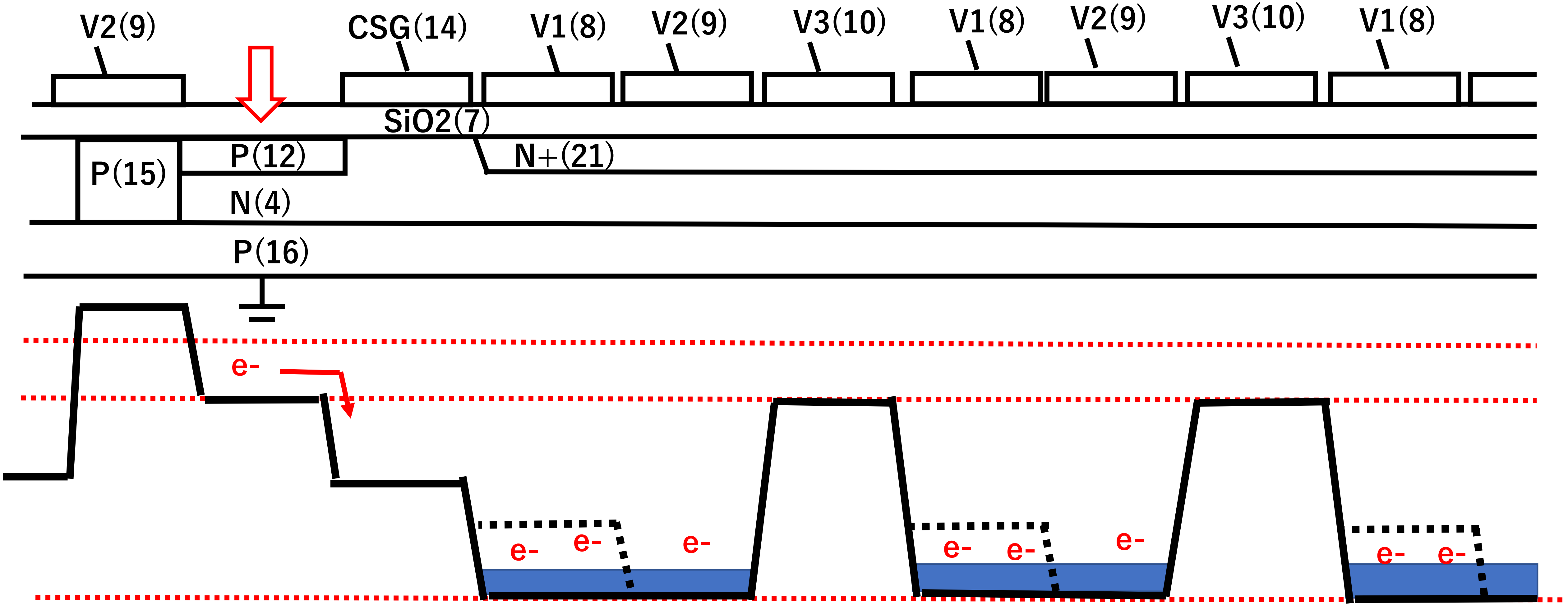
受光表面は基板と抵抗で導通していれば十分との説明である。
完全ピン留めする必要はないとの説明である。実際には残像
を完全になくすには　R=0（RC＝0）でなければならない。

This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。
This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



受光表面は基板と抵抗で導通していれば十分との説明である。完全ピン留めする必要はないとの説明である。実際には残像を完全になくすには　R=0（RC＝0）でなければならない。

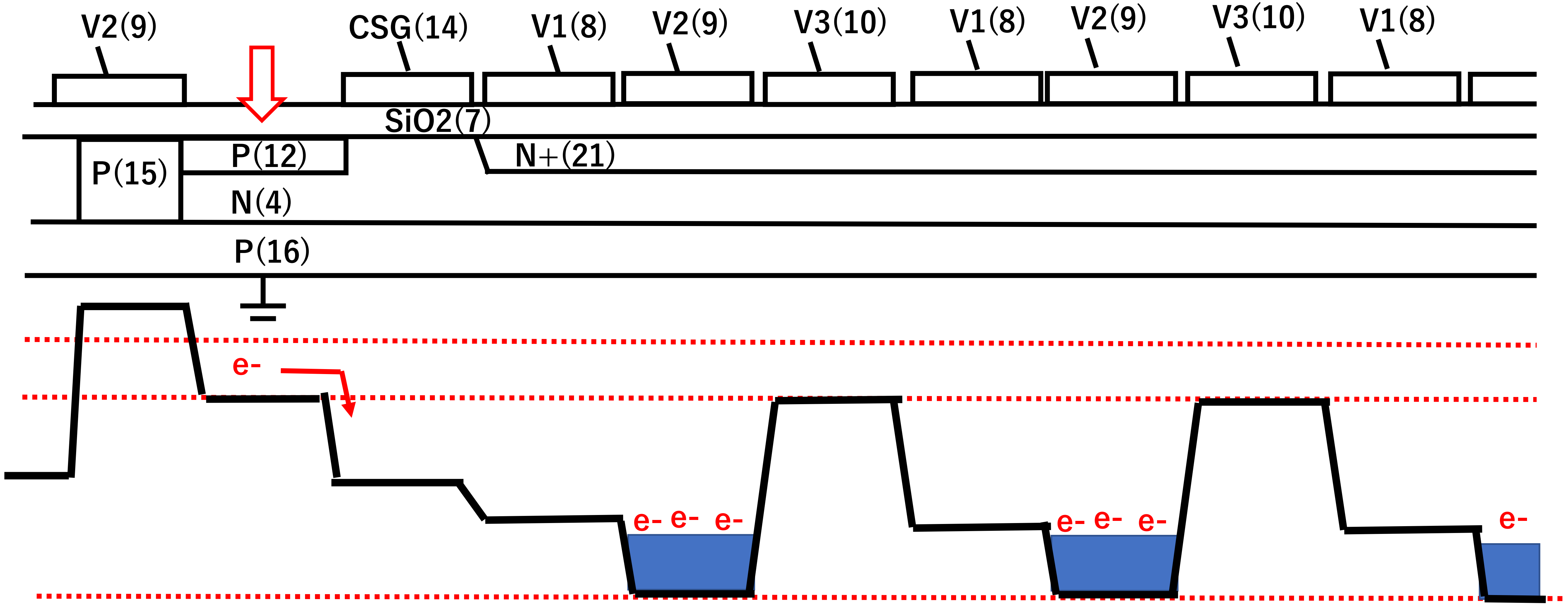
This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。

This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



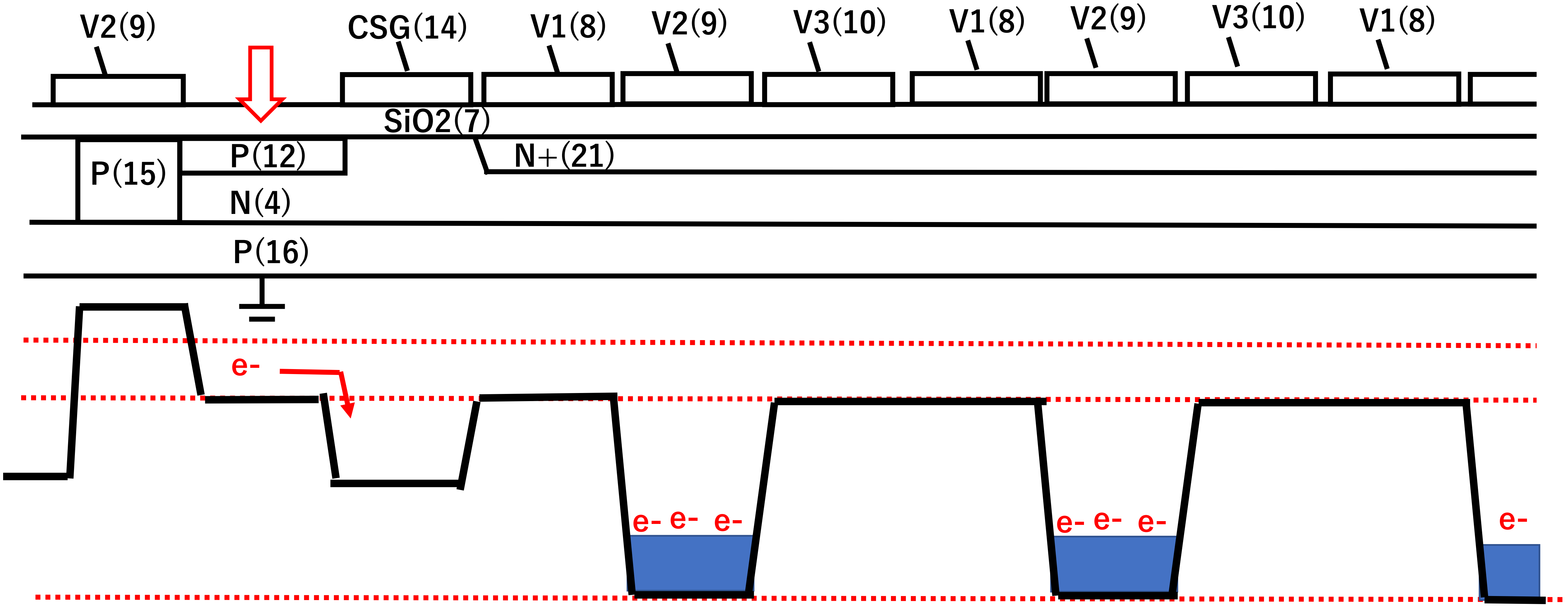
受光表面は基板と抵抗で導通していれば十分との説明である。
完全ピン留めする必要はないとの説明である。実際には残像
を完全になくすには　R=0（RC＝0）でなければならない。

This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。
This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



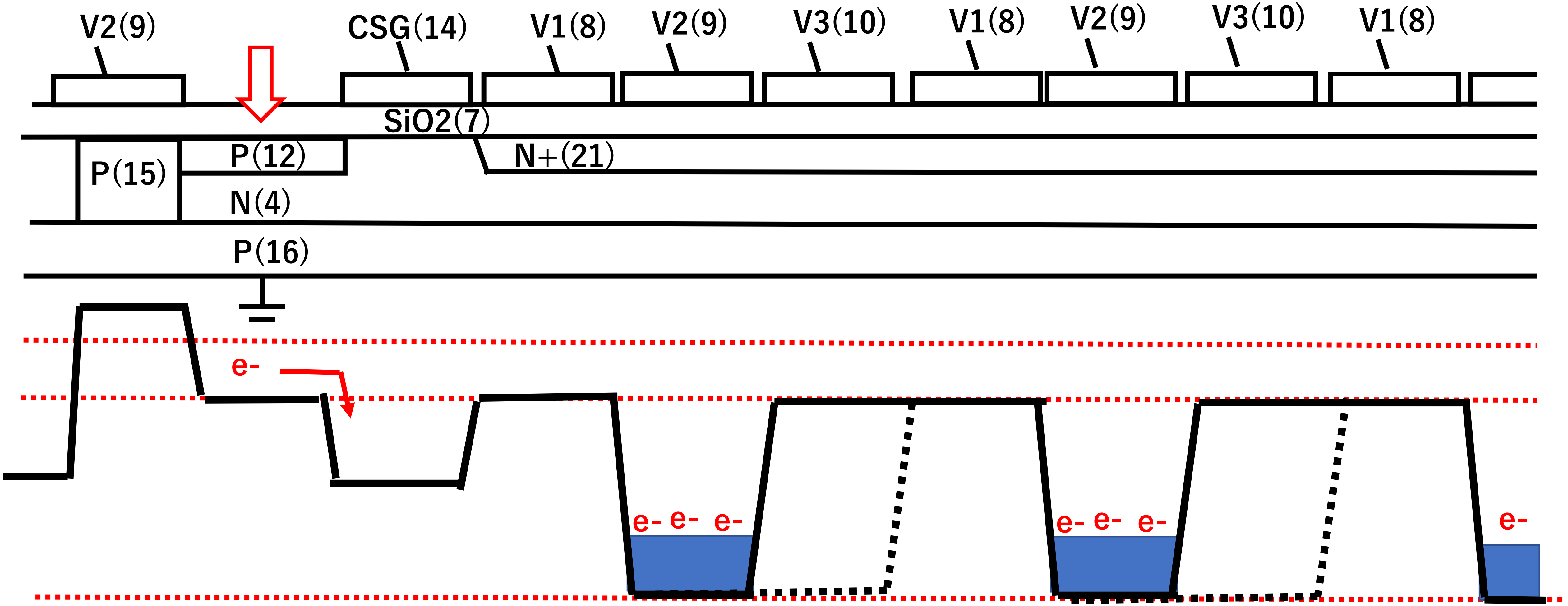
受光表面は基板と抵抗で導通していれば十分との説明である。完全ピン留めする必要はないとの説明である。実際には残像を完全になくすには　R=0（RC＝0）でなければならない。

This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。
This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



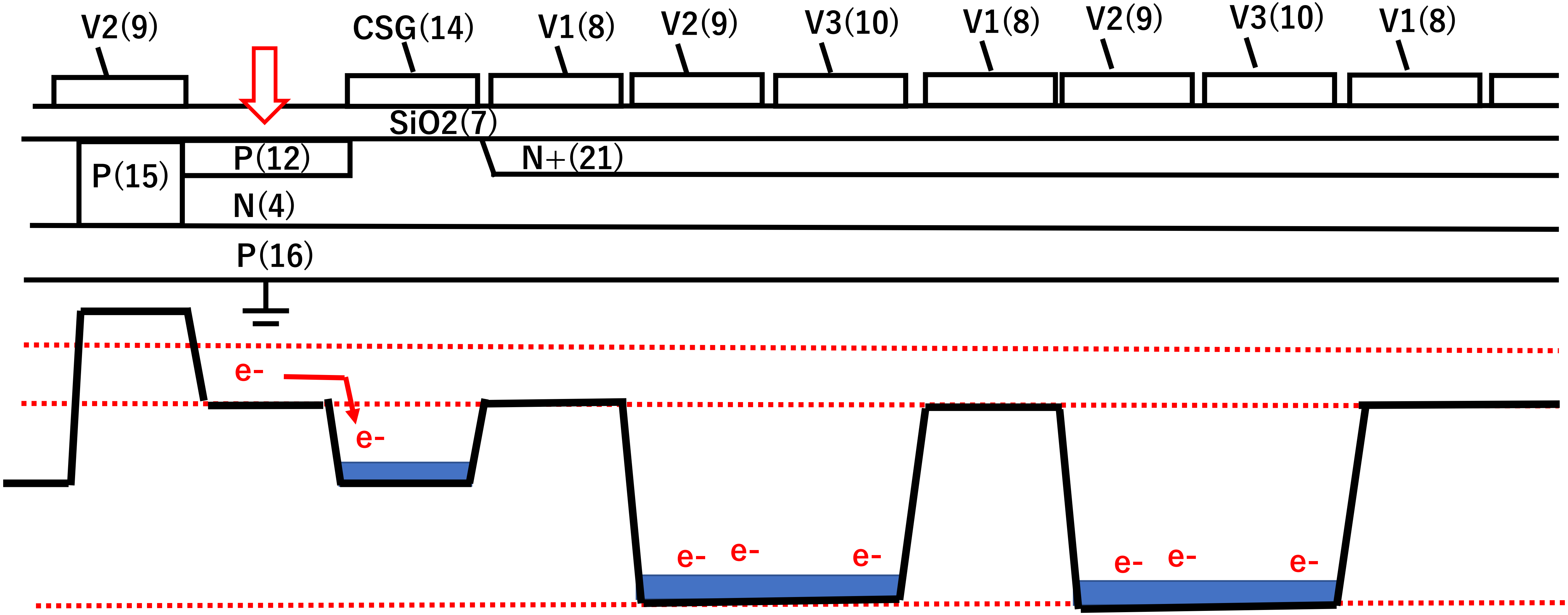
受光表面は基板と抵抗で導通していれば十分との説明である。完全ピン留めする必要はないとの説明である。実際には残像を完全になくすには　R=0（RC＝0）でなければならない。

This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。
This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



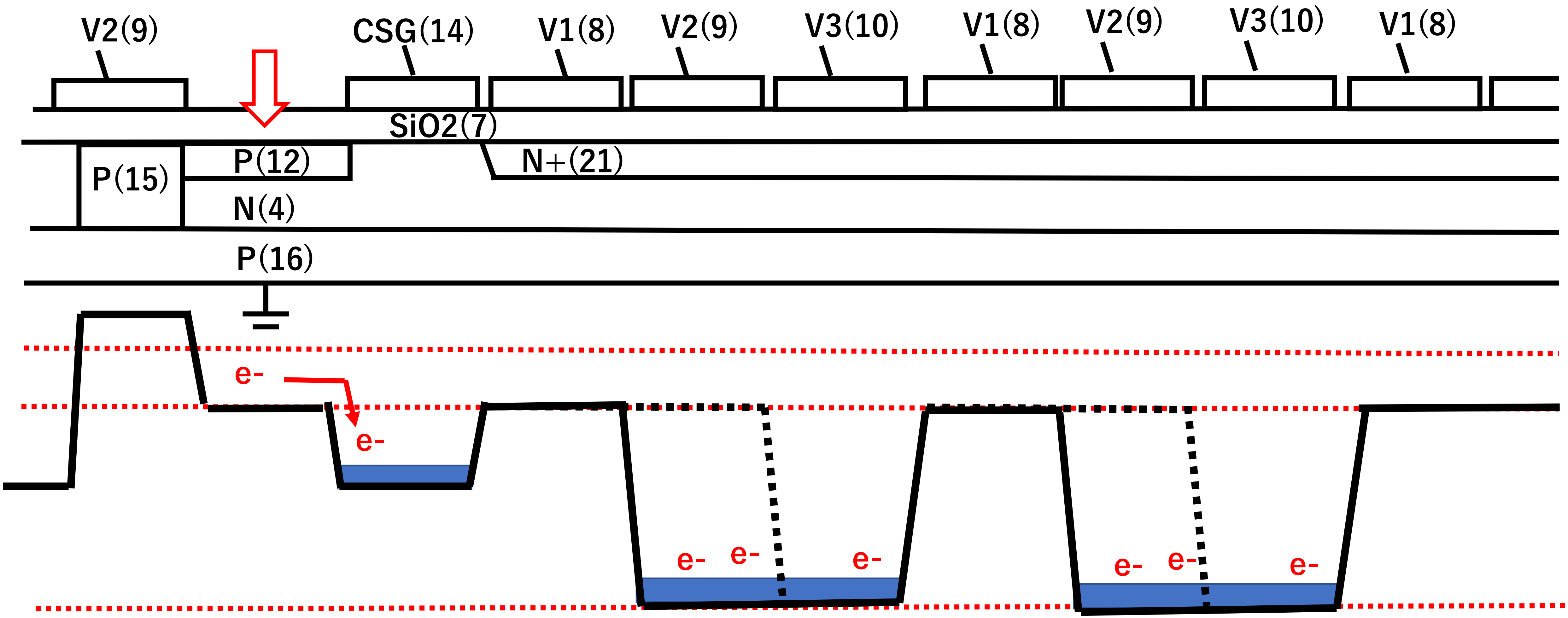
受光表面は基板と抵抗で導通していれば十分との説明である。完全ピン留めする必要はないとの説明である。実際には残像を完全になくすには　R=0（RC＝0）でなければならない。

This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。
This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



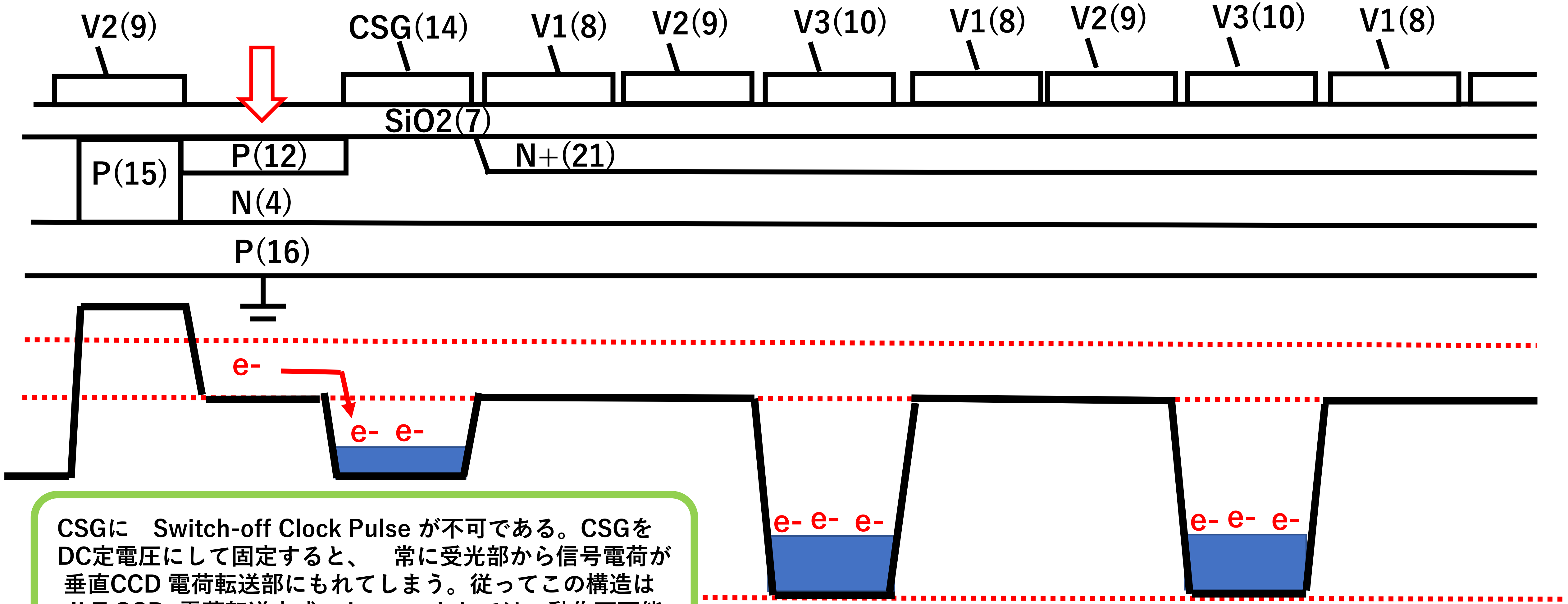
受光表面は基板と抵抗で導通していれば十分との説明である。完全ピン留めする必要はないとの説明である。実際には残像を完全になくすには R=0（RC＝0）でなければならない。

This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。
This is Floating Surface PNP Buried Photodiode

JPA1976-65705

Netherland Patent 7506795 Priority filed on June 9, 1975



CSGに Switch-off Clock Pulse が不可である。CSGを DC定電圧にして固定すると、 常に受光部から信号電荷が垂直CCD 電荷転送部にもれてしまう。従ってこの構造は ILT CCD 電荷転送方式の imager としては、動作不可能。

受光表面は基板と抵抗で導通していれば十分との説明である。完全ピン留めする必要はないとの説明である。実際には残像を完全になくすには R=0（RC＝0）でなければならない。

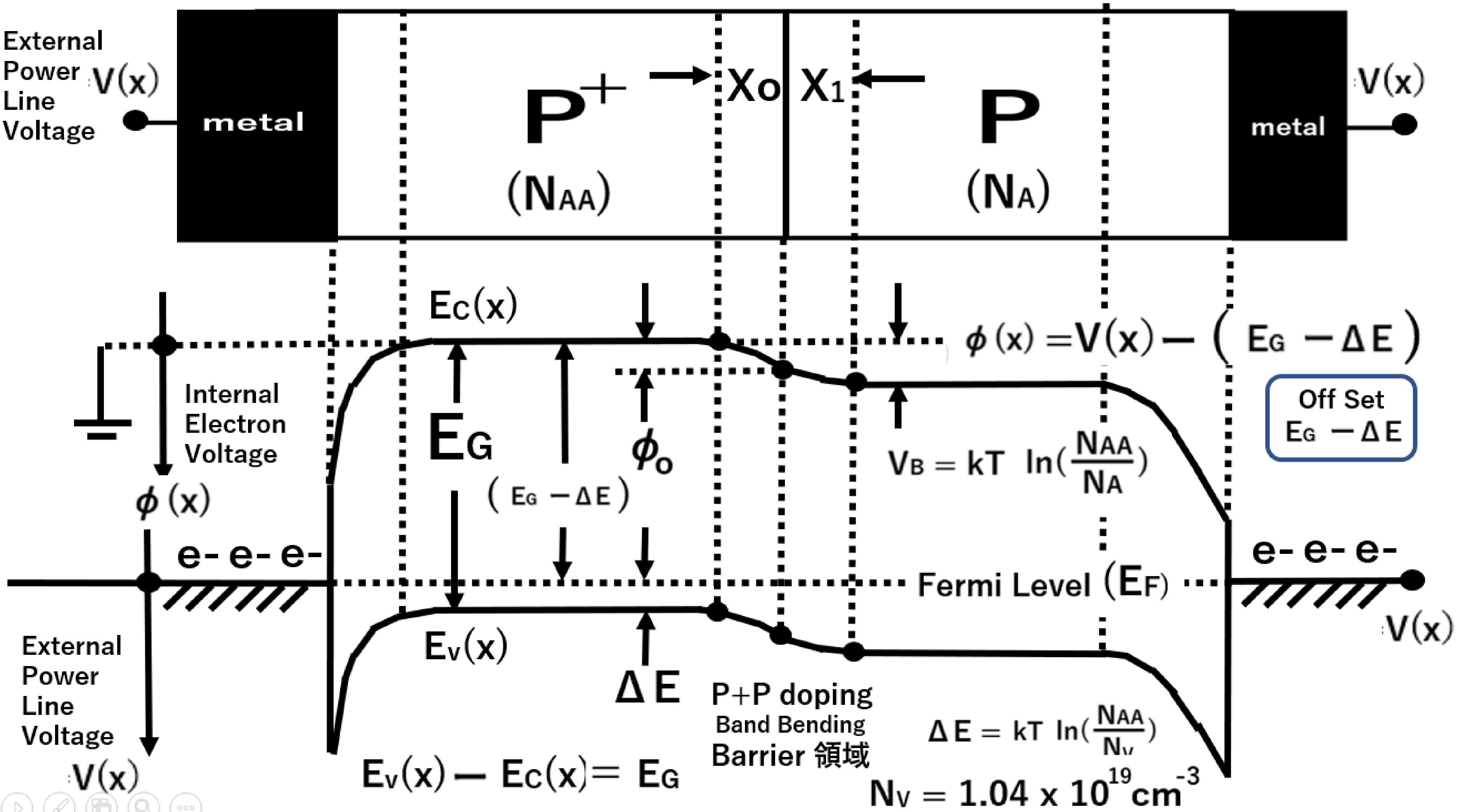
This is not Pinned Photodiode..

受光表面は完全ピン留めする必要はないとの説明である。
This is Floating Surface PNP Buried Photodiode

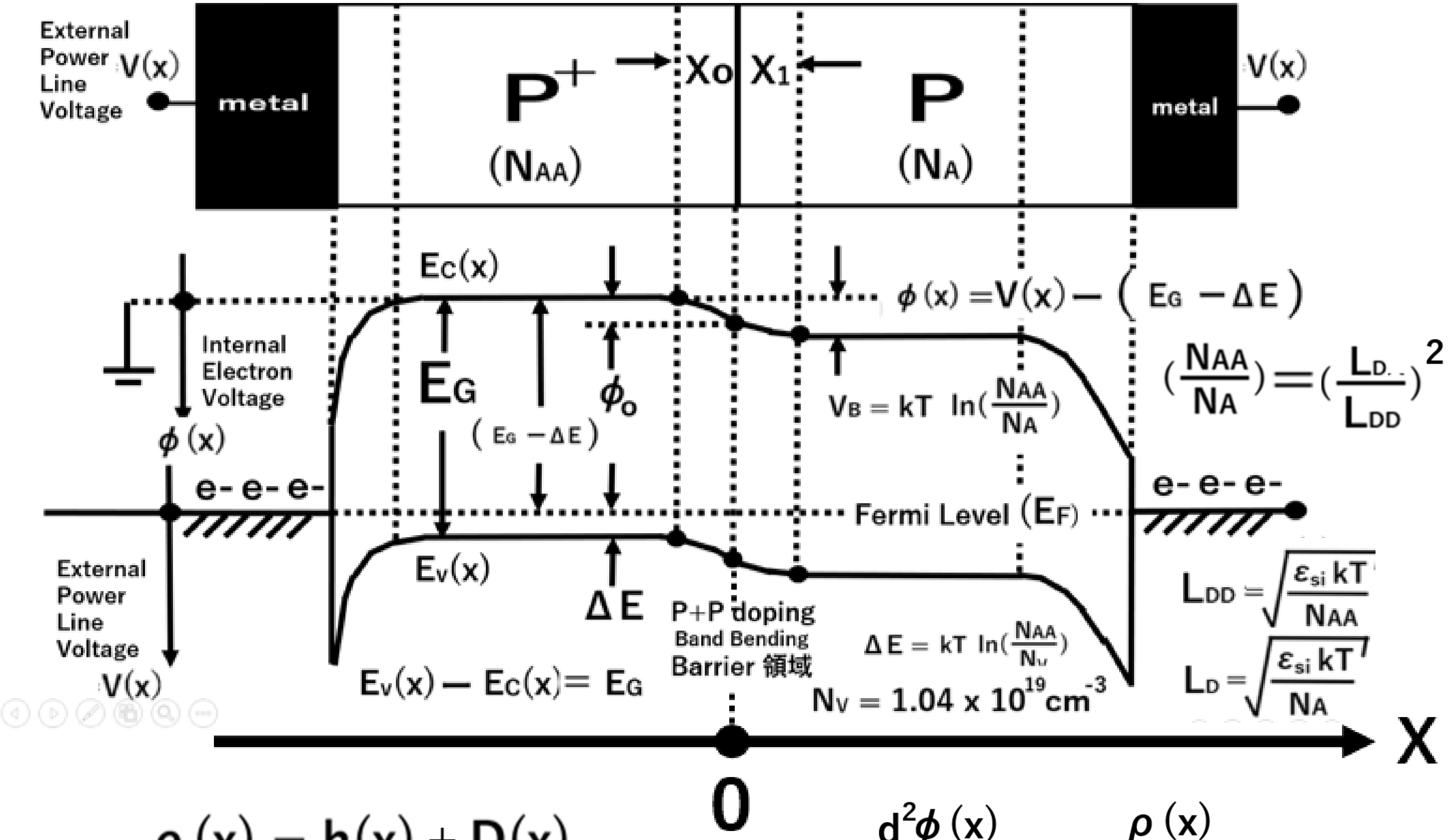
Appendix D

P+Pの受光表面の濃度勾配によるバリア電界の数値計算

P+Pの不純物濃度勾配
により生じる
バリア電界の数値解析



External Power Line Voltage
V(x)
metal
P+
(NAA)
Xo
X1
P
(NA)
metal
V(x)
Ec(x)
φ(x) = V(x) − (EG − ΔE)
Off Set EG − ΔE
Internal Electron Voltage
EG
(EG − ΔE)
φo
VB = kT ln(NAA/NA)
φ(x)
e- e- e-
e- e- e-
Fermi Level (EF)
V(x)
External Power Line Voltage
V(x)
Ev(x)
ΔE
P+P doping
Band Bending
Barrier 領域
ΔE = kT ln(NAA/Nv)
Ev(x) − Ec(x) = EG
Nv = 1.04 x 10^19 cm^-3



$\left(\frac{N_{AA}}{N_A}\right)$	$\left(\frac{\phi_o}{kT}\right)$
1	0
2	0.306853
3	0.450694
4	0.537902
5	0.597641
10	0.744157
100	0.953483
1000	0.993085
10000	0.999079

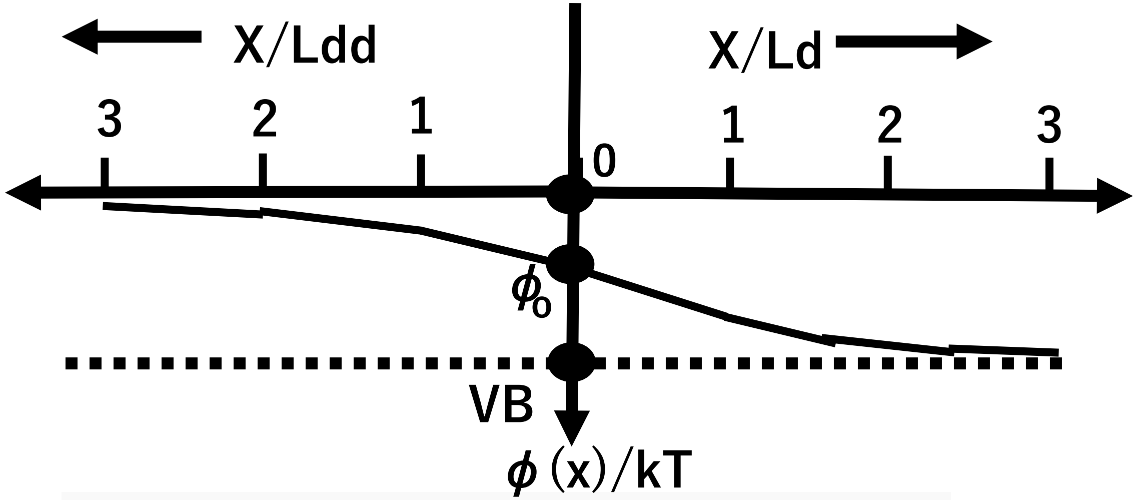
$$\rho(x) = h(x) + D(x)$$

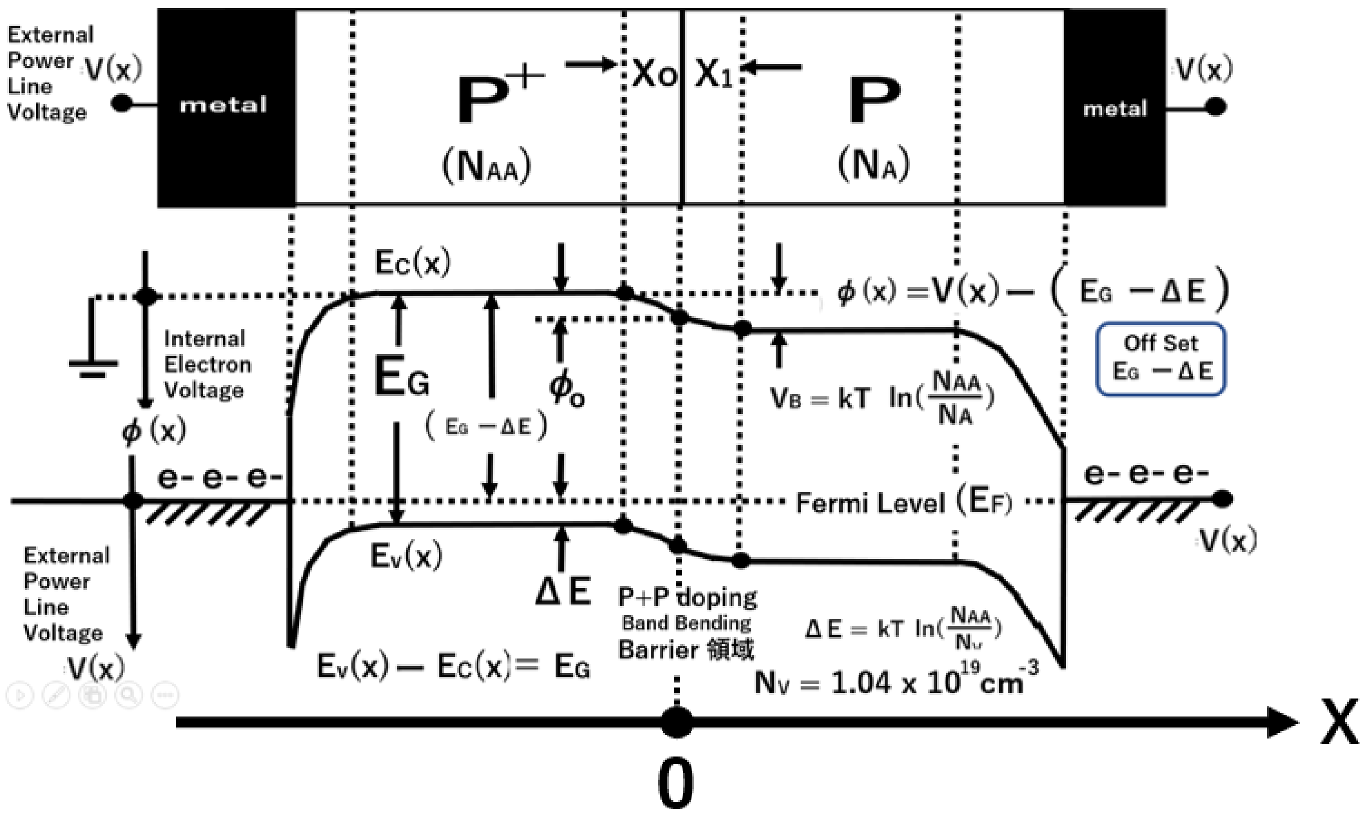
$$\frac{d^2\phi(x)}{dx^2} = -\frac{\rho(x)}{\varepsilon_{si}}$$

$$\left(\frac{\phi_o}{kT}\right) = \left\{ 1 - \frac{\ln\left(\frac{N_{AA}}{N_A}\right)}{\left(\frac{N_{AA}}{N_A}\right) - 1} \right\}$$

$$\text{for } x < 0 \quad \frac{1}{2}\left\{\frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{X}{L_{DD}}\right)}\right\}^2 = \left(\frac{\phi(x)}{kT}\right) + \exp\left(-\frac{\phi(x)}{kT}\right) - 1$$

$$\text{for } x > 0 \quad \frac{1}{2}\left\{\frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{X}{L_D}\right)}\right\}^2 = \frac{(\phi(x) - V_B)}{kT} + \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right) - 1$$





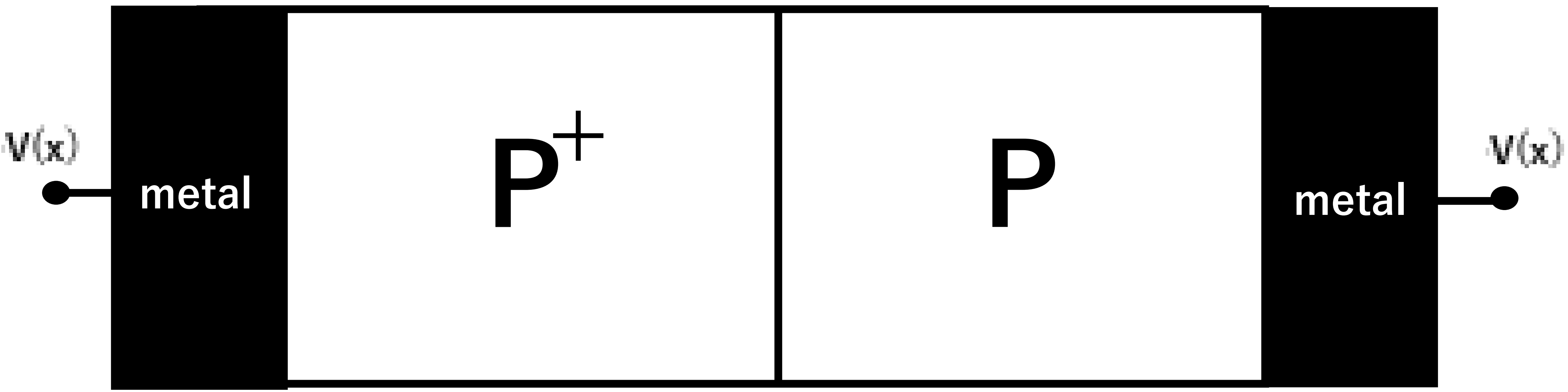
For NAA/NA = 10000,

ln(NAA/NA) = 9.210340
ϕ(0)/kT = 0.999079.

At x = − Ldd , ϕ(x)/kT = 0.405642 ϕ(x)/ϕ(0) = 0.406016
At x = − 2*Ldd , ϕ(x)/kT = 0.155575 ϕ(x)/ϕ(0) = 0.155719
At x = − 3*Ldd , ϕ(x)/kT = 0.058170 ϕ(x)/ϕ(0) = 0.058223

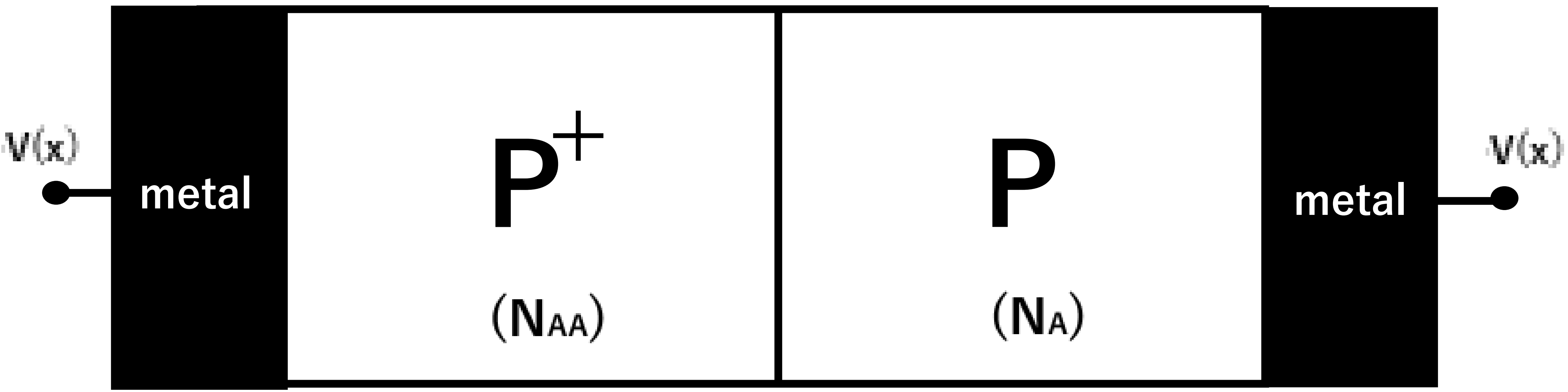
At x = + Ld , ϕ(x)/kT = 8.108429 ϕ(x)/ϕ(0) = 0.880362
At x = + 2*Ld , ϕ(x)/kT = 8.852071 ϕ(x)/ϕ(0) = 0.961101
At x = + 3*Ld , ϕ(x)/kT = 9.083526 ϕ(x)/ϕ(0) = 0.986231

Band Bending Effect applied to create Barrie Potential V_B by the P＋P Impurity Doping Variation Engineering



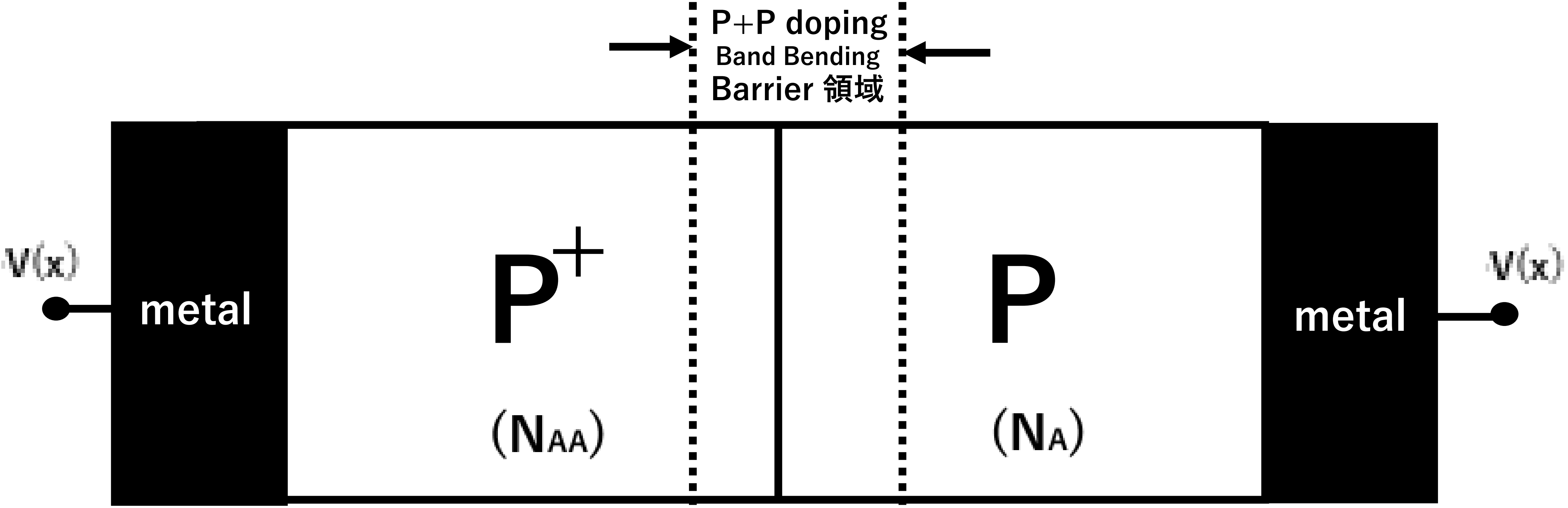
External Power Line Voltage V(x)

Band Bending Effect applied to create Barrie Potential V_B by the P＋P Impurity Doping Variation Engineering



External Power Line Voltage V(x)

Band Bending Effect applied to create Barrie Potential V_B by the P＋P Impurity Doping Variation Engineering

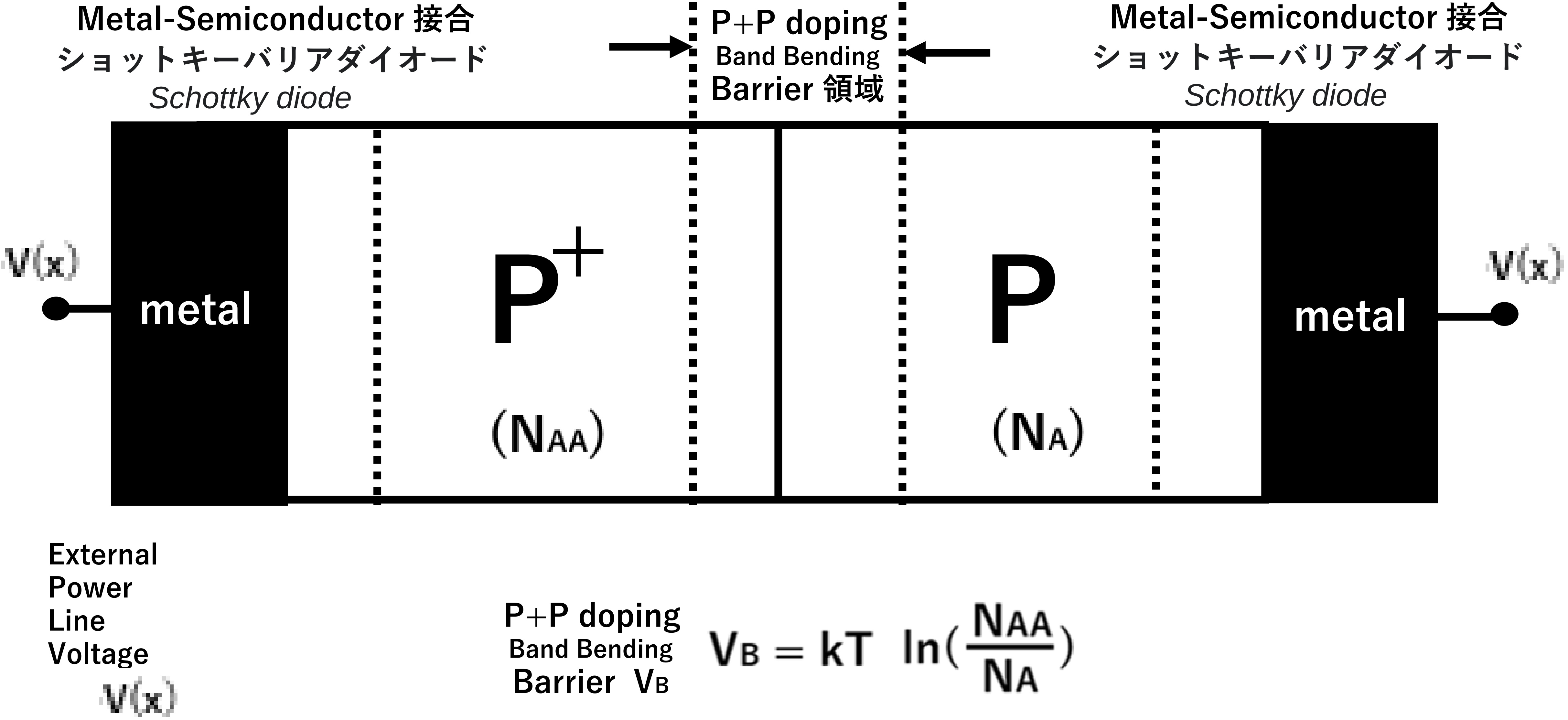


External
Power
Line
Voltage
$V(x)$

P+P doping
Band Bending
Barrier V_B

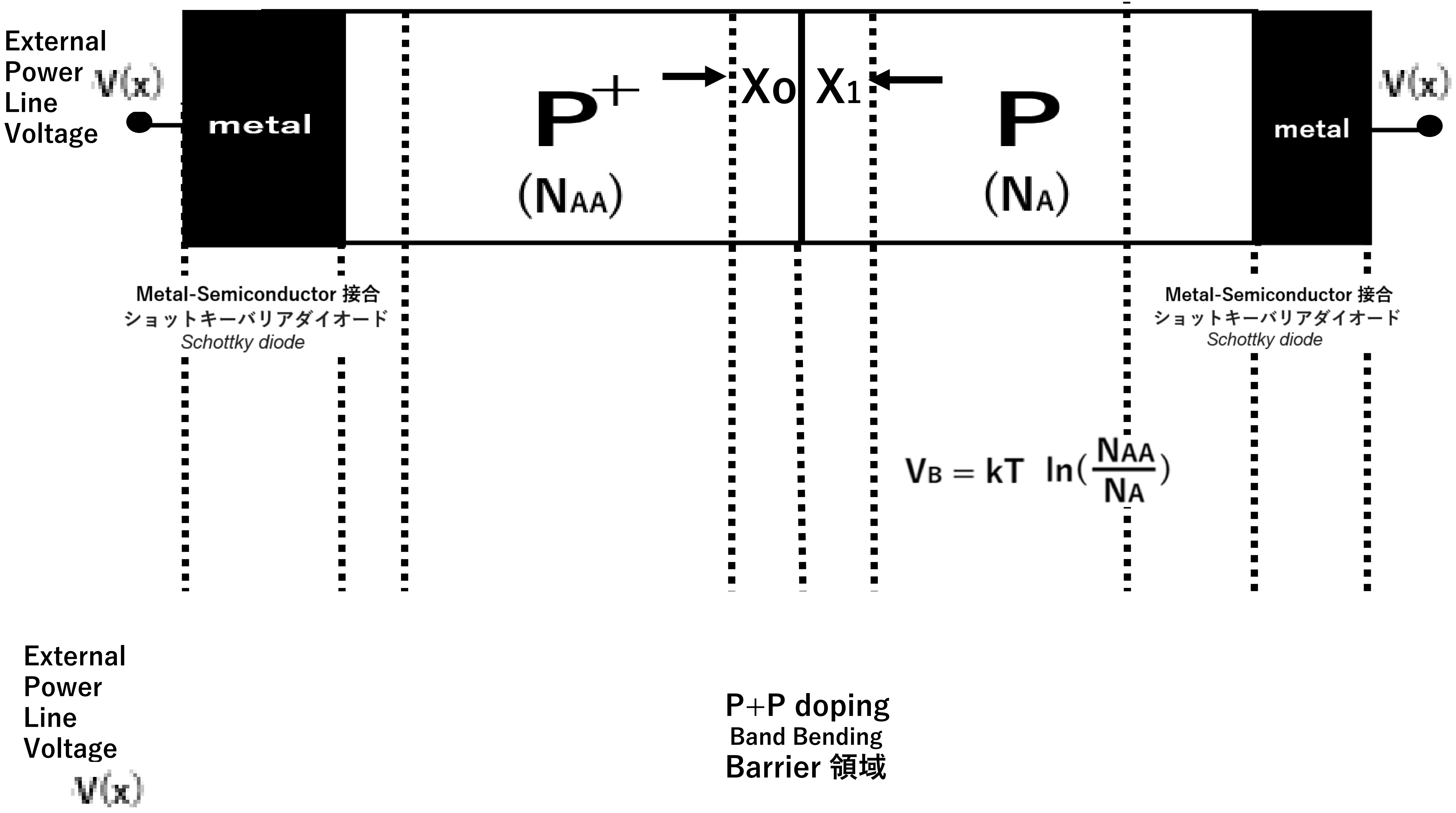
$$V_B = kT \ \ln\left(\frac{N_{AA}}{N_A}\right)$$

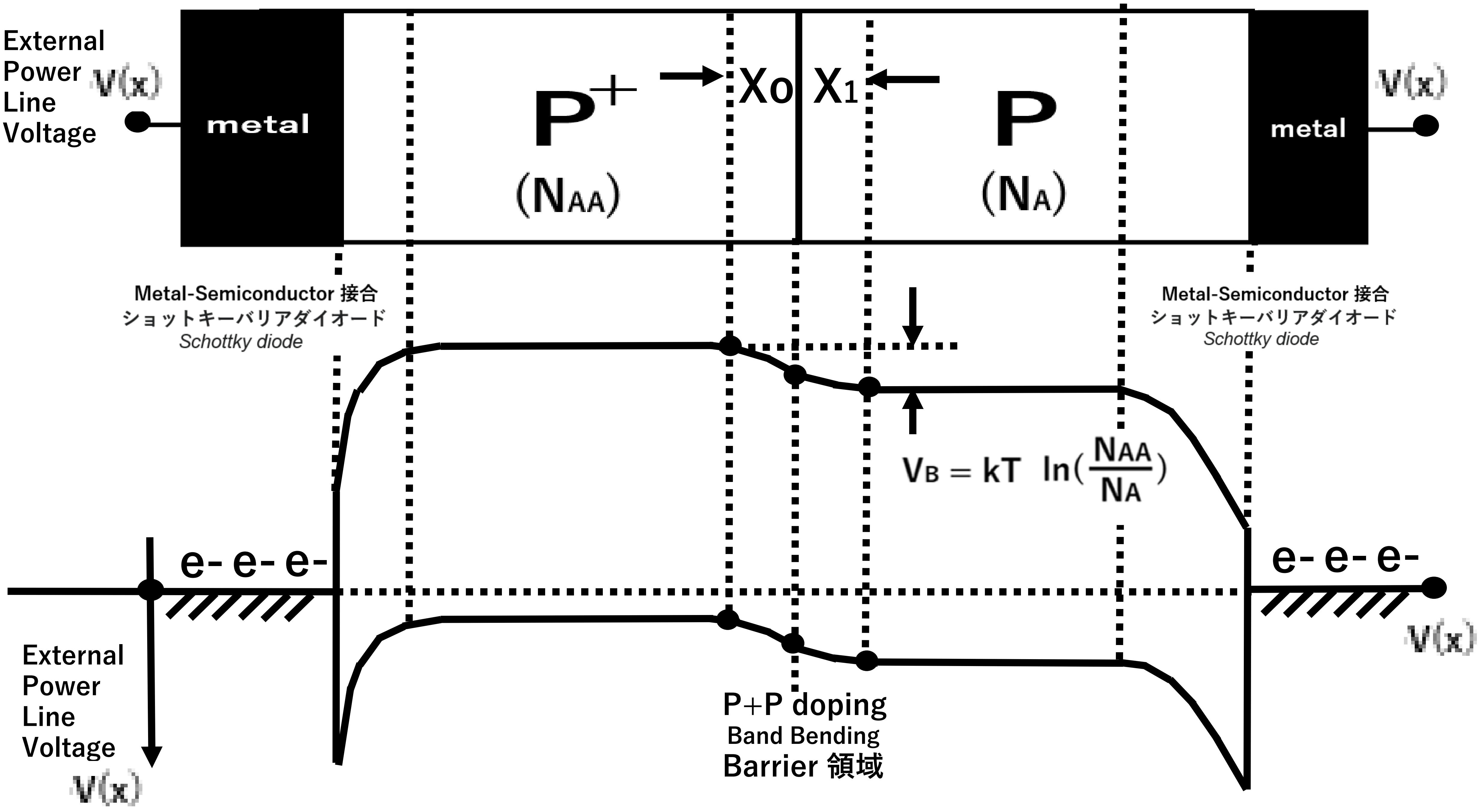
Band Bending Effect applied to create Barrie Potential V_B by the P＋P Impurity Doping Variation Engineering



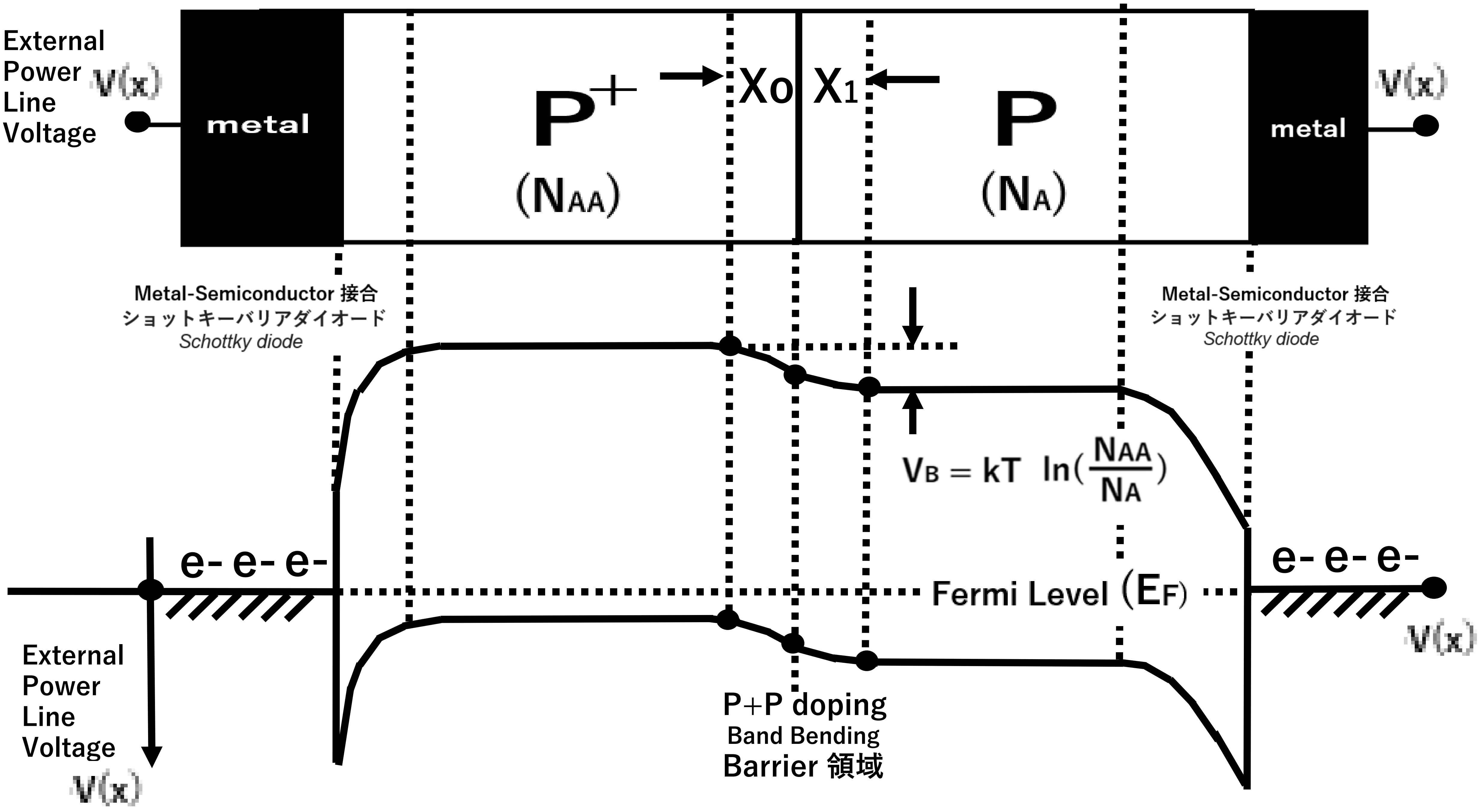
P+P doping
Band Bending
Barrier V_B

$$V_B = kT \ \ln\left(\frac{N_{AA}}{N_A}\right)$$

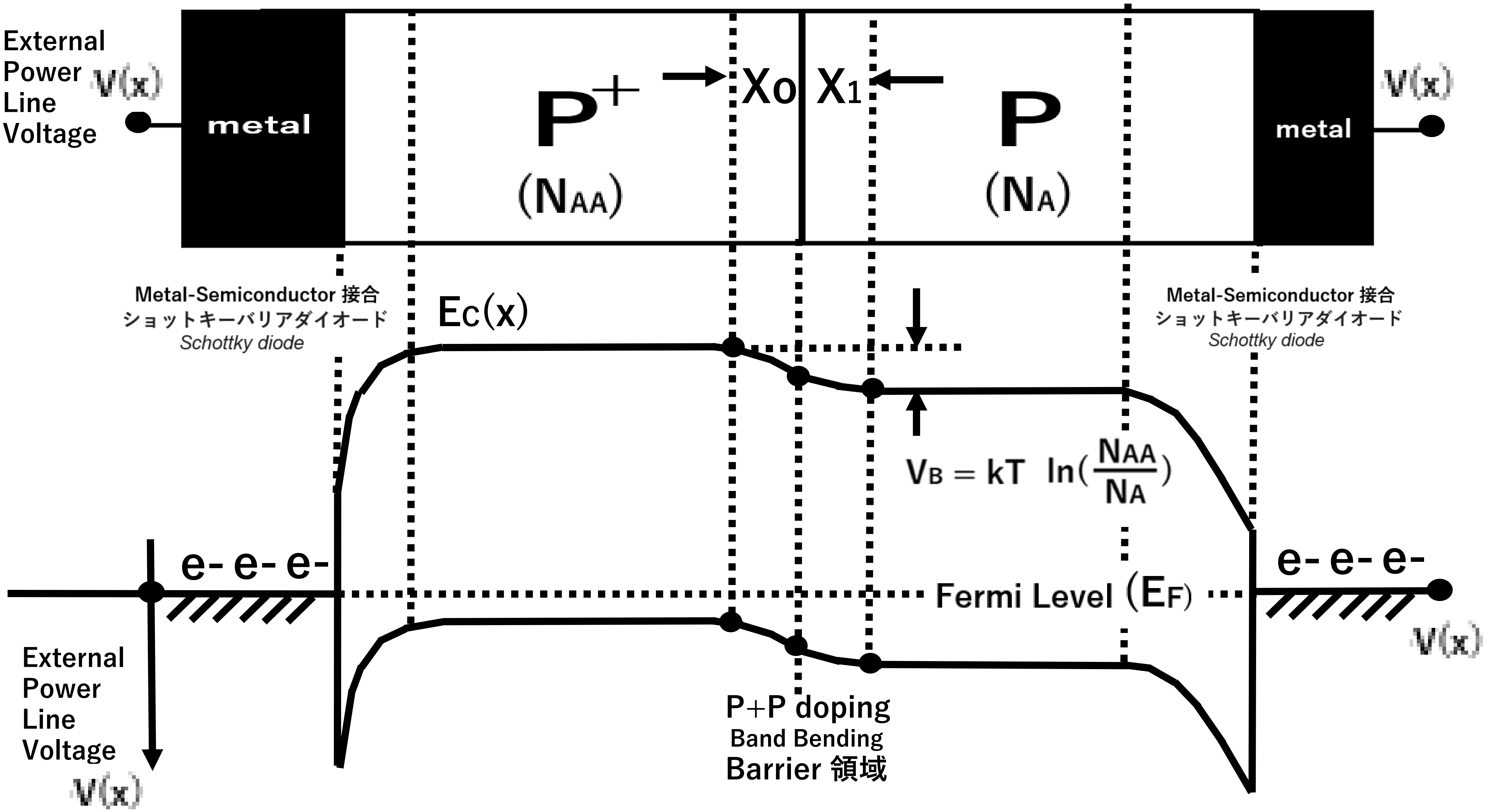

External Power Line Voltage
V(x)
metal
P^+
(N_{AA})
X_0
X_1
P
(N_A)
metal
V(x)
Metal-Semiconductor 接合
ショットキーバリアダイオード
Schottky diode
Metal-Semiconductor 接合
ショットキーバリアダイオード
Schottky diode
$V_B = kT \ \ln(\frac{N_{AA}}{N_A})$
External Power Line Voltage
V(x)
P+P doping
Band Bending
Barrier 領域

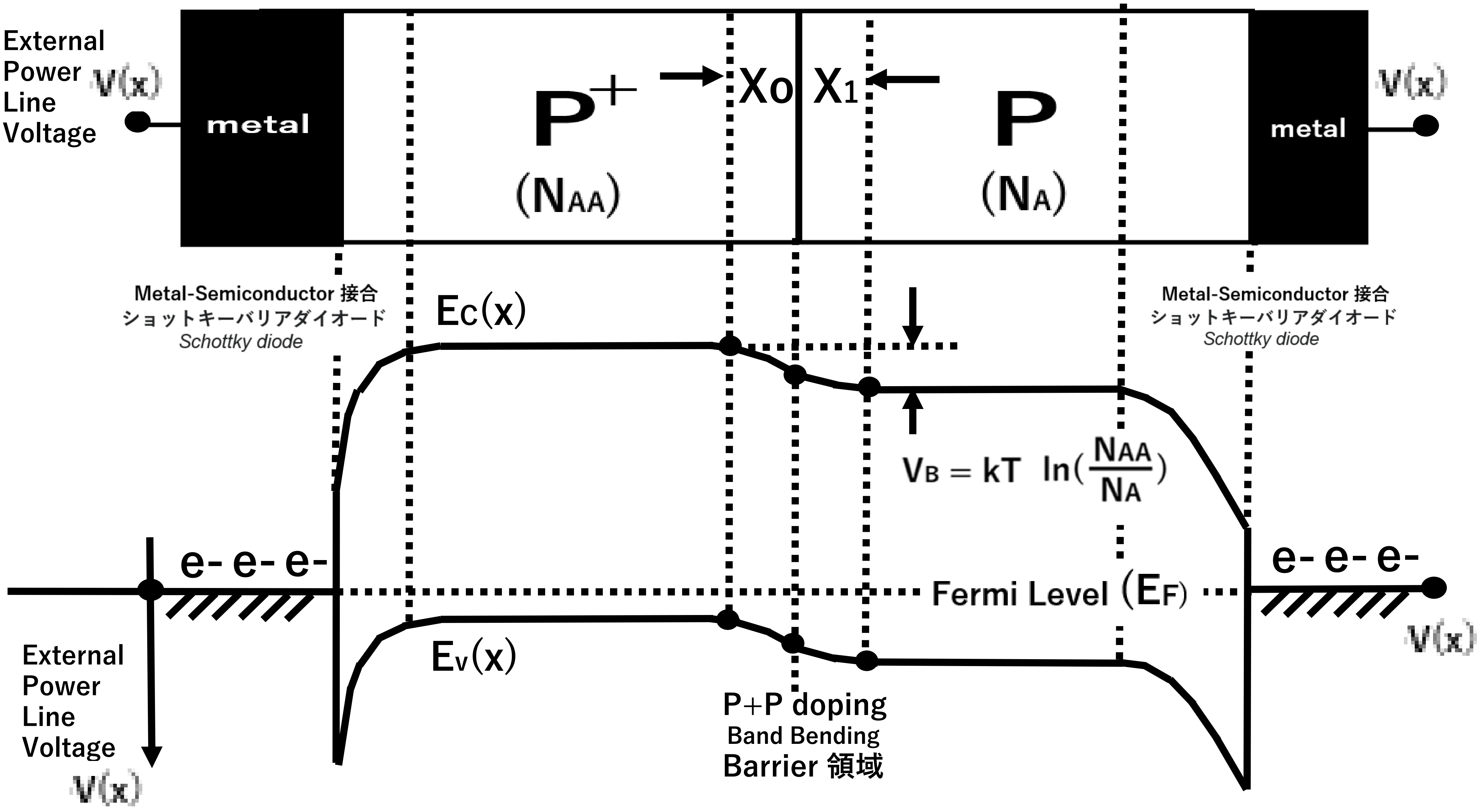


External Power Line Voltage
V(x)
metal
P^+
(N_{AA})
X0
X1
P
(N_A)
metal
V(x)
Metal-Semiconductor 接合
ショットキーバリアダイオード
Schottky diode
Metal-Semiconductor 接合
ショットキーバリアダイオード
Schottky diode
$V_B = kT \ \ln(\frac{N_{AA}}{N_A})$
e- e- e-
e- e- e-
V(x)
External Power Line Voltage
V(x)
P+P doping
Band Bending
Barrier 領域

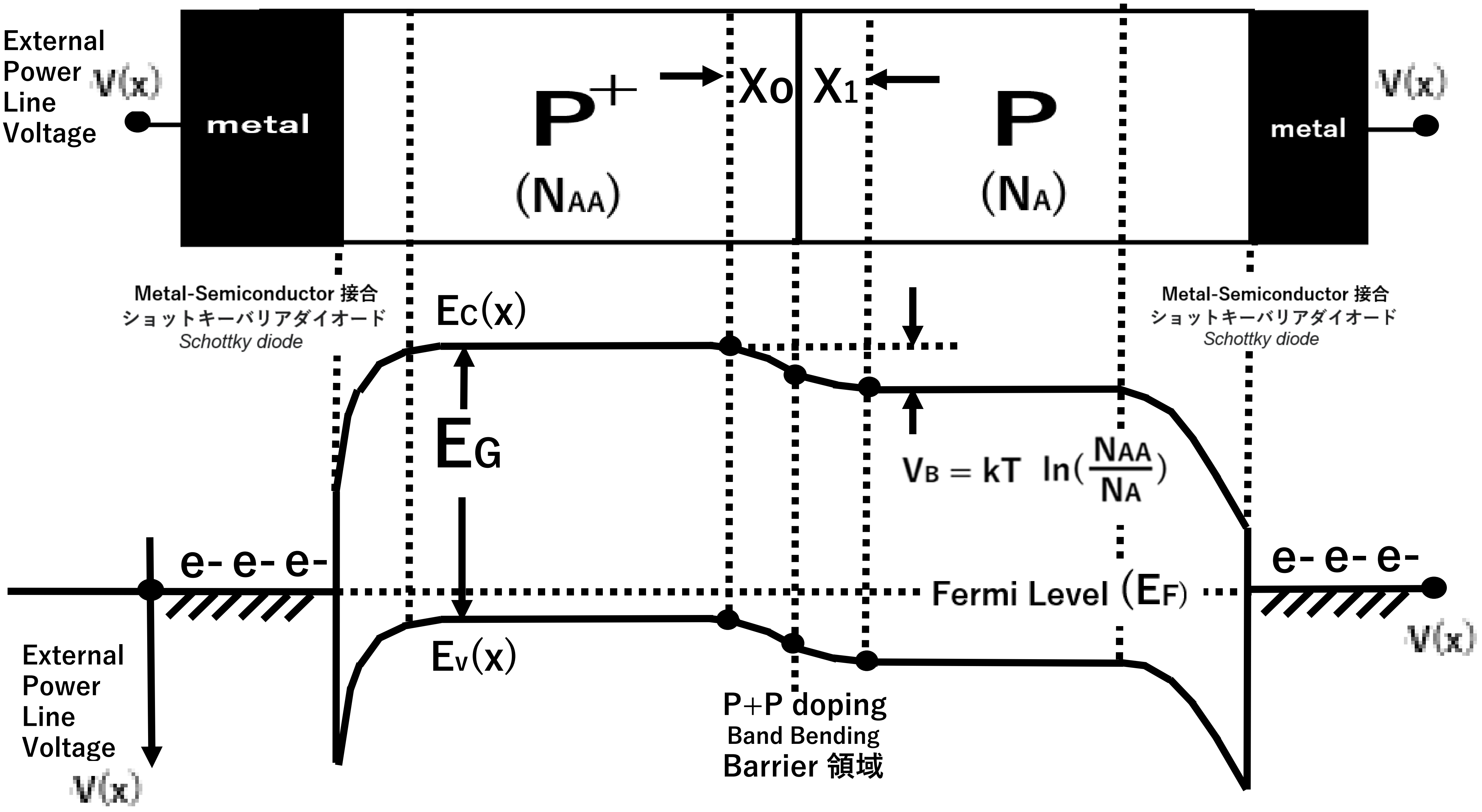


External Power Line Voltage
V(x)
metal
P+
(NAA)
X0
X1
P
(NA)
metal
V(x)
Metal-Semiconductor 接合
ショットキーバリアダイオード
Schottky diode
Metal-Semiconductor 接合
ショットキーバリアダイオード
Schottky diode
$V_B = kT \ln(\frac{N_{AA}}{N_A})$
e- e- e-
e- e- e-
Fermi Level (E_F)
V(x)
External Power Line Voltage
V(x)
P+P doping
Band Bending
Barrier 領域

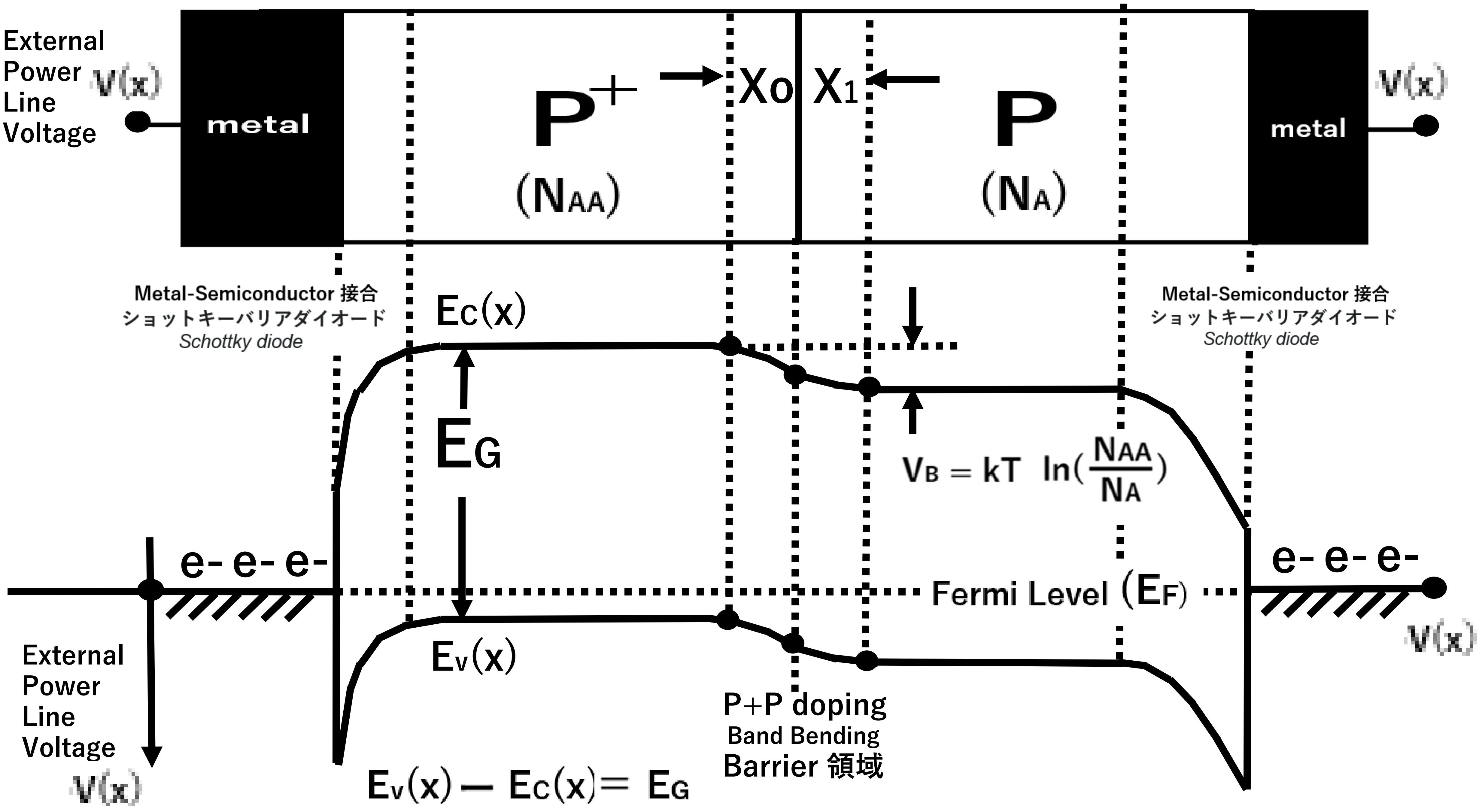

External Power Line Voltage
V(x)
metal
P+
(NAA)
Xo
X1
P
(NA)
metal
V(x)
Metal-Semiconductor 接合
ショットキーバリアダイオード
Schottky diode
Ec(x)
Metal-Semiconductor 接合
ショットキーバリアダイオード
Schottky diode
VB = kT ln(NAA/NA)
e- e- e-
e- e- e-
Fermi Level (EF)
V(x)
External Power Line Voltage
V(x)
P+P doping
Band Bending
Barrier 領域

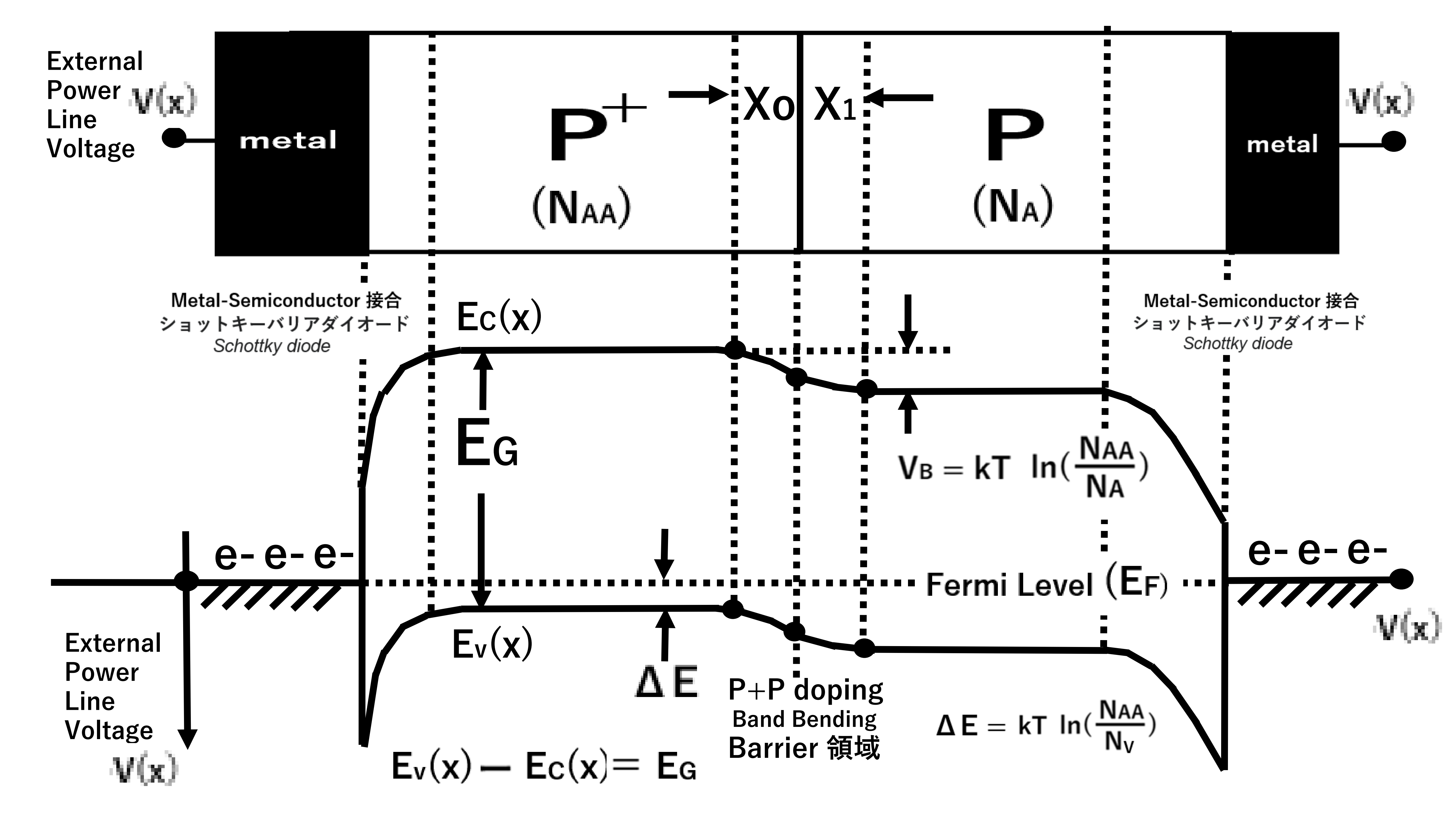


External Power Line Voltage
V(x)
metal
P+
(NAA)
Xo
X1
P
(NA)
metal
V(x)
Metal-Semiconductor 接合
ショットキーバリアダイオード
Schottky diode
Metal-Semiconductor 接合
ショットキーバリアダイオード
Schottky diode
Ec(x)
VB = kT ln(NAA/NA)
e- e- e-
e- e- e-
Fermi Level (EF)
V(x)
Ev(x)
P+P doping
Band Bending
Barrier 領域
External Power Line Voltage
V(x)

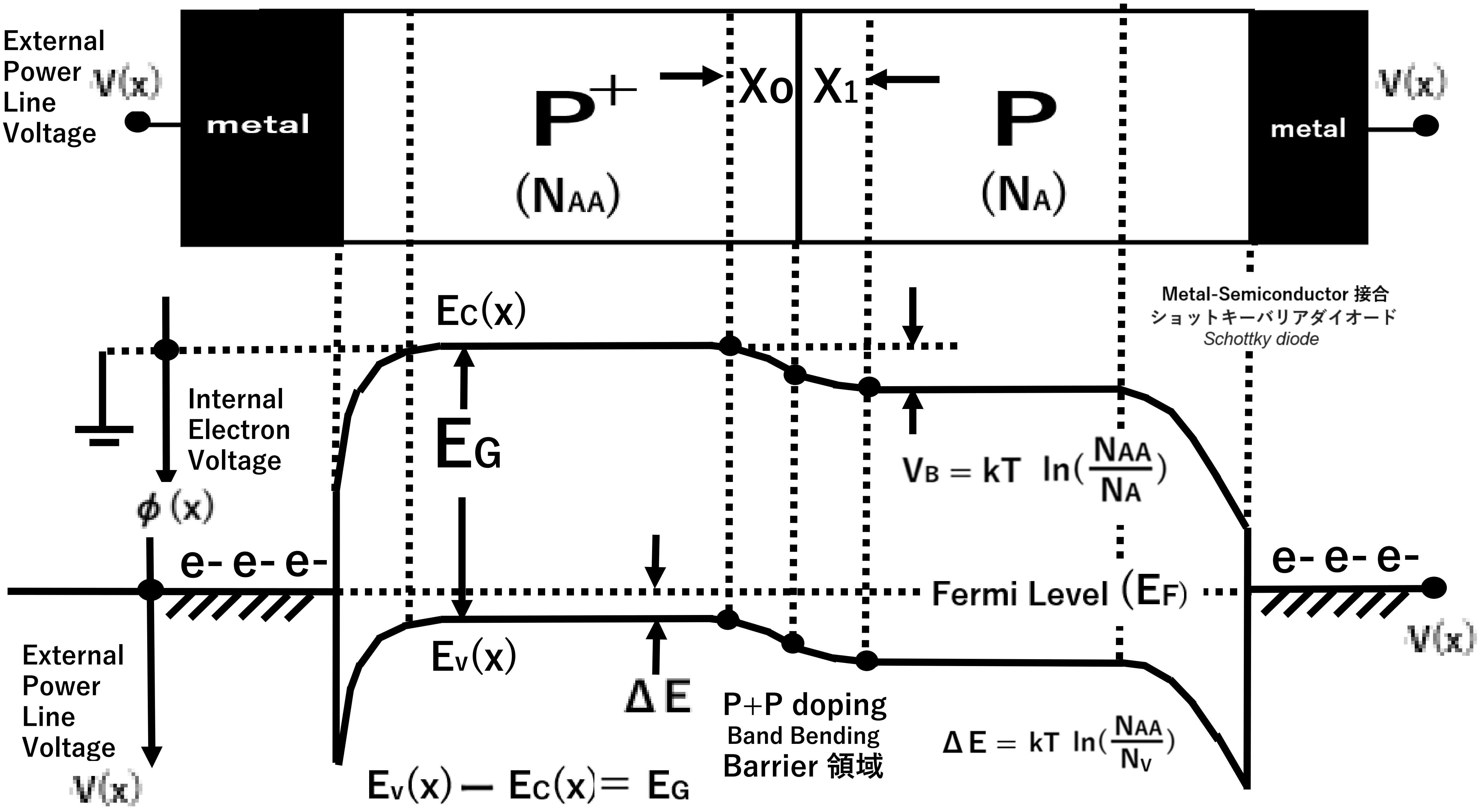


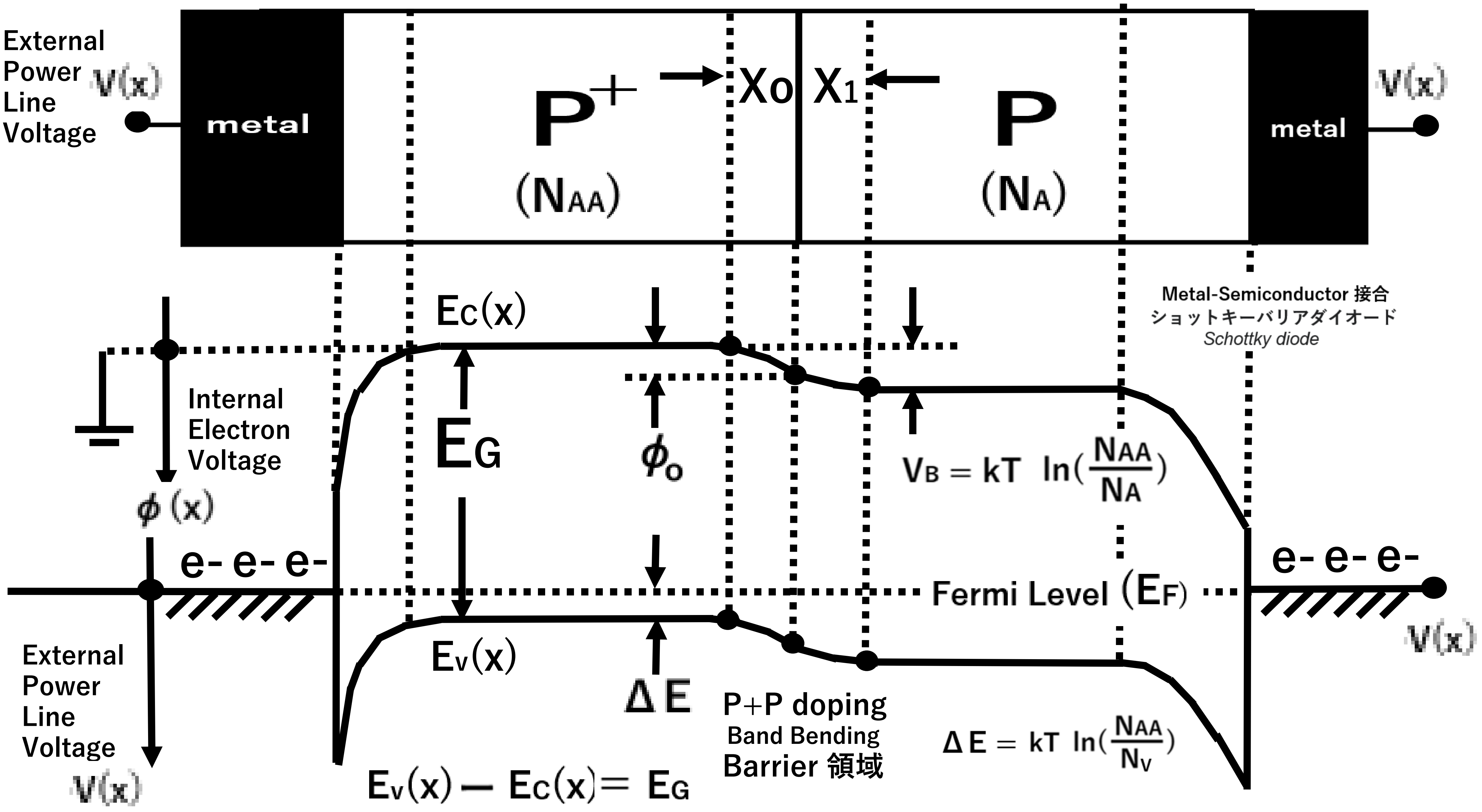
External Power Line Voltage
V(x)
metal
P+
(NAA)
Xo
X1
P
(NA)
metal
V(x)
Metal-Semiconductor 接合
ショットキーバリアダイオード
Schottky diode
Metal-Semiconductor 接合
ショットキーバリアダイオード
Schottky diode
Ec(x)
EG
VB = kT ln(NAA/NA)
e- e- e-
Fermi Level (EF)
e- e- e-
V(x)
Ev(x)
External Power Line Voltage
V(x)
P+P doping
Band Bending
Barrier 領域

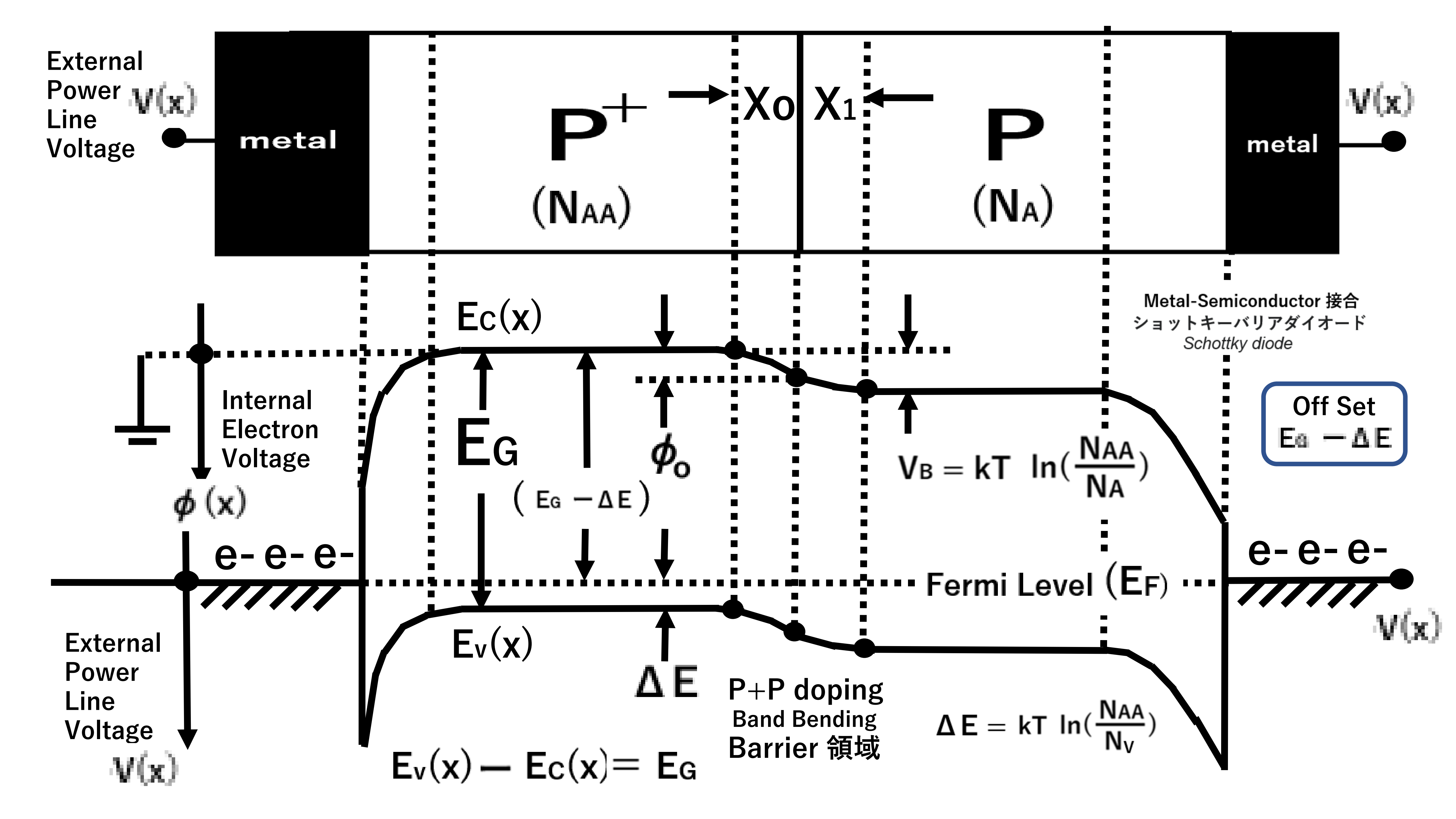

External Power Line Voltage
V(x)
metal
P+
(NAA)
X0
X1
P
(NA)
metal
V(x)
Metal-Semiconductor 接合
ショットキーバリアダイオード
Schottky diode
Metal-Semiconductor 接合
ショットキーバリアダイオード
Schottky diode
EC(x)
EG
VB = kT ln(NAA/NA)
e- e- e-
e- e- e-
Fermi Level (EF)
V(x)
EV(x)
External Power Line Voltage
V(x)
P+P doping
Band Bending
Barrier 領域
EV(x) − EC(x) = EG



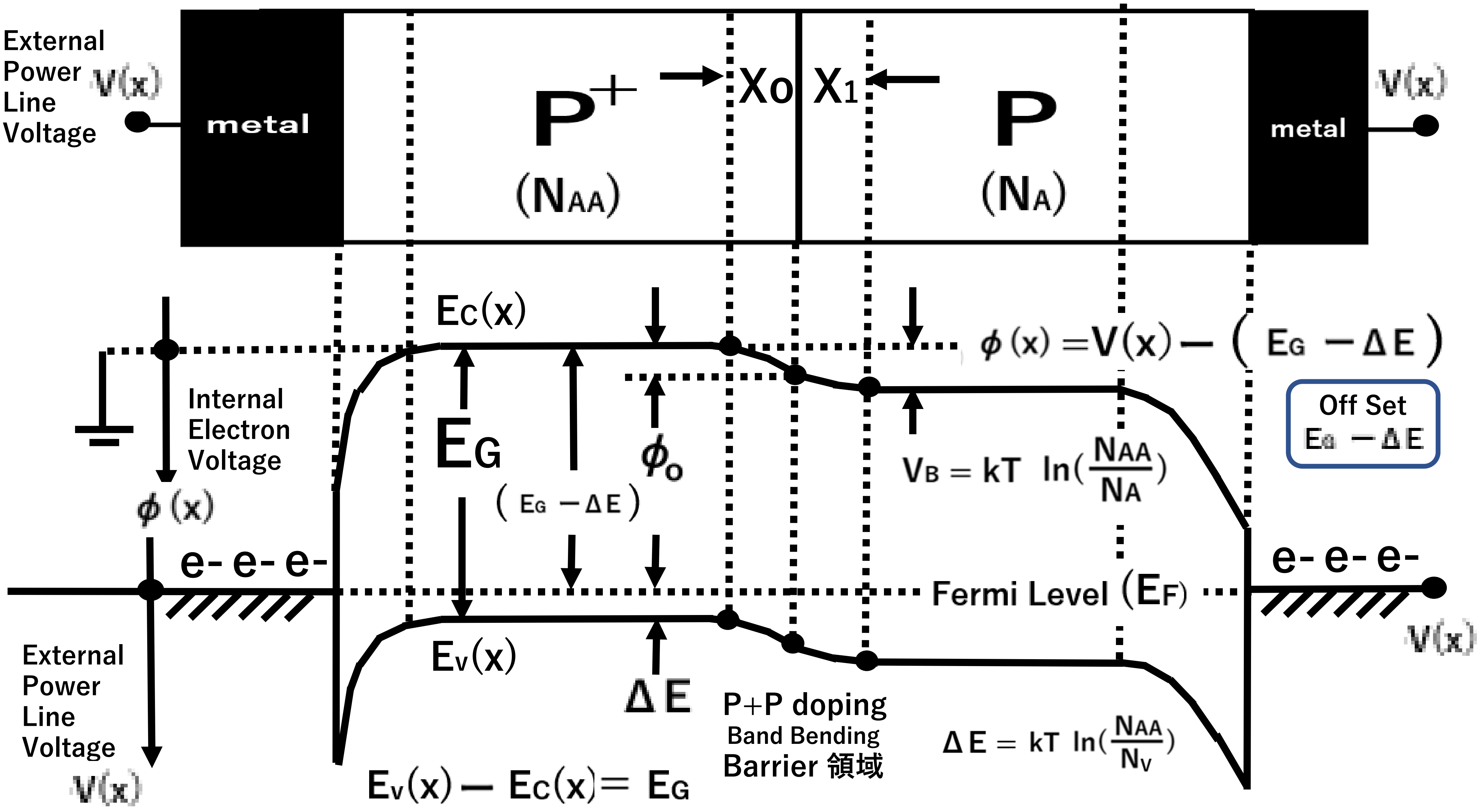
External Power Line Voltage
V(x)
metal
P+
(NAA)
X0
X1
P
(NA)
metal
V(x)
Metal-Semiconductor 接合
ショットキーバリアダイオード
Schottky diode
Metal-Semiconductor 接合
ショットキーバリアダイオード
Schottky diode
Ec(x)
EG
VB = kT ln(NAA/NA)
e- e- e-
e- e- e-
Fermi Level (EF)
Ev(x)
ΔE
P+P doping
Band Bending
Barrier 領域
ΔE = kT ln(NAA/NV)
External Power Line Voltage
V(x)
V(x)
Ev(x) − Ec(x) = EG


External Power Line Voltage
V(x)
metal
P+
(NAA)
Xo
X1
P
(NA)
metal
V(x)
Metal-Semiconductor 接合
ショットキーバリアダイオード
Schottky diode
Ec(x)
Internal Electron Voltage
φ(x)
EG
VB = kT ln(NAA/NA)
e- e- e-
Fermi Level (EF)
e- e- e-
V(x)
Ev(x)
External Power Line Voltage
V(x)
ΔE
P+P doping
Band Bending
Barrier 領域
ΔE = kT ln(NAA/Nv)
Ev(x) − Ec(x) = EG

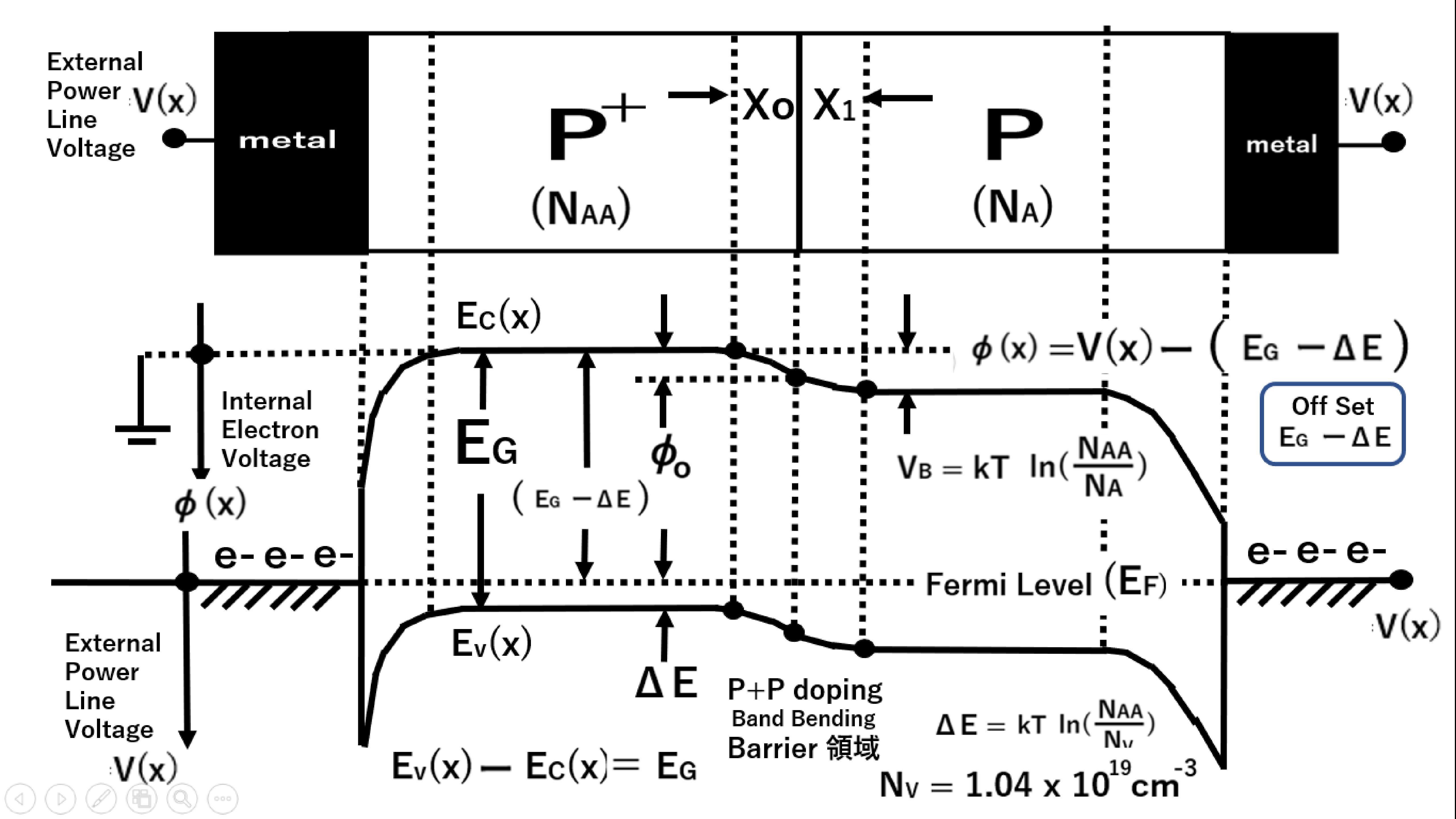

External Power Line Voltage
V(x)
metal
P+
(NAA)
Xo
X1
P
(NA)
metal
V(x)
Metal-Semiconductor 接合
ショットキーバリアダイオード
Schottky diode
Ec(x)
Internal Electron Voltage
φ(x)
EG
φo
VB = kT ln(NAA/NA)
e- e- e-
e- e- e-
Fermi Level (EF)
V(x)
Ev(x)
ΔE
P+P doping
Band Bending
Barrier 領域
ΔE = kT ln(NAA/NV)
External Power Line Voltage
V(x)
Ev(x) — Ec(x)= EG

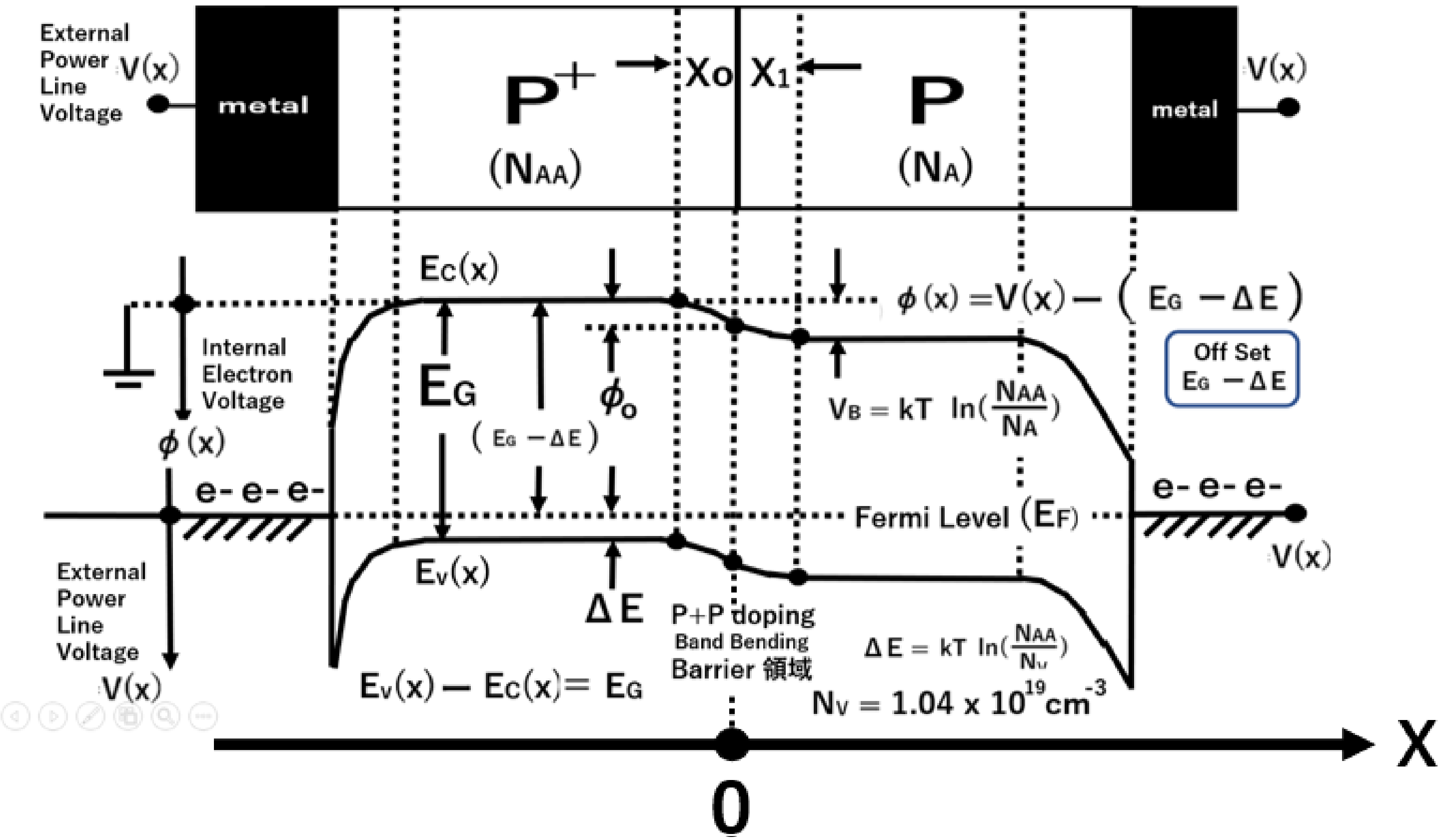


External Power Line Voltage
V(x)
metal
P+
(NAA)
Xo
X1
P
(NA)
metal
V(x)
Ec(x)
Metal-Semiconductor 接合
ショットキーバリアダイオード
Schottky diode
Internal Electron Voltage
EG
φo
(EG −ΔE)
VB = kT ln(NAA/NA)
Off Set
EG −ΔE
φ(x)
e- e- e-
e- e- e-
Fermi Level (EF)
V(x)
Ev(x)
ΔE
P+P doping
Band Bending
Barrier 領域
ΔE = kT ln(NAA/NV)
External Power Line Voltage
V(x)
Ev(x) − Ec(x) = EG



External Power Line Voltage
V(x)
metal
P+
(NAA)
X0
X1
P
(NA)
metal
V(x)
Ec(x)
φ(x) = V(x) − (EG − ΔE)
Internal Electron Voltage
EG
φo
(EG − ΔE)
Off Set EG − ΔE
VB = kT ln(NAA/NA)
φ(x)
e- e- e-
e- e- e-
Fermi Level (EF)
V(x)
Ev(x)
ΔE
P+P doping
Band Bending
Barrier 領域
ΔE = kT ln(NAA/NV)
External Power Line Voltage
V(x)
Ev(x) − Ec(x) = EG


External Power Line Voltage
V(x)
metal
P+
(NAA)
Xo
X1
P
(NA)
metal
V(x)
Ec(x)
φ(x) = V(x) − (EG − ΔE)
Off Set
EG − ΔE
Internal Electron Voltage
EG
(EG − ΔE)
φo
VB = kT ln(NAA/NA)
φ(x)
e- e- e-
Fermi Level (EF)
e- e- e-
V(x)
Ev(x)
ΔE
External Power Line Voltage
V(x)
P+P doping
Band Bending
Barrier 領域
ΔE = kT ln(NAA/Nv)
Nv = 1.04 x 10^19 cm^-3
Ev(x) − Ec(x) = EG



for $x < 0$

$$D(x) = -N_{AA}$$

$$h(x) = N_{AA}\ \exp\left(-\frac{\phi(x)}{kT}\right)$$

for $x > 0$

$$D(x) = -N_A$$

$$h(x) = N_A\ \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)$$

as $x \rightarrow -\infty$

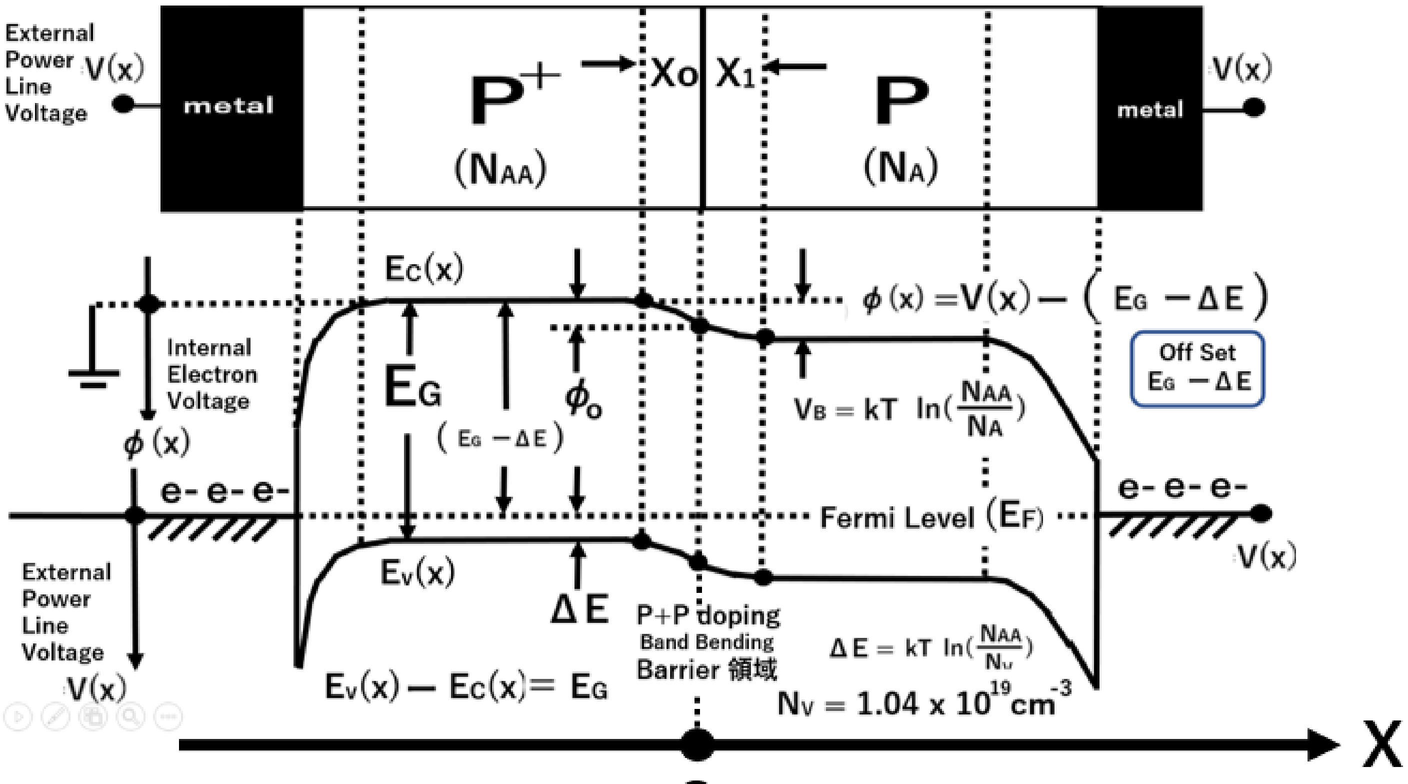
$$\phi(x) \rightarrow 0$$

as $x \rightarrow +\infty$

$$\phi(x) \rightarrow V_B = kT\ \ln\left(\frac{N_{AA}}{N_A}\right)$$

$$\rho(x) = h(x) + D(x)$$

$$\frac{d^2\phi(x)}{dx^2} = -\frac{\rho(x)}{\varepsilon_{si}}$$



for $x < 0$

$$D(x) = -N_{AA}$$

$$h(x) = N_{AA}\ \exp\left(-\frac{\phi(x)}{kT}\right)$$

for $x > 0$

$$D(x) = -N_A$$

$$h(x) = N_A \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)$$

as $x \rightarrow -\infty$

$$\phi(x) \rightarrow 0$$

as $x \rightarrow +\infty$

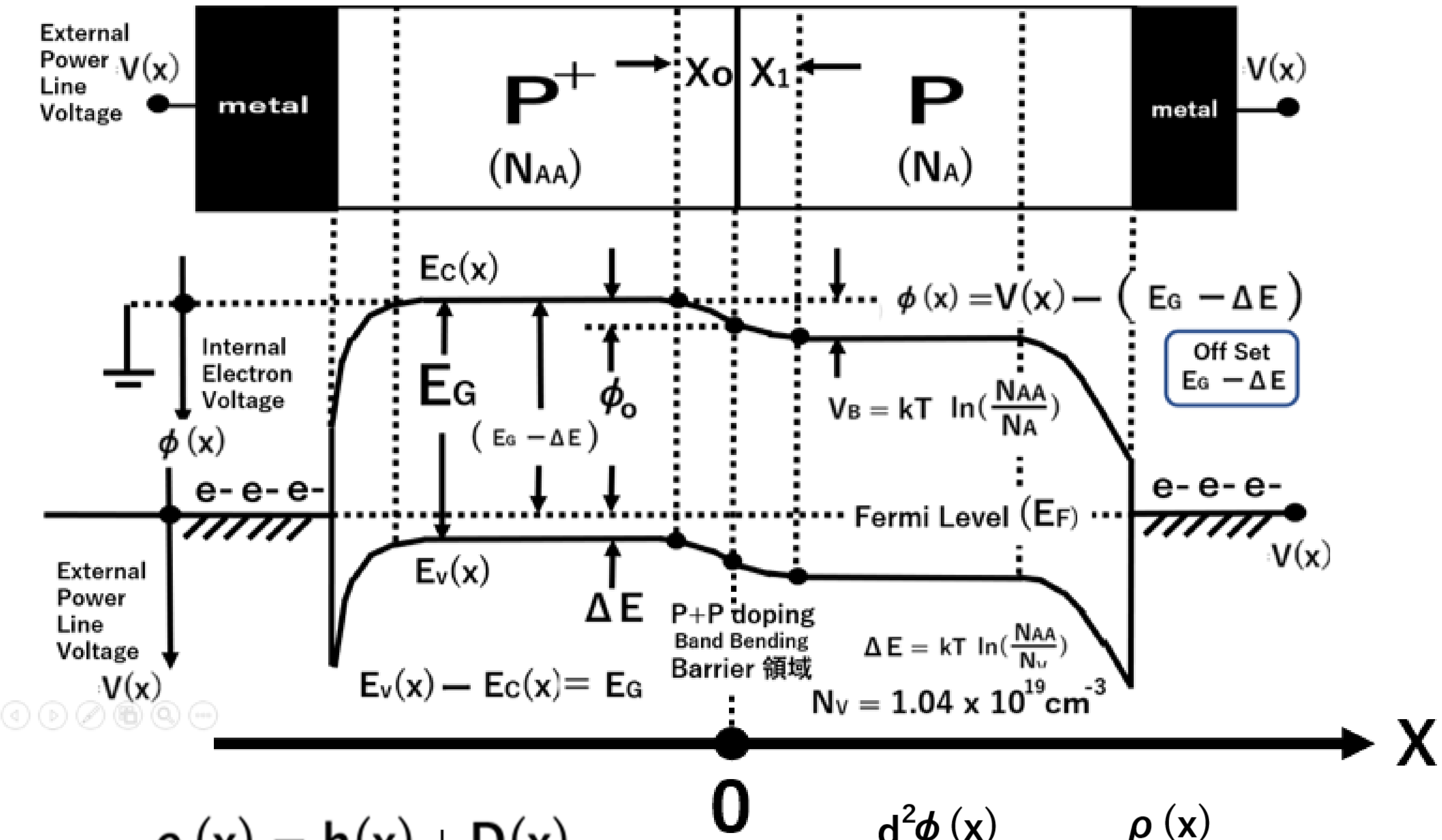
$$\phi(x) \rightarrow V_B = kT\ \ln\left(\frac{N_{AA}}{N_A}\right)$$

$$\rho(x) = h(x) + D(x)$$

$$\frac{d^2\phi(x)}{dx^2} = -\frac{\rho(x)}{\varepsilon_{si}}$$

for $x < 0$ $$\frac{d^2\phi(x)}{dx^2} = \frac{N_{AA}}{\varepsilon_{si}}\left\{1 - \exp\left(-\frac{\phi(x)}{kT}\right)\right\}$$

for $x > 0$ $$\frac{d^2\phi(x)}{dx^2} = \frac{N_A}{\varepsilon_{si}}\left\{1 - \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)\right\}$$



for $x < 0$

$$D(x) = -N_{AA}$$

$$h(x) = N_{AA} \exp\left(-\frac{\phi(x)}{kT}\right)$$

for $x > 0$

$$D(x) = -N_A$$

$$h(x) = N_A \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)$$

as $x \rightarrow -\infty$

$$\phi(x) \rightarrow 0$$

as $x \rightarrow +\infty$

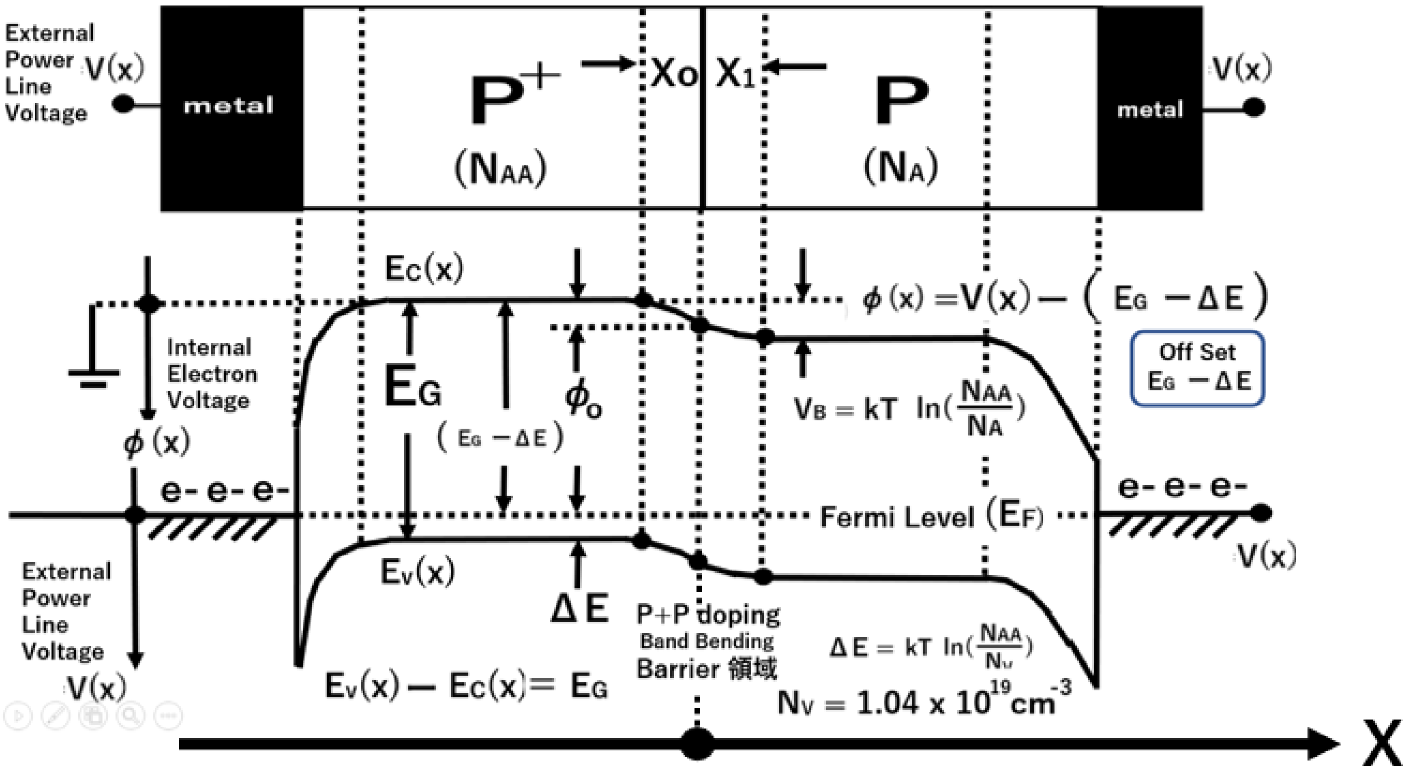
$$\phi(x) \rightarrow V_B = kT \ln\left(\frac{N_{AA}}{N_A}\right)$$

$$\rho(x) = h(x) + D(x)$$

$$\frac{d^2\phi(x)}{dx^2} = -\frac{\rho(x)}{\varepsilon_{si}}$$

$$\text{for } x < 0 \quad \frac{d^2\left(\frac{\phi_o}{kT}\right)}{dx^2} = \frac{N_{AA}}{\varepsilon_{si} kT}\left\{1 - \exp\left(-\frac{\phi(x)}{kT}\right)\right\}$$

$$\text{for } x > 0 \quad \frac{d^2\left(\frac{\phi_o}{kT}\right)}{dx^2} = \frac{N_A}{\varepsilon_{si} kT}\left\{1 - \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)\right\}$$



for $x < 0$

$$D(x) = -N_{AA}$$

$$h(x) = N_{AA} \exp\left(-\frac{\phi(x)}{kT}\right)$$

for $x > 0$

$$D(x) = -N_A$$

$$h(x) = N_A \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)$$

as $x \to -\infty$

$$\phi(x) \to 0$$

as $x \to +\infty$

$$\phi(x) \to V_B = kT \ln\left(\frac{N_{AA}}{N_A}\right)$$

$$\rho(x) = h(x) + D(x)$$

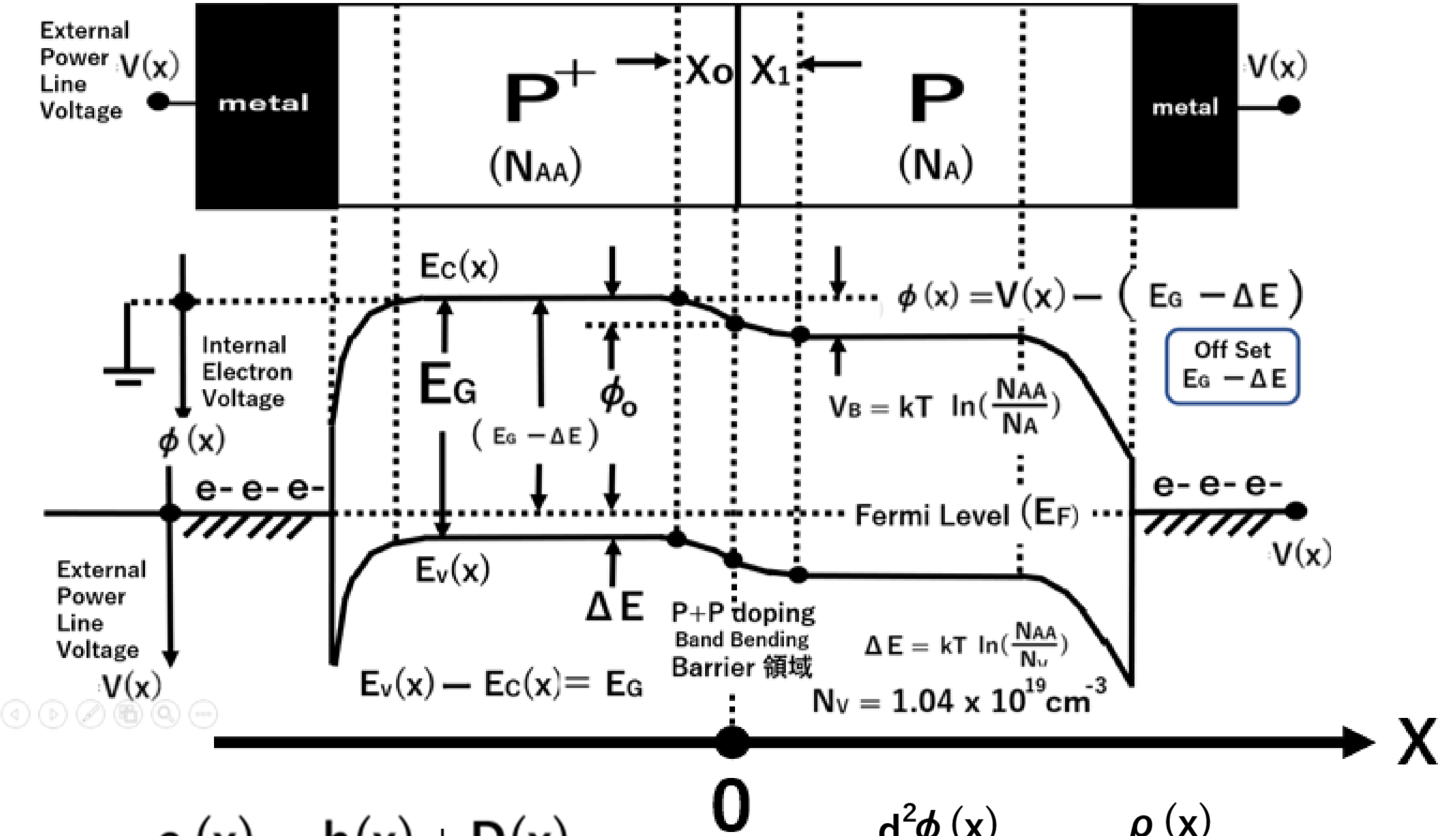
$$\frac{d^2\phi(x)}{dx^2} = -\frac{\rho(x)}{\varepsilon_{si}}$$

$$\text{for } x < 0 \quad \frac{d^2\left(\frac{\phi_o}{kT}\right)}{dx^2} = \frac{N_{AA}}{\varepsilon_{si} kT}\left\{1 - \exp\left(-\frac{\phi(x)}{kT}\right)\right\}$$

$$L_{DD} = \sqrt{\frac{\varepsilon_{si} kT}{N_{AA}}}$$

$$\text{for } x > 0 \quad \frac{d^2\left(\frac{\phi_o}{kT}\right)}{dx^2} = \frac{N_A}{\varepsilon_{si} kT}\left\{1 - \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)\right\}$$

$$L_D = \sqrt{\frac{\varepsilon_{si} kT}{N_A}}$$



$$\rho(x) = h(x) + D(x)$$

$$\frac{d^2\phi(x)}{dx^2} = -\frac{\rho(x)}{\varepsilon_{si}}$$

for $x < 0$

$$D(x) = -N_{AA}$$

$$h(x) = N_{AA}\exp\left(-\frac{\phi(x)}{kT}\right)$$

for $x > 0$

$$D(x) = -N_A$$

$$h(x) = N_A\exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)$$

as $x \to -\infty$

$$\phi(x) \to 0$$

as $x \to +\infty$

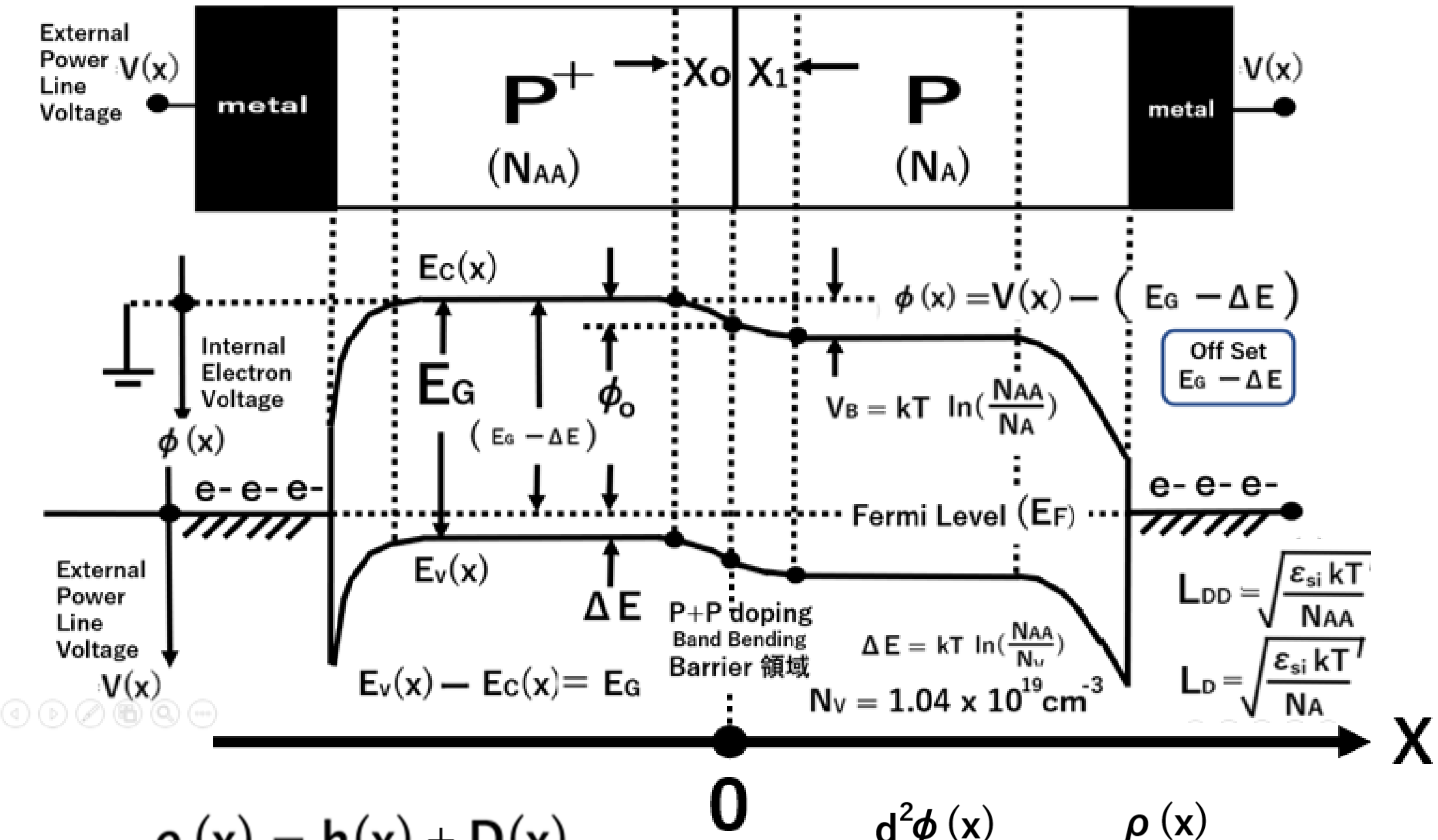
$$\phi(x) \to V_B = kT\ \ln\left(\frac{N_{AA}}{N_A}\right)$$

for $x < 0$ $$\frac{d^2\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_{DD}}\right)^2} = 1 - \exp\left(-\frac{\phi(x)}{kT}\right)$$

$$L_{DD} = \sqrt{\frac{\varepsilon_{si}\,kT}{N_{AA}}}$$

for $x > 0$ $$\frac{d^2\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_D}\right)^2} = 1 - \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)$$

$$L_D = \sqrt{\frac{\varepsilon_{si}\,kT}{N_A}}$$



for x < 0

$$D(x) = -N_{AA}$$

$$h(x) = N_{AA} \ \exp\left(-\frac{\phi(x)}{kT}\right)$$

for x > 0

$$D(x) = -N_A$$

$$h(x) = N_A \ \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)$$

as x $\rightarrow -\infty$

$$\phi(x) \rightarrow 0$$

as x $\rightarrow +\infty$

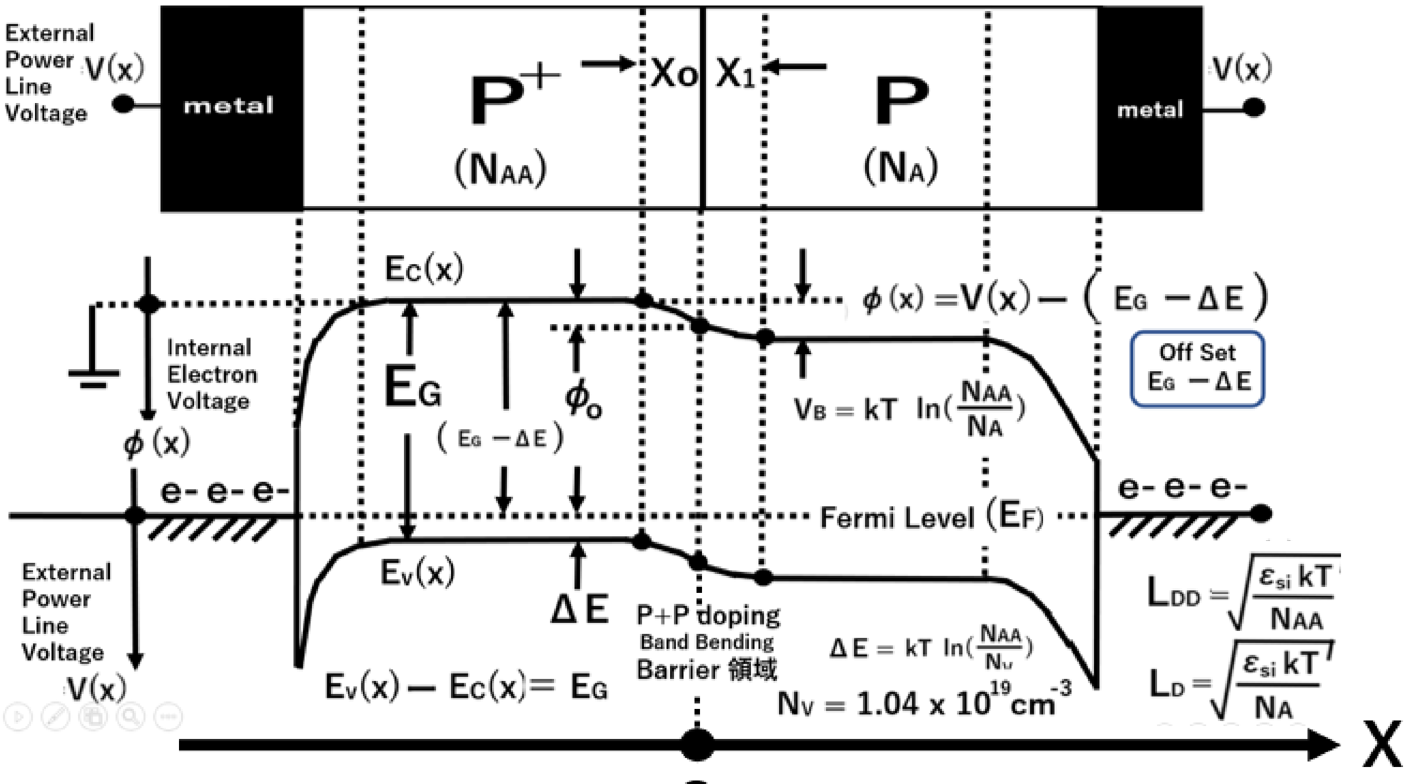
$$\phi(x) \rightarrow V_B = kT \ \ln\left(\frac{N_{AA}}{N_A}\right)$$

$$\rho(x) = h(x) + D(x)$$

$$\frac{d^2\phi(x)}{dx^2} = -\frac{\rho(x)}{\varepsilon_{si}}$$

for x < 0 $$\frac{d^2\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_{DD}}\right)^2} = 1 - \exp\left(-\frac{\phi(x)}{kT}\right)$$

for x > 0 $$\frac{d^2\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_D}\right)^2} = 1 - \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)$$



for $x < 0$

$$D(x) = -N_{AA}$$

$$h(x) = N_{AA}\ \exp\left(-\frac{\phi(x)}{kT}\right)$$

for $x > 0$

$$D(x) = -N_A$$

$$h(x) = N_A\ \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)$$

as $x \to -\infty$

$$\phi(x) \to 0$$

as $x \to +\infty$

$$\phi(x) \to V_B = kT\ \ln\left(\frac{N_{AA}}{N_A}\right)$$

$$\rho(x) = h(x) + D(x)$$

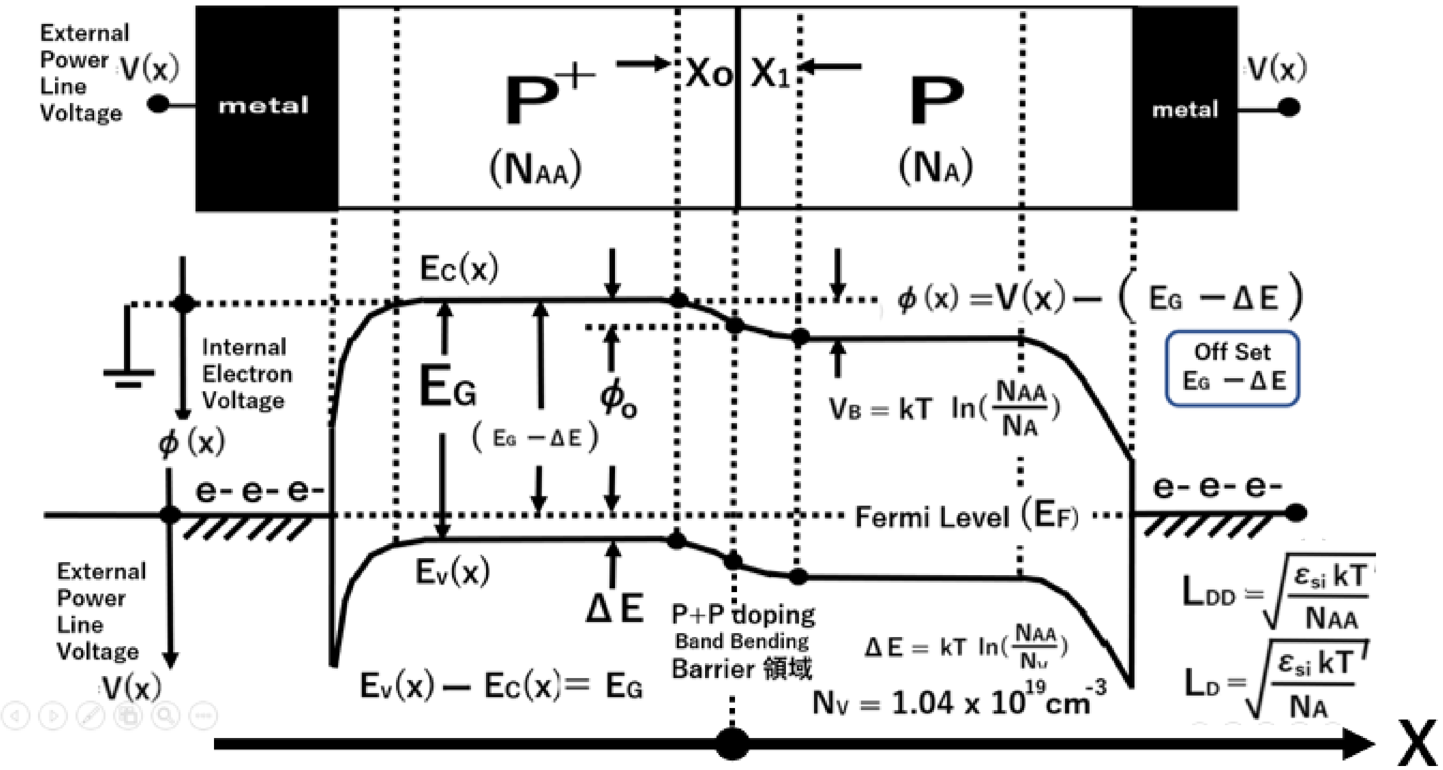
$$\frac{d^2\phi(x)}{dx^2} = -\frac{\rho(x)}{\varepsilon_{si}}$$

for $x < 0$

$$\frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{X}{L_{DD}}\right)}\ \frac{d^2\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{X}{L_{DD}}\right)^2} = \frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{X}{L_{DD}}\right)}\left\{1 - \exp\left(-\frac{\phi(x)}{kT}\right)\right\}$$

for $x > 0$

$$\frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{X}{L_{DD}}\right)}\ \frac{d^2\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{X}{L_{D}}\right)^2} = \frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{X}{L_{DD}}\right)}\left\{1 - \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)\right\}$$



for $x < 0$

$$D(x) = -N_{AA}$$

$$h(x) = N_{AA}\ \exp\left(-\frac{\phi(x)}{kT}\right)$$

for $x > 0$

$$D(x) = -N_A$$

$$h(x) = N_A\ \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)$$

as $x \rightarrow -\infty$

$$\phi(x) \rightarrow 0$$

as $x \rightarrow +\infty$

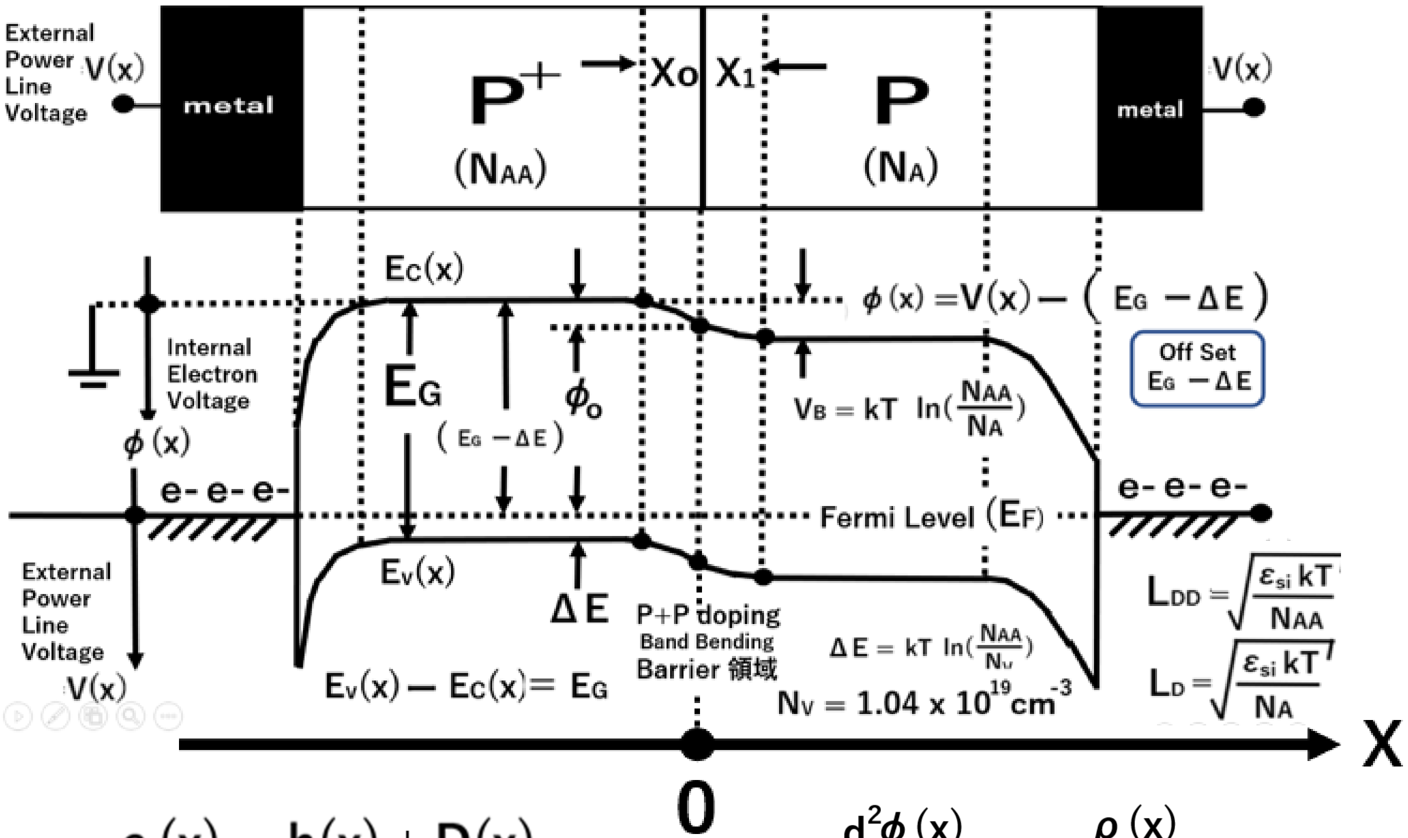
$$\phi(x) \rightarrow V_B = kT\ \ln\left(\frac{N_{AA}}{N_A}\right)$$

$$\rho(x) = h(x) + D(x)$$

$$\frac{d^2\phi(x)}{dx^2} = -\frac{\rho(x)}{\varepsilon_{si}}$$

for $x < 0$
$$\frac{1}{2}\left\{\frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{X}{L_{DD}}\right)}\right\}^2 = \left(\frac{\phi(x)}{kT}\right) + \exp\left(-\frac{\phi(x)}{kT}\right) - 1$$

for $x > 0$
$$\frac{1}{2}\left\{\frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{X}{L_D}\right)}\right\}^2 = \frac{(\phi(x) - V_B)}{kT} + \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right) - 1$$



for $x < 0$

$$D(x) = -N_{AA}$$

$$h(x) = N_{AA}\,\exp\left(-\frac{\phi(x)}{kT}\right)$$

for $x > 0$

$$D(x) = -N_{A}$$

$$h(x) = N_{A}\,\exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)$$

as $x \rightarrow -\infty$

$$\phi(x) \rightarrow 0$$

as $x \rightarrow +\infty$

$$\phi(x) \rightarrow V_B = kT\,\ln\left(\frac{N_{AA}}{N_A}\right)$$

$$\rho(x) = h(x) + D(x)$$

$$\frac{d^2\phi(x)}{dx^2} = -\frac{\rho(x)}{\varepsilon_{si}}$$

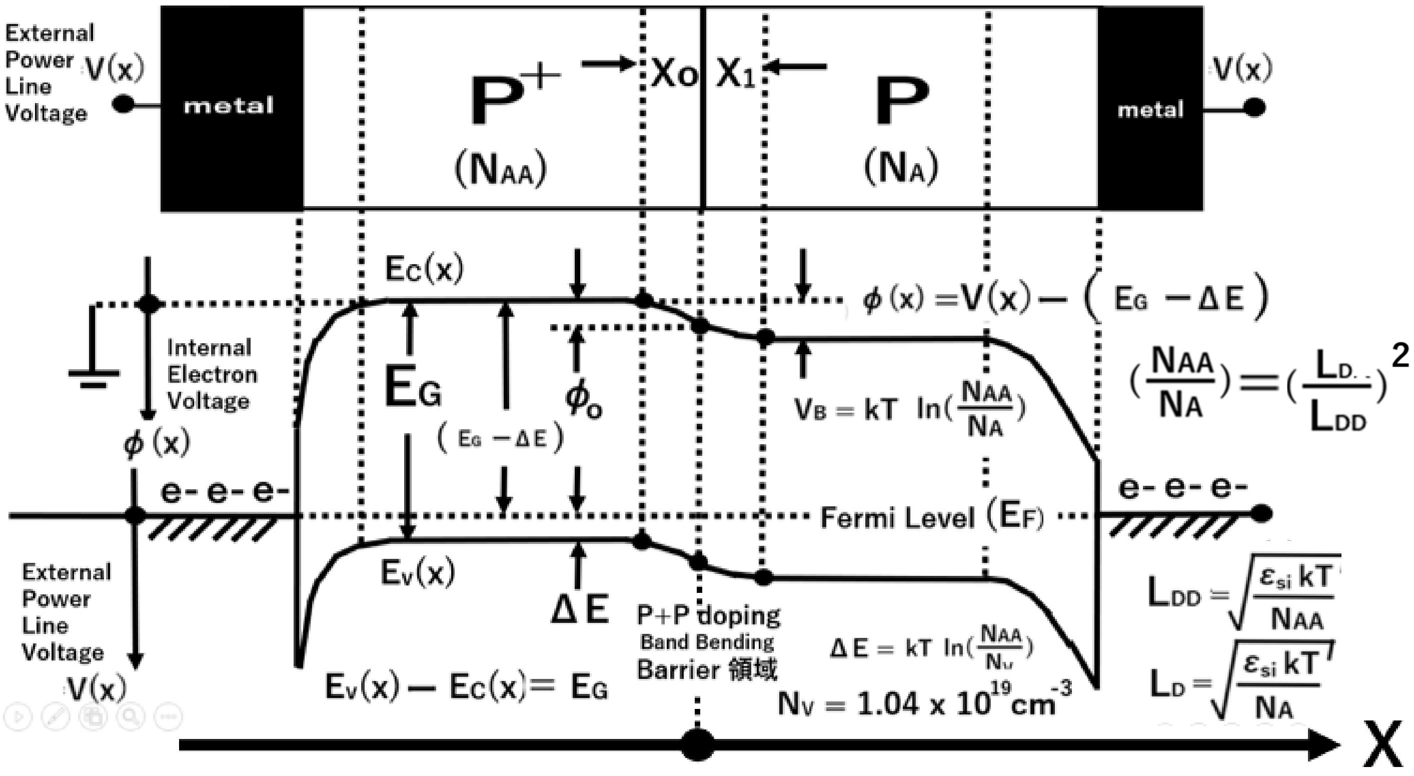
$$\left(\frac{N_{AA}}{N_A}\right) = \left(\frac{L_D}{L_{DD}}\right)^2$$

at $x = -0$

$$\frac{1}{2}\left\{\frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{X}{L_{DD}}\right)}\right\}^2 = \left(\frac{\phi_o}{kT}\right) + \exp\left(-\frac{\phi_o}{kT}\right) - 1$$

at $x = +0$

$$\frac{1}{2}\left\{\frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{X}{L_{D}}\right)}\right\}^2 = \frac{(\phi_o - V_B)}{kT} + \exp\left(-\frac{(\phi_o - V_B)}{kT}\right) - 1$$



for $x < 0$

$$D(x) = -N_{AA}$$

$$h(x) = N_{AA} \exp(-\frac{\phi(x)}{kT})$$

for $x > 0$

$$D(x) = -N_A$$

$$h(x) = N_A \exp(-\frac{(\phi(x) - V_B)}{kT})$$

as $x \to -\infty$

$$\phi(x) \to 0$$

as $x \to +\infty$

$$\phi(x) \to V_B = kT \ln(\frac{N_{AA}}{N_A})$$

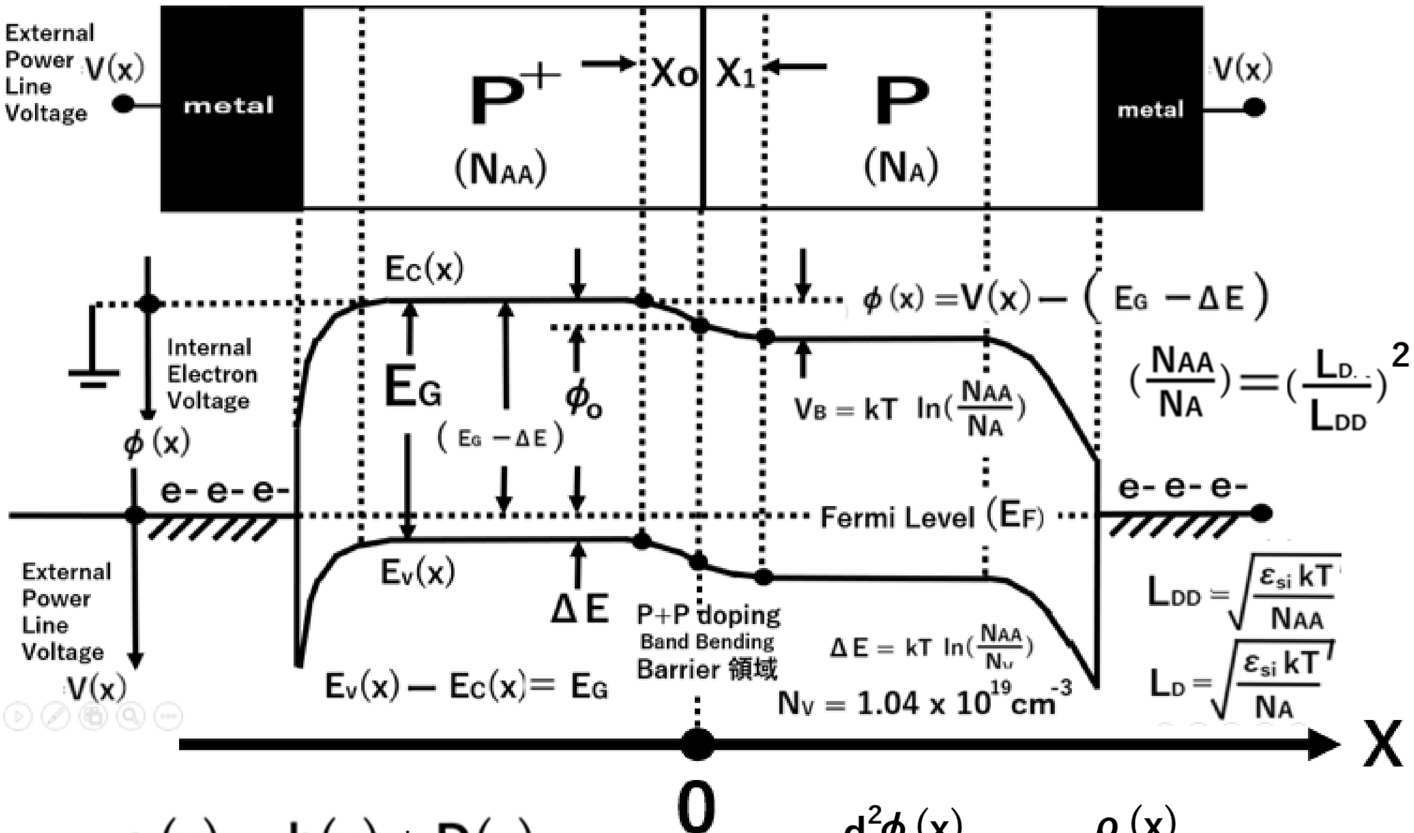
$$\rho(x) = h(x) + D(x)$$

$$\frac{d^2\phi(x)}{dx^2} = -\frac{\rho(x)}{\varepsilon_{si}}$$

at $x = 0$

$$(\frac{N_{AA}}{N_A})\left\{(\frac{\phi_o}{kT}) - 1\right\}$$

$$= \frac{(\phi_o - V_B)}{kT} - 1$$



for $x < 0$

$$D(x) = -N_{AA}$$

$$h(x) = N_{AA}\ \exp\left(-\frac{\phi(x)}{kT}\right)$$

for $x > 0$

$$D(x) = -N_A$$

$$h(x) = N_A \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right)$$

as $x \to -\infty$

$$\phi(x) \to 0$$

as $x \to +\infty$

$$\phi(x) \to V_B = kT\ \ln\left(\frac{N_{AA}}{N_A}\right)$$

$$\rho(x) = h(x) + D(x)$$

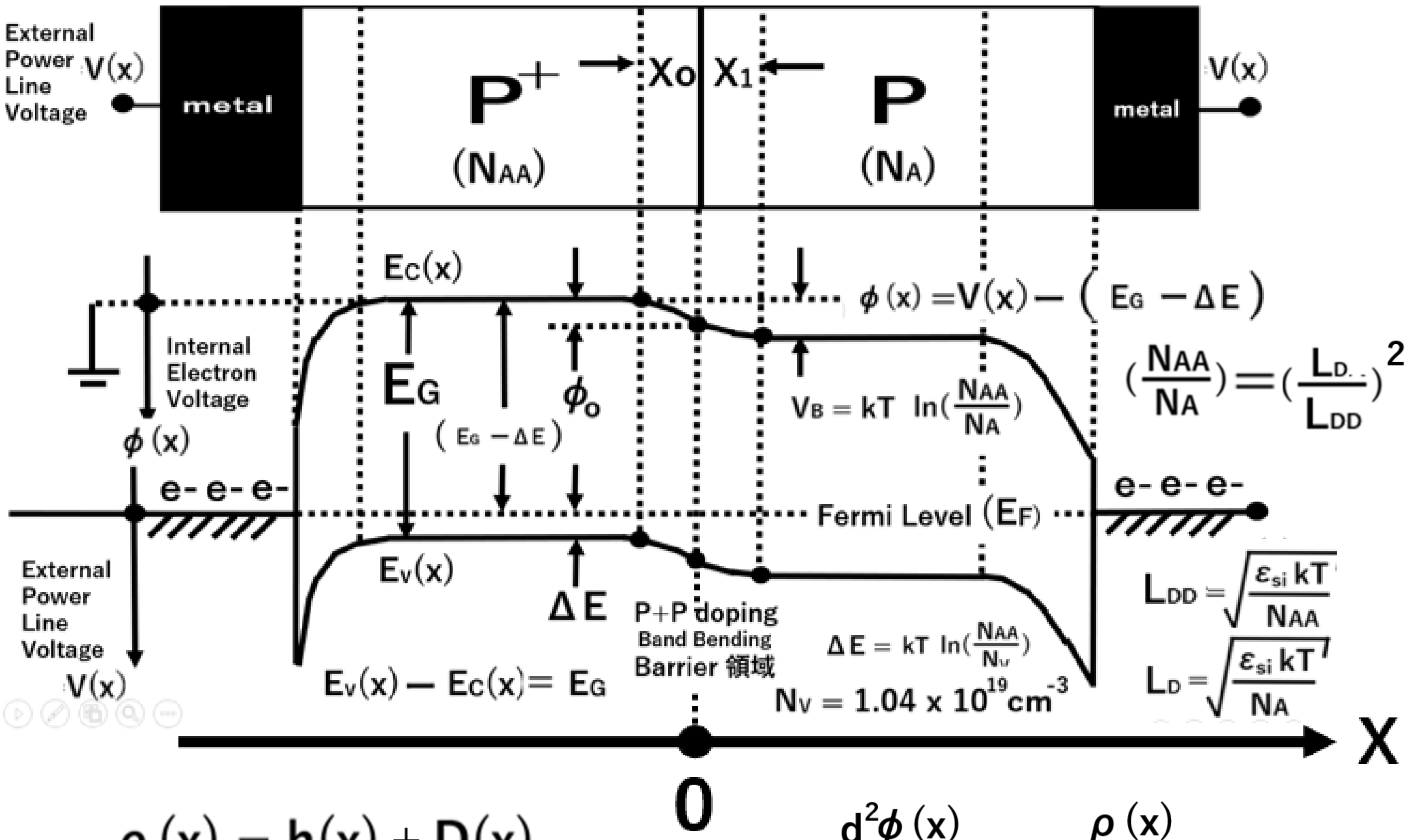
$$\frac{d^2\phi(x)}{dx^2} = -\frac{\rho(x)}{\varepsilon_{si}}$$

$$\left(\frac{\phi_o}{kT}\right) = \left\{ 1 - \frac{\ln\left(\frac{N_{AA}}{N_A}\right)}{\left(\frac{N_{AA}}{N_A}\right) - 1} \right\}$$

at $x = 0$

$$\left(\frac{N_{AA}}{N_A}\right)\left\{\left(\frac{\phi_o}{kT}\right) - 1\right\}$$

$$= \frac{(\phi_o - V_B)}{kT} - 1$$



$\left(\dfrac{N_{AA}}{N_A}\right)$	$\left(\dfrac{\phi_o}{kT}\right)$
1	0
2	0.306853
3	0.450694
4	0.537902
5	0.597641
10	0.744157
100	0.953483
1000	0.993085
10000	0.999079

$$\rho(x) = h(x) + D(x)$$

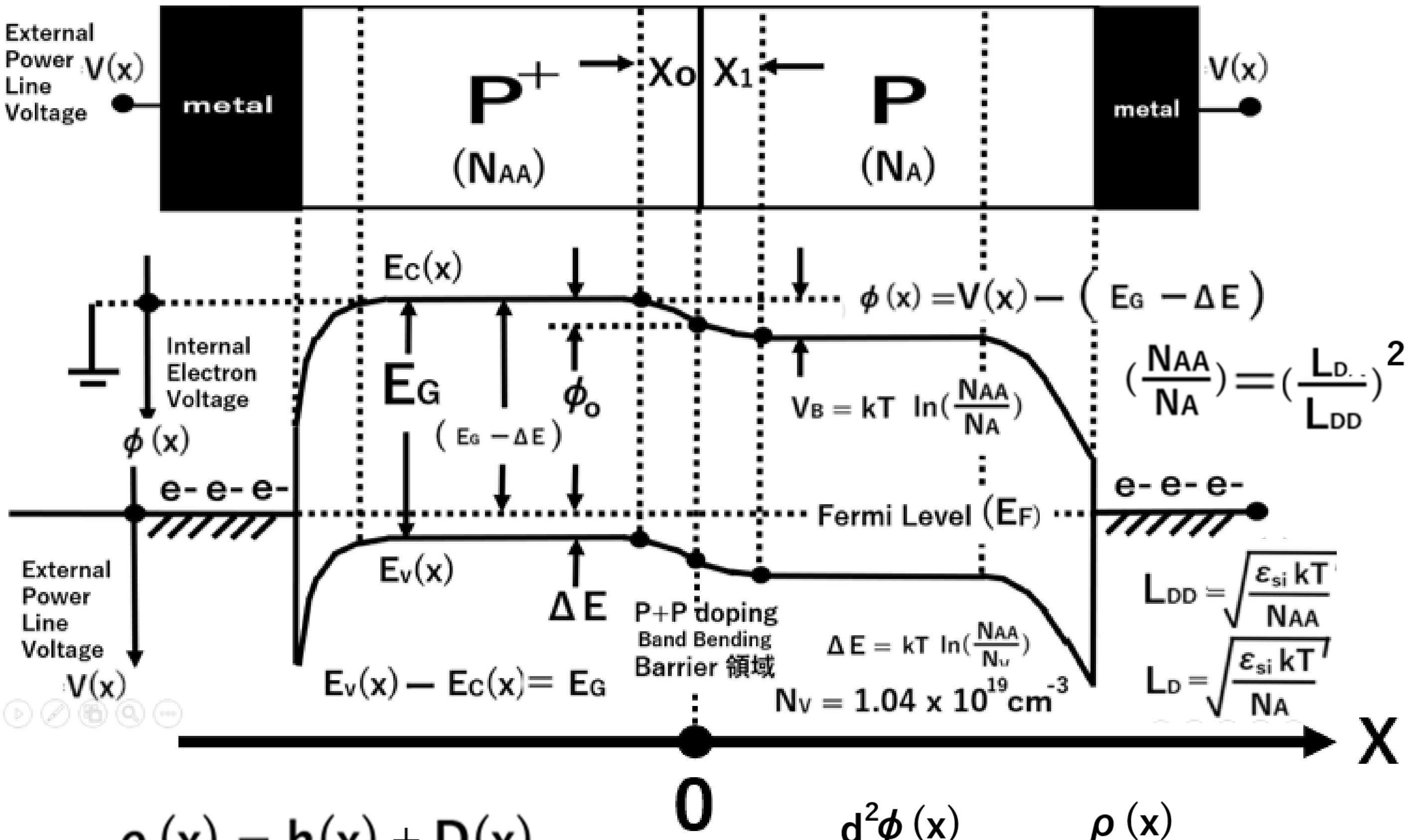
$$\frac{d^2\phi(x)}{dx^2} = -\frac{\rho(x)}{\varepsilon_{si}}$$

at $x = 0$

$$\left(\frac{N_{AA}}{N_A}\right)\left\{\left(\frac{\phi_o}{kT}\right) - 1\right\}$$

$$= \frac{(\phi_o - V_B)}{kT} - 1$$

$$\left(\frac{\phi_o}{kT}\right) = \left\{1 - \frac{\ln\left(\dfrac{N_{AA}}{N_A}\right)}{\left(\dfrac{N_{AA}}{N_A}\right) - 1}\right\}$$



$\left(\frac{N_{AA}}{N_A}\right)$	$\left(\frac{\phi_o}{kT}\right)$
1	0
2	0.306853
3	0.450694
4	0.537902
5	0.597641
10	0.744157
100	0.953483
1000	0.993085
10000	0.999079

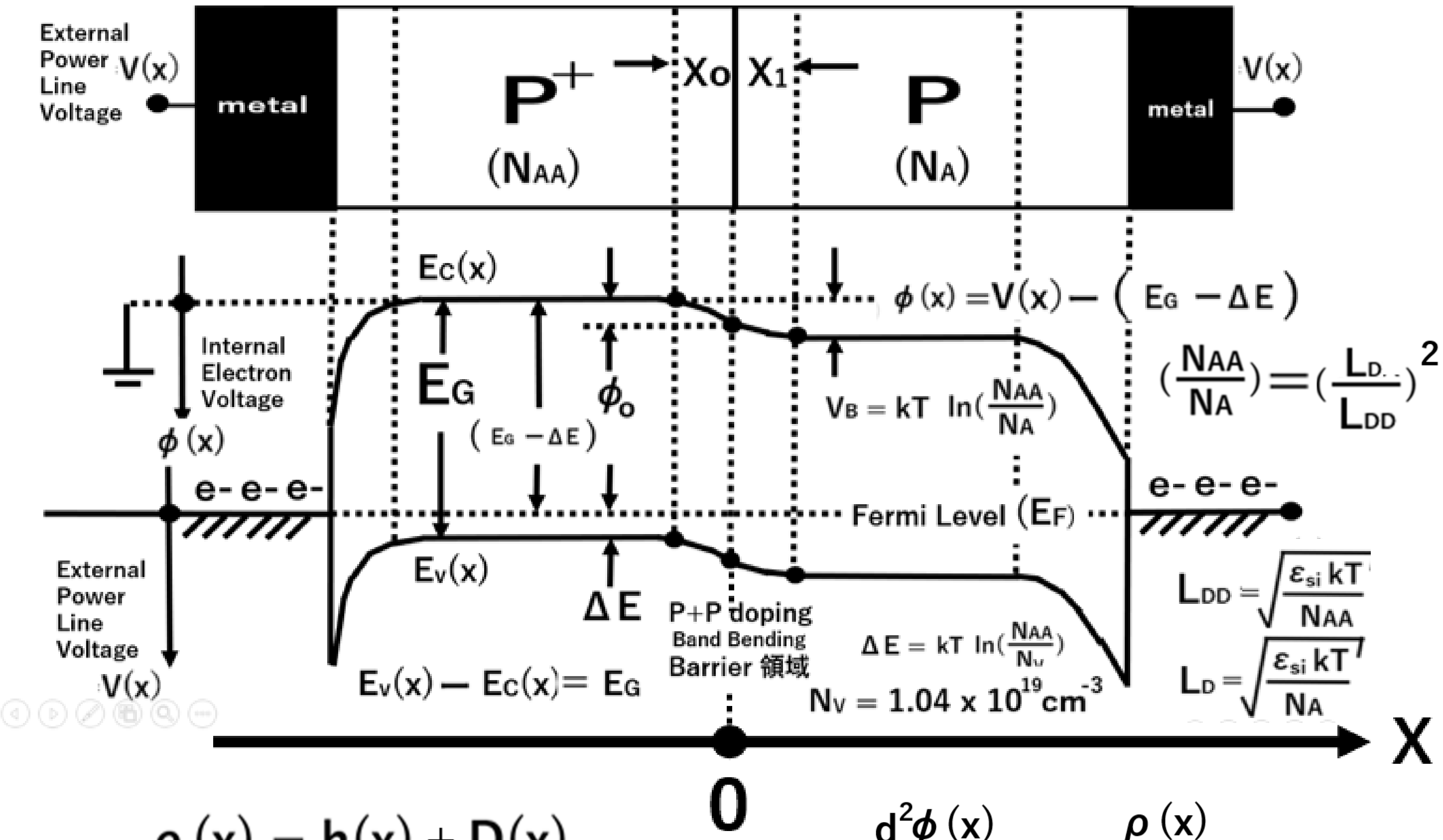
$$\rho(x) = h(x) + D(x)$$

$$\frac{d^2\phi(x)}{dx^2} = -\frac{\rho(x)}{\varepsilon_{si}}$$

$$\left(\frac{\phi_o}{kT}\right) = \left\{ 1 - \frac{\ln\left(\frac{N_{AA}}{N_A}\right)}{\left(\frac{N_{AA}}{N_A}\right) - 1} \right\}$$

$$\text{at } x = -0 \quad \frac{1}{2}\left\{\frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_{DD}}\right)}\right\}^2 = \left(\frac{\phi_o}{kT}\right) + \exp\left(-\frac{\phi_o}{kT}\right) - 1$$

$$\text{at } x = +0 \quad \frac{1}{2}\left\{\frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_{D}}\right)}\right\}^2 = \frac{(\phi_o - V_B)}{kT} + \exp\left(-\frac{(\phi_o - V_B)}{kT}\right) - 1$$



$$\rho(x) = h(x) + D(x)$$

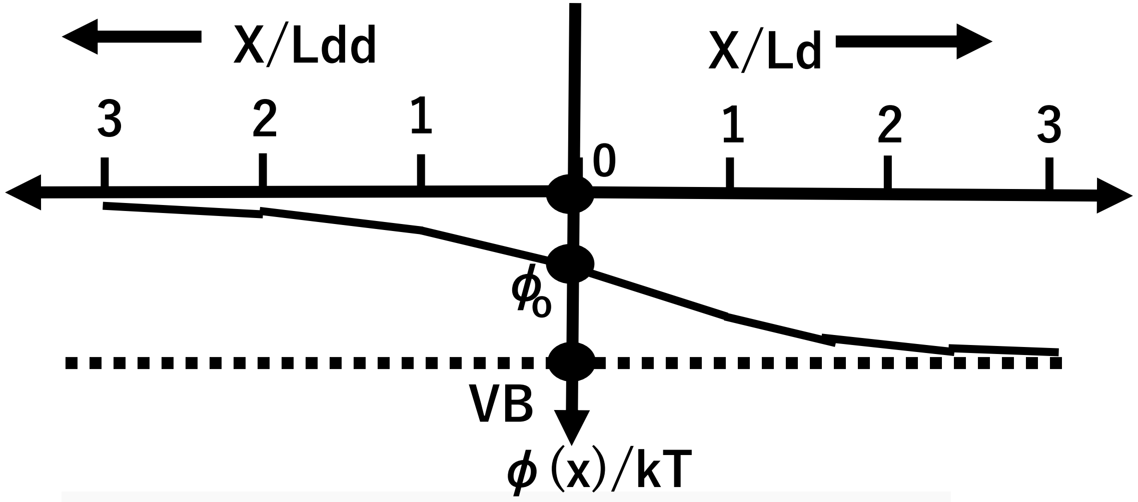
$$\frac{d^2\phi(x)}{dx^2} = -\frac{\rho(x)}{\varepsilon_{si}}$$

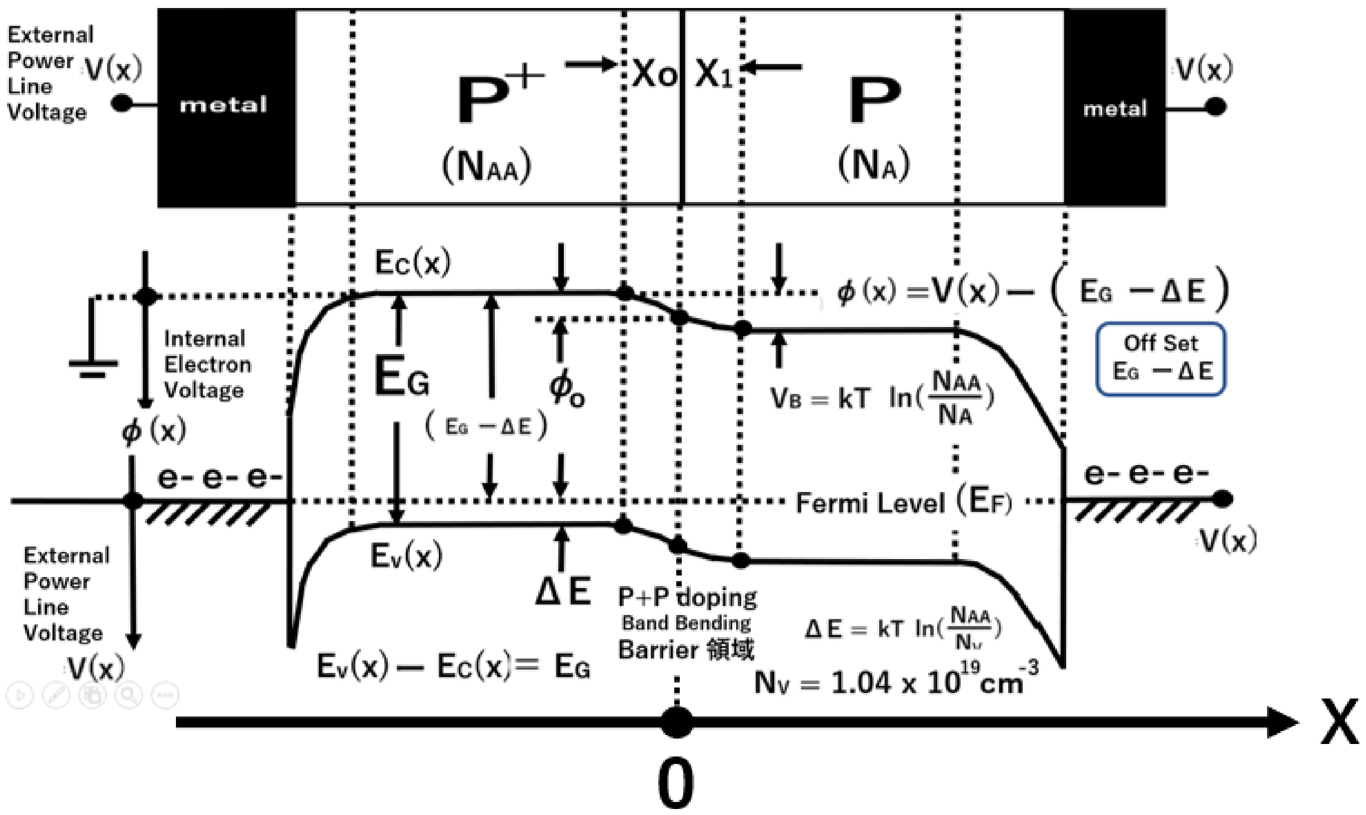
$\left(\frac{N_{AA}}{N_A}\right)$	$\left(\frac{\phi_o}{kT}\right)$
1	0
2	0.306853
3	0.450694
4	0.537902
5	0.597641
10	0.744157
100	0.953483
1000	0.993085
10000	0.999079

$$\left(\frac{\phi_o}{kT}\right) = \left\{ 1 - \frac{\ln\left(\frac{N_{AA}}{N_A}\right)}{\left(\frac{N_{AA}}{N_A}\right) - 1} \right\}$$

$$\text{for } x < 0 \quad \frac{1}{2}\left\{\frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_{DD}}\right)}\right\}^2 = \left(\frac{\phi(x)}{kT}\right) + \exp\left(-\frac{\phi(x)}{kT}\right) - 1$$

$$\text{for } x > 0 \quad \frac{1}{2}\left\{\frac{d\left(\frac{\phi(x)}{kT}\right)}{d\left(\frac{x}{L_D}\right)}\right\}^2 = \frac{(\phi(x) - V_B)}{kT} + \exp\left(-\frac{(\phi(x) - V_B)}{kT}\right) - 1$$





For NAA/NA = 10000,

ln(NAA/NA) = 9.210340
$\phi(0)/kT$ = 0.999079.

At x = − Ldd , $\phi(x)/kT$ = 0.405642 $\phi(x)/\phi(0)$ = 0.406016
At x = − 2*Ldd , $\phi(x)/kT$ = 0.155575 $\phi(x)/\phi(0)$ = 0.155719
At x = − 3*Ldd , $\phi(x)/kT$ = 0.058170 $\phi(x)/\phi(0)$ = 0.058223

At x = + Ld , $\phi(x)/kT$ = 8.108429 $\phi(x)/\phi(0)$ = 0.880362
At x = + 2*Ld , $\phi(x)/kT$ = 8.852071 $\phi(x)/\phi(0)$ = 0.961101
At x = + 3*Ld , $\phi(x)/kT$ = 9.083526 $\phi(x)/\phi(0)$ = 0.986231

Appendix E

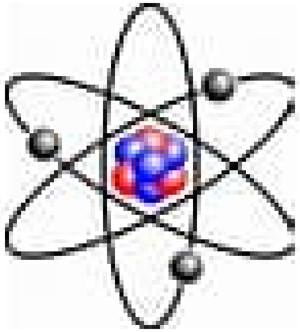
太陽電池の動作原理のための半導体基礎知識

半導体の基礎知識

太陽電池の動作原理を理解するために

半導体の基礎講座

（1）原子とは？



原子核

電子

陽子

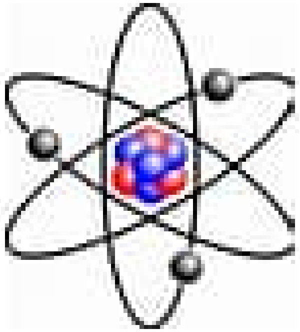
中性子

原子

物質を構成する基本的な粒子で化学元素としての特性を失わない最小の微粒子。一個の原子核とそれをとりまく何個かの電子とから構成される。大きさは半径 10^{-10}m 程度。原子の化学的性質は主としてそれのもつ電子の個数で定まる。

半導体の基礎講座

（2）電子とは？



原子核

電子

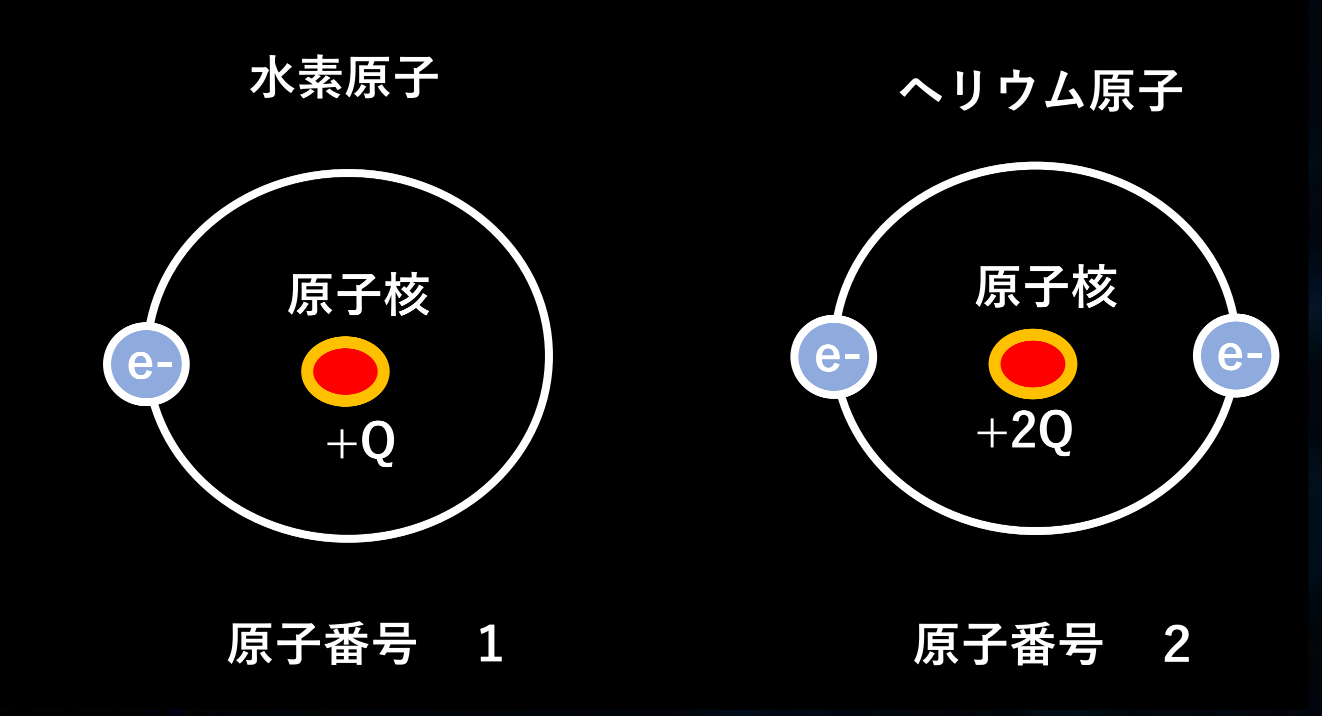
陽子

中性子

電子

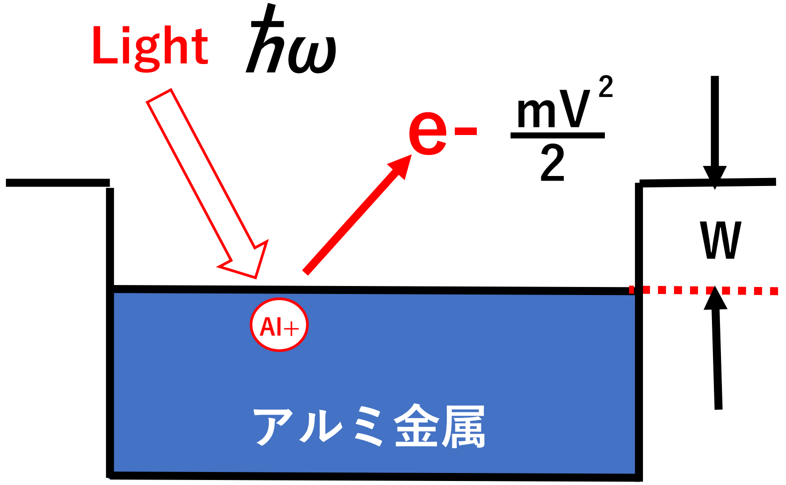
素粒子の一。記号 e　負の電気素量をもち，スピン 1/2，質量 9.1×10^{-31} kg で安定。レプトンに属する。原子核のまわりに分布して原子を構成。物質内の電子の状態は物質の性質を決める重要な要素であり，またすべての電磁気的現象の根源である。

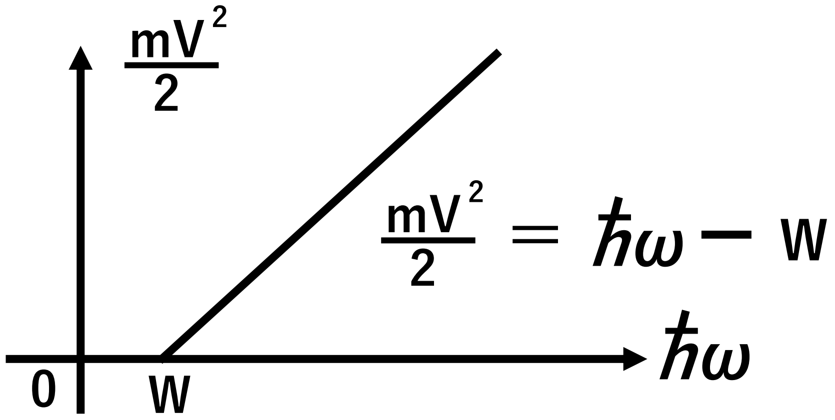
物質には質量がある。重力（万有引力）の法則に従う。
電子と陽子には質量の他にさらに電荷があり、クーロンの法則に従う。



半導体の基礎講座

（３）金属とは？



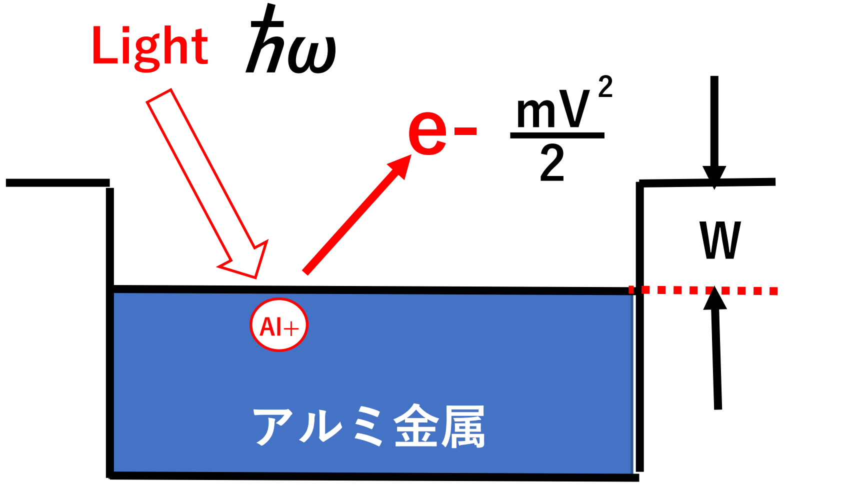


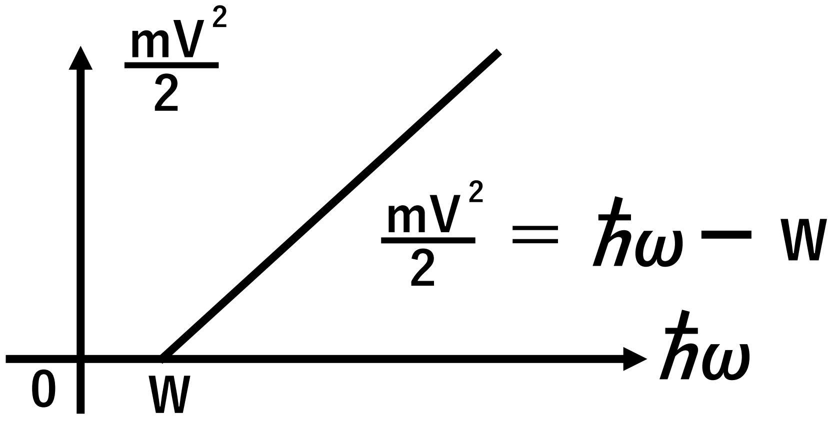
金属

単体のうち，金属光沢をもち，熱や電気をよく伝え，展性や延性に富む物質の総称。比重が四ないし五以下のものを軽金属，それより大きなものを重金属という。金・銀・白金族元素，あるいはこれらにイオン化傾向が水素より小さい銅・水銀なども加えて貴金属といい，イオン化傾向が大きい金属を卑金属という。さまざまな異種金属間の固溶体や金属間化合物を合金といい，広義にはこれも金属に含める。

半導体の基礎講座

（3）金属とは？





金属

単体のうち，金属光沢をもち，熱や電気をよく伝え，展性や延性に富む物質の総称。比重が四ないし五以下のものを軽金属，それより大きなものを重金属という。金・銀・白金族元素，あるいはこれらにイオン化傾向が水素より小さい銅・水銀なども加えて貴金属といい，イオン化傾向が大きい金属を卑金属という。さまざまな異種金属間の固溶体や金属間化合物を合金といい，広義にはこれも金属に含める。

物質には質量がある。重力（万有引力）の法則に従う。
電子と陽子には質量の他にさらに電荷があり、クーロンの法則に従う。

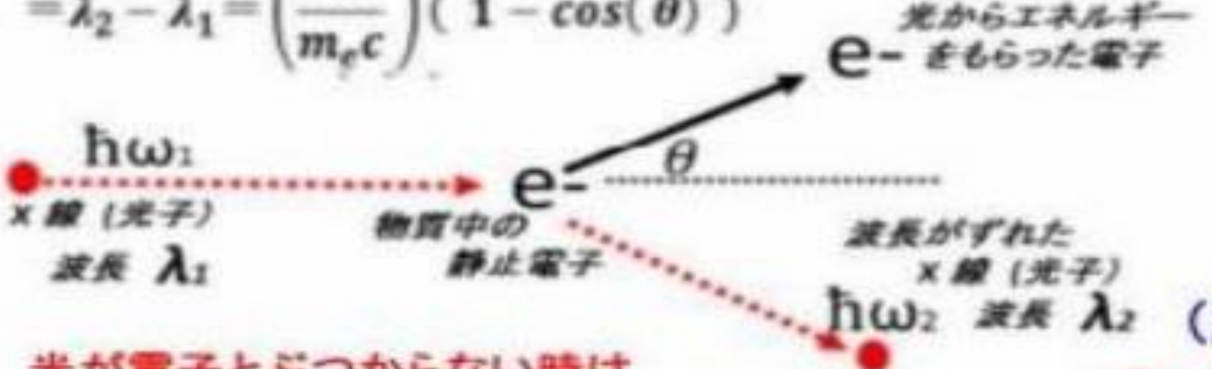
地球の引力圏から無重力宇宙空間へ脱出するロケット

W ＝引力脱出エネルギー

●光は波でもあり、また粒子（光子）でもある (Albert Einstein 1900)

●玉突きと同じ古典物理モデルで記述できる。
●反射光の角度と波長の関係から電子の質量が求まる！

$$\Delta\lambda = \lambda_2 - \lambda_1 = \left(\frac{h}{m_e c}\right)(1 - \cos(\theta))$$



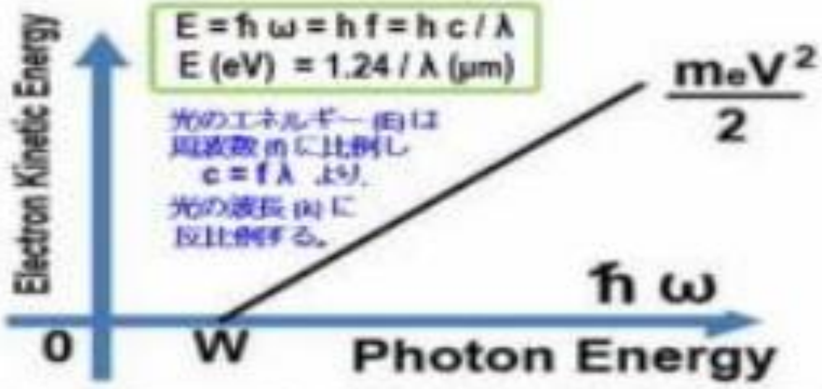
光が電子とぶつからない時は
Θ＝0 で光は直進し波長の変化はない。

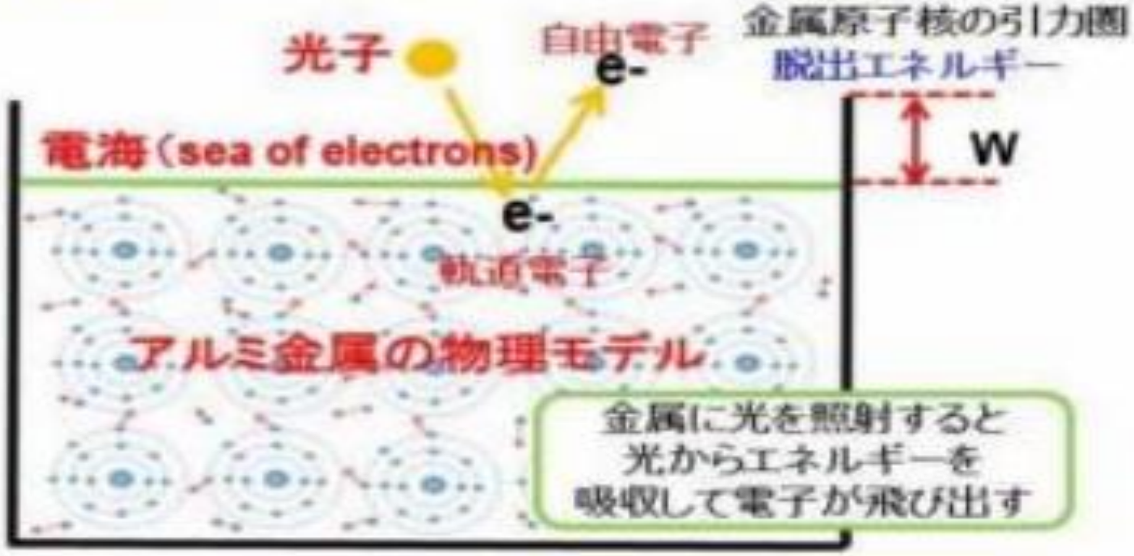
（脱出エネルギー）＝半導体のEnergy Gap

For Silicon, E_G = 1.10 eV and λ = 1.12 μm

光の速度	C	$= 2.99792458 \times 10^{10}$ cm/sec
Plank 定数	h	$= 6.62606957 \times 10^{-34}$ Joule・sec
電子の質量	m_e	$= 9.10938291 \times 10^{-31}$ kg

●金属の物理モデル（器の中に入った水モデル）

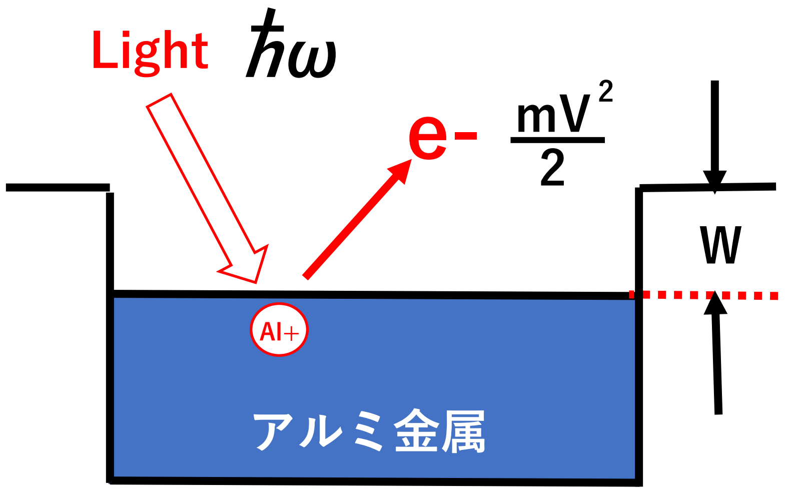


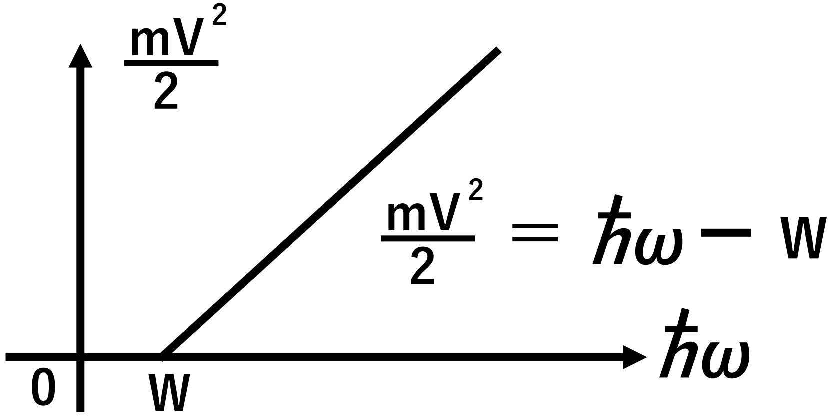


Work Function (W)の値から金属の種類が判明する。

半導体の基礎講座

（4）絶縁体とは？

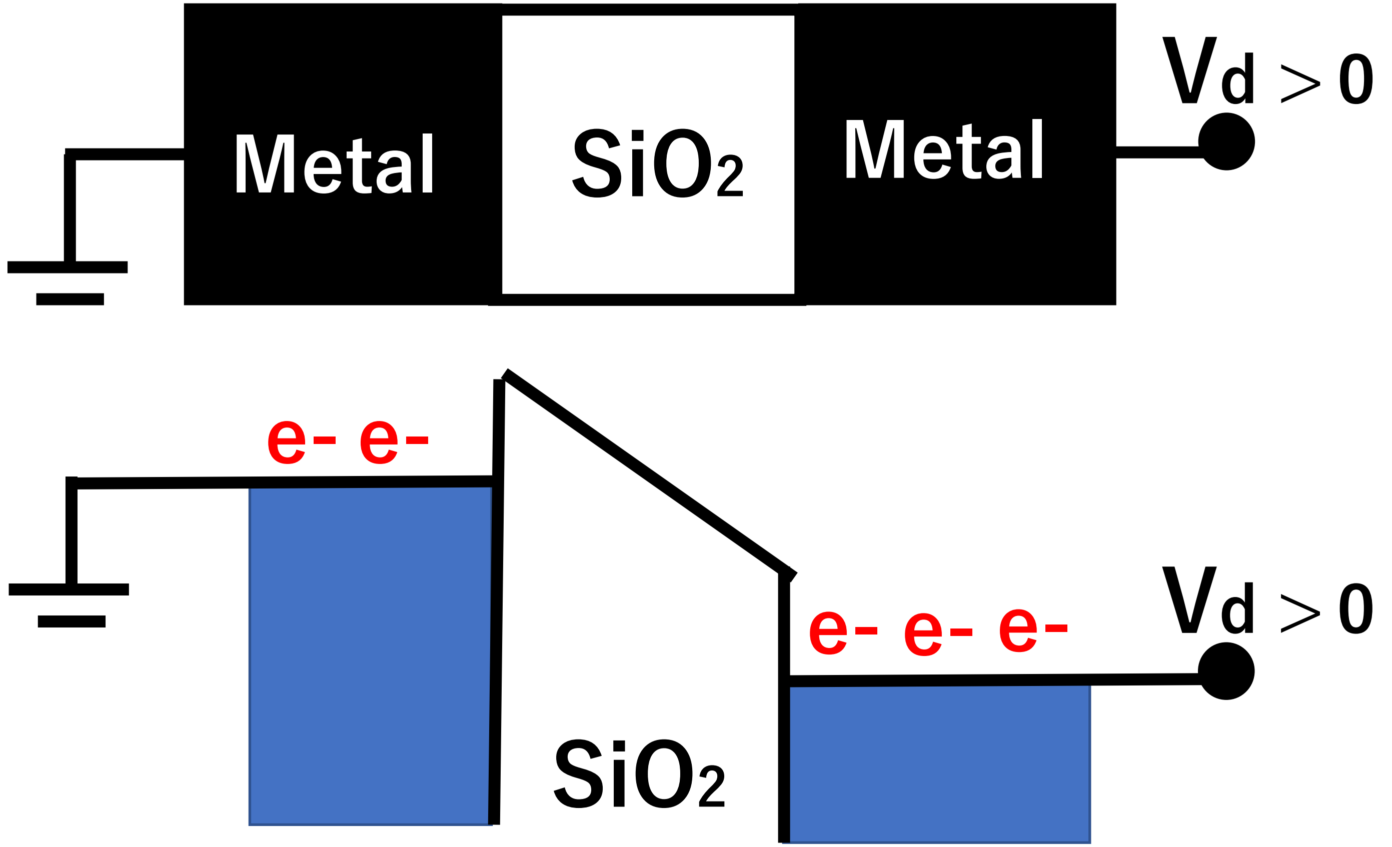




絶縁体

電気伝導率が小さく、電気のきわめて流れにくい物体。
ガラス・雲母・ベークライト・ゴム・パラフィンなど。

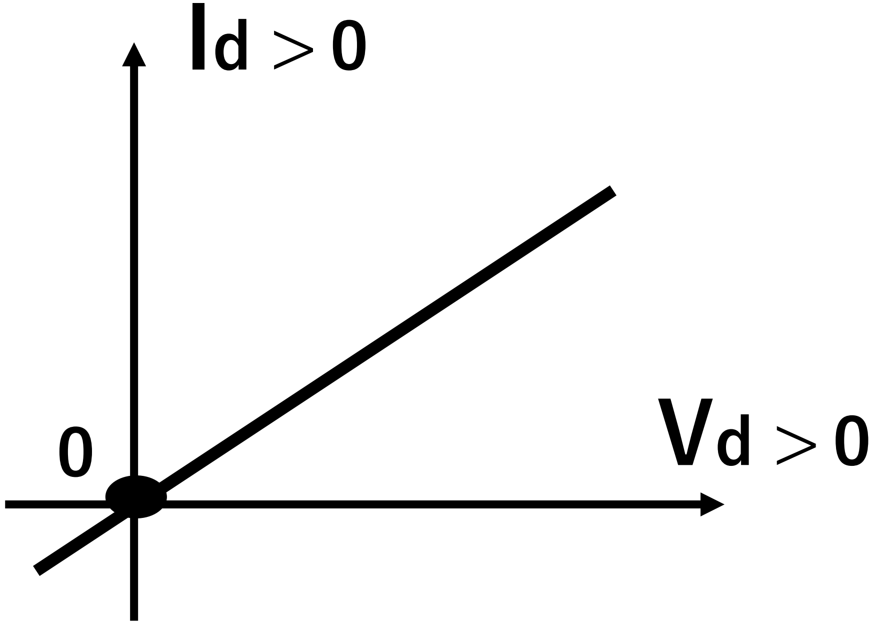
熱伝導率が小さく、熱をきわめて伝えにくい物体でもある。
コルク・粘土・煉瓦・ファイバー・発泡スチロールなど。



半導体の基礎講座

（５）抵抗体とは？

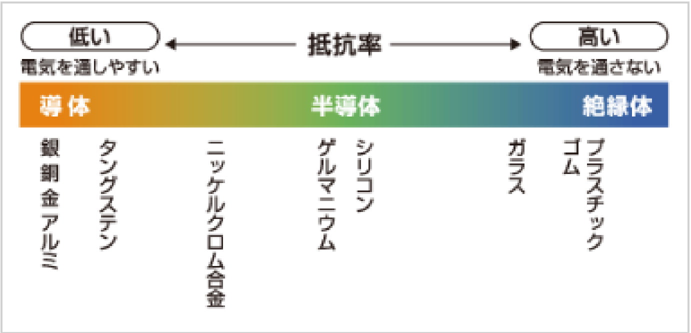
$$I_d = \frac{V_d}{R}$$ （Ohmの法則）

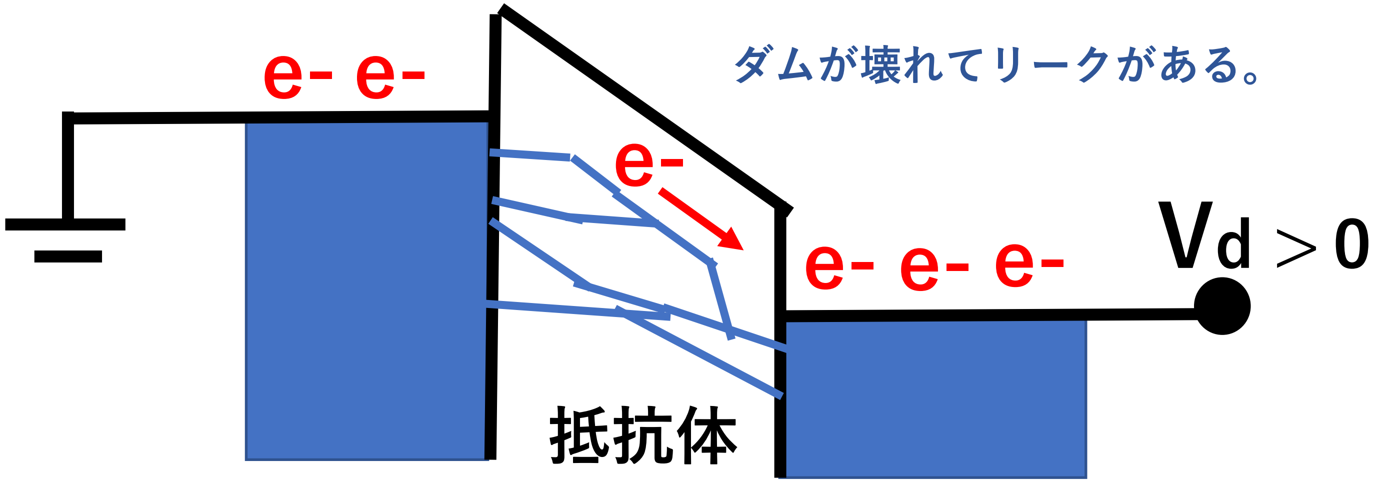


抵抗体

導体・半導体・絶縁体

金属などの電気を通すものを導体、ビニールなどの電気を通さないものを絶縁体と呼び、その中間の性質を持つものを半導体と呼びます。導体の中で抵抗率の高いものが抵抗体の材料となります。

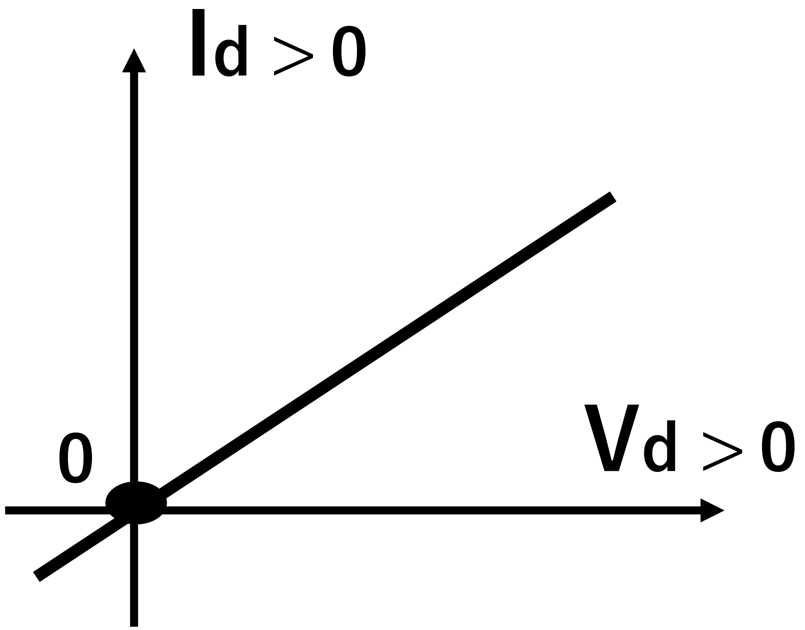




半導体の基礎講座

（6）半導体とは？

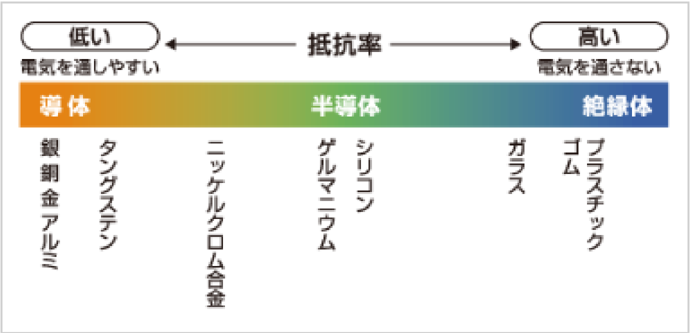
$$I_d = \frac{V_d}{R} \quad \text{（Ohmの法則）}$$



抵抗体

導体・半導体・絶縁体

金属などの電気を通すものを導体、ビニールなどの電気を通さないものを絶縁体と呼び、その中間の性質を持つものを半導体と呼びます。導体の中で抵抗率の高いものが抵抗体の材料となります。



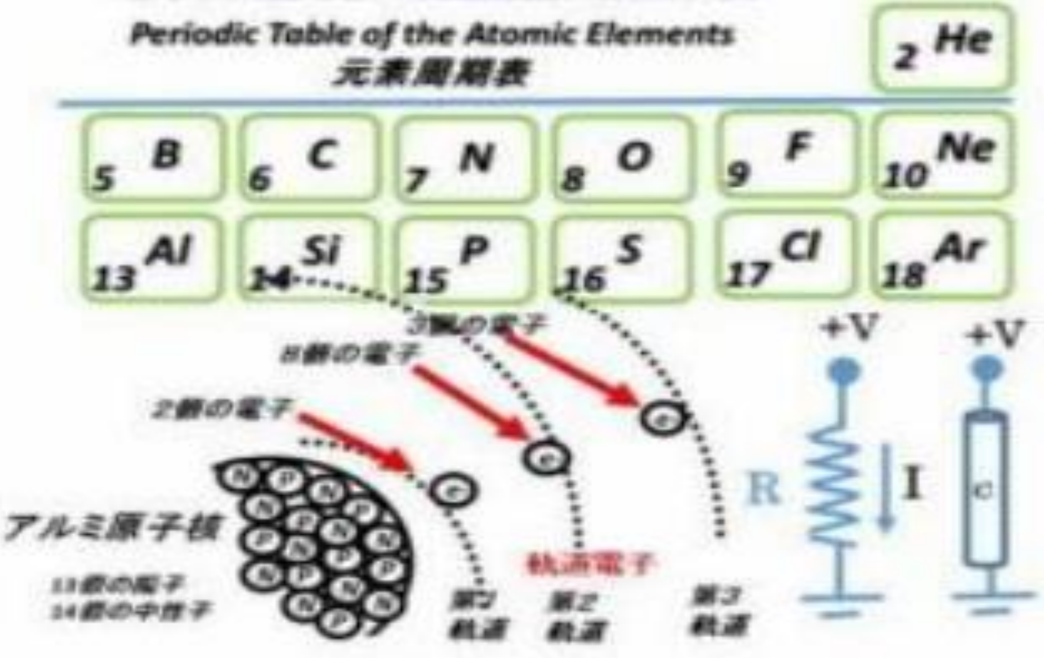
●P-type 半導体とは？

ボロン原子(B)を少量混ぜて、Silicon結晶を造ると抵抗値が下がる。
電流の正体は、正（Positive)の電荷を持った粒子である。

●N-type 半導体とは？

リン原子（P)を少量混ぜて、Silicon結晶を造ると抵抗値が下がる。
電流の正体は、負（Negative)の電荷を持った粒子(電子）である。

軌道電子の物理モデルは
地球や火星などの軌道惑星に類似する。



●自由電子は当然空間を自由に浮遊し
移動する。しかし、結晶体の中でも、
結晶体の原子核の引力圏の外では
自由に電子は浮遊することができる。

●シリコン結晶体では、電子を1つ失った
シリコンイオン(Si+) は隣接する中性の
シリコン原子から電子を1つ盗み、中性に
もどる。その電子を盗まれた、シリコンイオ
ン(Si+) は、また別の中性のシリコン原子
から電子を盗む。ホールはこうして移動する。

●原子構造(原子核と電子)と太陽系(太陽と惑星)の類似

アルミ原子(中性)$_{13}$ = アルミイオン (Al +) $_{12}$ + 自由電子 (e-)

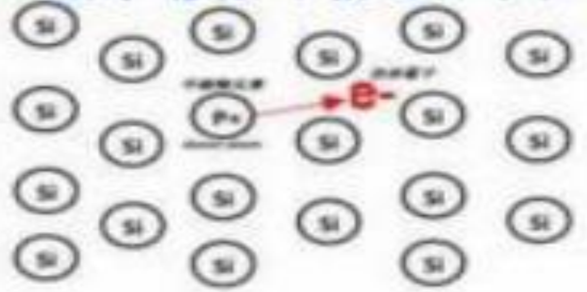
シリコン原子(中性)$_{14}$ = シリコンイオン (Si +)$_{13}$ + 自由電子 (e-)

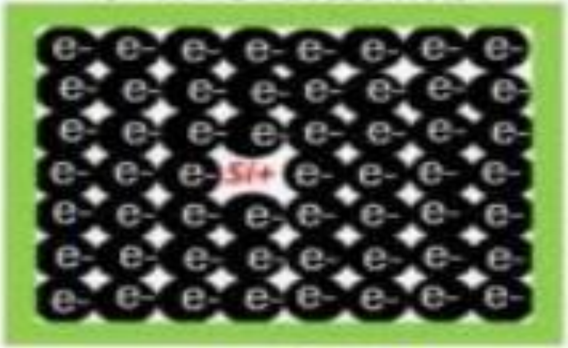
りん原子(中性)$_{15}$ = りんイオン (P+)$_{14}$ + 自由電子 (e-)

ボロンの原子(中性)$_{5}$ + 自由電子 (e-) = ボロンイオン(B-)$_{6}$

P 型半導体の物理モデル

N 型半導体の物理モデル

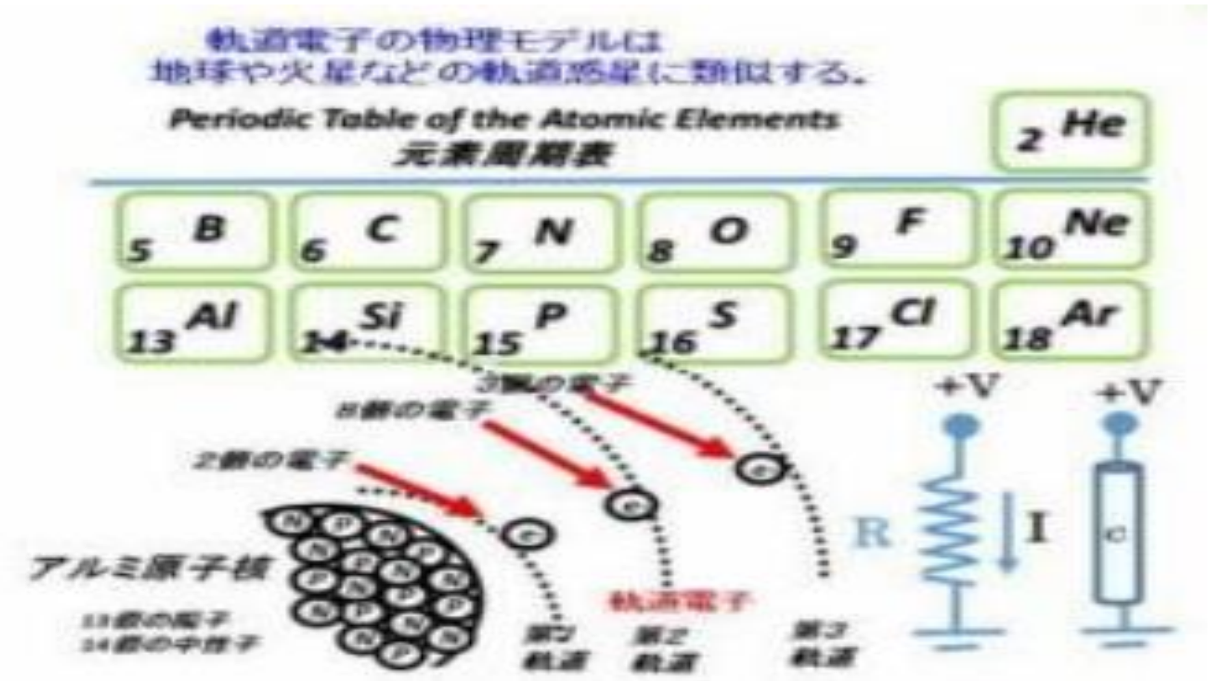




Holeが主役

空っぽの箱

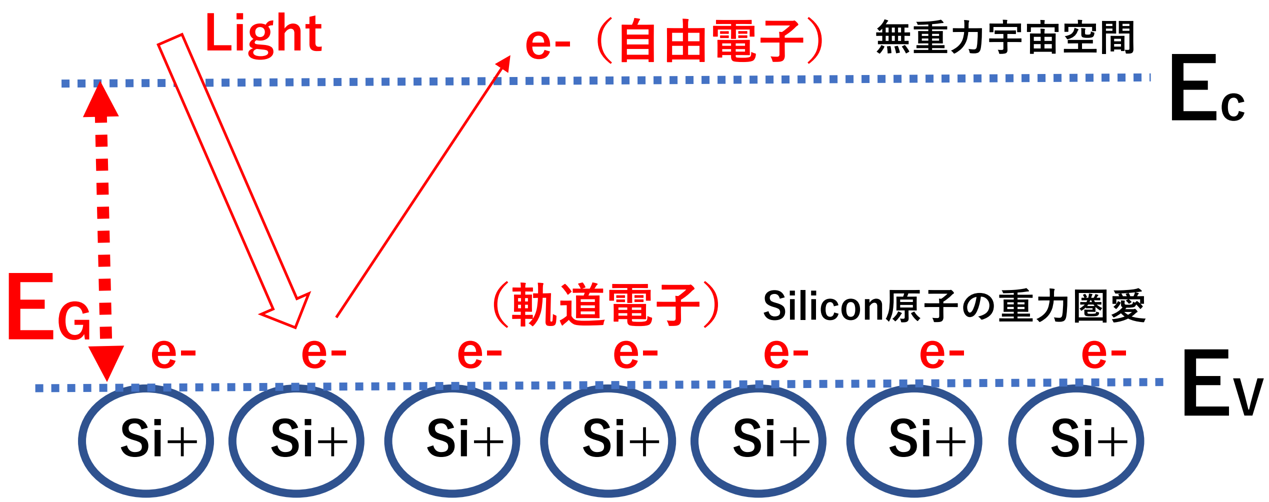
電子が主役

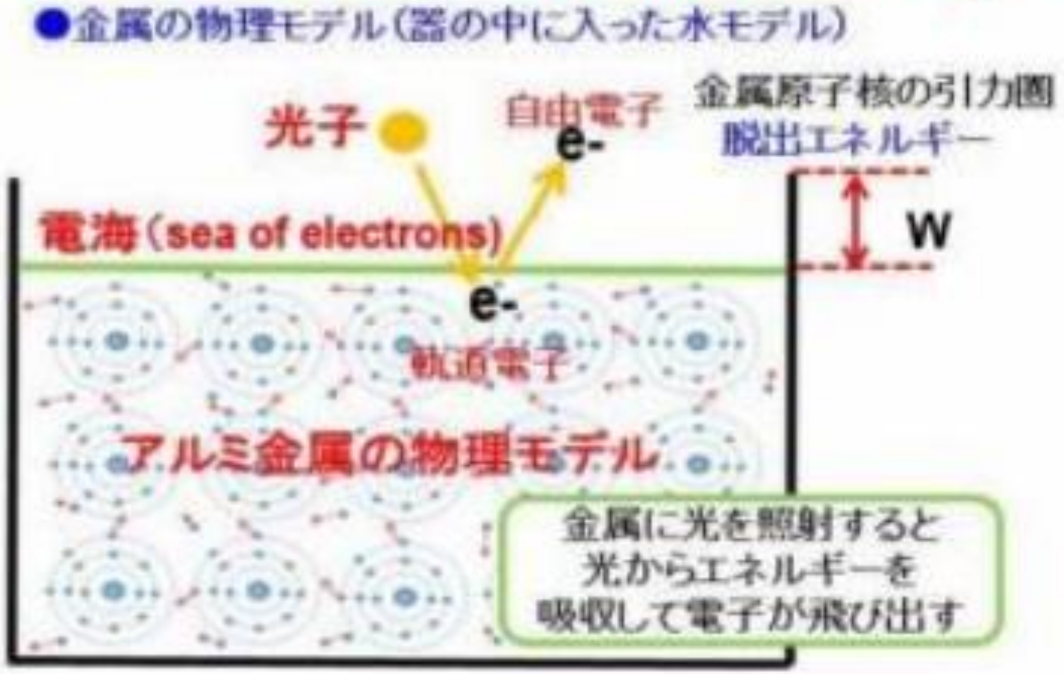


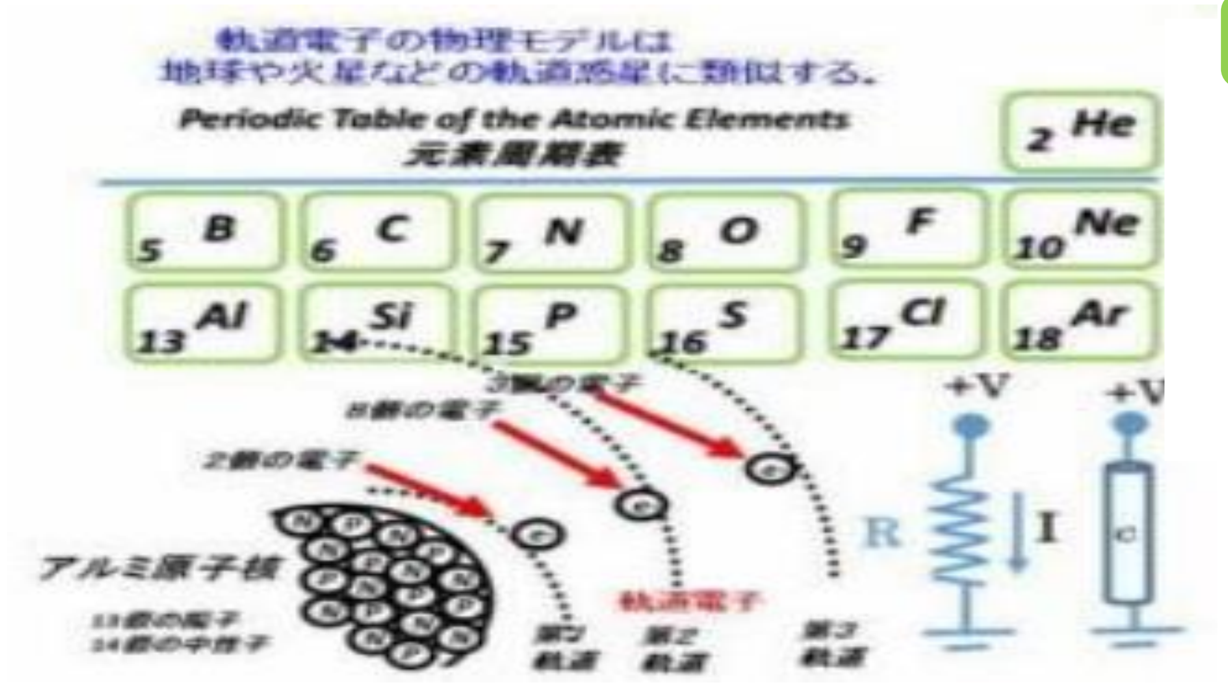
(脱出エネルギー)=半導体のEnergy Gap

For Silicon, E_G = 1.10 eV and λ = 1.12 μm

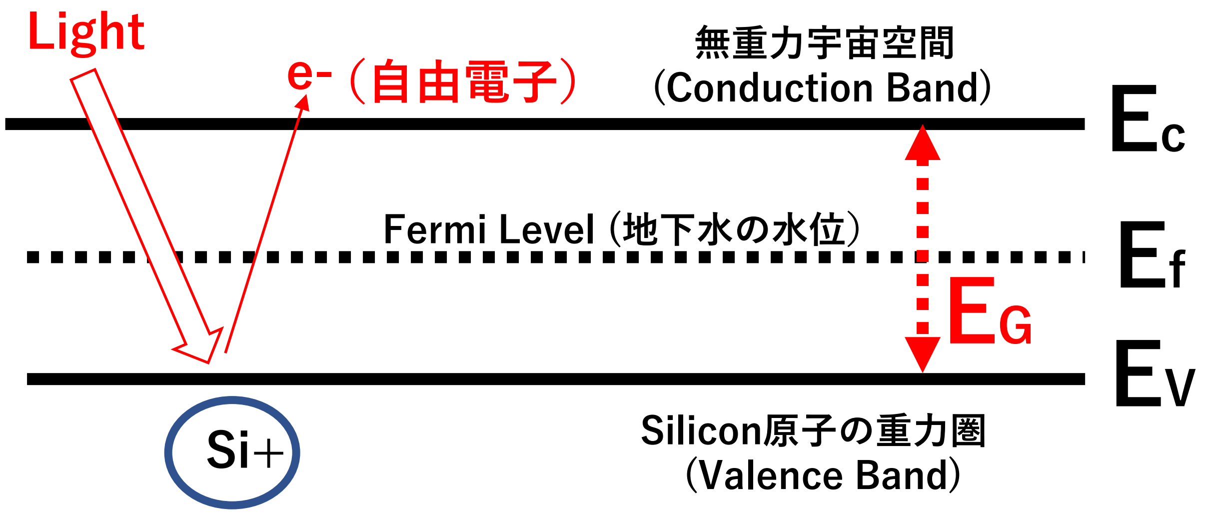
Silicon 半導体の Band 理論のイメージ図



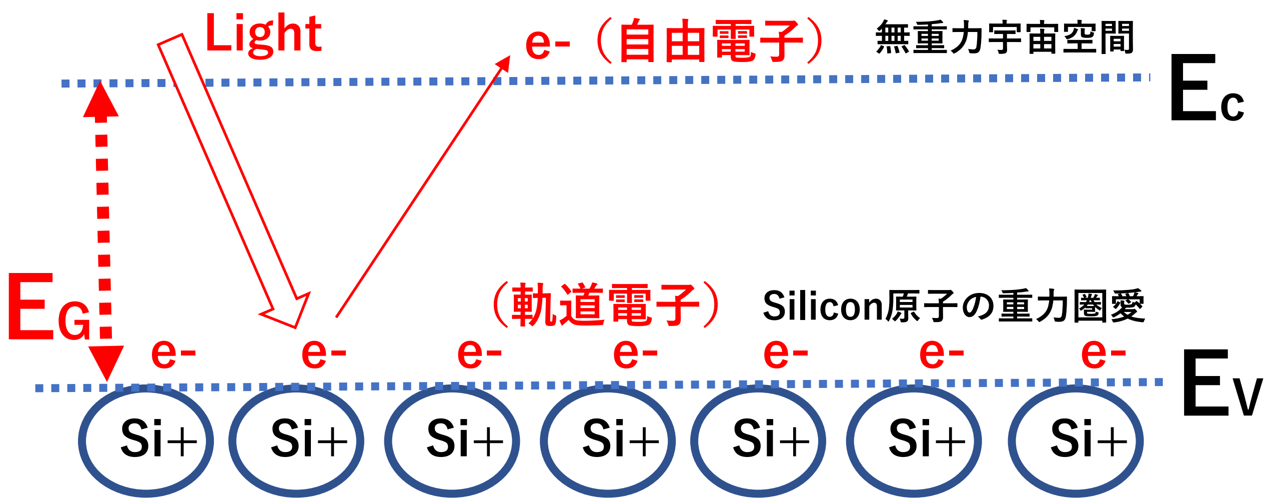




光のエネルギーで光電子（ e- ）とホール（ Si+ ）が発生する。



Silicon 半導体の Band 理論のイメージ図



Total Charge Density in Silicon Crystal

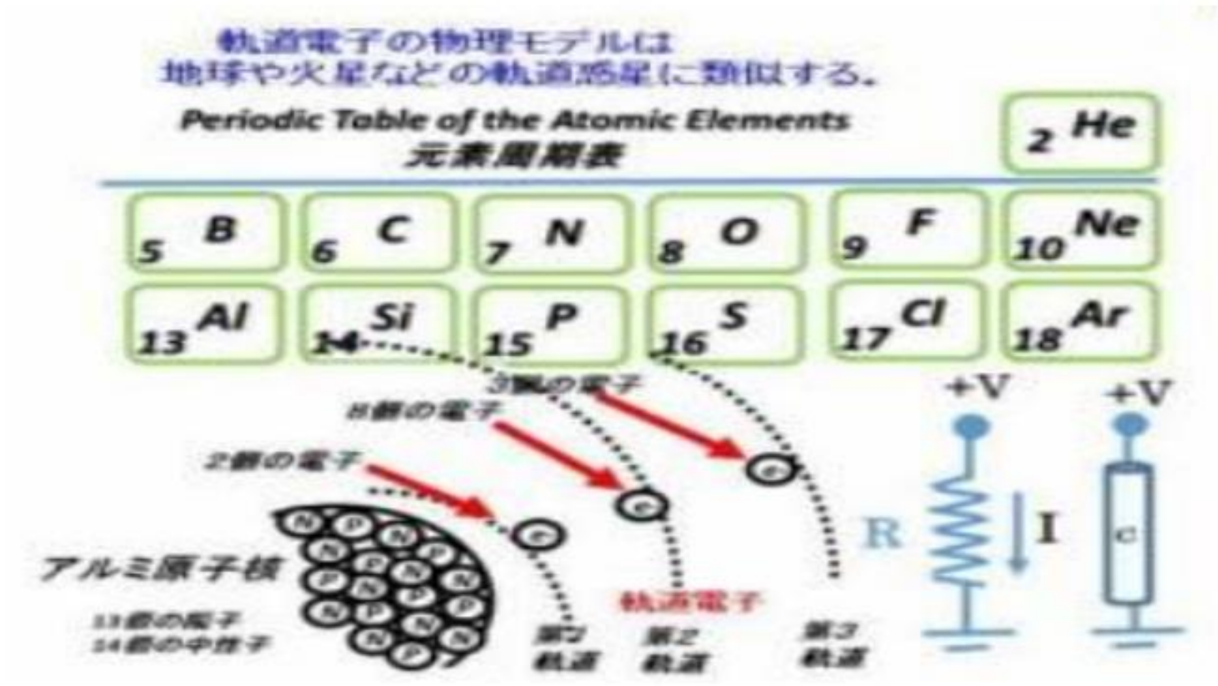
$$\rho(x) = P(x) - N(x) + D(X)$$

Hole Density

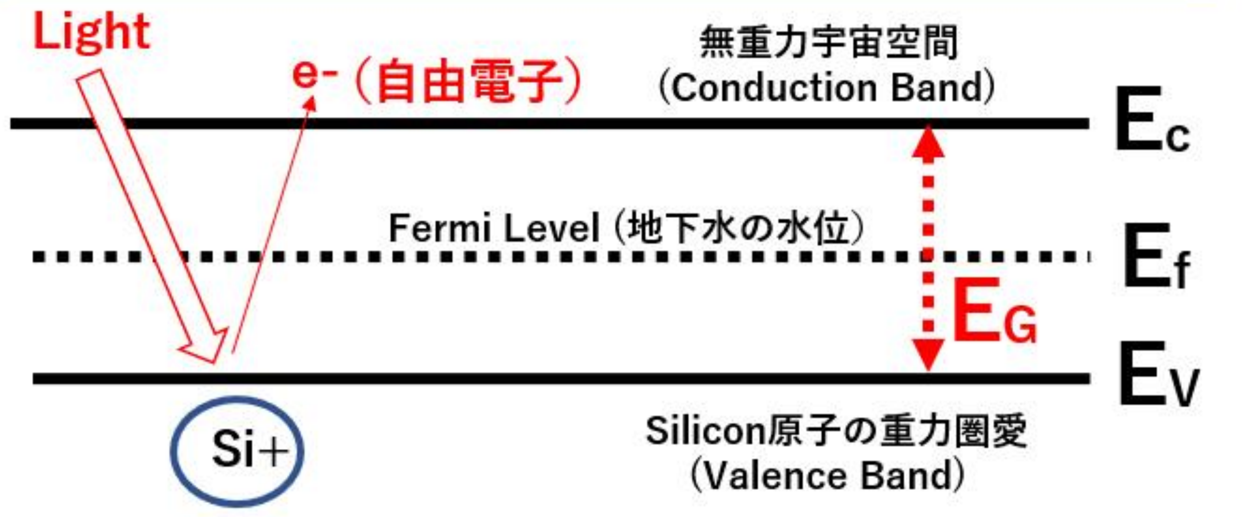
$$P(x) = N_V \exp\left(\frac{E_f - E_V(x)}{kT}\right)$$

Electron Density

$$N(x) = N_C \exp\left(\frac{E_C(x) - E_f}{kT}\right)$$



光のエネルギーで光電子（ e- ）とホール（ Si+ ）が発生する。



Silicon 原子のBAND GAP 理論

$$E_G = E_V(x) - E_C(v) = 1.1\ \mathrm{eV}$$

$$P(x)N(x) = N_V\, N_C \exp\left(-\frac{E_G}{kT} \right)$$

ガウスの法則

$$\vec{\nabla}\cdot\vec{E} = \frac{\rho(x)}{\varepsilon_{si}}$$

ポアソンの方程式

$$\frac{d^2\phi(x)}{dx^2} = -\frac{\rho(x)}{\varepsilon_{si}}$$

Total Charge Density in Silicon Crystal

$$\rho(x) = P(x) - N(x) + D(X)$$

Hole Density

$$P(x) = N_V \exp\left(\frac{E_f - E_V(x)}{kT} \right)$$

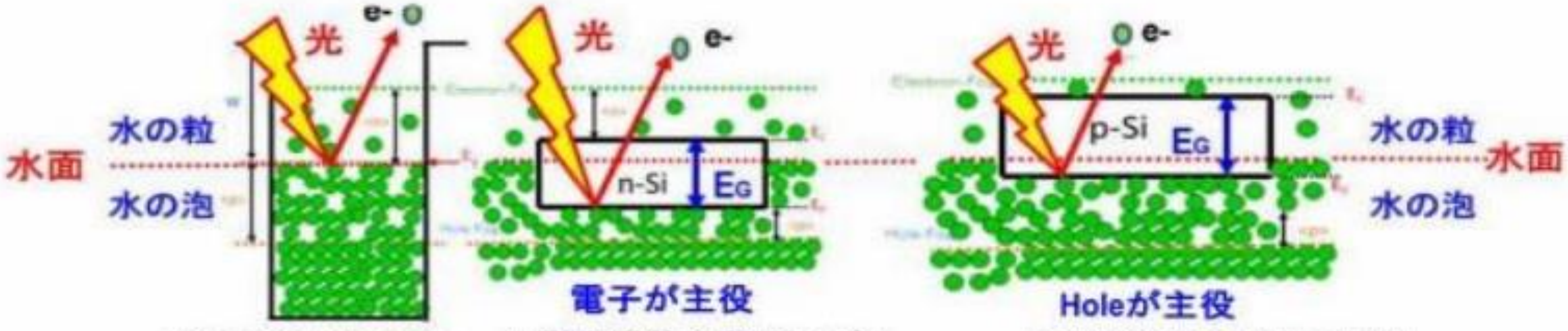
Electron Density

$$N(x) = N_C \exp\left(\frac{E_C(x) - E_f}{kT} \right)$$

●金属の物理モデルは、器に入った水にたとえる事が可能。

●N型半導体の物理モデルは満タンの石油タンカー船に、

●P型半導体の物理モデルは空の石油タンカー船に似ている。



金属の物理モデル
（水が入った器）

N 型半導体の物理モデル
（満タンの石油タンカー）

P 型半導体の物理モデル
（空の石油タンカー）

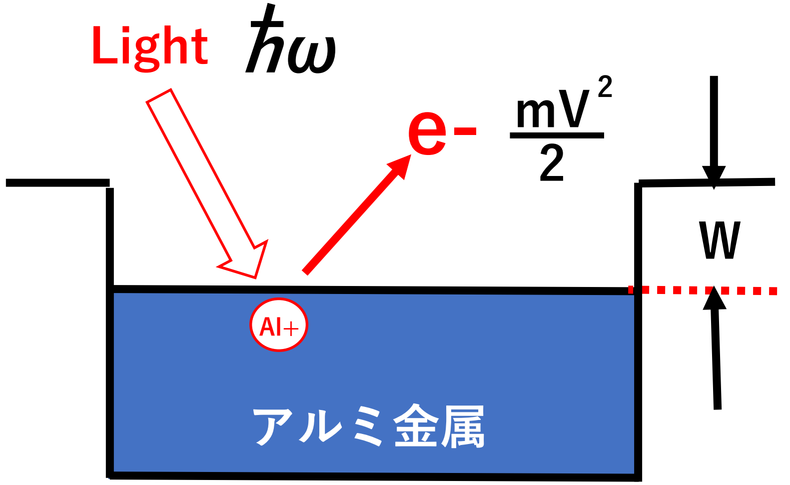
$$E = \hbar\,\omega = h\,f = h\,c\,/\,\lambda$$
$$E\ (\mathrm{eV}) = 1.24\,/\,\lambda\ (\mu\mathrm{m})$$

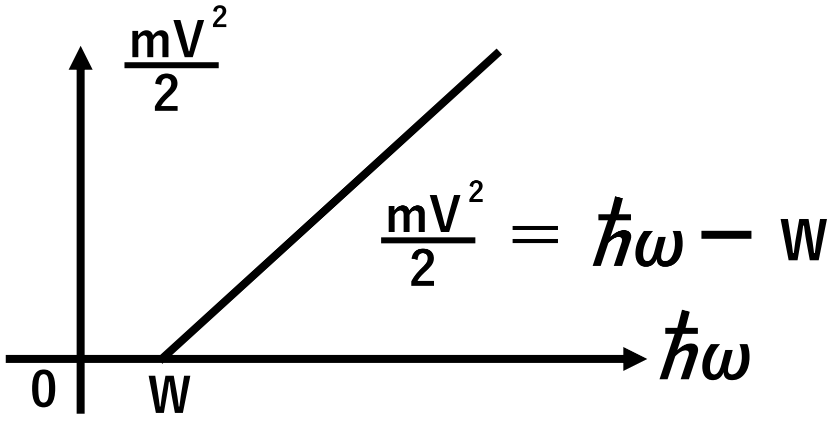
For Silicon, E_G = 1.10 eV and λ = 1.12 μm

光のエネルギー (E) は周波数 (f) に比例し
c = f λ より、光の波長 (λ) に反比例する。

半導体の基礎講座

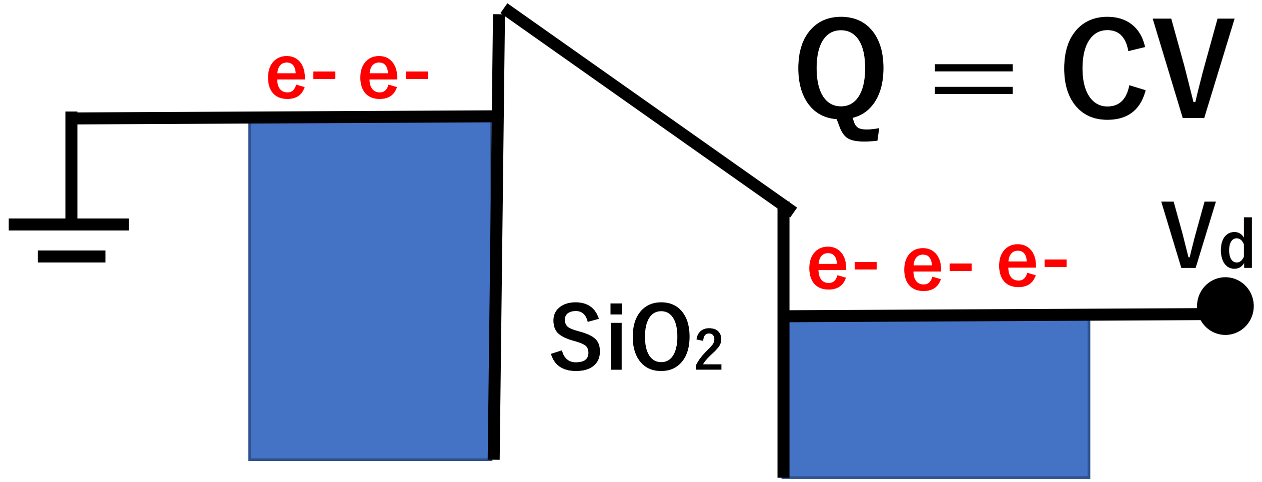
（7）電気容量とは？





電気容量

電荷を蓄える能力を持つ電子部品で、電気容量（コンデンサー）と呼ぶ。
ガラスなどの絶縁体の板の両面に、２枚の金属極板をはさみ、電圧をかける。
両極金属板上には電圧に比例した電荷が蓄えられる。極板間の電圧差を
V(ボルト), 両極板の上の電荷をQ(クーロン)とすると, 比例関係　Q＝CV
を得る。比例定数 C（ファアデイ）をそのコンデンサーの電気容量と呼ぶ。
すなわち, １Vの電圧をかけた時に極板に帯電する電気量が電気容量は
（C =　Q/V）となる。電気容量（C)が大きい程電荷を蓄える能力が大きい。



$$Q = CV$$

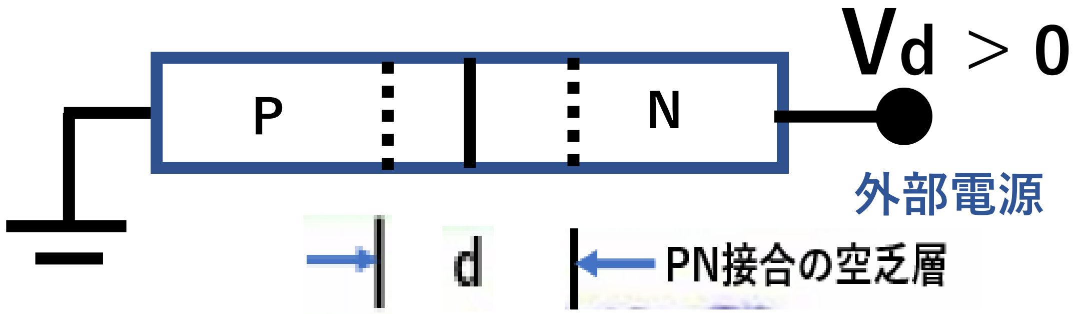
半導体の基礎講座

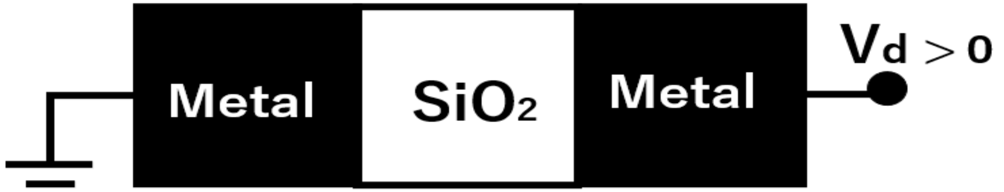
（８）太陽電池とは？

電池

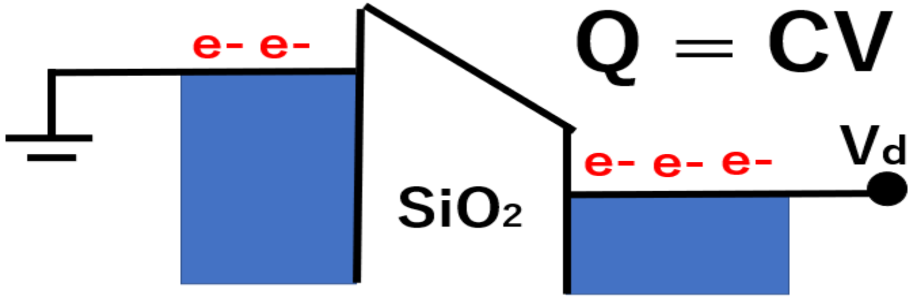
電池（でんち）は、光や熱、化学反応などのエネルギーを、電気に変換する装置（電子部品）である。化学反応によって電気を作る、乾電池などの「化学電池」と、熱や光といった物理エネルギーから電気を作る「物理電池」の２種類がある。太陽光エネルギーから電気を作る電子部品を太陽電池という。

電源を使って外部から電圧をかけた場合

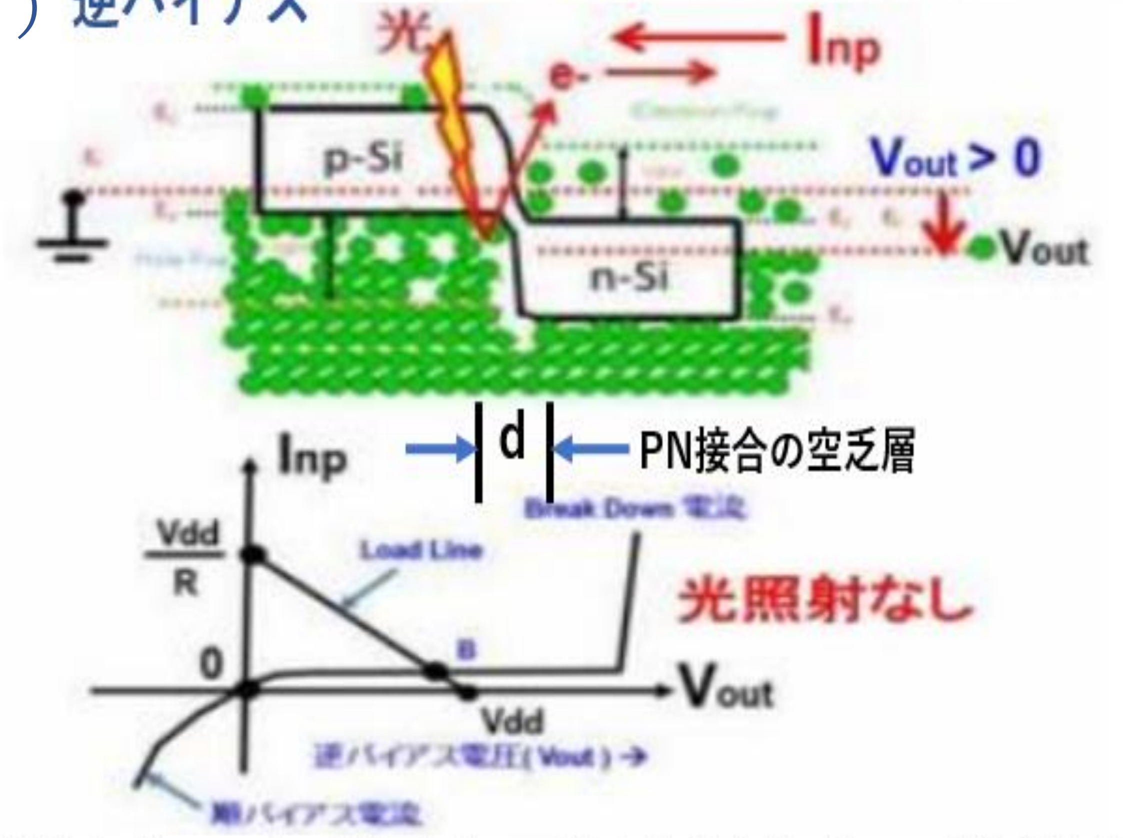




$$Q = CV$$



（１）逆バイアス



PN接合の空乏層も電気容量として機能する。

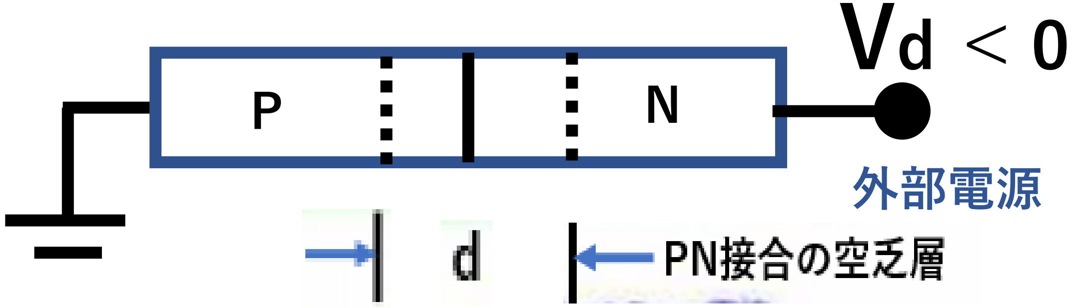
半導体の基礎講座

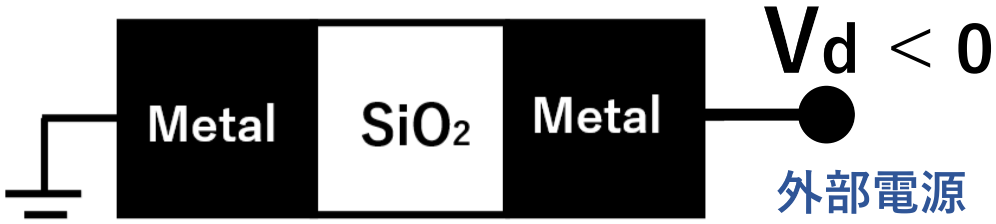
（８）太陽電池とは？

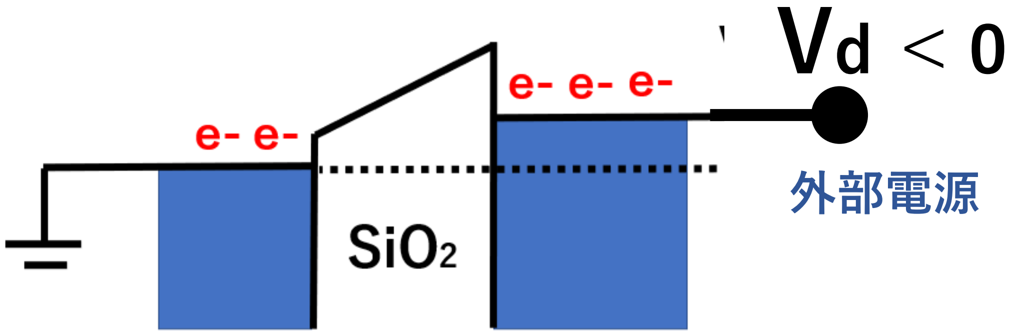
電池

電池（でんち）は、光や熱、化学反応などのエネルギーを、電気に変換する装置（電子部品）である。化学反応によって電気を作る、乾電池などの「化学電池」と、熱や光といった物理エネルギーから電気を作る「物理電池」の２種類がある。太陽光エネルギーから電気を作る電子部品を太陽電池という。

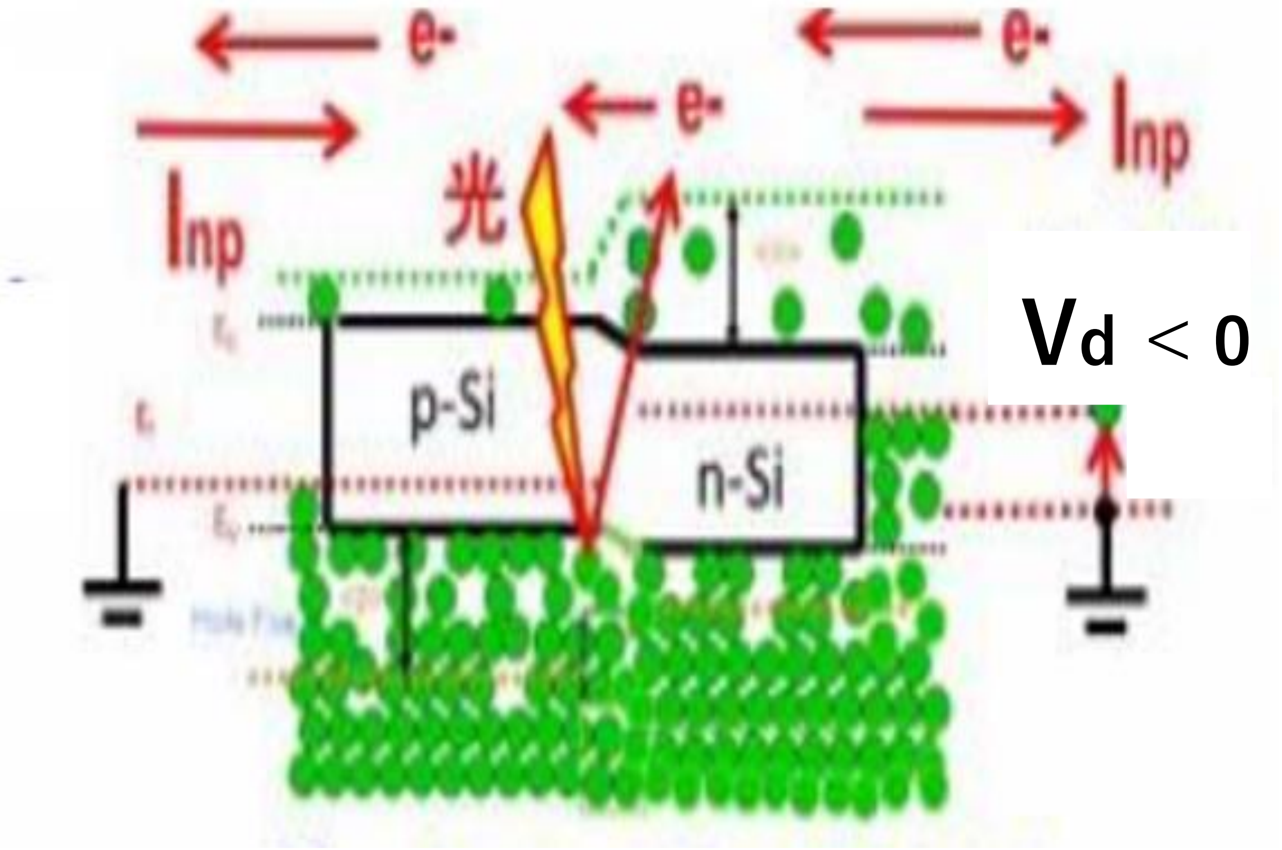
電源を使って外部から電圧をかけた場合





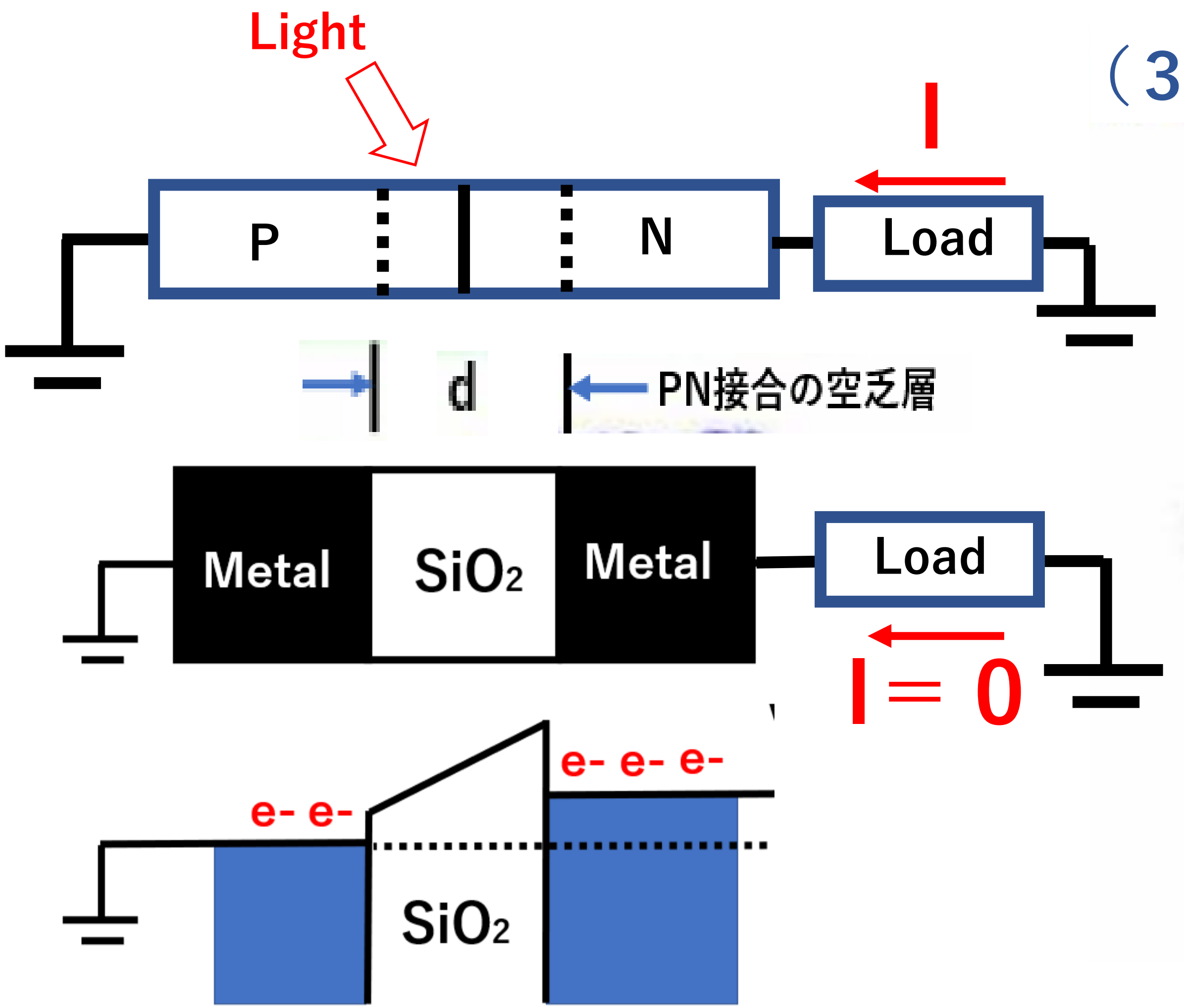


（２）順 バイアス



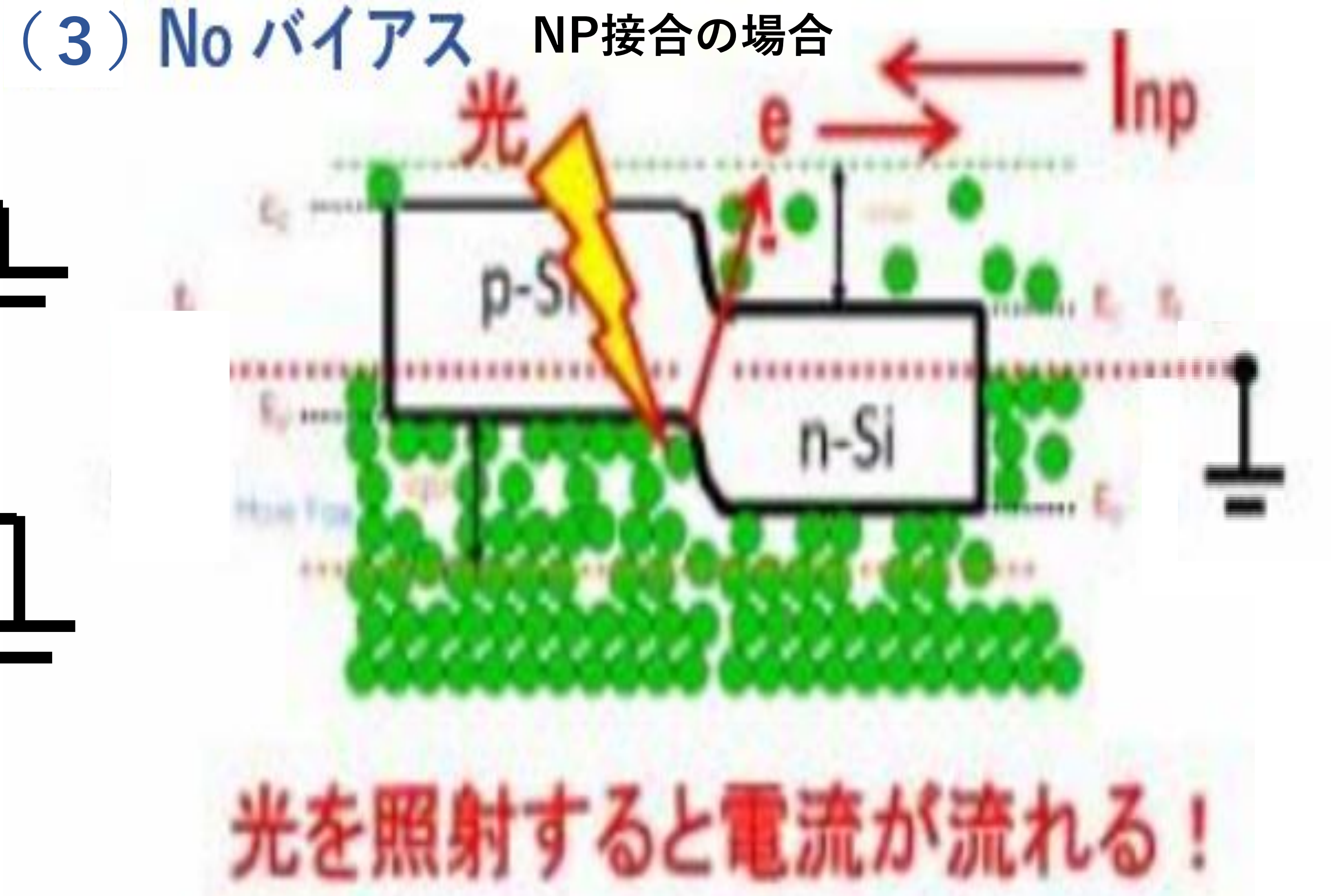
半導体の基礎講座

（８）太陽電池とは？



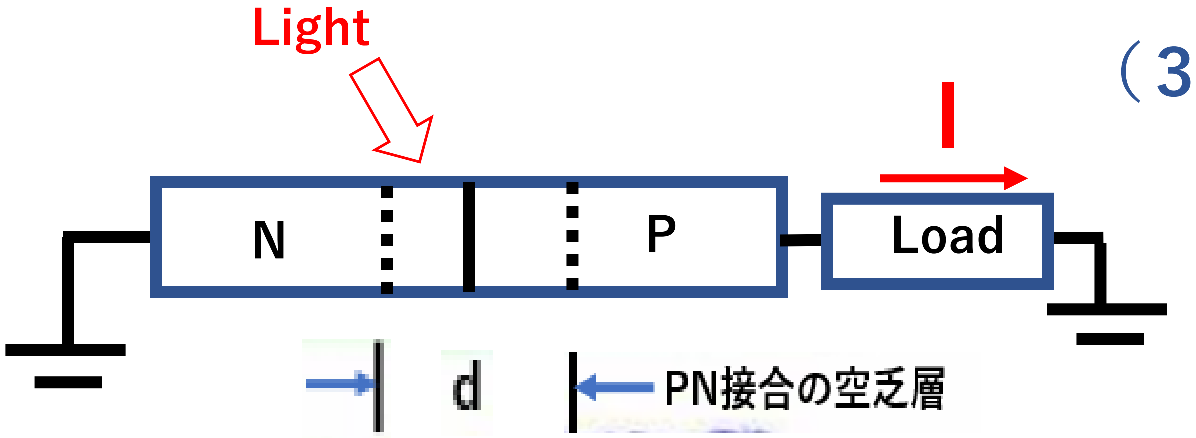
電池

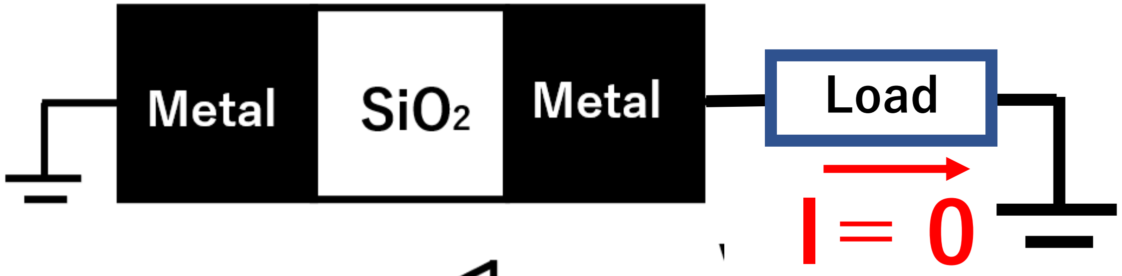
電池（でんち）は、光や熱、化学反応などのエネルギーを、電気に変換する装置（電子部品）である。化学反応によって電気を作る、乾電池などの「化学電池」と、熱や光といった物理エネルギーから電気を作る「物理電池」の２種類がある。太陽光エネルギーから電気を作る電子部品を太陽電池という。

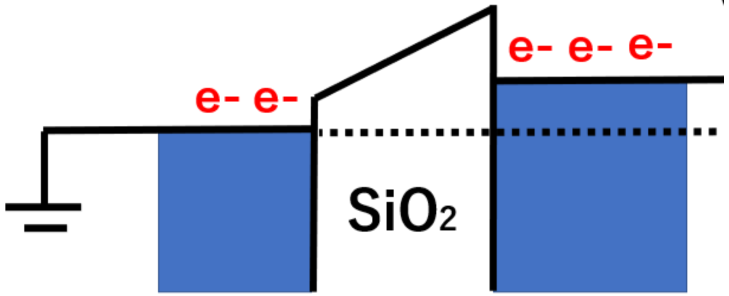


半導体の基礎講座

（８）太陽電池とは？



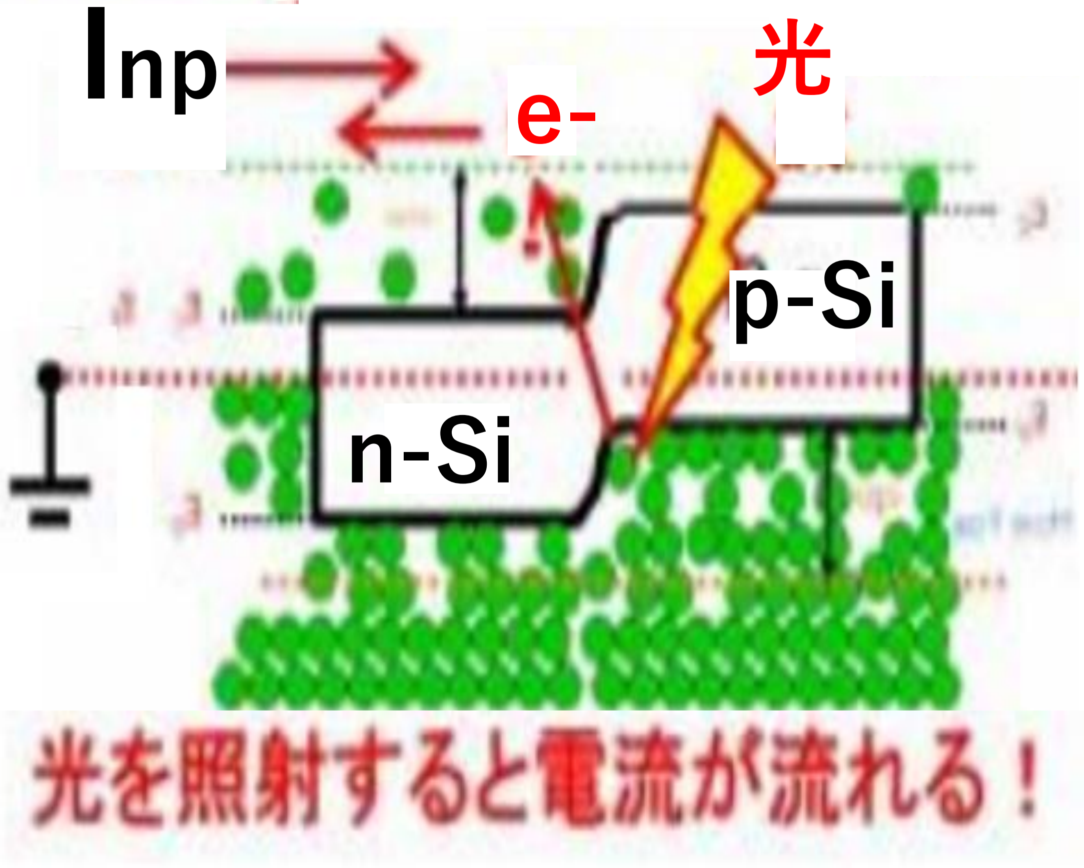


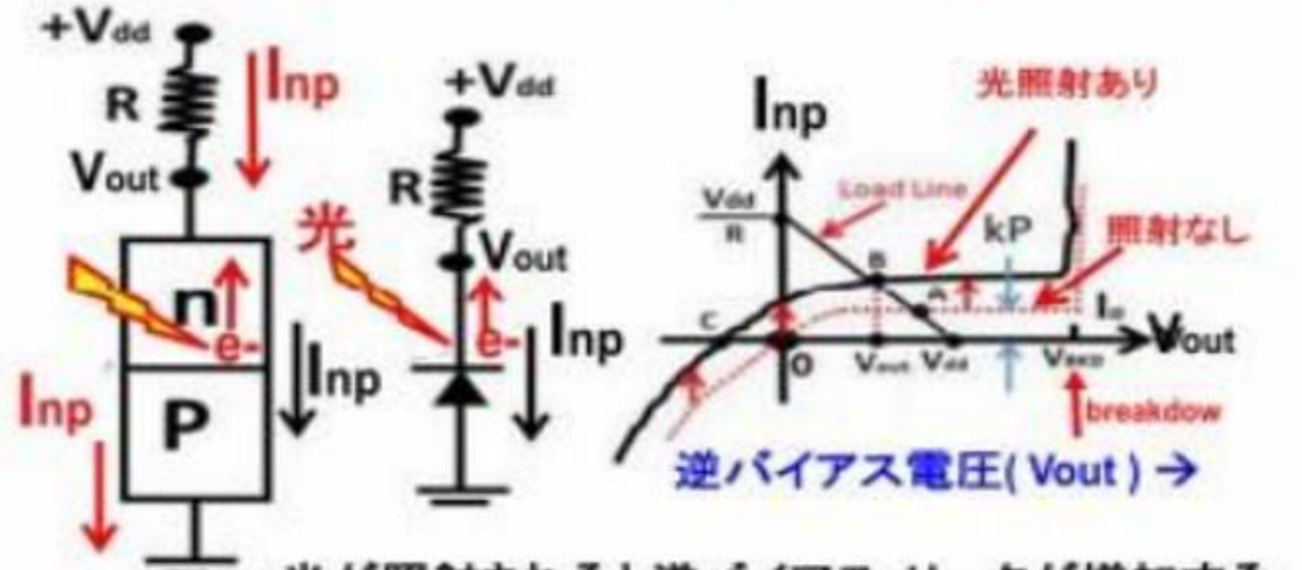


電池

電池（でんち）は、光や熱、化学反応などのエネルギーを、電気に変換する装置（電子部品）である。化学反応によって電気を作る、乾電池などの「化学電池」と、熱や光といった物理エネルギーから電気を作る「物理電池」の２種類がある。太陽光エネルギーから電気を作る電子部品を太陽電池という。

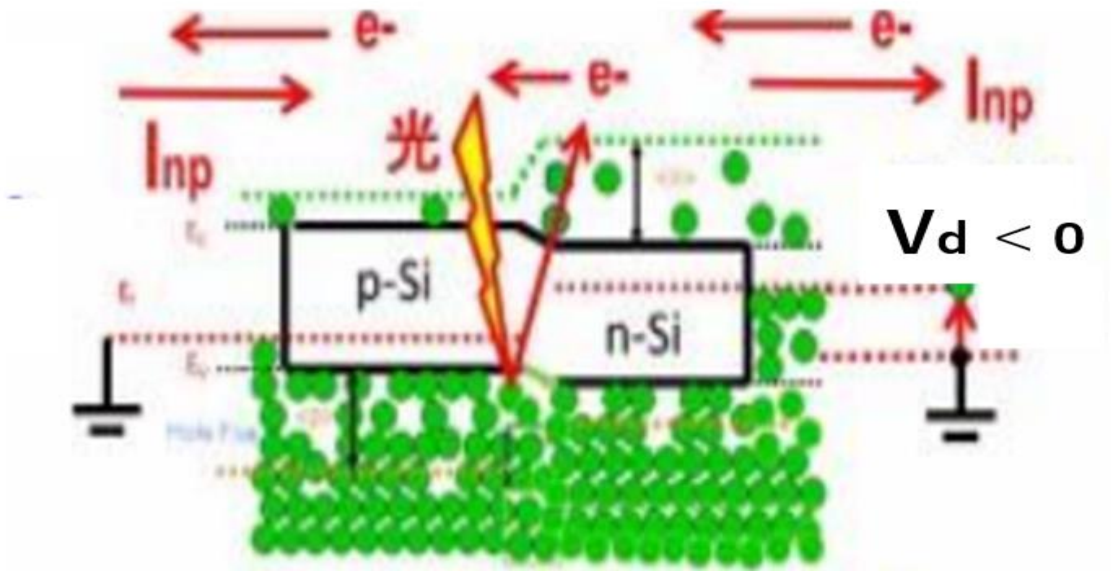
（3）No バイアス　PN接合の場合



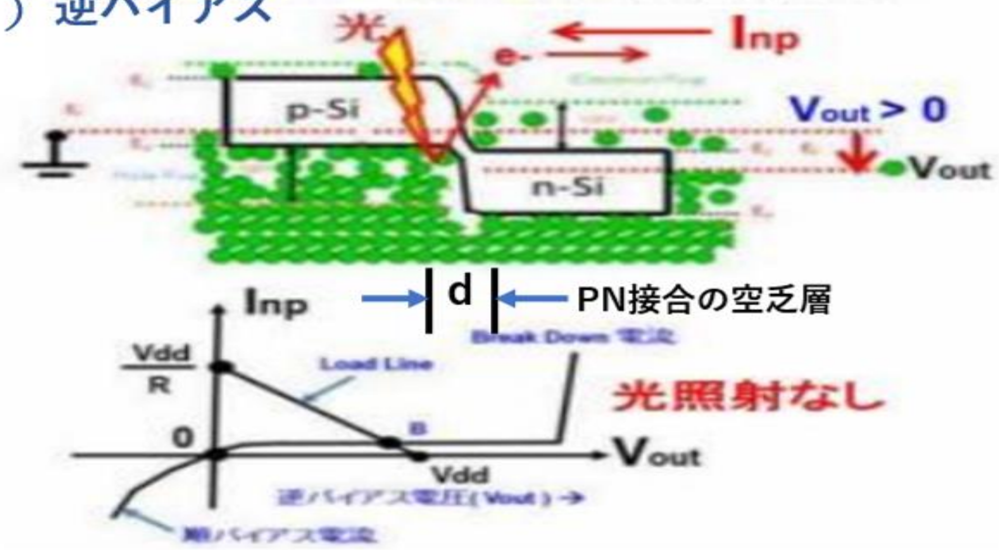


光が照射されると逆バイアス·リークが増加する。
順方向電流は減少する！

（２）順 バイアス

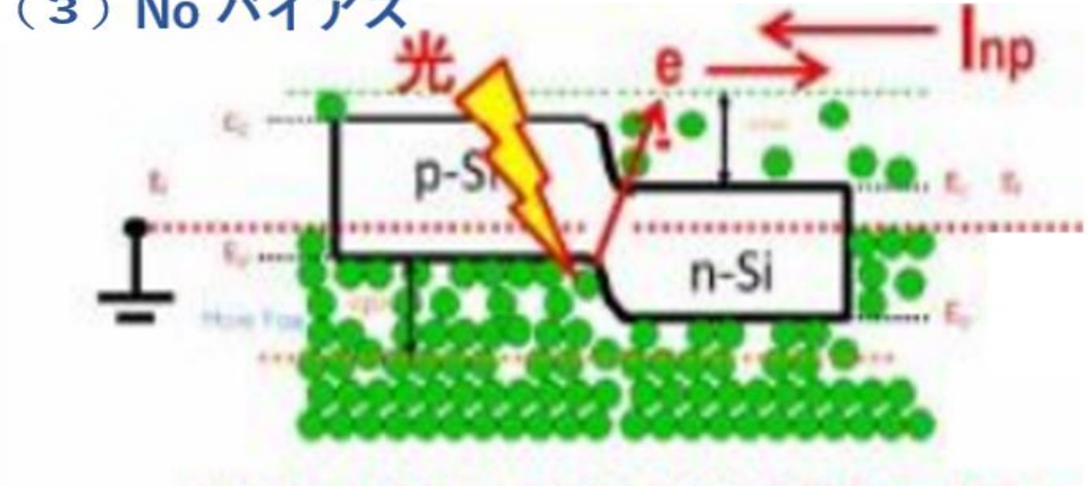


（１）逆バイアス



PN接合の空乏層も電気容量として機能する。

（３）No バイアス



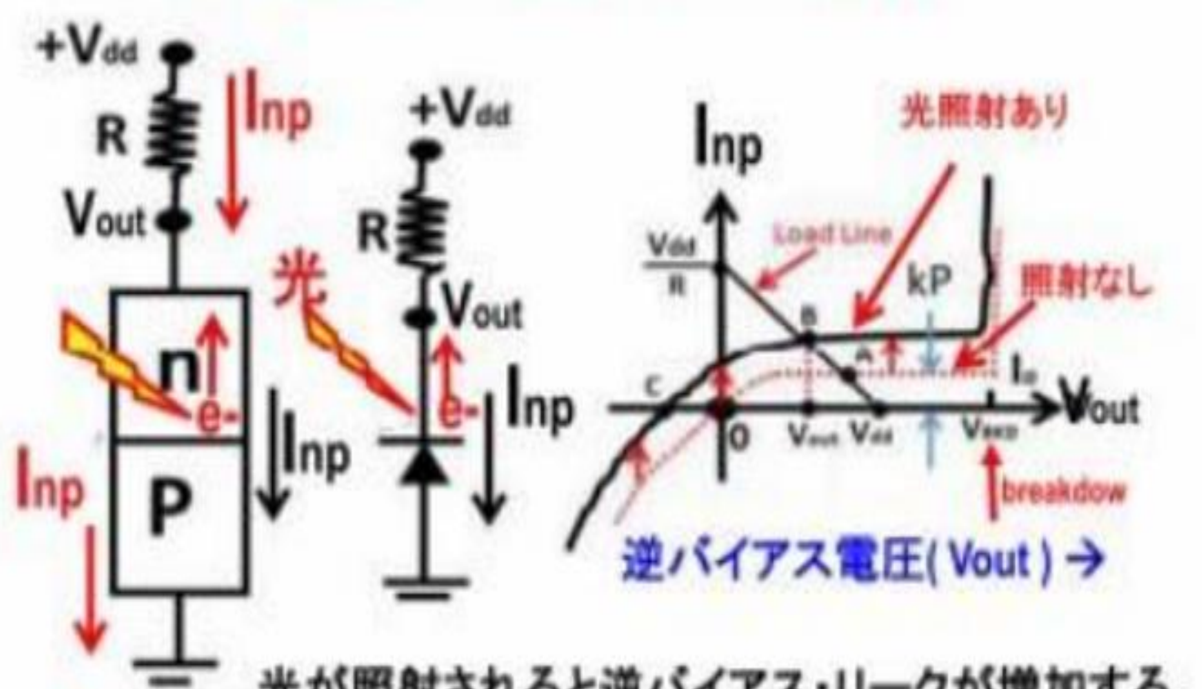
光を照射すると電流が流れる！

半導体の基礎講座

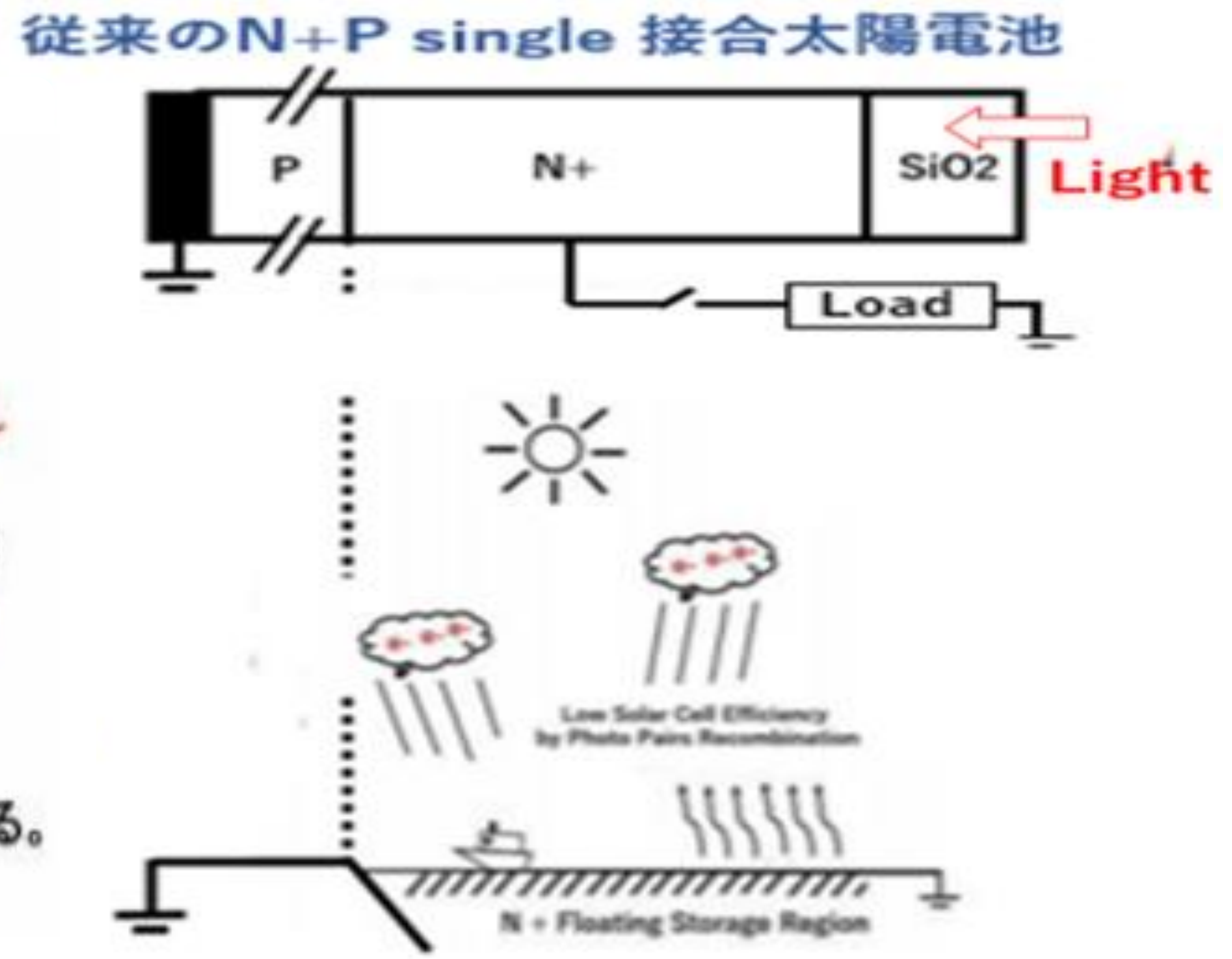
（８）太陽電池とは？

電池

電池（でんち）は、光や熱、化学反応などのエネルギーを、電気に変換する装置（電子部品）である。化学反応によって電気を作る、乾電池などの「化学電池」と、熱や光といった物理エネルギーから電気を作る「物理電池」の２種類がある。太陽光エネルギーから電気を作る電子部品を太陽電池という。



光が照射されると逆バイアス・リークが増加する。
順方向電流は減少する！

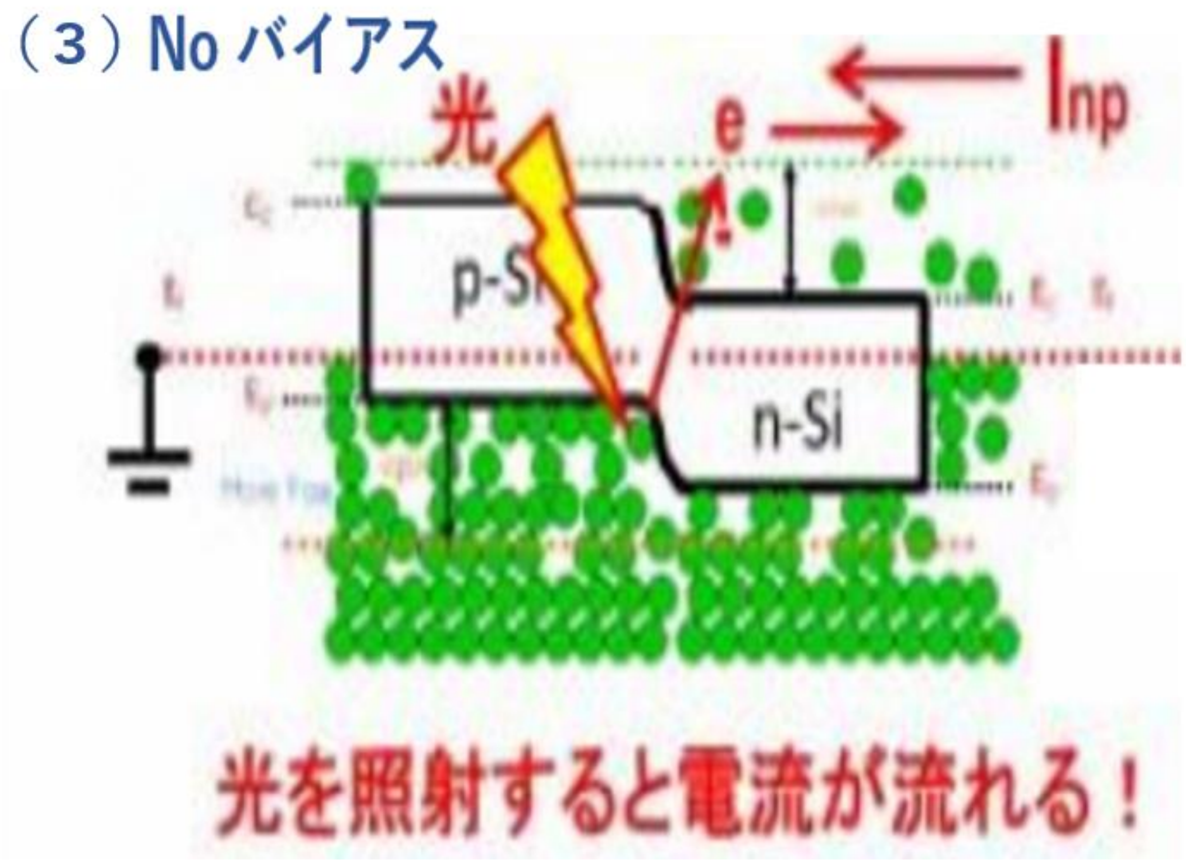


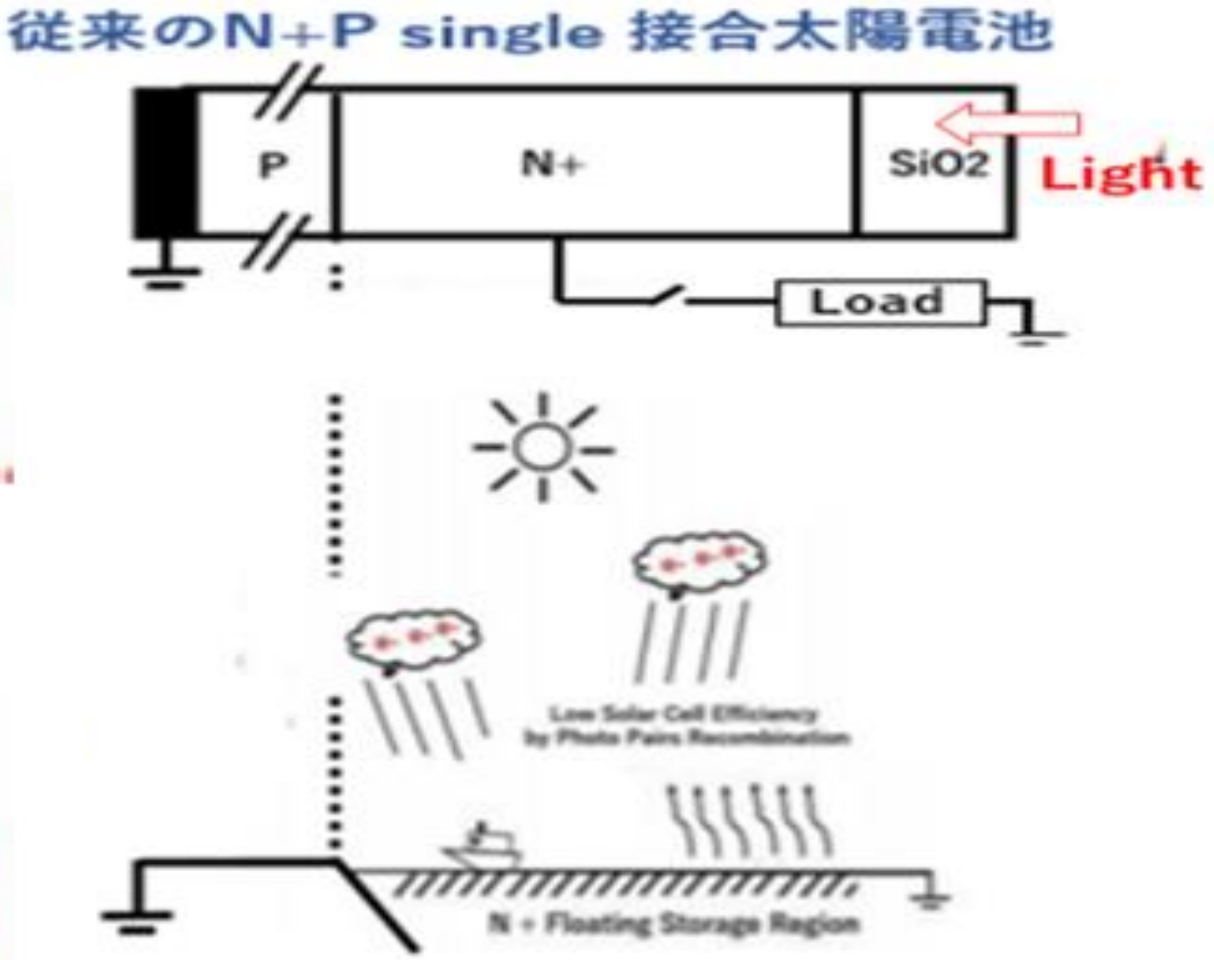
半導体の基礎講座

（８）太陽電池とは？

電池

電池（でんち）は、光や熱、化学反応などのエネルギーを、電気に変換する装置（電子部品）である。化学反応によって電気を作る、乾電池などの「化学電池」と、熱や光といった物理エネルギーから電気を作る「物理電池」の２種類がある。太陽光エネルギーから電気を作る電子部品を太陽電池という。



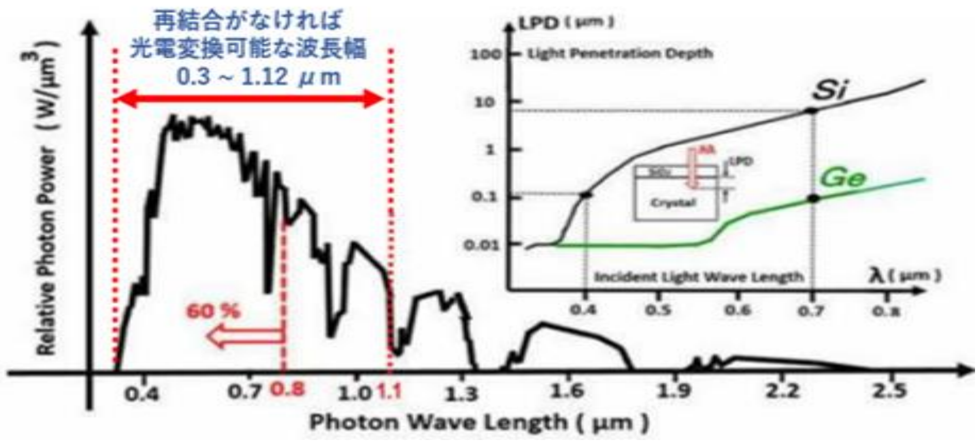


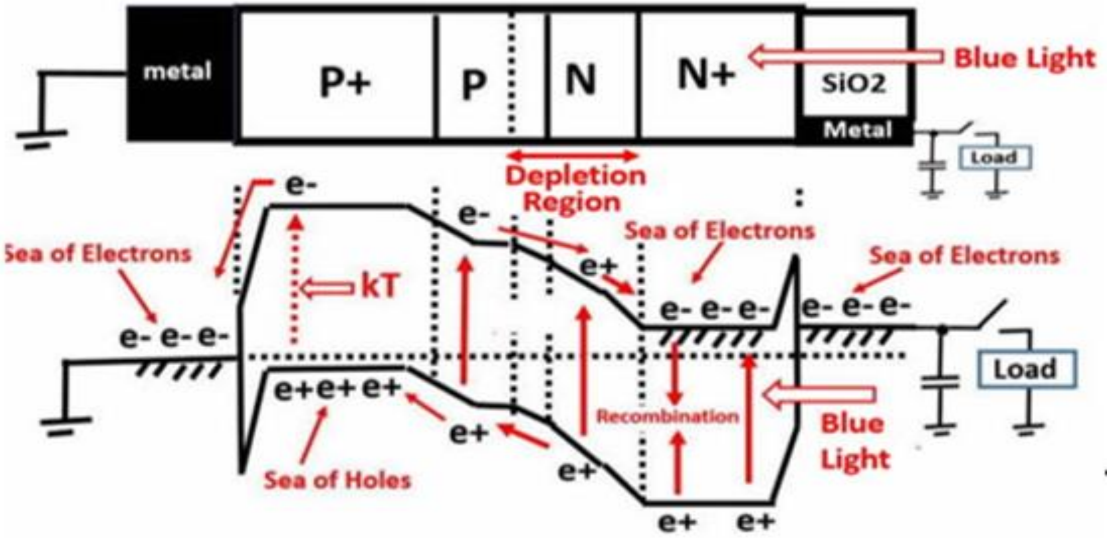
半導体の基礎講座

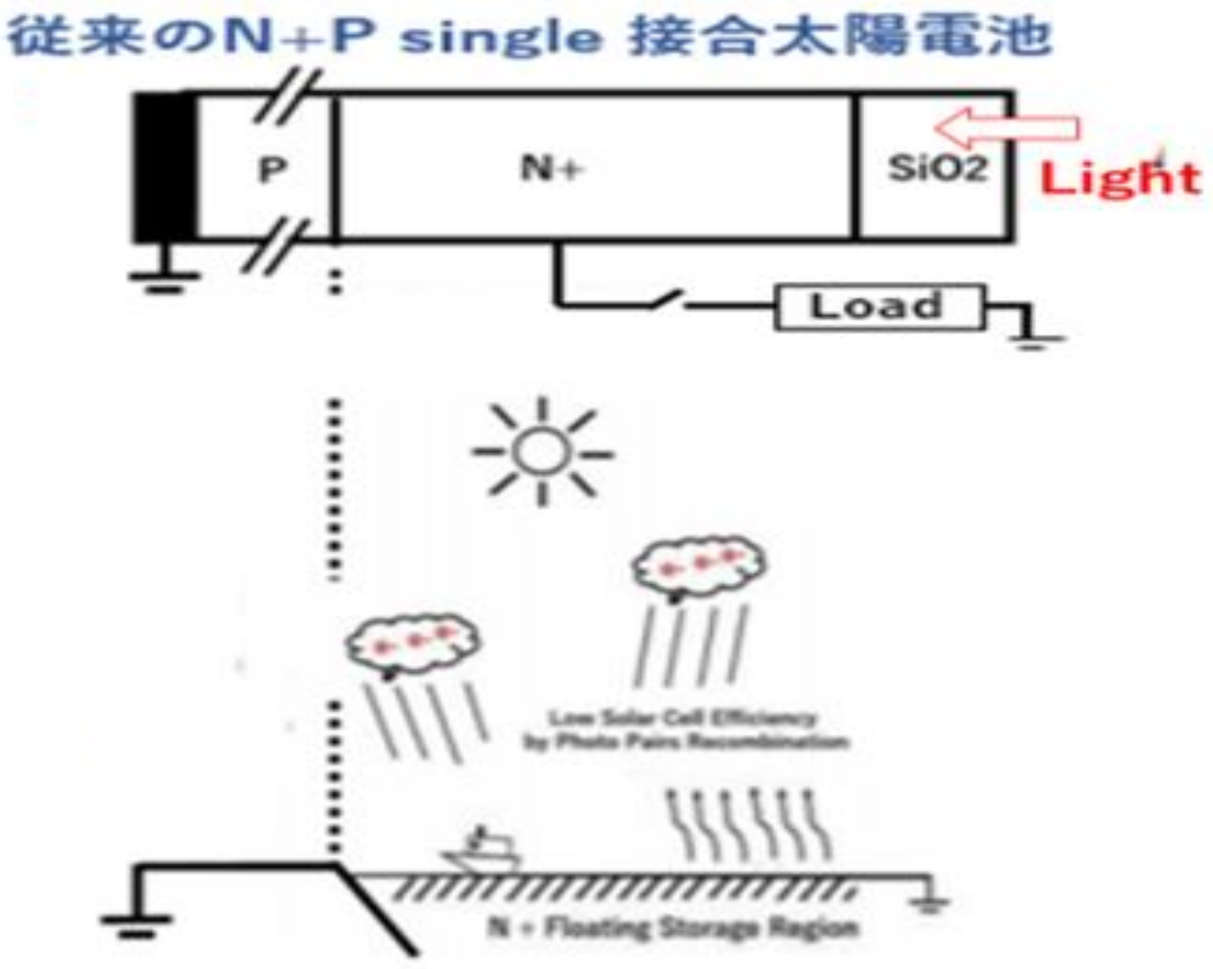
（８）太陽電池とは？

電池

電池（でんち）は、光や熱、化学反応などのエネルギーを、電気に変換する装置（電子部品）である。化学反応によって電気を作る、乾電池などの「化学電池」と、熱や光といった物理エネルギーから電気を作る「物理電池」の２種類がある。太陽光エネルギーから電気を作る電子部品を太陽電池という。





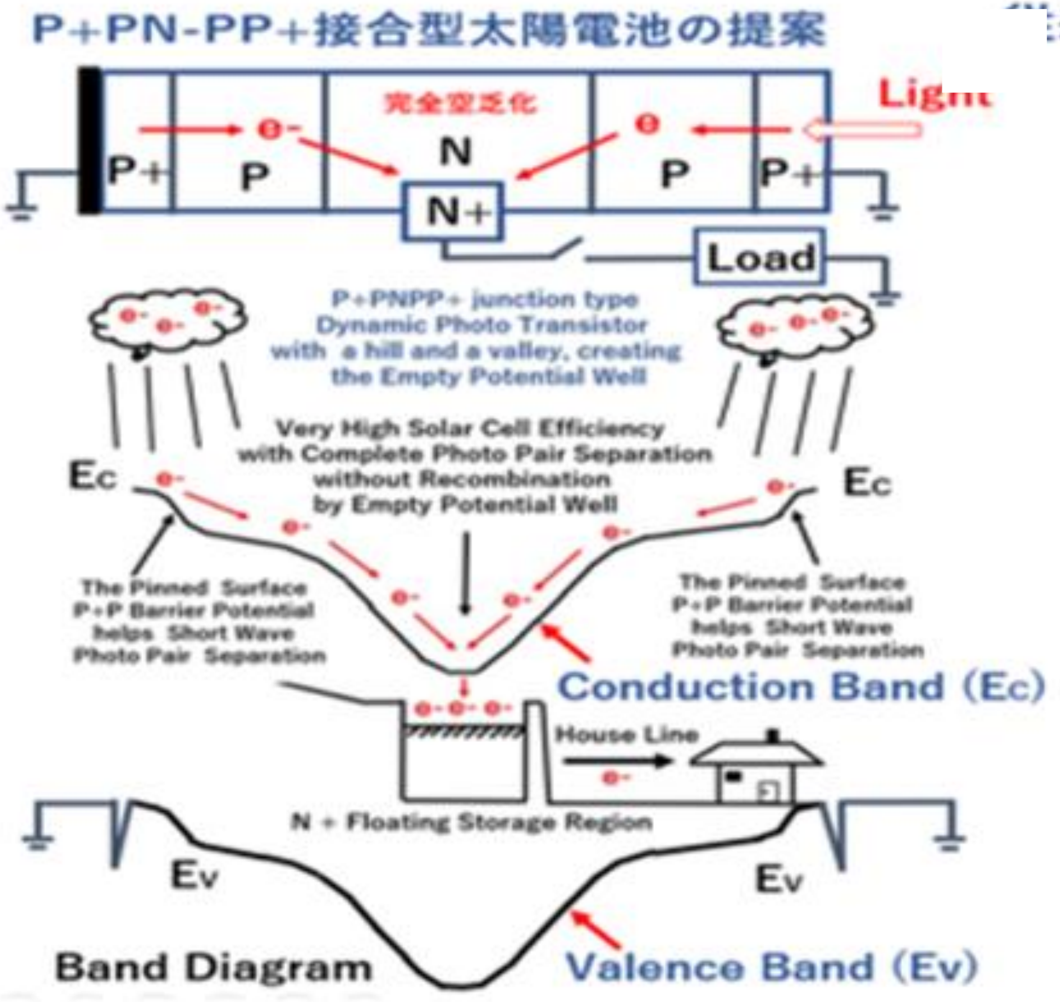


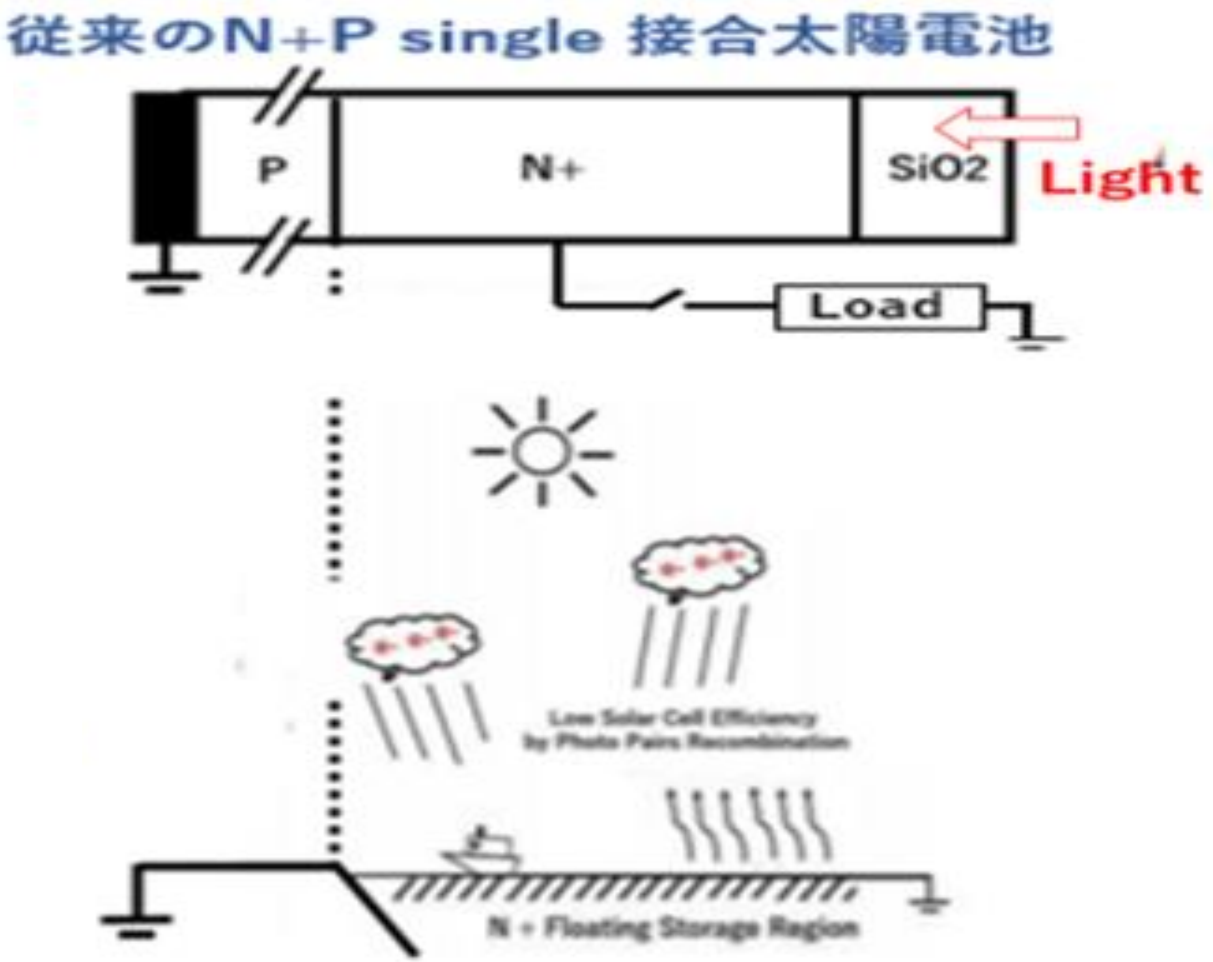
半導体の基礎講座

（８）太陽電池とは？

電池

電池（でんち）は、光や熱、化学反応などのエネルギーを、電気に変換する装置（電子部品）である。化学反応によって電気を作る、乾電池などの「化学電池」と、熱や光といった物理エネルギーから電気を作る「物理電池」の２種類がある。太陽光エネルギーから電気を作る電子部品を太陽電池という。

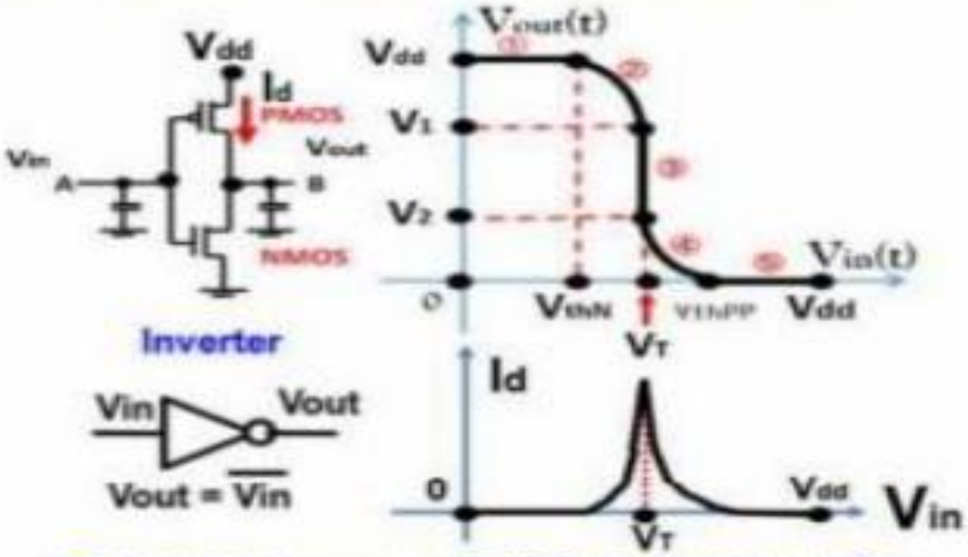




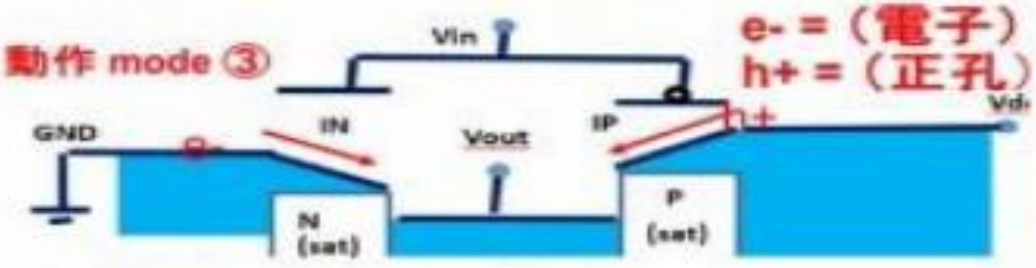
4.　メージセンサの動作原理

●CCDイメジャーより　CMOSイメジャーが有利になった理由は、低消費電力のCMOS デジタル回路が使える為で、CMOS inverter回路特性から理解できる。

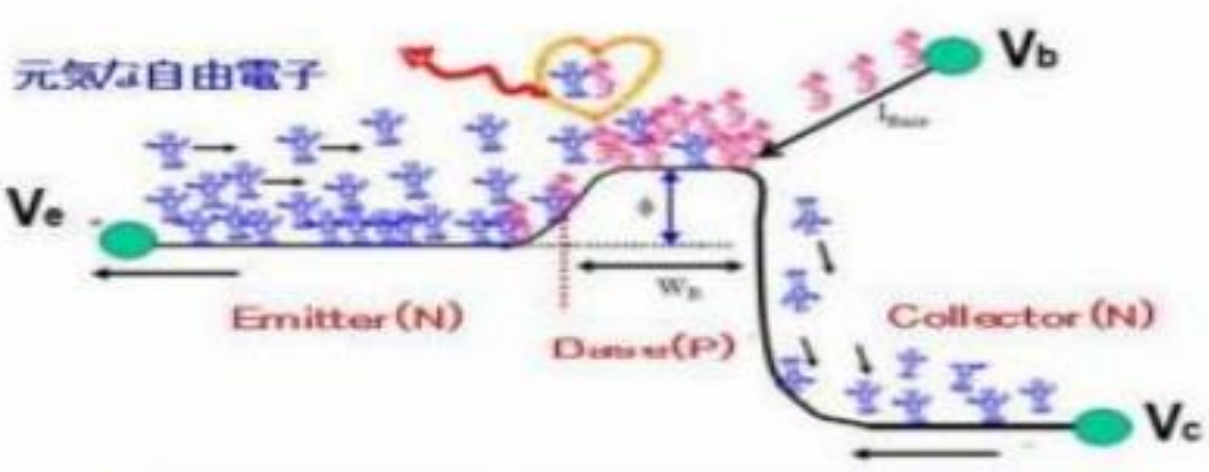
●CMOS inverter回路の入出力特性



●CMOS inverter回路の水門モデル

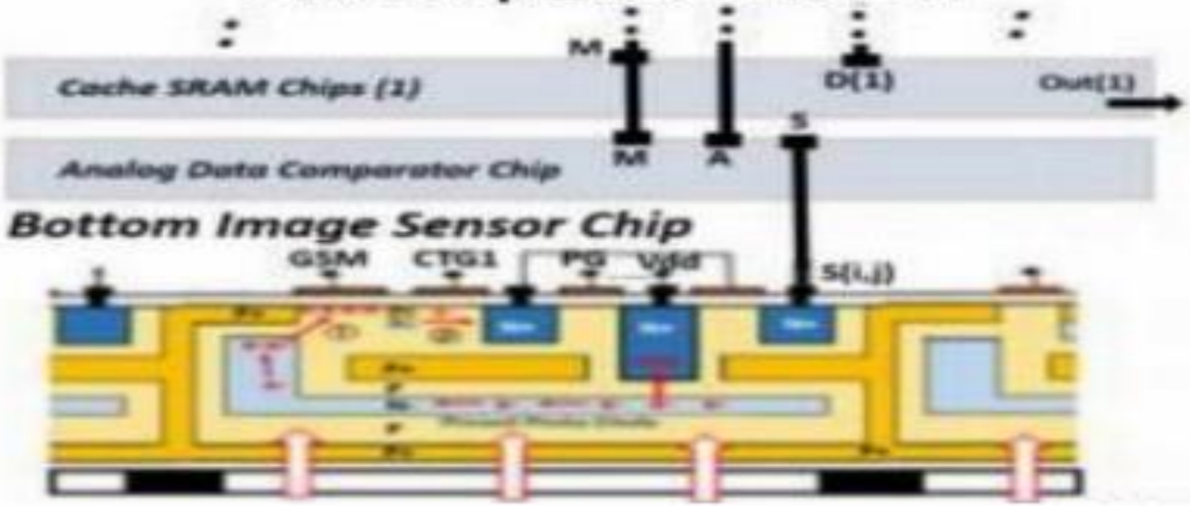


●NPN transistor の動作原理



賢いイメージセンサーを支える技術は CMOS とBipolar の融合技術である。

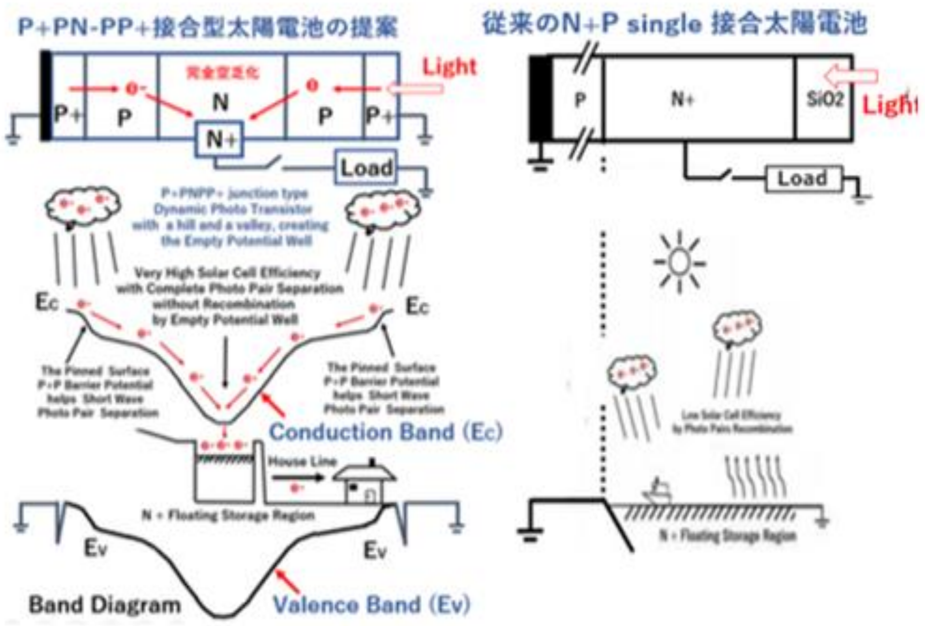
2枚のchipを張り合わせる



++

<Pinned Photodiode type Solar Cell に関係する重要な特許出願>

++



(1)Philips_JPA1976-65705 Priority June 9,1975

Buried Photodiode with RC-delay Floating Surface and image lag

(2)Sony_JPA1975-127646 Priority Oct 23,1975

NPNP triple junction type Pinned Photodiode with no image lag

(3)Sony_JPA1975-127647 Priority Oct 23,1975

NPN double junction type Pinned Photodiode with no image lag

(4)Sony_JPA1975-134985 Priority Nov 10,1975

PNP double junction type Pinned Photodiode with no image lag

(5)Sony_JPA1977-126885 Priority Oct 23,1977

Anti-blooming Punch-thru Clocking Scheme for Fast Snapshot Electric Shutter with no image lag

(6)NEC_JPA1980-138026

Buried Photodiode with Floating Surface with Serious Image Lag Problem

(7)Hagiwara(AIPS)_JPA2020-131313

Pinned Photodiode type Solar Cell with Always-Empty Potential Well for High Quantum Efficiency

++

Sonyは「１９７５年に萩原が VOD機能を持つPinned Photodiode（PPD)の発明者だ」と断定した。

２０２０年6月２６日発表

日本語 | English

積層型多機能CMOSイメージセンサーを支える代表的なソニー発明について

1975年の萩原の３件の出願特許は、「萩原が電子シャッターと Global シャッターの両方の発明者である」ことの証拠になります。

ソニー株式会社
ソニーセミコンダクタソリューションズ株式会社

裏面照射型CMOSイメージセンサーに採用されたPinned Photodiode

ソニーのイメージセンサーの発明の歴史は、古くはCCDの時代までさかのぼる。中でもPinned Photodiodeは、裏面照射型CMOSセンサーの性能向上にも貢献する技術であり、その発明と製品開発の歴史を紐解く。

ソニーは1975年、裏面照射型のN+NP+N接合型とN+NP+NP接合型のPinned Photodiode（PPD）を採用したCCDイメージセンサーを発明した（出願特許1975-127646,1975-127647 萩原　良昭）。同年、その構造をヒントに、VOD（縦型オーバーフロードレイン）機能を持つ、PNP接合型PPDを発明した（特許第1215101号　萩原　良昭）。ソニーはその後、イオン打ち込み技術により濃いP+のチャンネルストップ領域をその受光部近傍に形成したPNP接合型のPPD技術を採用したフレームトランスファー型CCDイメージセンサーの原理試作に世界で初めて成功し、1978年のSSDM1978の学会で論文を発表した（Y. Hagiwara, M. Abe, and C. Okada, “A 380H x 488V CCD imager with narrow channel transfer gates”, Proc. The 10th Conference on Solid State Devices, Tokyo, (1978)）。
1980年にはソニーはこのPNP接合型PPD を採用したワンチップのフレームトランスファーCCDイメージセンサーを使ったカメラ一体型VTRの試作に成功し、東京では当時社長の岩間が、ニューヨークでは会長の盛田が同日記者会見をして世界を驚かせた。1987年にはソニーは、VOD（縦型オーバーフロードレイン）機能を持つ「イオン打ち込み技術により濃いP+のチャンネルストップ領域をその受光部近傍に形成したPPD」をインターライン転送型CCDイメージセンサーに世界で初めて採用した8ミリビデオのカムコーダーの開発に成功しビデオカメラの市場を開拓した。
このような長い歴史を経て育まれてきたPPDの技術が今も裏面照射型CMOSイメージセンサーに採用されている。

++

<Pinned Photodiode type Solar Cell に関係する重要な論文発表>

++

[(1)P1974_ISSCC1974_PhD_Thesis_Paper.pdf]

on_Buried_Channel_CCD_Analysis_by_Yoshiaki_Daimon_Hagiwara

[(2)P1977_SSDM1977_Paper.pdf]

on_Narrow_Channel_CCD_with_P+NP_Junction_Photodiode_Dealy_Line
with_No_Image_Lag_and_Excellent_Blue_light_Sensitivity

[(3)P1978_SSDM1978_Paper.pdf]

on_PNP_Double_Junction_Pinned_Photodiode
with_Pinned_P+_Surface_by_Adjacent_Ion-Impalnted_P+_Channel_Stops
without the conventional High Temperature LOCOS Isolation Process

[(4)P1996_IEEE_Journal_Review_Paper]

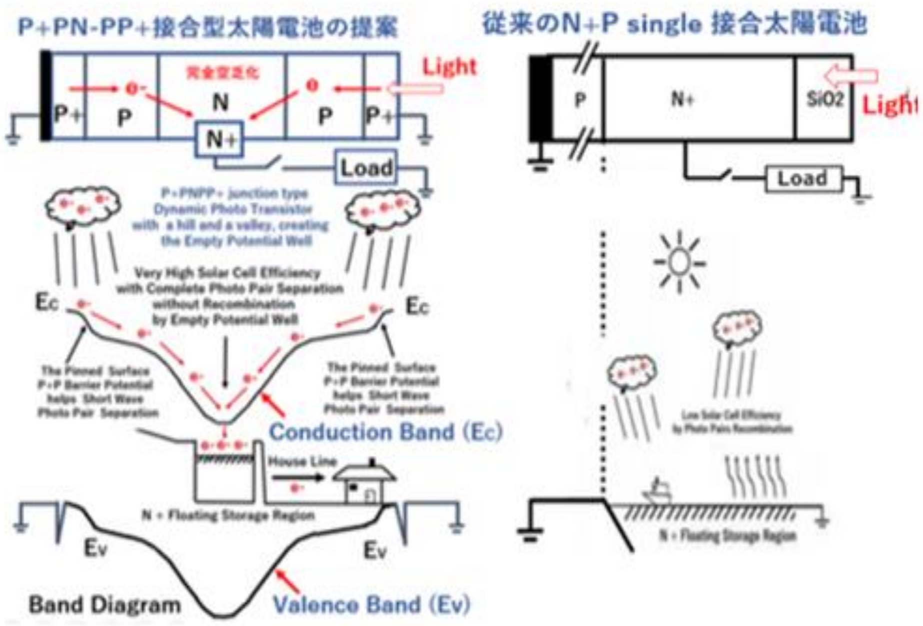
on_Pinned_Photodidoe_used_in_Sony_1980_ONE_Chip_FT_CCD_Image_Sensor
used_Sony_1980_One_Chip_Video_Movie

[(5)P2001_ESSCIRC2001_Paper.pdf]

on_Microelectronic_for_Home_Entertainment_PS2_and_AIBO_Robot

[(6)P2008_ESSCIR2008_Paper.pdf]

on_SOI_Design_in_Cell_Processor_and_Beyond



++ [Publication_List_by_Yoshiaki_Hagiwara.html]

++

<Pinned Photodiode type Solar Cell に関係する重要な論文発表>

++

(７)P2019_3DIC2019_Paper.pdf

on_3D_Pinned_Photodiode_for_Back_Light_CMOS_Image_Sensor

(８)P2020_EDTM2020_Paper.pdf

on_Gallium_Oxide_Shottky_Diode_and_Pinned_Photodiode

(９)P2021_06_16_IJSSA2021_Paper.pdf

on_Electrostatic_and_Dynamic_Analysis_of_Pinned_Photodiodes

(10)P2021_12_09_ICECET2021_Paper061.pdf

on_Pinned Buried PIN Photodiode type Solar Cell

(11)P2021_12_09_ICECET2021_Paper_075.pdf

on_Invention and Historical Development Efforts of Pinned Buried Photodiode.pdf

++++++++++++++++++++++++++++++++++ Publication_List_by_Yoshiaki_Hagiwara.html

NIKKEI MICRODEVICES 1987 年10 月号

pp.60～67

38万画素に達した固体撮像素子

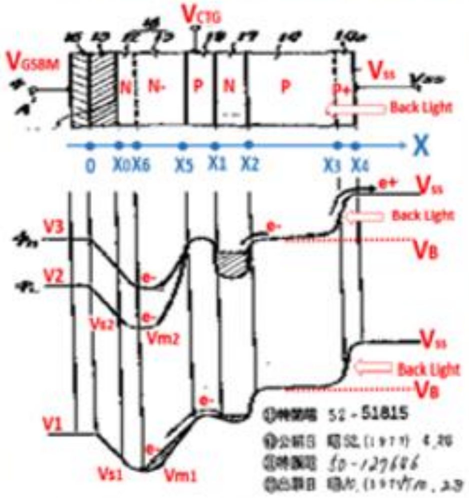
最低照度5 lxの高感度インターライン型CCD

基板に余剰電荷を掃き出し,可変電子シャッタを実現

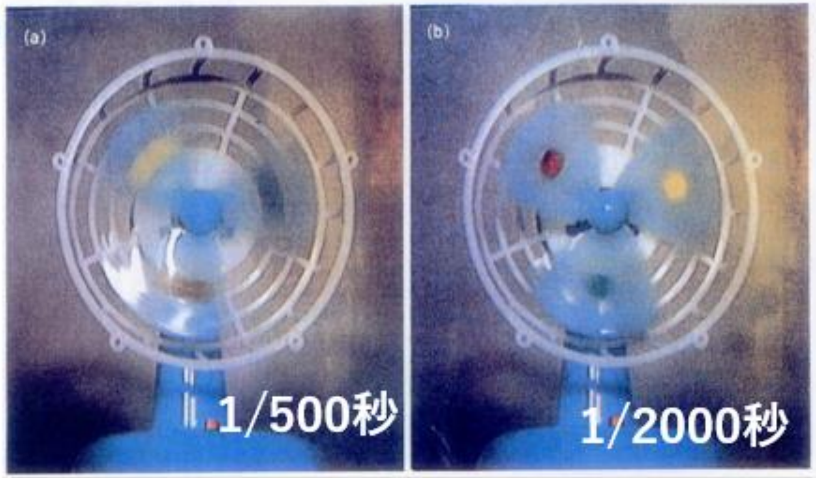
ソニー 半導体事業本部 CCD 事業部
浜崎 正治
鈴木 智行
賀川 能明
石川 貴久枝
宮田 克郎
ソニー国分セミコンダクタ CCD 製造部
神戸 秀夫

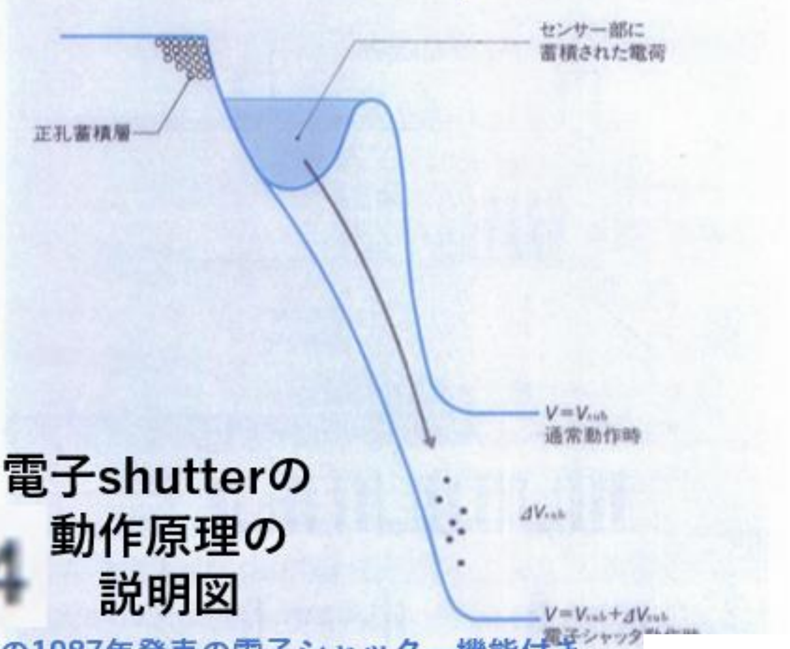
最も一般的な固体撮像素子であるインターライン型 CCD で,
2/3 インチで 38 万と大規模な画素数を持つ素子をソニーが製品化した。
画素面積が小さくなることで減少する信号量を確保するため,
縦型オーバーフロー・ドレインを採用して開口率を上げ,
補色フィルタで光の利用効率を上げた。
さらに界面準位からの暗電流を抑えている。
この結果, 81 dB のダイナミック・レンジが得られた。

JPA1975-127646



JPA1975-127646の図７と同一受光構造である。受光表面はGNDにピン留めされた、P+NPNsub 接合型、 すなわち Triple 接合型の Pinned Photodiode.





電子shutterの
動作原理の
説明図

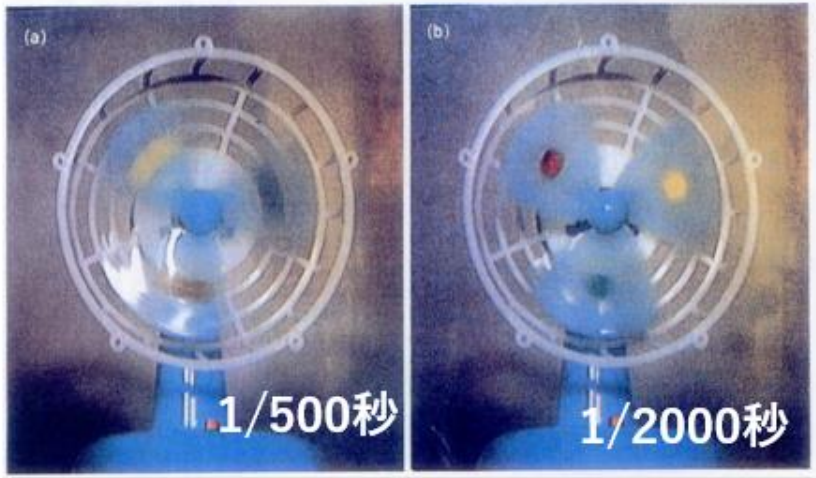
図 4

SONYの1987年発表の電子シャッター機能付き
Hole Accumulation Diode (HAD) 受光素子構造

P+PN-PP+接合型太陽電池の提案

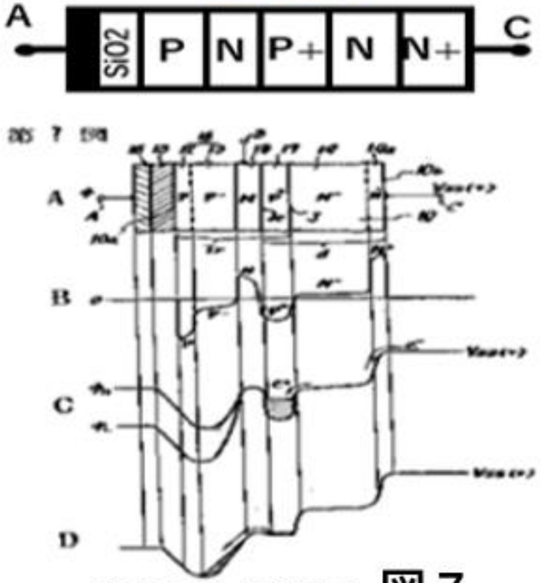
信号電荷は基板側だけでなく受光面側でも
掃き出すことができる事を明示している。

**1975年の萩原の３件の出願特許は、「萩原が電子シャッターと
Global シャッターの両方の発明者である」ことの証拠になります。**



JPA1975-127646
Oct 23, 1975

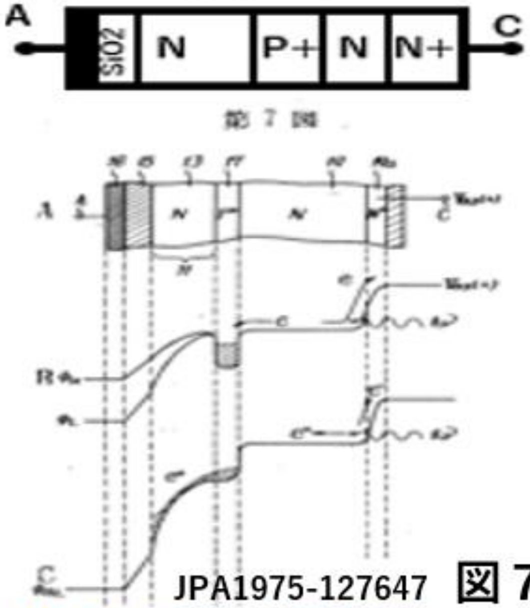
Pinned Surface
N+NP+NP
Triple 接合型
受光素子



JPA1975-127646 図7

JPA1975-127647
Oct 23, 1975

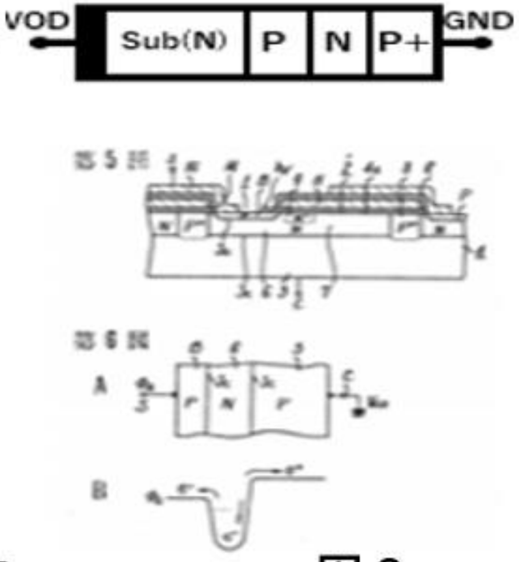
Pinned Surface
N+NP+N
Double 接合型
受光素子



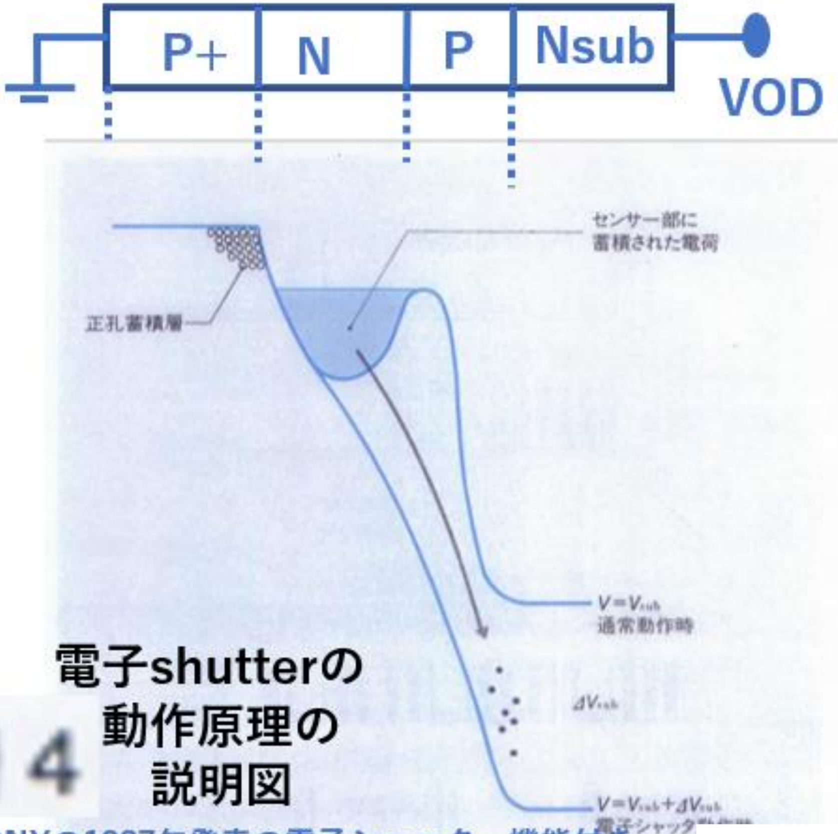
JPA1975-127647 図7

JPA1975-134985
Nov 10, 1975

Pinned Surface
PNP
Double 接合型
受光素子



JPA1975-134985 図6



電子shutterの
動作原理の
説明図

図 4

SONYの1987年発表の電子シャッター機能付き
Hole Accumulation Diode (HAD) 受光素子構造

http://www.aiplab.com/JPA_1975_127646_on_NPNP_type_PPD.html
http://www.aiplab.com/JPA_1975_127647_on_NPN_type_PPD.html
http://www.aiplab.com/JPA_1975_134985_on_PPD_with_VOD.ht
http://www.aiplab.com/JPA_1977_126885_on_Electric_Shutter.h
http://www.aiplab.com/JPA_2020_131313_on_PPD_Solar_Cell.html

題目：　人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

AIPS (NPPO)　代表

半導体産業人協会　教育委員会　運営委員長

元　崇城大学 情報学部 情報学科　教授

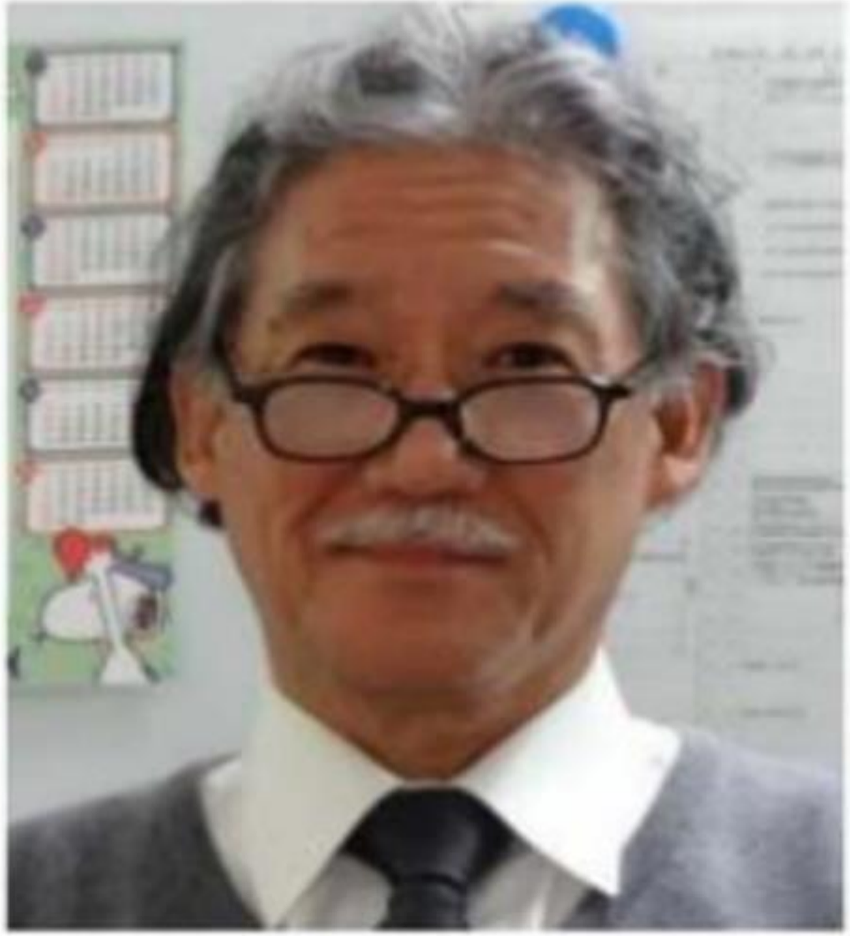
カリフォルニア工科大学　客員教授

群馬大学　客員教授

神奈川工科大学　講師

ソニー（株）　半導体技術企画室長

工博　IEEE Life フェロー　萩原良昭



Thank you very much !!

http://www.aiplab.com

hagiwar-yoshiaki@aiplab.com