

Double 接合型 太陽電池の提案

萩原良昭 <http://www.aiplab.com>

加藤俊夫 <http://www.success-int.co.jp>

関連出願特許 JPA 1975-127646, JPA 1975-127647
JPA 1975-134985, JPA 1977-136885
JPS 2020-131313

はじめに

松下は「ふたまた電球の」の特許の権利が最初の起業の原点でした。Intel社は、MOS Transistor のS/D の自己整合型イオン打ち込み技術の基本特許と3T1C型DRAM 特許を武器に成長しました。Sony は米国ベル研から格安で創業者の井深さんが、当時はあまり価値が評価されていないトランジスタの特許を取得しました。川名喜之さんや加藤俊夫さんのアイデア工夫発明によりSONYは世界一の性能を持つトランジスタを開発しその努力により商品化に成功しました。SONYはその Bipolar Transistor 技術を基礎として CCDから今は CMOS Image Sensor の Top Share を誇る、また半導体ビジネスで今や日本で最大の売り上げを誇示する企業になりました。

その裏に特許の存在があることはあまり一般には知られていません。

特許は企業にとって死活問題です。特許を所持することでベンチャー起業家が育ちます。裏で水面下での特許知財で弱肉強食の特許戦争が絶えません。水面下の特許戦争で負けた企業は廃業に追いやられます。SONYのHADセンサーの基本特許でも、Fairchild、KODAK やNECなどと水面下で1990年から2006年まで特許戦争の攻防が極秘で展開していました。萩原の1975出願特許を武器にSONYは他社からの特許侵害問題で長年の裁判で勝訴を勝ち取り、かつ他社とは有利な条件で技術提携が実現して今日に至っています。

その基本となるのが 1975 年萩原の発明となる、Double 接合型の Dynamic Photo Transistorの発明でした。短波長光の超感度特性を持つ受光素子（人間の目の網膜細胞）の発明です。今、その超感度性を生かした、Double 接合型の Dynamic Photo Transistor を採用した太陽電池を今回（2020年8月1日）提案しました。

SONY-Fairchild Patent War (1991-2000) on Pinned Photo Diode with Vertical OFD

CCD特許侵害訴訟

日刊

7/16

ソニー、逆転勝訴

NY東部地裁

電子機器の主要部品であるCCDの製造プロセスと構造に関する特許をめぐって、ソニーとフェアチャイルドは長年にわたる訴訟を繰り返してきた。ソニーは、この特許を侵害しているとして、フェアチャイルドに損害賠償を求め、ソニーは逆転勝訴した。フェアチャイルドは日立製作所、東芝など日本の大手電機メーカー二十社以上を同様の理由で訴えており、ソニーの勝訴は他社の権利にも影響を与える。ソニーは十五日明らかにした。この訴訟はソニーとフェアチャイルドの長年続いた訴訟の最終決着となる。

From Japanese News Paper, July 16, 1996.

1996年7月 日刊工業新聞記事から

(2000年1月米国最高裁で最終決着ソニー勝訴)
In January 2000, the US supreme court made the final judgement favoring Sony claims. And the long SONY-Fairchild Patent War on the PDD with the built-in vertical overflow drain (VOD) ended.

東部地裁は「ソニー側のCCDはローラル・フェアチャイルド社の三件の特許に抵触しない」との判決を下し、陪審員の評決を破棄した。フェアチャイルドは控訴するかどうかの態度を表明していない。

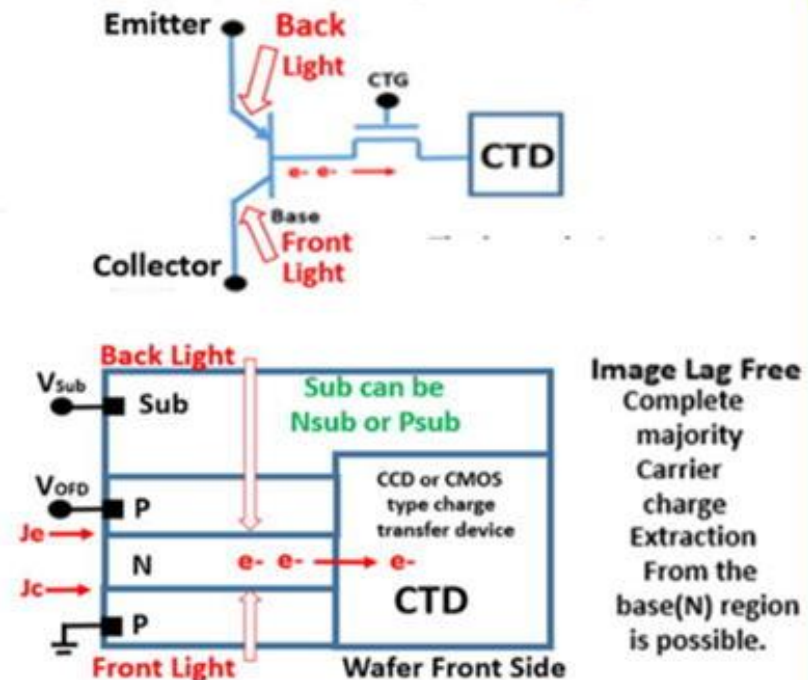
CCDはカメラ一体型VTRやフリップスなどの電子機器に使われる光学部品で「電子の目」と呼ばれる重要な部品。フェアチャイルドは自身が保有するCCDの製造プロセスと構造に関する三件の特許を侵害しているとして、九二年九月、ソニーのほか日立、東芝、沖電気工業、松下など日本の大手各社を訴えていた。ソニーは「当社のCCDはフェアチャイルドの特許とは異なる製造プロセスと構造を採用している」と主張してきたが、その正当性が認められた」としている。ただフェアチャイルドが控訴すれば、裁判が再び長期化する可能性も残っている。

Finally the Sony-Fairchild Patent War(1991-2000) ended over the Sony HAD Sensor which is identical to the *P+NPNsub junction type Pinned Photodiode* with Vertical Overflow Drain, originally invented by Hagiwara at Sony in 1975.

And finally Hagiwara received for his *1975-134985 Japanese Patent* officially, the First Patent Award from Mr. Ando, Sony president in April, 2001 after more 26 years of struggles since his invention.



Dynamic Photo Transistor Operation
Proposed by Hagiwara at Sony in 1975



ソニーと米コダック和解 特許を相互利用

ソニーは4日、米フィルム大手のイーストマン・コダックと特許のクロスライセンス契約を結んだと発表した。

両社はデジタルカメラの画像処理や制御技術などの特許をめぐって争っていたが、今回のクロスライセンス契約の締結に伴って和解する。

クロスライセンス契約を結んだことで、ソニーは「両社はそれぞれが保有する特許を相互に広範囲に利用できる」とコメントした。

契約内容の詳細や金銭面の条件は公表されていないが、コダック側がロイヤルティーを支払う形になるとみられている。

ソニーは今回の契約締結と和解について昨年10月に発表した業績予想への影響は軽微としている。

コダックは2004年3月にデジタルカメラ関連技術の特許を侵害したとしてソニーを提訴。これに対してソニーは、同年4月にデジタルカメラの画像処理技術の特許侵害でコダックを提訴し、両社はデジタルカメラの技術をめぐってにらみ合いの状態が続いていた。

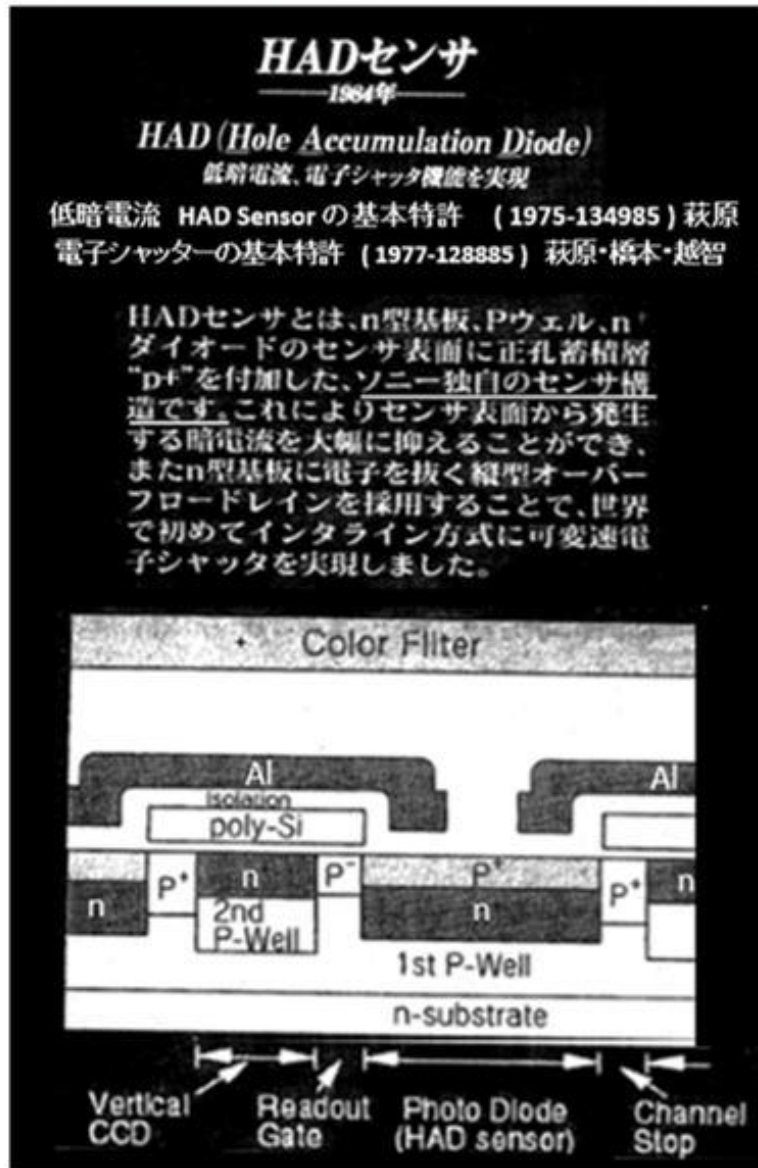
ソニーとコダック契約 訴訟合戦も和解

画像処理技術
特許相互利用

【ニューヨーク＝共同】米写真用品大手イーストマン・コダックは3日、ソニーと画像処理をはじめとする特許の相互利用に関するクロスライセンス契約を結んだ、と発表した。特許の相互利用により新製品開発の効率化やコスト減などの効果が期待される。

両社は米国のデジタルカメラの出荷台数でトップ争いを展開。画像処理技術をめぐり、特許権侵害を主張して訴訟合戦を繰り広げていたが、和解することでも合意した。

The Pinned Photodiode (Sony Original HAD sensor) Structure



(from SONY Product Catalog)

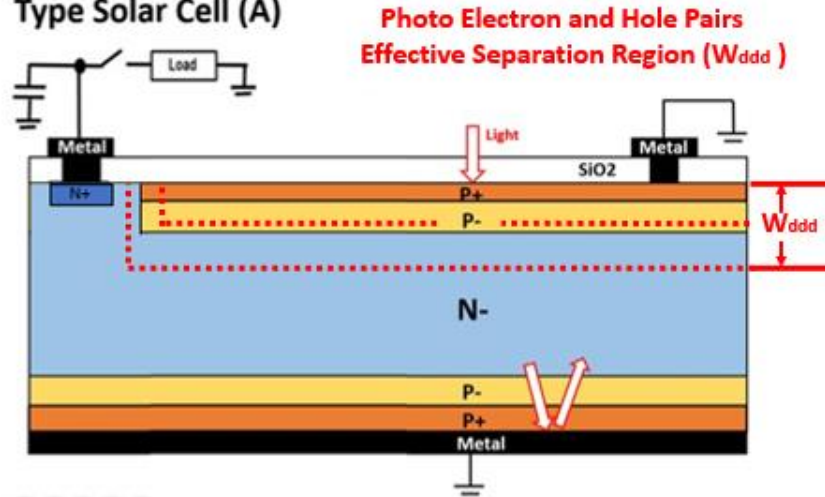
Electric Shutter Basic Patent Award
from Sony President Idei to Yoshiaki Hagiwara
for Japanese Patent 1977-128885 by Hagiwara



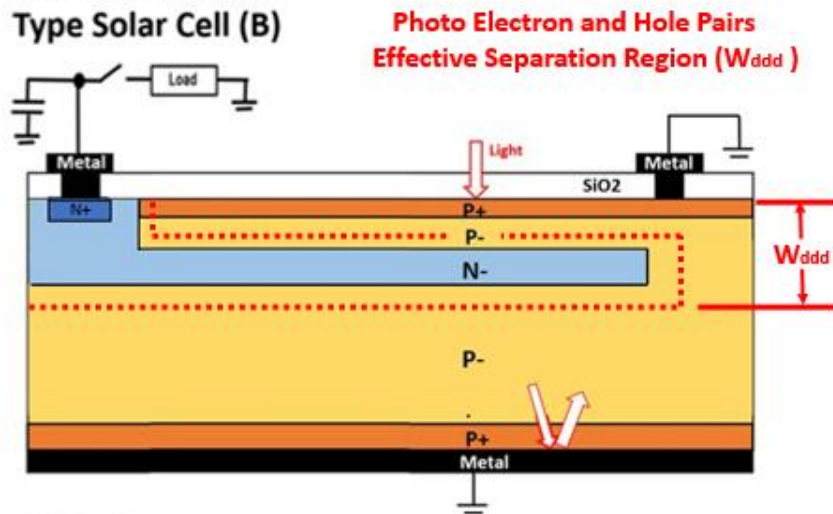
PNP Double Junction Type Solar Cell

See JPA 1975-134985 and JPA2020-131313
invented by Yoshiaki Hagiwara

Double Junction
Type Solar Cell (A)

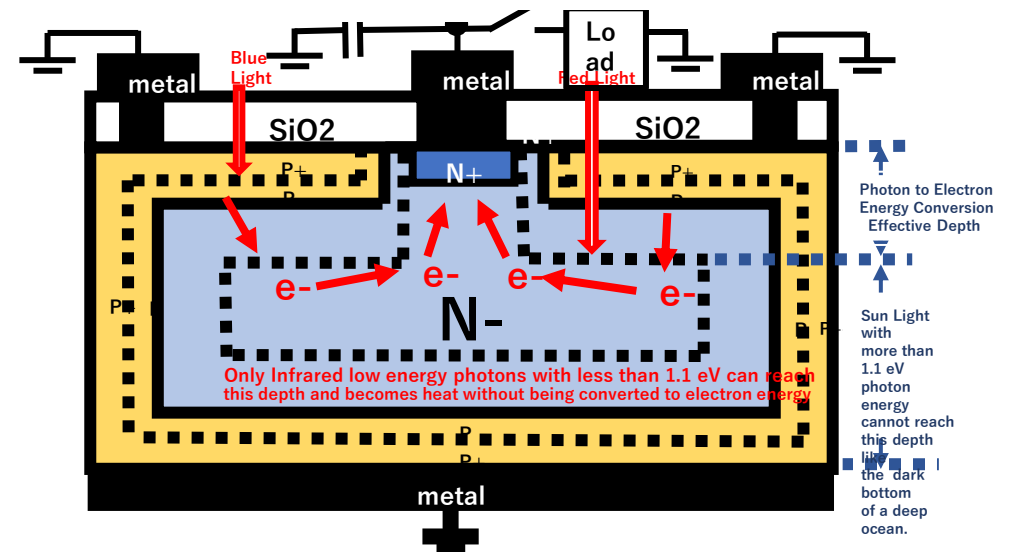
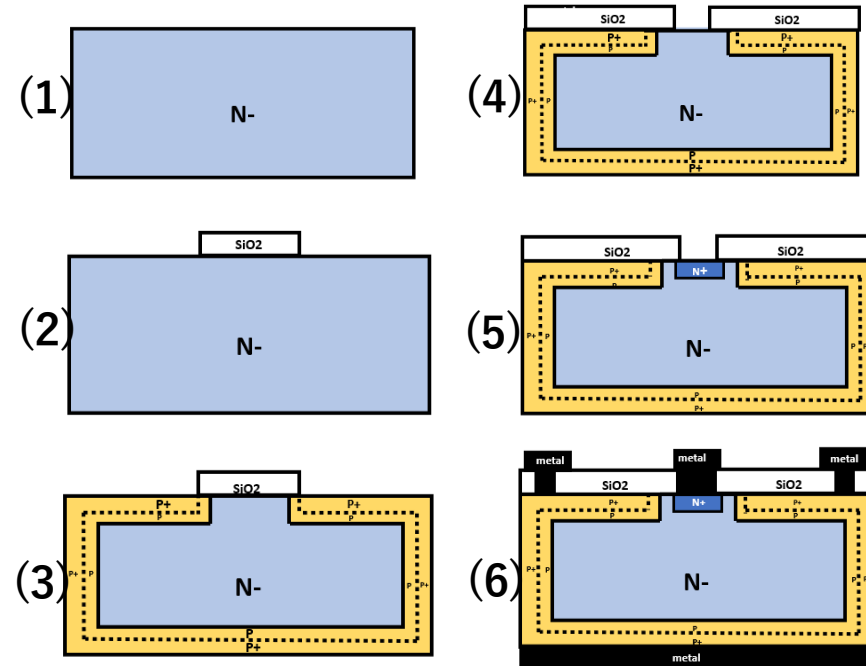


Double Junction
Type Solar Cell (B)

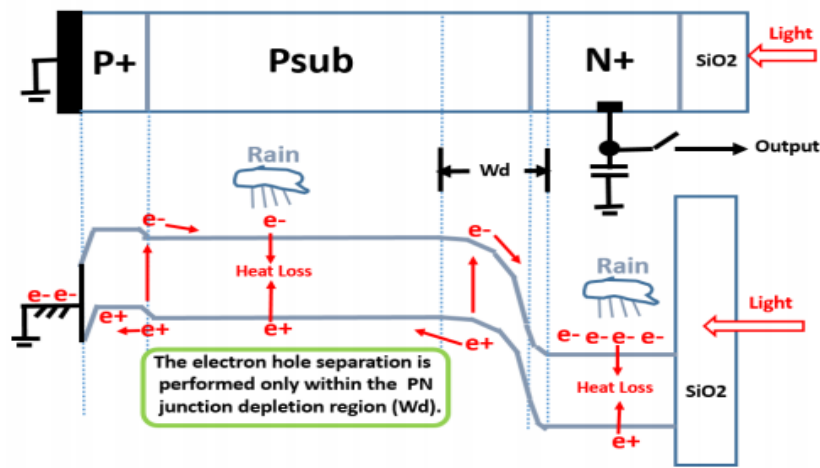


Double Junction type Pinned Photodiode Solar Cell

See JPA 2020-131313 by Yoshiaki Hagiwara

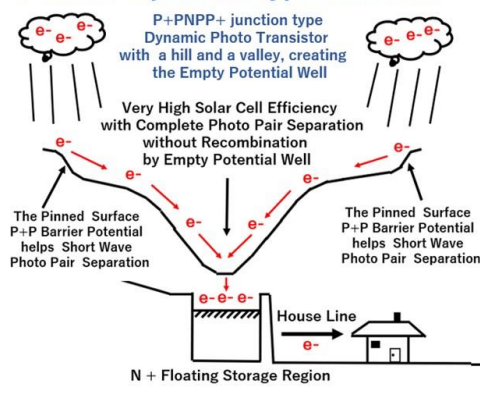


Single (単一) 接合型 太陽電池 Classical N+PsubP+ Junction Photodiode

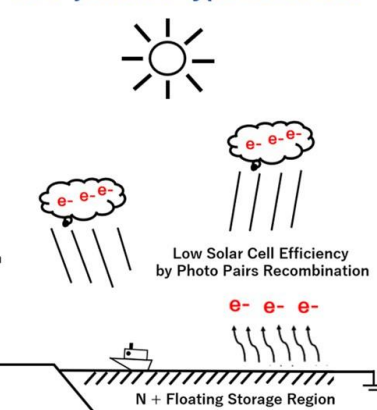


従来のN+P接合型太陽電池では効率良く光電変換ができない。N+P接合の狭い空乏層領域(Wd)のみ可能。全体の空間に対して占める割合は非常に小さい。他の領域で、電子とHOLEを分離するバリア電界がない。すぐにその場で再結合し、熱になり無駄となる。太平洋の海上で海の水が蒸発してもそのまま雨となり海に戻る様なもので、人間には利用できない。

P+PNPP+ junction type Solar Cell

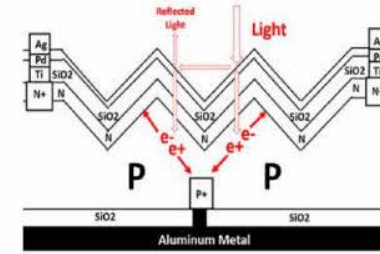


N+P junction type Solar Cell

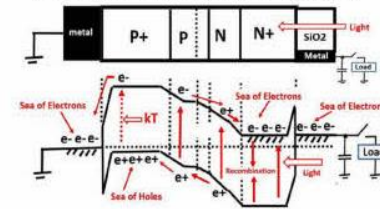


See Japanese Patent Applications JPA 1975-134985 and JPA 2020-131313 and <http://www.aiplab.com> by Yoshiaki Hagiwara (AIPS)

Conventional N+P Single junction Type Solar Cell

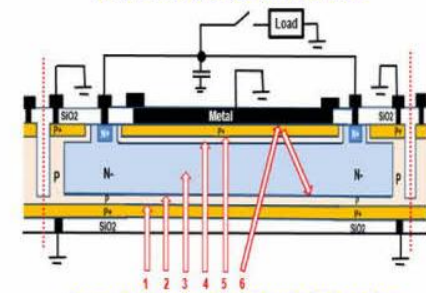


Poor Blue Light Sensitivity Problem

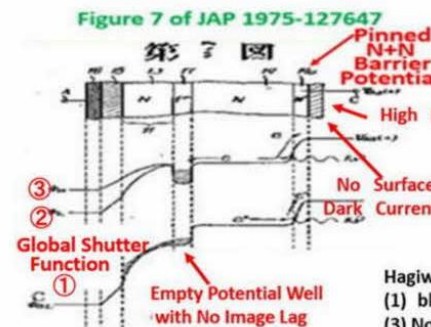
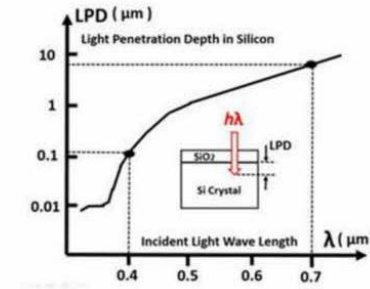
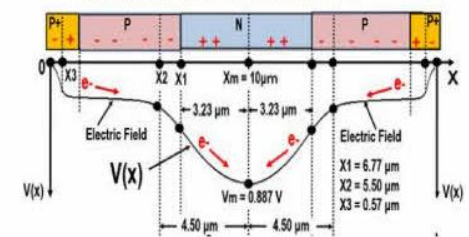


Single Junction N+P type Solar Cell also has a very poor short wave blue light sensitivity.

PNP Double Junction Type Solar Cell proposed by Hagiwara in 2020



Completely depleted Buried N region In the PNP Double Junction Type Solar Cell proposed by Hagiwara in 2020



Drift Field Transistor

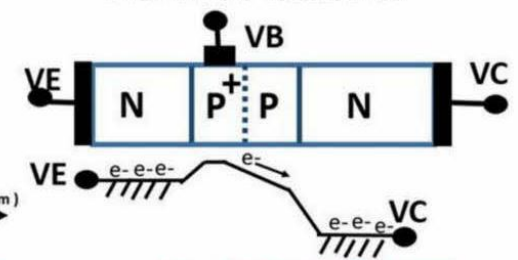
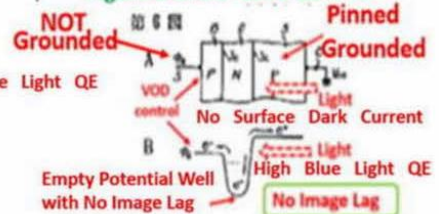
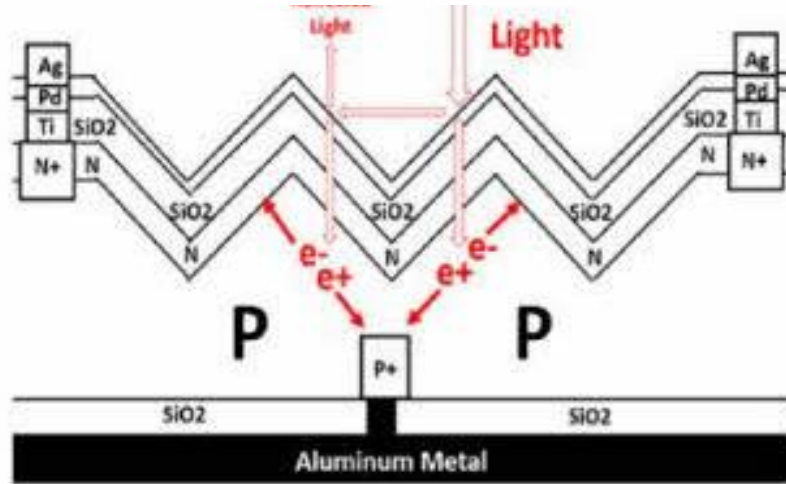


Figure 6 of JAP 1975-134985

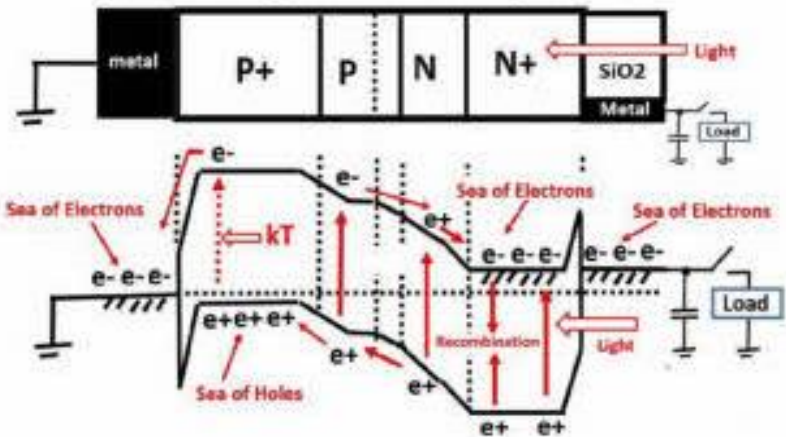


Hagiwara invented PNP junction type PPD in 1975 with (1) blue light 100% QE, (2) No Surface Dark Current and (3) No Image Lag, Complete Charge Transfer features.

Conventional N+P Single junction Type Solar Cell

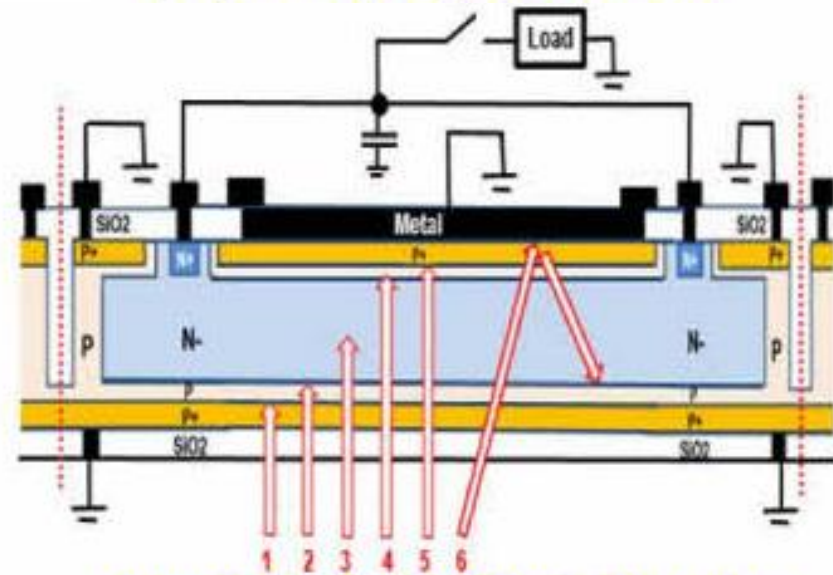


Poor Blue Light Sensitivity Problem

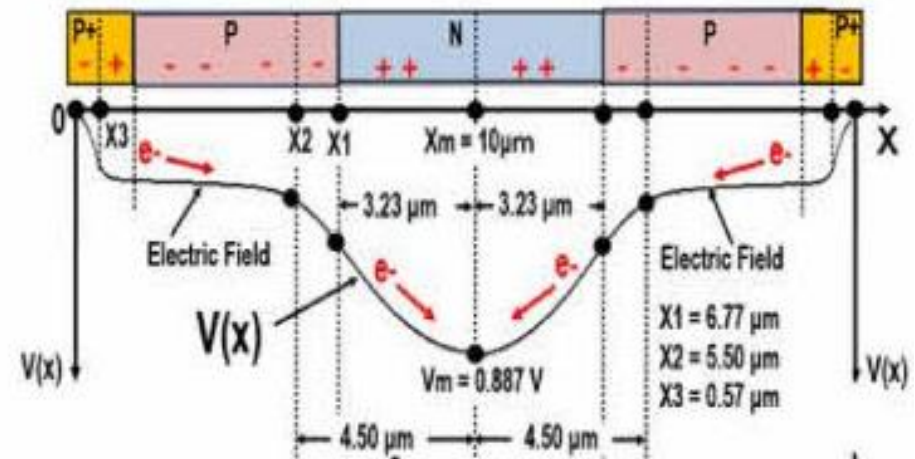


Single Junction N+P type Solar Cell also has a very poor short wave blue light sensitivity.

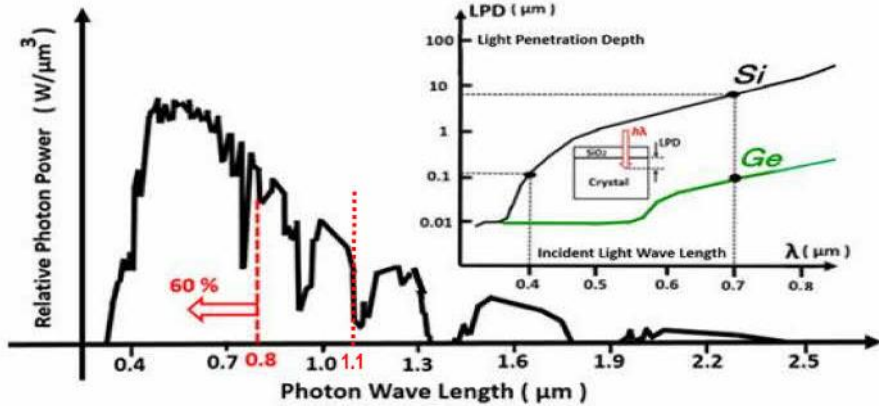
PNP Double Junction Type Solar Cell proposed by Hagiwara in 2020



**Completely depleted Buried N region
In the PNP Double Junction Type Solar Cell
proposed by Hagiwara in 2020**



Sun Light Spectrum



$$E = \hbar \omega = h f = h c / \lambda$$

$$E \text{ (eV)} = 1.24 / \lambda \text{ (}\mu\text{m)}$$

For Silicon, $E_g = 1.10 \text{ eV}$ and $\lambda = 1.12 \mu\text{m}$

The light energy of the wave length more than $\lambda = 1.12 \mu\text{m}$ can not be converted to electrical energy in the silicon crystal.

Difference of the static and dynamic photo transistors are illustrated in these figures.

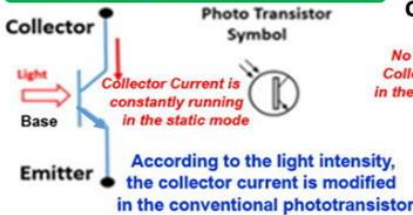
Sony Hole Accumulation Diode (HAD) is the P+NPNsub junction dynamic photo transistor with the surface P+ hole collecting and accumulation region is pinned and grounded, which is now widely called as Pinned Photodiode with the vertical overflow drain (VOD) function. Only Pinned Photodiode with the VOD function can realize the electrical shutter function.

SONY HAD Sensor 1975 was hinted by SONY PNP Bipolar Transistor Process Technology

Conventional Static Phototransistor

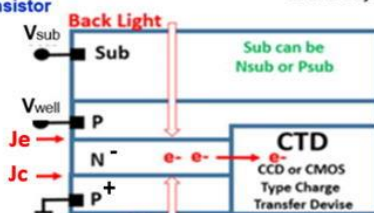
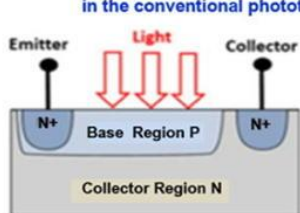
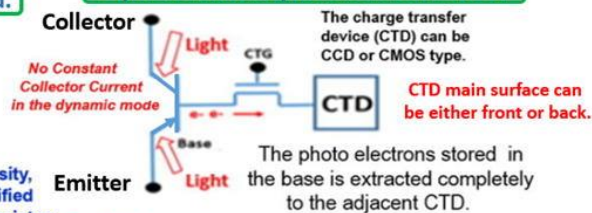
(by John Northrup Shive, 1950)

No memory function is involved.



Dynamic Phototransistor Operation
by Yoshiaki Hagiwara at Sony in 1975

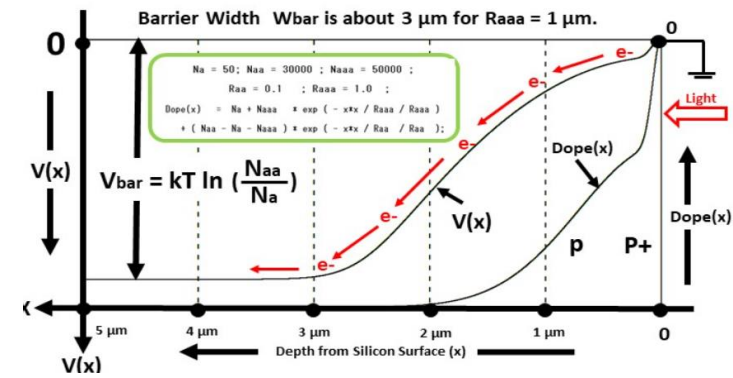
Dynamic Memory function is involved.



Complete Charge Extraction from the N base region for low image lag and high speed high quality action pictures

Standard PPD with the front CTD main surface

Double_Gaussian_Doping_Profile_Dope(x)



Numerical Computation of Double Gaussian Doping Profile

Esi = 648; kT = 0.0259; Substrate Doping Density Na = 50;
For P+PNsub Single Junction type Solar Cell
Wddd = sqrt (Esi*Eg/Na) = 3.775712

For P+PNPP+ junction type,
2*Wddd = 7.551424
Ldebye = sqrt (Esi*kT/Na) = 0.579365

First Gaussian Doping Naa = 50000; Raa = 0.1;
Second Gaussian Doping Naaa = 30000; Raaa = 1;
Xsub = 5;
NP = 1000; dx = Xsub/NP = 0.005000;
E6 = 100000;

Compute YY(x) with V[0] = kT ln (Naa/Na) and V[NP] = 0;
For (i = 0 to i = NP - 1000) {
x = i*Xsub/NP;
D[i] = Na + (Naa - Na - Naaa) * exp (- (Xsub - X[i]) * (Xsub - X[i]) / Raa / Raa)
+ Naaa * exp (- (Xsub - X[i]) * (Xsub - X[i]) / Raaa / Raaa);
YY[i+1] + YY[i-1] - 2*YY[i] = Esi*dx*dx*(D[i] - Naa * exp (-YY[i]/kT)); }

At x = 4.995000, Dope(x) = 49949.437301;

***** Approximation by V(x) = kT ln (Naa/Dope(x)) *****

Na = 50.000000 Naa = 50000.000000 Naaa = 30000.000000 Raa = 0.100000 Raaa = 1.000000
dx = 0.005000 XXX = 4.995000 Dope = 49949.437301
XX[999] = 4.995000 E6*Y[998] = 104.590834 E6*Y[999] = 26.204730 E6*Y[1000] = 0.000000 ErrorYY():E6*Error = 52.181374

***** REAL VALUES obtained by Numerical Computation *****

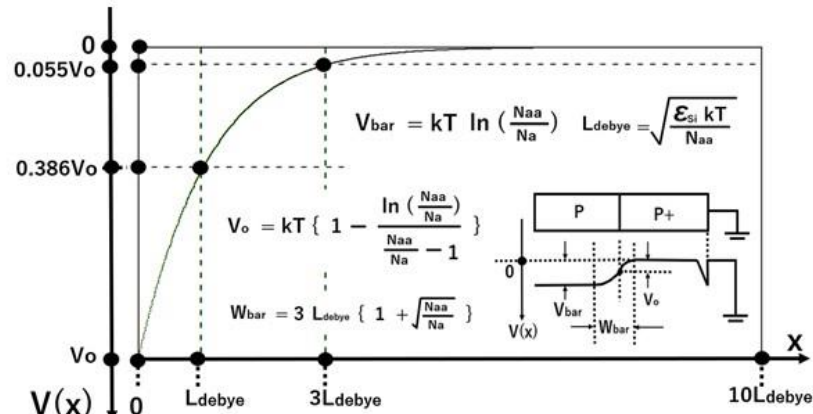
Na = 50.000000 Naa = 50000.000000 Naaa = 30000.000000 Raa = 0.100000 Raaa = 1.000000
dx = 0.005000 XXX = 4.995000 Dope = 49949.437301
XX[999] = 4.995000 E6*Y[998] = 104.592487 E6*Y[999] = 26.206400 E6*Y[1000] = 0.000000 ErrorYY():E6*Error = 0.000252

Esi = 648.000000; kT = 0.025900; Eg = 1.100000;

Wddd = sqrt (Esi*Eg/Na) = 3.775712; 2*Wddd = 7.551424; Ldebye = sqrt (Esi*kT/Na) = 0.579365;

Calculation of Barrier Potential of P+P Doping Profile

Yoshiaki Hagiwara (AIPS) April 27, 2021



Conclusion

Barrier Potential is well know and give as

$$V_{bar} = kT \ln \left(\frac{N_{aa}}{N_a} \right)$$

But the actual Barrier Width was found to be about three time of the value estimate by the simple calculation of the Debye Length .

$$W_{bar} = 3 L_{debye} \left\{ 1 + \sqrt{\frac{N_{aa}}{N_a}} \right\}$$

***** Na+/Na Potential Barrier Computation *****

$$N_a = 50 \mu m^{-3}$$

$$N_{aa} = 5000 \mu m^{-3}$$

$$L_{debye_Na} = \sqrt{E_{si} * kT / N_a} = 0.579365 \mu m$$

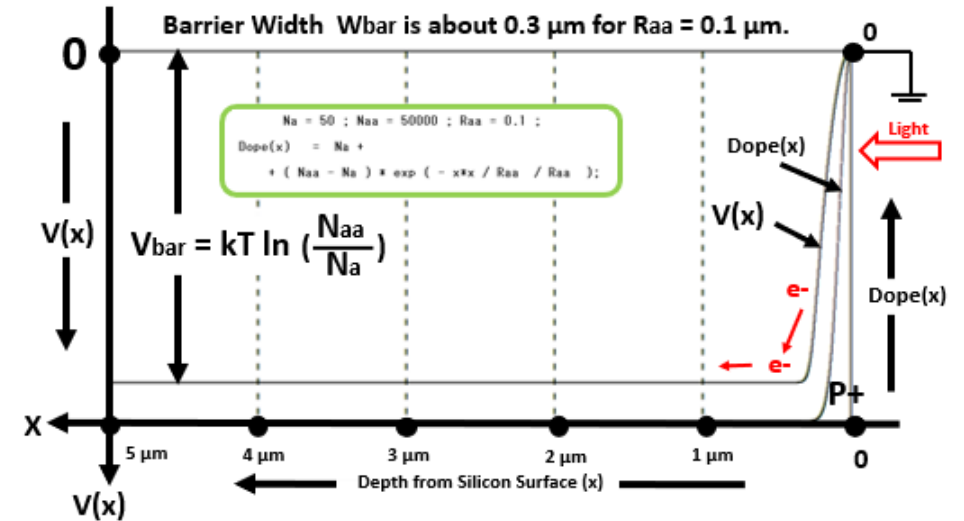
$$L_{debye_Naa} = \sqrt{E_{si} * kT / N_{aa}} = 0.057937 \mu m$$

$$L_{debye_Na} + L_{debye_Naa} = 0.637302 \mu m$$

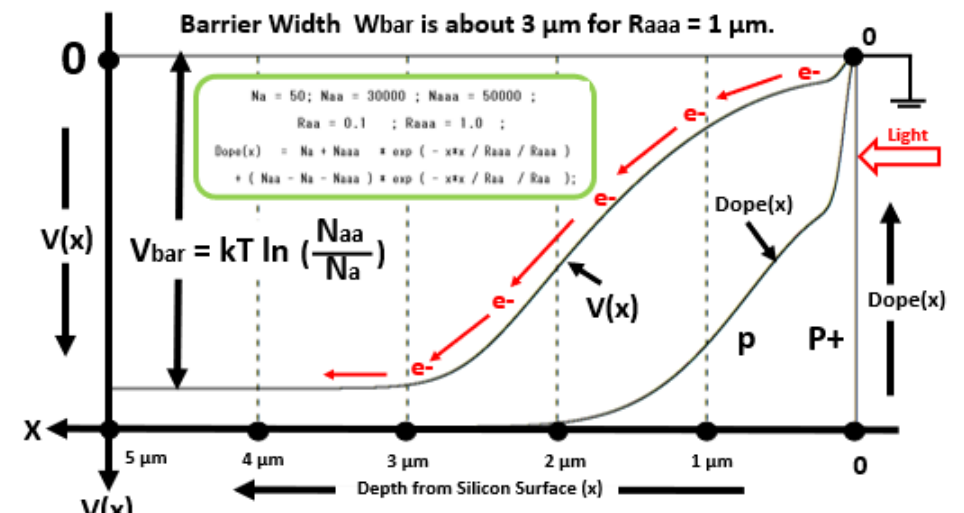
$$W_{bar} = 3 (L_{debye_Na} + L_{debye_Naa}) = 1.911905 \mu m$$

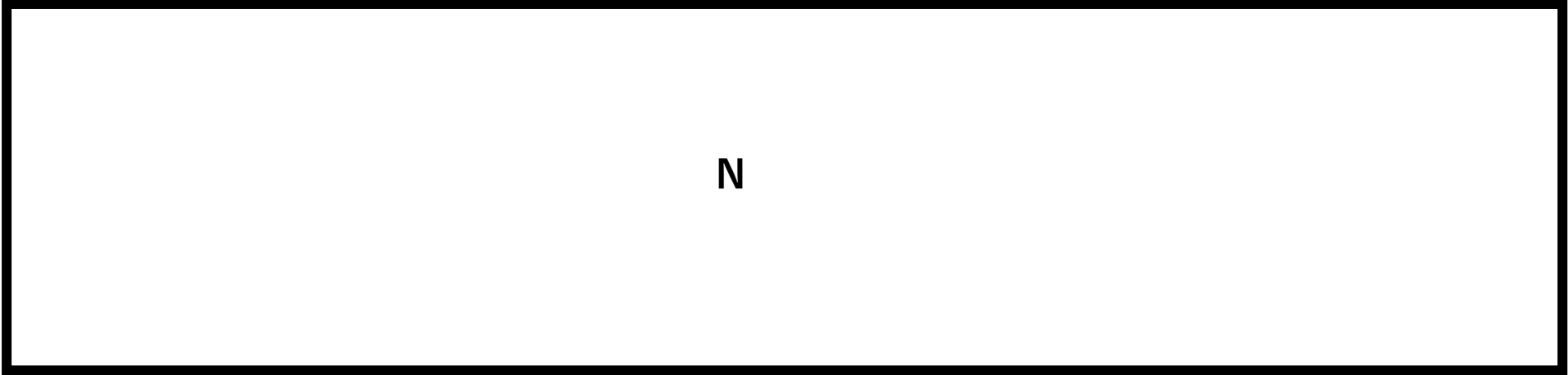
Barrier_Width_Wbar_of_Double_Gaussian_Doping_Profile
for P+PN junction type Pinned Photodiode Solar Cell
See JPA 1975-127647 and JPA 2020-131313 by Hagiwara(AIPS)

(A) Single_Gaussian_Doping_Profile_Dope(x)

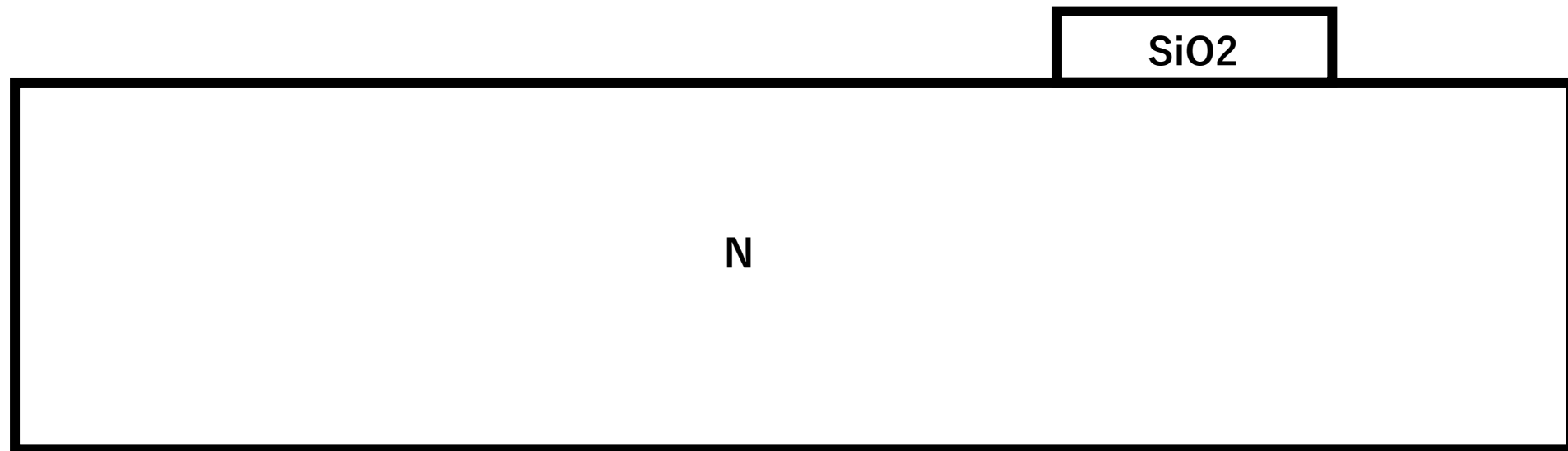


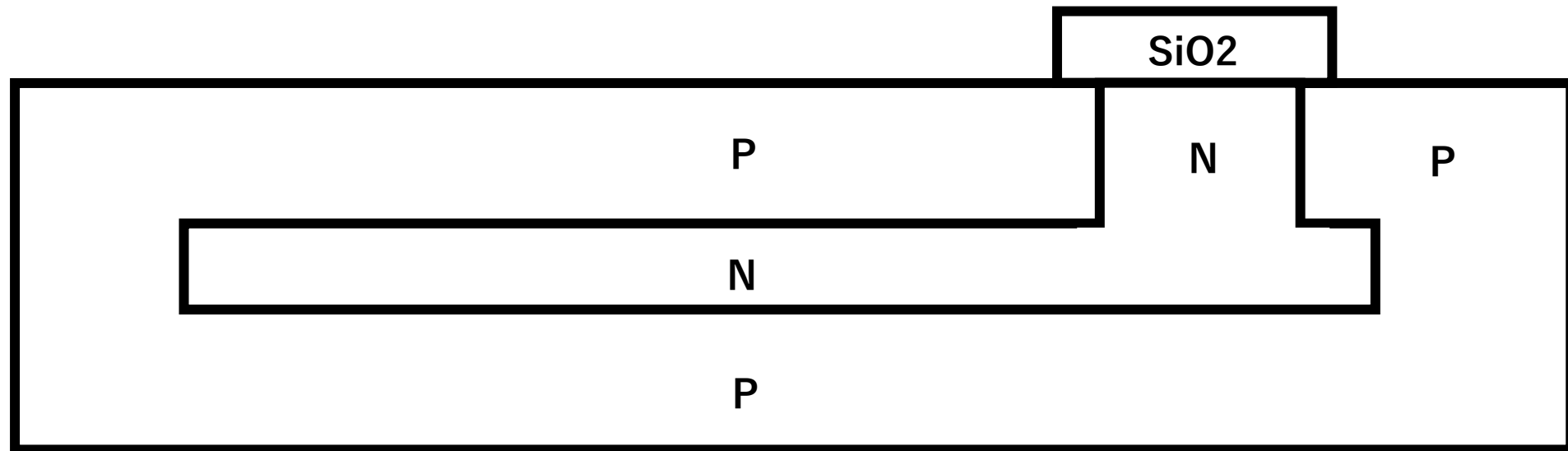
(B) Double_Gaussian_Doping_Profile_Dope(x)

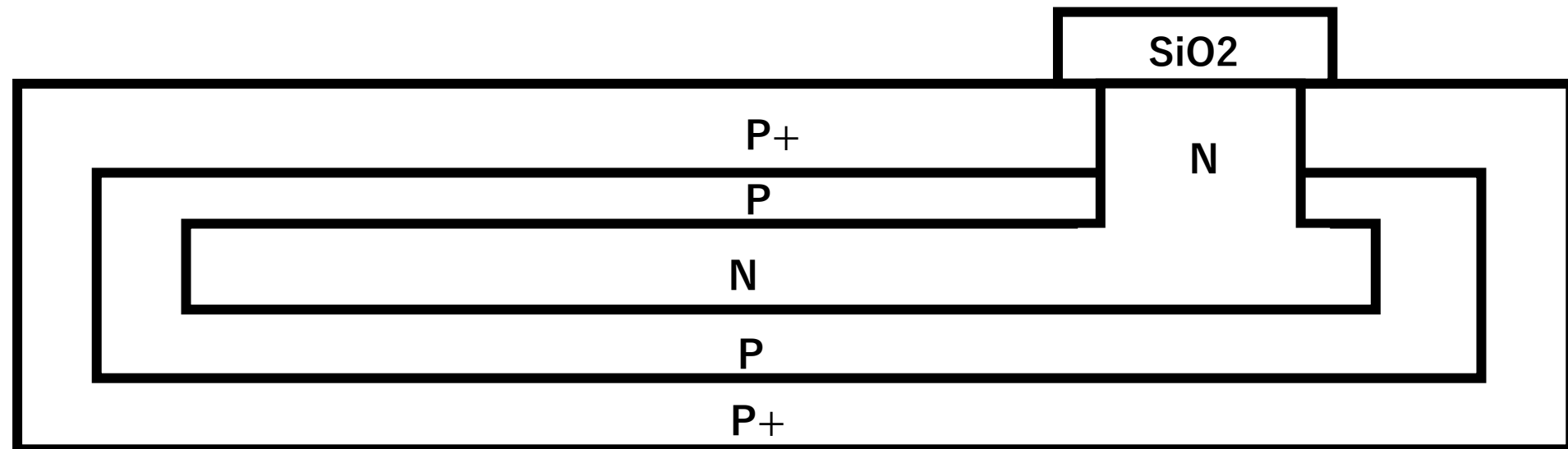


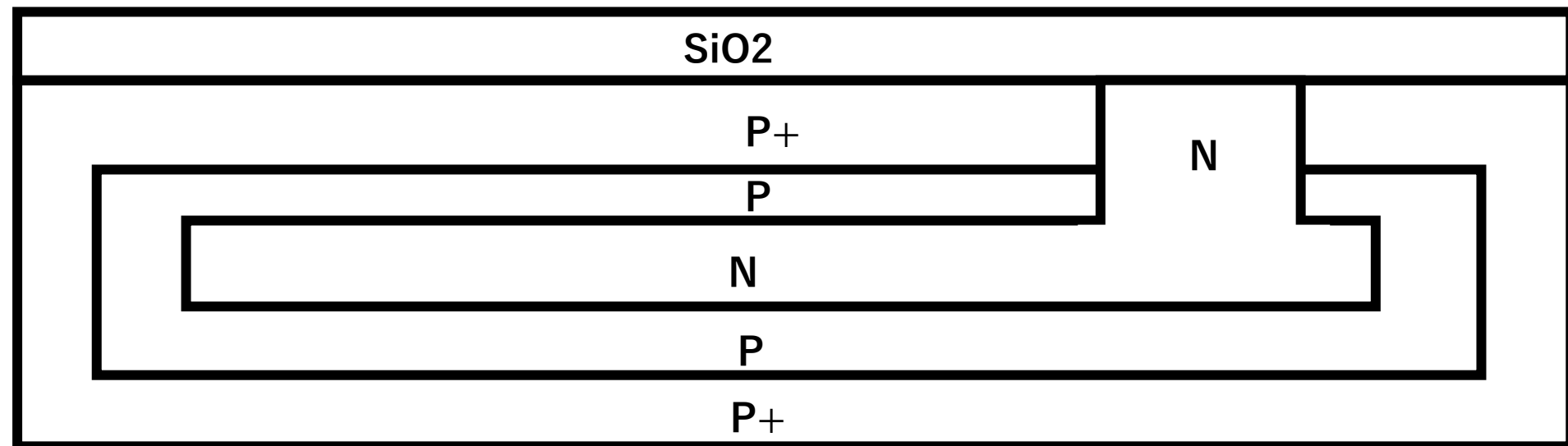


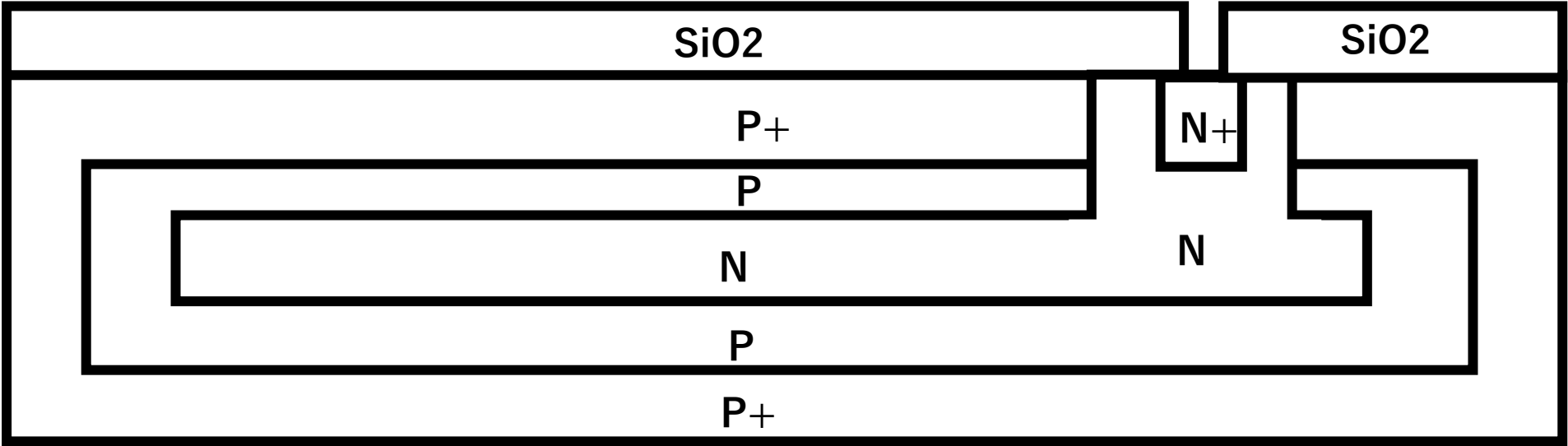
N

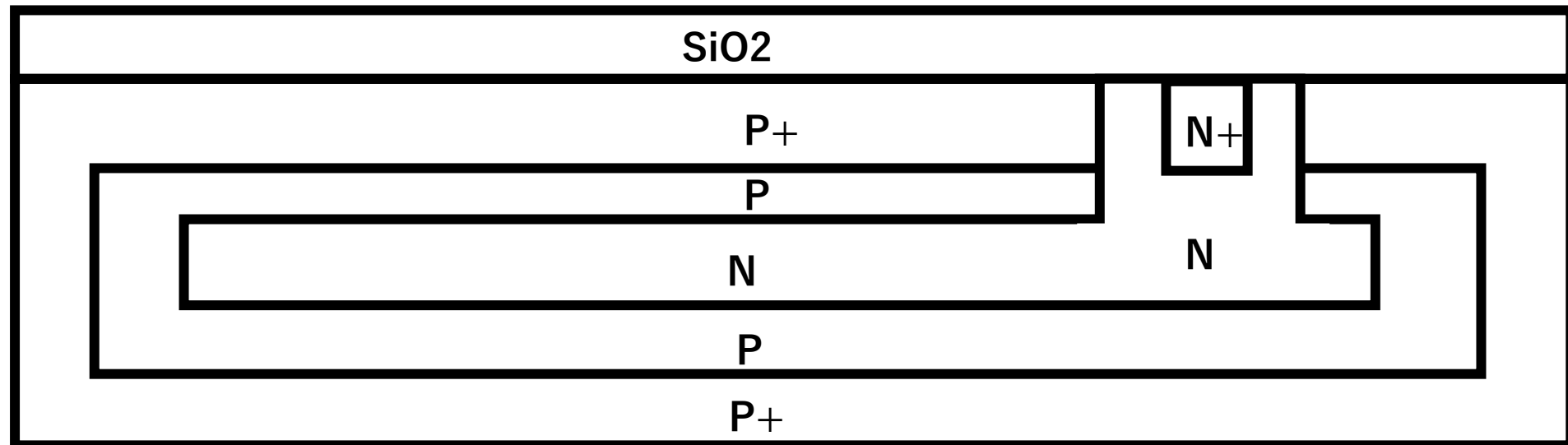


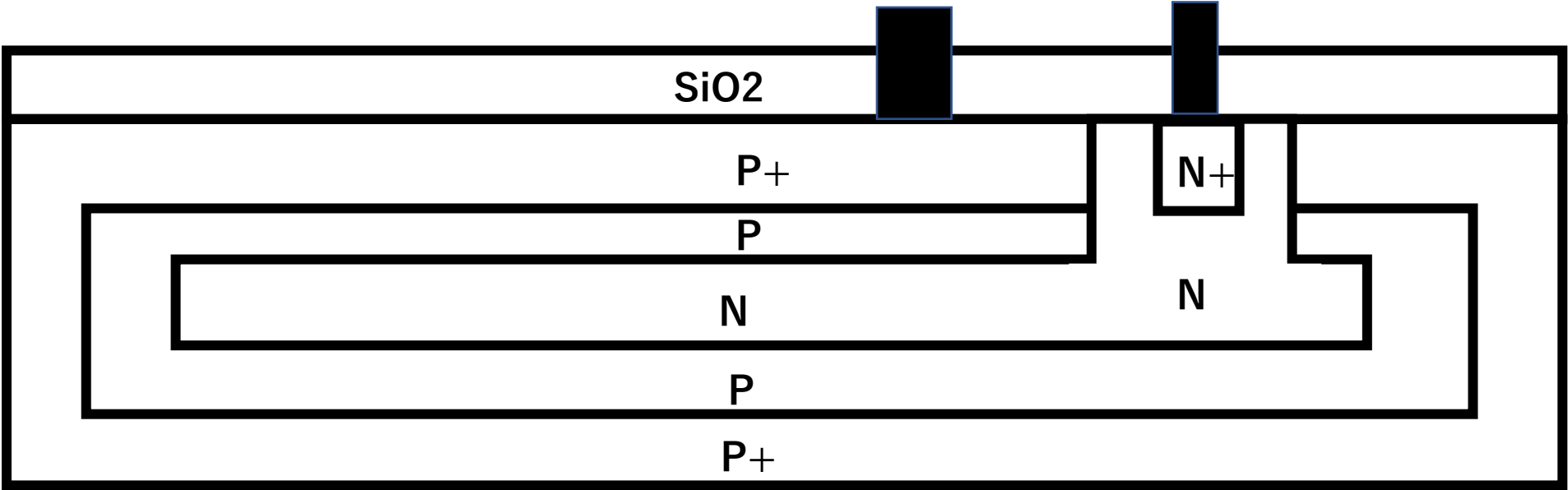


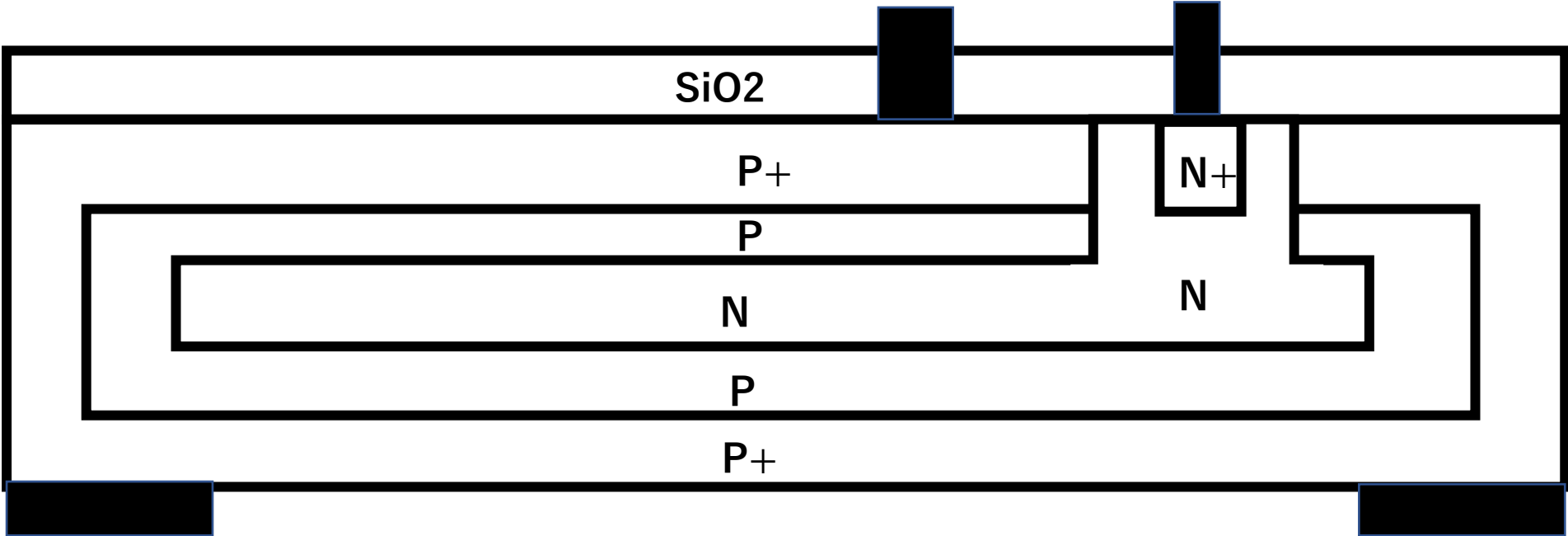


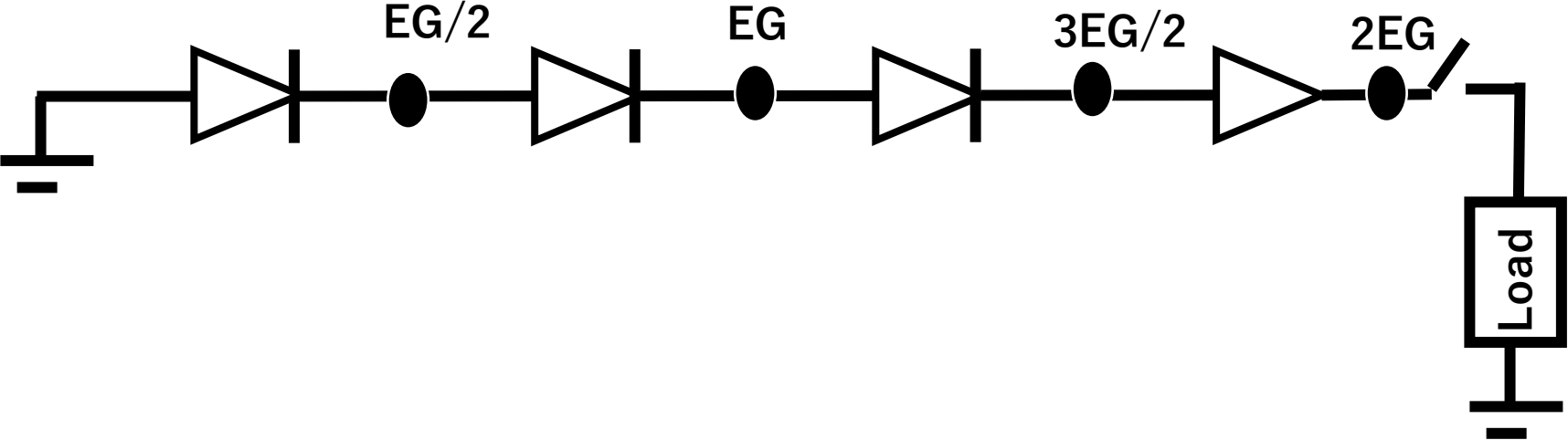
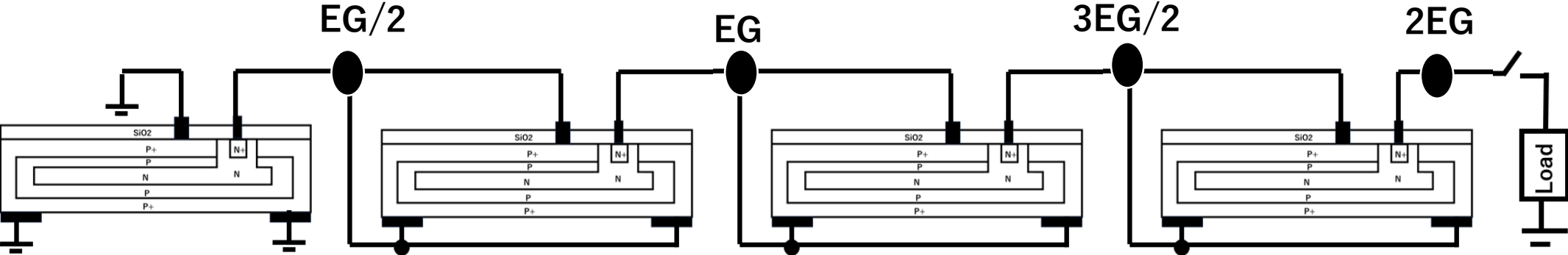






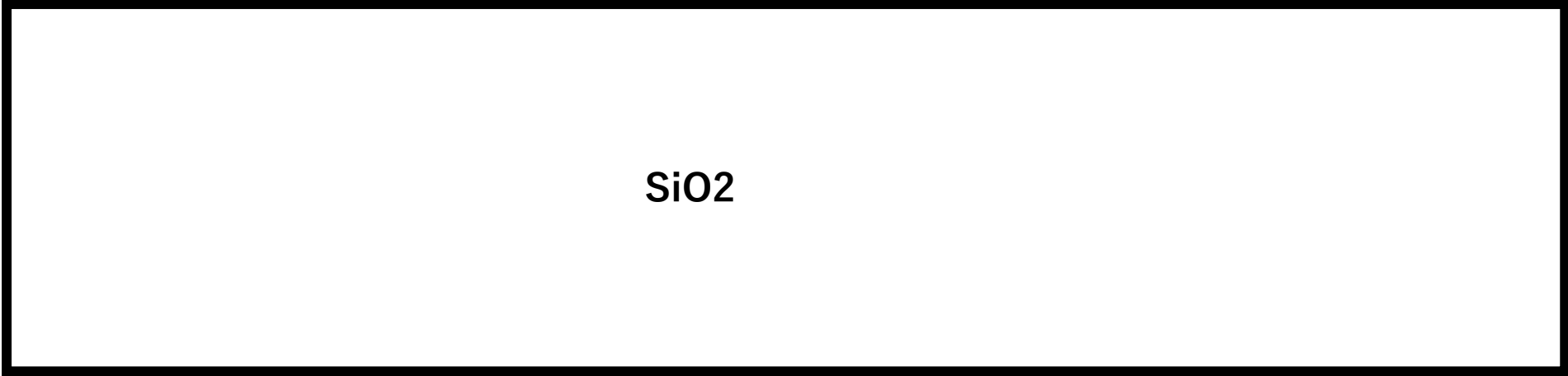




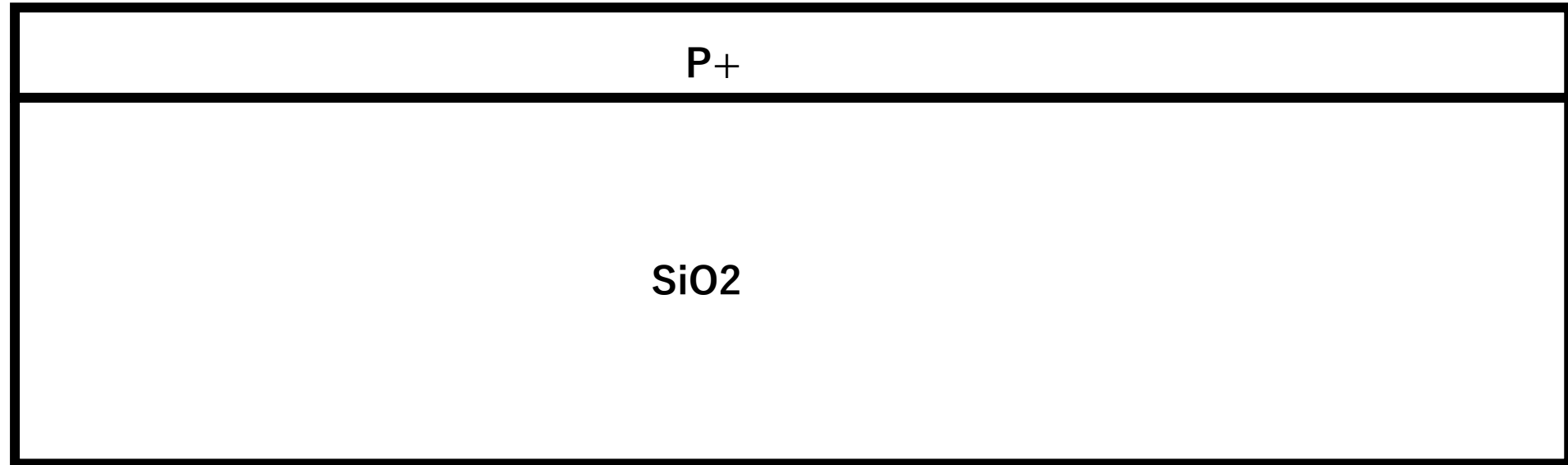


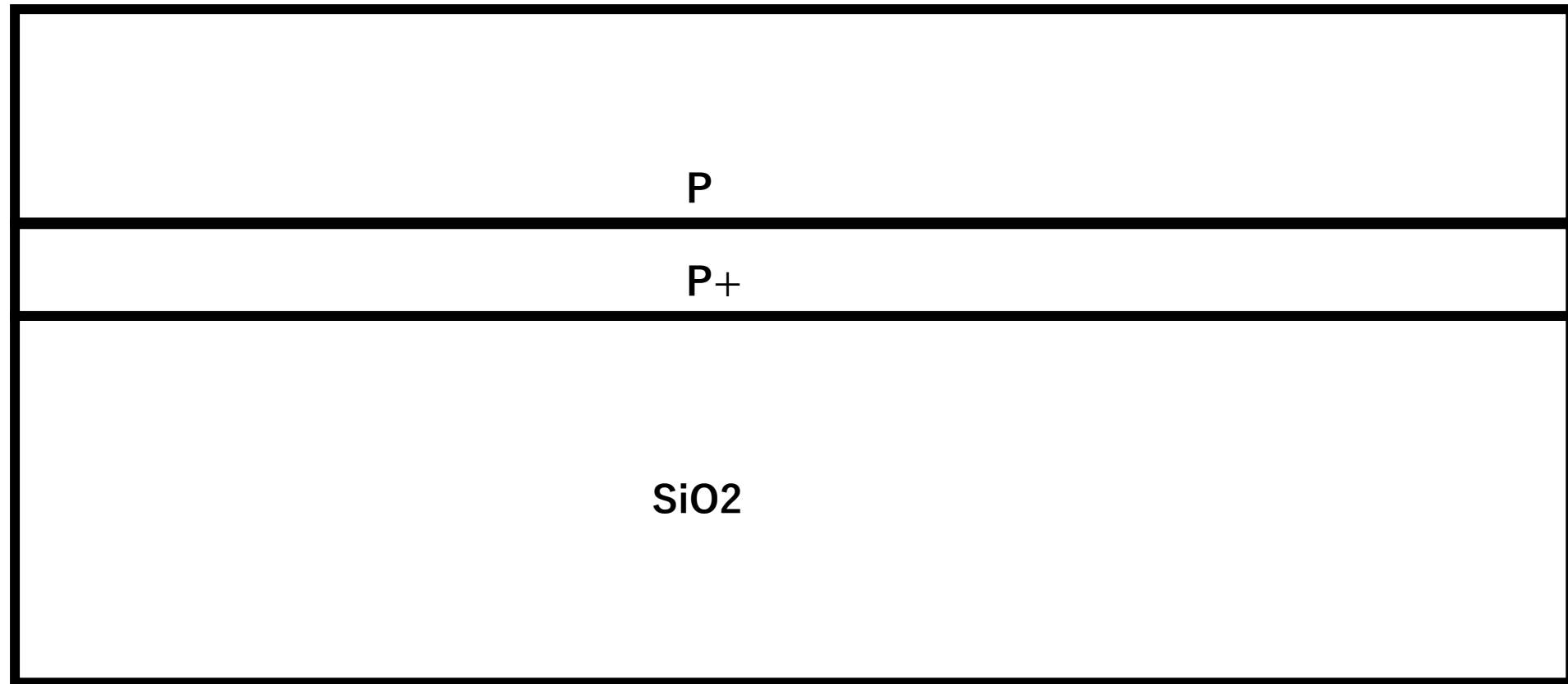


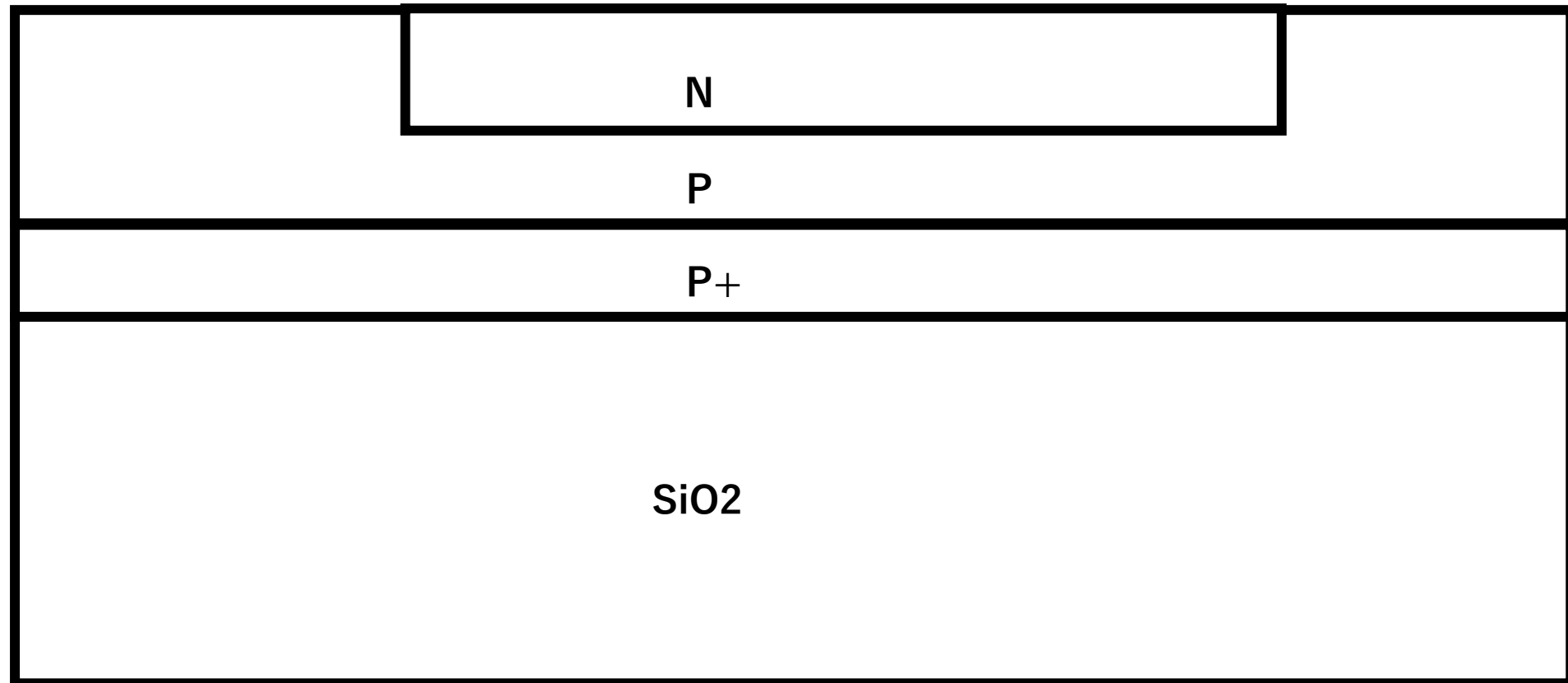
SiO₂

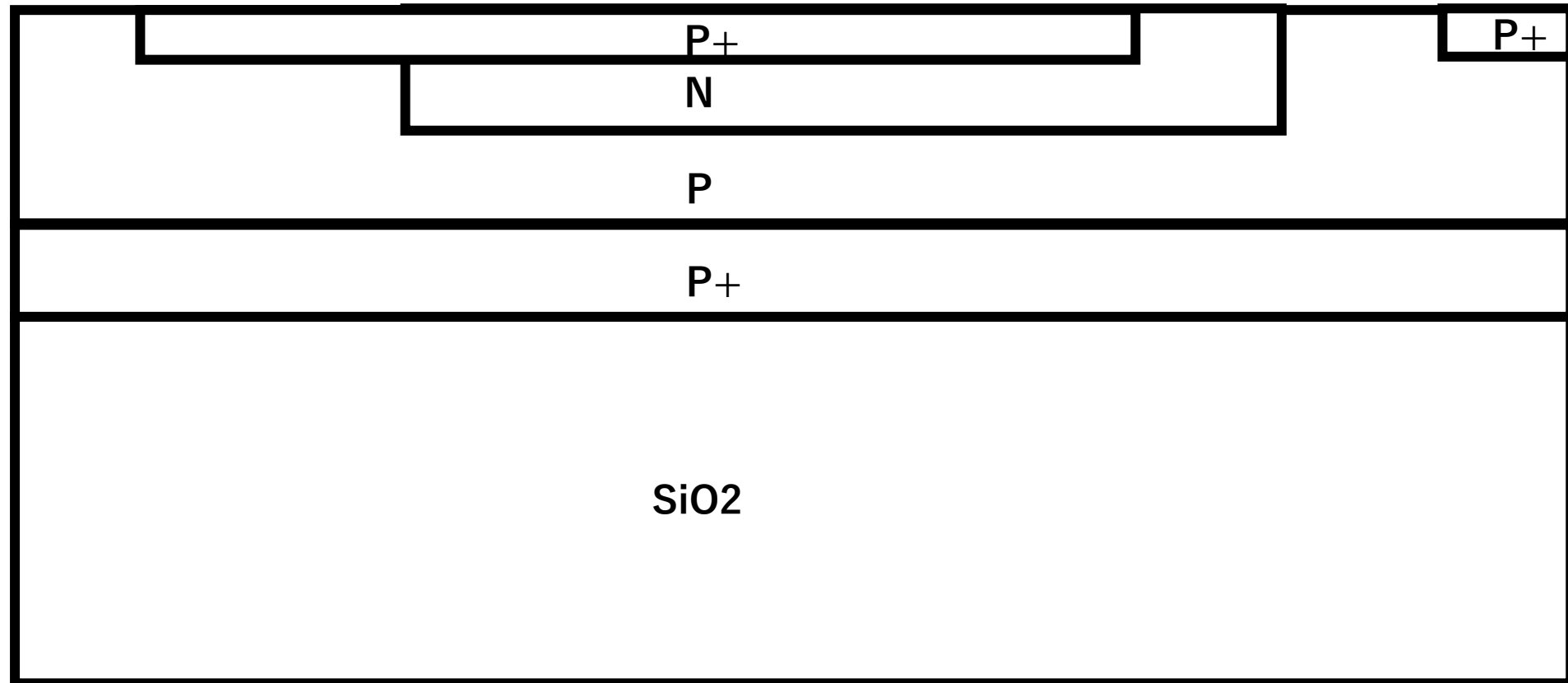


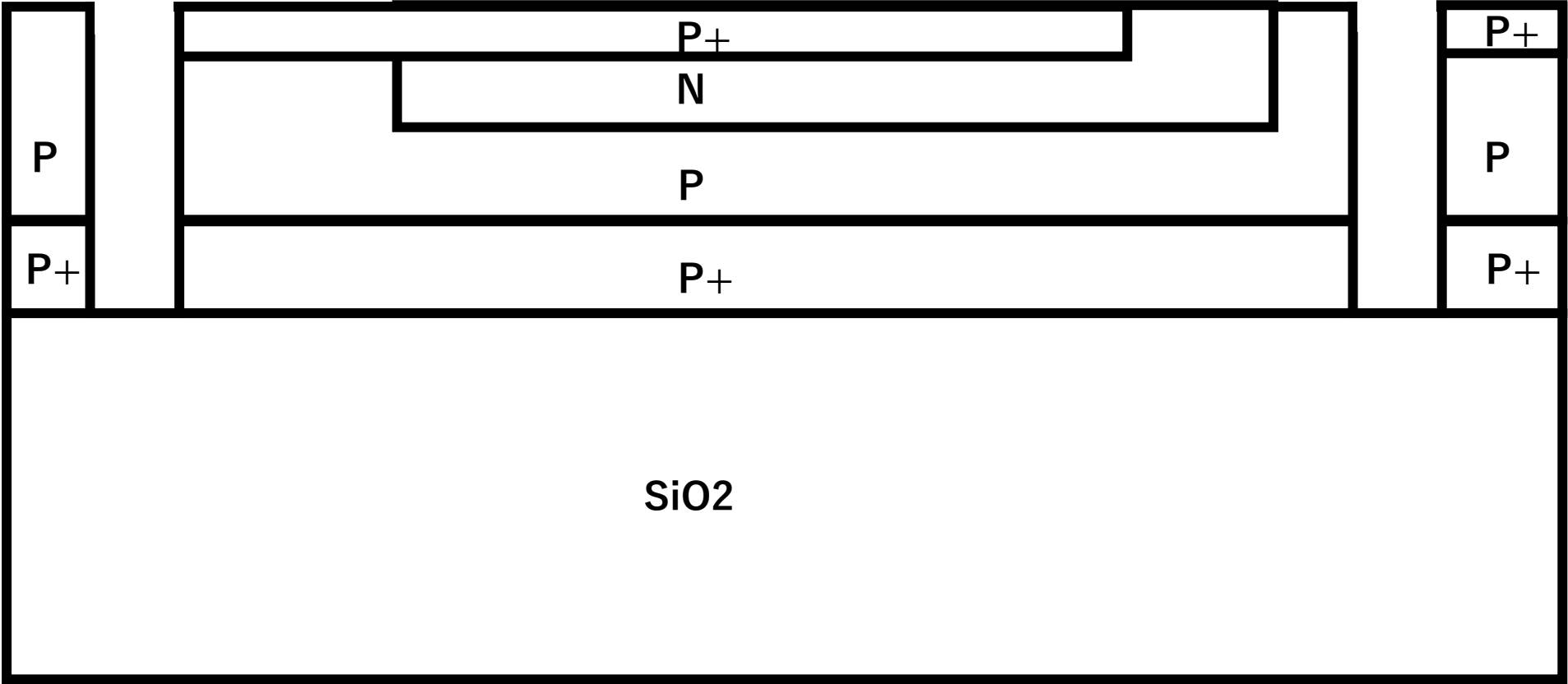
SiO₂

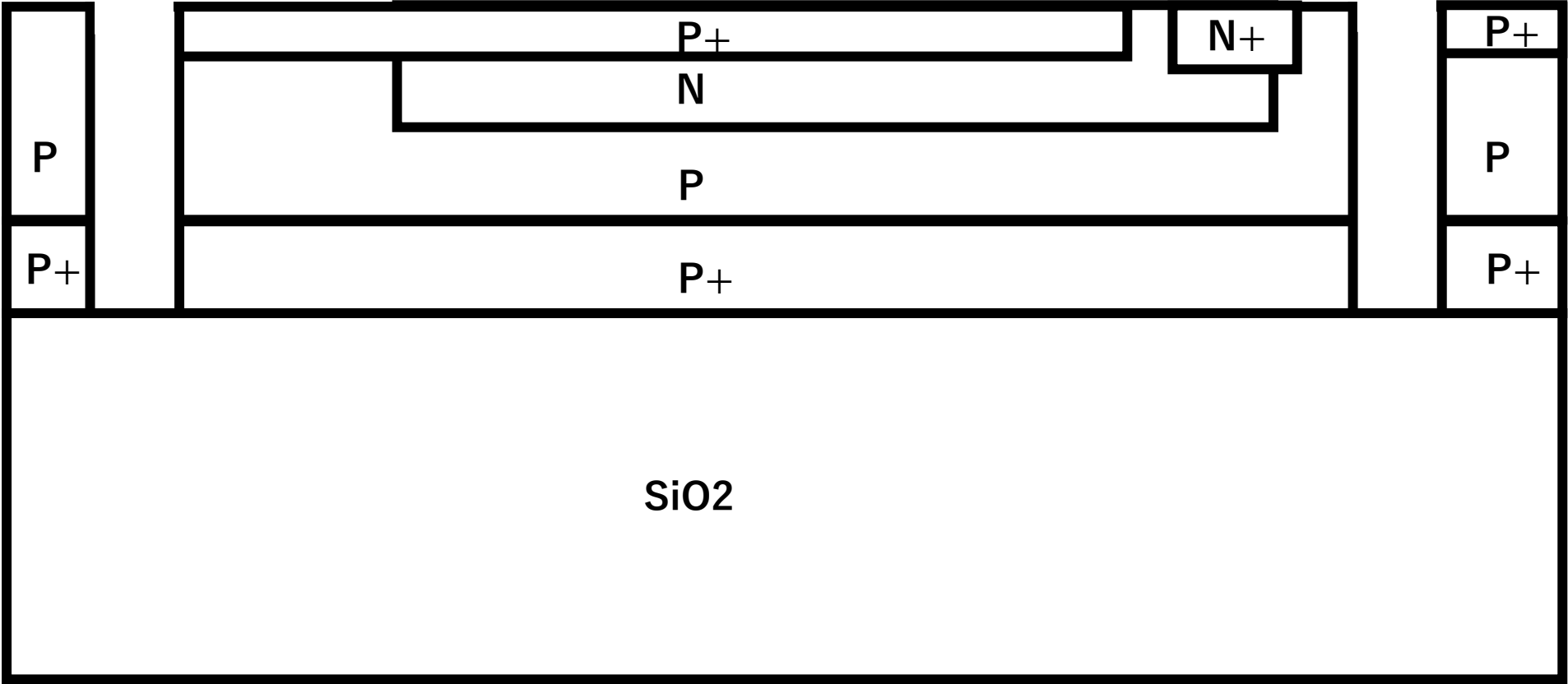


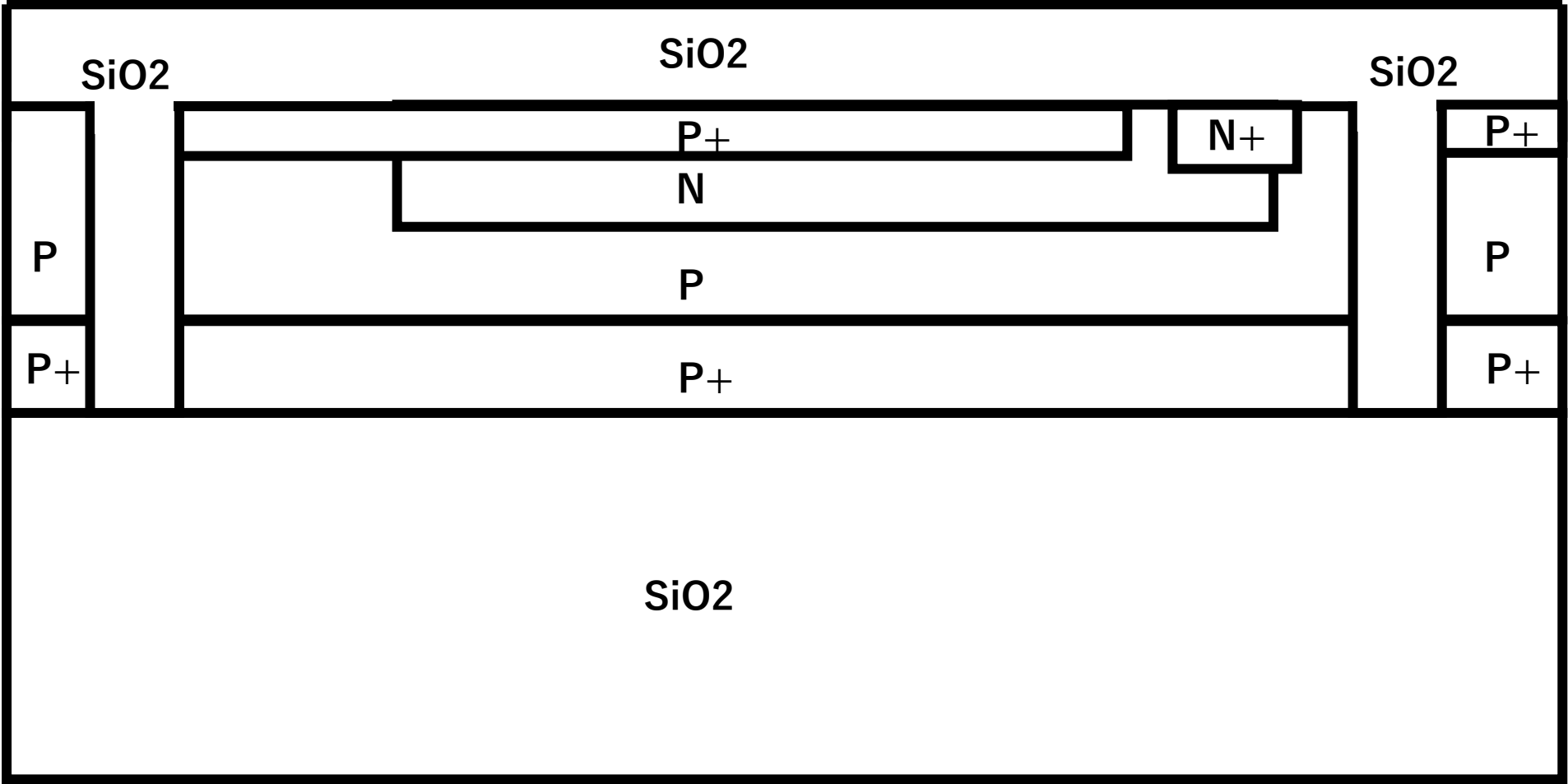


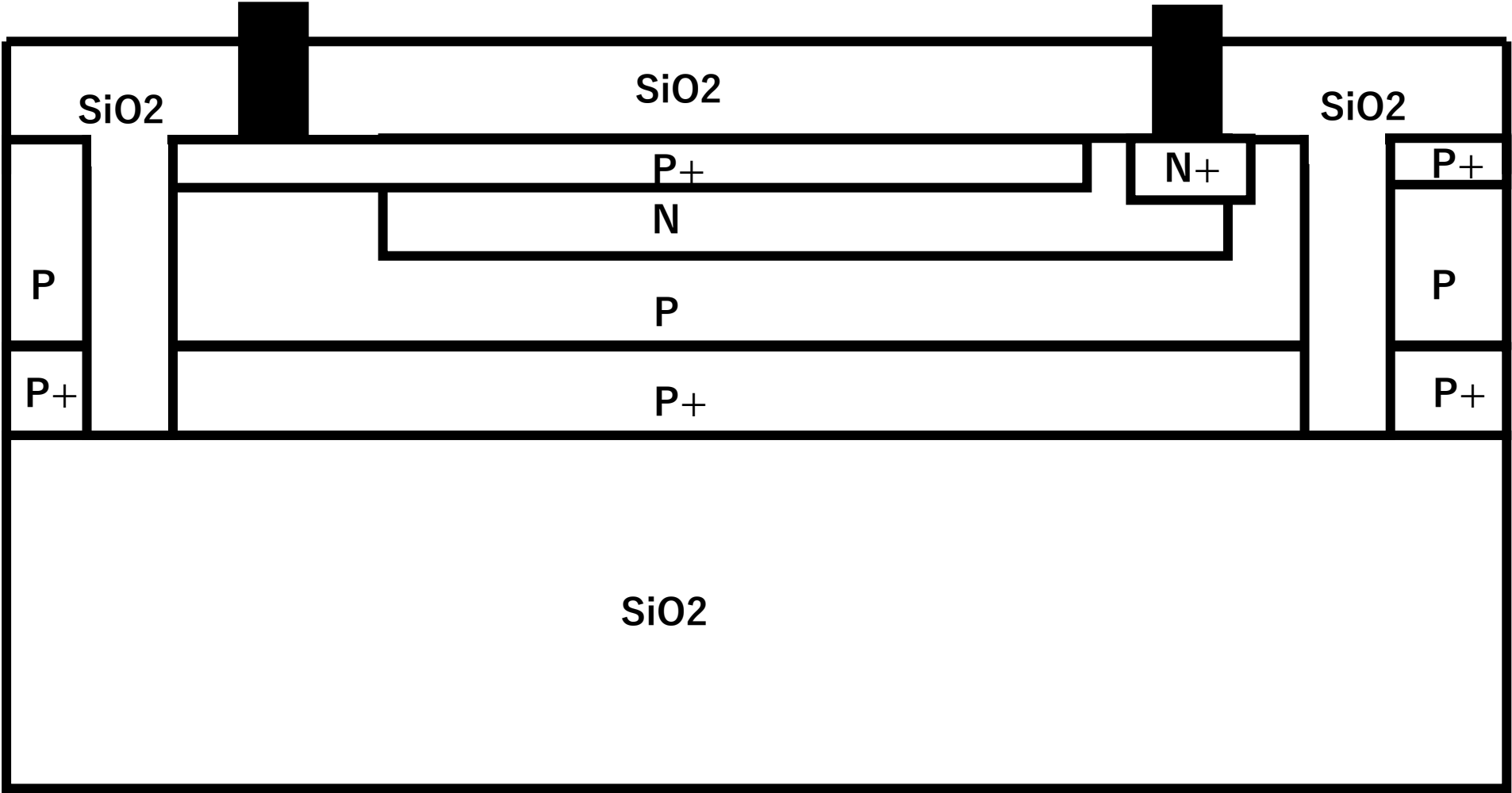


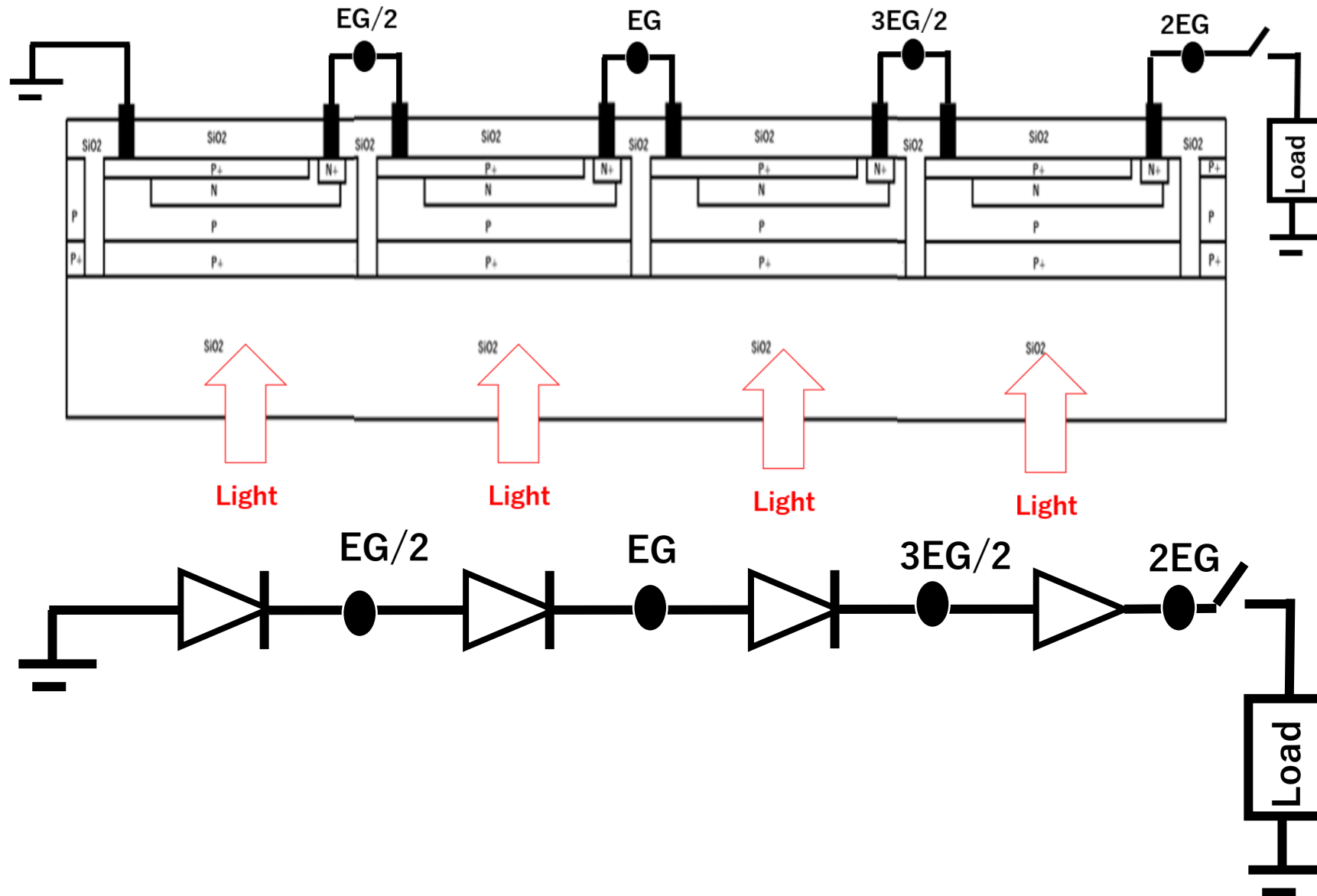




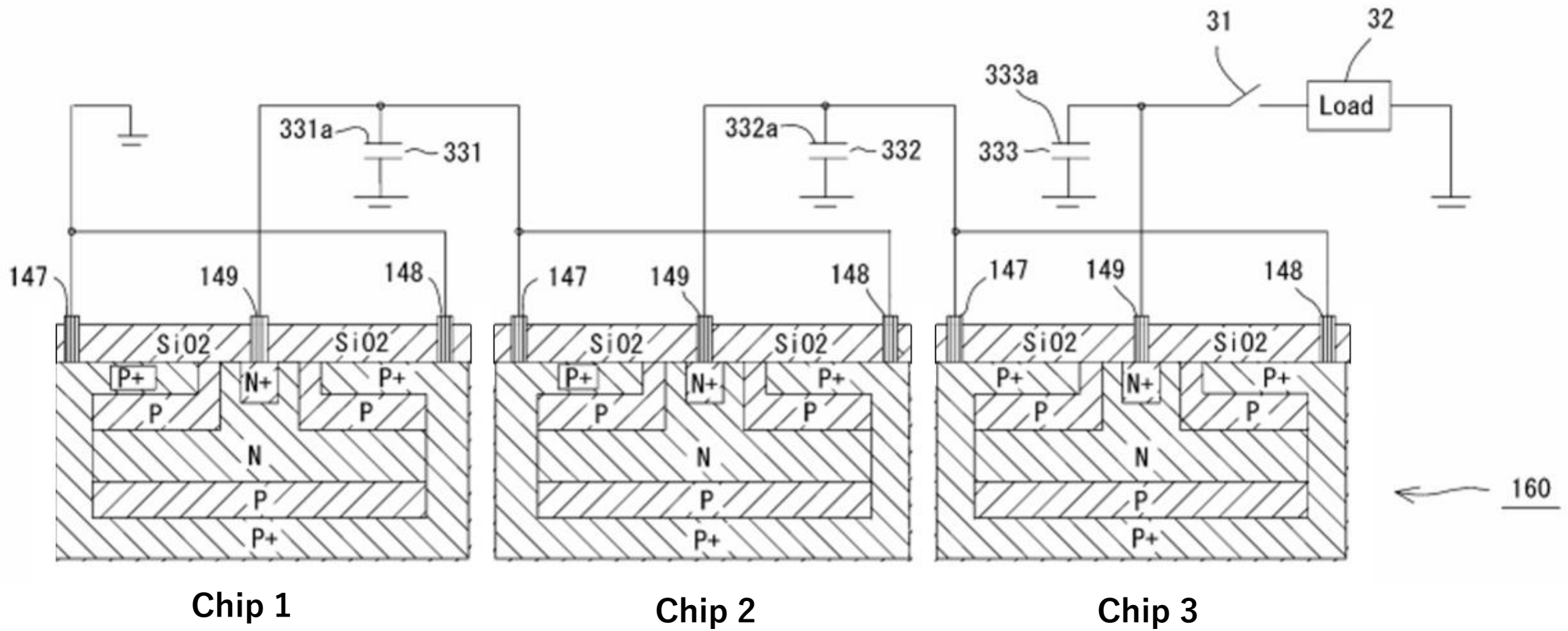




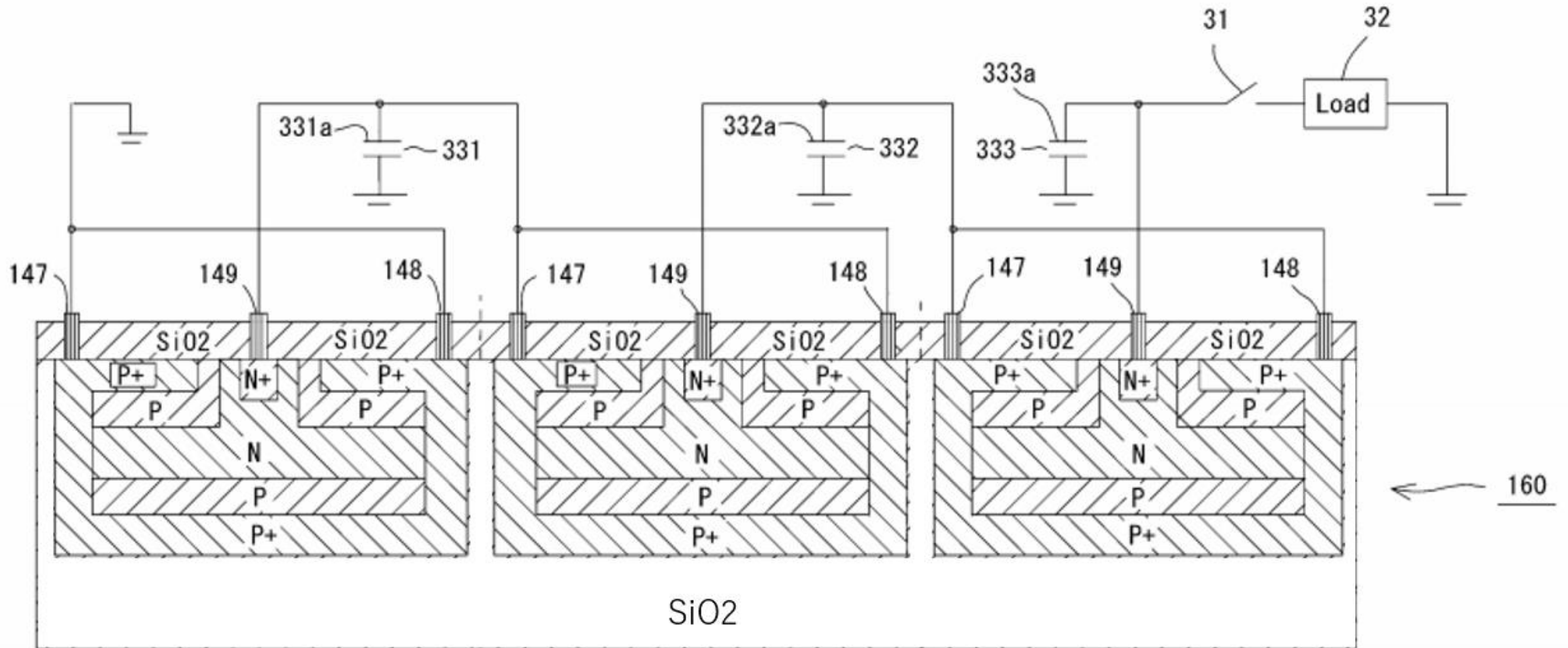




See JPA 2020-131313



See JPA 2020-131313



On the same SOI Chip