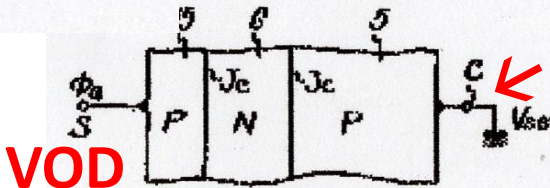


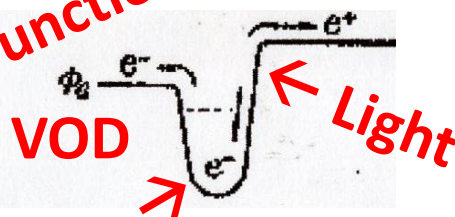
JPA1975-134985

第6図A



PNP Phototransistor with no Image Lag

第6図B



Empty Potential Well

Phototransistorによる受光感度の改良特許

1975年3月5日出願資料を提出

萩原良昭

審査請求 出願時 保留		正、副を部課長経由で業務部出願担当へお送り下さい。控はあなたの手元に保管して下さい。	
発明・考案出願申込書			
業務部行 ← 中研部 情報課		昭和 50 年 3 月 5 日	
内線電話番号 (718)			
部長代理印 50.3.7 渡部	意見記入欄	特許担当印 50.3.7 栗田	(2) 77F Q _{SS} の安定 + E ₁ に 10 ¹² IF ₂ and?
課長印 50.3.6 栗田			
発明者氏名 田 道数の場合洩れなく記入願います。又従業員以外の人が含まれている場合は必ず注記して下さい。			
ふりがな 萩原良昭			
現住所 丁目、番、号まで正確に記入して下さい。 横浜市保土ヶ谷区神場町303の159 狩備台アパート 402号室			
ふりがな おぼろしほとがやぐかりげんり かりげんり			
発明の内容 次の事項についてお書き下さい。詳細に続業を使つて下さい。			
1. 名 称 何に関する発明ですか (例) 陰極線管のグリッド、拡散型トランジスタの製法、AGC回路の改良。			
2. 従来の技術 従来の技術から知られていたものあるいは方法をあげて下さい。			
3. 要 旨 あなたの発明のあらましをお書き下さい。			
4. 具体例 あなたの発明を実現するための具体例を述べて下さい。			
5. 効果 従来から知られていたものあるいは方法とくらべどのような利点、効果が期待されますか。			
6. 請求範囲 あなたが特許にしたいと考えているポイントはどこですか。			
参考事項 次の事項についてお書き下さい。			
1. 発明の動機 例えは何かからヒントを得たかをお書き下さい。			
2. 参考文献 あなたの発明を理解する上で参考になるものをあげて下さい。			
3. 実験 あなたの発明の目的、効果をだしかめる実験をしましたか。			
4. 実施の予定 いつから、どの製品にあなたの発明が使用されますか。			
(1 / 頁、図表 枚)			
(業 務 部)			
担当	担当	備考	受付番号
		2分刻 Type ① 529-1	750529

特許紛争の件

1996年7月 日刊工業新聞記事から

(2000年1月米国最高裁で最終決着ソニー勝訴)

CCD特許侵害訴訟

日刊
7/16

ソニー、逆転勝訴

NY 東部地裁

電子機器の基幹部品である電荷結合素子(CCD)の特許侵害訴訟を審理していた米ニューヨーク東部地裁は、ソニー(社長出井伸之氏)を訴えていた米ローラル・フェアチャイルド社の主張を退け、ソニー勝訴の判決を下した。同訴訟はソニーが特許を侵害しているとの陪審員判決が二月に出たが、ソニーが逆転勝訴した。フェアチャイルドは日立製作所、東芝など日韓の大手電機メーカー二十社以上を同様の趣旨で訴えており、ソニーの勝訴は他社の審理にも影響を与えそうだ。

ソニーが十五日明らかにしたように、ニューヨーク

東部地裁は「ソニー製のCCDはローラル・フェアチャイルド社の二件の特許に抵触しない」との判決を下し、陪審員の判決を破棄した。フェアチャイルドは控訴するかどうかの態度をまだ表明していないという。

CCDはカメラ一体型VTRやファクスなどの電子機器に使われる光学部品で、「電子の目」と呼ばれる重要部品。フェアチャイルドは自社が保有するCCDの製造プロセスと構造に関する二件の特許を侵害しているとして九一年九月、ソニーのほか日立、東芝、沖電気工業、松下など日韓の大手各社を訴えていた。ソニーは「当社のCCDはフェアチャイルドの特許とは異なる製造プロセスと構造を採用している」と主張してきたが、その正当性が認められたとしている。ただフェアチャイルドが控訴すれば、裁判が再び長期化する可能性も残っている。



特許紛争の件

回覧先

1996.8.1

知的財産部

小野部長 → 知的財産渉外部

知的財産部長
96.8.12
小野

知的財産渉外部
中村部長

取締役
堀
96.8.12

専務
高橋専務
高橋専務
96.8.12

副社長
森尾副社長
森尾
96.8.23

出井社長
96.9.3
出井

橋本副社長
橋本
96.9.3

大賀会長
大賀

厚木TECH SC LSI 商品部

萩原良昭（戻り）

Thank You
Hagiwaras

会長
96.9.6
大賀

IEEE TRANSACTIONS ON ELECTRON DEVICES への

CCD論文受理 および 1996年12月号 掲載が
確定しましたので ご報告します。

水面化で 学会関係者および各企業の技術関係者の温かい祝福を
受けて 内容を訂正、大幅追加した 最終論文です。

いろいろ ご支援ありがとうございました。

添付資料 (1) 知的財産部 小野部長 への手紙

私の（率直な）感謝の気持ちと、これからの
さらなるお願いをのべています。

(2) IEEE Transactions Editor からの
諸手続き完了の通知

ゲラ印刷が10月、出版は12月です。

(3) 最終論文のコピーです。

SC LSI 商品部
96.8.1
萩原

特許紛争の件

1999 SC President Award

プロセスマネジメント賞
個人賞

CCDビジネス特許紛争へのサポート
半導体戦略室 萩原良昭殿

あなたはCCDに関しての長年のローラルとの
特許紛争において最高裁判所での
ソニー勝利の判決に多大な貢献をされました
また75年以来人材育成・特許Defenseに
においても重要な役割を果たされてきました
その成果はSCビジネスへの貢献において
高く評価されます
よってここにその功績を称え表彰致します

2000年4月10日

ソニー株式会社 常務
コアテクノロジー&ネットワークカンパニー
セミコンダクタカンパニー プレジデント

養 宮 武 夫

特許紛争の件



SONY

1996年度
発明考案実施特別表彰
1 級最優秀賞

萩 原 良 昭 殿

件 名 特許 第1654617号
固体撮像装置

あなたの上記発明考案の実施により
顕著な功績が挙げたと認められますので
ここに本賞を贈りこれを賞します

1996年9月30日

ソニー株式会社
代表取締役社長

本井 伸之

特許紛争の件

SONY

2000年度

発明考案実施褒賞



1 級

萩原 良昭 殿

特許第1215101号

固体撮像装置

貴発明は卓越した創造性および先見性により
会社に対し顕著な貢献がありましたので
発明考案規定に基づき
ここに本賞を贈りこれを賞します

2001年4月26日



ソニー株式会社
社長

安原正威

特許紛争の件

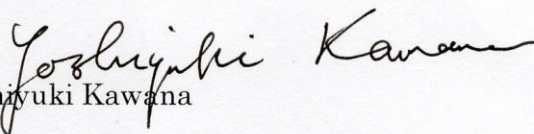
To whom it may concern,

Feb 16, 2021

It is evident in Japanese patent applications, JPA 1975-127646, JPA 1975-127647 and JPA 1975-134985, that Yoshiaki Hagiwara invented the buried photodiode (BPD) with the pinned surface, the Pinned Photodiode (PPD) and the Hole Accumulation Diode (HAD). It is also evident that Hagiwara invented the global shutter scheme of the three level clocking with the MOS buffer memory in JPA 1975-127646 and JPA 1975-127647. It is also evident that Hagiwara et al invented the electrical shutter clocking scheme by controlling punch-thru action of the in-pixel overflow drain voltage in JPA 1977-136885.

Seirich Watanabe, Ph.D.

Ex-President of Sony Central Research Center


Yoshiyuki Kawana

Ex-Vice President of Sony Central Research Center

特許紛争の件

各位

2019年7月25日

半導体産業において、重要な役割を持つイメージセンサの受光素子である、**Pinned Photodiode** の発明者は、もと **SONY** の萩原良昭氏です。萩原良昭氏が1975年に出願した、以下の3件の日本国特許がその証拠です。

昭 50 - 127646、昭 50 - 127647、昭 50 - 134985

この3件の特許の実施例には、この受光素子構造が **Interline Transfer** 方式の **CCD Image Sensor** にも応用できると明示しています。**CMOS Image Sensor** にも適用可能で、広く現在採用されています。萩原良昭氏の業績は社会的に認知されるべきものです。

ソニー半導体 OB 会

会長 露木忠晴

露木忠晴

有志 川名喜之

川名喜之



加藤俊夫

加藤俊夫

To whom it may concern,

July 27 2021,

It is quite evident that Pinned Photodiode was invented by Yoshiaki Hagiwara. This is supported by three patents applied in 1975 by him and his team. They also disclosed this invention of pinned photodiode in International Conference on Solid State Device and Materials held in 1978.

Toshiharu Suzuki

Toshiharu Suzuki

特許紛争の件

2020 年 8 月 6 日

渡邊誠一

健康増進ネットサービス合同会社代表社員

元ソニー上席常務半導体事業本部長

seiichi-watanabe@hinets.jp

公益社団法人発明協会理事各位殿

イノベーション 100 事務局殿

公益法人としての貴協会の日頃のご活動に一産業人として、敬意を表し、御礼を申し上げます。
突然の要請をお送りする失礼を、公益に照らしてご許してください。また本件は「歴史的真相を事実として後世に残す」という重要な公益に関わる件であることから、事務局だけでなく、貴協会の理事各位を煩わせる失礼をもご寛恕いただきたく、格別のご配慮をお願い申し上げます。

私は元ソニーの半導体の責任者を務めておりました関係で、半導体産業の発展、その中でも同社のイメージセンサーを中心とする半導体事業の成長をうれしく思い、また本年同社の梅林さんが紫綬褒章を受章されたことは、同社の OB としても、また一産業人としても、基礎的な技術が顕彰されるという、重要な意義のあることと喜んでおります。この受章に伴いまして、同社はこれまでの開発の経緯を振り返り、紫綬褒章の受賞理由になった、積層型多機能 CMOS イメージセンサーの技術の説明と、それを支える代表的なソニーの発明について、説明をしております。

<https://www.sony.co.jp/SonyInfo/News/notice/20200626/>

その中で「裏面照射型 CMOS イメージセンサーに採用された Pinned Photodiode」を含む光センサー構造に関する 3 件の発明が紹介され、以下のように詳しく述べられています。

「ソニーのイメージセンサーの発明の歴史は、古くは CCD の時代までさかのぼる。中でも Pinned Photodiode は、裏面照射型 CMOS センサーの性能向上にも貢献する技術であり、その発明と製品開発の歴史を紐解く。ソニーは 1975 年、裏面照射型の N+NP+NP 接合型の Pinned Photodiode (PPD) を採用した CCD イメージセンサーを発明した（出願特許 1975-127646, 1975-127647 萩原良昭）。同年その構造をヒントに VOD（縦型オーバーフロードレイン）機能を持つ、PNP 接合型 PPD を発明した（特許第 1215101 号出願特許 1975-134985 萩原良昭）。ソニーはその後、イオン打ち込み技術により濃い P+ のチャンネルストップ領域をその受光部近傍に形成した PNP 接合型の PPD 技術を採用したフレームトランスファ型 CCD イメージセンサーの原理施策に世界で始めて成功し、1978 年の学会で論文を発表した（Y. Hagiwara, M. Abe, and C. Okada, "A 380H x 488V CCD imager with narrow channel transfer gates", Proc. The 10th Conference on Solid State Devices, Tokyo (1978)）。1980 年にはソニーはこの PNP 接合型 PPD を採用したワンチップのフレームトランスファ型 CCD イメージセンサーを使ったカメラ一体型 VTR の試作に成功し、（中略）1987 年にはソニーは、VOD（縦型オーバーフロードレイン）機能を持つ「イオン打ち込み技術により濃い P+ のチャンネルストップ領域をその受光部近傍に形成した PPD」をインターライン転送型 CCD イメージセンサーに採用した 8 ミリビデオのカムコーダーの開発に成功し、ビデオカメラの市場を開拓した。（後略）」

昨年、貴協会イノベーション 100 事務局あてに、東京工業大学の若林整教授から、貴協会のホームページのイノベーション 100 に関する記載内容に、上記ソニーの発表の Pinned Photodiode (PPD) の基本的な発明が反映されていない旨の問い合わせがされた由を、同教授から聞いておりまして、その際のやりとりの概略は添付資料 1 のようであったと理解しております。懇切なご検討に御礼申し上げます。

元ソニーの半導体事業の責任者として、また一産業人として、「歴史的な真相を事実として後世に残す」という観点から、これら 3 件の発明の内容がフォトセンサーの基本特許をなしており、その後現在に至るまで広く活用され、将来にわたっても活用されると予想されることを説明させていただき、そのことを支持する資料を記載し、貴協会の記述の修正案を提示して、修正を要請するものです。

なお本件は専門的な内容を含むことから、公益認定等委員会の専門委員会にて説明させていただく機会があれば是非お聞きしたいと存じますし、貴協会において、そのような専門的な検討を行う組織があれば、是非お話ししたいと存じます。以上ご賢察の上、格別のご配慮をお願い申し上げます。

（添付別紙および関係資料）

別紙：貴協会の現在の記載内容と、ご提案する修正案文

添付資料 1. 東京工業大学若林整教授の問い合わせとご回答

添付資料 2. 関連論文と関連資料

添付資料 3. 上記 3 件の発明が萩原良昭によるイメージセンサーの光センサーの基本的発明であることを支持する資料

以上

特許紛争の件

別紙：貴協会の現在の記載内容と、要請する修正案文、その根拠と理由

1. 発明協会イノベーション 100 記載内容（今回修正を要請する部分を下線表示）

http://koueki.jiii.or.jp/innovation100/innovation_detail.php?eid=00059&test=open&age

1970 年に Boyle と Smith（当時 Bell 研究所）が CCD (Charge-Coupled Device、電荷結合素子) を発表した。構造が単純であり、イメージセンサーのような大規模なアレイ構造を製造するのに適していること、矢継ぎ早に CCD に改善が加えられたことから、イメージセンサー開発の中心は CCD になった。1970 年後半から開発の中心は日本に移った。

1978 年、山田哲男（当時東芝）は強い光が入射したときに縦線の偽信号を発生させるブルーミングを抑制する縦型オーバーフロードレイン構造を発明した。1979 年には寺西信一（当時 NEC）が、白傷や暗電流を大幅に低減し、残像や転送ノイズを改称する埋込みフォトダイオード（Pinned Photodiode）を発明した。これらの結果 CCD はまずムービーを、引き続きコンパクトデジタルスチルカメラを主な市場として量産されていった。

2. 今回修正を要請する修正案文（上記記載内容の下線部の置き換え）

「1975 年、萩原良昭（当時ソニー）は三次元集積化にも有用な裏面照射型でかつ、CMOS イメージセンサーには不可欠な Global Shutter 機能を持つ超感度受光素子を発明、この発明は 1) 光センシングの高感度化を目的とし、受光部面積の有効拡大を可能にする構造、2) 強い光が入射した時に縦線の偽信号を発生させるブルーミングを抑制する、縦型オーバーフロードレイン構造（VOD）の構成、3) 白傷や暗電流を大幅に低減、残像や転送ノイズを解消する、現在 Pinned Photodiode (PPD) と呼ばれる構造などの基本的構造を発明した。その後 1982 年に寺西信一らは、埋込みフォトダイオードを用いたインターライン転送型 CCD イメージセンサーを開発し、東芝、日立、松下等電子機器製造企業は、この分野でそれぞれ大きな成果を上げた。1987 年に浜崎正治（当時ソニー）らは、VOD 機能を持つ PPD を有するインターライン転送型 CCD イメージセンサーを開発した。」

3. 上記修正を要請する根拠と理由

イメージセンサーは、基本となる光センサー部と、光センサー部に捉えられ蓄積された電荷を、イメージセンサーチップの外部に読み出す部分からなっており、CCD 転送は後者の有力な構造であったが、現在は CMOS になっている。もう一つの構成要素である光センサー部について、1975 年出願の萩原良昭の 3 件の光センサーの構造特許は、以下のように後に PPD と呼ばれることになるフォトダイオードを含むのみならず、ダイナミックなフォトトランジスタ構造として、Global Shutter 機能、VOD 機能、裏面照射構造など、現在および将来も活用される構造を含む基本的構造特許である。

- 1) 光センサーの高感度化を目的とし、受光部面積の有効拡大を可能にし、かつ三次元集積化にも有用な裏面照射型を示していることが、特許請求範囲および例示図面に示されている。
- 2) 強い光が入射した時に縦線の偽信号を発生させるブルーミングを抑制する、縦型オーバーフロードレイン構造（VOD）が構成され、CMOS イメージセンサーに不可欠なグローバルシャッター機能と電子シャッター機能を有することが、図に示されている。
- 3) 白傷や暗電流を大幅に低減し、残像や転送ノイズを解消する、現在 Pinned Photodiode (PPD) と呼ばれる構造が図示されている。

この構造を根拠に、特願昭 52-126885 に萩原を含む三人の発明者による、撮像装置としての電子シャッターが特許化されている。1978 年の萩原による論文（論文 1）に、PPD の基本動作が報告され、さらに萩原による 1996 年の論文（論文 2）には、上記萩原の基本発明の 3 件が統合的に説明され、いずれも審査を経て受理されたもので、これらの特許の有効性が認知されていることがわかる。

なお第三者の論文の中には、正確ではない理解に基づいてこれらの特許を攻撃しているもの（関連論文 5）もあるが、機会をいただければ、専門委員会のような有識者の会議にてご説明申しあげたい。1996 年は Loral Fairchild 社がソニーを含む日本の電子機器企業を相手に、特許侵害訴訟を米国において起こした係争中であり、光センサー構造が大きな争点であった。日刊工業新聞の報道にあるように結果的にソニーが勝訴した陰には、上記の基本特許に関わる論争があったと推定される。

1996 年 7 月 16 日の日刊工業新聞記事「CCD 特許侵害訴訟ソニー逆転勝訴」米国での裁判の経緯は下記に報告されている。

<https://law.justia.com/cases/federal/appellate-courts/F3/181/1313/586913/>

特許紛争の件

添付資料 1. 東京工業大学若林整教授の問い合わせとご回答

貴法人がイノベーション 100 事務局として、下記若林教授からの問い合わせの受付を確認しています。

公益社団法人 発明協会 - イノベーション 100 選ホームページ上からお問合せ。

お名前：若林整 会社名・団体名：東京工業大学 所属：工学院電気電子系

メールアドレス：wakabayashi.h.ab@m.titech.ac.jp

お問い合わせ内容：

http://koueki.jiii.or.jp/innovation100/innovation_detail.php?eid=00059&test=open&age

こちらのページの「1979 年には寺西信一（当時 NEC）が、白傷や暗電流を大幅に低減し、残像や転送ノイズを解消する埋込フォトダイオード（Pinned Photodiode）を発明した。」という記述について、

File 1975-127647 Public 1975-051816

の方が早いのではないかと考えており、こちらの記述を 1975 年の発明と、1979 年の発明および実用化で分けては如何かと思っております。打ち合わせに伺いますので、ご意見を伺えると幸いです。

若林整

これに対し貴法人から下記の回答がありました。

東京工業大学 若林 整 様

学術誌等での掲載はございますでしょうか。

※記載いただいた特許の発明者のお名前での回答もございますので、できれば第三者記述の論文等でいただければと存じます。

Dr. Albert Theuwissen 氏が支援されているとのことにつきましても、同様に学術誌等で本件に触れている記事がありましたらご教示いただければと存じます。

イノベーション 100 選事務局

これに対して若林教授から下記の資料の紹介がありました。

イノベーション 100 選事務局の方々へ

若林整@東工大です。この度はご面倒をお掛けしております。

ご検討を依頼しております件について、以下の通り第三者の見解を示します。

A.J.P. Theuwissen, "The Hole Role in Solid-State Imagers", IEEE Transaction. Electron Devices, Vol. ED-53, no. 12, pp. 2972-2980, 2006. http://www.harvestimaging.com/pubdocs/101_2006_dec_TED_hole_role.pdf

p.2974 に記述されている図 2 について本文の p.2973 で以下に様にコメントしています。この図 2 が SONY 萩原が発明した P+NP 接合の半導体受光素子であることも明言しています。

The effect can simply be solved by defining the potential in the open areas through an extension of the p+-channel stopper. A simple self-aligned p-implant of $2 \times 10^{13}/\text{cm}^2$ B-ions after the gate construction is sufficient to extend the channel stop area to the gate edge and, consequently, the potential in the open areas. The result after this selfaligned implant is shown in Fig. 4. The presence of enough holes plays a crucial role in fixing the potential for the regions normally "beyond control" of the gates.

次の 3 つの派生構造の「共通母体ではないか？」と指摘しています。

[Is this structure the mother of the PPD or buried diode or hole-accumulation device (HAD)?]

若林整

これに対するイノベーション 100 事務局からの回答が下記のようにありました。

On Apr 26, 31 Heisei, at 17:36, <innovation100@jiii.or.jp> <innovation100@jiii.or.jp> wrote:

東京工業大学 若林 整 様

送付いただきました情報ですと、やはり社会的評価としては定まっていない状況かと存じますので、現時点では採用することは困難です。申し訳ございませんがどうぞよろしくお願いいたします。

イノベーション 100 選事務局

若林教授から、残念ながら承知した旨の下記回答があり、問い合わせが決着しています。

イノベーション 100 選事務局の皆様

お返事をいただき、ありがとうございました。誠に残念なのですが、承知致しました。今後とも引き続き御願い申し上げます。

若林整

以上のように貴法人からは社会的評価が定まっていることが、採用の条件である旨が表明され、専門的な内容には立ち入らない、とも受け取られる回答がなされています。

以上

特許紛争の件

添付資料 3. 1975 年の萩原良昭の 3 件の発明が基本的発明であることを支持する資料

1. Web 記事 Electrical Engineering

<https://electronics.stackexchange.com/questions/83018/difference-between-buried-photodiode-and-pinned-photodiode>

Difference between Buried Photodiode and Pinned Photodiode

What is the difference between Buried Photodiode and Pinned Photodiode? I understand that the P+/N/P structure where the P+ and P layers have the same potential is the Pinned Photodiode. So what is the buried Photodiode?

との問いに対して下記回答で 1975 年の萩原良昭特許が PPD であると述べている。

This is a commonly misunderstood misused set of terminologies.

First off these are not PIN Photodiodes - which stands for P - Intrinsic- N. These have large depletion regions for higher internal QE (Quantum Efficiency) and faster response. You can't make an array with this design though.

Pinning, refers to fermi-level pinning or pinning to a certain voltage level. Or also the forcing or prevention of the fermi-level/voltage from moving in energy space.

You can get surface state pinning from the dangling Si/SiO₂ bonds providing trapping centers. A buried PD (Photodiode) has a shallow implant that forces the charge carriers away from these surface traps. The Si/SiO₂ surface contributes to increased leakage (dark current) and noise (particularly 1/f noise from trapping/de-trapping). So confusingly a buried PD avoids pinning of the fermi-level at the surface.

A pinned PD is by necessity a buried PD, but not all buried PD's are pinned. The first Pinned PD was invented by Hagiwara at Sony and is used in ILT CCD PD's, these same PD's and the principles behind this complete transfer of charge are used in most CMOS imagers built today.

A pinned PD is designed to have the collection region deplete out when reset. AS the PD depletes it becomes disconnected from the readout circuit and if designed properly will drain all charge out of the collection region (accomplishing complete charge transfer). An interesting side effect is that the capacitance of the PD drops to effectively zero and therefore the KTC noise $q_n = \sqrt{KTC}$ also goes to zero. When you design the depletion of the PD to deplete at a certain voltage you are pinning that PD to that voltage. That is where the term comes from.

I've edited this Answer to acknowledge Hagiwara-san's contribution. It has long been incorrectly attributed to Teranishi and to Fossum (in CMOS image sensors).

2. Web 記事 (半導体産業人協会日本半導体歴史館 個別半導体)

<https://www.shmj.or.jp/museum2010/exhibi1005.html>

下記記事が掲載されており、1975 年の萩原良昭の特許が紹介されている。

「1975 年、ソニーから PNP トランジスタを受光素子とする提案がなされた^[1]。受光部を P+層(エミッタ)にすることにより従来のフォトダイオードのように表面電位を制御するセンサー電極で受光面全面を覆う必要がなくなり、受光感度を大幅に向上させた。受光部を P+層にすることは原理的に暗電流や残像を低減するピン留めフォトダイオードの基本となる提案であった。」

【3】 萩原 良昭、「固体撮像装置」、特許公報 昭 58-46905 (1975 年 11 月 10 日出願)」

3. 萩原良昭はその業績で、国際学会で招待講演や基調講演の依頼を受け、講演している。また、その業績で IEEE から IEEE Life Fellow の称号を受けている。

- 1) International Conference CCD79 in Edinburgh, Scotland UK, "ADVANCES in CCD IMAGERS" by Yoshiaki Daimon-Hagiwara http://www.aiplab.com/0-CCD79_1979Hagiwara.pdf
- 2) International Conference ESSCIRC2001 in Vilach, Austria. "Micro-Electronics for Home Entertainment" by Yoshiaki Hagiwara <http://www.aiplab.com/ESSCIRC2001.pdf>
- 3) International Conference ESSCIRC2008 in Edinburgh, Scotland UK "SOI Design in Cell Processor and Beyond" by Yoshiaki Daimon Hagiwara <http://www.aiplab.com/0-ESSCIRC2008Hagiwara.pdf>
- 4) International Conference of Solid State Circuits ISSCC2013 in San Francisco, USA, "Antiques from the Innovation Attic" Yoshiaki Hagiwara et al. http://www.aiplab.com/0-HAD_Sensor_Patent_1975Hagiwara.pdf

4. Loral Fairchild 社とソニーの特許係争に関する、ソニー勝訴の日刊工業新聞記事

1996 年 7 月 16 日の日刊工業新聞記事「CCD 特許侵害訴訟ソニー逆転勝訴」

5. ソニー社内での表彰

ソニー社内においても萩原は表彰され、その功績が認められている。

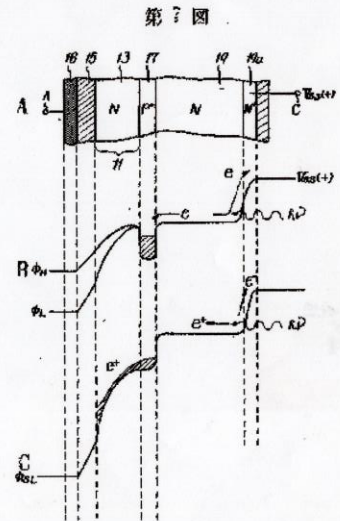
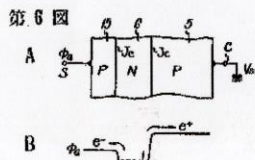
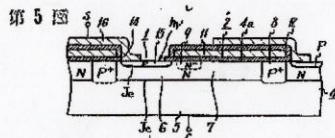
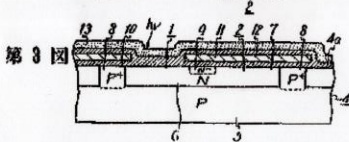
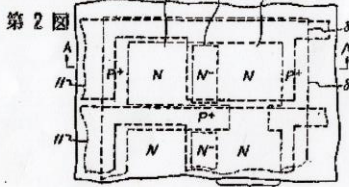
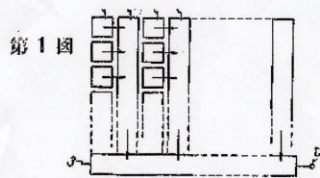
特許公報 特許出願 1975-134985 について、萩原良昭に対し、ソニー社内で表彰がなされた。

ソニー製品で広く HAD SENSOR の商標を特許庁に登録し、1987 年から現在の CMOS イメージセンサーでも萩原 1975 年特許考案構造の P+NPNsub 接合構造の半導体受光素子構造を採用している。

以上

特許紛争の件

Story of Pinned Photodiode and Sony HAD Sensor



Japanese Patent 1975-134985

Japanese Patent 1975-126747

Hagiwara Yoshiaki thinks that Hagiwara invented the Pinned Photodiode in 1975. Hagiwara Yoshiaki thinks that Hagiwara is the inventor of the Pinned Photodiode. Hagiwara is now trying to ask the Japanese Patent Office to acknowledge his 1975 inventions. If you agree with Hagiwara, please support him one way or another.

http://koueki.jiii.or.jp/innovation100/innovation_detail.php?eid=00059&test=open&age

イメージセンサー (CCD・CMOS)

Please review two Japanese Patents by Hagiwara at Sony in 1975
JAP 1975-134985 (Pinned Photo Diode with Vertical Overflow Drain) and
JAP 1975-124976 (Pinned Photo Diode with Back Light Illumination Scheme)

概要

撮像デバイスの研究開発は、19世紀後期のテレビジョン研究がスタートである。機械式、撮像管、固体撮像素子（以下「イメージセンサー」と呼ぶ）と発展し、社会に大きなインパクトを与えつつ、大きく発展してきた。

真空管の一種である撮像管は、サイズが大きい、割れ物である、消費電力が大きい、画像にゆがみがある、高価である、などの欠点があり、固体化が望まれていた。1960年代半ばにイメージセンサーの開発がスタートした。そのときは、MOS (Metal Oxide Semiconductor) 型が中心であった。

1970年にBoyleとSmith（当時Bell研究所）がCCD (Charge-Coupled Device、電荷結合素子) を発表した¹。構造が単純であり、イメージセンサーのような大規模なアレイ構造を製造するのに適していること、矢継ぎ早にCCDに改善が加えられたことから、イメージセンサー開発の中心はCCDになった。1970年後半からは開発の中心は日本に移った。1978年、山田哲生（当時 東芝）は、強い光が入射したときに縦線の偽信号を発生させるブルーミングを抑制する縦型オーバーフロードレイン構造を発明した²。1979年には寺西信一（当時 NEC）が、白傷や暗電流を大幅に低減し、残像や転送ノイズを解消する埋込フォトダイオード (Pinned Photodiode) を発明した³。これらの結果、CCDはまずムビーを、引き続きコンパクトデジタルスチルカメラを主な市場として量産されていった。

1990年代になると、CMOSの微細化が進み、4個ほどのトランジスタを画素内に配置することが可能になり、さらには、埋込フォトダイオードをCMOSイメージセンサーに適用することでCCDと同等以上の低ノイズが達成でき、世界の多くの機関で熱心に開発が進められた。2000年に米田智也（当時 キヤノン）が、強い光が入射したときに発生するシェーディングを抑制する構造を発明した⁴。2001年に鈴木亮司（当時 ソニー）が、裏面照射型に関する発明をした⁵。これらの技術開発によりCMOSイメージセンサーが主役になり、低消費電力という特性のお陰もあり、携帯電話に搭載され、生産量を爆発的に増加させていった。2010年に梅林拓ら（当時 ソニー）が、イメージセンサーに画像処理回路を積層する構造を発明し⁶、高速化と多機能化を飛躍的に推し進めた。

Patent_Issues_on_Pinned_Photodiode

Many people were misled by Fossum paper.

Fossum insulted in his 2014 paper Sony and Hagiwara 1975 PPD invention.

Indeed, Hagiwara invented PPD with VOD and the virtual charge transfer in 1975 !!

IEEE JOURNAL OF THE ELECTRONIC DEVICES SOCIETY, VOL. 3, NO. 3, MAY 2014

Sony HAD (PPD+VOD) does not use LOCOS !!!

A Review of the Pinned Photodiode for CCD and CMOS Image Sensors

Eric R. Fossum, Fellow, IEEE, and Donald B. Henderson, Student Member, IEEE

Many people now said this is a fake paper !

False

C. Other Contributions to the PPD Invention

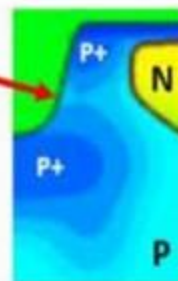
The PPD structure, while invented for low lag ILT CCD application, shares a strong resemblance to the Hyncek virtual-phase CCD structure, with the exception of the VOD. The two inventions were solving different problems with essentially the same device structure and operating principles.

In 1975, Hagiwara at Sony filed a patent application on bipolar structures for CCDs in which a *pop* vertical structure was disclosed, among several structures [24]. The top *p* layer was connected by metal to a bias used to control full-well capacity and the *n*-type base layer was proposed for carrier storage. In an unusual paper, Hagiwara, in 1996, revisited the 1975 invention and claimed it was essentially the invention of both the virtual phase CCD and the NEC low-lag structures, as well as the basis of the Sony so-called "Hole Accumulation Diode," or HAD structure [25]. However, the 1975 application

False
did not address complete charge transfer, but on anti-blooming properties found in the NEC low-lag device, and does not seem to contain the built-in potential step and charge transfer device aspects of the virtual-phase CCD. Hagiwara repeats these claims in a 2006 paper [26] and shows a VOD structure that is not found in the 1975 patent application. Sony did not seem to pursue the HAD structure until well after the NEC paper was published. However, the "narrow-gate" CCD with an open *p*-type surface region for improved QE, also disclosed in the 1975 application was reported in more detail by Hagiwara et al. at Sony in 1978 [27]. A similar structure was used extensively by Philips [28].

The PPD, as it is most commonly used today, bears the strongest resemblance to the Teramichi et al. ILT CCD device. Thus, these days Teramichi is considered as the primary inventor of the modern PPD [29].

The surface P+ layer is NOT connected to the LOCOS P+ layer. The surface P+ layer may be floating and this photodiode may have serious image lag.



Serious Image Lag ?

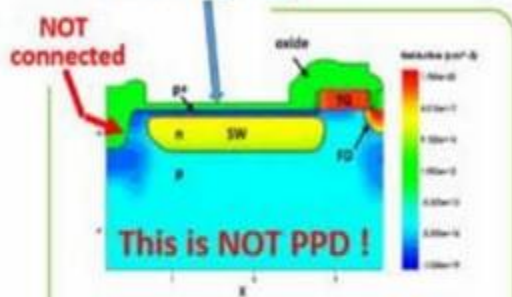


Fig. 4. Example of a pinned photodiode implemented in a CMOS image sensor showing doping concentrations. (Dimensional units are microns).

Hagiwara in 1975 invented PPD with VOD and the virtual charge transfer. Study the Japanese Patents 1975-127646, 1975-127647 and 1975-134985.

Hagiwara 1975 patents showed Features of No Image Lag , Empty Potential Well and Complete Charge Transfer of the double junction Pinned Photodiodes.

(a) Pinned Photodiode defined in Fig. 7 of JPA1975-127647

Fig. 7A

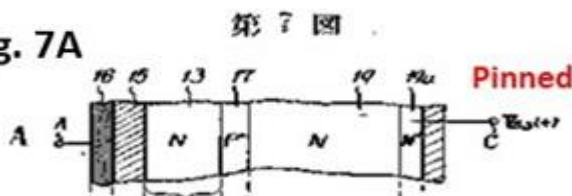


Fig. 7B

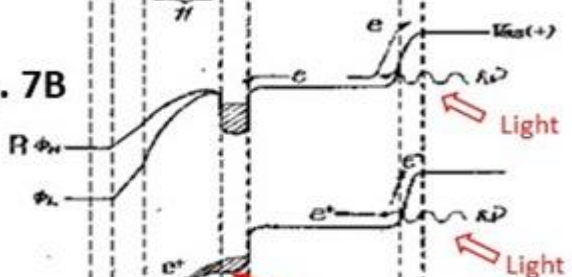


Fig. 7C



**Complete Charge Transfer with no Image Lag
Empty Potential Well**

(b) Pinned Photodiode defined in Fig. 5 and 6 of JPA1975-134985

Metal Contact is optional

Fig. 5

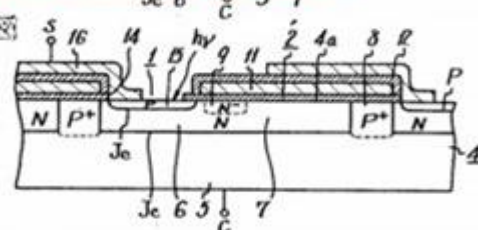


Fig. 6A

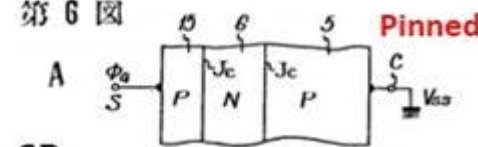


Fig. 6B



Empty Potential well with No Image Lag