

このSLIDEの内容はすべて公開開示情報です。

大学の半導体基礎講座で大学3～4年生向けの講義で使用可能です。

[How to make Multi Junction Solar Cell Yoshiaki Hagiwara.html](https://shi-ms.com/jp/news/news1699/)



住友重機械マテリアルソリューションズ(株)さんのご好意を受けて、萩原良昭の自宅に先日
2025年12月17日に、P-type 200mm
Silicon Wafer 100Ωcmが3枚届きました。

<https://shi-ms.com/jp/news/news1699/>

このWaferを3 cm x 3 cm chipに加工します。

その後は、従来型のSingle 接合型の太陽電池の製法プロセスを追加します。それだけで、萩原提案のP+PNPP+ダブル接合型太陽電池がSAMPLE試作できます。

厚木市所在の東京工芸大学の小林信一教授の研究室で2026年2月中旬から原理試作にこの3 cm x 3 cm chipを使い挑戦する予定です。

ほかの大学でも挑戦をお願い申し上げます！

太陽光エネルギーは人類の財産です♡



← Slot 1 イオン打ち込みなし
← Slot 2 リンイオン打ち込み
← Slot 3 リンとボロンのイオン打ち込み