

Invention and Historical Development Efforts of Pinned Photodiode and Electric Shutter

2019

熊本テックの皆様



Hagiwara at Sony Kumamoto Tech Center
in 2017, 2019 and 2022.

2001



1980

Image Sensor R/D Office in Sony Atsugi Tech Center in early 1980.



1996

大賀さんとの思い出のツーショット記念写真



Hagiwara also visited Sony Atsugi-Tech Center in July 2020.



WELCOME

宮ヶ瀬ダム

MIYAGASE DA

MIYAGASE D

1. Introduction



うちのメス猫(テナちゃん)をご紹介します。
真夏の毛なみ姿も今年は12年目の夏です。

38万画素に達した固体撮像素子

最低照度5lxの高感度 インターライン型CCD

基板に余剰電荷を掃き出し、可変電子シャッターを実現

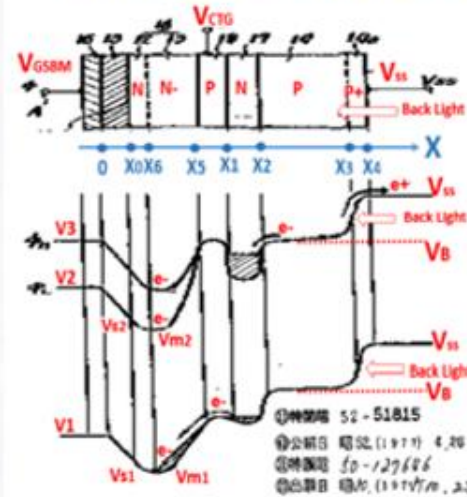
ソニー 半導体事業本部 CCD 事業部

浜崎 正治
鈴木 智行
賀川 能明
石川 貴久枝
宮田 克郎

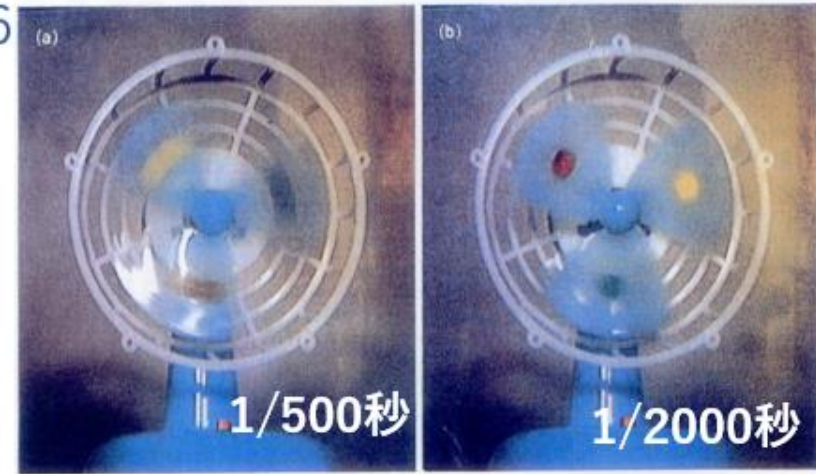
ソニー国分セミコンダクタ CCD 製造部
神戸 秀夫

最も一般的な固体撮像素子であるインターライン型 CCD で、
2/3 インチで 38 万と大規模な画素数を持つ素子をソニーが製品化した。
画素面積が小さくなることで減少する信号量を確保するため、
縦型オーバーフロー・ドレインを採用して開口率を上げ、
補色フィルタで光の利用効率を上げた。
さらに界面準位からの暗電流を抑えている。
この結果、81 dB のダイナミック・レンジが得られた。

JPA1975-127646



JPA1975-127646の図7と同一受光構造である。受光表面はGNDにピン留めされた、P+NPsub 接合型、すなわち Triple 接合型の Pinned Photodiode。



ICX022

電子shutterの
動作原理の
説明図

図4

SONYの1987年発表の電子シャッター機能付き
Hole Accumulation Diode (HAD) 受光素子構造

SonyのCCDの初期の開発チームで電子シャッターの発明とその実用化開発で活躍されました。

電子シャッターに関するソニー社内特許表彰および発明協会からの発明賞の受賞は素晴らしい仕事をした証拠です。

実務経験等を記載した研究業績書

学会及び社会における活動状況（学術論文、研究報告、口頭発表、特許など）

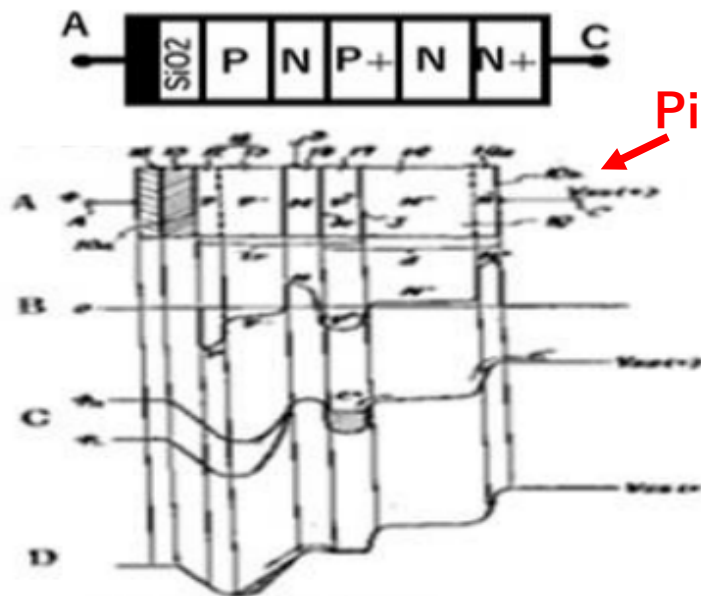
[たった一人の本気が世界を変える！]



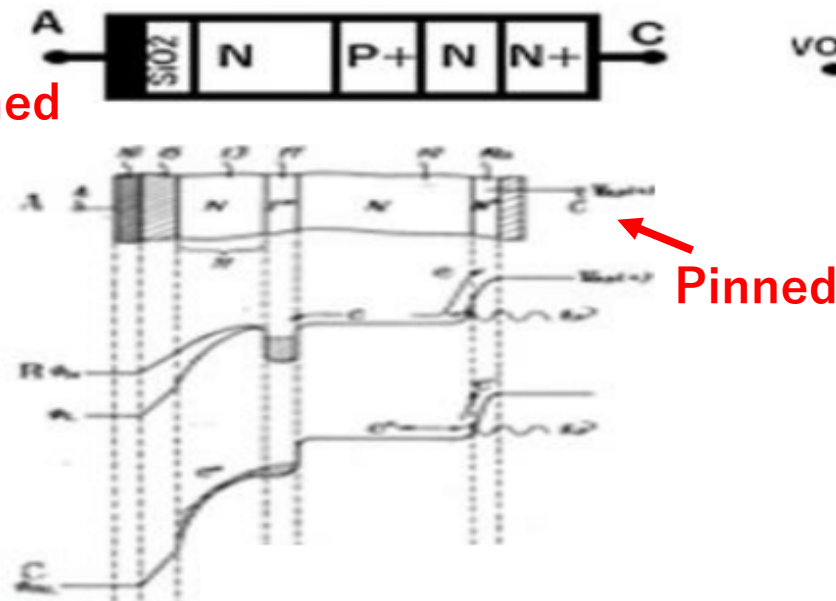
- 1992 年 10 月 「1 インチ 200 万画素 CCD カラーカメラシステム」 石川貴久枝 他 テレビジョン学会技術報告 ITEJ Technical Report Vol.16,No69,pp25-30
'92.10.22.に東京の技術報告会にて口頭発表。
- 1992 年 11 月 「1 inch 2M pixels CCD with Hyper HAD Sensor and Camera system for HDTV」 Kikue Ishikawa et al, Proceeding of the International Workshop on HDTV'92 pp437-444
'92.11.18 に川崎の技術発表会にて口頭発表。
- 1993 年 10 月 「HDTV-CCD カメラの現状と今後の課題」 テレビジョン学会関西支部 専門講習会講演論文集 カメラとディスプレイの最新技術 pp29-35
'93.10.28.に大阪の専門講習会にて口頭発表。
- 1999 年 7 月 「産業用カメラに望まれる固体撮像素子の特性」 石川貴久枝 他 映像情報メディア学会技術報告 ITE Technical Report Vol.1.23,No49,pp37-41
'99.7.30.に東京の技術報告会にて口頭発表。
- 2002 年 7 月 「PTZ (パン・ティルト・ズーム) 機能付きネットワークカメラ」 石川貴久枝 他 映像情報メディア学会技術報告 ITE Technical Report Vol.26,No50,pp1-4

Who invented Pinned Photodiode ?

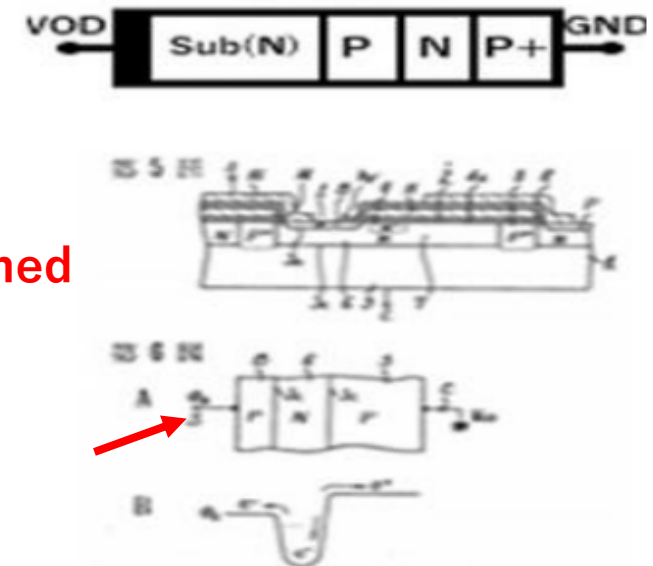
Hagiwara at Sony invented Pinned Photodiode in 1975. The evidence is given by the three Japanese patent applications, JPA1975-127646, JPA1975-127647 and JPA1975-134985. The first Pinned Photodiode was defined in October 23, 1975 as the N+NPNP triple junction (in Fig. 7 of JAP1975-127646) type and the N+NPN double junction type (in Fig. 7 of JAP1975-127647) type photodiodes with the N+ type pinned surface and the P type buried photo charge storage region with the complete charge transfer capability and the no-image-lag feature. The photo charge is transferred and drained to the CCD/MOS type charge storage buffer memory quickly by the strong punch-thru action. The second Pinned Photodiode was defined in November 10, 1975 as the PNP double junction (in Fig. 6 of JAP1975-134985) type photodiode with the vertical overflow drain action also with the complete charge transfer capability and the no-image-lag feature as evidence the empty potential well of the buried photo charge storage, completely depleted of the charge.



JPA1975-127646 Fig. 7



JPA1975-127647 Fig. 7



JPA1975-134985 Fig. 6

Two Phase CCD with Narrow-Channel Transfer Regions

Yoshiaki DAIMON-HAGIWARA

Sony Corporation Research Center Yokohama 240

with no image lag

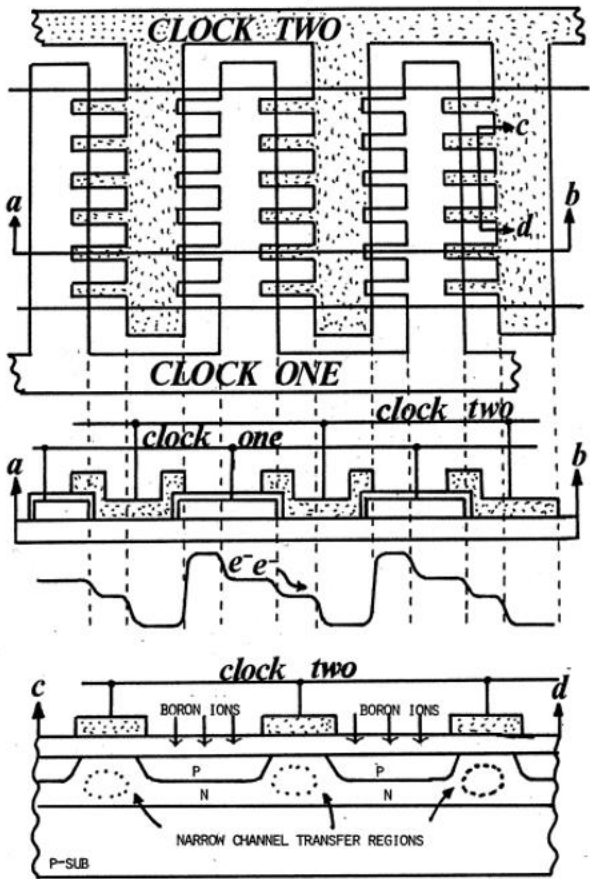


Fig. 1. Top and crosssectional views of the electrode structure for two phase CCD with narrow-channel transfer regions.

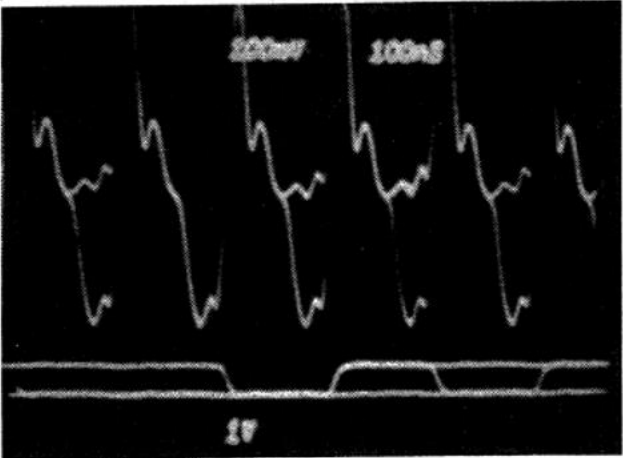


Fig. 4. Input and output wave forms for 242 analog delay line in buried channel version.

256

Yoshiaki Daimon-HAGIWARA

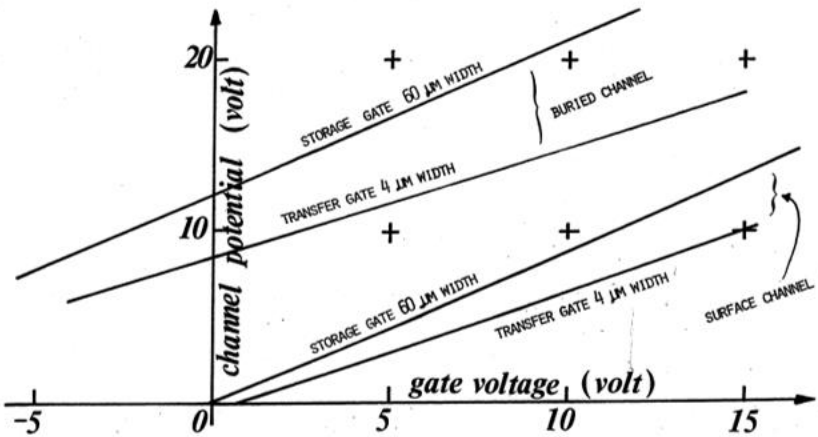


Fig. 2. The actual measured channel potentials plotted against the gate voltage for both surface and buried channel versions.

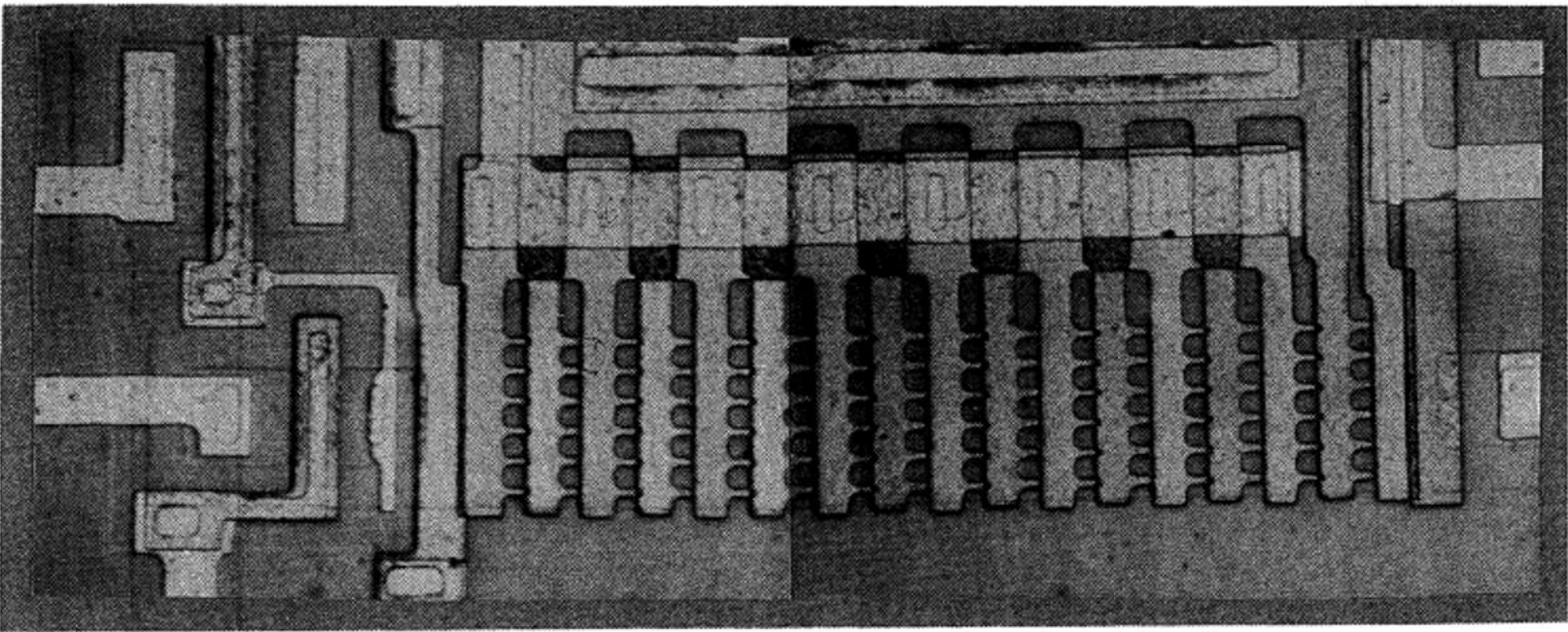


Fig. 3. The end sections of 242 element analog delay line.

A 380H × 488V CCD Imager with Narrow Channel Transfer Gates

Yoshiaki Daimon-HAGIWARA, Motoaki ABE† and Chikao OKADA

Sony Corporation Research Center, Yokohama 240
†Semiconductor Development Division, Yokohama 240

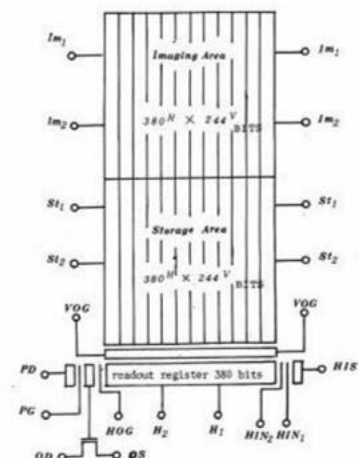


Fig. 1. The block diagram of a 380H × 488V CCD imager in frame transfer organization.

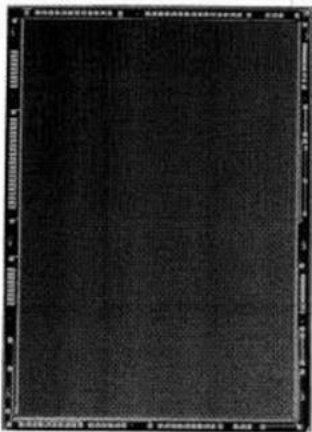


Fig. 3. Photomicrograph of the 380H × 488V CCD imager. The chip size is 14.6 mm by 10.1 mm.

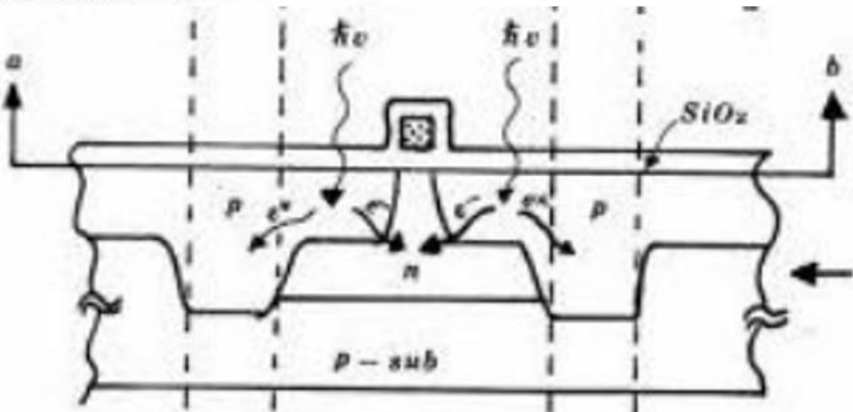


Fig. 2. Top and cross sectional views of the electrode for two phase CCD structure.

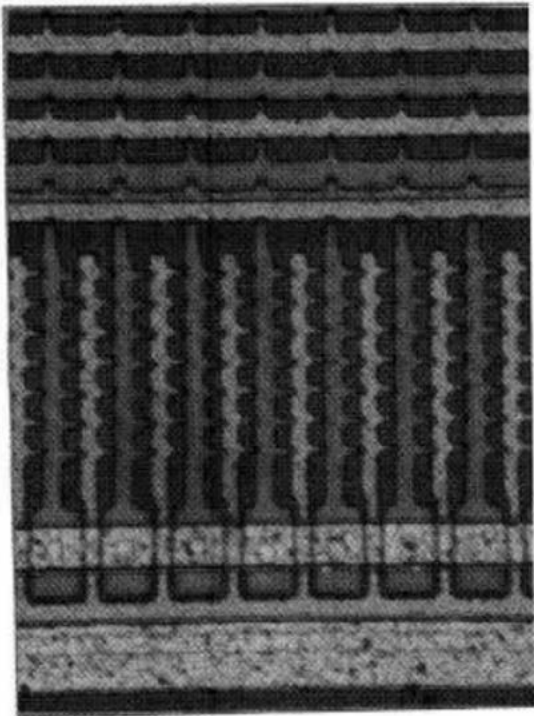


Fig. 5. The horizontal readout register with 14 μm-pitch-per bit electrode structure.

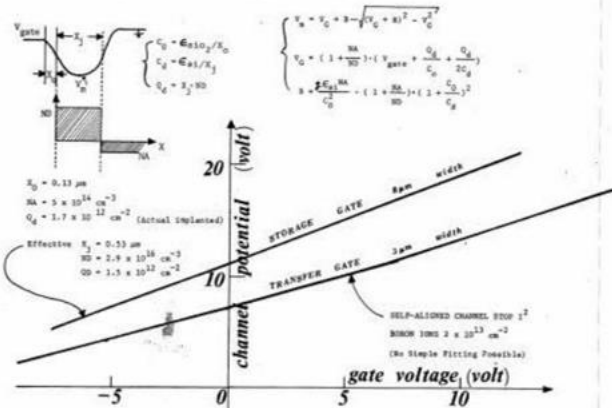


Fig. 9. The actual measured channel potentials plotted against the gate voltage for the buried channel version. The curve fitting with the simple relations by depletion approximation gives the effective values of X₀, ND and QD as seen in the figure.

with no image lag

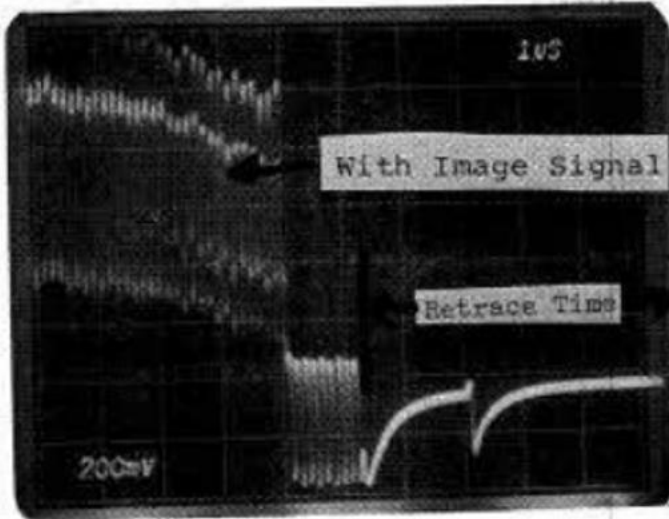
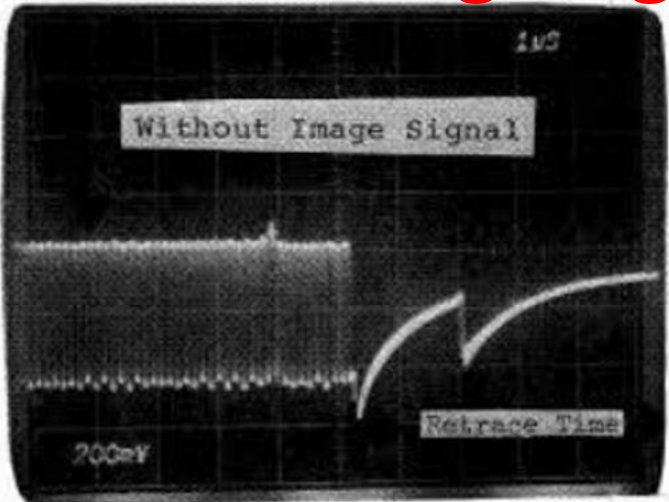


Fig. 12. The output wave forms of the horizontal readout register at the tailing end of a TV picture line, that is, right before the horizontal retrace time. The comparison of the output levels with and without image signal gives the dark current level of the imager.

第三機師の連絡部である電
賀隊食料室（C.C.D.）の許俊
重隊長を捕獲せしめ、二
機師隊を捕獲せしめ、二
機師隊本部は、ソニー（社
長田井伸三）を赤い糸に架
け、ロウル・フエチャイルド社
の主張を退け、ソニー隊の判
決を下した。同隊は二が
仲仲を違背せしめ、この国兵
捕獲は二田田田田、ソニ
ーが道程を誤った。フエチャ
イルドは巨額作所、東京と
目録の大手機ターカ工社
以上を同様の巨額作所と
り、ソニーの機師は仲仲
にのめりてゐた。

ソニーが五日前に死した
と云ふ「ソニー」ニ、ヨーク

1996年7月 日刊工業新聞記事から

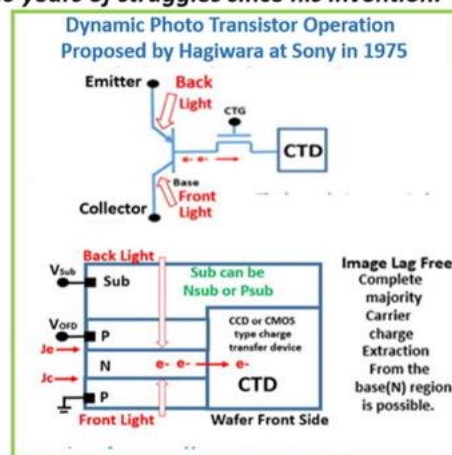
(2000年1月米国最高裁で最終決着、ソニー一勝訴)
In January 2000, the US supreme court made the final judgement favoring Sony claims. And the long SONY-Fairchild Patent War on the PDD with the built-in vertical overflow drain (VOD) ended.

た語句ではないか。
DIOはやはり一掃するに
ラマクスの皇子を遣使使
われる光輝帝の皇子の旨
と師はる貴族高島。フナチ
ヤルドは自ら保有者として
DIOの親類フロ文と機嫌、同
吉祥の特許を得て、
一九二九年、ソニのはな
早良、神護寺、松平
な目録の本を社を考へて
な、ソニは、吉祥のDIOは
フナチャルドの特許（証書）
を親類フロ文と機嫌を閉
じていると主張してだが、そ
の出持が認められたとして
いる。またフナチャルドが
認むれば、我が国及び海外化
す。此後、御覧下さい。

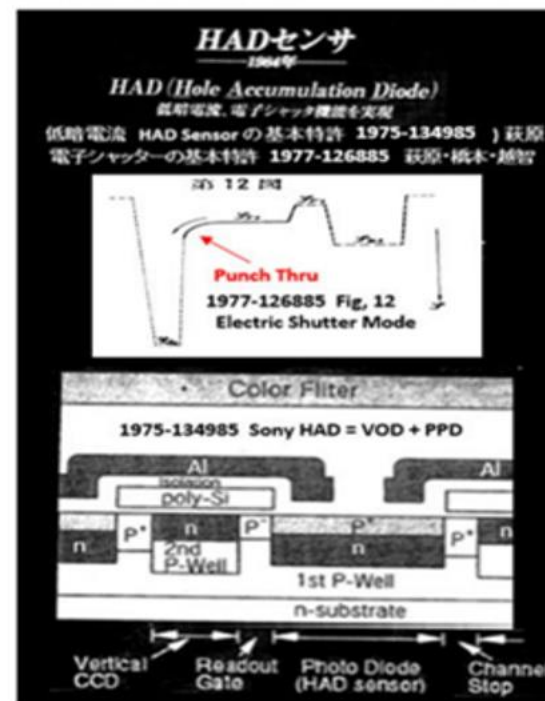
CCD特許侵害訴訟 2/1
NY 東部地裁

Finally the Sony-Fairchild Patent Wat(1991-2000) ended over the Sony HAD Sensor which is identical to the P+NPNsub junction type Pinned Photodiode with Vertical Overflow Drain, originally invented by Hagiwara at Sony in 1975.

And finally Hagiwara received for his 1975-134985 Japanese Patent officially, the First Patent Award from Mr. Ando, Sony president in April, 2001 after more 26 years of struggles since his invention.



Hagiwara also proposed the thyristor type punch-thru clocking scheme, synchronized with the TV scanning system to achieve the electric shutter.



Electric Shutter Basic Patent Award
from Sony President Idei to Yoshiaki Hagiwara
for Japanese Patent 1977-126885 by Hagiwara



Four Japanese Patent Applications on Pinned Photodiode with Electric Shutter Function and the in-Pixel Global Shutter MOS/CCD Buffer Memory Function for Modern CMOS Image Sensors.

Japanese Patent Application JPA1975-127646

Japanese Patent Application JPA1975-127647

Japanese Patent Application JPA1975-134985

Japanese Patent Application JPA1977-126885

The first Pinned Photodiode papers in 1977 and 1978 by Hagiwara at Sony

[P1977_Narrow_Cahnnel_Transfer_Gate_CCD_SSDM1977_Paper_by_Hagiwara.pdf](#)
[Hagiwara SSDM1978 Paper on Pinned Buried Photodiode.pdf](#)

Five Recently Published Papers by Hagiwara(AIPS)

[P2019 3DIC2019 Paper on 3D Pinned Photodiode 6 pages.pdf](#)

EDTM2020 Conference Paper ID 3C4 by Hagiwara(PDF)

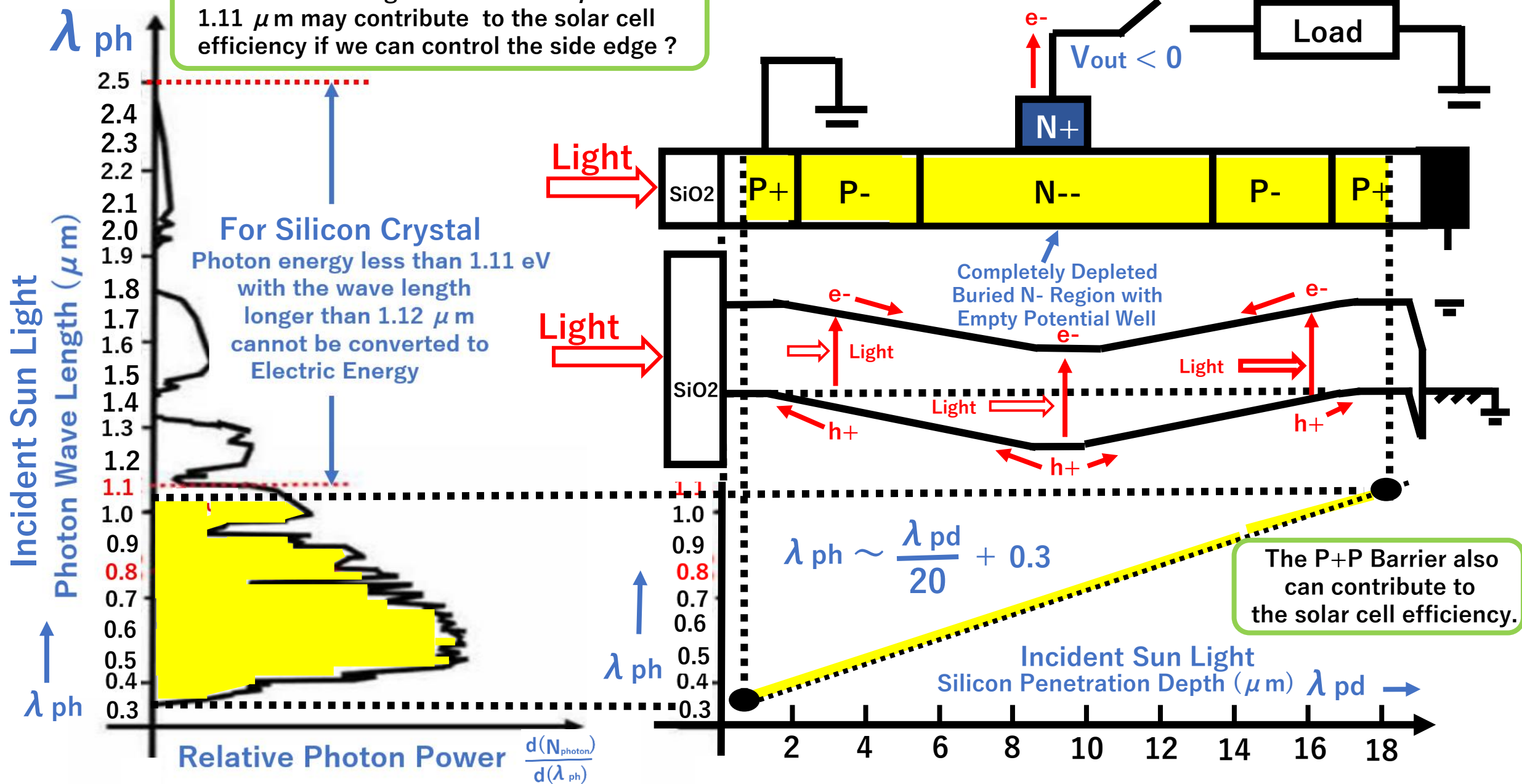
[IJSSM2021 e-Journal Paper on Pinned Photodiode.html](#)

ICECET2021 Paper61.pdf

ICECET2021 Paper75.pdf

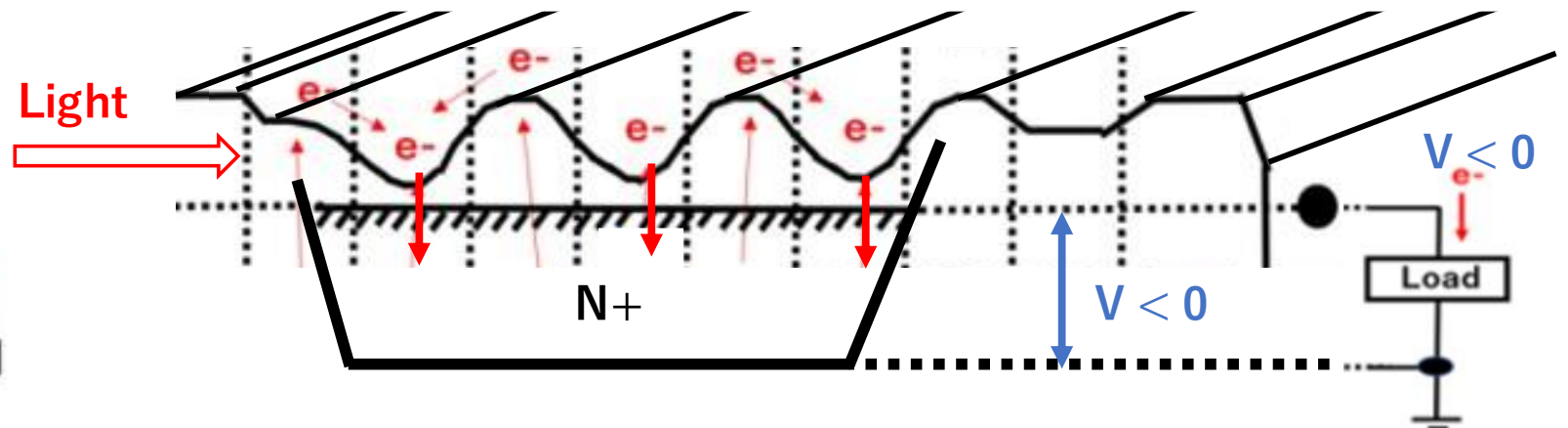
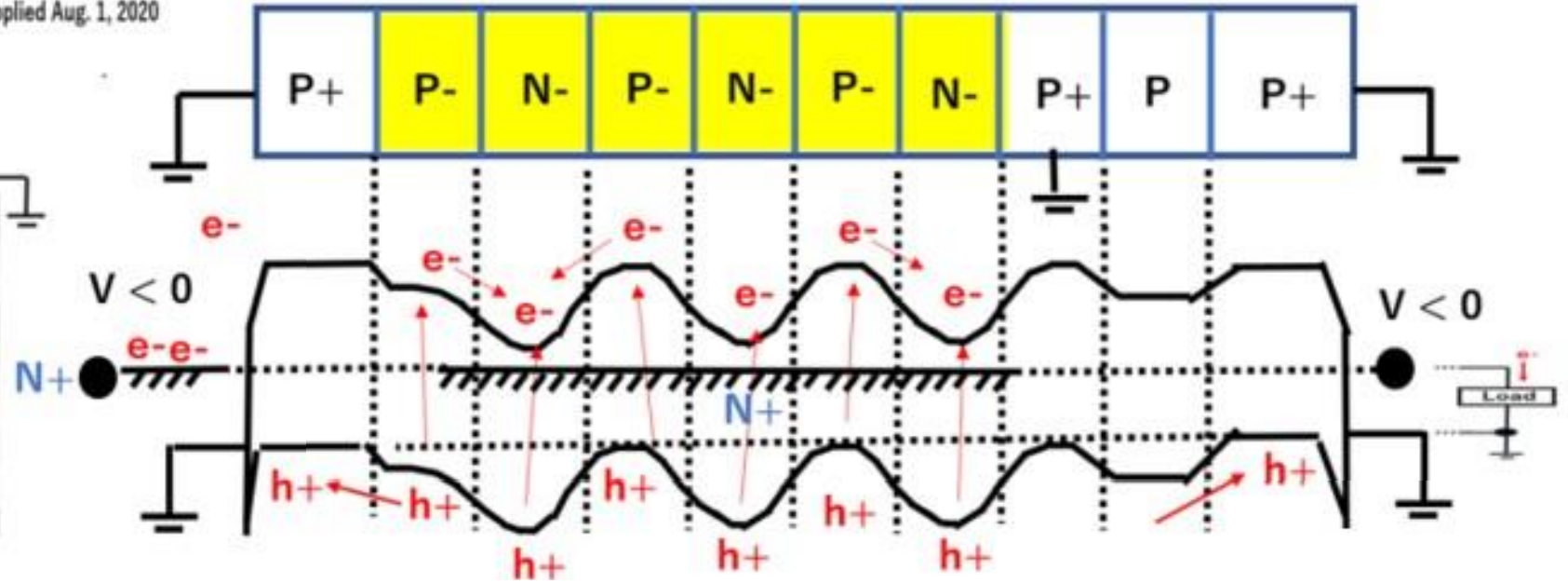
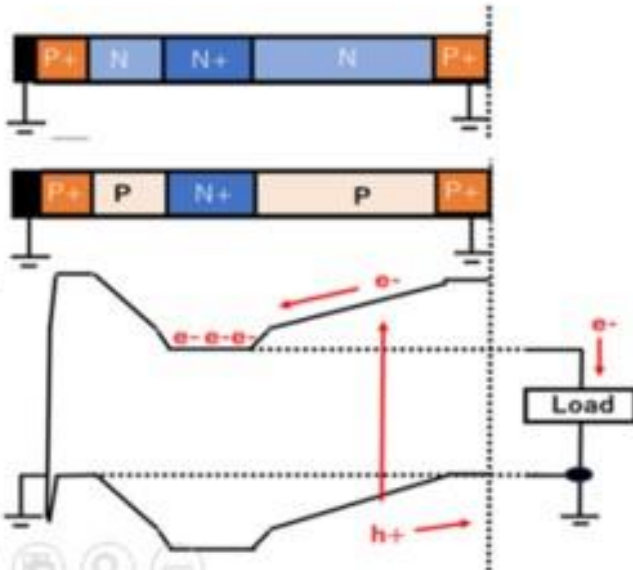
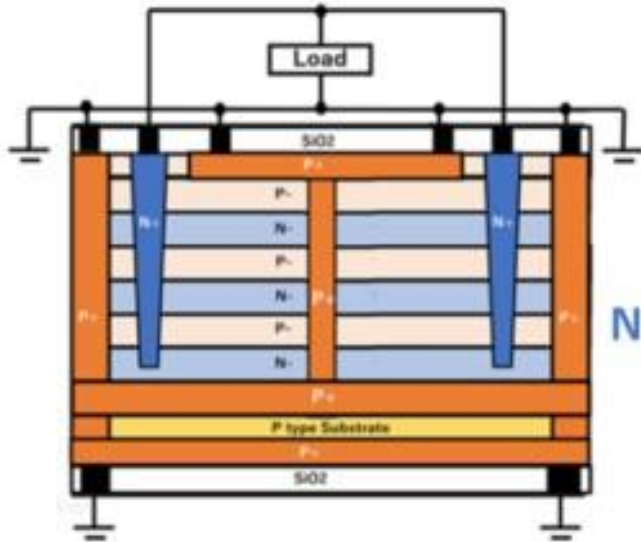
The P⁺-P-N-P-P⁺ double junction type Solar Cell may have much higher efficiency

Photon wave length between $0.5 \mu\text{m}$ and $1.11 \mu\text{m}$ may contribute to the solar cell efficiency if we can control the side edge ?



Multi-junction Pinned Photodiode Solar Cell with Completely Depleted of Photo Electron and Hole

Multi-junction Pinned Photodiode type Solar Cell Structure, based on Double Junction Solar Cell, defined in JPA2020-131313, applied Aug. 1, 2020 by Yoshiaki Hagiwara, Sept 12, 2022



See JPA2020-131313 and IEEE ICECET2021 paper 061



Thank you very much!