****

応用情報数学　演習問題　11

****

11.01　10進法数小数　A[ ].B[ ] を　２進法数　C[ ].D[ ]に変換する

計算手順(algorithm)を説明しなさい。

10進法数小数 0.7 を２進法数に変換しなさい。

10進法数小数 32 を２進法数に変換しなさい。

11.02　２進法数小数　C[ ].D[ ] を　10進法数　A[ ].B[ ]に変換する

計算手順(algorithm)を説明しなさい。

２進法数小数 (1101) を10進法数に変換しなさい。

11.03　２進法数小数　A[ ].B[ ] とC[ ].D[ ]の加算の計算手順を説明しなさい。

11.04　２進法数と16進法数の関係を説明しなさい。

11.05　回転shift回路　Rotate( )を定義しなさい。

11.06　反転回路　inv( )を定義しなさい。

11.07　NAND回路　NAND( )を定義しなさい。

11.08　NOR回路　NOR( )を定義しなさい。

11.09　Exclusive OR 回路　EXOR( )を定義しなさい。

11.10　RS Flip Flop 回路　RSFF( )を定義しなさい。

11.11　data Flip Flop 回路 DFF( )を定義しなさい。

11.12　容量型　1 bit memory 回路を説明しなさい。

11.13　inverter pair 型　1 bit memory 回路を説明しなさい。

11.14　加算回路の基本部品回路　HA( ) と　FA( )を定義しなさい。

****

11.01 10進法数 A[].B[] を 2進法数 C[].D[] に変換する。

(10進法数の整数部分 A[] は NA けたとする。
10進法数の小数部分 B[] は NB けたとする。)

(C-Program で、この計算手順[Algorithm]で、自動計算できるようにしよう!!)

まず、 $A[].B[] \times 10^{NB} = E[]$ ← (NA+NB) けたの整数にする。

① (NA+NB) けたの10進法数 E[] を 2進法数 F[] に変換する!
② さらに 10^{NB} を 2進法数 G[] に変換する!
③ 次に、 2進法数 F[] を G[] で 2進法数のわり算をする!!

(10進法数を2進法にするには、2進法数のわり算を使う……わり算は必ずわり切れるとは限らない……従って、10進法の小数は必ずしても、有限けたの2進法には変換できない……)

(0.7)₁₀ を 2進法数に変換する。

0.7×2 =	1.4
0.4×2 =	0.8
0.8×2 =	1.6
0.6×2 =	1.2
0.2×2 =	0.4
0.4×2 =	0.8
0.8×2 =	1.6
0.6×2 =	1.2
0.2×2 =	0.4

整数部分は2でかけて行く

$(0.7)_{10} = (0.1\,\underline{0110}\,\underline{0110}\,---)_2$

(32)₁₀ を 2進法に変換する

32÷2=16	余り 0
16÷2=8	余り 0
8÷2=4	余り 0
4÷2=2	余り 0
2÷2=1	余り 0
1÷2=0	余り 1

小数部分は2で割って行く

$(32)_{10} = (100000)_2$ とする。

(通常 実数の一般形は 分数$\left(\frac{a}{b}\right)$である。
小数表記は、分数の一部を表記しているだけである。
分数$\left(\frac{a}{b}\right)$の形に表記できない数を無理数という。)

11.02 2進法数 C[].D[] を 10進法数 A[].B[] に変換する。

(C[]のけた数を NC けた
D[]のけた数を ND けた) とする……

あらかじめ、 2^{NC} から 4, 2, 1 を用意する。
また、 $\frac{1}{2^{ND}}$ から $\frac{1}{4}, \frac{1}{2}$ を用意する。

$$\left(A[].B[]\right)_{10} = \left(\sum_{k=0}^{NC} 2^k C[k] + \sum_{k=1}^{ND} \frac{D[k]}{2^k}\right)_{10}$$ とする。

(1101)₂ を 10進法に変換する。

$$(1101)_2 = \sum_{k=0}^{3} 2^k C[k] = C[0] + 2C[1] + 4C[2] + 8C[3]$$

$$(1101)_2 = 1 + (2)(0) + (4)(1) + (8)(1) = 1+4+8 = (13)_{10}$$

11.03 2進法数 A[].B[] と C[].D[] の加算

まず NB と ND のけた数の大きい方に、小数部分に 0 をたして、けたを合わせる。
次に NA と NC のけた数の大きい方に、整数部分の頭に 0 をたして、けた数を合わせる

NE = MAX(NA, NC); NF = MAX(NB, ND);

$(10.01)_2 + (110.1011)_2$ の場合

```
   110.1011
+) 010.0100
  1000.1111
```
とする!!

㊥ 2進法数の(たし算、ひき算、かけ算、わり算)を計算する C-Program を使いこなそう!!

11.04 2進法数と16進法数の関係.

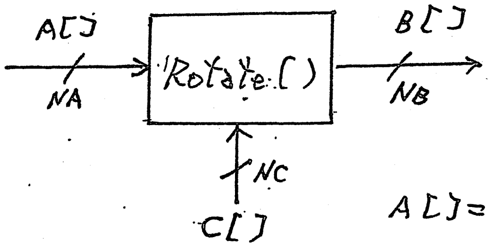
$(10)_{10} = (A)_{16} = (1010)_2$
$(11)_{10} = (B)_{16} = (1011)_2$
$(12)_{10} = (C)_{16} = (1100)_2$
$(13)_{10} = (D)_{16} = (1101)_2$
$(14)_{10} = (E)_{16} = (1110)_2$
$(15)_{10} = (F)_{16} = (1111)_2$ と定義する.

(0から9迄の数に関しては16進法の表記は10進法数表記と同一である。)

たとえば $(A4)_{16} = (1010\ 0100)_2$

$(A4)_{16} = (16)(10) + 4 = (164)_{10}$ となる.

11.05 回転shift回路の定義 p.197

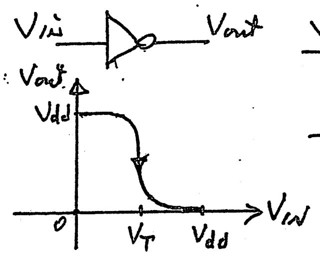


たとえば NA=16 bit として.
入力信号が $A[\,] = (7FA9)_{16}$ の時、
右shift 3 bit、すなわち.
NC=2 bitとして. $C[\,] = (11)_2 = (3)_{10}$ の時、

$A[\,] = (0111\ 1111\ 1010\ 1001)_2$
$B[\,] = (0010\ 1111\ 1111\ 0101)_2$ となる.

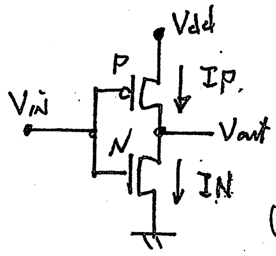
$B[\,] = (2FF5)_{16}$ となる.

11.06 Inverter回路の定義



V_{IN}	V_{out}
0	1
1	0

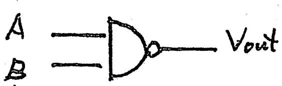
$V_{out} = \overline{V_{IN}}$



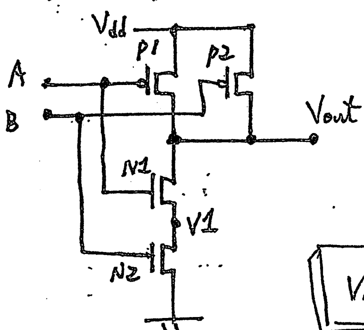
$I_P = I_P(V_{IN}, V_{dd}, V_{out})$
$I_N = I_N(V_{IN}, V_{out}, GND)$
$I_P = I_N$

(未知数) = (Vout, Ip, IN)

11.07 NAND回路の定義



A	B	Vout
0	0	1
0	1	1
1	0	1
1	1	0



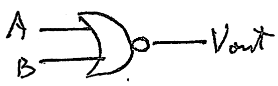
$Ip1 = Ip1(A, V_{dd}, V_{out})$
$Ip2 = Ip2(B, V_{dd}, V_{out})$
$IN1 = IN1(A, V_{out}, V1)$
$IN2 = IN2(B, V1, GND)$
$Ip1 + Ip2 - IN1 = 0$
$IN1 - IN2 = 0$

この連立方程式を解く!!

(未知数) = (Vout, V1, Ip1, Ip2, IN1, IN2) を求める!!

$\boxed{V_{out} = \overline{A \cdot B} = \overline{A} + \overline{B}}$

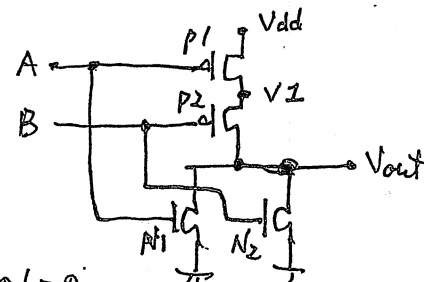
11.08 NOR回路の定義



A	B	Vout
0	0	1
0	1	0
1	0	0
1	1	0

$Ip1 = Ip1(A, V_{dd}, V1)$
$Ip2 = Ip2(B, V1, V_{out})$
$IN1 = IN1(A, V_{out}, GND)$
$IN2 = IN2(B, V_{out}, GND)$
$Ip1 - Ip2 = 0$
$Ip2 - IN1 - IN2 = 0$

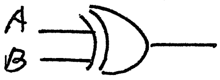
$\boxed{V_{out} = \overline{A} \cdot \overline{B} = \overline{A + B}}$



この6つの連立方程式を解く!?

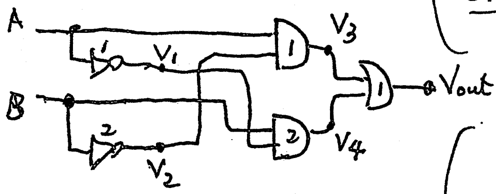
(未知数) = (Vout, V1, Ip1, Ip2, IN1, IN2) ..

11.09 EXOR( ) 回路の定義

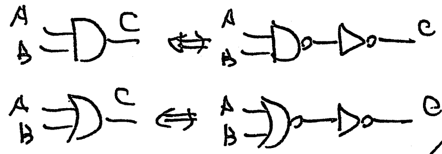


$V_{out} = \overline{A}\cdot B + A\cdot\overline{B}$

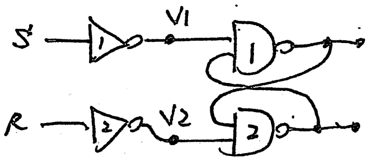
A	B	Vout
0	0	0
0	1	1
1	0	1
1	1	0



(AND( )回路は合成回路
NAND( ) inv( ) = AND( )
OR( )回路は合成回路
NOR( ) inv( ) = OR( ))



11.10 RS Flip Flop( ) 回路の定義



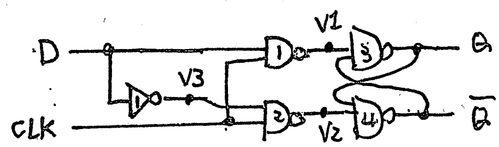
S	R	Q	$\overline{Q}$
0	0	Q_0	$\overline{Q}_0$
0	1	0	1
1	0	1	0
1	1	禁止	

A B	NAND
0 0	1
0 1	1
1 0	1
1 1	0

(NAND回路は片方が1の時、もう片方の信号の反転を出す。片方が0の時は無条件に出力=

(S=R=1の時 V1=V2=0
Q=$\overline{Q}$=1となる!!)

11.11 data Flip Flop( ) 回路の定義

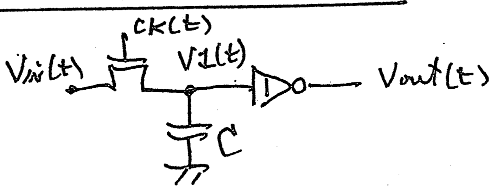


(d-FF( )回路の場合 CLK=0の時、
V1=V2=1で Q と $\overline{Q}$ は変化しない。)
CLK=1の時、入力信号Dの値をとり込み Q=D と成る。

これで 1 bitのdataが記憶できる。

(d-FF( )回路をN個使って N-bit Registerが構成できる)

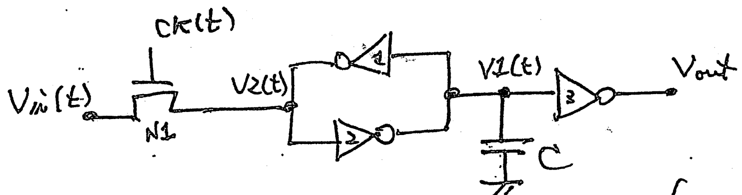
11.12 コンデンサーにdataを記憶させる



(容量に電荷をためても 1 bit 記憶できる。
ただし、容量が小さくて、すぐ、リークして
dataが消える可能性がある。)

(Dynamic Memory回路という)

11.13 Inverter回路を2つ使って1bit記憶させる。



Inverter回路 inv(1)と
inv(2)には電源とGND
があり、常にエネルギーが
補充されるので、dataが
消える事はない。

(Static Memory回路という。)

11.14 たし算回路の基本部品 HA( )とFA( )回路

(HA = half adder 回路)

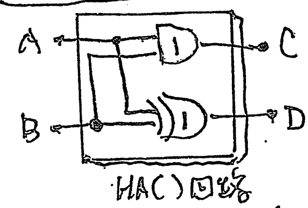
A	B	C	D
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

$$\begin{array}{r} A \\ +)\ B \\ \hline C\ D \end{array}$$

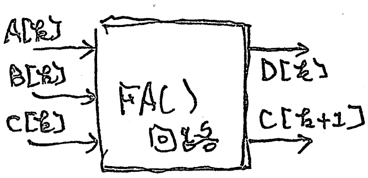
$$\begin{array}{r} A[k] \\ B[k] \\ +)\ C[k] \\ \hline C[k+1]\ D[k] \end{array}$$

(FA( )回路をn個
つなげば、n bit
のたし算回路になる)

A[k]	B[k]	C[k]	C[k+1]	D
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1



HA( )回路



(FA = Full Adder 回路)

FA( )回路.