

デジタル回路 ット①

DCT2016授業計画

11年

p.1-10

2016年度後期 デジタル回路 (3年生)

教科書 デジタル回路の世界 (青山社) ¥9000+Tax

高価ですが、自分の未来への投資です。必ず書店で予約を入れ購入してください。

著作権 (copy right) の問題。。。大学の授業では、教科書購入者のみ教科書資料を閲覧できます。

成績の配分 (B4提出シート12枚) x 5点 + (試験A4レポート3枚の合計 40点) = 100点

毎週の授業で、パソコン&教科書を教室に持ってくるとボーナス点が加算されます。

授業 (1)	9/15 (木)	4時限目	提出シート (1) の記載作業 (5点)	教科書 (pp. 1~38)
授業 (2)	9/29 (木)	4時限目	提出シート (2) の記載作業 (5点)	教科書 (pp. 39~76)
授業 (3)	10/6 (木)	4時限目	提出シート (3) の記載作業 (5点)	教科書 (pp. 77~114)
授業 (4)	10/13 (木)	4時限目	提出シート (4) の記載作業 (5点)	教科書 (pp. 115~152)
授業 (5)	10/20 (木)	4時限目	提出シート (5) の記載作業 (5点)	教科書 (pp. 153~190)
授業 (6)	10/27 (木)	4時限目	提出シート (6) の記載作業 (5点)	教科書 (pp. 191~228)
授業 (7)	11/10 (木)	4時限目	前半試験 まとめのレポート (10点)	教科書 (pp. 1~228)
授業 (8)	11/17 (木)	4時限目	提出シート (7) の記載作業 (5点)	教科書 (pp. 229~266)
授業 (9)	11/24 (木)	4時限目	提出シート (8) の記載作業 (5点)	教科書 (pp. 267~304)
授業 (10)	12/1 (木)	4時限目	提出シート (9) の記載作業 (5点)	教科書 (pp. 305~342)
授業 (11)	12/8 (木)	4時限目	提出シート (10) の記載作業 (5点)	教科書 (pp. 343~380)
授業 (12)	12/15 (木)	4時限目	提出シート (11) の記載作業 (5点)	教科書 (pp. 381~418)
授業 (13)	12/21 (水)	4時限目	提出シート (12) の記載作業 (5点)	教科書 (pp. 419~458)

●12/21 (水) は水曜日です!

授業 (14) 1/12 (木) 4時限目 後半試験 まとめのレポート (10点) 教科書 (pp. 229~458)

●授業開始時が提出シート (1) ~ (12) の回収締め切り時間です。

授業 (15) 1/19 (木) 4時限目 期末試験 A4シート10枚レポート (20点) 教科書 (pp. 1~458)

●授業開始時に提出シート (1) ~ (12) を返却します。

●後日、F607の私の部屋に来ること。期末試験シートを返却し、最終成績を教えます。

デジタル回路 演習問題 01

今週の目標：まず、教科書（pp.1~38）を精読すること。

また同時に、教科書全体にも目を、何度も通すこと。

期待される仕事は、まず教科書（pp.1~38）の38ページの精読です。

次に、教科書全体の基本にかかわる演習問題01を、基本から理解すること。

理解した内容は必ずメモ書きし、提出シート01に記載すること。

忘れても、再度読めば理解できるように自分のために記載すること。

暗記力にたよらない作業ですが、しっかり時間をかけて努力してください。

1.01 デジタルとアナログの違いは何か？

1.02 デジタル回路とアナログ回路の違いは何か？

1.03 NMOS トランジスターとは？その電圧電流特性を説明せよ。

Off, On, Sat, Passの4つの動作modeを図示し説明せよ。

しきい電圧 V_{thN} とは何か？ チャンネル電位 V_{chN} とは何か？

コンデンサーとは何か？ 容量値 C を決める物理変数は何か？

電荷量 Q と電流 I の関係は何か？

NMOS トランジスターの電流の源となる荷電粒子は何か？

1.04 PMOS トランジスターとは？その電圧電流特性を説明せよ。

Off, On, Sat, Passの4つの動作modeを図示し説明せよ。

しきい電圧 V_{thP} とは何か？ チャンネル電位 V_{chP} とは何か？

PMOS トランジスターの電流の源となる荷電粒子は何か？

1.05 CMOS inverter回路の入出力特性を説明せよ。

CMOS inverter回路のしきい電圧 V_I とは何か？

5つの動作modeを図示し説明せよ。

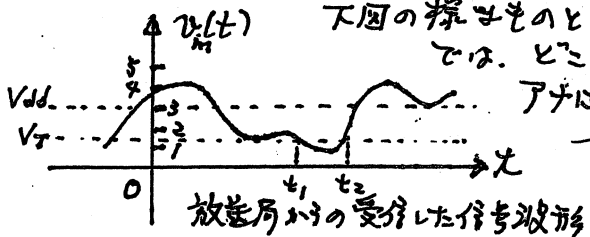
1.06 いろいろな Inverter 回路の入出力特性を図示し説明せよ。

その中でデジタル信号処理に最も適した回路はどれか？

1.01 アナログ (Analog) と デジタル (Digital) の違いは何か

アナログ (Analog) は 連続 を意味する。デジタル (Digital) は 離散 を意味する。
 連続した信号 (Analog Signal) と 飛び飛びの離散信号 (Digital Signal) は、

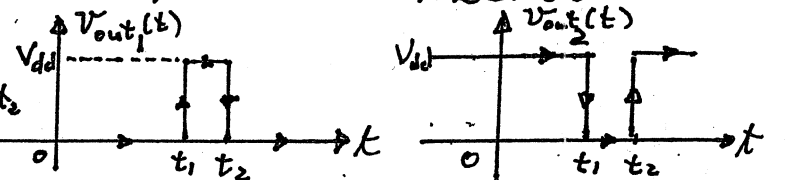
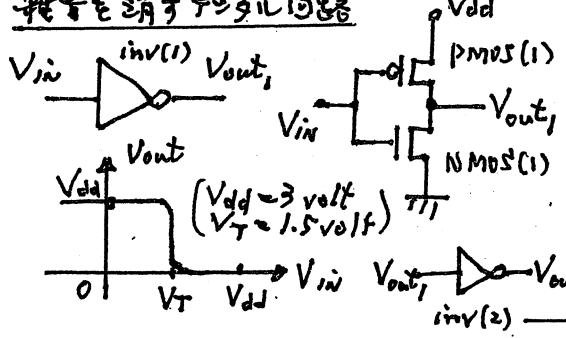
実際は同じ信号であるが、人間がその信号をどう解釈するか、どう取り扱うかで差が出る。たとえば、放送局から送られて来た信号を受信した波形状態



下図の様々である。この波形状態には、雑音が含まれるが、このままでは、どこが本意の信号で、どこが雑音かの区別がつかない。

アナログテレビでは、このまま映像としてテレビ画面に出る。一方、この信号をデジタル信号と解釈すると、まず、デジタル信号は飛び飛びで、0か1の信号を意味する。そこで、判定基準値 (しきい電圧) を $V_T = 1.5 \text{ volt}$ とし、1.5 volt 以上の信号を 1、1.5 volt 以下の信号を 0 と解釈して、この信号をデジタル回路に送ると、下図のようなデジタルパルス (pulse) 信号が再現される。

雑音を消すデジタル回路

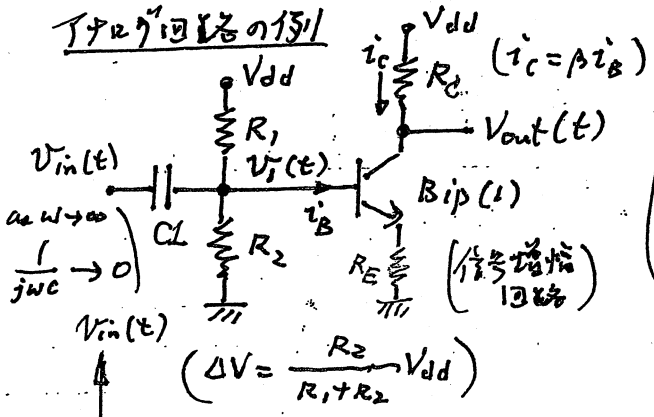


2段階 Inverter 回路 (反転) = invert

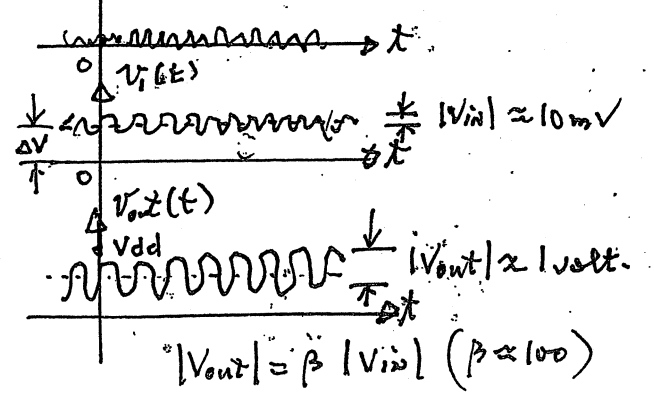
(この基本的には雑音を消すデジタル回路を inverter 回路と呼ぶ。これを2段階使う。1段階目を inv(1) 回路と呼ぶ。2段階目の回路を inv(2) 回路と呼ぶ。)

1.02 アナログ回路 (Analog Circuit) と デジタル回路 (Digital Circuit) の違いは何か?

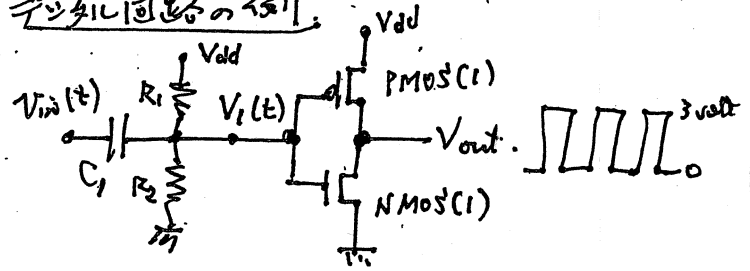
アナログ回路の例



C_1 と R_1 と R_2 を使って、 $V_{in}(t)$ の DC 成分に off-set をかけている。Bipolar Transistor Bip(1) と負荷抵抗 (load resistance) R_L の最適な動作点に入力信号 $V_i(t)$ の DC レベルを調整する必要があり、大変回路が複雑である...

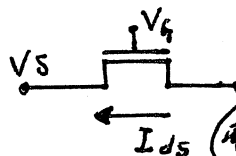


デジタル回路の例



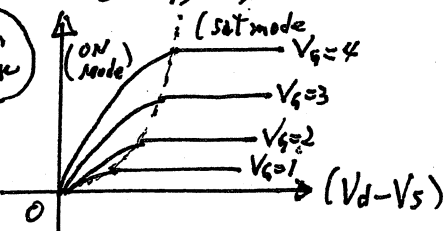
$V_{in}(t)$ が微小信号であるため、 C_1, R_1, R_2 が必要だが、後段では不要である。後段では信号の値は 0 volt か、 $V_{dd} = 3 \text{ volt}$ に必ずなる。

NMOS Transistor とは？



$V_{chN} = V_g - V_{thp}$

$I_{ds} = f(V_g, V_d, V_s)$



① ON Mode ときは、

$V_{chN} = V_g - V_{thN} > V_d > V_s$

電流 I_{ds} は V_g と $(V_d - V_s)$ の両方の関数である。

② off Mode ときは、

$V_{chN} < V_s < V_d, I_{ds} = 0$

③ sat (saturation) Mode ときは、

$V_s < V_{chN} < V_g - V_{thN} < V_d$ ときは、

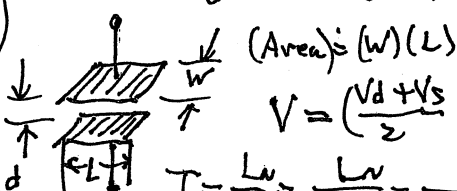
電流 I_{ds} は $V_{chN} = V_g - V_{thN}$ だけの関数で、 V_d の変化には影響されず。

① ON Mode

① ON Mode での I_{ds} を求める

$Q = CV; I = \frac{Q}{T}$

$C = (Area) \left(\frac{\epsilon_{SiO_2}}{d}\right) = (WL) \left(\frac{\epsilon_{SiO_2}}{d}\right)$



$T = \frac{L_v}{v} = \frac{L_v}{\mu E} = \frac{L_v}{\mu \left(\frac{V_d - V_s}{L}\right)} = \frac{L_v^2}{(\mu)(V_d - V_s)}$

$I_{ds} = \frac{Q}{T} = (WL) \left(\frac{\epsilon_{SiO_2}}{d}\right) \left(\frac{\mu e}{L_v^2}\right) (V_d - V_s) \left(\frac{V_d + V_s}{2} - V_{chN}\right)$

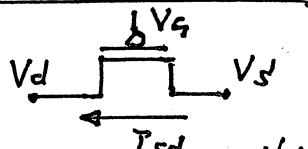
$I_{ds} = (K_N) (V_d - V_s) \left(\frac{V_d + V_s}{2} - V_{chN}\right); K_N = \left(\frac{W_N}{L_N}\right) \left(\frac{\mu_N \epsilon_{SiO_2}}{d}\right)$

③ sat mode

(電位は下へ下へ方向) とする

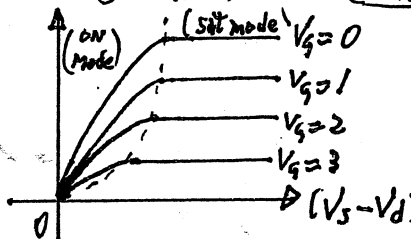
また、③ sat mode ときは、 $V_{chN} = V_d$ として、 $I_{ds} = \left(\frac{K_N}{2}\right) (V_{chN} - V_s)^2$ とする。

PMOS Transistor とは？



$I_{sd} = f(V_g, V_s, V_d)$

$V_{chp} = V_g + V_{thp}$



① on mode ときは、

$V_{chp} = V_g + V_{thp} < V_d < V_s$

電流 I_{sd} は V_g と $(V_s - V_d)$ の関数。

② off mode ときは、

$V_{chp} > V_s > V_d$

③ sat (saturation) mode ときは、 $V_d < V_{chp} = V_g + V_{thp} < V_s$ ときは、 I_{sd} は $V_{chp} = V_g + V_{thp}$ だけの関数で、 V_d には影響されず。

$I_{sd} = \left(\frac{K_P}{2}\right) (V_s - V_{chp})^2; K_P = \left(\frac{W_P}{L_P}\right) \left(\frac{\mu_P \epsilon_{SiO_2}}{d}\right)$

① on mode

② off mode

① on mode ときは、 $V_{chp} = V_g + V_{thp} < V_d < V_s$ とき、電流 I_{sd} は V_g と $(V_s - V_d)$ の関数。

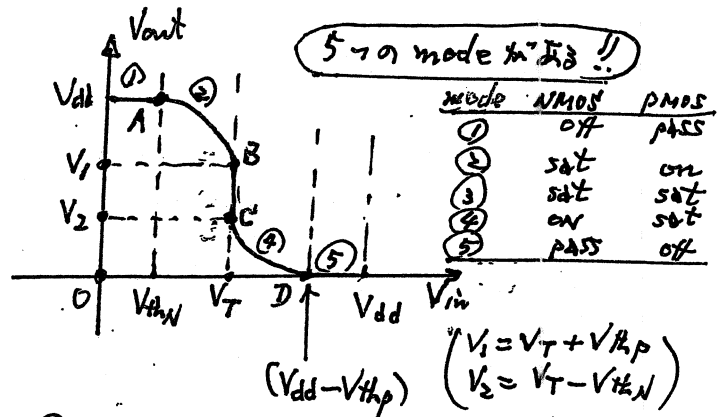
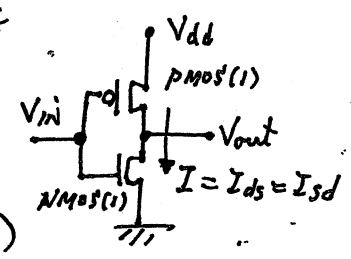
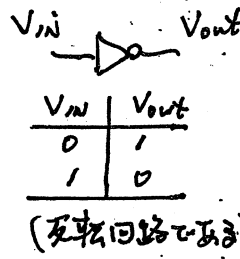
$I_{sd} = (K_P) (V_s - V_d) \left(V_{chp} - \frac{V_s + V_d}{2}\right)$

③ sat mode

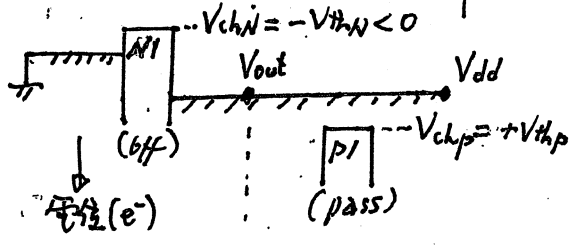
電流はホールの流れ (電位は上へ下へ方向) とする。

とす !!

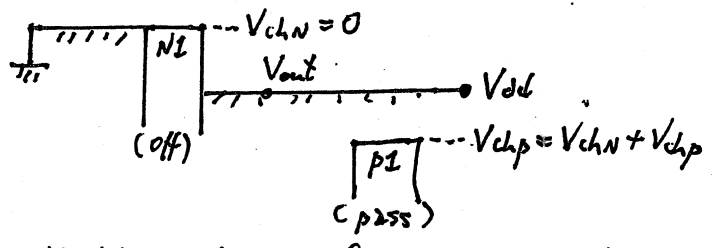
1.05 CMOS inverter 回路の入出力特性



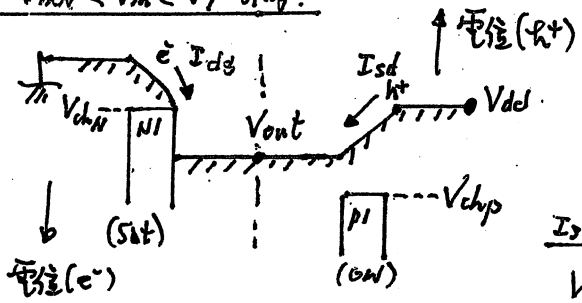
① $V_{in} = 0$ の時 $V_{out} = V_{dd}$ ↑電位 (H)



② $V_{in} = V_{thn}$ の時 $V_{out} = V_{dd}$



③ $V_{thn} < V_{in} < V_T$ の時

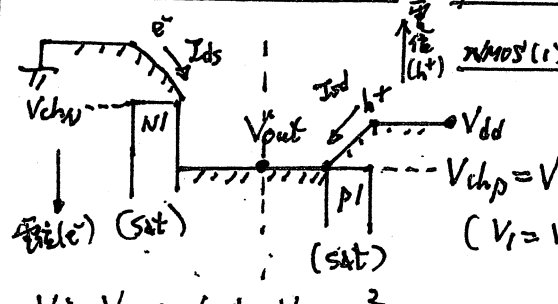


PMOS(1) Transistor $(V_{chp} = V_{in} + V_{thp})$
 $I_{sd} = (k_p) (V_{dd} - V_{out})^2 \left[\frac{V_{dd} + V_{out}}{2} - V_{chp} \right]^2$

NMOS(1) Transistor $(V_{chn} = V_{in} - V_{thn})$
 $I_{ds} = (\frac{k_n}{2}) (V_{chn})^2$; $(V_{chn} = V_{in} - V_{thn})$
 $I_{sd} = I_{ds}$ とし

$V_{out} = (V_{in} + V_{thp}) + \sqrt{(V_{dd} - V_{in} - V_{thp})^2 - (\frac{k_n}{k_p}) (V_{in} - V_{thn})^2}$ を得る!!

④ $V_{in} = V_T$; $V_{out} = V_1$ の時

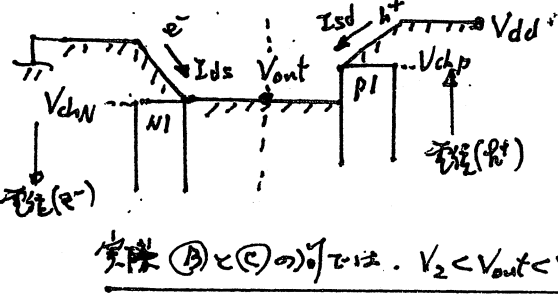


PMOS(1) Transistor $I_{sd} = (\frac{k_p}{2}) (V_{dd} - V_{chp})^2$ ($V_{chp} = V_T + V_{thp}$)

NMOS(1) Transistor $I_{ds} = (\frac{k_n}{2}) (V_{chn})^2$ ($V_{chn} = V_T - V_{thn}$)

$I_{sd} = I_{ds}$ とし $V_T = \frac{(V_{dd} - V_{thp} + V_{thn} \sqrt{\frac{k_n}{k_p}})}{(1 + \sqrt{\frac{k_n}{k_p}})}$ と得る.

⑤ $V_{in} = V_T$; $V_{out} = V_2$ の時

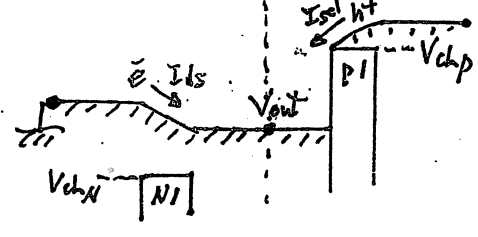


PMOS(1) Transistor $I_{sd} = (\frac{k_p}{2}) (V_{dd} - V_{chp})^2$ ($V_{chp} = V_T + V_{thp}$)

NMOS(2) Transistor $I_{ds} = (\frac{k_n}{2}) (V_{chn})^2$ ($V_{chn} = V_T - V_{thn}$)

$I_{sd} = I_{ds}$ とし 同様 $V_T = \frac{(V_{dd} - V_{thp} + V_{thn} \sqrt{\frac{k_n}{k_p}})}{(1 + \sqrt{\frac{k_n}{k_p}})}$ を得る.

⑥ $V_T < V_{in} < V_{dd} - V_{thp}$ の時

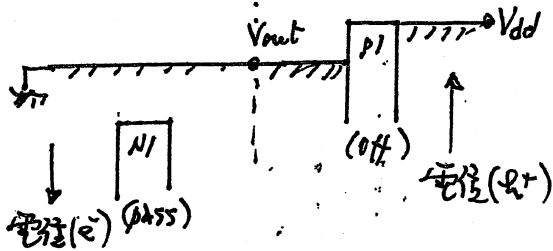


PMOS(1) Transistor $I_{sd} = (\frac{k_p}{2}) (V_{dd} - V_{chp})^2$; ($V_{chp} = V_{in} + V_{thp}$)

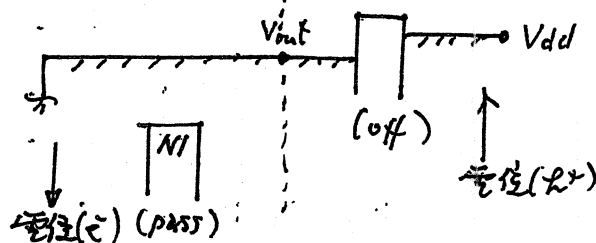
NMOS(1) Transistor $I_{ds} = (\frac{k_n}{2}) (V_{chn})^2$; ($V_{chn} = V_{in} - V_{thn}$)

$I_{sd} = I_{ds}$ とし $V_{out} = (V_{in} - V_{thn}) - \sqrt{(V_{in} - V_{thn})^2 - (\frac{k_p}{k_n}) (V_{dd} - V_{in} - V_{thp})^2}$ を得る.

④ $V_{in} = V_{dd} - V_{thp}$ の時. $V_{out} = GND = 0$



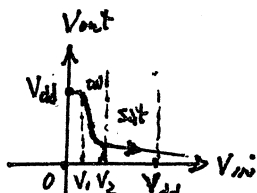
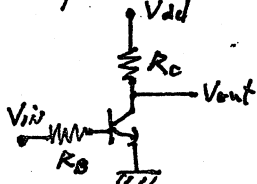
⑤ $V_{dd} - V_{thp} < V_{in} < V_{dd}$ の時



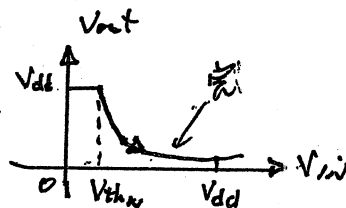
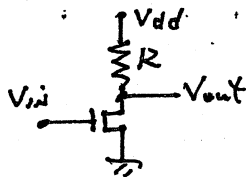
1.06 電圧 inverter 回路を示せ.

トランジスタ回路とLT-1等のCMOS Inverter回路を示せ!!

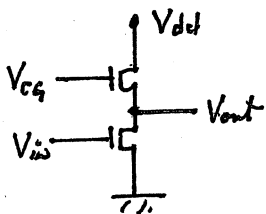
① Bipolar 回路



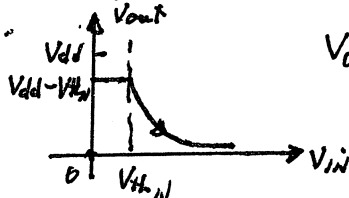
② 抵抗負荷 N MOS 回路



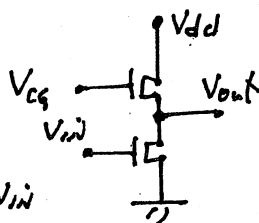
③ NMOS/NMOS 回路



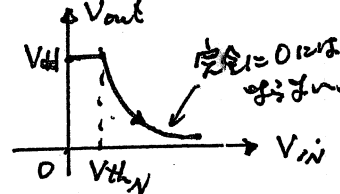
When $V_{cg} < V_{dd} + V_{thn}$



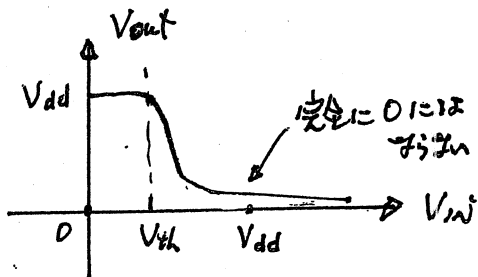
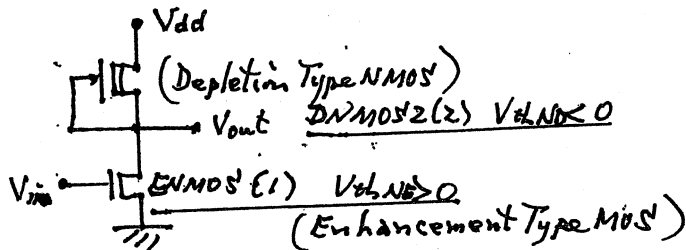
④ NMOS/NMOS 回路



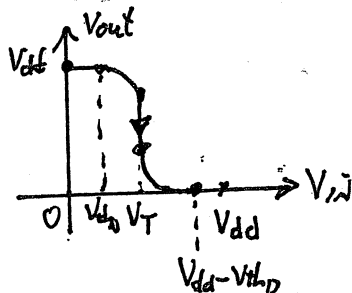
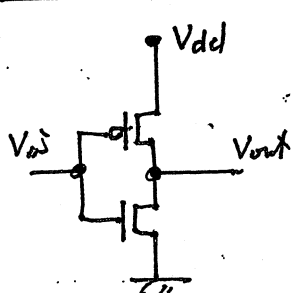
When $V_{cg} > V_{dd} + V_{thn}$



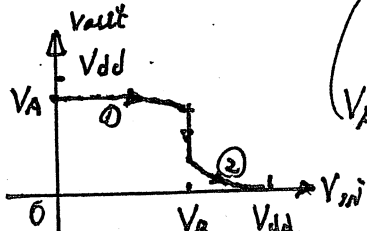
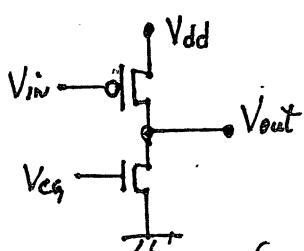
⑤ ED MOS 回路



⑥ CMOS Inverter 回路 (7等分回路で採用)



⑦ Control Gate の CMOS Inverter 回路



(VB の値が色々前巻で決まるがメソッド)

⑦ の場合、mode ① 時は、 $V_{in} < V_B$

$$V_{out} = (V_{in} + V_{thp}) + \sqrt{(V_{dd} - V_{in} - V_{thp})^2 - \left(\frac{K_N}{K_P}\right) (V_{cg} - V_{thn})^2}$$

mode ② 時は、 $V_B < V_{in}$

$$V_{out} = (V_{cg} - V_{thn}) - \sqrt{(V_{cg} - V_{thn})^2 - \left(\frac{K_P}{K_N}\right) (V_{dd} - V_{in} - V_{thp})^2}$$

$$V_B = (V_{dd} - V_{thp}) - \sqrt{\frac{K_N}{K_P} (V_{cg} - V_{thn})^2}$$

$$V_A = V_{thp} + \sqrt{(V_{dd} - V_{thp})^2 - \left(\frac{K_N}{K_P}\right) (V_{cg} - V_{thn})^2}$$

おま、これだけの情報がある!!