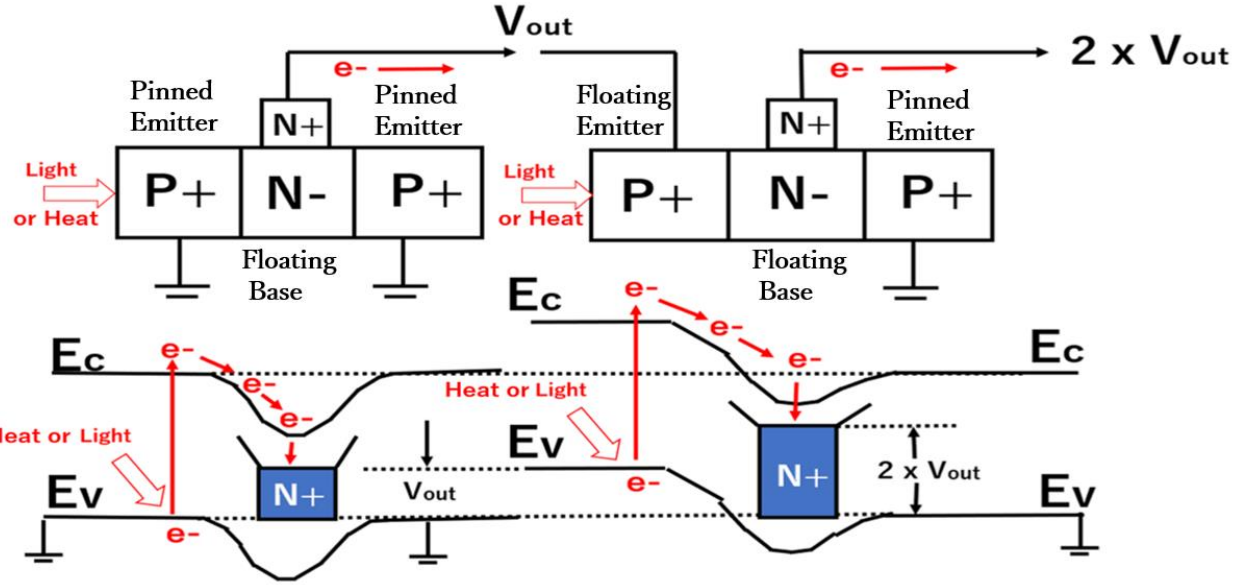
P+PN-PP+接合型太陽電池の提案

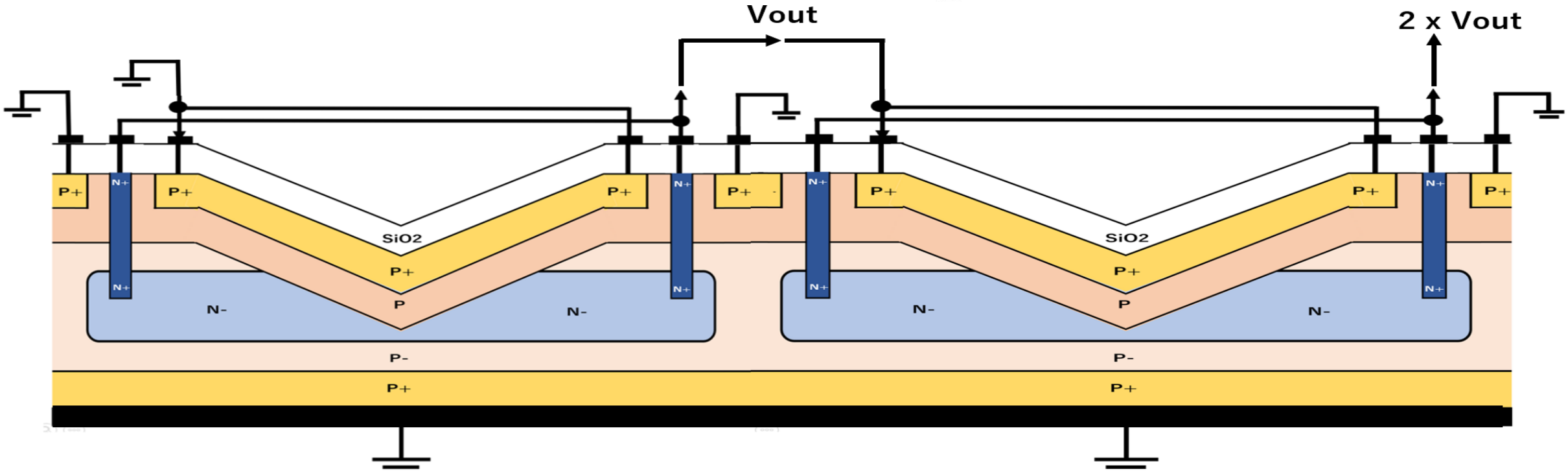
萩原良昭(AIPS)

題目：　人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

新型電池はぜひ一般の人にも関心をもっていただきたいです。

政府も企業も自治体も動かして、この萩原が提案する新型の
太陽電池を含めて、半導体電子デバイス国の戦略製品として
産業のコメとして政府の支援で国産化を推進してほしいです。





NIKKEI MICRODEVICES 1987年10月号

pp.60～67

38万画素に達した固体撮像素子

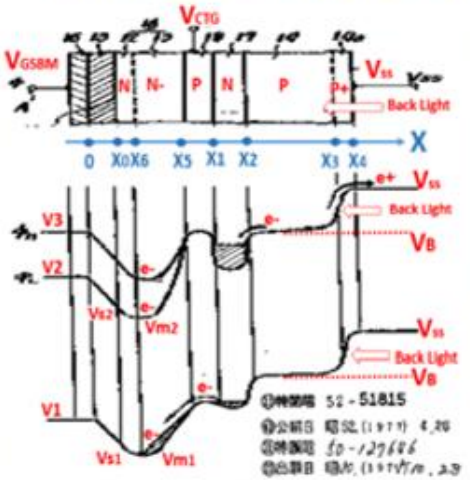
最低照度51xの高感度インターライン型CCD

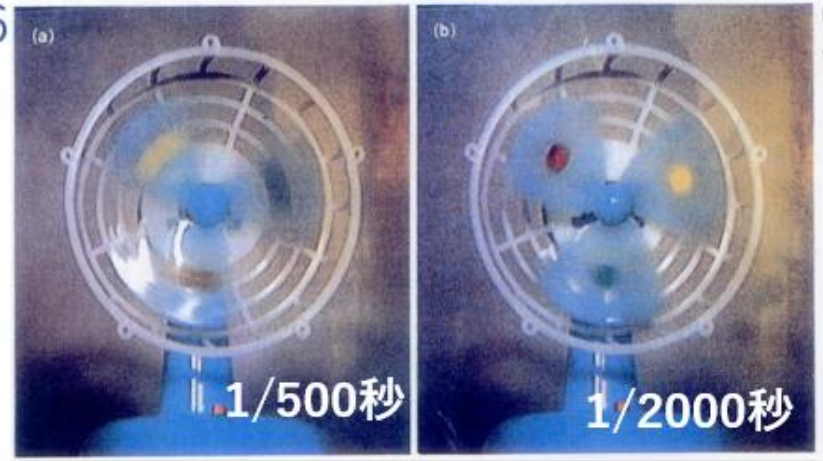
基板に余剰電荷を掃き出し,可変電子シャッタを実現

ソニー 半導体事業本部 CCD 事業部
浜崎 正治
鈴木 智行
賀川 能明
石川 貴久枝
宮田 克郎
ソニー国分セミコンダクタ CCD 製造部
神戸 秀夫

最も一般的な固体撮像素子であるインターライン型 CCD で,
2/3 インチで 38 万と大規模な画素数を持つ素子をソニーが製品化した。
画素面積が小さくなることで減少する信号量を確保するため,
縦型オーバーフロー・ドレインを採用して開口率を上げ,
補色フィルタで光の利用効率を上げた。
さらに界面準位からの暗電流を抑えている。
この結果, 81 dB のダイナミック・レンジが得られた。

JPA1975-127646





JPA1975-127646の図７と同一受光構造である。受光表面はGNDにピン留めされた、P+NPNsub 接合型、 すなわち Triple 接合型の Pinned Photodiode.

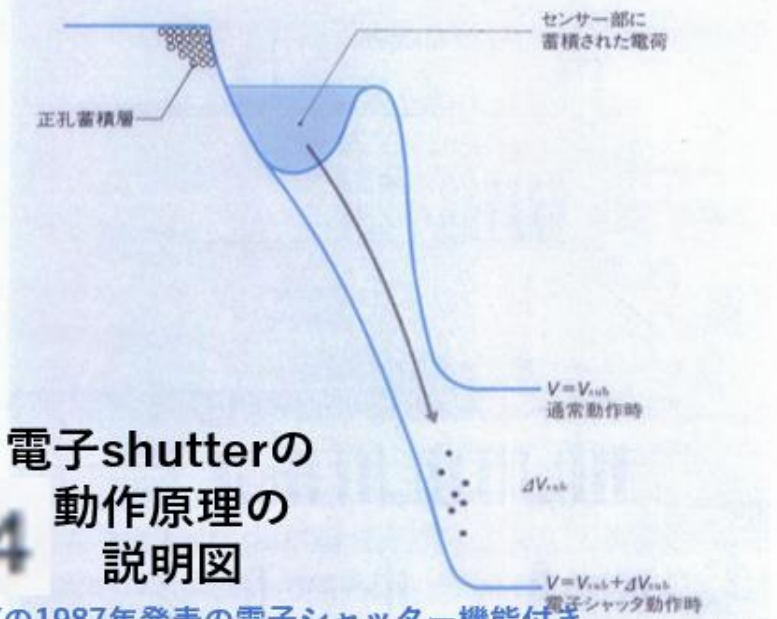


図 4 電子shutterの動作原理の説明図

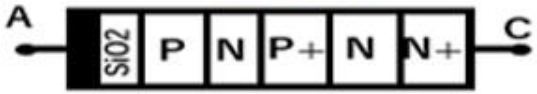
SONYの1987年発表の電子シャッター機能付き Hole Accumulation Diode (HAD) 受光素子構造

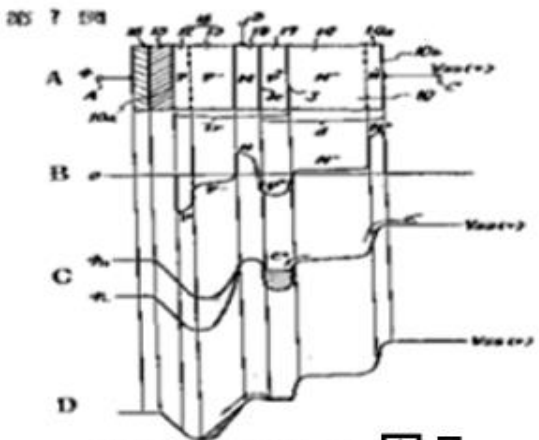
P+PN-PP+接合型太陽電池の提案

信号電荷は基板側だけでなく受光面側でも掃き出すことができる事を明示している。

1975年の萩原の３件の出願特許は、「萩原が電子シャッターとGlobal シャッターの両方の発明者である」ことの証拠になります。

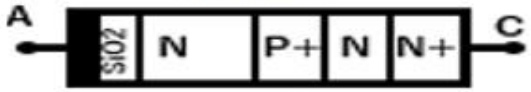
JPA1975-127646
Oct 23, 1975
Pinned Surface
N+NP+NP
Triple 接合型
受光素子

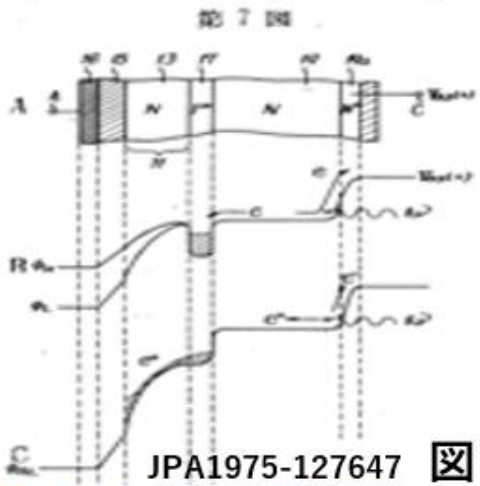




JPA1975-127646 図 7

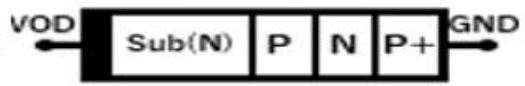
JPA1975-127647
Oct 23, 1975
Pinned Surface
N+NP+N
Double 接合型
受光素子

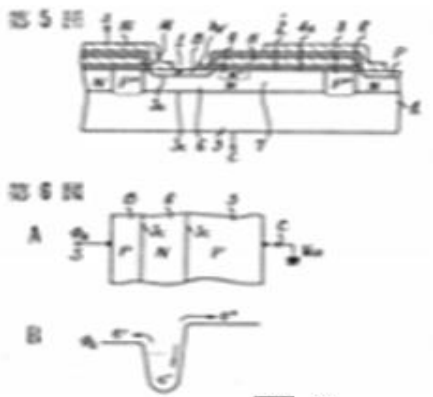




JPA1975-127647 図 7

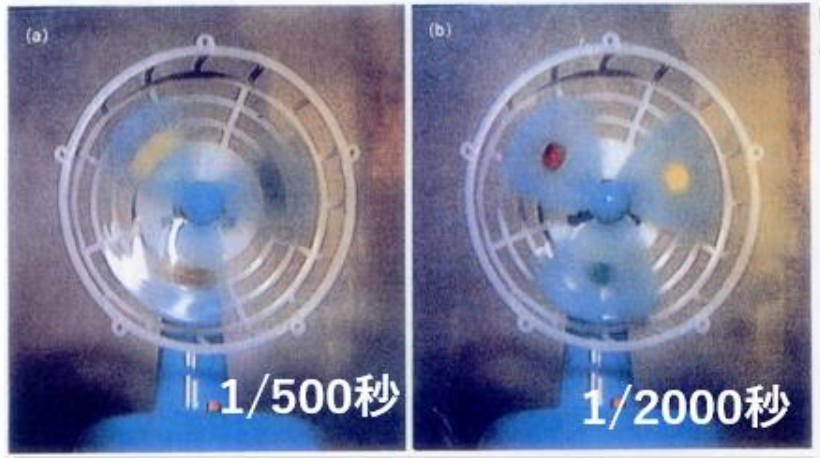
JPA1975-134985
Nov 10, 1975
Pinned Surface
PNP
Double 接合型
受光素子





JPA1975-134985 図 6

http://www.aiplab.com/JPA_1975_127646_on_NPNP_type_PPD.html
http://www.aiplab.com/JPA_1975_127647_on_NPN_type_PPD.html
http://www.aiplab.com/JPA_1975_134985_on_PPD_with_VOD.ht
http://www.aiplab.com/JPA_1977_126885_on_Electric_Shutter.h
http://www.aiplab.com/JPA_2020_131313_on_PPD_Solar_Cell.html



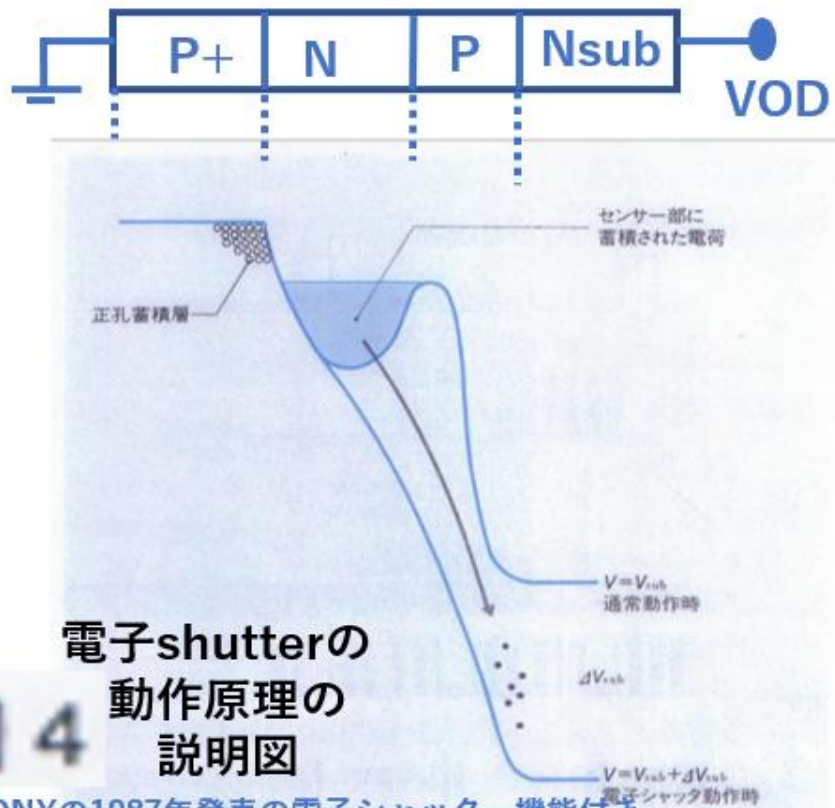


図 4 電子shutterの動作原理の説明図

SONYの1987年発表の電子シャッター機能付き
Hole Accumulation Diode (HAD) 受光素子構造

JPA1975_127646_裏面照射型_Global_Shutter機能つき_Pinned_Photodiode
萩原の1975年３月５日の発明が44年後の2019年3月になり実現しました。

https://www.sony.com/ja/SonyInfo/News/Press/201903/19-023/

萩原の1975年の発明が 44年後の2019年になり実現した。

ソニー独自の裏面照射型画素構造のグローバルシャッター機能を搭載し、高い撮像性能と小型化の両立を実現した積層型CMOSイメージセンサー技術を開発

スマート化が進む産業機器の生産性向上に貢献

ソニー株式会社

ソニーセミコンダクタソリューションズ株式会社

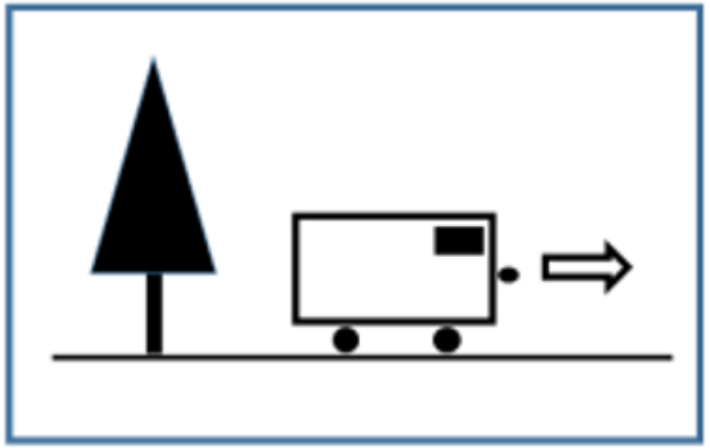
JPA1975_127646_裏面照射型_Global_Shutter機能つき_Pinned_Photodiode
萩原の1975年３月５日の発明が44年後の2019年3月になり実現しました。

International Journal of Systems Science and Applied Mathematics
2021; 6(2): 55-76
http://www.sciencepublishinggroup.com/j/ijssam
doi: 10.11648/j.ijssam.20210602.13
ISSN: 2575-5838 (Print); ISSN: 2575-5803 (Online)

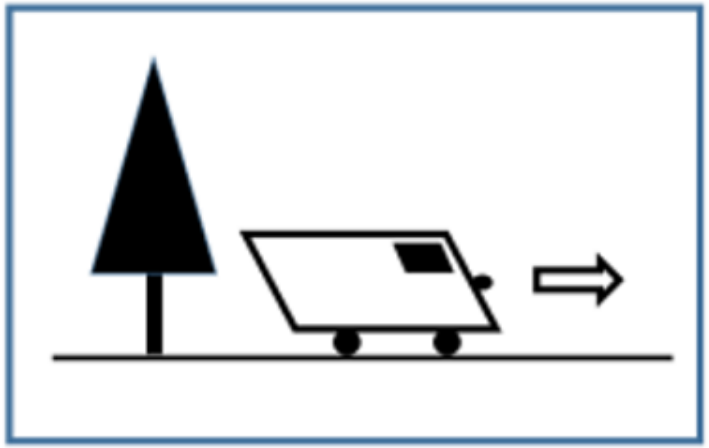
SciencePG
Science Publishing Group

Electrostatic and Dynamic Analysis of P+PNP Double Junction Type and P+PNPN Triple Junction Type Pinned Photodiodes

IJSSAM2021の6月ジャーナル論文の中で、萩原は1975年に出願した日本国出願特許 JPA1975-127647を詳細に英語で初めて紹介した。
このJPA1975-127647特許は萩原ががCMOS Image Sensor に不可欠なGlobal Shutter 機能の発明者であることを示す証拠となる。



the CCD image sensors with the Built in Global Shutter Function



the classical CMOS image sensors with rotary shutter effect

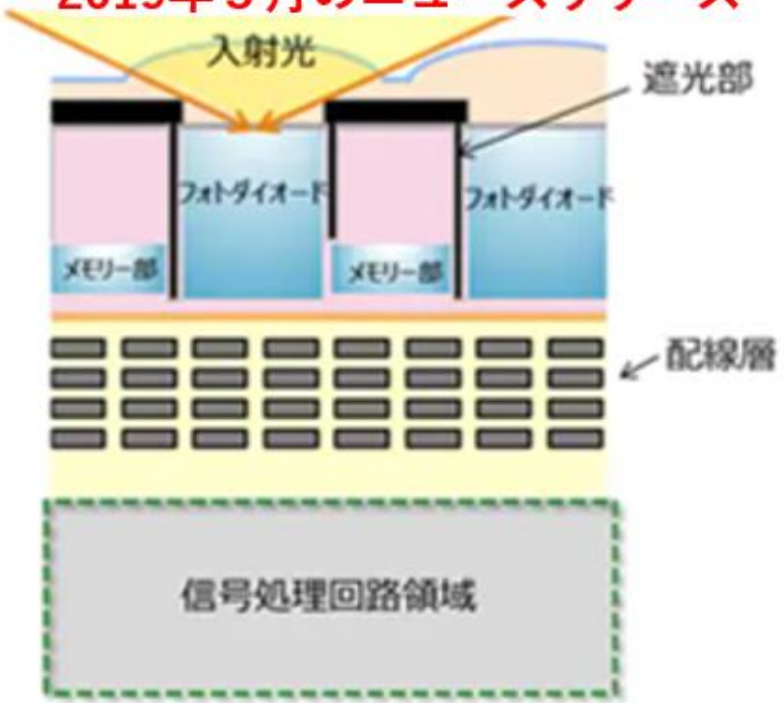
Figure 23. *Undesired Rotary Shutter Effect of Conventional CMOS Image Sensors.*

JPA1975_127646_裏面照射型_Global_Shutter機能つき_Pinned_Photodiode

2019年9月に仙台で開催の３次元集積回路のIEEEの国際学会（英語圏）で初めて紹介できた。

チップ断面イメージ図

2019年３月のニュースリリース



新開発のグローバルシャッター機能搭載
積層型構造

2019 International 3D Systems Integration Conference (3DIC)

Multichip CMOS Image Sensor Structure for Flash Image Acquisition

by Yoshiaki Hagiwara (AIPS)

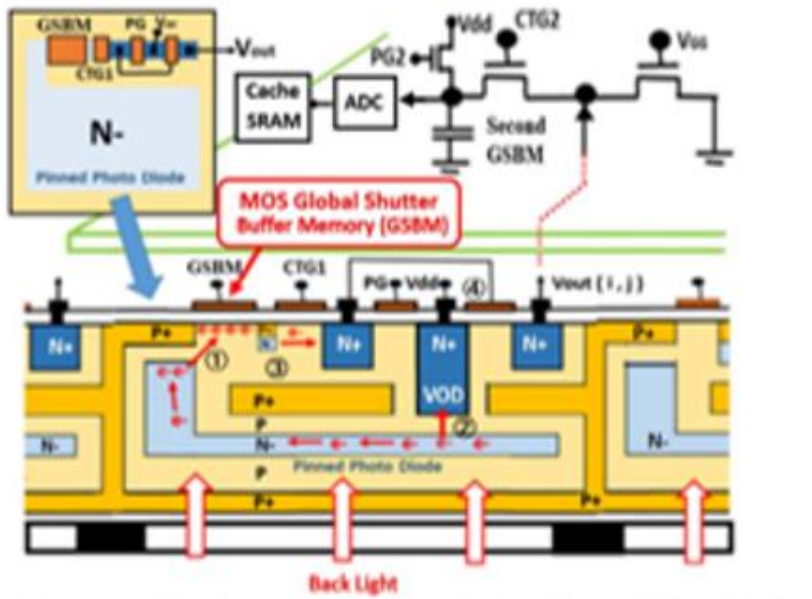


Fig.1: Cross Section of Buried Depletion Pinned Photodiode stacked with two Global Shutter Buffer Memory (GSBM) and CTG stages in two chip configuration for synchronizing data transfer to the receiving ADC and Cache SRAM chips.

JPA1975-127646

図７

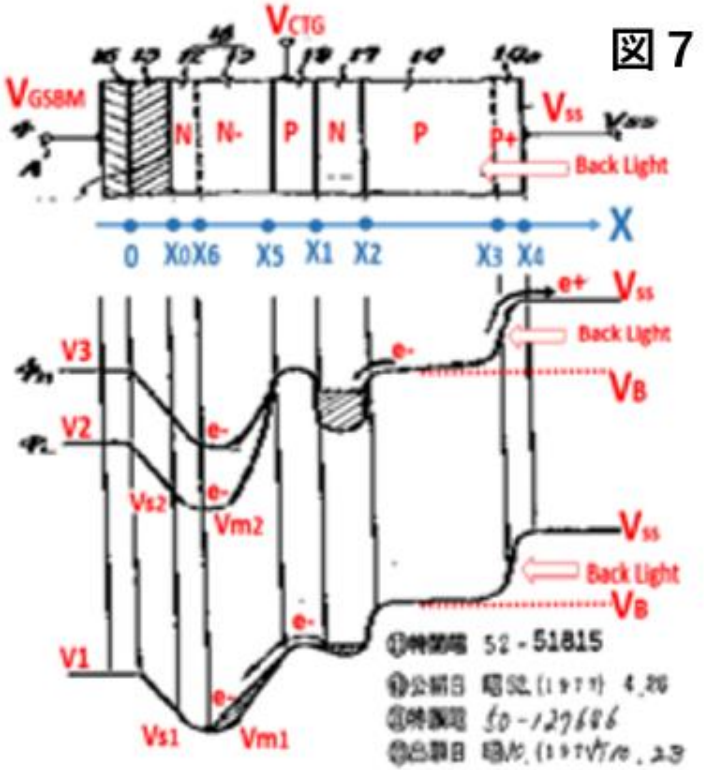
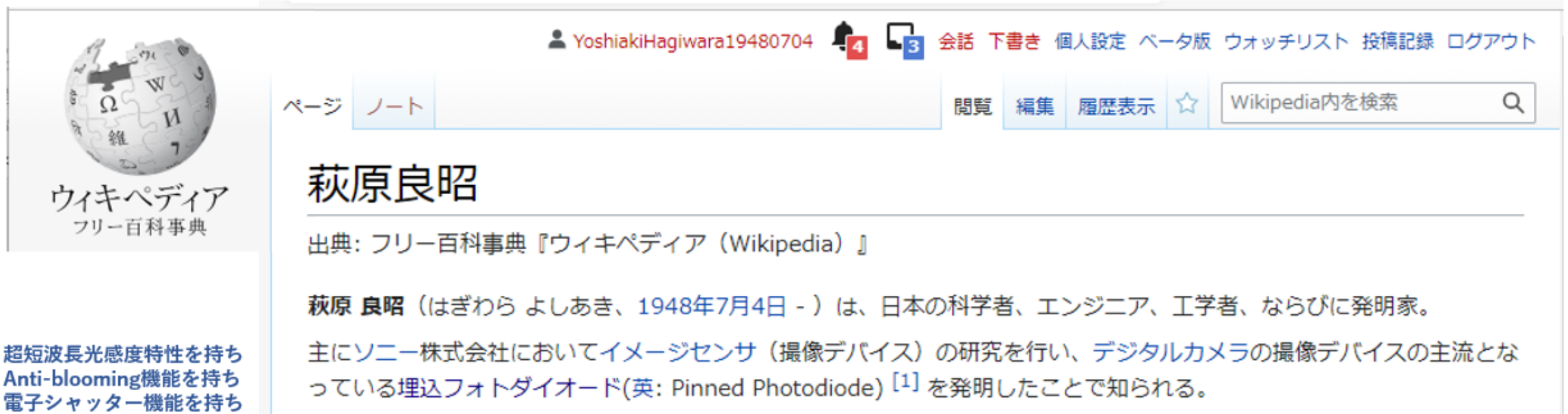


Fig. 8: The P+PNPN junction type Pinned Photodiode[10] with Global Shutter MOS Buffer Memory (GSBM) and the NPN junction type vertical charge transfer gating (CTG).

2019年９月の仙台での国際学会での論文発表

題目：　人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

https://ja.wikipedia.org/wiki/萩原良昭



YoshiakiHagiwara19480704　4　3　会話　下書き　個人設定　ベータ版　ウォッチリスト　投稿記録　ログアウト

ページ　ノート　　閲覧　編集　履歴表示　Wikipedia内を検索

ウィキペディア
フリー百科事典

萩原良昭

出典: フリー百科事典『ウィキペディア（Wikipedia）』

萩原 良昭（はぎわら よしあき、1948年7月4日 - ）は、日本の科学者、エンジニア、工学者、ならびに発明家。

主にソニー株式会社においてイメージセンサ（撮像デバイス）の研究を行い、デジタルカメラの撮像デバイスの主流となっている埋込フォトダイオード(英: Pinned Photodiode) [1] を発明したことで知られる。

人物・来歴 [編集]

1971年にカリフォルニア工科大学で電子工学と物理学の学位を取得、1972年に修士号、1975年に博士号(Pf.D.)をCarver Meadの指導の下取得。[2] 1974年の結婚を機に萩原姓となる。

2001年にはIEEEのフェローに、また2004年にはソニー・フェローに任命される。 その主たる業績は1975年の、ソニーで "hole accumulation device (HAD)" と名付けられたpinned photodiodeを始めとする固体撮像素子の分野での独創的な研究であった。

1983年に初めて一般市場で発売されたCCDビデオ・カメラ CCD-G5 は1981年に開発・試作された萩原の発明に基づくものであった。[3]

（1）超短波長光感度特性を持ち
（2）Anti-blooming機能を持ち
（3）電子シャッター機能を持ち
（4）Global Shutter機能をち
（5）かつ残像のない特性をつ、
（6）受光表面がピン留めされたPinned Photodiodeを1975年にもとSonyの萩原は発明した。
（7）その受光構造を超光感度の新型太陽電池として開発し将来の日本の半導体電子デバイス産業の、「日本の産業のコメ」として育て、発展されて日本のエネルギ対策に貢献したいです。

https://ja.wikipedia.org/wiki/萩原良昭

お知らせ
バグの報告
寄付
ウィキペディアに関するお問い合わせ

ツール
リンク元
関連ページの更新状況
ファイルをアップロード
特別ページ
この版への固定リンク
ページ情報
このページを引用
ウィキデータ項目
短縮URL

印刷/書き出し
ブックの新規作成
PDF 形式でダウンロード
印刷用バージョン

他言語版
リンクを追加

人物・来歴 [編集]

1971年にカリフォルニア工科大学で電子工学と物理学の学位を取得、1972年に修士号、1975年に博士号(Pf.D.)をCarver Meadの指導の下取得。[2] 1974年の結婚を機に萩原姓となる。

2001年にはIEEEのフェローに、また2004年にはソニー・フェローに任命される。 その主たる業績は1975年の、ソニーで "hole accumulation device (HAD)" と名付けられたpinned photodiodeを始めとする固体撮像素子の分野での独創的な研究であった。

1983年に初めて一般市場で発売されたCCDビデオ・カメラ CCD-G5 は1981年に開発・試作された萩原の発明に基づくものであった。[3]

脚注・参照 [編集]

1. ^ 「埋め込みフォトダイオード」とも。電子情報通信学会知識ベース | 4編 画像入力とカメラ 1-3 CCD （執筆）山田哲生（パナソニック）
2. ^ *The Big T*. California Institute of Technology. (1971). p. 94
3. ^ Hagiwara, Yoshiaki (2001). "Microelectronics for Home Entertainment". *The Computer Engineering Handbook*. CRC Press. p. 41-6. ISBN 978-0-8493-0885-7

JPA1976-65707 (Patent No. 7596795, filed on June 9, 1975, Netherland) on Buried Photodiode with Floating Empty Potential Well.

http://www.aiplab.com/JPA_1975_134985_on_PPD_with_VOD.html

Y. Hagiwara, Motoaki Abe and Chikara Okada,"A 380H X 488V CCD Imager with Narrow Channel Transfer Gates", Proceeding of the 10th Conference on Solid StateDevices, Tokyo 1978.

https://electronics.stackexchange.com/questions/83018/difference-between-buried-photodiode-and-pinned-photodiode

https://ieeexplore.ieee.org/document/6742594

http://www.aiplab.com/JPA_1975_127646_on_NPNP_type_PPD.html

http://www.aiplab.com/JPA_1975_127647_on_NPN_type_PPD.html

http://www.aiplab.com/JPA_1977_126885_on_Electric_Shutter.html

著作物 [編集]

- デジタル回路の世界 単行本

Wikipedia は「萩原が Pinned Photodiodeの発明者だ」と知られていると記載している。

https://ja.wikipedia.org/wiki/萩原良昭

YoshiakiHagiwara19480704 4 3 会話 下書き 個人設定 ベータ版 ウォッチリスト 投稿記録 ログアウト

ページ ノート 閲覧 編集 履歴表示 Wikipedia内を検索

ウィキペディア
フリー百科事典

メインページ
コミュニティ・ポータル
最近の出来事
新しいページ
最近の更新
おまかせ表示
練習用ページ
アップロード (ウィキメディア・コモンズ)

ヘルプ

ヘルプ
井戸端
お知らせ
バグの報告
寄付
ウィキペディアに関するお問い合わせ

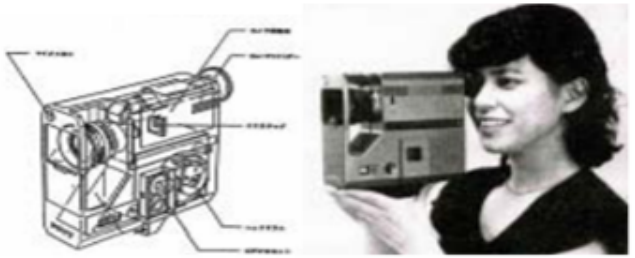
萩原良昭

出典: フリー百科事典『ウィキペディア（Wikipedia）』

萩原 良昭（はぎわら よしあき、1948年7月4日 - ）は、日本の科学者、エンジニア、工学者、ならびに発明家。

主にソニー株式会社においてイメージセンサ（撮像デバイス）の研究を行い、デジタルカメラの撮像デバイスの主流となっている埋込フォトダイオード(英: Pinned Photodiode) [1] を発明したことで知られる。

目次 [非表示]
1 人物・来歴
2 学会・業界活動
3 著作物
4 脚注・参照
5 外部リンク



<FCX016> 570H x 498V One-Chip FT CCD Color Imager, 1978

●1975年3月５日に Double 接合型受光素子を発明し SONY（株）社内の知財へ萩原は公式に出願した。
●１９７５年１０月２３日には萩原は２件の特許、JPA1975-127646とJPA1975-127647を出願する。
● 1975年11月10日には受光表面がピン留めされた、in-pixel VOD機能付きのPNP 接合型の受光素子を萩原は特許出願（JPA1975-134985）した。

人物・来歴 [編集]

1971年にカリフォルニア工科大学で電子工学と物理学の学位を取得、1972年に修士号、1975年に博士号(Pf.D.)をCarver Meadの指導の下取得。[2] 1974年の結婚を機に萩原姓となる。

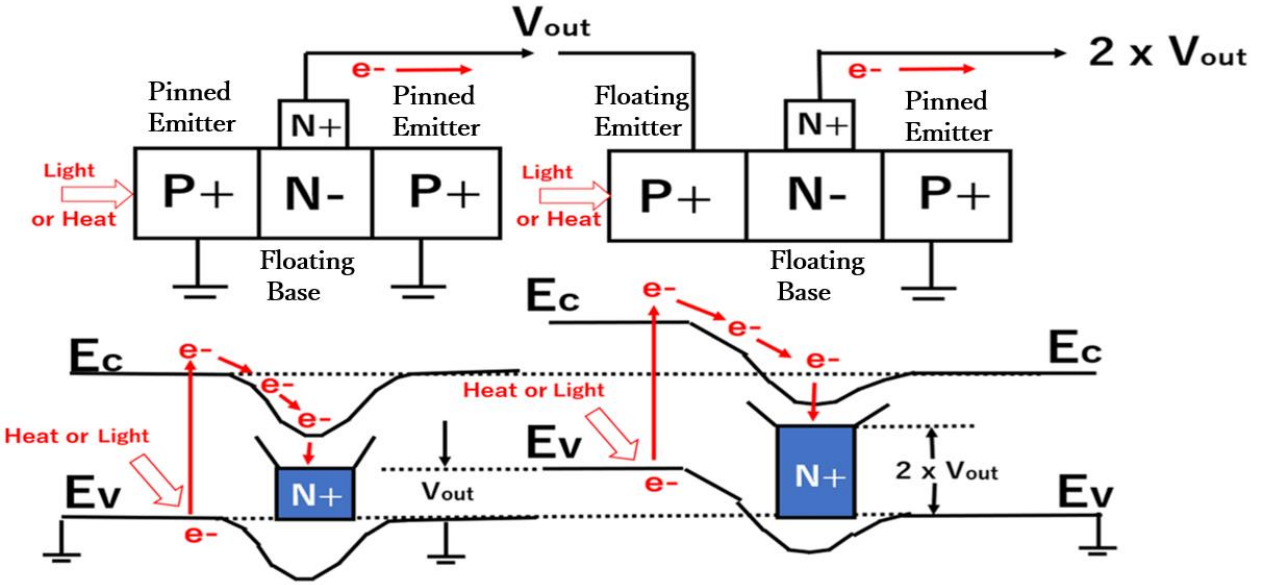
P+PN-PP+接合型太陽電池の提案

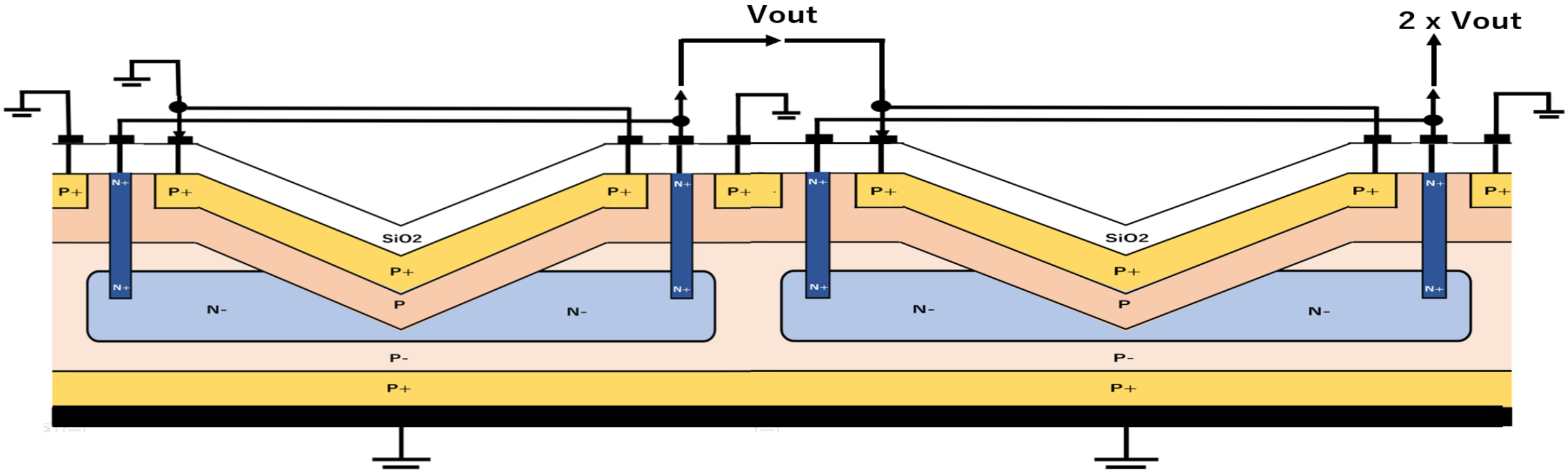
萩原良昭(AIPS)

題目：　人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

新型電池はぜひ一般の人にも関心をもっていただきたいです。

政府も企業も自治体も動かして、この萩原が提案する新型の太陽電池を含めて、半導体電子デバイス国の戦略製品として産業のコメとして政府の支援で国産化を推進してほしいです。





P+PN-PP+接合型太陽電池の提案

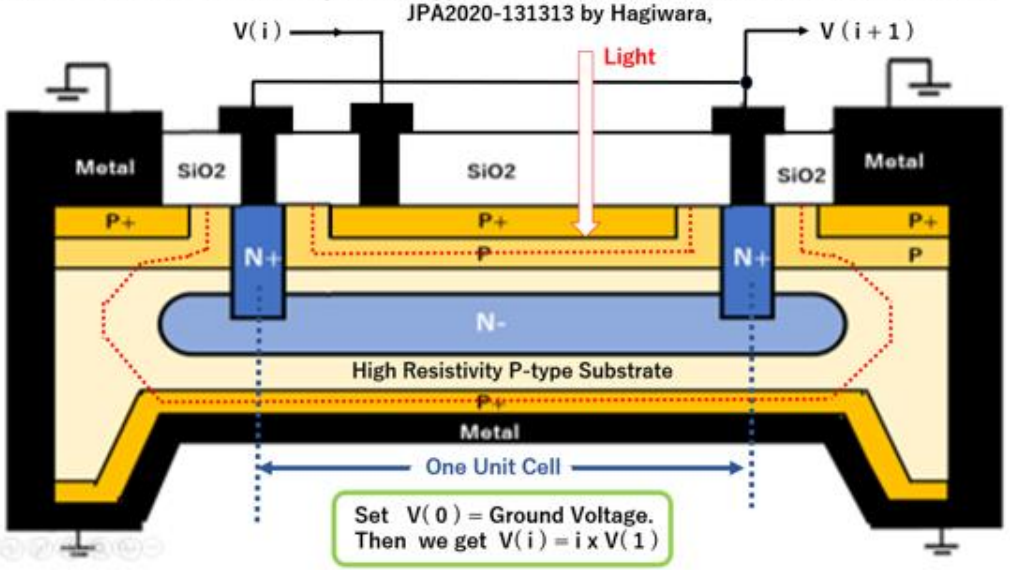
萩原良昭(AIPS)

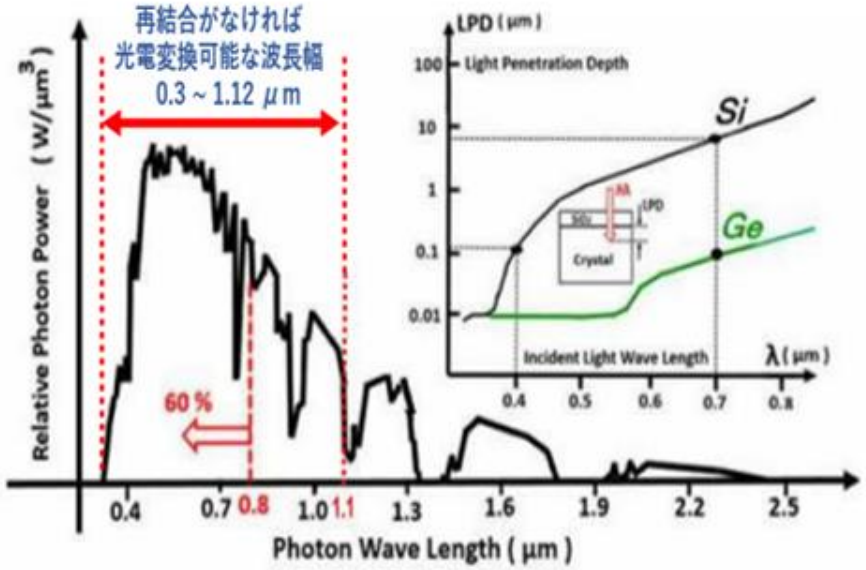
題目：　人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

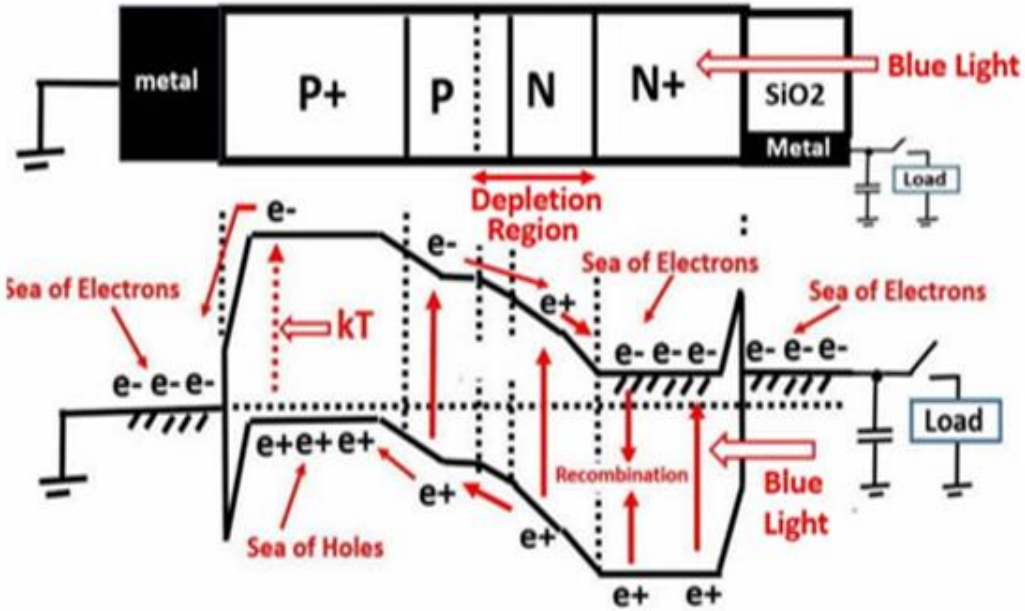
概要

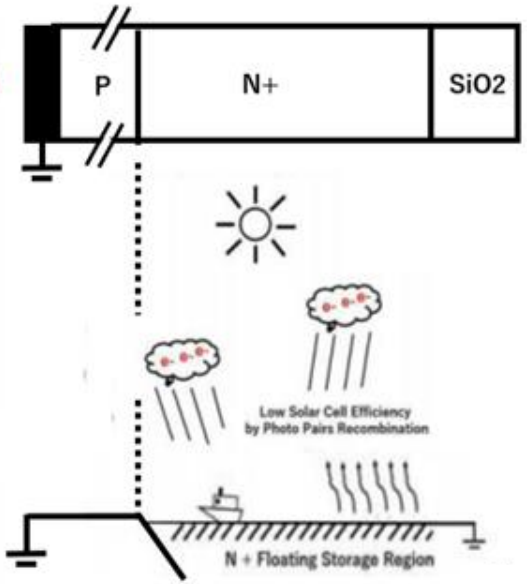
両者とも光エネルギー（情報）を電気エネルギー（情報）に変換する半導体素子である。一方、色再現豊かな映像の実現の為には短波長青色感度特性は不可欠である。また太陽光には短波長エネルギー成分が豊富である。しかし短波長青色光は半導体結晶体内を透過する深度が非常に浅い。従来構造の受光面（N+）が浮遊状態にある N+P 接合型の受光素子では受光表面の近傍の電位は平坦となる。従って、受光表面には電界がない。半導体結晶体の表面近傍では、せっかく光電変換して生じた光電子とホールのペアであるが電界が不在である為に、光電子とホールのペアは分離移動することができない。その場にとどまり遂は再結合して熱となり無駄になっているのが現状である。

One Unit Cell of P+PN-PP+ junction type Solar Cell, which can be connected in series.
JPA2020-131313 by Hagiwara,







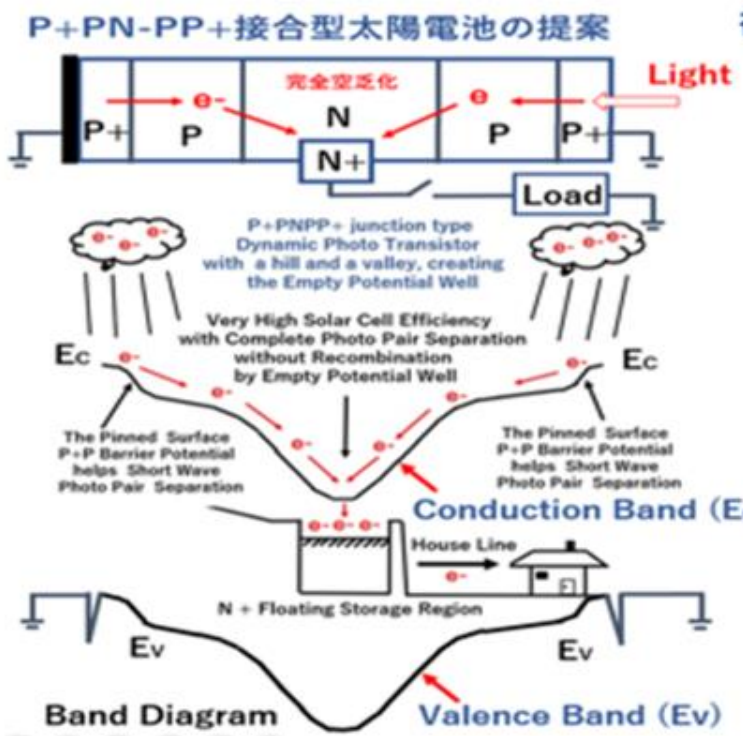


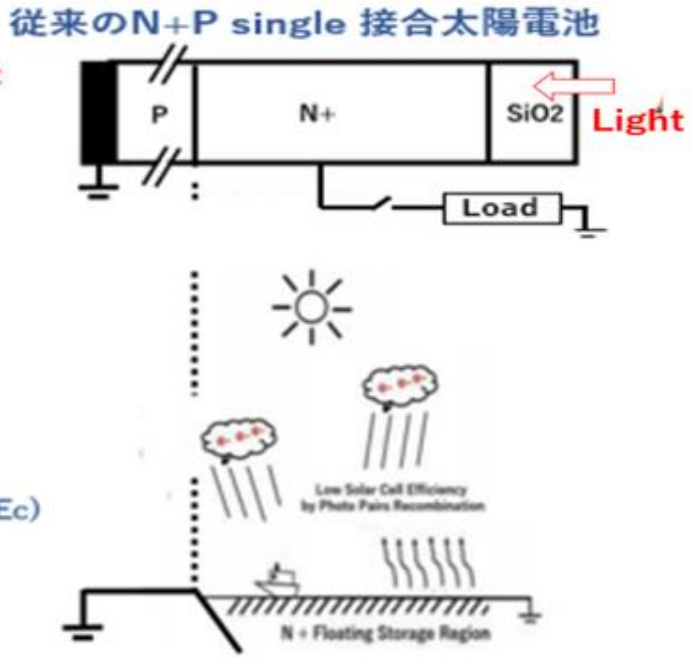
題目：　人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

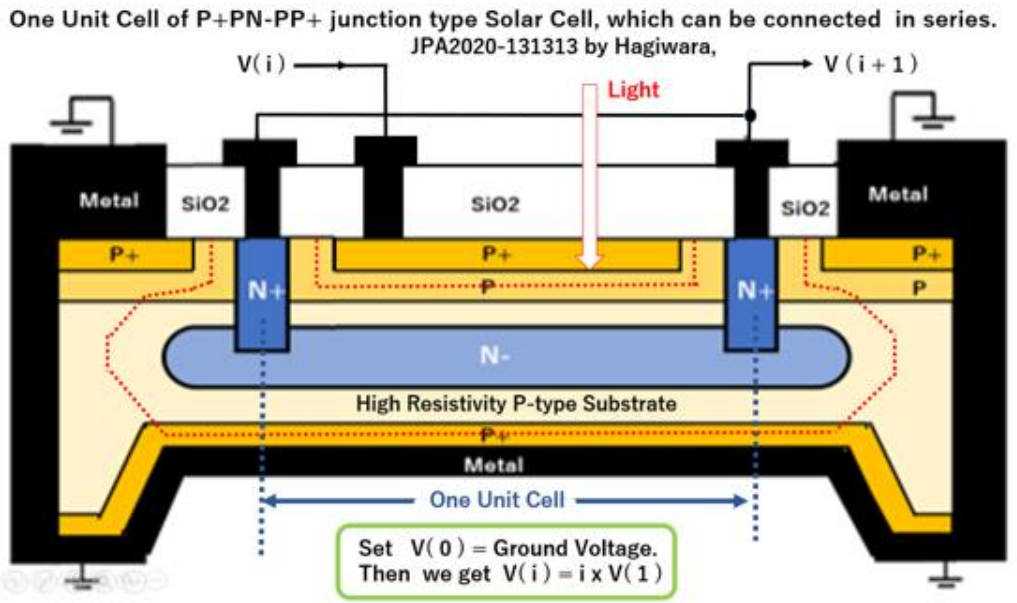
概要

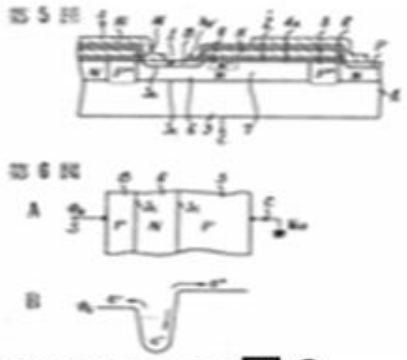
1975年に萩原良昭が発明(JPA1975-127646,JPA1975-127647,JPA1975-134985

考案した超光感度のイメージセンサーの受光素子構造は、Double 接合型の
受光素子である。通称、Pinned Photodiodeと呼ばれる受光素子である。
短波長青色光に対する感度特性が優れている事が知られているが、その受
素子構造を太陽電池の光電変換効率向上のために採用することを提案する。

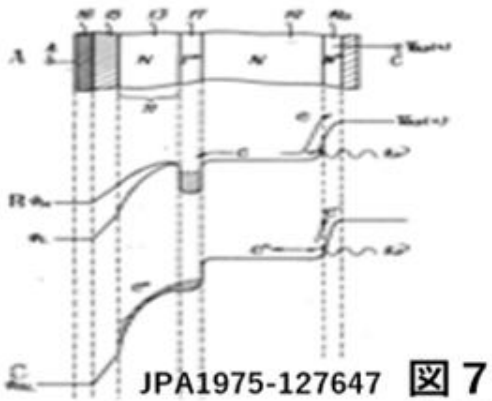








JPA1975-134985 図 6



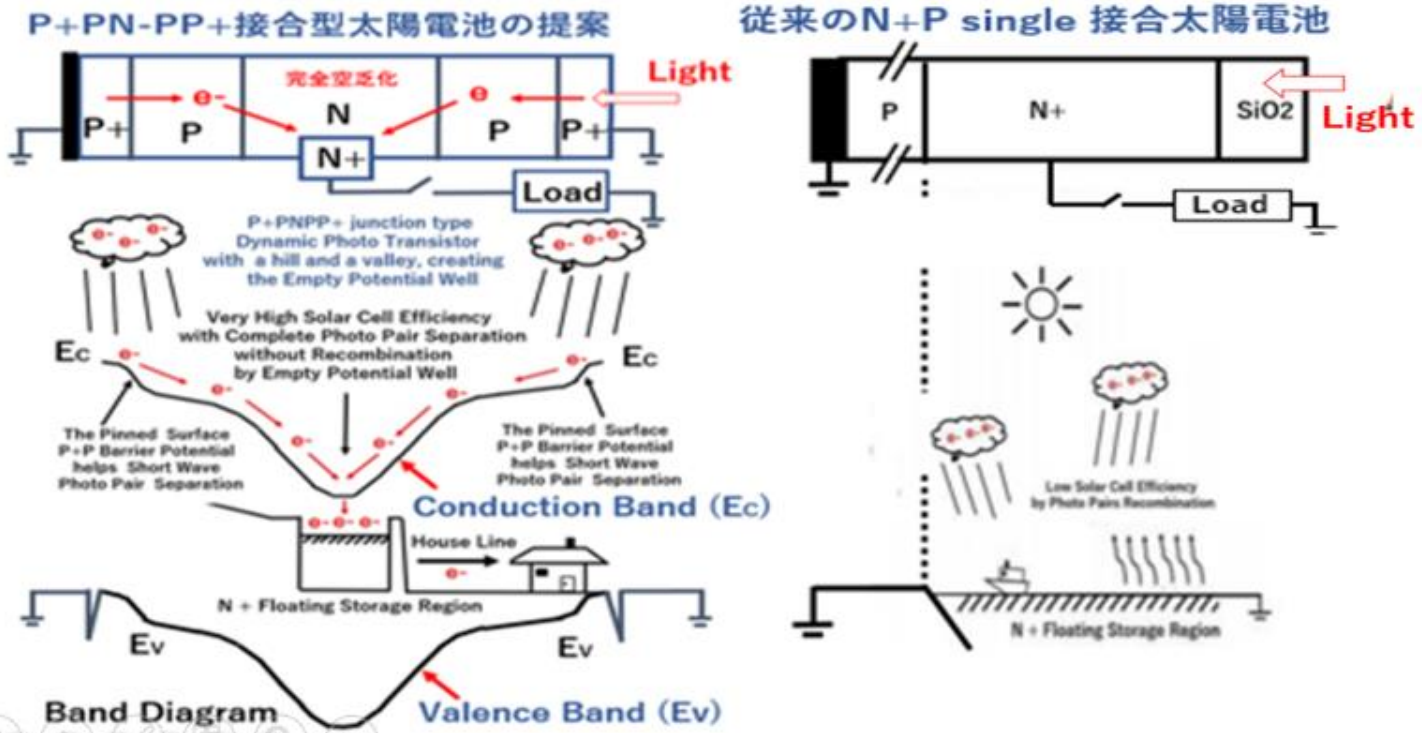
JPA1975-127647 図 7

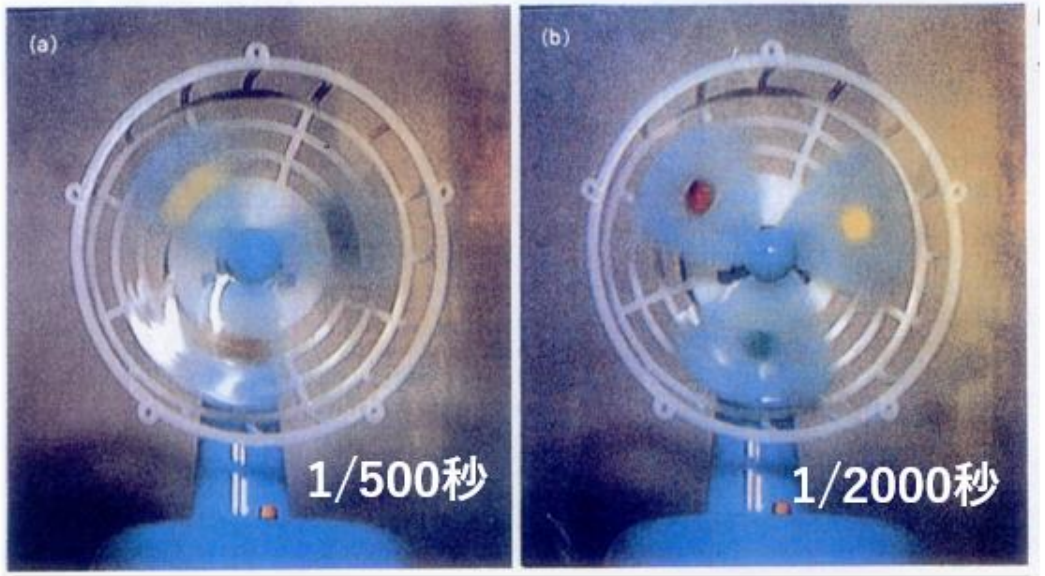
題目：　人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

概要

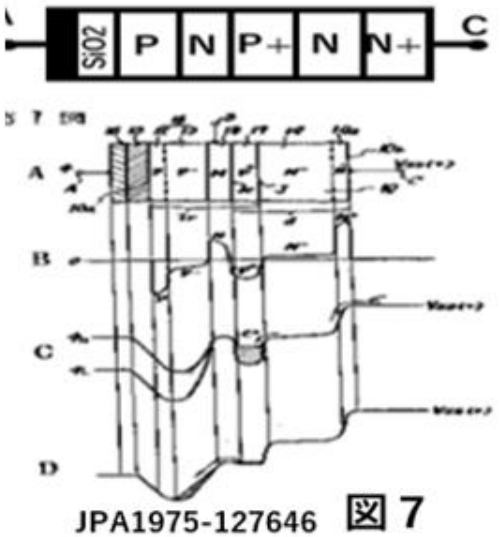
1975年に萩原良昭が発明(JPA1975-127646,JPA1975-127647,JPA1975-134985)

考案した超光感度のイメージセンサーの受光素子構造は、Double 接合型の受光素子である。通称、Pinned Photodiodeと呼ばれる受光素子である。短波長青色光に対する感度特性が優れている事が知られているが、その受光素子構造を太陽電池の光電変換効率向上のために採用することを提案する。

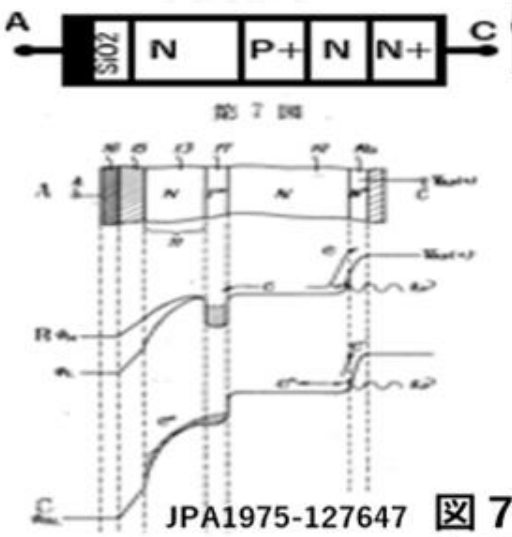




電子シャッター機能付きビデオカメラ　Sony 1987



JPA1975-127646 図 7



JPA1975-127647 図 7

題目：　人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

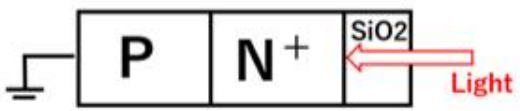
概要

1975年に萩原良昭が発明(JPA1975-127646,JPA1975-127647,JPA1975-134985)

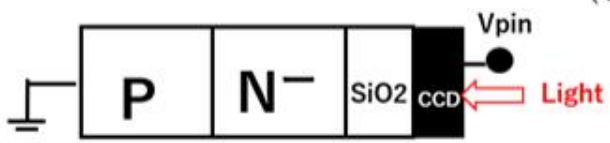
考案した超光感度のイメージセンサーの受光素子構造は、Double 接合型の受光素子である。通称、Pinned Photodiodeと呼ばれる受光素子である。短波長青色光に対する感度特性が優れている事が知られているが、その受光素子構造を太陽電池の光電変換効率向上のために採用することを提案する。

Pinned Photodiodeの発明と開発努力

(1) Before 1970



(2) CCD Bell Lab, USA 1970



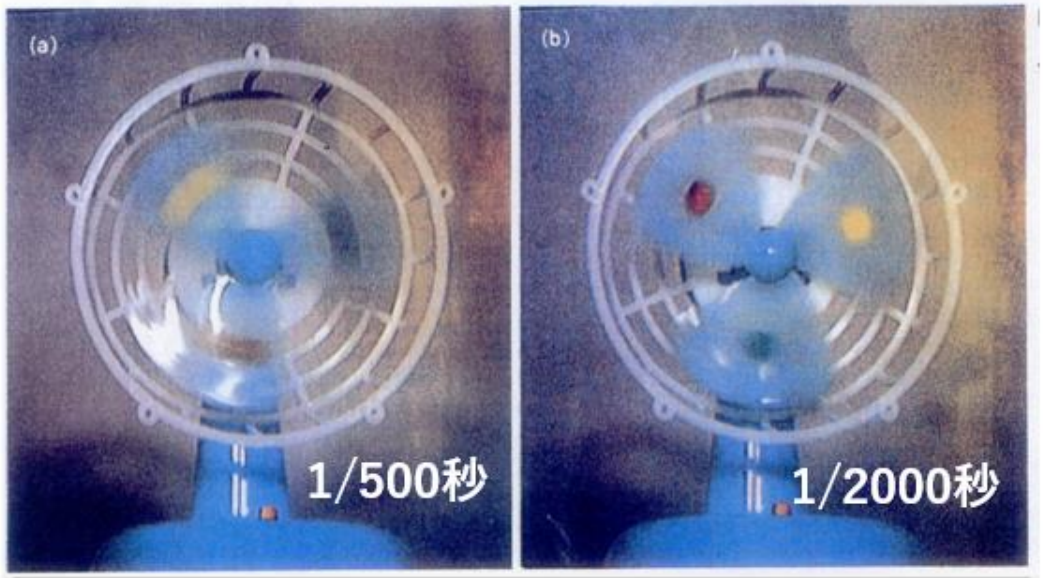
(3) Philips Netherland, June 9, 1975

Netherland Patent 7506795 (JPA1976-65705)

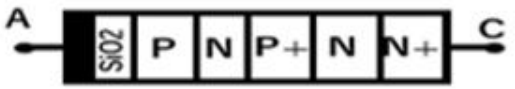
(4a) Sony (Hagiwara) Oct 23, 1975 JPA1975-127646

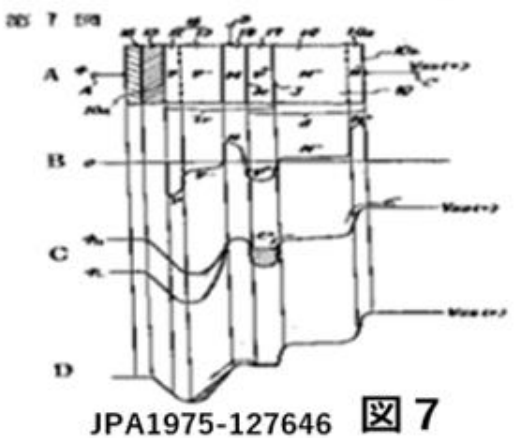
(4b) Sony (Hagiwara) Oct 23, 1975 JPA1975-127647

(5) Sony (Hagiwara) Nov 10, 1975 JPA1975-134985

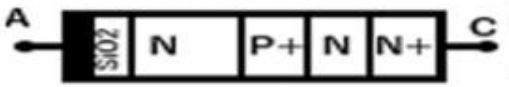


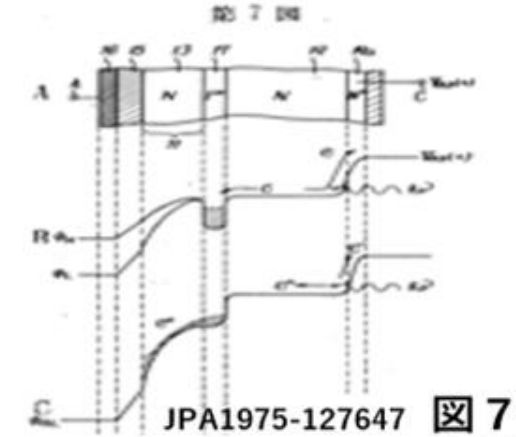
電子シャッター機能付きビデオカメラ　Sony 1987





JPA1975-127646 図 7





JPA1975-127647 図 7

Digital CMOS image sensor

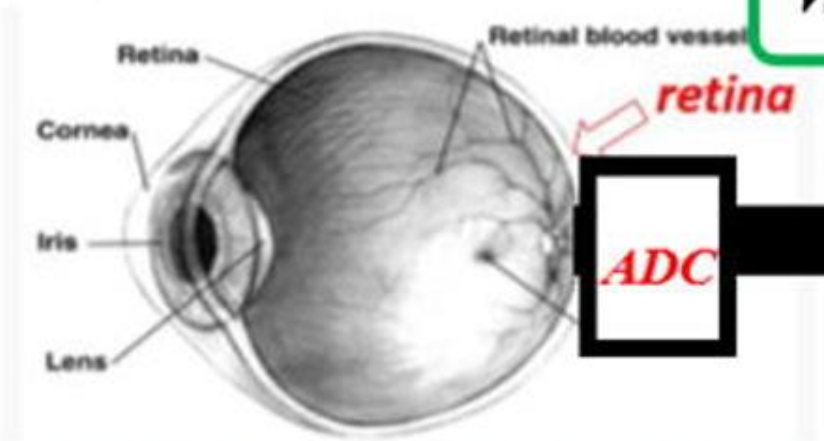
with highly sensitive and no image lag Hagiwara Diode (pinned photo diode)

We need also an AD convertor absolutely !!!

(1) Retina Nerve Cells

We don't need CCD any more !

(3) Brain Memory Cells



(2) Charge Transfer Nerve Fibers

ADC

Cache memory

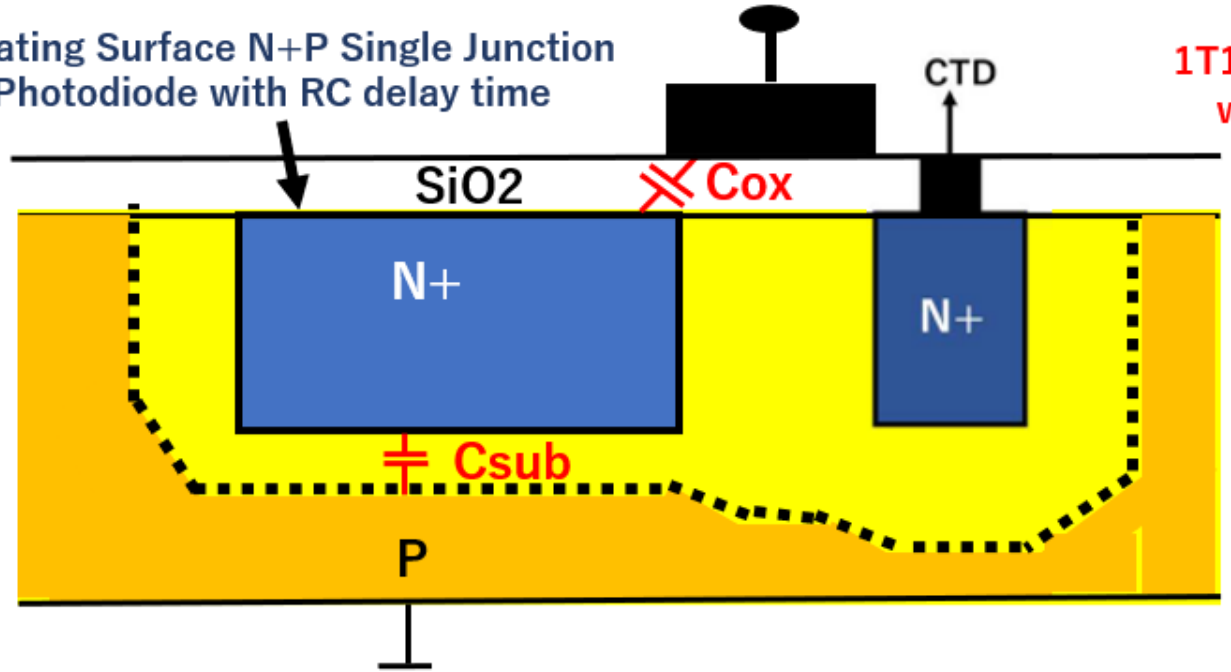
NVRAM

(2) CMOS type digital CTD

(1) Hagiwara 1975 Retina Diode (pinned photo diode)

But we still need Hagiwara Diode to achieve high sensitivity and no image lag.

Floating Surface N+P Single Junction
Photodiode with RC delay time

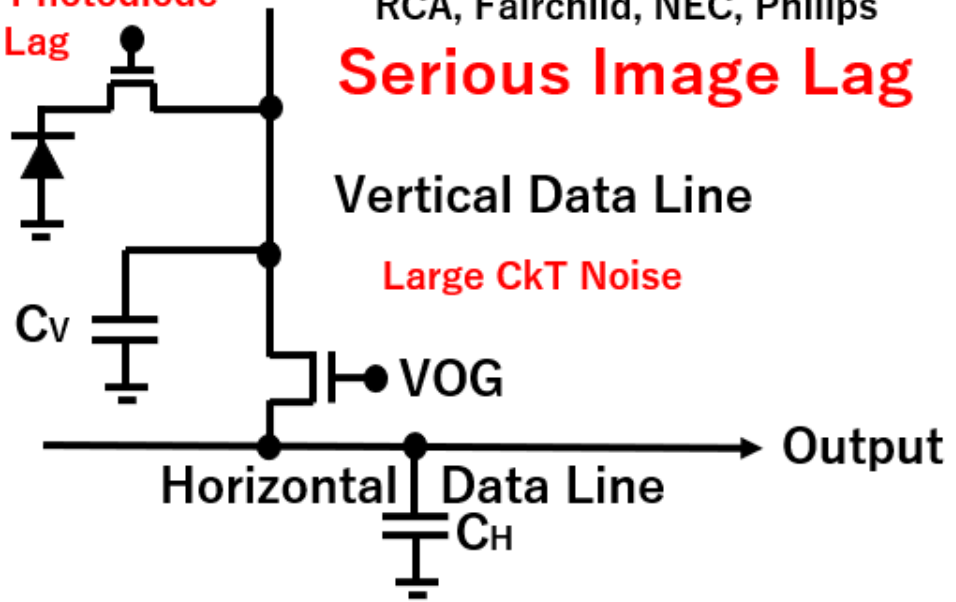


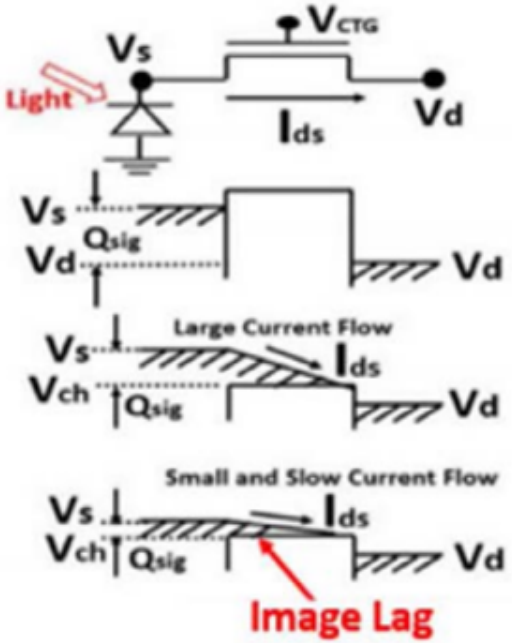
Before Invention of CCD in 1970,

1T1C型 N+P Photodiode
with Image Lag

RCA, Fairchild, NEC, Philips

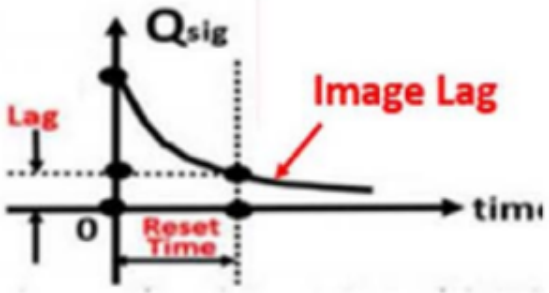
Serious Image Lag





$$I_{ds}(t) = I_o \left(V_s - V_{ch} \right)^2$$

$$Q_{sig}(t) = Q_o \exp\left(-t/\tau\right)$$

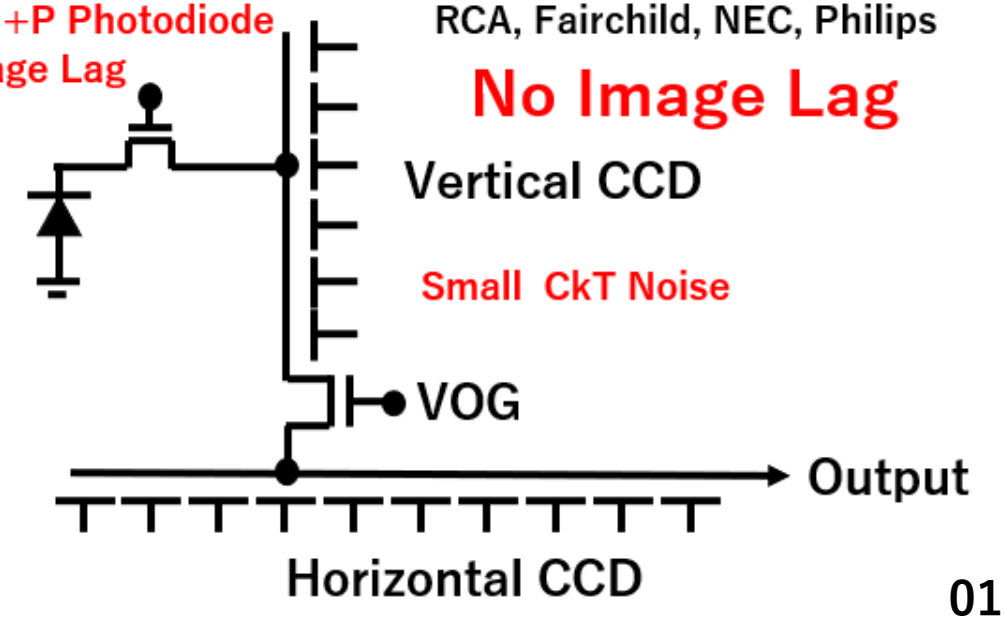


After Invention of CCD in 1970,

1T1C型 N+P Photodiode
with Image Lag

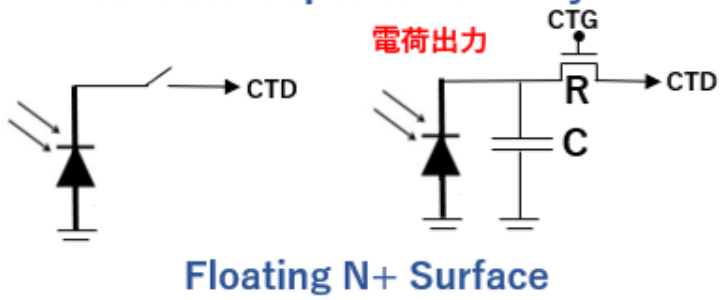
RCA, Fairchild, NEC, Philips

No Image Lag



Dynamic N+P junction Photodiode 1966

Dynamic Charge Packet
Junction Capacitor Memory

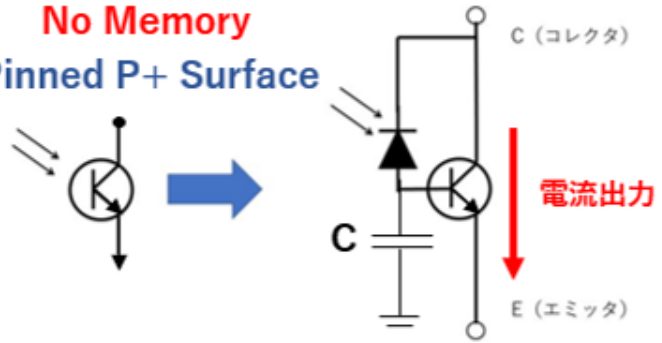


Floating N+ Surface

回路記号　等価回路

Static PNP Photo Transistor John Northrup Shive 1950

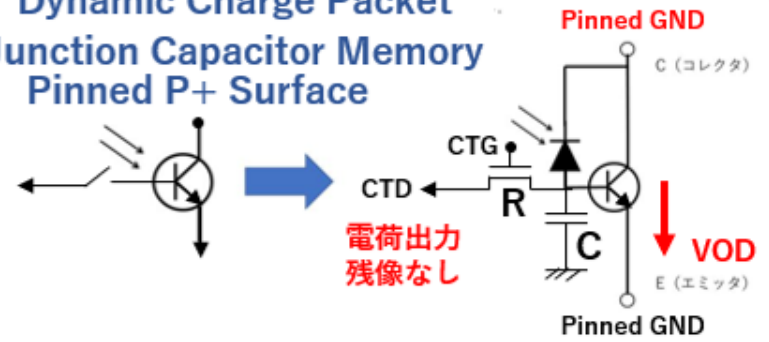
Static Current
No Memory
Pinned P+ Surface



回路記号　等価回路

Dynamic PNP Photo Transistor Yoshiaki Hagiwara 1975

Dynamic Charge Packet
Junction Capacitor Memory
Pinned P+ Surface



回路記号　等価回路

電気容量(C)に電荷(Q)を蓄積・保存する事により
メモリ機能を持つが、書き込みと読み出しの為に
必要な、アクセス時間・遅延時間（RC)が生じる。

機能	Dynamic N+P junction Photodiode	Static PNP junction Photo Transistor (Shive 1950)	Dynamic PNP junction Photo Transistor (Hagiwara 1975)	Dynamic PNPN junction Photo Thyristor (Hagiwara 1975)
光電流量	少ない（電荷出力）	多い（電流出力）	少ない（電荷出力）	少ない（電荷出力）
応答速度	速い（大きな信号電流）	遅い（大きな信号電流）	速い（小さな信号電荷量）	速い（小さな信号電荷量）
直線性	良い	悪い	良い	良い
温度変化に対する出力変化	小さい	大きい	小さい	小さい
電子シャッター機能	なし（残像あり）	なし（残像あり）	あり（残像なし）	あり（残像なし）

Sonyは「１９７５年に萩原が VOD機能を持つPinned Photodiode（PPD)の発明者だ」と断定した。

２０２０年６月２６日発表

積層型多機能CMOSイメージセンサーを支える代表的なソニー発明について

1975年の萩原の３件の出願特許は、「萩原が電子シャッターと Global シャッターの両方の発明者である」ことの証拠になります。

ソニー株式会社
ソニーセミコンダクタソリューションズ株式会社

裏面照射型CMOSイメージセンサーに採用されたPinned Photodiode

ソニーのイメージセンサーの発明の歴史は、古くはCCDの時代までさかのぼる。中でもPinned Photodiodeは、裏面照射型CMOSセンサーの性能向上にも貢献する技術であり、その発明と製品開発の歴史を紐解く。

ソニーは1975年、裏面照射型のN+NP+N接合型とN+NP+NP接合型のPinned Photodiode（PPD）を採用したCCDイメージセンサーを発明した（出願特許1975-127646,1975-127647 萩原　良昭）。同年、その構造をヒントに、VOD（縦型オーバーフロードレイン）機能を持つ、PNP接合型PPDを発明した（特許第1215101号　萩原　良昭）。ソニーはその後、イオン打ち込み技術により濃いP+のチャンネルストップ領域をその受光部近傍に形成したPNP接合型のPPD技術を採用したフレームトランスファー型CCDイメージセンサーの原理試作に世界で初めて成功し、1978年のSSDM1978の学会で論文を発表した（Y. Hagiwara, M. Abe, and C. Okada, “A 380H x 488V CCD imager with narrow channel transfer gates”, Proc. The 10th Conference on Solid State Devices, Tokyo, (1978)）。

1980年にはソニーはこのPNP接合型PPD を採用したワンチップのフレームトランスファーCCDイメージセンサーを使ったカメラ一体型VTRの試作に成功し、東京では当時社長の岩間が、ニューヨークでは会長の盛田が同日記者会見をして世界を驚かせた。1987年にはソニーは、VOD（縦型オーバーフロードレイン）機能を持つ「イオン打ち込み技術により濃いP+のチャンネルストップ領域をその受光部近傍に形成したPPD」をインターライン転送型CCDイメージセンサーに世界で初めて採用した8ミリビデオのカムコーダーの開発に成功しビデオカメラの市場を開拓した。

このような長い歴史を経て育まれてきたPPDの技術が今も裏面照射型CMOSイメージセンサーに採用されている。

半導体産業人協会の日本半導体歴史館は「萩原が 1975年にPinned Photodiodeを提案した」と断定している。

イメージセンサ用フォトダイオードの改良（ソニー、日立、nec、東芝）（shmj.or.jp）

http://www.shmj.or.jp/museum2010/exhibi1005.html

半導体イメージセンサでは受光素子にフォトダイオードが用いられる。1987年、ソニーは現在ピン留めフォトダイオード(Pinned Photodiode)と呼ばれている受光素子(ソニーはこのフォトダイオードをHAD：Hole Accumulation Diodeと呼んだ)を用いた2/3インチ38万画素IT(Interline Transfer)-CCDイメージセンサを搭載した、８ミリVTR一体型ビデオカメラ「CCD-V90」を発表した【1】。

ピン留めフォトダイオードは図1に示すように、N層全体をP層で覆い、受光面のP層を高濃度P^+にしたフォトダイオードである。この構造では、受光面のP^+表面が基板電位にピン留めされるため、 1984年にKodakによってピン留めフォトダイオードと命名された。高感度受光、広いダイナミックレンジに加えて、残像の発生もなく、受光表面のGRセンターの影響低下による暗電流・白傷の大幅低減などの特長があり、 イメージセンサ用フォトダイオードとして極めて優れた性能を有する。

1975年、ソニーからPNPトランジスタを受光素子とする提案がなされた【3】。受光部をP^+層(エミッタ)にすることにより従来のフォトダイオードのように表面電位を制御するセンサー電極で受光面全面を覆う必要をなくし、 受光感度を大幅に向上さることを目的とした。受光部表面をP^+層にするピン留めフォトダイオードの基本となる提案であった。

Pinned Photodiode

続いてフォトダイオードの受光面P^+層を基板電位にする提案が日立とソニーからなされた。日立からは1977年、表面高濃度P^+層をP型基板(ウエル)に接続し基板と同じ電位にピン留めすることで 電荷蓄積容量を増加し、フォトダイオードのダイナミックレンジを広げる構造が提示された【4】。またソニーは1978年、同じ構造のフォトダイオードを用いたFT(Frame Transfer)-CCDイメージセンサを発表した【5】。それを発展させた2/3インチ型28万画素FT-CCDイメージセンサを用いた、

【参考文献】

【1】浜崎正治、鈴木智行、賀川能明、石川貴久枝、宮田克郎、神戸秀夫、“可変速電子シャタ付IT-CCD撮像素子”、テレビジョン学会技術報告、vol. 12, no. 12, pp. 31-36, (1988)

【2】池田勝己、関根弘一、金子武彦、山田哲生、郡戸久美男、“1/3インチ36万画素IT-CCDセンサー”、テレビジョン学会技術報告、vol. 15, no, 16, pp. 31-36, (1991)

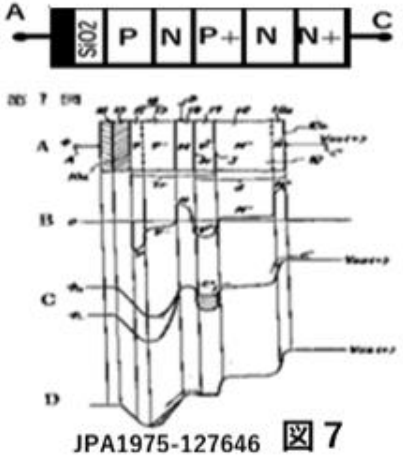
【3】萩原良昭、“固体撮像装置”、特許公報　昭58-46905　(1975年11月10日出願)

JPA1975-134985

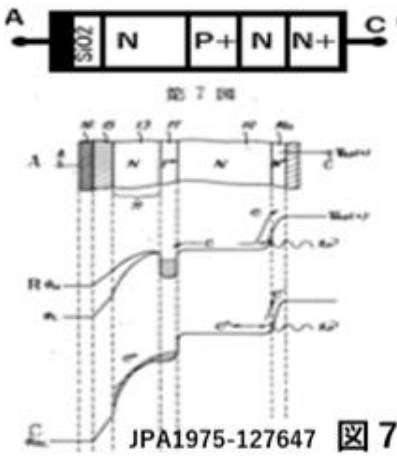
【4】小池紀雄、竹本一八男、“固体撮像装置”特許公報　昭62-20750（1977年1月10日出願）

【5】Y. Hagiwara, M. Abe, and C. Okada, “A 380H x 488V CCD imager with narrow channel transfer gates”, Proc. The 10th Conference on Solid State Devices, Tokyo, (1978): Japanese Journal of Applied Physics, vol. 18, Supplements 18-1, pp. 335-340, (1979)

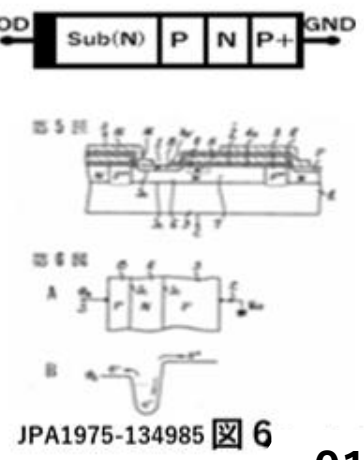
【6】梶野功、島田勝、中田康雄、平田芳美、萩原良昭、“ナローチャネルCCD単板カラーカメラ”、テレビジョン学会技術報告、vol. 5, no. 29, pp. 32-36, (1981)



JPA1975-127646 図７



JPA1975-127647 図７



JPA1975-134985 図６

半導体産業人協会日本半導体歴史館は「萩原が Pinned Photodiodeの基本提案者」と断定している。

イメージセンサ用フォトダイオードの改良（ソニー、日立、nec、東芝）（shmj.or.jp）

http://www.shmj.or.jp/museum2010/exhibi1005.html

半導体イメージセンサでは受光素子にフォトダイオードが用いられる。1987年、ソニーは現在ピン留めフォトダイオード(Pinned Photodiode)と呼ばれている受光素子(ソニーはこのフォトダイオードをHAD：Hole Accumulation Diodeと呼んだ)を用いた2/3インチ38万画素IT(Interline Transfer)-CCDイメージセンサを搭載した、８ミリVTR一体型ビデオカメラ「CCD-V90」を発表した【1】。

ピン留めフォトダイオードは図1に示すように、N層全体をP層で覆い、受光面のP層を高濃度P^+にしたフォトダイオードである。この構造では、受光面のP^+表面が基板電位にピン留めされるため、 1984年にKodakによってピン留めフォトダイオードと命名された。高感度受光、広いダイナミックレンジに加えて、残像の発生もなく、受光表面のGRセンターの影響低下による暗電流・白傷の大幅低減などの特長があり、 イメージセンサ用フォトダイオードとして極めて優れた性能を有する。

1975年、ソニーからPNPトランジスタを受光素子とする提案がなされた【3】。受光部をP^+層(エミッタ)にすることにより従来のフォトダイオードのように表面電位を制御するセンサー電極で受光面全面を覆う必要をなくし、 受光感度を大幅に向上さることを目的とした。受光部表面をP^+層にするピン留めフォトダイオードの基本となる提案であった。

続いてフォトダイオードの受光面P^+層を基板電位にする提案が日立とソニーからなされた。日立からは1977年、表面高濃度P^+層をP型基板(ウエル)に接続し基板と同じ電位にピン留めすることで 電荷蓄積容量を増加し、フォトダイオードのダイナミックレンジを広げる構造が提示された【4】。またソニーは1978年、同じ構造のフォトダイオードを用いたFT(Frame Transfer)-CCDイメージセンサを発表した【5】。それを発展させた2/3インチ型28万画素FT-CCDイメージセンサを用いた、

【参考文献】

【1】浜崎正治、鈴木智行、賀川能明、石川貴久枝、宮田克郎、神戸秀夫、“可変速電子シャタ付IT-CCD撮像素子”、テレビジョン学会技術報告、vol. 12, no. 12, pp. 31-36, (1988)

【2】池田勝己、関根弘一、金子武彦、山田哲生、郡戸久美男、“1/3インチ36万画素IT-CCDセンサー”、テレビジョン学会技術報告、vol. 15, no, 16, pp. 31-36, (1991)

【3】萩原良昭、“固体撮像装置”、特許公報　昭58-46905　（1975年11月10日出願）

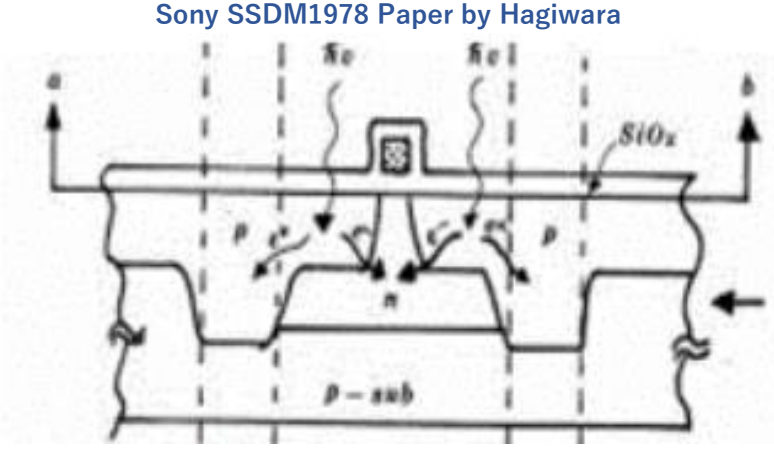
【4】小池紀雄、竹本一八男、“固体撮像装置”特許公報　昭62-20750（1977年1月10日出願）

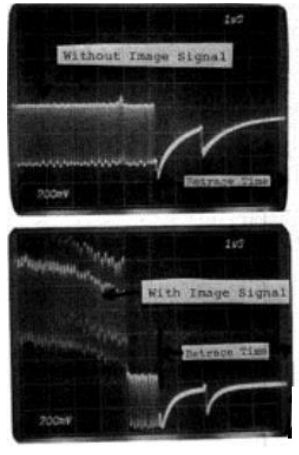
【5】Y. Hagiwara, M. Abe, and C. Okada, “A 380H x 488V CCD imager with narrow channel transfer gates”, Proc. The 10th Conference on Solid State Devices, Tokyo, (1978): Japanese Journal of Applied Physics, vol. 18, Supplements 18-1, pp. 335-340, (1979)

【6】梶野功、島田勝、中田康雄、平田芳美、萩原良昭、“ナローチャネルCCD単板カラーカメラ”、テレビジョン学会技術報告、vol. 5, no. 29, pp. 32-36, (1981)

Excellent Blue Light Sensitivity and No Image Lag with Adjacent P+ Channel Stops

Sony SSDM1978 Paper by Hagiwara





半導体産業人協会日本半導体歴史館は「萩原が Pinned Photodiodeの基本提案者」と断定している。

イメージセンサ用フォトダイオードの改良（ソニー、日立、nec、東芝）（shmj.or.jp)

http://www.shmj.or.jp/museum2010/exhibi1005.html

半導体イメージセンサでは受光素子にフォトダイオードが用いられる。1987年、ソニーは現在ピン留めフォトダイオード(Pinned Photodiode)と呼ばれている受光素子(ソニーはこのフォトダイオードをHAD：Hole Accumulation Diodeと呼んだ)を用いた2/3インチ38万画素IT(Interline Transfer)-CCDイメージセンサを搭載した、８ミリVTR一体型ビデオカメラ「CCD-V90」を発表した【1】。

ピン留めフォトダイオードは図1に示すように、N層全体をP層で覆い、受光面のP層を高濃度P^+にしたフォトダイオードである。この構造では、受光面のP^+表面が基板電位にピン留めされるため、 1984年にKodakによってピン留めフォトダイオードと命名された。高感度受光、広いダイナミックレンジに加えて、残像の発生もなく、受光表面のGRセンターの影響低下による暗電流・白傷の大幅低減などの特長があり、 イメージセンサ用フォトダイオードとして極めて優れた性能を有する。

1975年、ソニーからPNPトランジスタを受光素子とする提案がなされた【3】。受光部をP^+層(エミッタ)にすることにより従来のフォトダイオードのように表面電位を制御するセンサー電極で受光面全面を覆う必要をなくし、 受光感度を大幅に向上さることを目的とした。受光部表面をP^+層にするピン留めフォトダイオードの基本となる提案であった。

続いてフォトダイオードの受光面P^+層を基板電位にする提案が日立とソニーからなされた。日立からは1977年、表面高濃度P^+層をP型基板(ウエル)に接続し基板と同じ電位にピン留めすることで 電荷蓄積容量を増加し、フォトダイオードのダイナミックレンジを広げる構造が提示された【4】。またソニーは1978年、同じ構造のフォトダイオードを用いたFT(Frame Transfer)-CCDイメージセンサを発表した【5】。それを発展させた2/3インチ型28万画素FT-CCDイメージセンサを用いた、

【参考文献】

【1】浜崎正治、鈴木智行、賀川能明、石川貴久枝、宮田克郎、神戸秀夫、“可変速電子シャタ付IT-CCD撮像素子”、テレビジョン学会技術報告、vol. 12, no. 12, pp. 31-36, (1988)

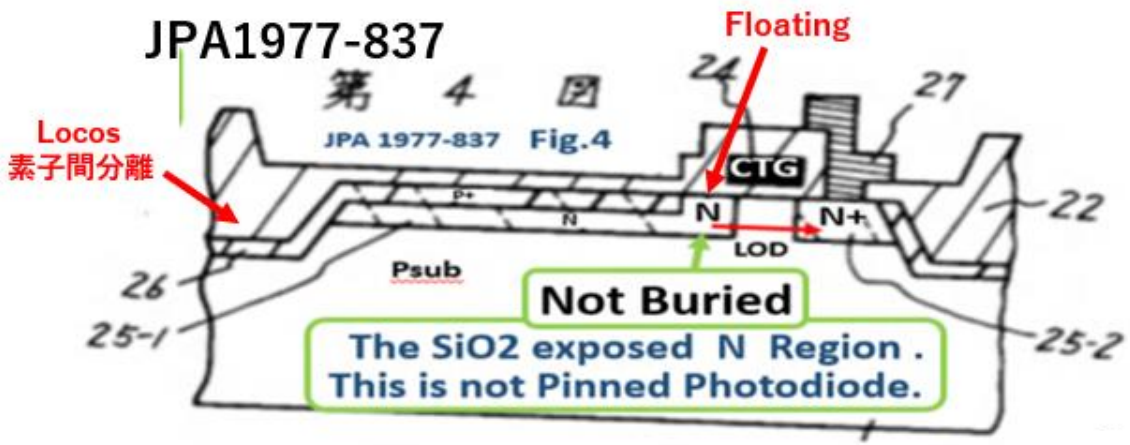
【2】池田勝己、関根弘一、金子武彦、山田哲生、郡戸久美男、“1/3インチ36万画素IT-CCDセンサー”、テレビジョン学会技術報告、vol. 15, no, 16, pp. 31-36, (1991)

【3】萩原良昭、“固体撮像装置”、特許公報　昭58-46905　(1975年11月10日出願)

【4】小池紀雄、竹本一八男、“固体撮像装置”特許公報　昭62-20750（1977年1月10日出願)

【5】Y. Hagiwara, M. Abe, and C. Okada, “A 380H x 488V CCD imager with narrow channel transfer gates”, Proc. The 10th Conference on Solid State Devices, Tokyo, (1978): Japanese Journal of Applied Physics, vol. 18, Supplements 18-1, pp. 335-340, (1979)

【6】梶野功、島田勝、中田康雄、平田芳美、萩原良昭、“ナローチャネルCCD単板カラーカメラ”、テレビジョン学会技術報告、vol. 5, no. 29, pp. 32-36, (1981)



半導体産業人協会日本半導体歴史館は「萩原が Pinned Photodiodeの基本提案者」と断定している。

イメージセンサ用フォトダイオードの改良（ソニー、日立、nec、東芝）（shmj.or.jp)

http://www.shmj.or.jp/museum2010/exhibi1005.html

半導体イメージセンサでは受光素子にフォトダイオードが用いられる。1987年、ソニーは現在ピン留めフォトダイオード(Pinned Photodiode)と呼ばれている受光素子(ソニーはこのフォトダイオードをHAD：Hole Accumulation Diodeと呼んだ)を用いた2/3インチ38万画素IT(Interline Transfer)-CCDイメージセンサを搭載した、８ミリVTR一体型ビデオカメラ「CCD-V90」を発表した【1】。

ピン留めフォトダイオードは図1に示すように、N層全体をP層で覆い、受光面のP層を高濃度P^+にしたフォトダイオードである。この構造では、受光面のP^+表面が基板電位にピン留めされるため、 1984年にKodakによってピン留めフォトダイオードと命名された。高感度受光、広いダイナミックレンジに加えて、残像の発生もなく、受光表面のGRセンターの影響低下による暗電流・白傷の大幅低減などの特長があり、 イメージセンサ用フォトダイオードとして極めて優れた性能を有する。

1975年、ソニーからPNPトランジスタを受光素子とする提案がなされた【3】。受光部をP^+層(エミッタ)にすることにより従来のフォトダイオードのように表面電位を制御するセンサー電極で受光面全面を覆う必要をなくし、 受光感度を大幅に向上さることを目的とした。受光部表面をP^+層にするピン留めフォトダイオードの基本となる提案であった。

続いてフォトダイオードの受光面P^+層を基板電位にする提案が日立とソニーからなされた。日立からは1977年、表面高濃度P^+層をP型基板(ウエル)に接続し基板と同じ電位にピン留めすることで 電荷蓄積容量を増加し、フォトダイオードのダイナミックレンジを広げる構造が提示された【4】。またソニーは1978年、同じ構造のフォトダイオードを用いたFT(Frame Transfer)-CCDイメージセンサを発表した【5】。それを発展させた2/3インチ型28万画素FT-CCDイメージセンサを用いた、

【参考文献】

【1】浜崎正治、鈴木智行、賀川能明、石川貴久枝、宮田克郎、神戸秀夫、“可変速電子シャタ付IT-CCD撮像素子”、テレビジョン学会技術報告、vol. 12, no. 12, pp. 31-36, (1988)

【2】池田勝己、関根弘一、金子武彦、山田哲生、郡戸久美男、“1/3インチ36万画素IT-CCDセンサー”、テレビジョン学会技術報告、vol. 15, no, 16, pp. 31-36, (1991)

【3】萩原良昭、“固体撮像装置”、特許公報　昭58-46905　(1975年11月10日出願)

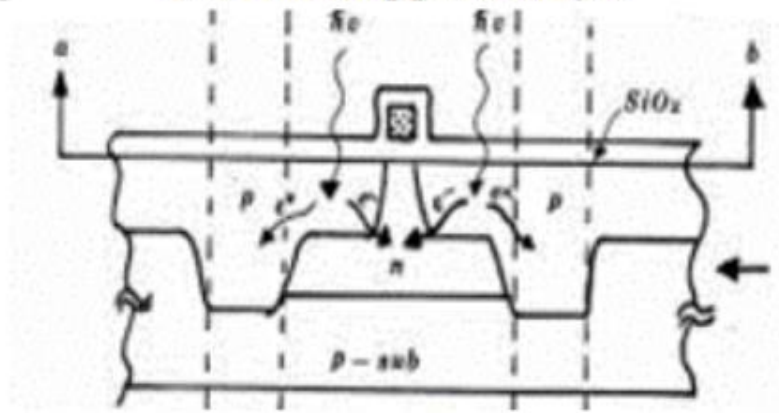
【4】小池紀雄、竹本一八男、“固体撮像装置”特許公報　昭62-20750（1977年1月10日出願)

【5】Y. Hagiwara, M. Abe, and C. Okada, “A 380H x 488V CCD imager with narrow channel transfer gates”, Proc. The 10th Conference on Solid State Devices, Tokyo, (1978): Japanese Journal of Applied Physics, vol. 18, Supplements 18-1, pp. 335-340, (1979)

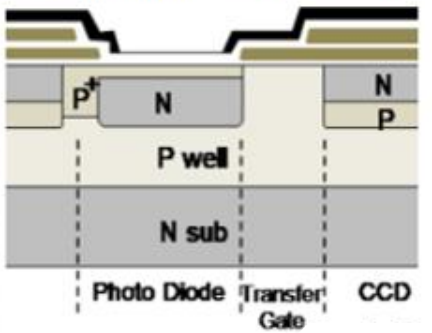
【6】梶野功、島田勝、中田康雄、平田芳美、萩原良昭、“ナローチャネルCCD単板カラーカメラ”、テレビジョン学会技術報告、vol. 5, no. 29, pp. 32-36, (1981)

Excellent Blue Light Sensitivity and No Image Lag with Adjacent P+ Channel Stops

Sony SSDM1978 Paper by Hagiwara



Pinned Photodiode explained by Semiconductor History Museum



Sonyは「１９７５年に萩原が VOD機能を持つPinned Photodiode（PPD)の発明者だ」と断定した。

SONY　ホーム　事業・製品　ソニーグループについて　テクノロジー　人材　サステナビリティ　デザイン　投資家情報　お問い合わせ　採用情報

日本語 | English

２０２０年６月２６日発表

積層型多機能CMOSイメージセンサーを支える代表的なソニー発明について

1975年の萩原の３件の出願特許は、「萩原が電子シャッターと Global シャッターの両方の発明者である」ことの証拠になります。

ソニー株式会社
ソニーセミコンダクタソリューションズ株式会社

裏面照射型CMOSイメージセンサーに採用されたPinned Photodiode

ソニーのイメージセンサーの発明の歴史は、古くはCCDの時代までさかのぼる。中でもPinned Photodiodeは、裏面照射型CMOSセンサーの性能向上にも貢献する技術であり、その発明と製品開発の歴史を紐解く。

ソニーは1975年、裏面照射型のN+NP+N接合型とN+NP+NP接合型のPinned Photodiode（PPD）を採用したCCDイメージセンサーを発明した（出願特許1975-127646,1975-127647 萩原　良昭）。同年、その構造をヒントに、VOD（縦型オーバーフロードレイン）機能を持つ、PNP接合型PPDを発明した（特許第1215101号　萩原　良昭）。ソニーはその後、イオン打ち込み技術により濃いP+のチャンネルストップ領域をその受光部近傍に形成したPNP接合型のPPD技術を採用したフレームトランスファー型CCDイメージセンサーの原理試作に世界で初めて成功し、1978年のSSDM1978の学会で論文を発表した（Y. Hagiwara, M. Abe, and C. Okada, “A 380H x 488V CCD imager with narrow channel transfer gates”, Proc. The 10th Conference on Solid State Devices, Tokyo, (1978)）。

1980年にはソニーはこのPNP接合型PPD を採用したワンチップのフレームトランスファーCCDイメージセンサーを使ったカメラ一体型VTRの試作に成功し、東京では当時社長の岩間が、ニューヨークでは会長の盛田が同日記者会見をして世界を驚かせた。1987年にはソニーは、VOD（縦型オーバーフロードレイン）機能を持つ「イオン打ち込み技術により濃いP+のチャンネルストップ領域をその受光部近傍に形成したPPD」をインターライン転送型CCDイメージセンサーに世界で初めて採用した8ミリビデオのカムコーダーの開発に成功しビデオカメラの市場を開拓した。

このような長い歴史を経て育まれてきたPPDの技術が今も裏面照射型CMOSイメージセンサーに採用されている。

Proc. of the International Conference on Electrical, Computer and Energy Technologies (ICECET)
9-10 December 2021, Cape Town-South Africa

Invention and Historical Development Efforts of Pinned Buried Photodiode

Yoshiaki Hagiwara

AIPLAB

tificial Intelligent Partnar System (AIPS)

Atsugi-city, Japan

hagiwara-yoshiaki@aiplab.com

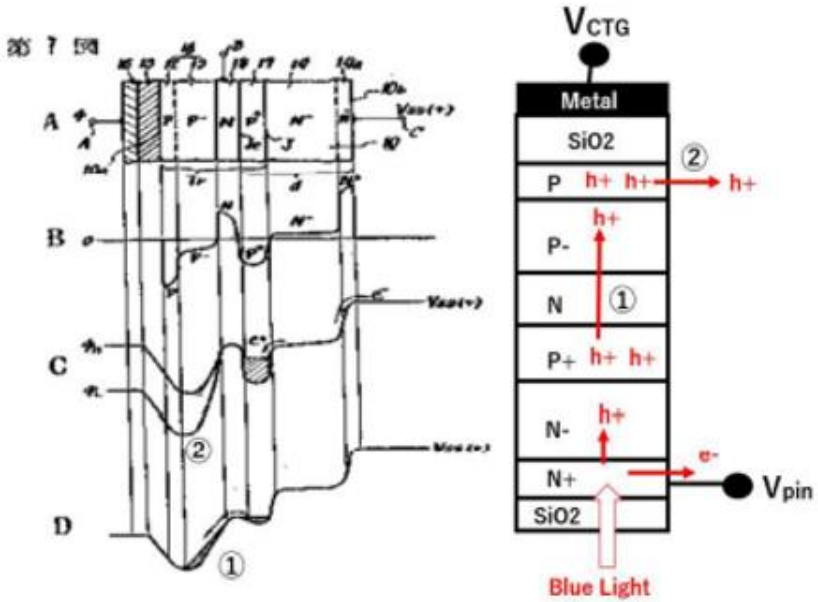


Fig. 5 The N+N-P+NP-N triple junction Pinned Photodiode which is a reproduction of a figure drawn in Japanese patent application JPA1975-127646.

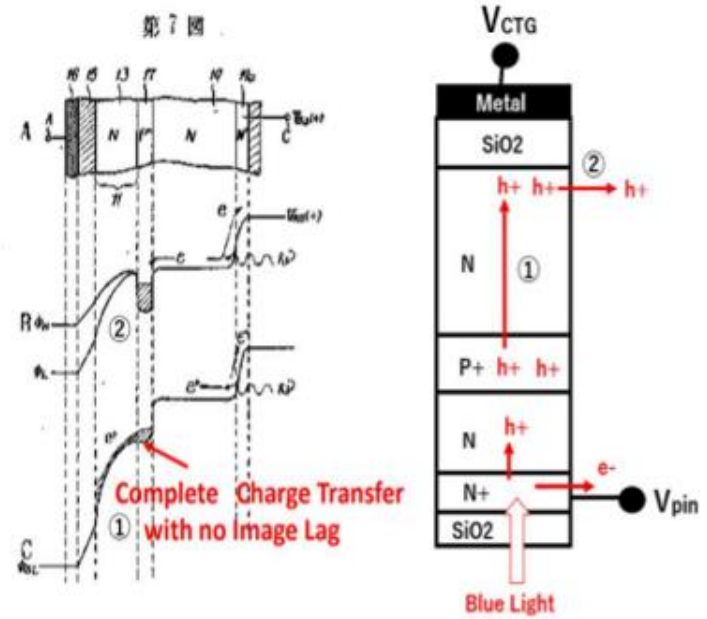


Fig. 6 The N+N-P+N double junction Pinned Photodiode which is a reproduction of a figure drawn in Japanese patent application JPA1975-127647.

１９７５年の特許出願は日本語で記載されたものである。IEEEの国際学会などの、英語圏の学会ではまったくその発明の内容を紹介していなかった。２０２１年１２月になり、初めて、英語圏の学会で詳細に、「残像のないVOD付きのPinned Photodiodeの発明者は萩原だ」と説明した。

P+PN-PP+接合型太陽電池の提案

萩原良昭(AIPS)

Proc. of the International Conference on Electrical, Computer and Energy Technologies (ICECET)
9-10 December 2021, Cape Town-South Africa

Pinned Buried PIN Photodiode Type Solar Cell

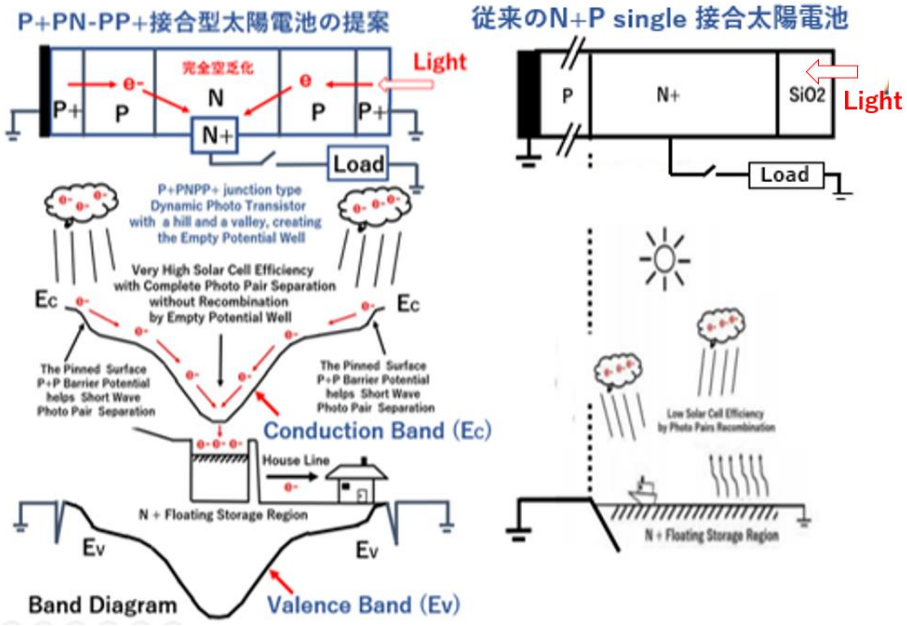
Yoshiaki Hagiwara

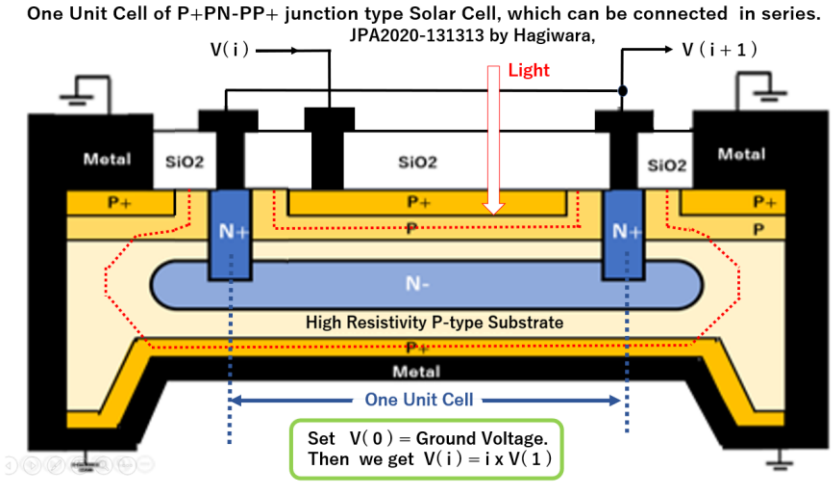
AIPLAB

Artificial Intelligent Partnar System (AIPS

Atsugi-city, Japan

hagiwara-yoshiaki@aiplab.com





（1）超短波長光感度特性を持ち
（2）Anti-blooming機能を持ち
（3）電子シャッター機能を持ち
（4）Global Shutter機能をち
（5）かつ残像のない特性をつ、
（6）受光表面がピン留めされた Pinned Photodiodeを1975年にもとSonyの萩原は発明した。

この受光構造を超光感度の新型太陽電池として開発し将来の日本の半導体電子デバイス産業の、「日本の産業のコメ」として育て、発展されて日本のエネルギ対策に貢献したいです。

戦後日本のイノベーション100選　イメージセンサー（CCD・CMOS）（jiii.or.jp）

http://www.koueki.jiii.or.jp/innovation100/innovation_detail.php?eid=00059&test=open&age

概要　発明協会は「１９７９年に寺西が Pinned Photodiodeを発明した」と断定している。

撮像デバイスの研究開発は、19世紀後期のテレビジョン研究がスタートである。機械式、撮像管、固体撮像素子（以下「イメージセンサー」と呼ぶ）と発展し、社会に大きなインパクトを与えつつ、大きく発展してきた。

真空管の一種である撮像管は、サイズが大きい、割れ物である、消費電力が大きい、画像にゆがみがある、高価である、などの欠点があり、固体化が望まれていた。1960年代半ばにイメージセンサーの開発がスタートした。そのときは、ＭＯＳ（Metal Oxide Semiconductor）型が中心であった。

1970年にBoyleとSmith（当時Bell研究所）がＣＣＤ（Charge-Coupled Device、電荷結合素子）を発表した[1]。構造が単純であり、イメージセンサーのような大規模なアレイ構造を製造するのに適していること、矢継ぎ早にＣＣＤに改善が加えられたことから、イメージセンサー開発の中心はＣＣＤになった。1970年後半からは開発の中心は日本に移った。1978年、山田哲生（当時 東芝）は、強い光が入射したときに縦線の偽信号を発生させるブルーミングを抑制する縦型オーバーフロードレイン構造を発明した[2]。1979年には寺西信一（当時 ＮＥＣ）が、白傷や暗電流を大幅に低減し、残像や転送ノイズを解消する埋込フォトダイオード（Pinned Photodiode）を発明した[3]。これらの結果、ＣＣＤはまずムービーを、引き続きコンパクトデジタルスチルカメラを主な市場として量産されていった。

完全に事実誤認では？？

1990年代になると、CMOSの微細化が進み、4個ほどのトランジスターを画素内に配置することが可能になり、さらには、埋込フォトダイオードをCMOSイメージセンサーに適用することでＣＣＤと同等以上の低ノイズが達成でき、世界の多くの機関で熱心に開発が進められた。2000年に米田智也ら（当時 キヤノン）が、強い光が入射したときに発生するシェーディングを抑制する構造を発明した[4]。2001年に鈴木亮司ら（当時 ソニー）が、裏面照射型に関する発明をした[5]。これらの技術開発によりCMOSイメージセンサーが主役になり、低消費電力という特性のお陰もあり、携帯電話に搭載され、生産量を爆発的に増加させていった。2010年に梅林拓ら（当時 ソニー）が、イメージセンサーに画像処理回路を積層する構造を発明し[6]、高速化と多機能化を飛躍的に推し進めた。

2014年には携帯電話用を中心に約38億個もの生産が行われた。パソコンカメラ、デジタルスチルカメラ、ゲームなどのコンシューマー用途、監視用、車載用、放送用カメラなどの社会インフラとして、さらには医療、科学用などあらゆるところでイメージセンサーが使われるようになった。

イメージセンサー（CCD・CMOS）

概要　イノベーションに至る経緯　発明技術開発の概要　主な受賞歴　参考文献等

参考文献等

1. W. S. Boyle and G. E. Smith「Charge Coupled Semiconductor Devices」, The Bell System Technical Journal, vol.49 (1970) pp.587-593
2. 山田哲生「固体撮像装置」特開昭54-95116、1978年1月13日出願
3. 寺西信一　外「固体撮像装置」特開57-62557、1980年10月2日出願
4. 米田智也　外「固体撮像装置」特開2001-230400、2000年11月30日出願
5. 鈴木亮司　外「X-Yアドレス型固体撮像素子およびその製造方法」特開2003-31785、2001年7月11日出願
6. 梅林拓　外「半導体装置とその製造方法、及び電子機器」特開2015-65479、2010年1月22日原出願

ＣＣＤ撮像素子（ICX008）

萩原がSONY現役時代に設計したCCD CHIP

（画像提供：ソニー）

戦後日本のイノベーション100選　イメージセンサー（CCD・CMOS）（jiii.or.jp）

http://www.koueki.jiii.or.jp/innovation100/innovation_detail.php?eid=00059&test=open&age

概要　発明協会は「１９７８年に山田が VODを発明した」と断定している。

撮像デバイスの研究開発は、19世紀後期のテレビジョン研究がスタートである。機械式、撮像管、固体撮像素子（以下「イメージセンサー」と呼ぶ）と発展し、社会に大きなインパクトを与えつつ、大きく発展してきた。

真空管の一種である撮像管は、サイズが大きい、割れ物である、消費電力が大きい、画像にゆがみがある、高価である、などの欠点があり、固体化が望まれていた。1960年代半ばにイメージセンサーの開発がスタートした。そのときは、ＭＯＳ（Metal Oxide Semiconductor）型が中心であった。

1970年にBoyleとSmith（当時Bell研究所）がＣＣＤ（Charge-Coupled Device、電荷結合素子）を発表した[1]。構造が単純であり、イメージセンサーのような大規模なアレイ構造を製造するのに適していること、矢継ぎ早にＣＣＤに改善が加えられたことから、イメージセンサー開発の中心はＣＣＤになった。1970年後半からは開発の中心は日本に移った。1978年、山田哲生（当時 東芝）は、強い光が入射したときに縦線の偽信号を発生させるブルーミングを抑制する縦型オーバーフロードレイン構造を発明した[2]。1979年には寺西信一（当時 ＮＥＣ）が、白傷や暗電流を大幅に低減し、残像や転送ノイズを解消する埋込フォトダイオード（Pinned Photodiode）を発明した[3]。これらの結果、ＣＣＤはまずムービーを、引き続きコンパクトデジタルスチルカメラを主な市場として量産されていった。

完全に事実誤認では？？

1990年代になると、CMOSの微細化が進み、4個ほどのトランジスターを画素内に配置することが可能になり、さらには、埋込フォトダイオードをCMOSイメージセンサーに適用することでＣＣＤと同等以上の低ノイズが達成でき、世界の多くの機関で熱心に開発が進められた。2000年に米田智也ら（当時 キヤノン）が、強い光が入射したときに発生するシェーディングを抑制する構造を発明した[4]。2001年に鈴木亮司ら（当時 ソニー）が、裏面照射型に関する発明をした[5]。これらの技術開発によりCMOSイメージセンサーが主役になり、低消費電力という特性のお陰もあり、携帯電話に搭載され、生産量を爆発的に増加させていった。2010年に梅林拓ら（当時 ソニー）が、イメージセンサーに画像処理回路を積層する構造を発明し[6]、高速化と多機能化を飛躍的に推し進めた。

2014年には携帯電話用を中心に約38億個もの生産が行われた。パソコンカメラ、デジタルスチルカメラ、ゲームなどのコンシューマー用途、監視用、車載用、放送用カメラなどの社会インフラとして、さらには医療、科学用などあらゆるところでイメージセンサーが使われるようになった。

イメージセンサー（CCD・CMOS）

概要　イノベーションに至る経緯　発明技術開発の概要　主な受賞歴　参考文献等

参考文献等

1. W. S. Boyle and G. E. Smith「Charge Coupled Semiconductor Devices」, The Bell System Technical Journal, vol.49 (1970) pp.587-593
2. 山田哲生「固体撮像装置」特開昭54-95116、1978年1月13日出願
3. 寺西信一　外「固体撮像装置」特開57-62557、1980年10月2日出願
4. 米田智也　外「固体撮像装置」特開2001-230400、2000年11月30日出願
5. 鈴木亮司　外「X-Yアドレス型固体撮像素子およびその製造方法」特開2003-31785、2001年7月11日出願
6. 梅林拓　外「半導体装置とその製造方法、及び電子機器」特開2015-65479、2010年1月22日原出願

ＣＣＤ撮像素子（ICX008）

萩原がSONY現役時代に設計したCCD CHIP

（画像提供：ソニー）

ccd - Difference between Buried Photodiode and Pinned Photodiode - Electrical Engineering Stack Exchange
https://electronics.stackexchange.com/questions/83018/difference-between-buried-photodiode-and-pinned-photodiode

ELECTRICALENGINEERING

「萩原が Pinned Photodiodeの発明者だ」と断定している。

Difference between Buried Photodiode and Pinned Photodiode

A pinned PD is by necessity a buried PD, but not all buried PD's are pinned. The first Pinned PD was invented by Hagiwara at Sony and is used in ILT CCD PD's, these same PD's and the principles behind this complete transfer of charge are used in most CMOS imagers built today.

> You can get surface state pinning from the dangling Si/SiO2 bonds providing trapping centers. A buried PD (Photodiode) has a shallow implant that forces the charge carriers away from these surface traps. The Si/SiO2 surface contributes to increased leakage (dark current) and noise (particularly 1/f noise from trapping/de-trapping). So confusingly a buried PD avoids pinning of the fermi-level at the surface.

I've edited this Answer to acknowledge Hagiwara-san's contribution. It has long been incorrectly attributed to Teranishi and to Fossum (in CMOS image sensors)

“The first Pinned Photodiode was invented by Hagiwara at Sony.”
“It has long been incorrectly attributed to Teranish and to Fossum.”

ccd - Difference between Buried Photodiode and Pinned Photodiode - Electrical Engineering Stack Exchange
https://electronics.stackexchange.com/questions/83018/difference-between-buried-photodiode-and-pinned-photodiode

ELECTRICALENGINEERING 「萩原が Pinned Photodiodeの発明者だ」と断定している。

Difference between Buried Photodiode and Pinned Photodiode

A pinned PD is by necessity a buried PD, but not all buried PD's are pinned. The first Pinned PD was invented by Hagiwara at Sony and is used in ILT CCD PD's, these same PD's and the principles behind this complete transfer of charge are used in most CMOS imagers built today.

> You can get surface state pinning from the dangling Si/SiO2 bonds providing trapping centers. A buried PD (Photodiode) has a shallow implant that forces the charge carriers away from these surface traps. The Si/SiO2 surface contributes to increased leakage (dark current) and noise (particularly 1/f noise from trapping/de-trapping). So confusingly a buried PD avoids pinning of the fermi-level at the surface.

I've edited this Answer to acknowledge Hagiwara-san's contribution. It has long been incorrectly attributed to Teranishi and to Fossum (in CMOS image sensors)

“The first Pinned Photodiode was invented by Hagiwara at Sony.”
“It has long been incorrectly attributed to Teranish and to Fossum.”

Fossum の 2014のIEEEの論文には事実誤認の記載がある。

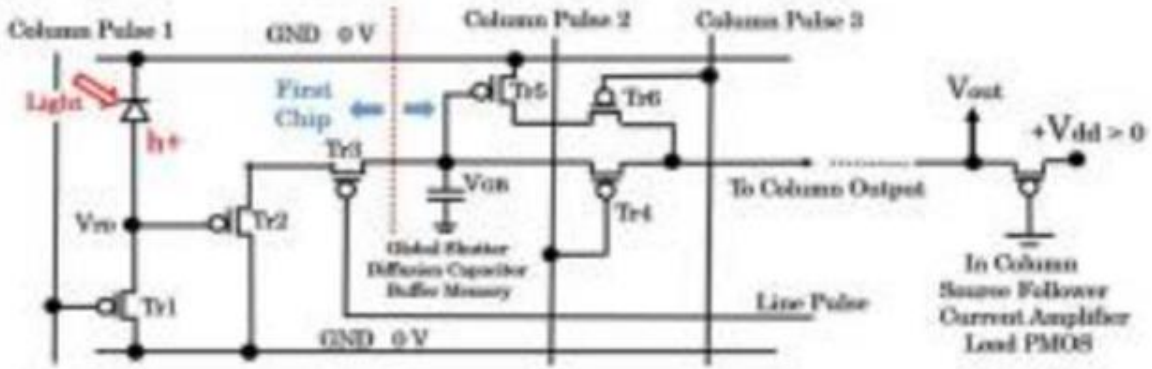
「1975年の萩原の出願特許にもSSDM1978１の論文も完全電荷転送特性（残像のない特性）の記載がない」と攻撃している。

FOSSUM AND HONDONGWA: REVIEW OF PINNED PHOTODIODE FOR CCD AND CMOS IMAGE SENSORS

Fossum did not quote the in-pixel source-follower Active Circuit invented by Peter Noble in 1966. Fossum did not invent Active Image Sensor (APS).

In 1993, a CMOS active pixel image sensor (APS) with intra-pixel charge transfer was proposed by Fossum et al. at JPL [30], [31]. Performance improvement using backside

Wrong



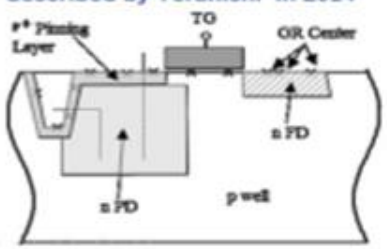
Active Pixel Sensor invented by Peter Noble in 1968 used widely in Modern CMOS Image sensors

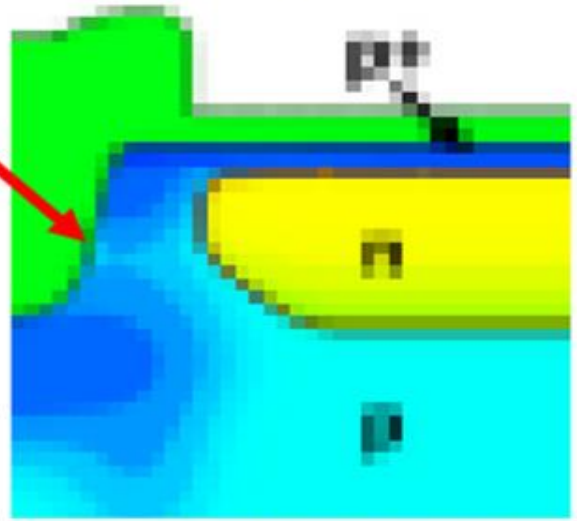
[6] P. J. W. Noble, "Self-scanned silicon image detector arrays," IEEE Trans. Electron Devices, vol. 15, no. 4, pp. 202–209, Apr. 1968.
on the active photo sensor with the built-in source-follower type in-pixel current amplifier circuit, a very important element for modern CMOS image sensors.

Sony does not use the LOCOS Isolation which has the serious thermal oxidation stress and degrades the image sensor chip-yield and causing surface dark and crystal defects. Sony use the defect-free high energy ion implantation and the Lamp Anneal Process invented and developed by Kazuo Nishiyama at Sony in 1978.

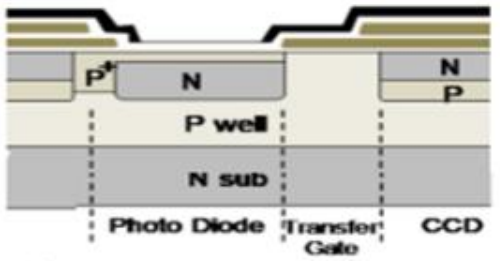
P+ surface may become Floating High Resistivity

Pinned Photodiode with LOCOS Isolation described by Teranishi in 2014

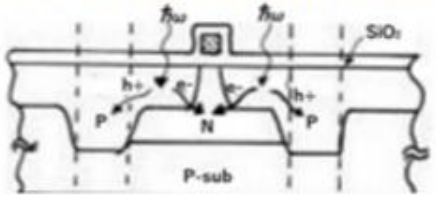




Pinned Photodiode defined by Semiconductor History Museum



Pinned Photodiode reported at SSDM1978 by Sony(Hagiwara)



Fossum の 2014のIEEEの論文には事実誤認の記載がある。

Difference of (1) NEC Buried Photodiode (BPD) with image lag problem, (2) KODAK Pinned Photodiode (PPD) with the LOCOS isolation and (3) Sony Pinned Photodiode (PPD) without the LOCOS isolation. But, Sony used the high energy ion implantation and the Lamp Anneal method which was invented and developed by Kazuo Nishiyama at Sony (JPA1981 -30113).

(1) NEC BPD

NEC IEDM1982 Paper

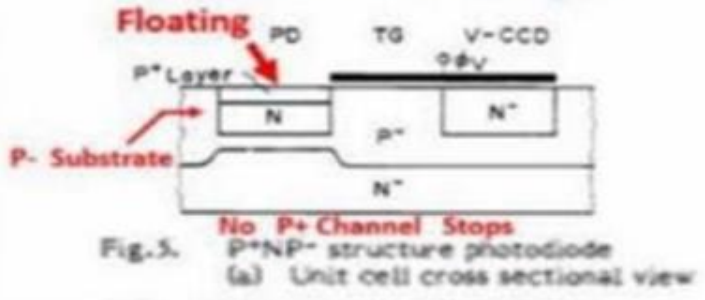
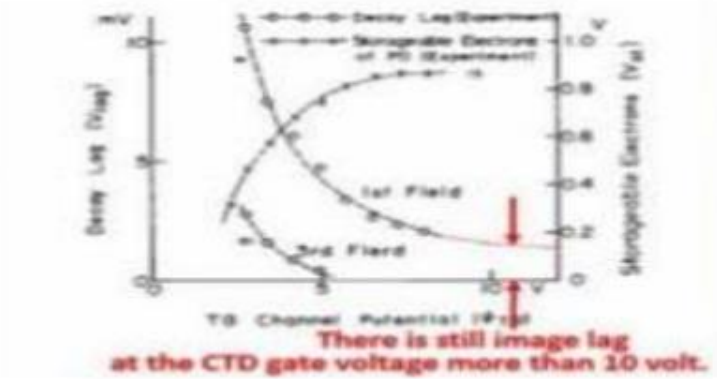
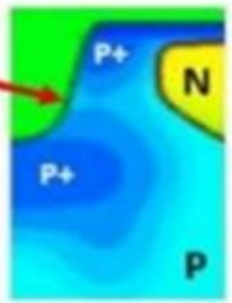


Fig.5. P^+NP^- structure photodiode
(a) Unit cell cross sectional view

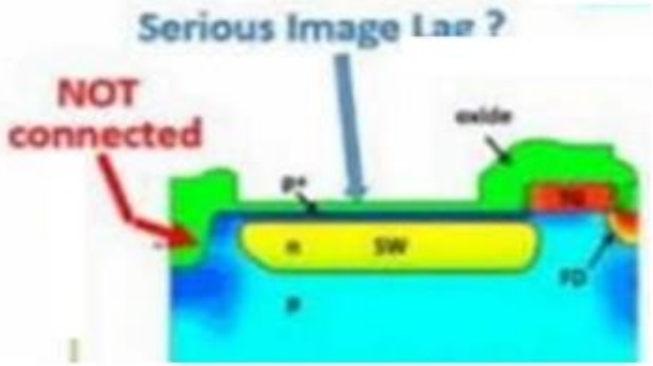


(2) KODAK PPD

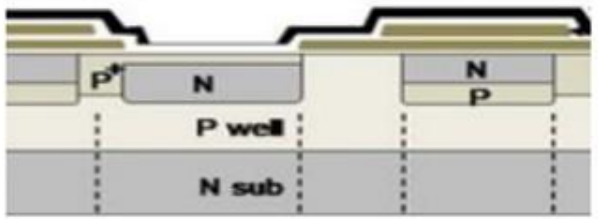
The surface P+ layer is NOT connected to the LOCOS P+ layer. The surface P+ layer may be floating and this photodiode may have serious image lag.



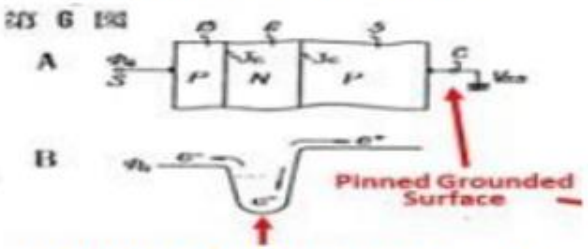
SSDM1984 KODAK Paper



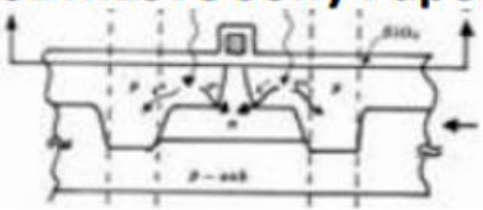
(3) Sony PPD



JPA1975 -134985



SSDM1978 Sony Paper



1980年の特許にもIEDM1982の論文にもLocos Isolation の記載は皆無である。いつの間にかこの論文にはLocos Isolation が受光部に採用されている。

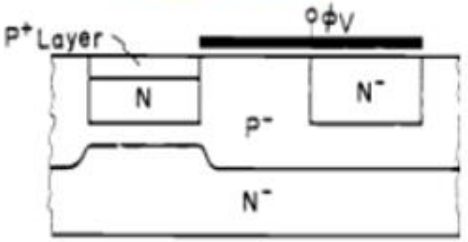
2014年12月1日(月)　映像情報メディア学会技術報告　ITE Technical Report Vol. 38, No. 47
IST2014-52(Dec. 2014)

(Invited)　Effect and Limitation of Pinned Photodiode

Nobukazu Teranishi[1,2]

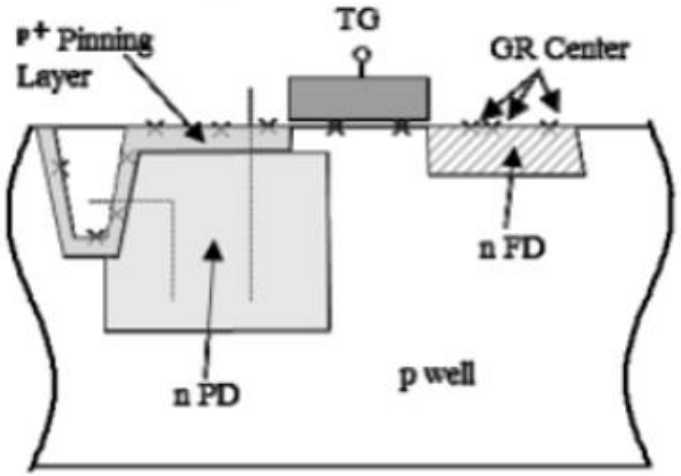
Abstract The pinned photodiode (PPD) is the primary technology for image sensors and used in almost all CCD image sensors and CMOS image sensors. This paper discusses effect and limitation of PPD, especially dark current and electronic shuttering. Even when PPD is used and silicon surface is neutralized, proposed model explains that GR centers at the silicon surface contribute the dark current. The temperature dependence is an activation type with activation energy, E_g, not $E_g/2$. It is important to reduce GR centers for dark current reduction at PPD also. It is also noted that the vertical overflow drain (VOD) shutter combined with PPD has potential of high speed shuttering with small skew.

(1) NEC（Teranishi）
Buried Photodiode
at IEDM1982

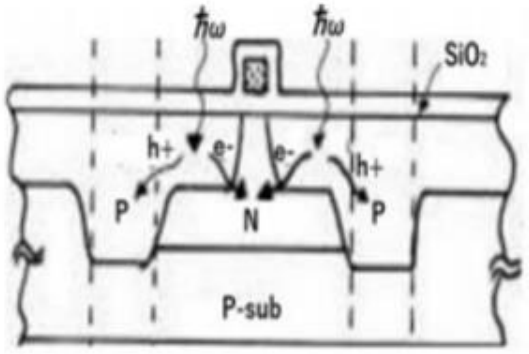


Practical and Actual Pinned Photodiode does not use LOCOS isolation, but with the adjacent P+ channel stops formed by Deep High Energy Implantation with Lamp Anneal technology developed by Kazuo Nishiyama at Sony in 1978

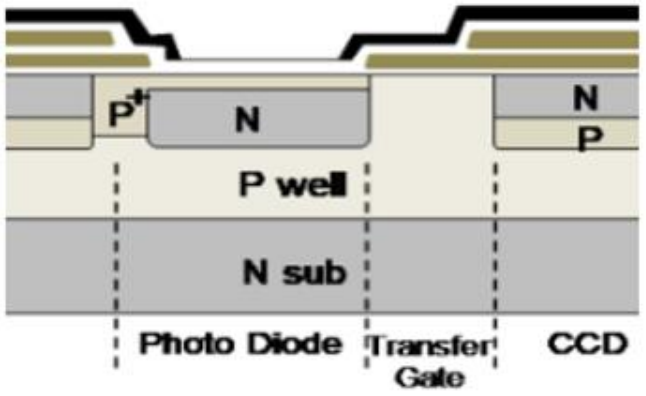
(2) Pinned Photodiode with LOCOS Isolation
described by Teranishi in 2014



(3) Pinned Photodiode
Sony(Hagiwara) 1978



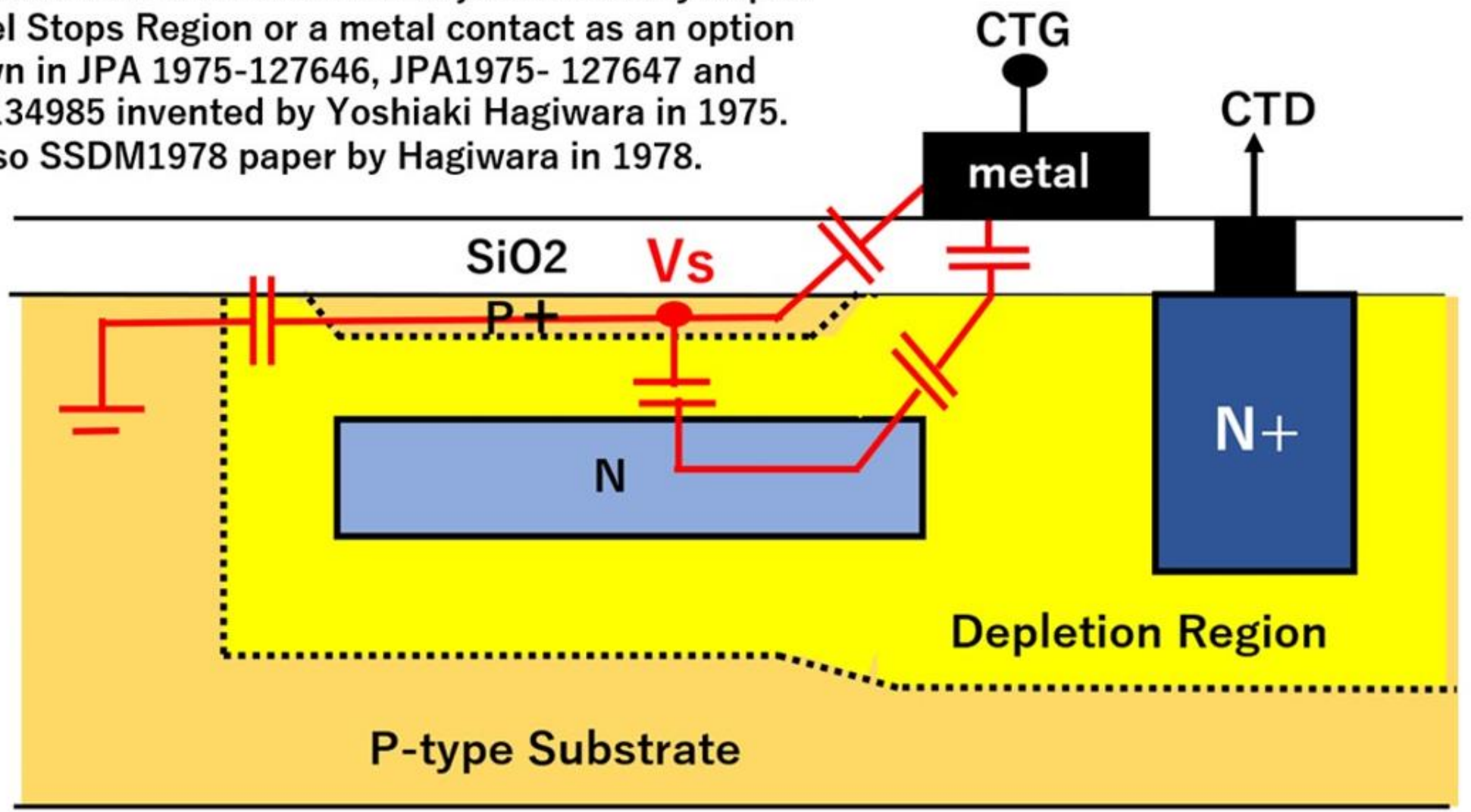
(4) Pinned Photodiode explained by
Semiconductor History Museum



Buried Photodiode with Floating P+ Surface of Serious Image Lag Problem

The parasitic capacitance coupling with the surrounding depletion region and the gate oxide.

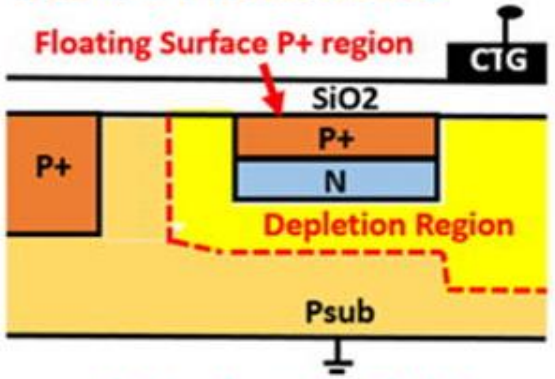
Pinned Photodiode must have the adjacent heavily doped P+ Channel Stops Region or a metal contact as an option as shown in JPA 1975-127646, JPA1975- 127647 and JPA 1975-134985 invented by Yoshiaki Hagiwara in 1975. See also SSDM1978 paper by Hagiwara in 1978.



Difference of Buried Photodiode and Pinned Photodiode

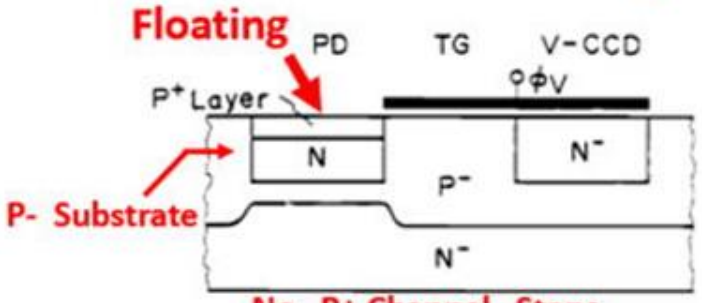
Figure 5 does not have the P+ channel stop nearby.

Buried Photodiode



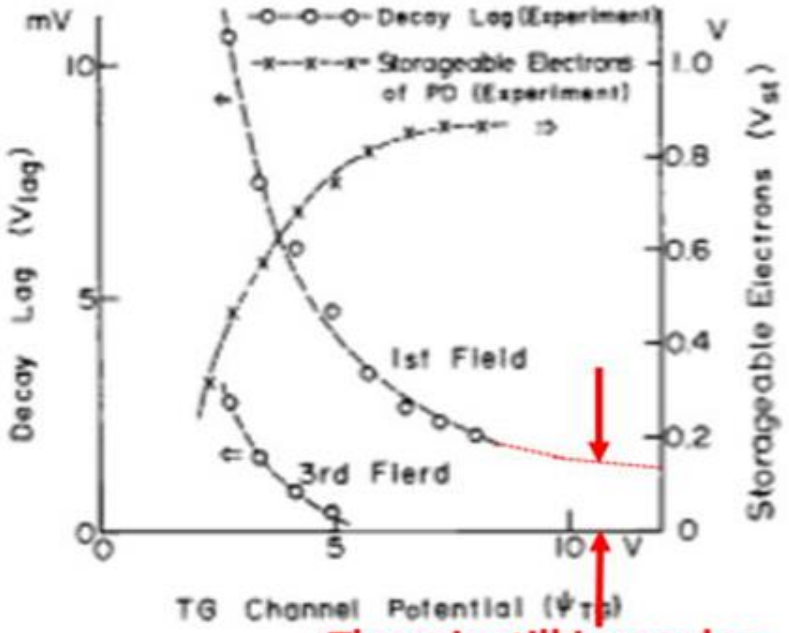
Serious Image Lag Problem

NEC IEDM1982 Paper



No P+ Channel Stops

Fig.5. P⁺NP⁻ structure photodiode
(a) Unit cell cross sectional view



There is still image lag
at the CTD gate voltage more than 10 volt.

Fig.6. Storageable electrons vs. transfer gate channel potential, and decay lag vs. transfer gate channel potential in the P⁺NP⁻ structure photodiode

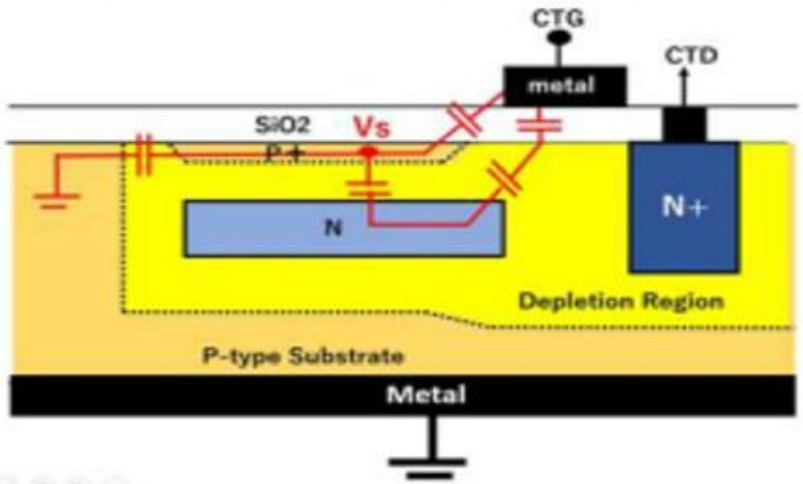
NEC IEDM1982 Paper reported Image Lag

Figure 6 shows that there is still image lag at the CTG gate voltage of > 10 volt.

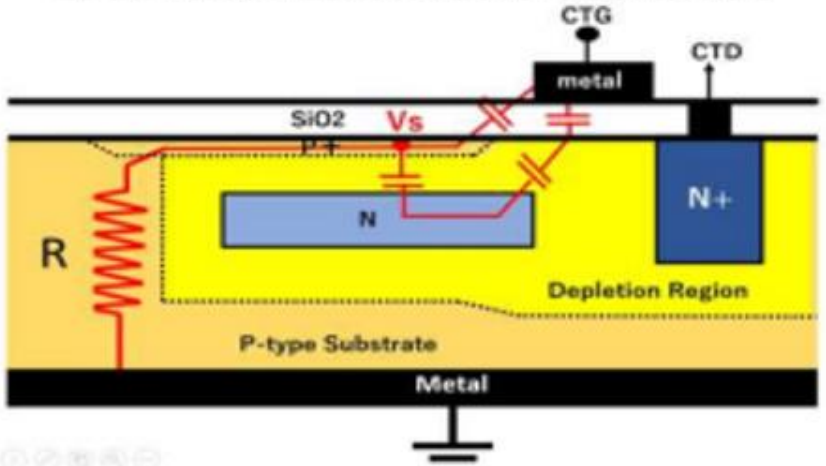
萩原良昭(AIPS)

Difference of Buried Photodiode and Pinned Photodiode

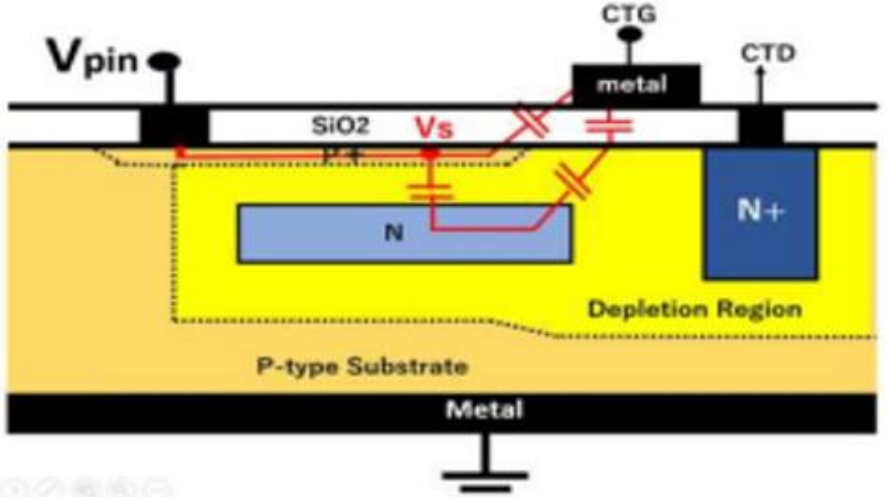
(a) Floating P+ Surface Completely Isolated by the extended depletion region



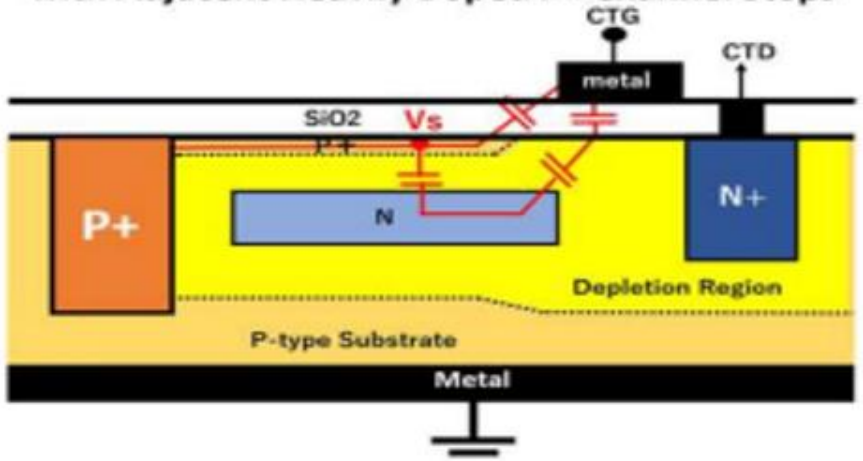
(b) Floating P+ Surface with RC Delay Time of the finite ohmic substrate resistance (R).



(C) Completely Pinned P+ Surface with RC = 0 with Surface Direct Metal Contact.



(D) Completely Pinned P+ Surface with RC = 0 with Adjacent Heavily Doped P+ Channel Stops



Pinned Photodiodeの発明と開発努力

（1）１９７０年以前は　Single 接合型受光素子だった。
（2）１９７０年にCCD/MOS容量型受光素子が発明された。

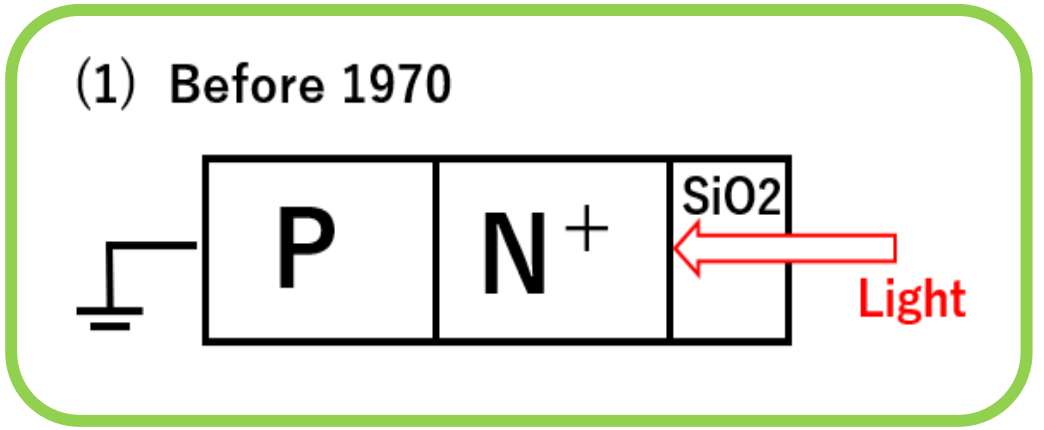
（3）１９７５年６月に　オランダの Philips社により
Double 接合型の埋め込みPhotodiode が発明された。

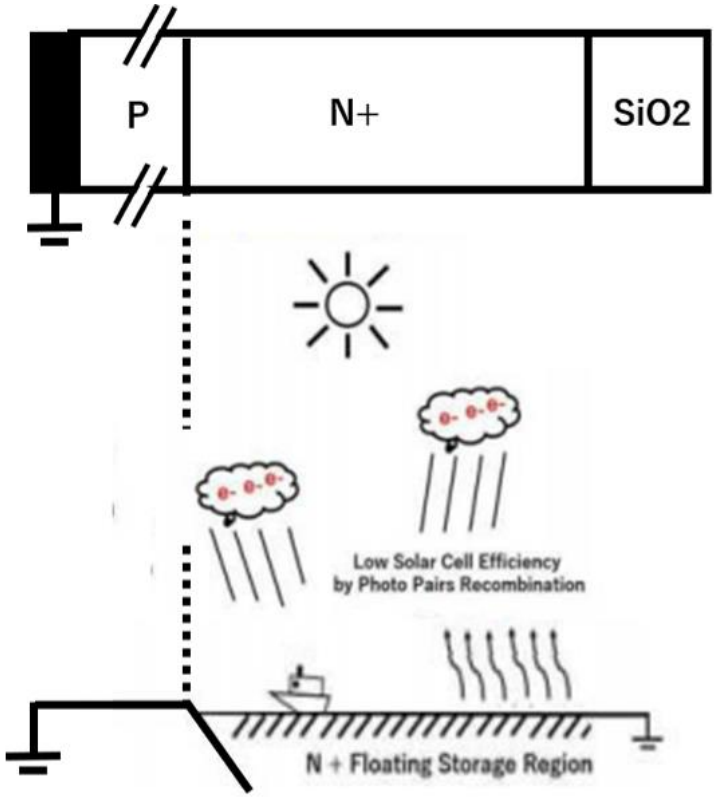
（4）１９７５年１０月２３日に　Sony（萩原）は
Global Shutter 機能付きのDouble & Triple接合型の
残像のないPinned Photodiode が発明した。

（5）１９７５年１１月１０日に　Sony（萩原）は
基板(N)にPNP Double接合型を形成して VOD付の
残像のない Pinned Photodiode を発明した。

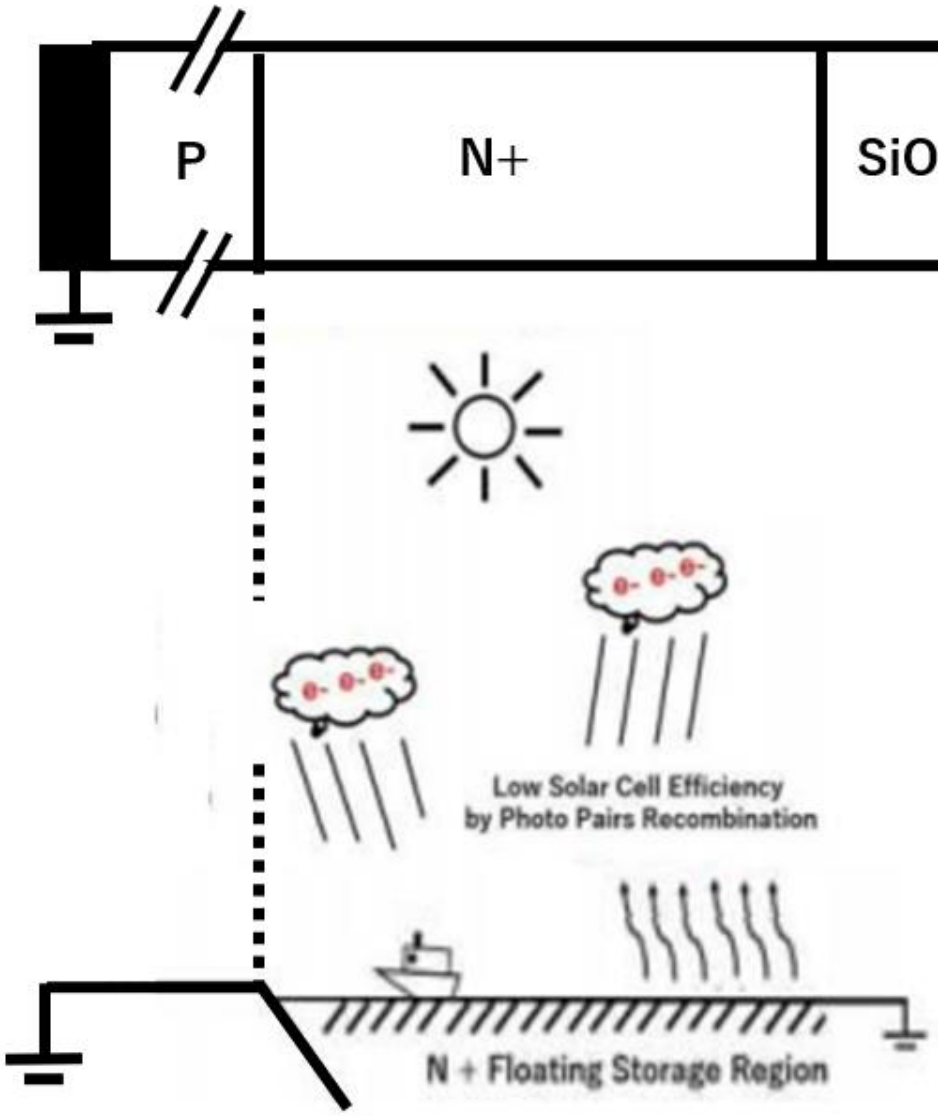
（6）１９７７年にSony（萩原）は PNPN(Thyristor)構造
の受光素子において　Punch-thru Action を利用して
残像のない電子Shutter Clock 駆動方式を発明した。

（7）１９７８年９月　SSDM1978 にて　Sony（萩原）は
残像のない　短波長青色光の感度特性にすぐれ表面暗電流
雑音の少ないDouble 接合型のPinned Photodiode を世界で
初めて開発し日本語で発表の日本国内開催の学会で報告した。





従来のN+P接合型太陽電池は、太陽光の短波長光エネルギー成分を無駄にしている。

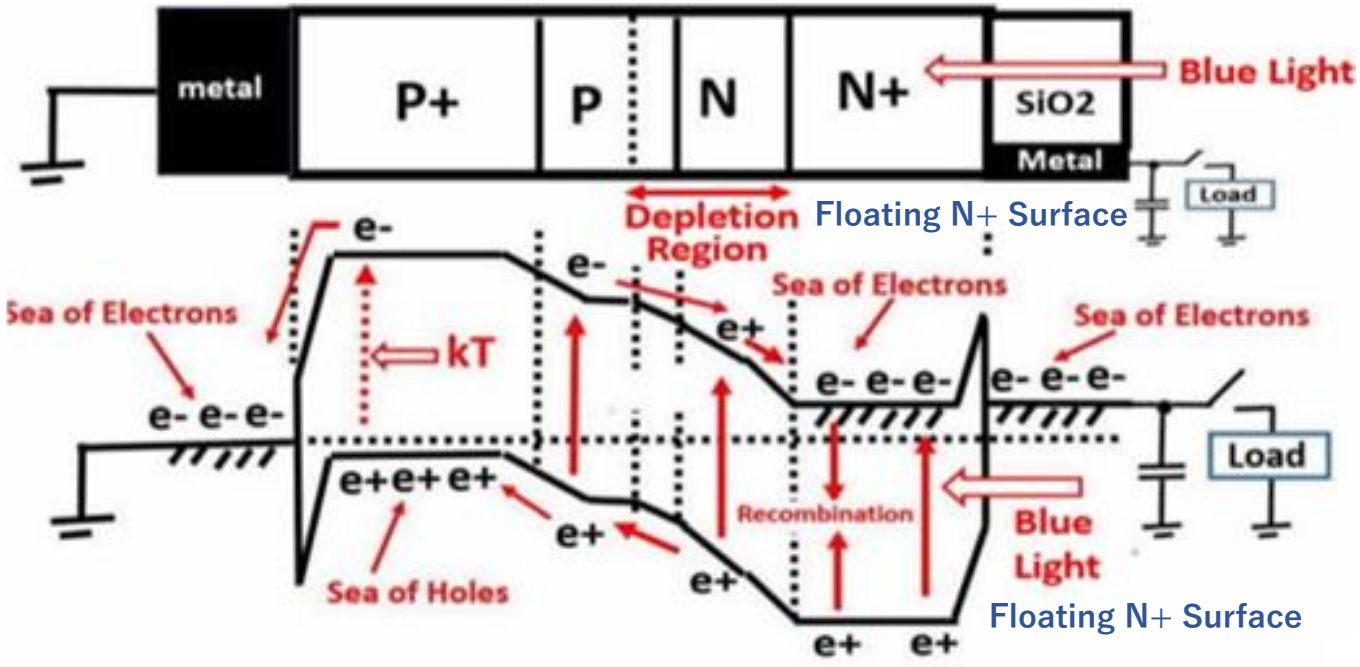


(1) 従来の Single 接合型太陽電池では受光面が Floating状態で受光表面には光電子と正孔(hole)のペアを分離するバリア電界が存在がなく、短波長青色光の光電変換効率が非常に悪い。

(2) 受光表面に P+P の濃度勾配をつけて、短波長青色光の感度を向上させた、P+PNPP+のダブル接合の新型太陽電池に応用する。

(1) 従来型 Single N+P接合の太陽電池

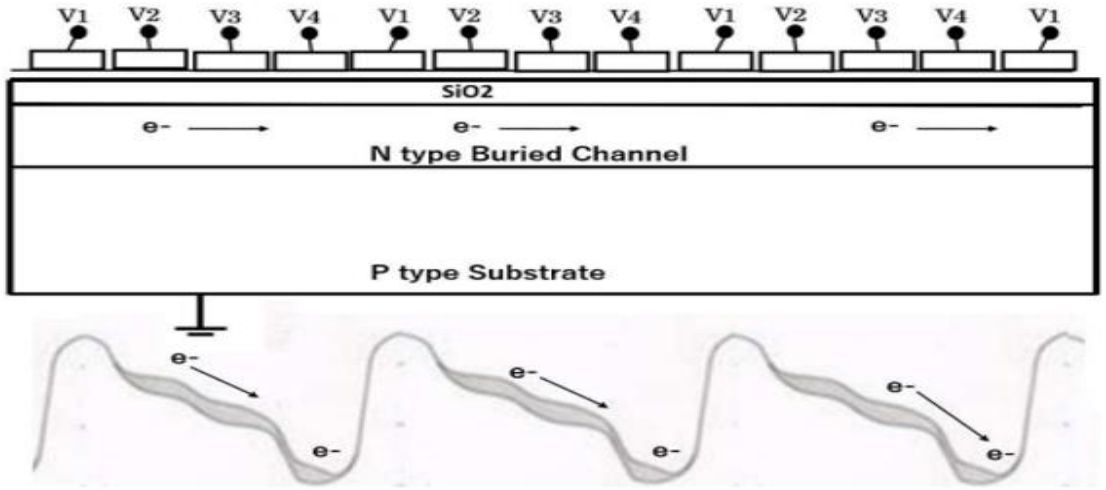
受光表面が Floating 状態であることが最大の問題である。

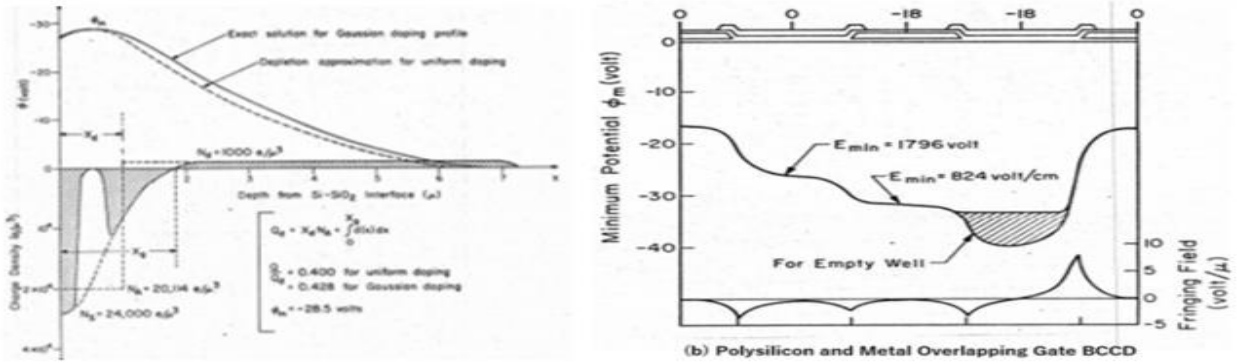


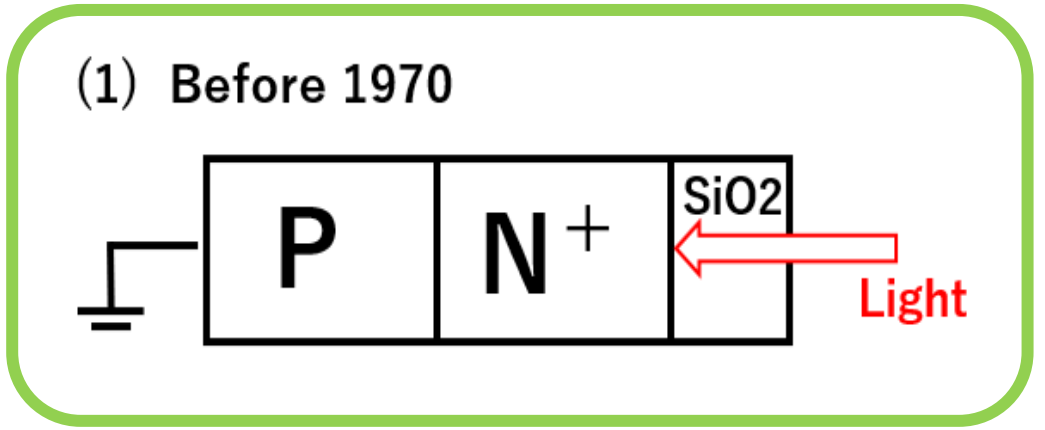
Pinned Photodiodeの発明と開発努力

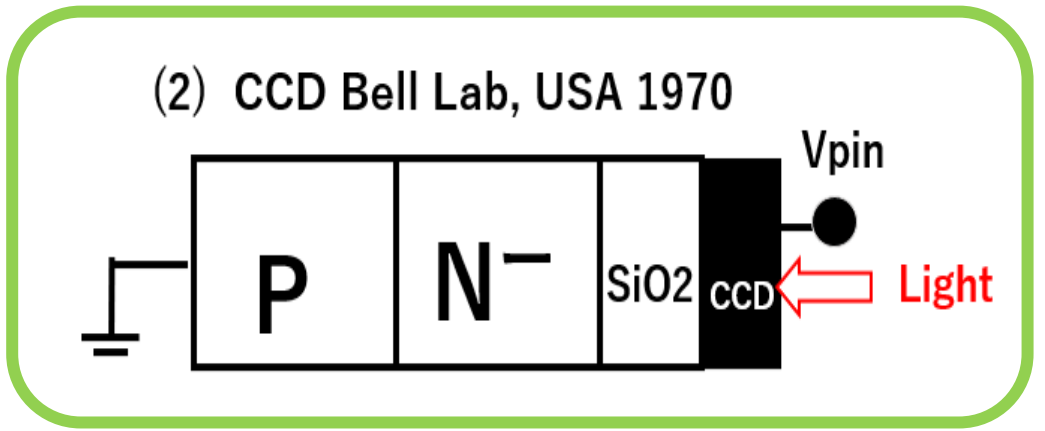
（１）１９７０年以前は　Single 接合型受光素子だった。
（２）１９７０年にCCD/MOS容量型受光素子が発明された。

Hagiwara(Daimon), ISSCC1974 Student PhD Paper
on Buried Channel Charge Coupled Device (CCD)









ISSCC 74/THURSDAY, FEBRUARY 14, 1974/COMMONWEALTH H-J BALLROOM/1:30-5:45 P.M.

Chairman: **Lewis M. Terman**
IBM T. J. Watson Research Center, Yorktown Heights, N. Y.

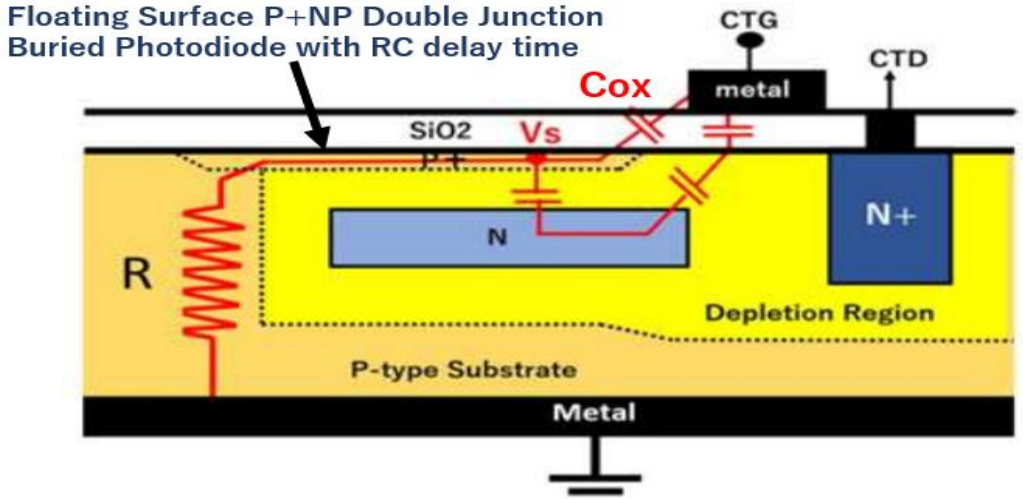
THPM 13.1: Charge Transfer in Buried-Channel Charge-Coupled Devices*

Yoshiak Daimon, Amr M. Mohsen**and Thomas C. McGill
California Institute of Technology
Pasadena, Cal.

Pinned Photodiodeの発明と開発努力

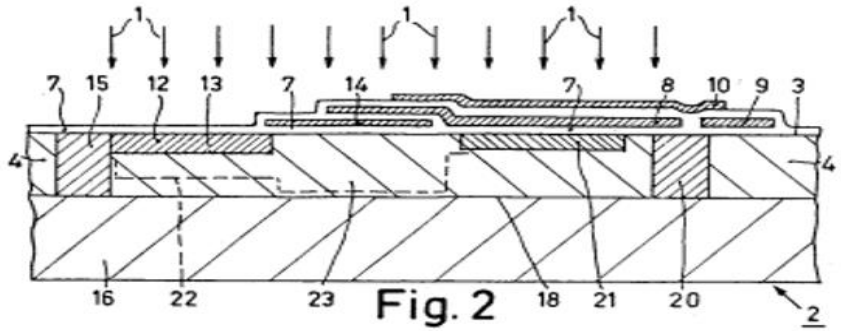
（１）１９７０年以前は　Single 接合型受光素子だった。
（２）１９７０年にCCD/MOS容量型受光素子が発明された。

（３）１９７５年６月に　オランダの Philips社により
Double 接合型の埋め込みPhotodiode が発明された。



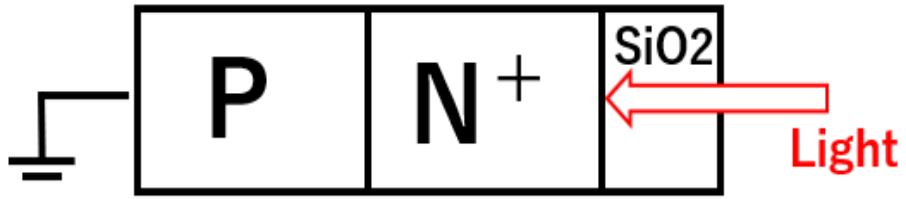
受光表面が完全に
電圧固定でRC遅延
がなく、ピン留め
されていないと、
埋め込みN層は
完全空乏化は実現
しない。

JPA1976-65705 on PNP junction Buired Photodiode
Priority June 9, 1975 Netherland Patent 7506795

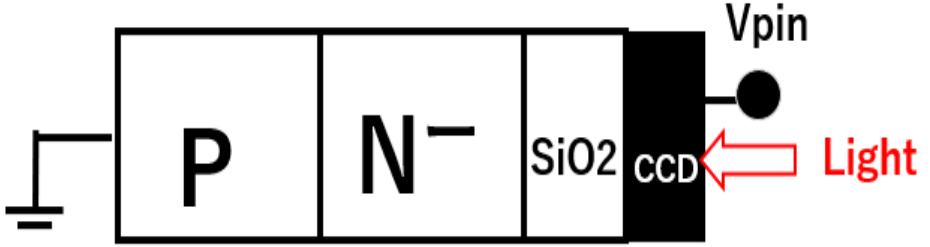


埋め込みN層が
希望どおり完全
空乏化すれば
残像はなくなるが
この受光構造では
期待どおりには
ならない。

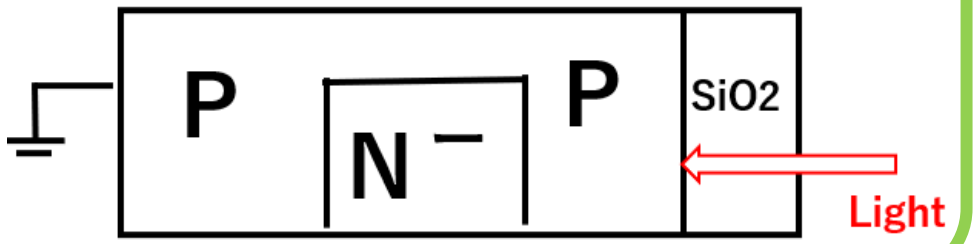
(1) Before 1970



(2) CCD Bell Lab, USA 1970



(3) Philips June 1975



Pinned Photodiodeの発明と開発努力

（１）１９７０年以前は　Single 接合型受光素子だった。
（２）１９７０年にCCD/MOS容量型受光素子が発明された。

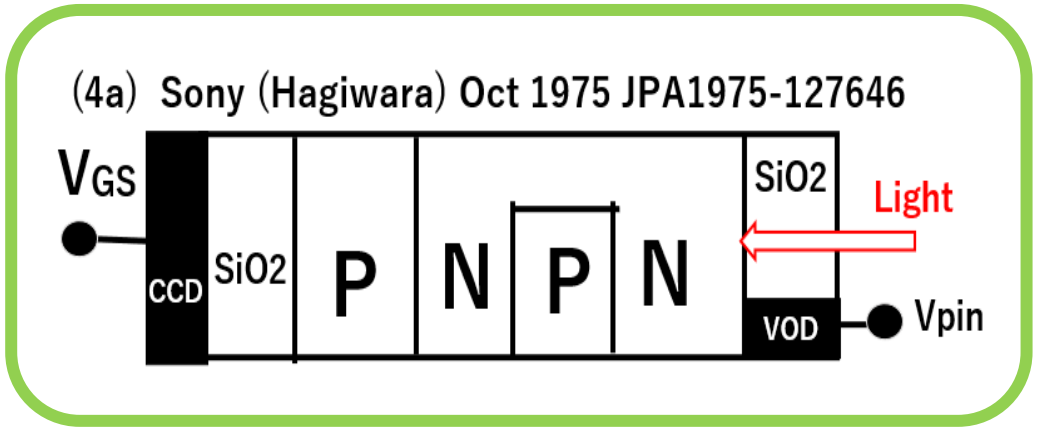
（３）１９７５年６月に　オランダの Philips社により
Double 接合型の埋め込みPhotodiode が発明された。

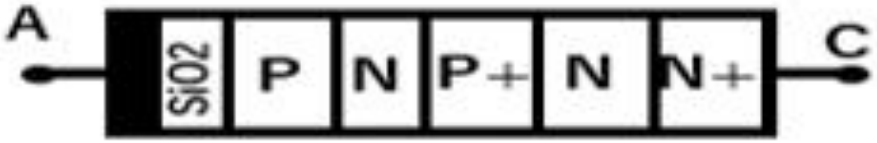
（４）１９７５年１０月２３日に　Sony（萩原）は
Global Shutter 機能付きのDouble & Triple接合型の
残像のないPinned Photodiode が発明した。

（５）１９７５年１１月１０日に　Sony（萩原）は
基板(N)にPNP Double接合型を形成して VOD付の
残像のない Pinned Photodiode を発明した。

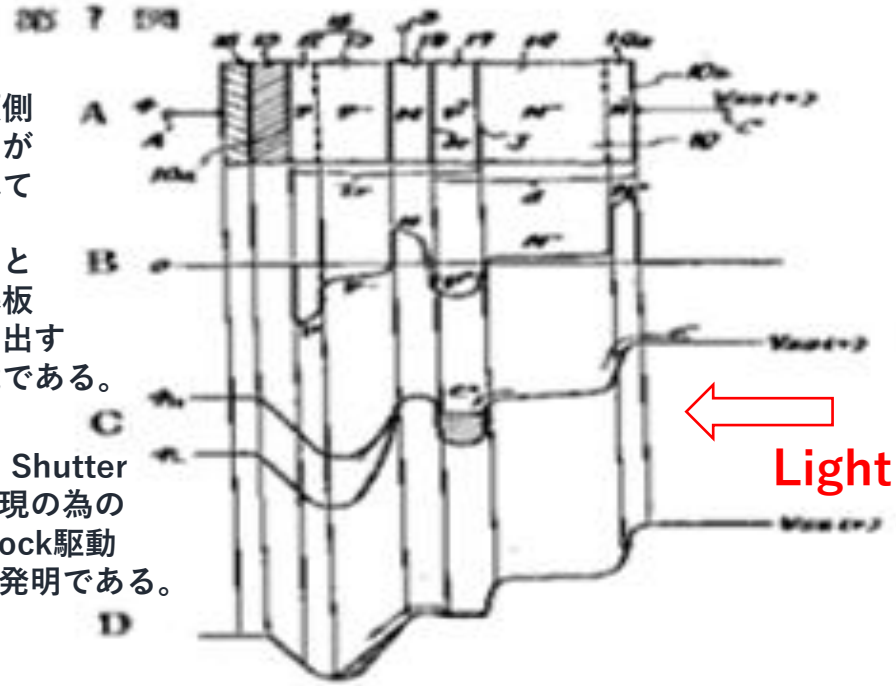
（６）１９７７年にSony（萩原）は PNPN(Thyristor)構造
の受光素子において　Punch-thru Action を利用して
残像のない電子Shutter Clock 駆動方式を発明した。

（７）１９７８年９月　SSDM1978 にて　Sony（萩原）は
残像のない　短波長青色光の感度特性にすぐれ表面暗電流
雑音の少ないDouble 接合型のPinned Photodiode を世界で
初めて開発し日本語で発表の日本国内開催の学会で報告した。





受光表面と反対の基板側に深奥電荷が掃き出されている。電荷も受光表面と反対側の基板方向に掃き出すことが可能である。



Global Shutter機能実現の為の三値Clock駆動方式の発明である。

Pinned Photodiodeの発明と開発努力

（１）１９７０年以前は　Single 接合型受光素子だった。
（２）１９７０年にCCD/MOS容量型受光素子が発明された。

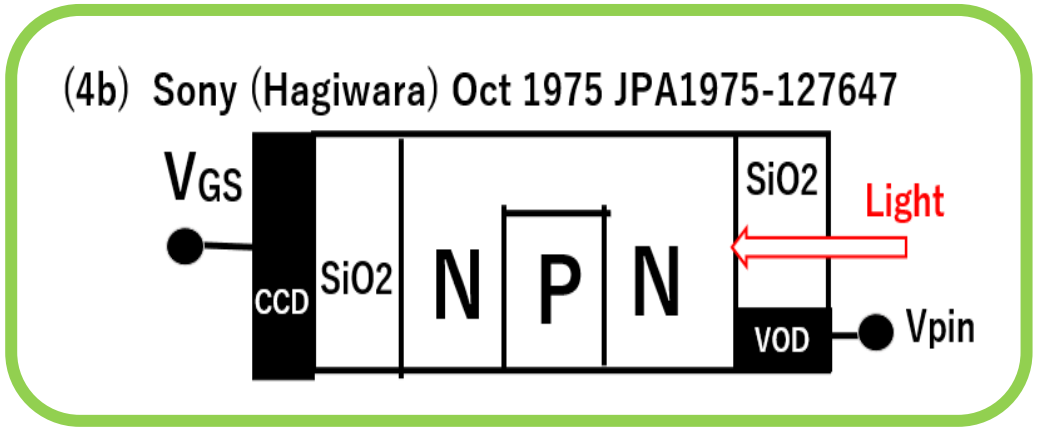
（３）１９７５年６月に　オランダの Philips社により
Double 接合型の埋め込みPhotodiode が発明された。

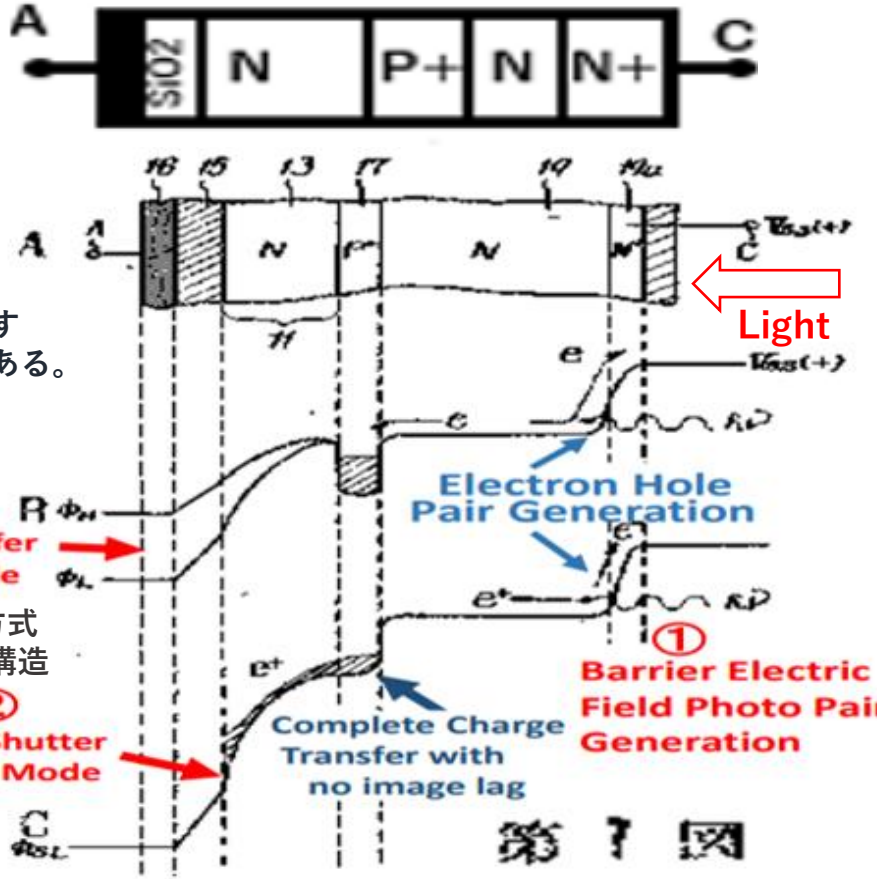
（４）１９７５年１０月２３日に　Sony（萩原）は
Global Shutter 機能付きのDouble & Triple接合型の
残像のないPinned Photodiode が発明した。

（５）１９７５年１１月１０日に　Sony（萩原）は
基板(N)にPNP Double接合型を形成して VOD付の
残像のない Pinned Photodiode を発明した。

（６）１９７７年にSony（萩原）は PNPN(Thyristor)構造
の受光素子において　Punch-thru Action を利用して
残像のない電子Shutter Clock 駆動方式を発明した。

（７）１９７８年９月　SSDM1978 にて　Sony（萩原）は
残像のない　短波長青色光の感度特性にすぐれ表面暗電流
雑音の少ないDouble 接合型のPinned Photodiode を世界で
初めて開発し日本語で発表の日本国内開催の学会で報告した。





Pinned Photodiodeの発明と開発努力

（１）１９７０年以前は　Single 接合型受光素子だった。
（２）１９７０年にCCD/MOS容量型受光素子が発明された。

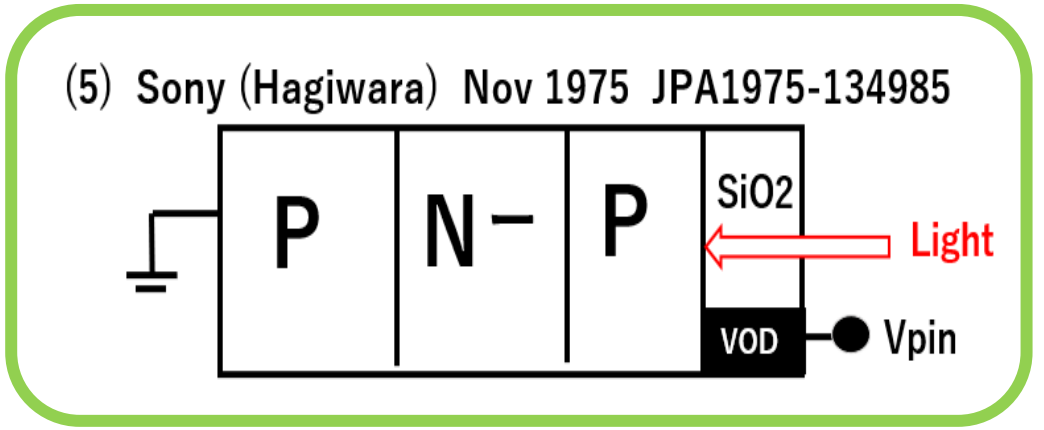
（３）１９７５年６月に　オランダの Philips社により
Double 接合型の埋め込みPhotodiode が発明された。

（４）１９７５年１０月２３日に　Sony（萩原）は
Global Shutter 機能付きのDouble & Triple接合型の
残像のないPinned Photodiode が発明した。

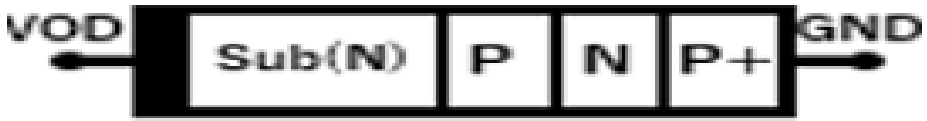
（５）１９７５年１１月１０日に　Sony（萩原）は
基板(N)にPNP Double接合型を形成して VOD付の
残像のない Pinned Photodiode を発明した。

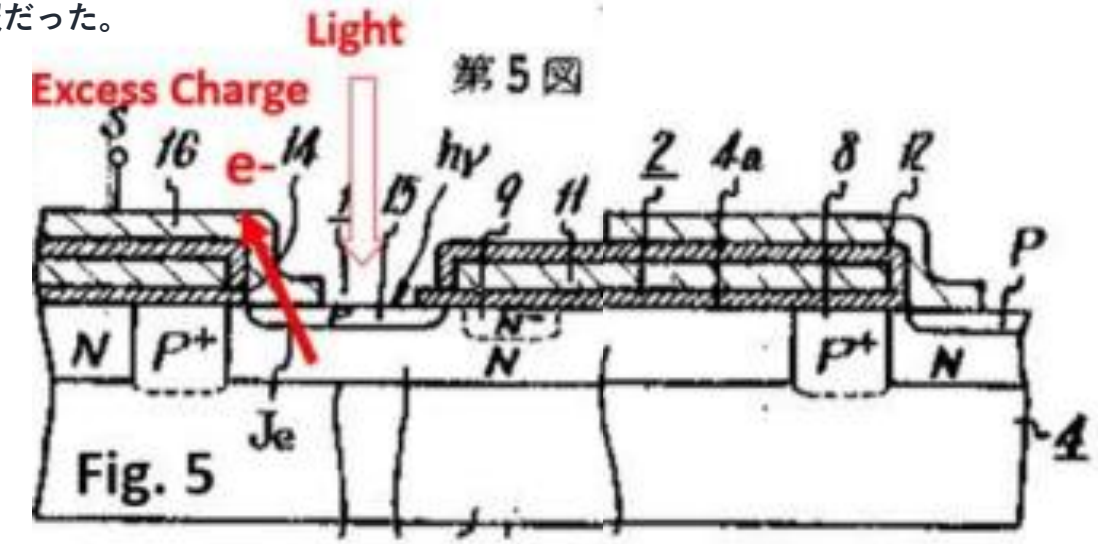
（６）１９７７年にSony（萩原）は PNPN(Thyristor)構造
の受光素子において　Punch-thru Action を利用して
残像のない電子Shutter Clock 駆動方式を発明した。

（７）１９７８年９月　SSDM1978 にて　Sony（萩原）は
残像のない　短波長青色光の感度特性にすぐれ表面暗電流
雑音の少ないDouble 接合型のPinned Photodiode を世界で
初めて開発し日本語で発表の日本国内開催の学会で報告した。



受光表面側
でも過剰電荷が
掃き出せる事例
を示した。電荷
も受光表面と
反対側の基板方向
に掃き出す事は
周知情報だった。





Pinned Photodiodeの発明と開発努力

（１）１９７０年以前は　Single 接合型受光素子だった。
（２）１９７０年にCCD/MOS容量型受光素子が発明された。

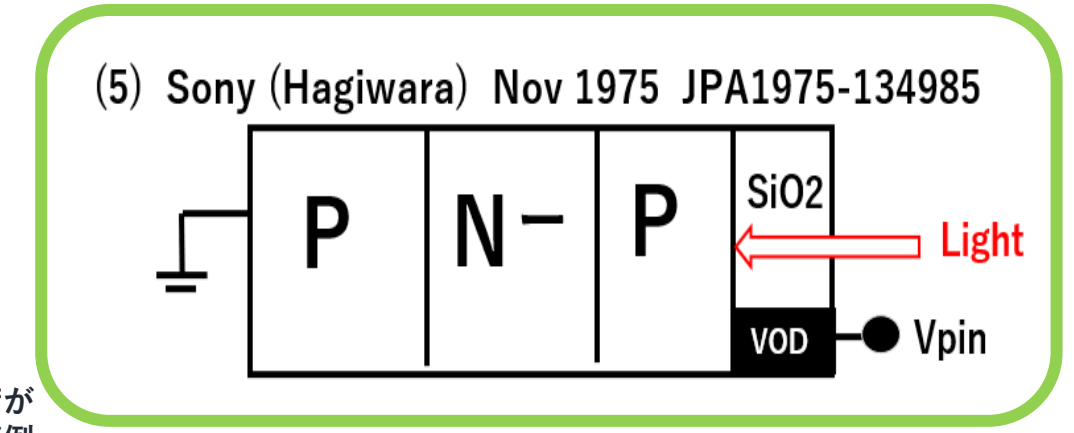
（３）１９７５年６月に　オランダの Philips社により
Double 接合型の埋め込みPhotodiode が発明された。

（４）１９７５年１０月２３日に　Sony（萩原）は
Global Shutter 機能付きのDouble & Triple接合型の
残像のないPinned Photodiode が発明した。

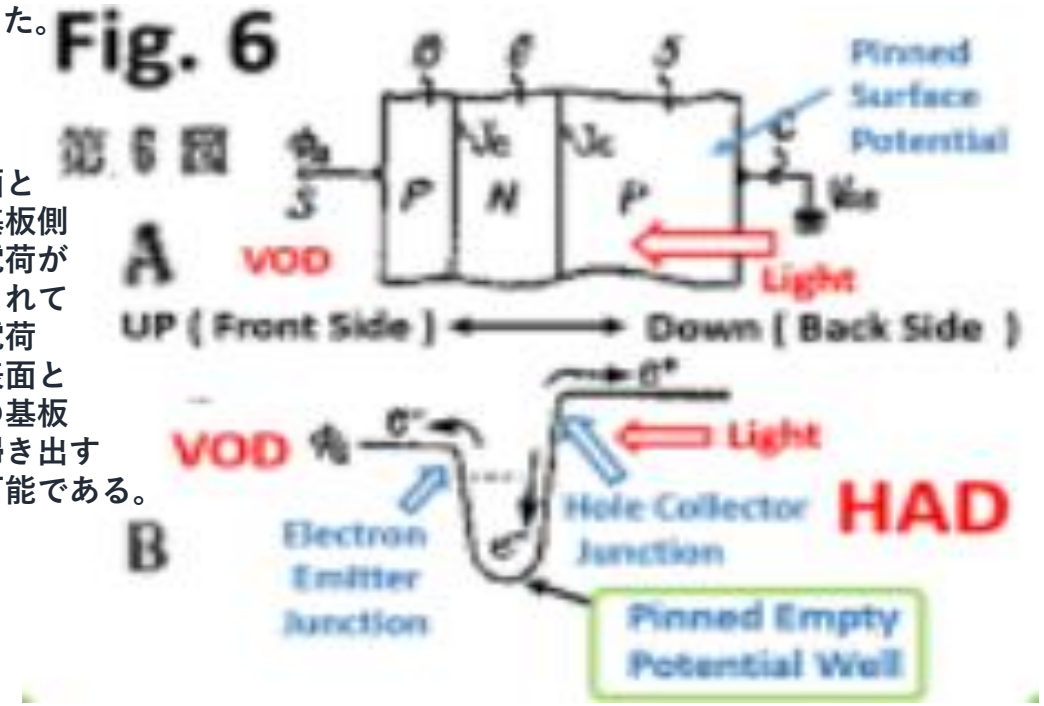
（５）１９７５年１１月１０日に　Sony（萩原）は
基板(N)にPNP Double接合型を形成して VOD付の
残像のない Pinned Photodiode を発明した。

（６）１９７７年にSony（萩原）は PNPN(Thyristor)構造
の受光素子において　Punch-thru Action を利用して
残像のない電子Shutter Clock 駆動方式を発明した。

（７）１９７８年９月　SSDM1978 にて　Sony（萩原）は
残像のない　短波長青色光の感度特性にすぐれ表面暗電流
雑音の少ないDouble 接合型のPinned Photodiode を世界で
初めて開発し日本語で発表の日本国内開催の学会で報告した。



受光表面側
でも過剰電荷が
掃き出せる事例
を示した。電荷
も受光表面と
反対側の基板方向
に掃き出す事は
周知情報だった。



受光表面と
反対の基板側
に深奥電荷が
掃き出されて
いる。電荷
も受光表面と
反対側の基板
方向に掃き出す
ことが可能である。

Pinned Photodiodeの発明と開発努力

（１）１９７０年以前は　Single 接合型受光素子だった。
（２）１９７０年にCCD/MOS容量型受光素子が発明された。

（３）１９７５年６月に　オランダの Philips社により
Double 接合型の埋め込みPhotodiode が発明された。

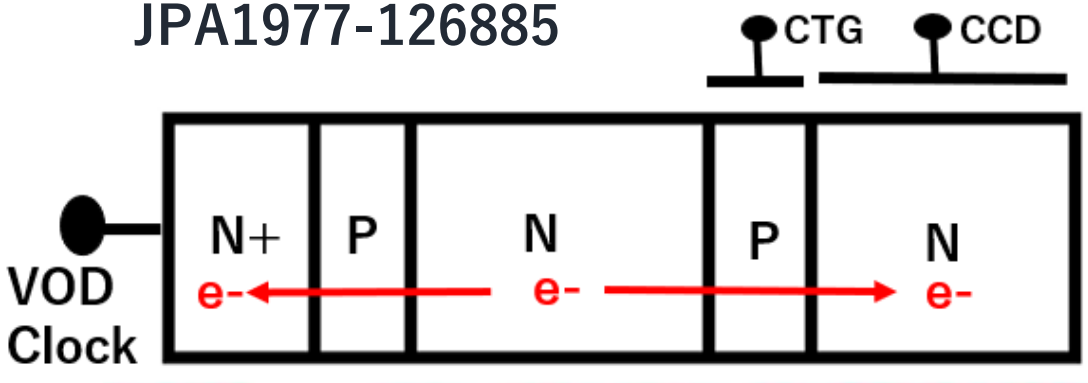
（４）１９７５年１０月２３日に　Sony（萩原）は
Global Shutter 機能付きのDouble & Triple接合型の
残像のないPinned Photodiode が発明した。

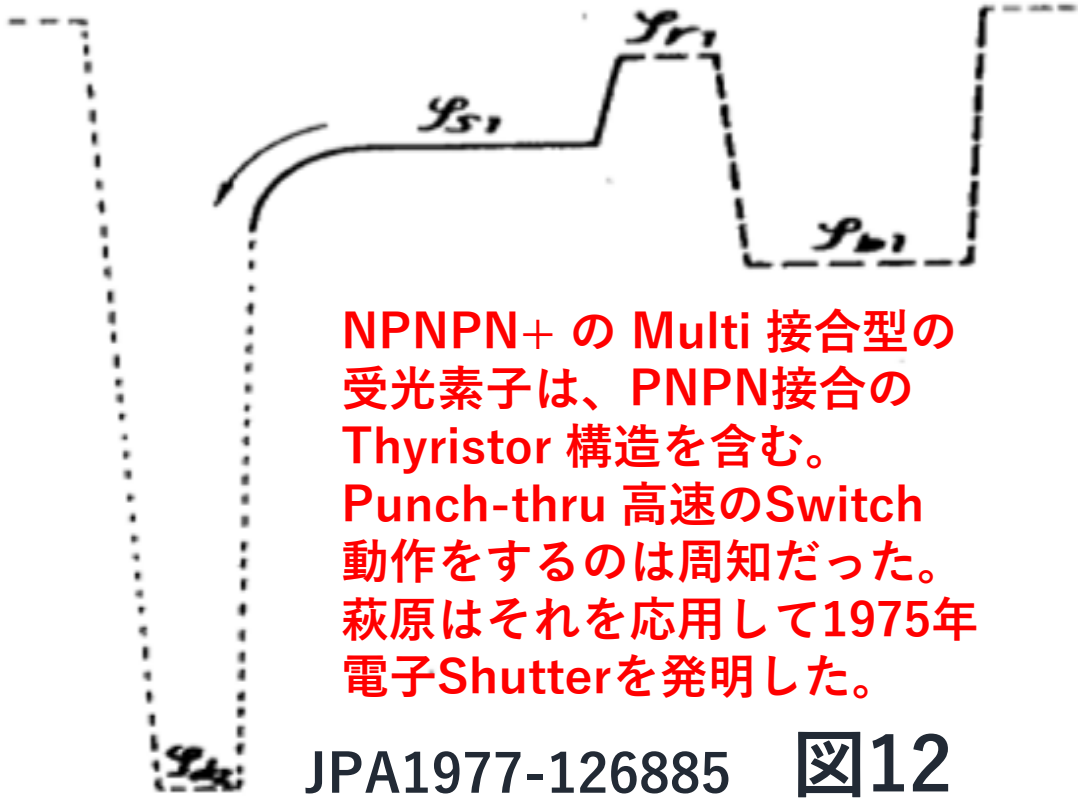
（５）１９７５年１１月１０日に　Sony（萩原）は
基板(N)にPNP Double接合型を形成して VOD付の
残像のない Pinned Photodiode を発明した。

（６）１９７７年にSony（萩原）は PNPN(Thyristor)構造
の受光素子において　Punch-thru Action を利用して
残像のない電子Shutter Clock 駆動方式を発明した。

（７）１９７８年９月　SSDM1978 にて　Sony（萩原）は
残像のない　短波長青色光の感度特性にすぐれ表面暗電流
雑音の少ないDouble 接合型のPinned Photodiode を世界で
初めて開発し日本語で発表の日本国内開催の学会で報告した。

JPA1977-126885





NPNPN+ の Multi 接合型の
受光素子は、PNPN接合の
Thyristor 構造を含む。
Punch-thru 高速のSwitch
動作をするのは周知だった。
萩原はそれを応用して1975年
電子Shutterを発明した。

JPA1977-126885　図12

OFD

Pinned Photodiodeの発明と開発努力

（1）１９７０年以前は　Single 接合型受光素子だった。
（2）１９７０年にCCD/MOS容量型受光素子が発明された。

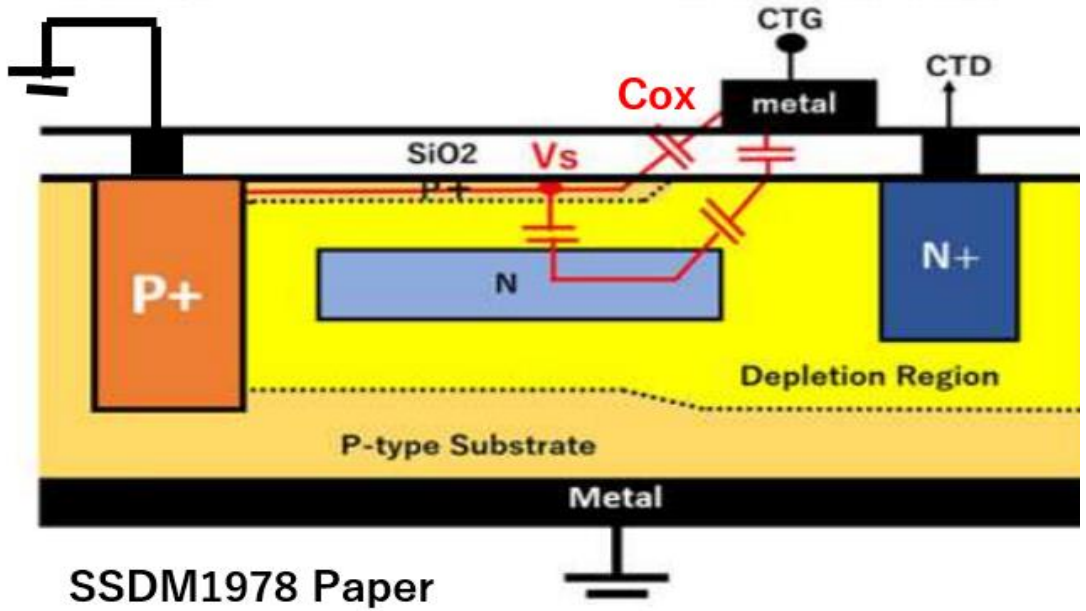
（3）１９７５年６月に　オランダの Philips社により
Double 接合型の埋め込みPhotodiode が発明された。

（4）１９７５年１０月２３日に　Sony（萩原）は
Global Shutter 機能付きのDouble & Triple接合型の
残像のないPinned Photodiode が発明した。

（5）１９７５年１１月１０日に　Sony（萩原）は
基板(N)にPNP Double接合型を形成して VOD付の
残像のない Pinned Photodiode を発明した。

（6）１９７７年にSony（萩原）は PNPN(Thyristor)構造
の受光素子において　Punch-thru Action を利用して
残像のない電子Shutter Clock 駆動方式を発明した。

（7）１９７８年９月　SSDM1978 にて　Sony（萩原）は
残像のない　短波長青色光の感度特性にすぐれ表面暗電流
雑音の少ないDouble 接合型のPinned Photodiode を世界で
初めて開発し日本語で発表の日本国内開催の学会で報告した



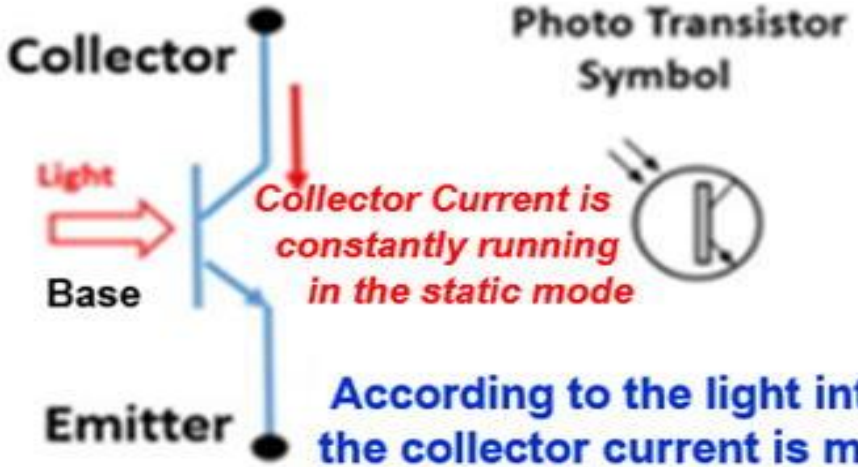
Yoshiaki Hagiwara, Motoaki Abe and Chikara Okada, "A 380H X 488V CCD Imager with Narrow Channel Transfer Gates", Proceeding of the 9th Conference on Solid State Devices, Tokyo 1977, Japanese Journal of Applied Physics, Volume 18 Sup 18-1, pp. 335-340 November 1979.

SONY HAD Sensor 1975 was hinted by SONY PNP Bipolar Transistor Process Technology

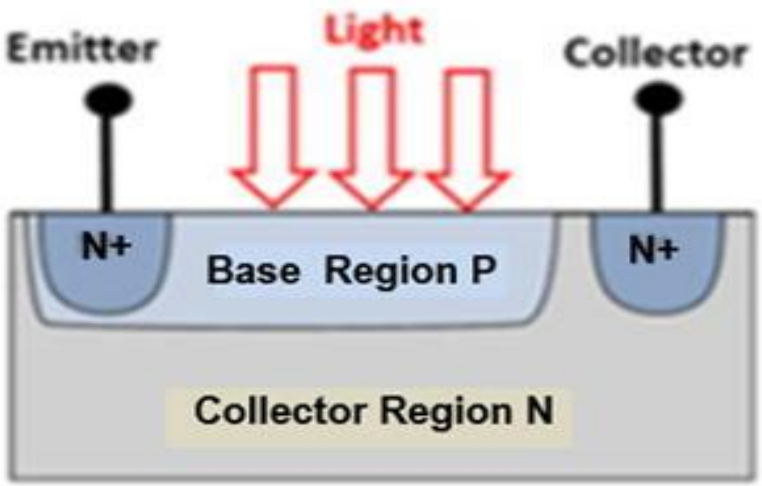
Conventional Static Phototransistor

(by John Northrup Shive , 1950)

Large Current Output

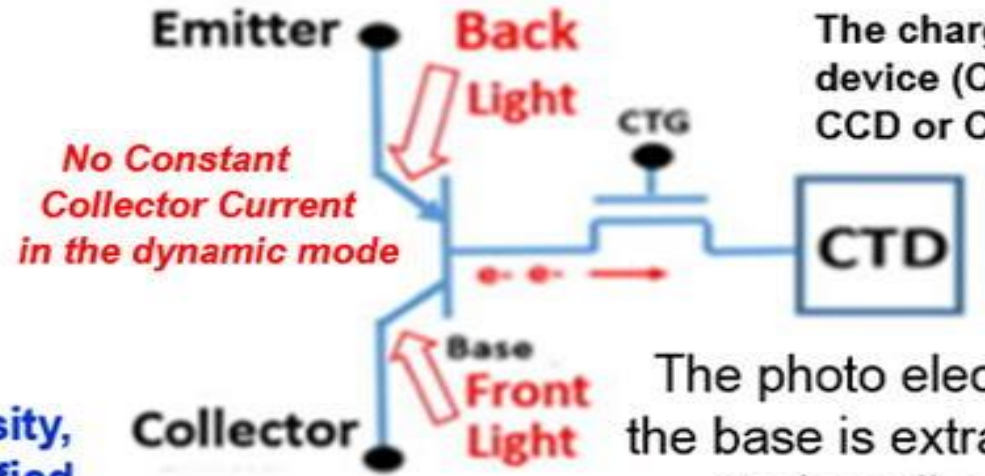


According to the light intensity, the collector current is modified in the conventional phototransistor



Dynamic Phototransistor Operation with lightly doped base region

Sony original Hole Accumulation Diode (HAD)



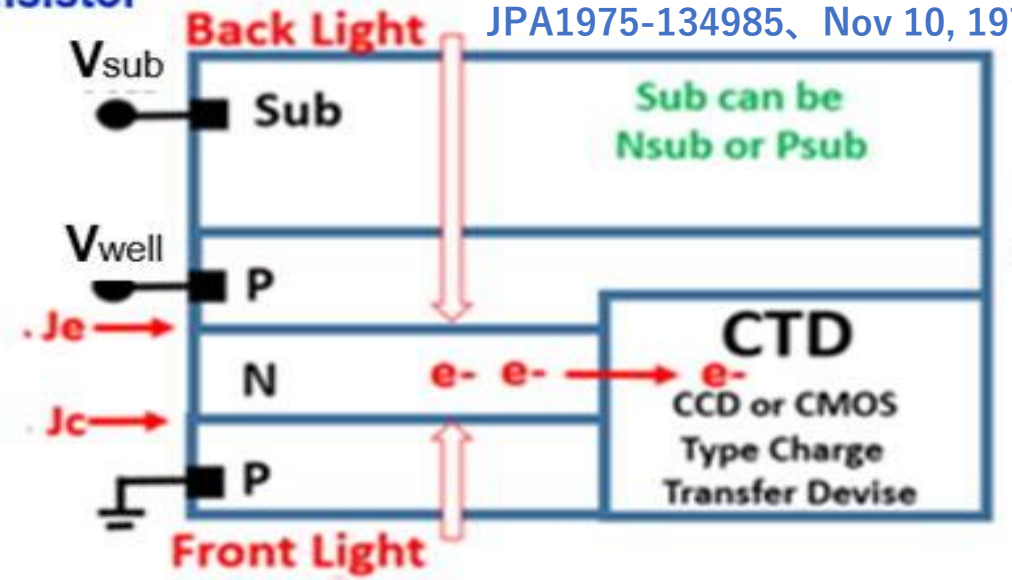
The charge transfer device (CTD) can be CCD or CMOS type.

Small Charge Packet Output

The photo electrons stored in the base is extracted completely to the adjacent CTD.

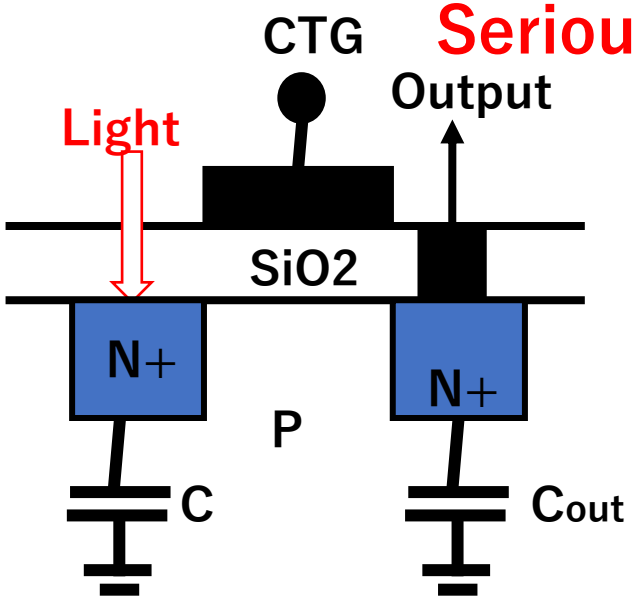
Hagiwara, 1975

JPA1975-134985、Nov 10, 1975

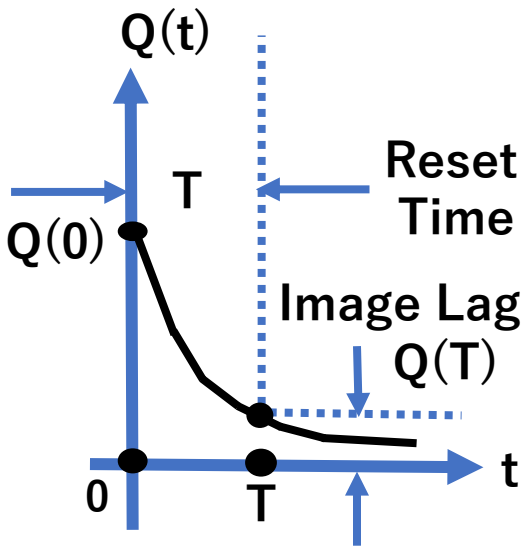


Complete Charge Extraction from the N base region for low image lag and high speed high quality action pictures

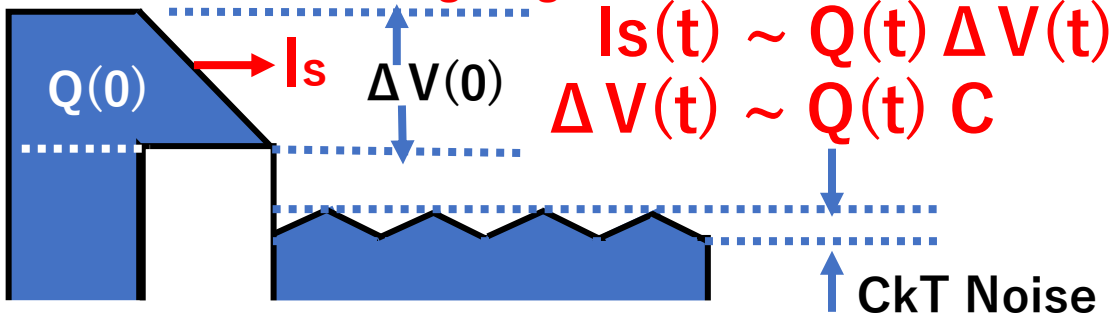
1T1C型 Dynamic Photodiodeの問題点



Serious Image Lag

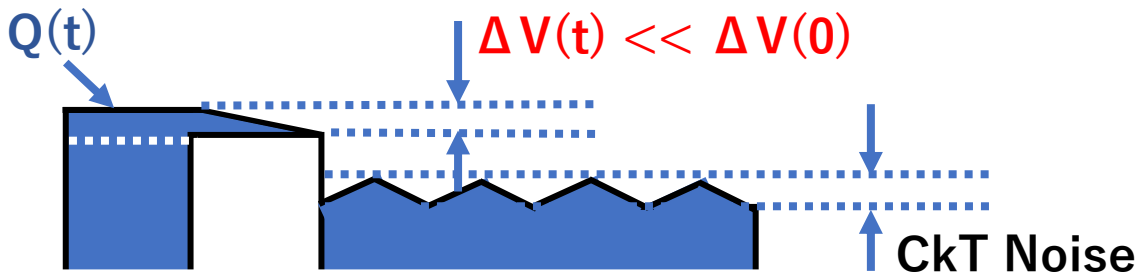


1T1C型 Photodiode with Image Lag



$Is(t) \sim Q(t)\,\Delta V(t)$

$\Delta V(t) \sim Q(t)\,C$

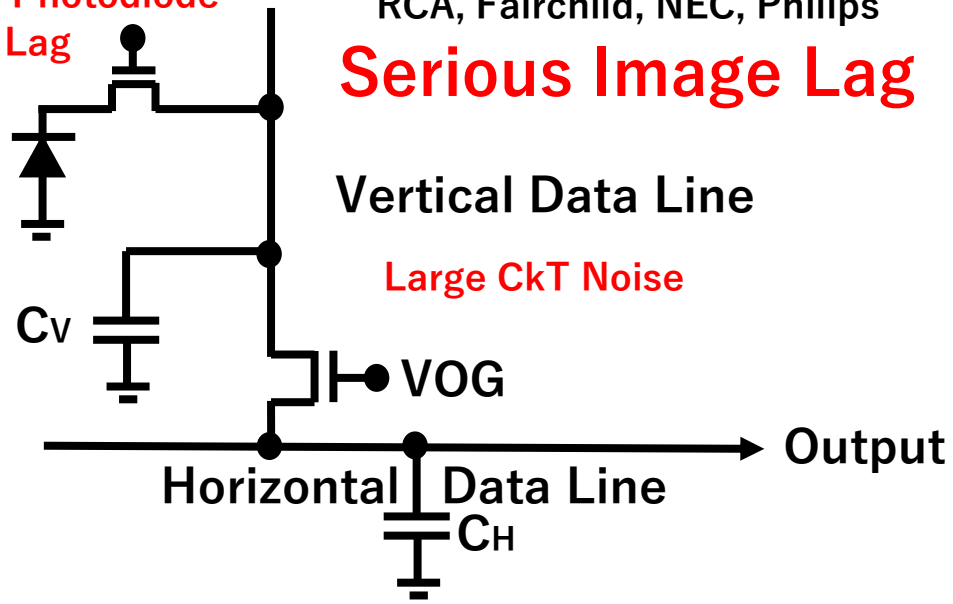


Before Invention of CCD in 1970,

1T1C型 N+P Photodiode with Image Lag

RCA, Fairchild, NEC, Philips

Serious Image Lag

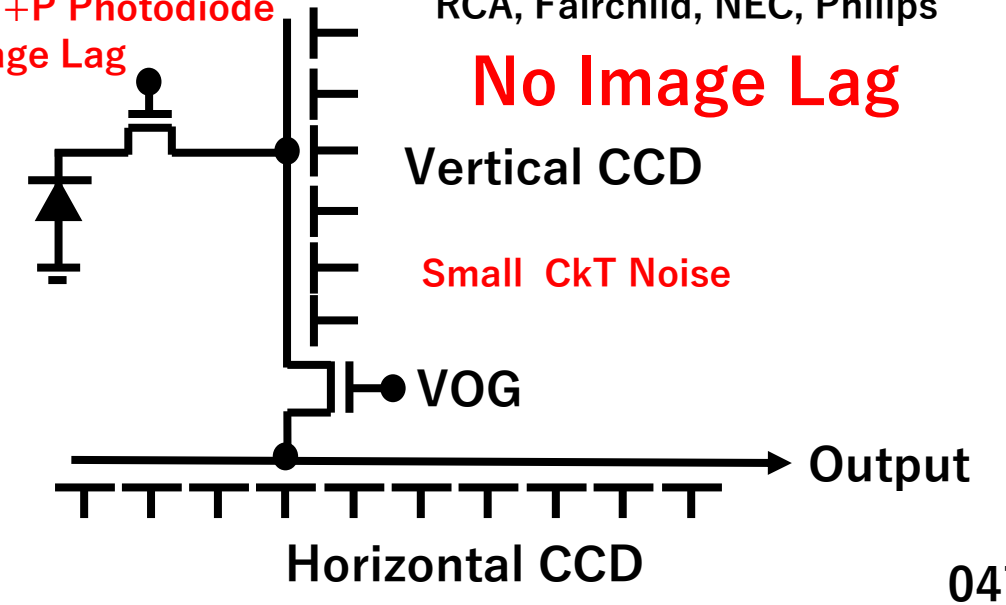


After Invention of CCD in 1970,

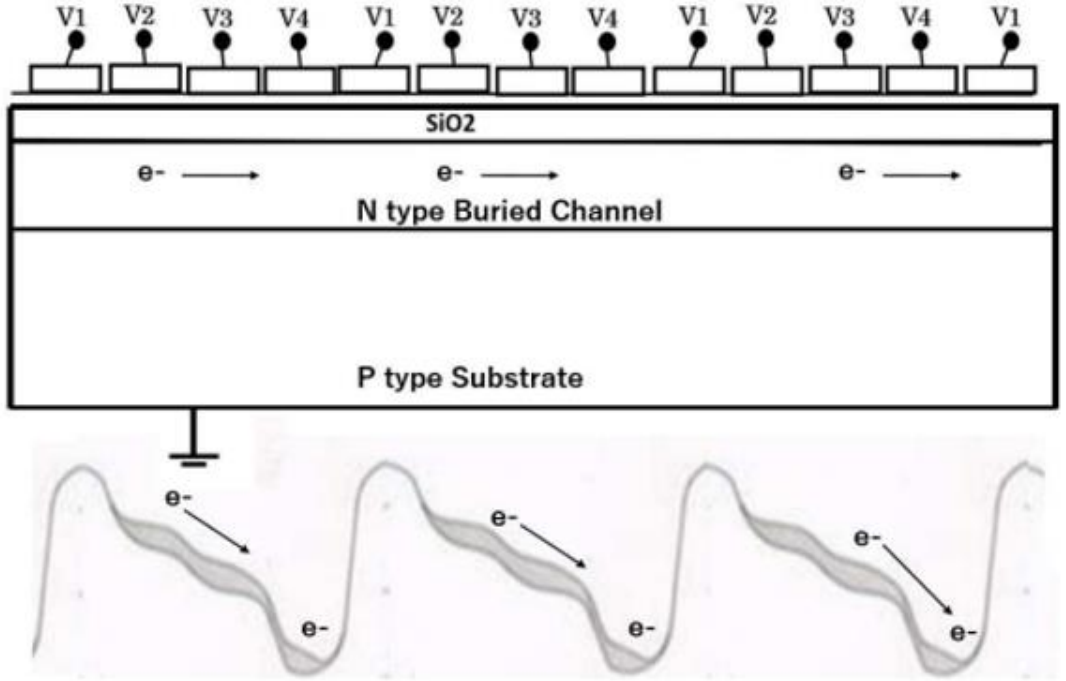
1T1C型 N+P Photodiode with Image Lag

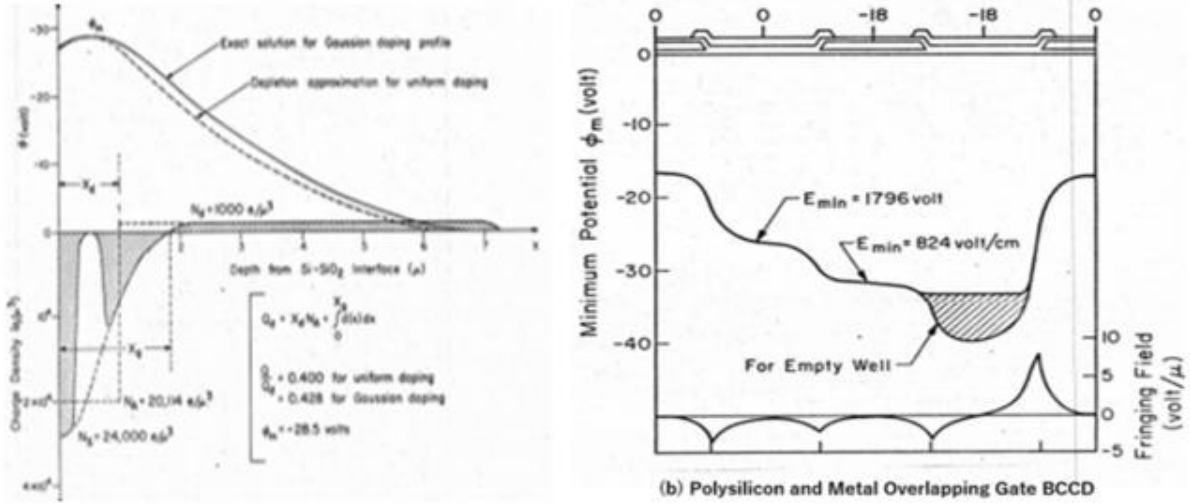
RCA, Fairchild, NEC, Philips

No Image Lag



Hagiwara(Daimon), ISSCC1974 Student PhD Paper on Buried Channel Charge Coupled Device (CCD)



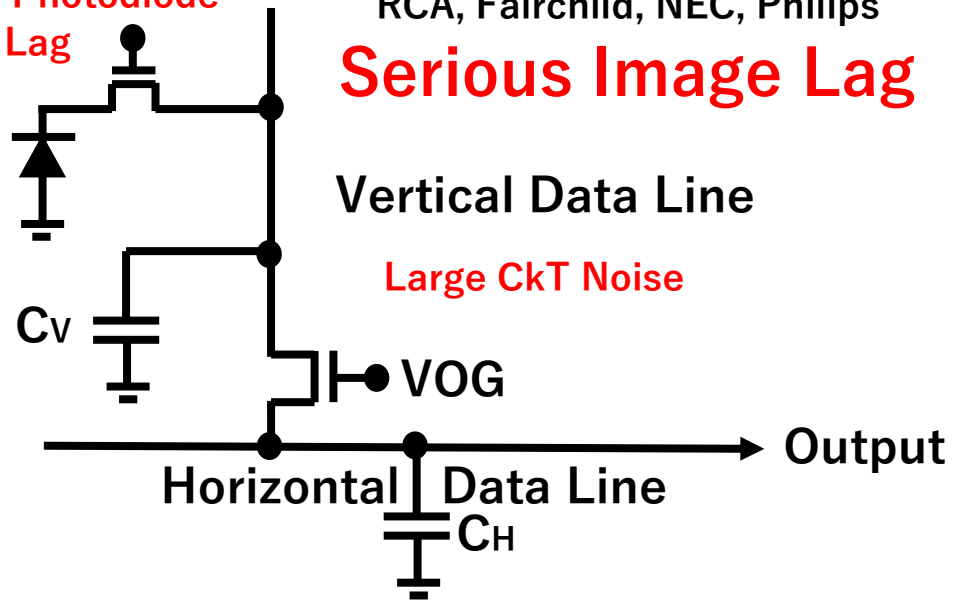


Before Invention of CCD in 1970,

T1C型　N+P Photodiode with Image Lag

RCA, Fairchild, NEC, Philips

Serious Image Lag

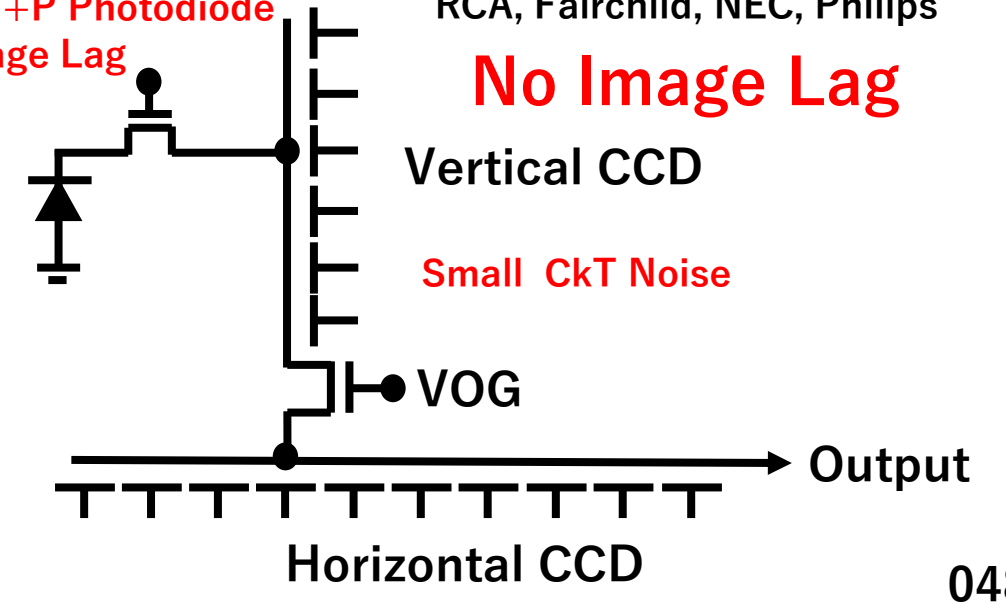


After Invention of CCD in 1970,

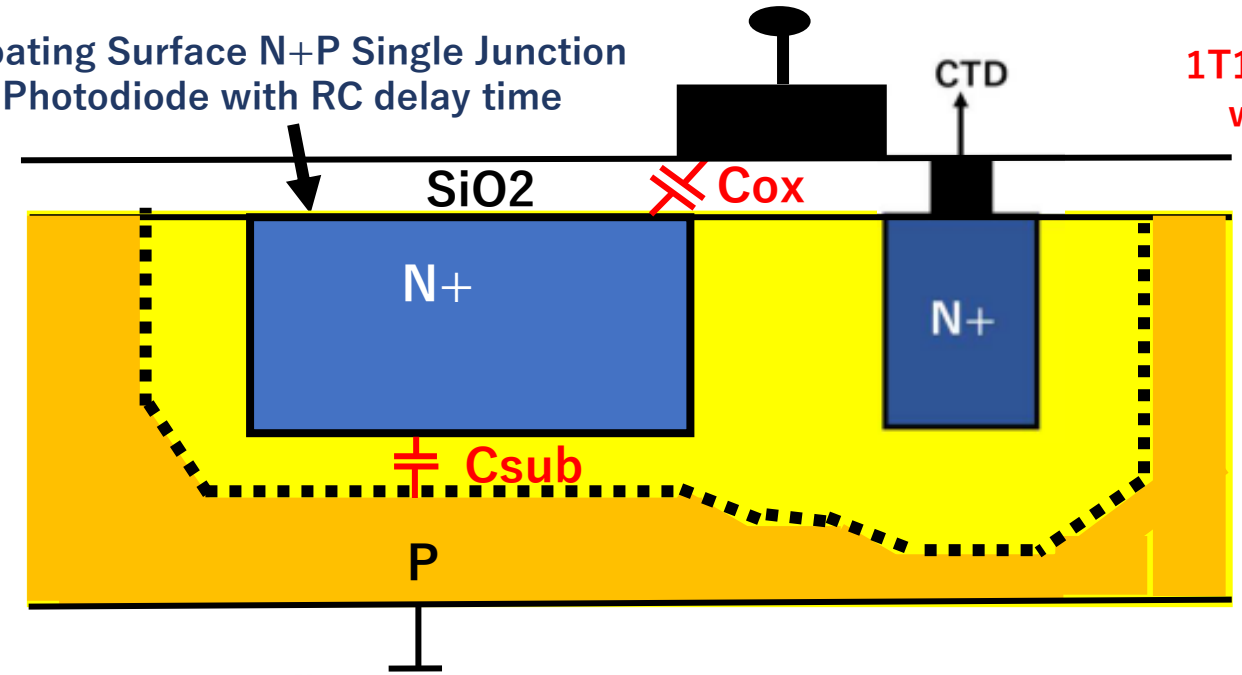
1T1C型　N+P Photodiode with Image Lag

RCA, Fairchild, NEC, Philips

No Image Lag



Floating Surface N+P Single Junction
Photodiode with RC delay time

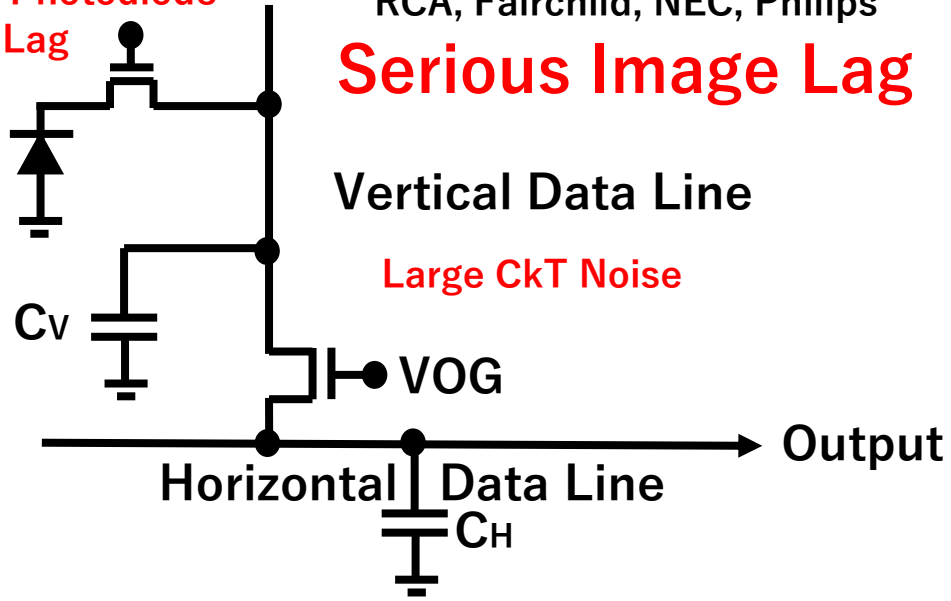


Before Invention of CCD in 1970,

1T1C型　N+P Photodiode
with Image Lag

RCA, Fairchild, NEC, Philips

Serious Image Lag

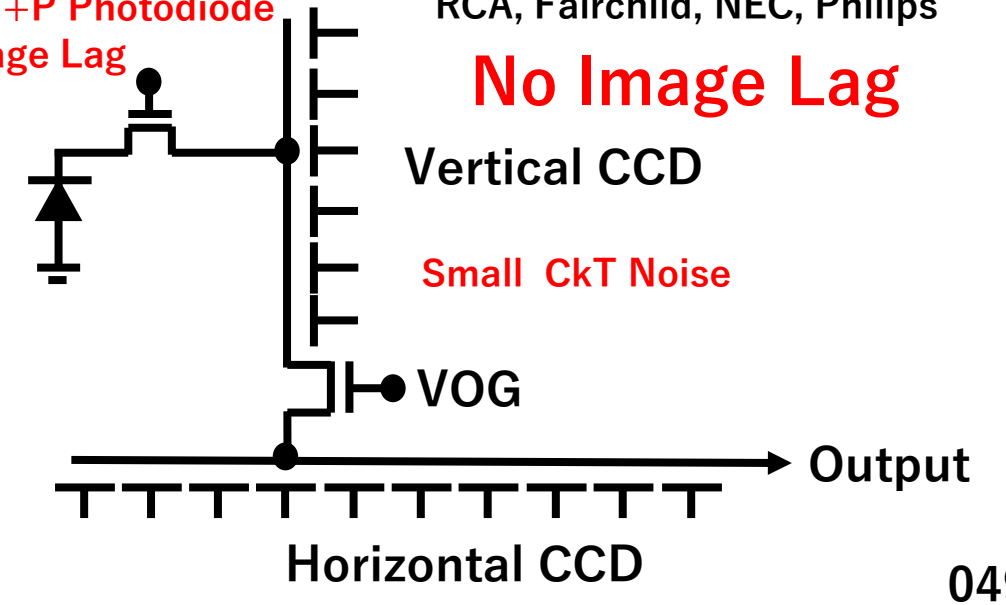


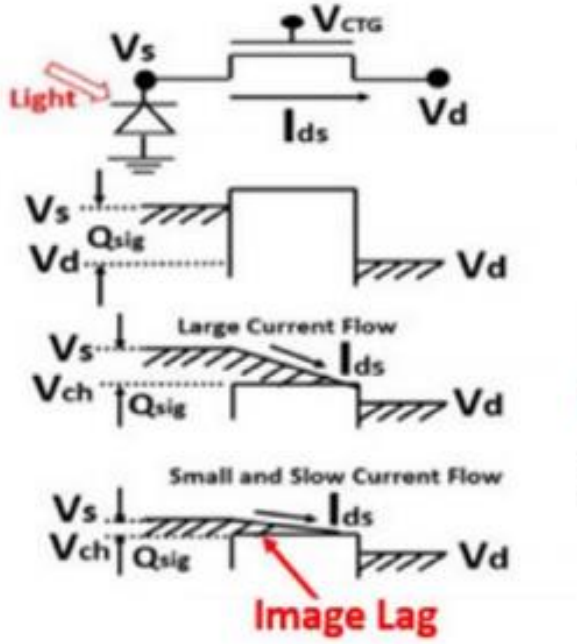
After Invention of CCD in 1970,

1T1C型　N+P Photodiode
with Image Lag

RCA, Fairchild, NEC, Philips

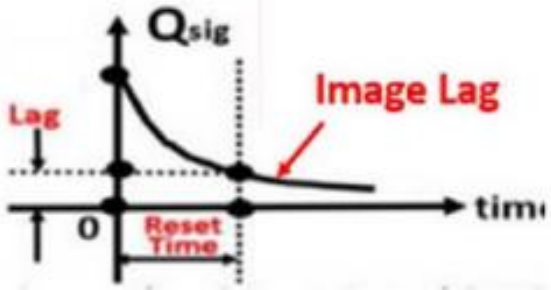
No Image Lag





$$I_{ds}(t) = I_o\ (\ V_s - V_{ch}\ )^2$$

$$Q_{sig}(t) = Q_o \exp(-t/\tau)$$



Floating Surface P+NP Double Junction
Buried Photodiode with RC delay time

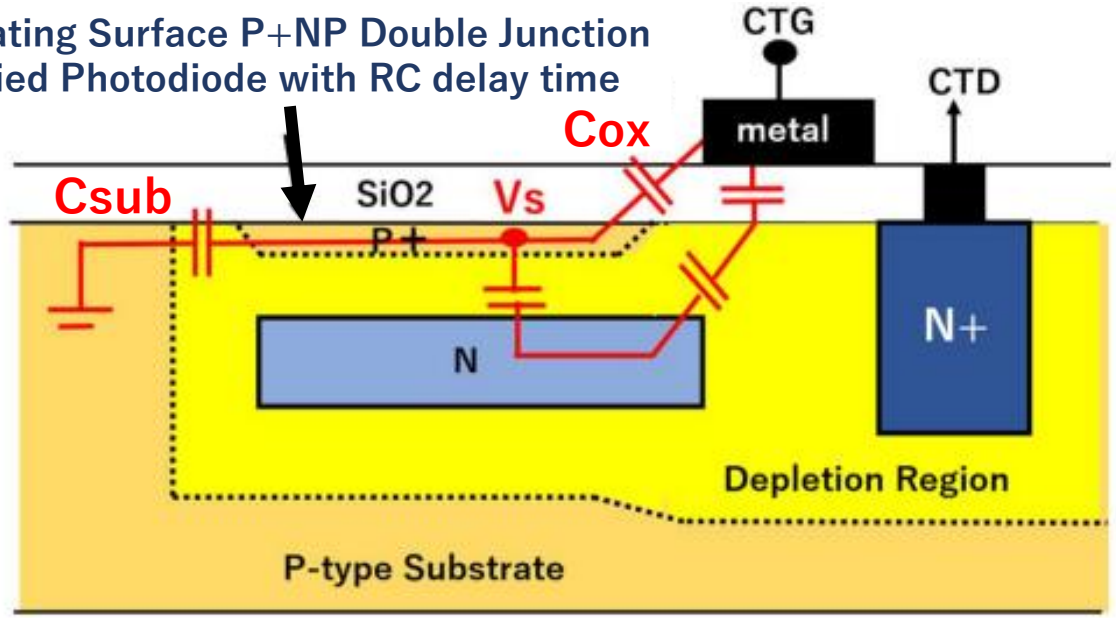
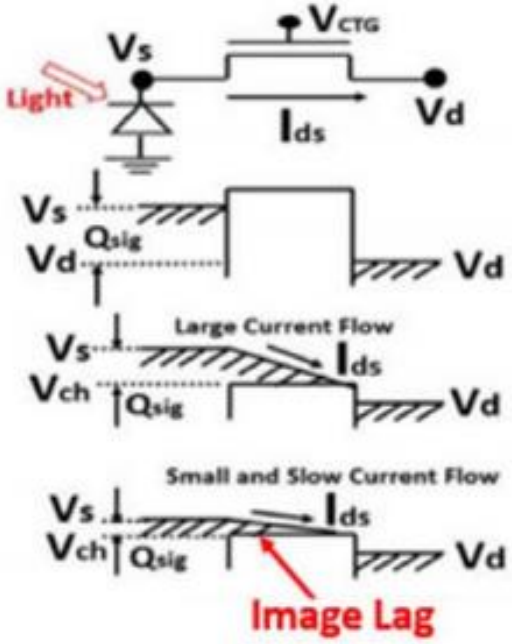
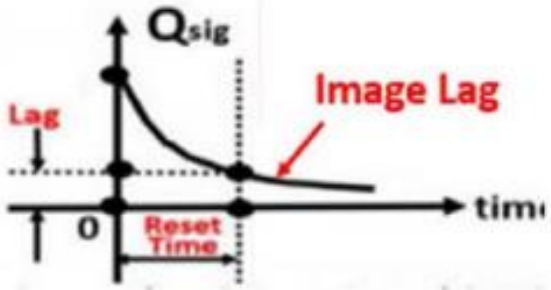


Figure 10. Capacitor Couplings of the Floating Surface P+ Hole Accumulation Region.



$$I_{ds}(t) = I_o \left(V_s - V_{ch} \right)^2$$

$$Q_{sig}(t) = Q_o \exp\left(-t/\tau\right)$$

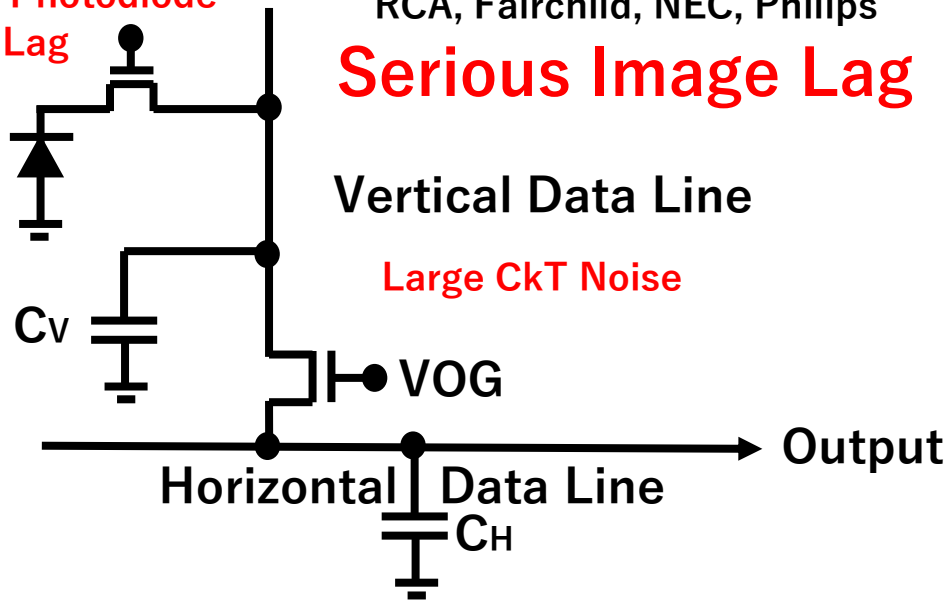


Before Invention of CCD in 1970,

1T1C型　N+P Photodiode
with Image Lag

RCA, Fairchild, NEC, Philips

Serious Image Lag

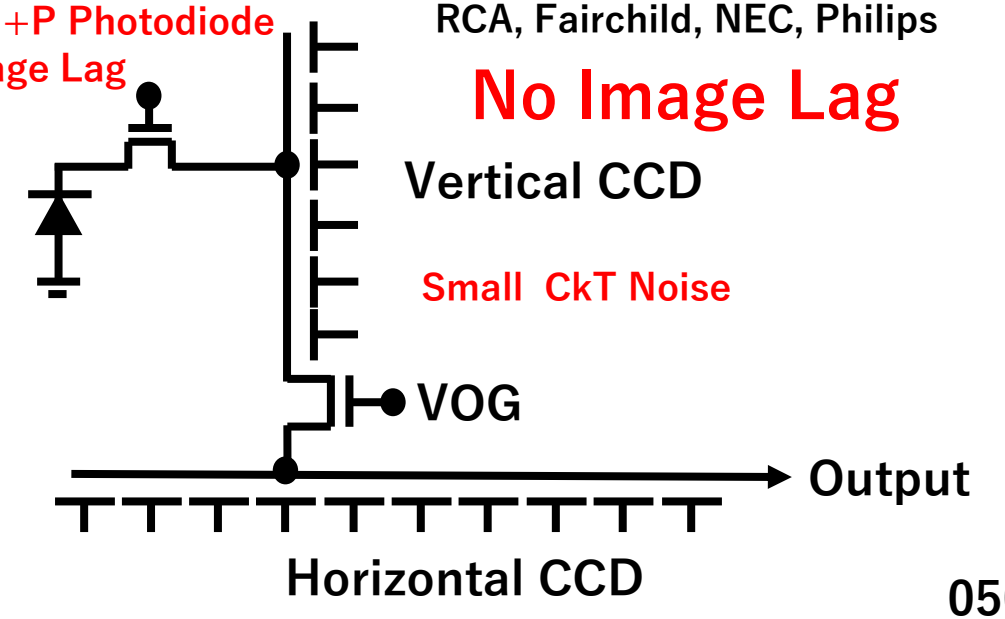


After Invention of CCD in 1970,

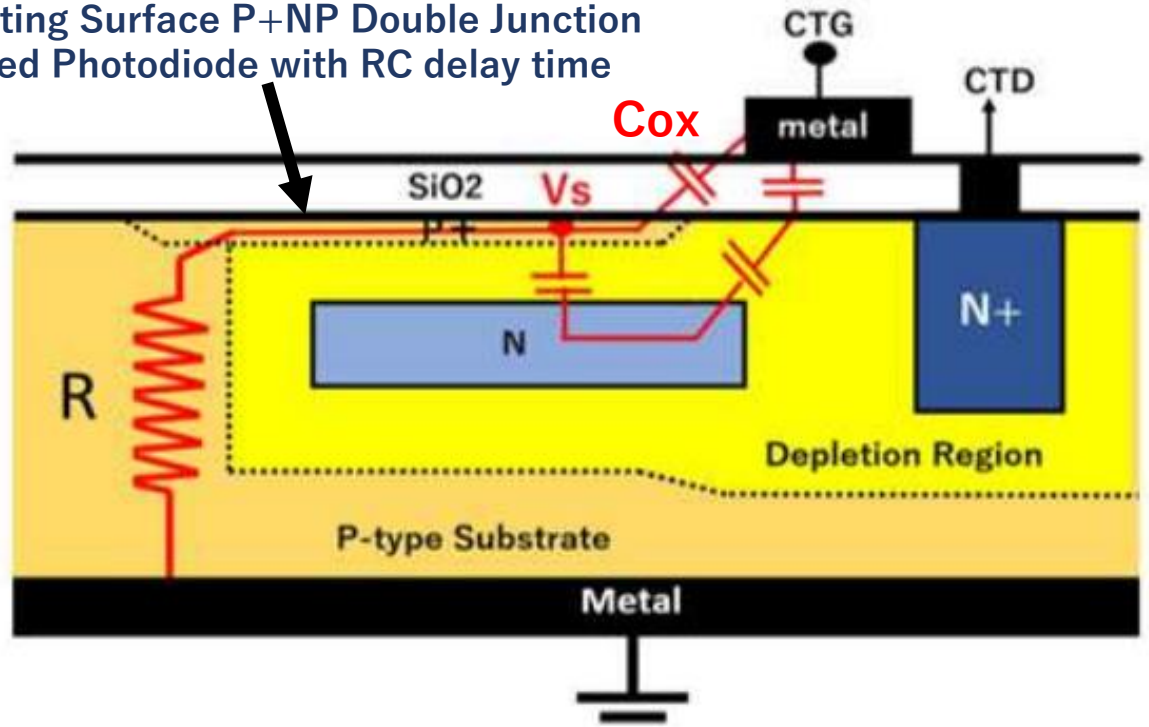
1T1C型　N+P Photodiode
with Image Lag

RCA, Fairchild, NEC, Philips

No Image Lag



Floating Surface P+NP Double Junction
Buried Photodiode with RC delay time



JPA1976-65705 on PNP junction Buired Photodiode
Priority June 9, 1975 Netherland Patent 7506795

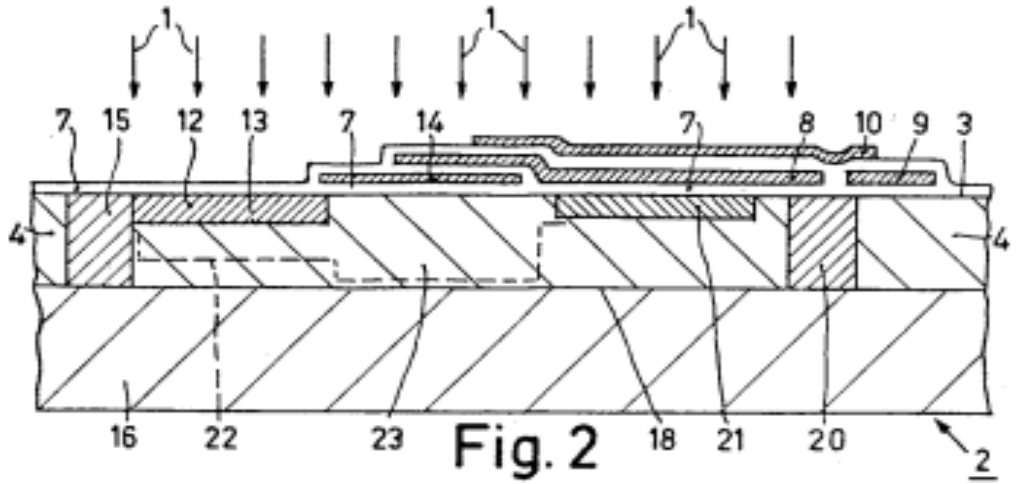


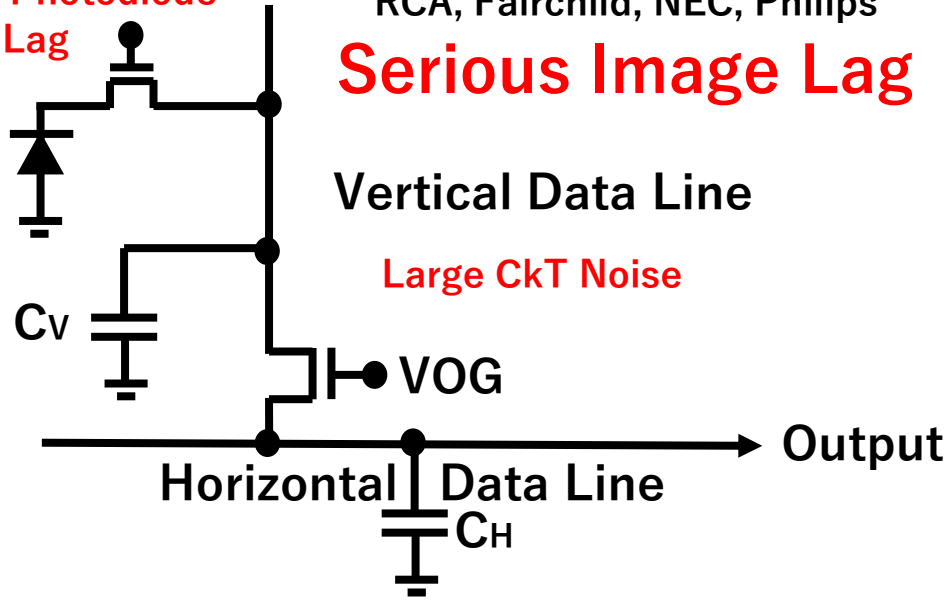
Fig. 2

Before Invention of CCD in 1970,

1T1C型 N+P Photodiode
with Image Lag

RCA, Fairchild, NEC, Philips

Serious Image Lag

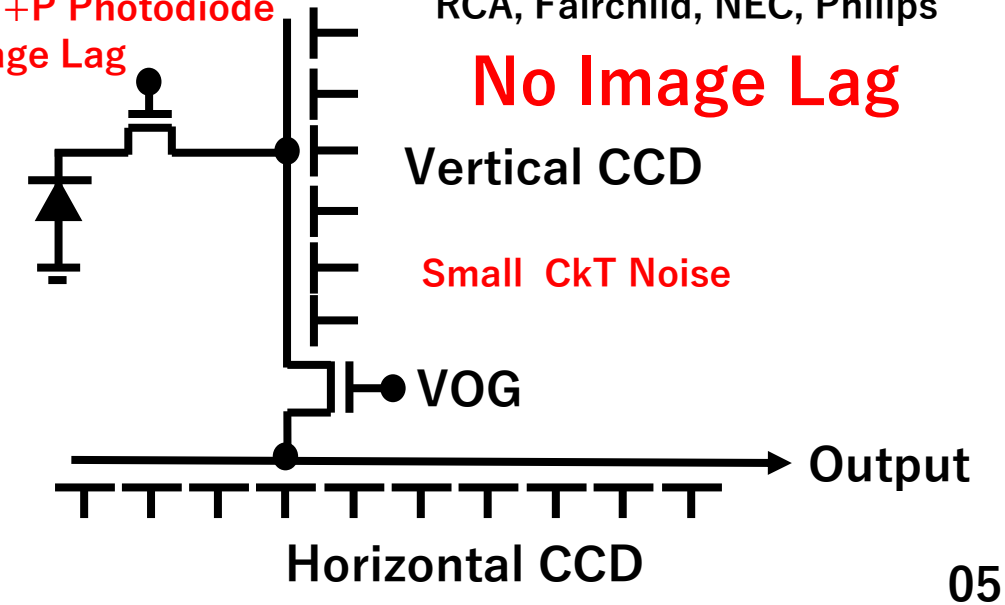


After Invention of CCD in 1970,

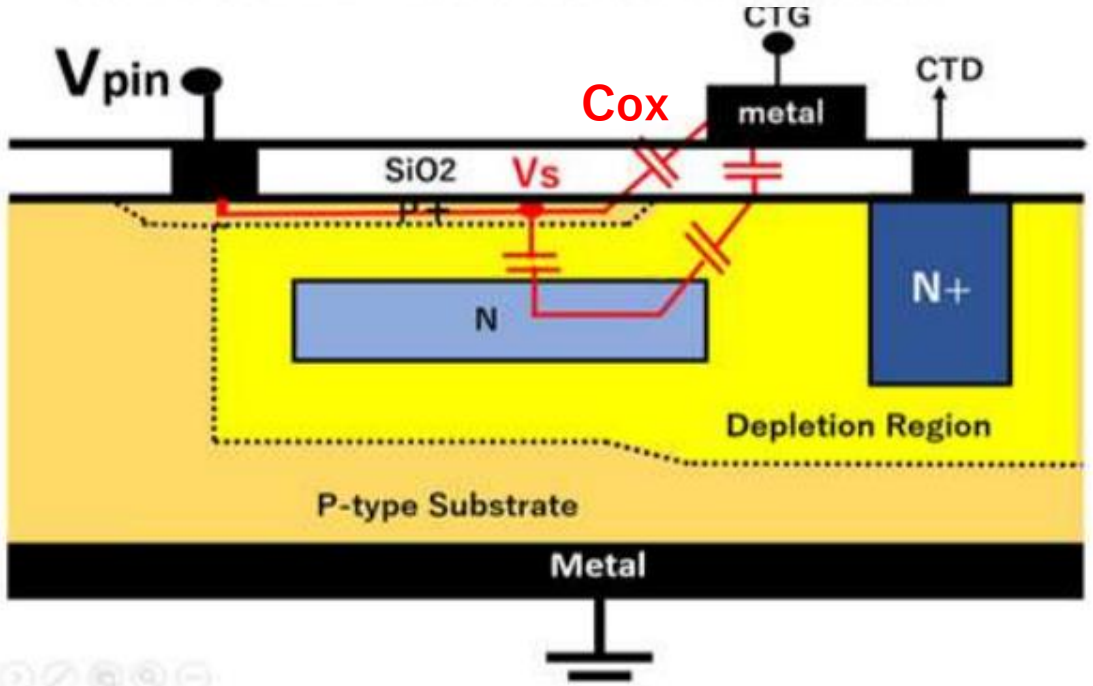
1T1C型 N+P Photodiode
with Image Lag

RCA, Fairchild, NEC, Philips

No Image Lag

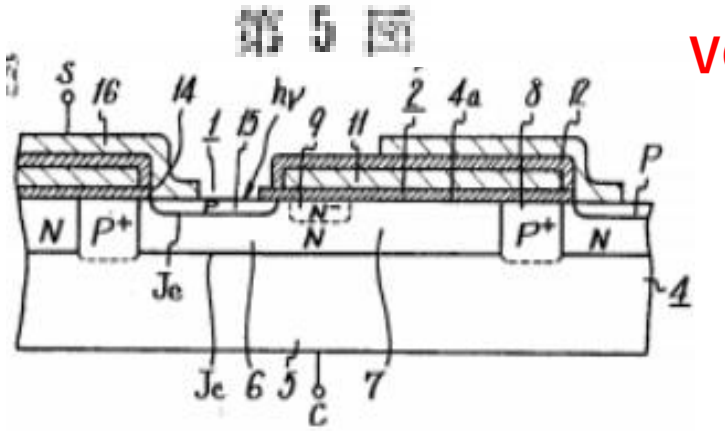


Completely Pinned P+ Surface with RC = 0 with Surface Direct Metal Contact.

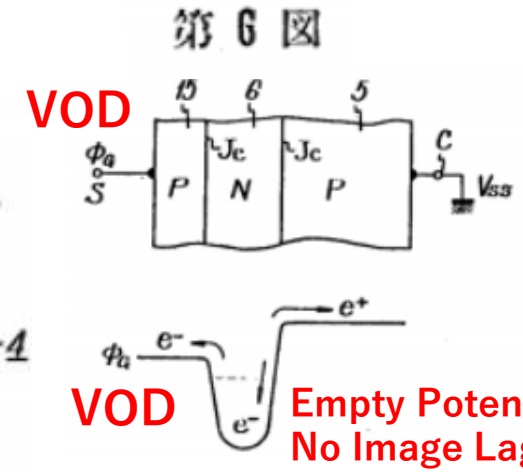


JPA1975-134985 Hagiwara, 1975

第 5 図



第 6 図

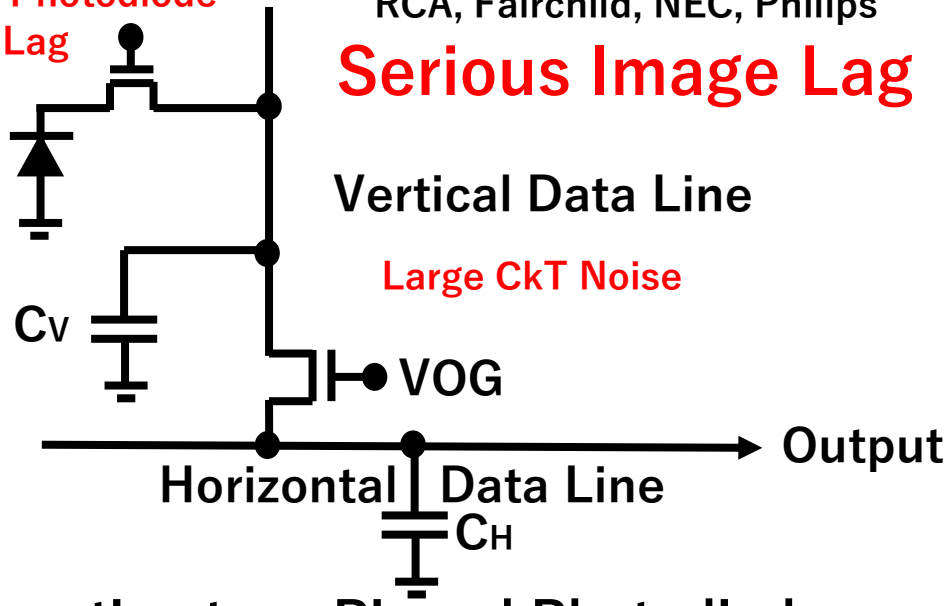


Before Invention of CCD in 1970,

1T1C型 N+P Photodiode with Image Lag

RCA, Fairchild, NEC, Philips

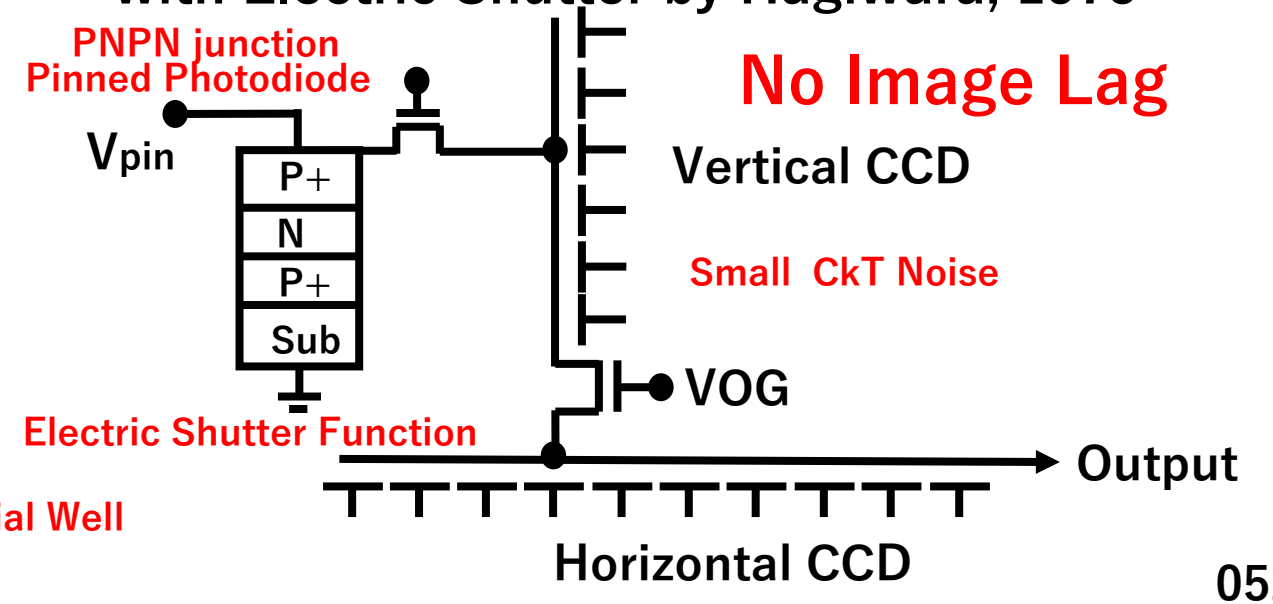
Serious Image Lag



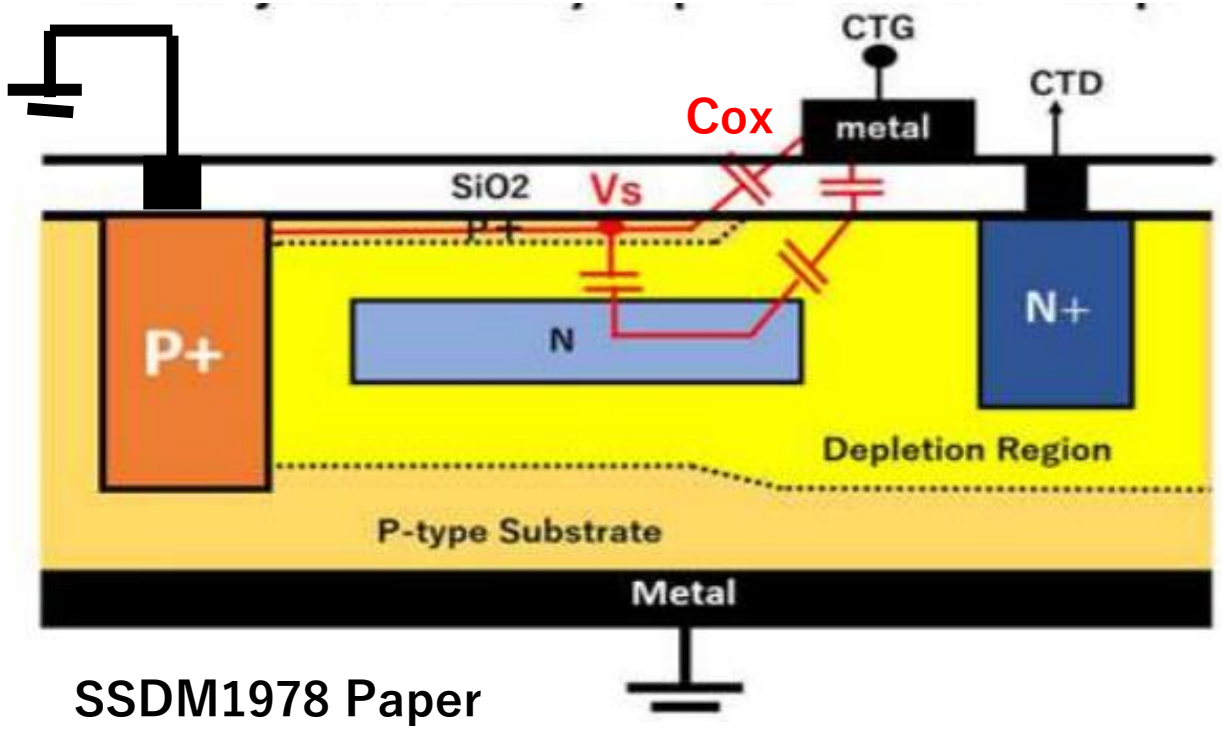
Triple junction type Pinned Photodiode with Electric Shutter by Hagiwara, 1975

PNPN junction Pinned Photodiode

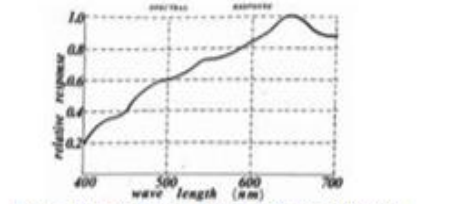
No Image Lag



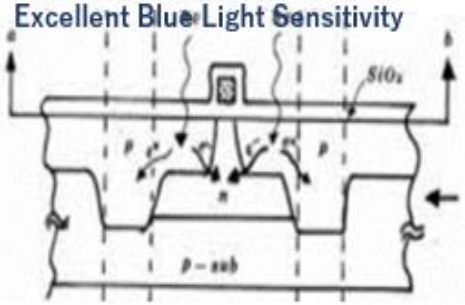
Completely Pinned P+ Surface with RC = 0 with Adjacent Heavily Doped P+ Channel Stops

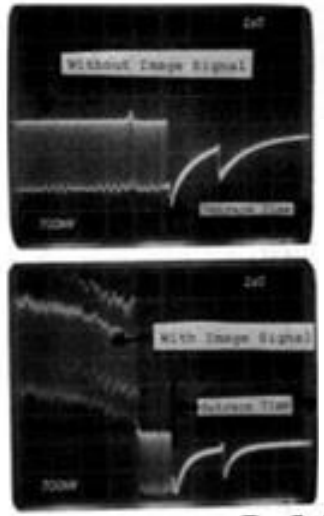


SSDM1978 Paper

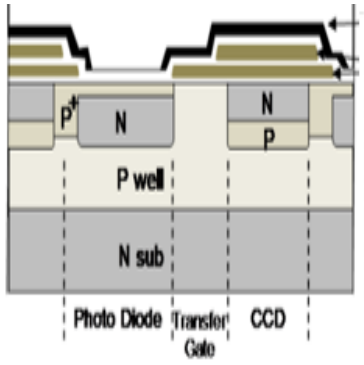


Excellent Blue Light Sensitivity





SSIS Semiconductor History Museum

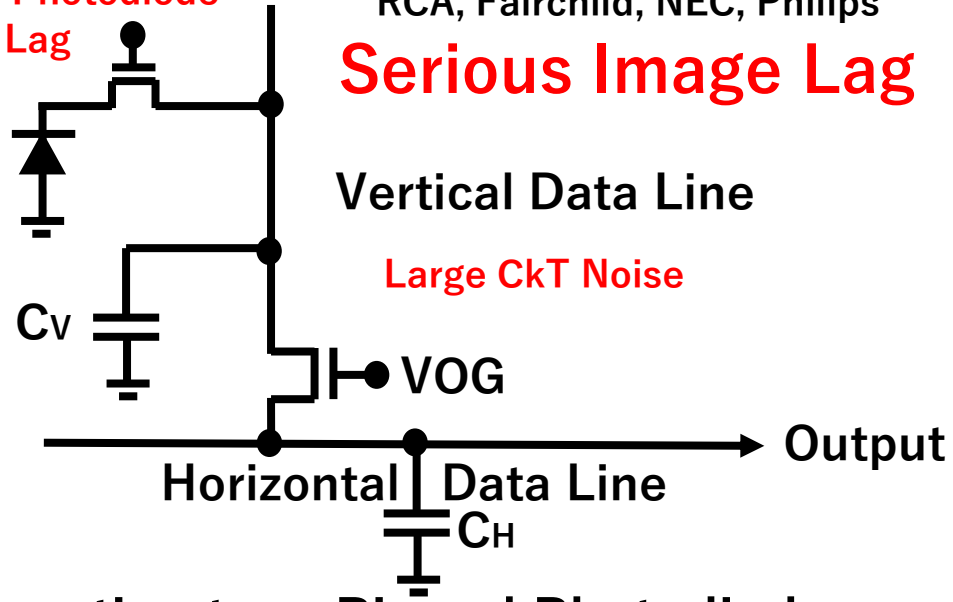


Before Invention of CCD in 1970,

1T1C型 N+P Photodiode with Image Lag

RCA, Fairchild, NEC, Philips

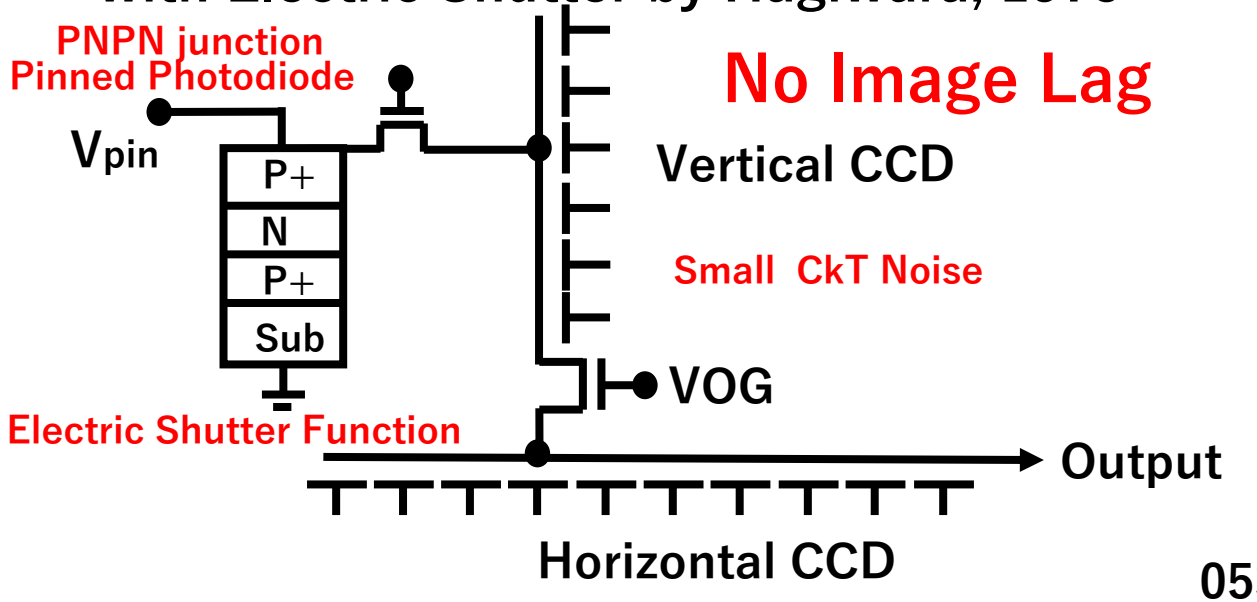
Serious Image Lag



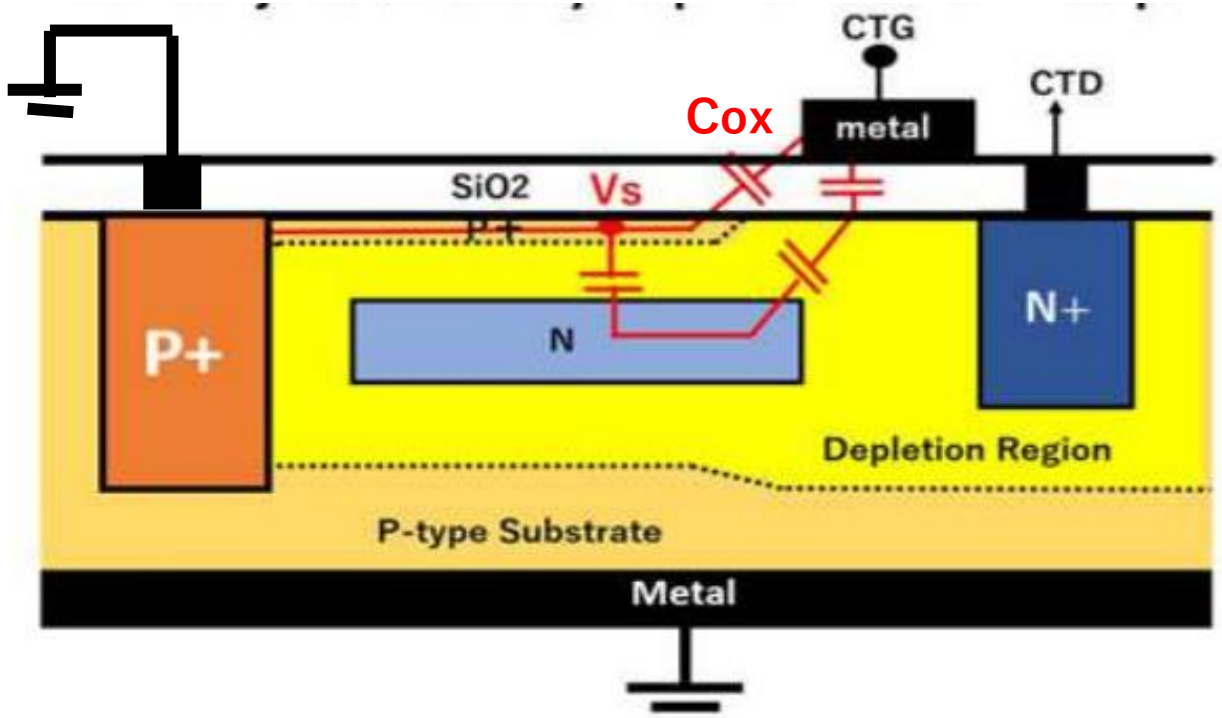
Triple junction type Pinned Photodiode with Electric Shutter by Hagiwara, 1975

PNPN junction Pinned Photodiode

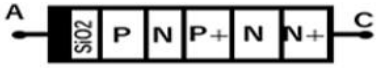
No Image Lag

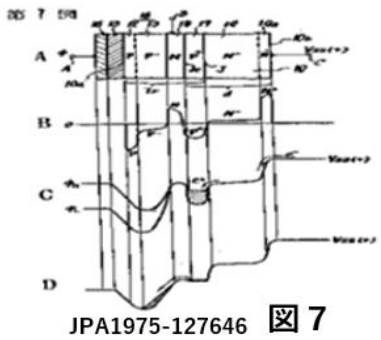


Completely Pinned P+ Surface with RC = 0 with Adjacent Heavily Doped P+ Channel Stops



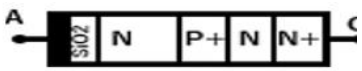
JPA1975-127646
Oct 23, 1975

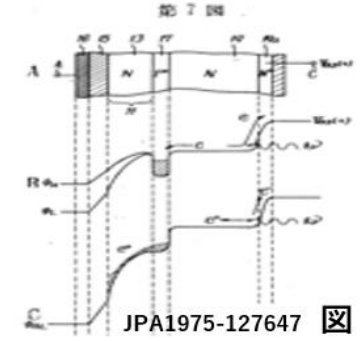




JPA1975-127646 図 7

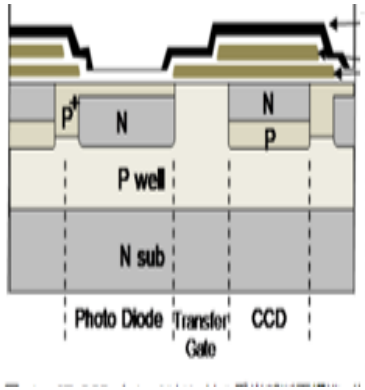
JPA1975-127647
Oct 23, 1975





JPA1975-127647 図

SSIS Semiconductor History Museum

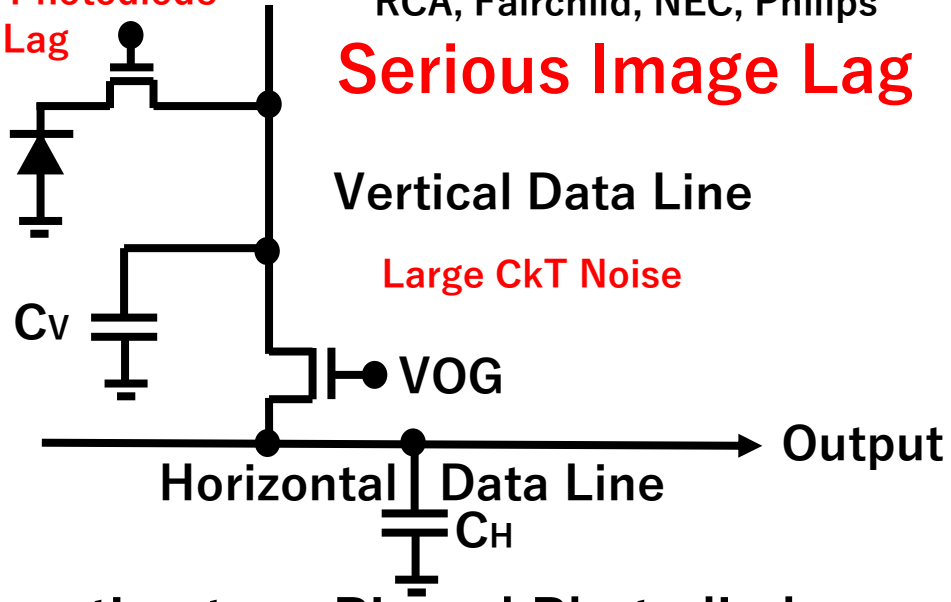


Before Invention of CCD in 1970,

1T1C型 N+P Photodiode with Image Lag

RCA, Fairchild, NEC, Philips

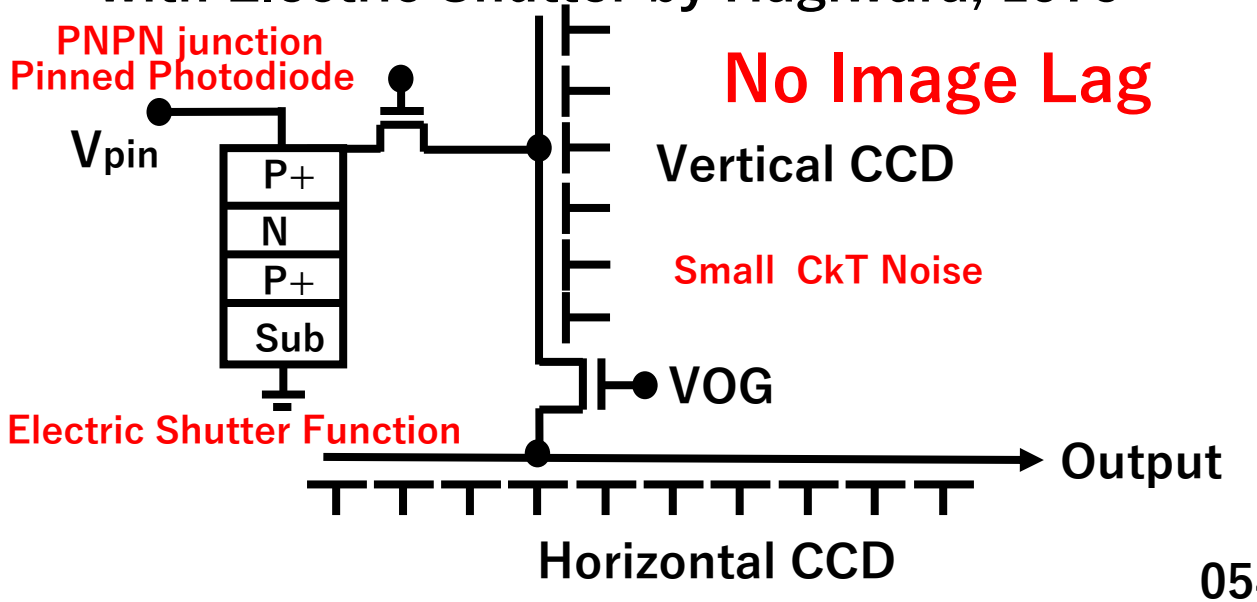
Serious Image Lag



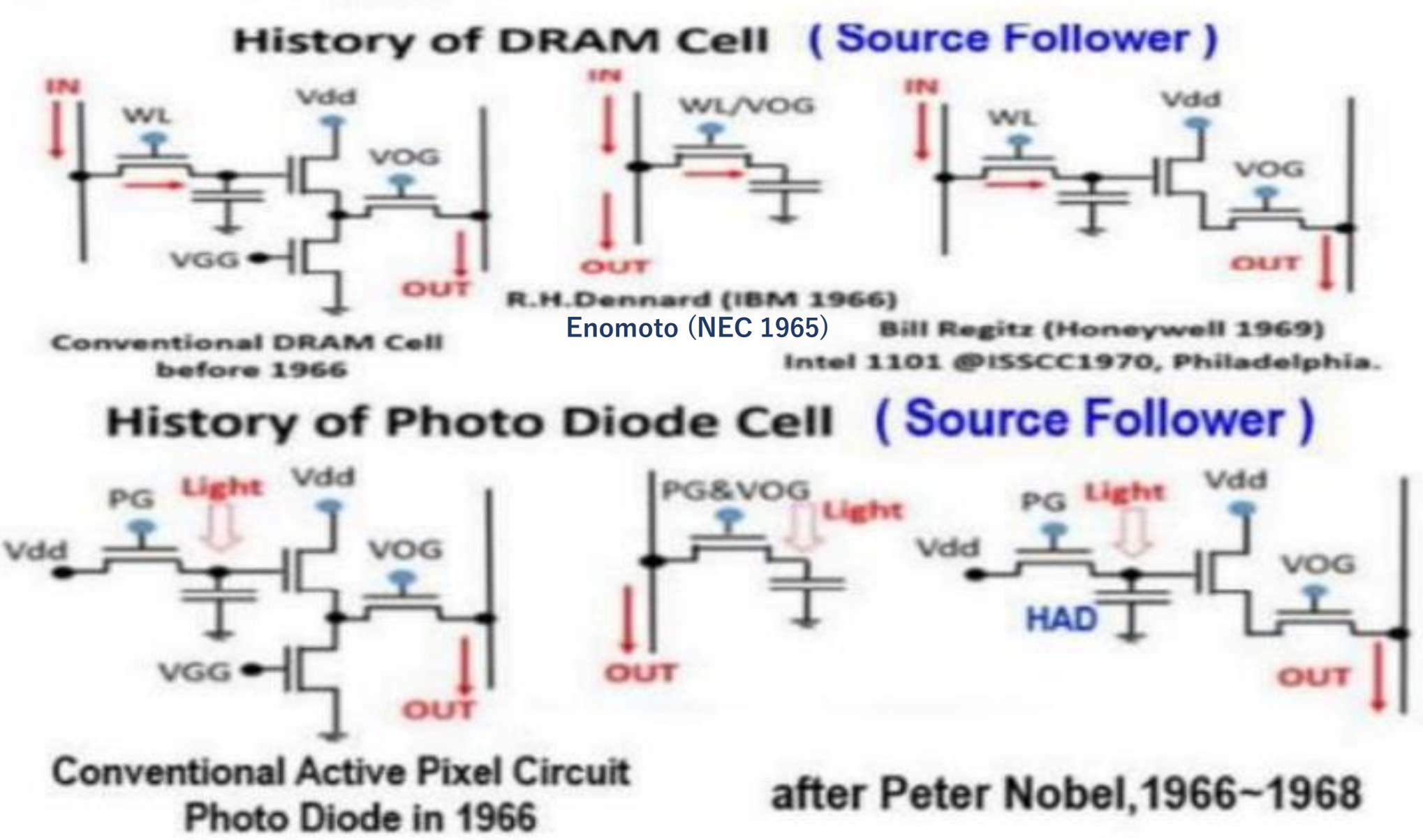
Triple junction type Pinned Photodiode with Electric Shutter by Hagiwara, 1975

PNPN junction Pinned Photodiode

No Image Lag

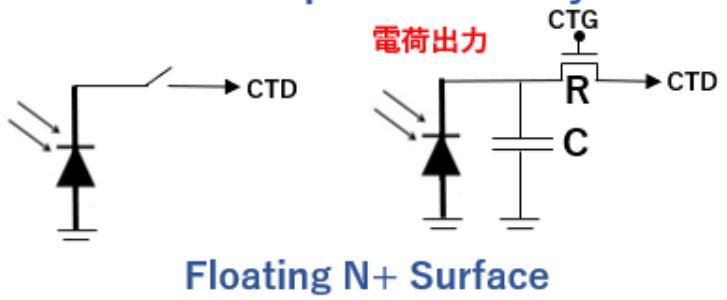


Fossum の 2014のIEEEの論文には事実誤認の記載がある。



Dynamic N+P junction Photodiode 1966

Dynamic Charge Packet
Junction Capacitor Memory

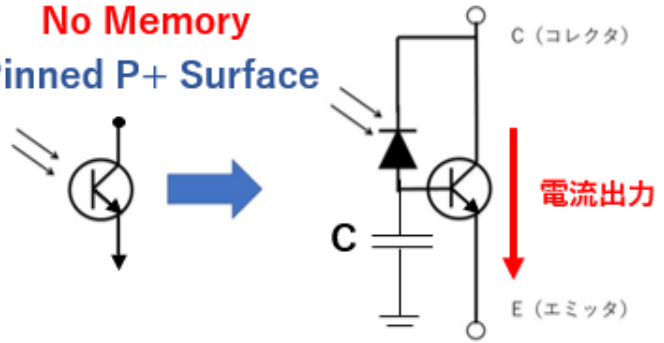


Floating N+ Surface

回路記号　等価回路

Static PNP Photo Transistor John Northrup Shive 1950

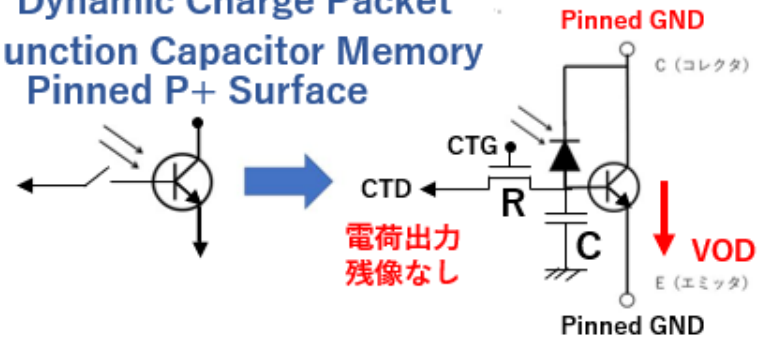
Static Current
No Memory
Pinned P+ Surface



回路記号　等価回路

Dynamic PNP Photo Transistor Yoshiaki Hagiwara 1975

Dynamic Charge Packet
Junction Capacitor Memory
Pinned P+ Surface



回路記号　等価回路

電気容量(C)に電荷(Q)を蓄積・保存する事により
メモリ機能を持つが、書き込みと読み出しの為に
必要な、アクセス時間・遅延時間（RC)が生じる。

機能	Dynamic N+P junction Photodiode	Static PNP junction Photo Transistor (Shive 1950)	Dynamic PNP junction Photo Transistor (Hagiwara 1975)	Dynamic PNPN junction Photo Thyristor (Hagiwara 1975)
光電流量	少ない（電荷出力）	多い（電流出力）	少ない（電荷出力）	少ない（電荷出力）
応答速度	速い（大きな信号電流）	遅い（大きな信号電流）	速い（小さな信号電荷量）	速い（小さな信号電荷量）
直線性	良い	悪い	良い	良い
温度変化に対する出力変化	小さい	大きい	小さい	小さい
電子シャッター機能	なし（残像あり）	なし（残像あり）	あり（残像なし）	あり（残像なし）

Hagiwara (Sony) invented the in-Pixel VOD Electric Shutter in 1975.

See JPA1975-127646, JPA1975-127647, JPA1975-134985 and JPA1977-126885.

受光素子タイプ	1 Floating Surface N+P接合型 横型OFD構造なし 受光素子	2 CCD/MOS 容量型 横型OFD構造なし 受光素子	3 CCD/MOS 容量型 横型OFD構造付 受光素子	4 Floating Surface PNP接合型 横型OFD構造なし 受光素子	5 Pinned Surface PNP接合型 縦型OFD構造付 受光素子	6 Pinned Surface PNPN接合型 縦型OFD構造付 受光素子
特長 ＼ 発明者 / 機能	Bell Lab CCD 1970	Bell Lab CCD 1971	Philips June 1975	Sony Hagiwara Oct 1975	Sony Hagiwara Oct 1975	
短波長青色感度	○	X	X	○	○	○
低表面暗電流雑音	○	X	X	○	○	○
低残像特性	X	○	○	○	○	○
過剰電荷調整機能	X	X	○	X	○	○
高速電子シャッター JPA1977-126885	X	X	○	X	○	○

Fossum の 2014のIEEEの論文には事実誤認の記載がある。

History of Semiconductor Devices

MOSFETの発明
Al/Al2O3/Cu2S
1926,1928 Lilienfield

Si MOSFETの発明
1960 Kahng

Si CMOSの発明
1963 Wanlass

④ 1T1C 型DRAMの発明
1966 NEC 榎本、一条

1T1C 型DRAM の開発と Scaling 則
1967 IBM Dennard

初の3T1C DRAM 製品
1970 Intel

初の1T1C DRAM 動作実証
1971 GI

1T1C DRAM 用 Sense Amp回路
1972 GI

初の1T1C DRAMの製品化
1975 TI

① Bipolar Transistorの発明
1948年 Schocley et al

Wire Bond 型 集積回路の発明 1958 Kilby at TI

世界初の集積回路 1961 TI

MOS 集積回路 商品化
1963 RCA

Bipolar 集積回路商品化
1963 Fairchild

TI JAPAN 設立 (TI and SONY)

1970 SONY カラーTV用 Bipolar IC

Mooreの法則(original)
1965 Intel

All MOS Transistor Memory Computer
1970 IBM

初の MPUの商品化
1971 Intel

MOS Scaling 則
1972, 1974 Dennard et al,

② コンデンサー容量メモリー発明
1948年 Norbert Wiener

③ Photo Transistorの 発明
1950年 John Northrop Shive

Bipolar 型電荷転送装置(CTD)
1967年 G.Krause

MOS imager with Pixel 3 Tr Active AMP
by Peter Noble in 1966

磁気コア Bubble Memoryの発明
1967年 F.L.J. Sanster

MOS BBD 型電荷転送装置(CTD)
1970年 F.L.J. Sanster

⑤ SCCD 型電荷転送装置(CTD)
1970年 Boyle and Smith

⑥ BCCD 型電荷転送装置(CTD)
1974年 Boyle and Smith

⑦ 1975 Philips PNP Buried Photodiode

⑧ 1975 Sony HAD Sensor
PNPN Pinned Photodiode
with Anti-Blooming VOD

⑨ 1978 Sony PNP Pinned Photodiode
with adjacent P+ channel stops

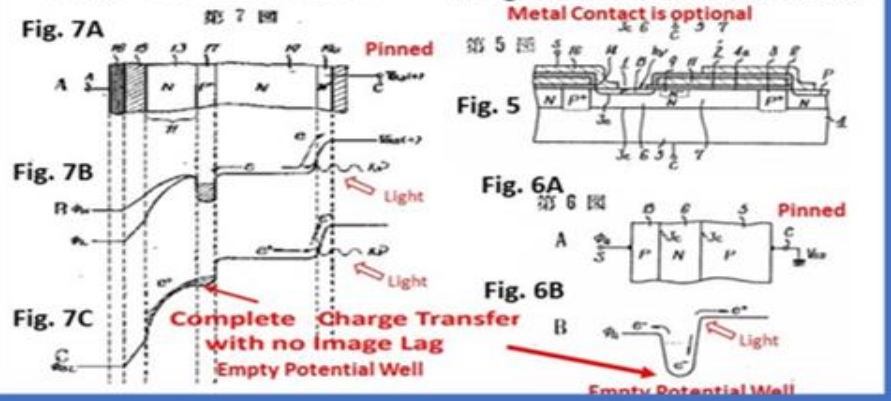
⑩ NEC Buried Photodiode (= SONY HAD) @IEDM1982
KODAK Pinned Photodiode (= SONY HAD) @IEDM1984
SONY HAD Interline Transfer CCD Imager with VOD
の 商品化で市場制覇 1987 SONY

SONY HAD CMOS Imager 2019
with Back Light Illumination and Global Shutter Function

Hagiwara 1975 patents showed Features of No Image Lag , Empty Potential Well and Complete Charge Transfer of the double junction Pinned Buried Photodiodes.

(a) Pinned Photodiode defined in Fig. 7 of JPA1975-127647

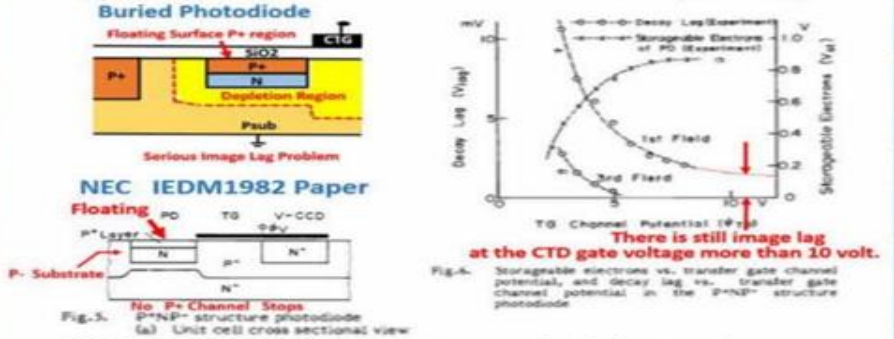
(b) Pinned Photodiode defined in Fig. 5 and 6 of JPA1975-134985



NEC IEDM1982 paper was not Pinned Photodiode by definition.

Difference of Buried Photodiode and Pinned Photodiode

Figure 5 does not have the P+ channel stop nearby.



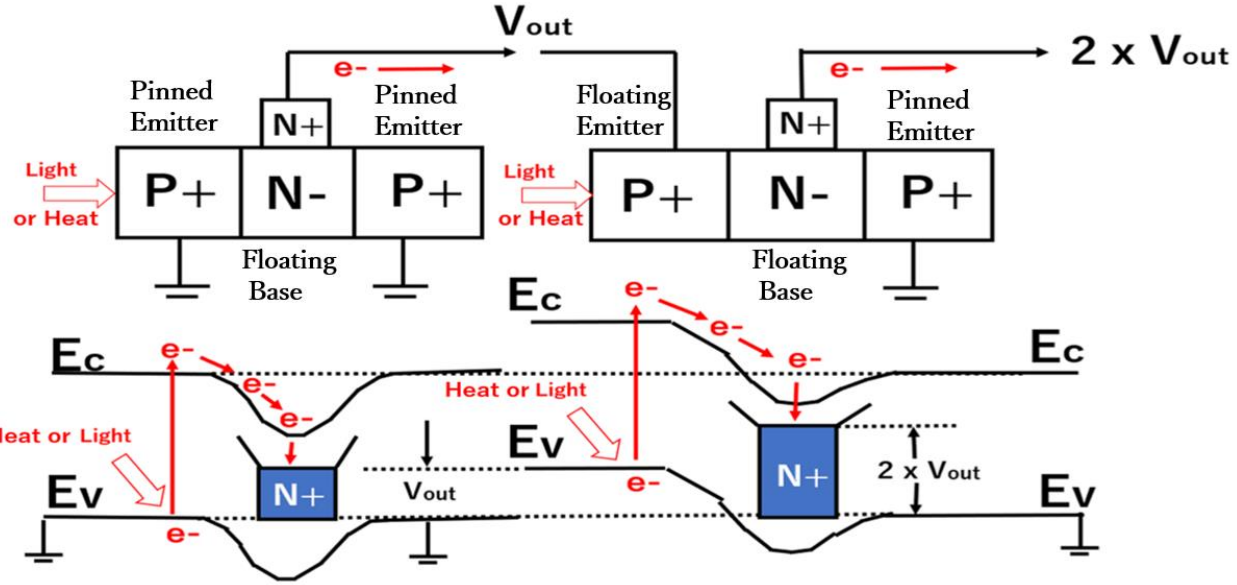
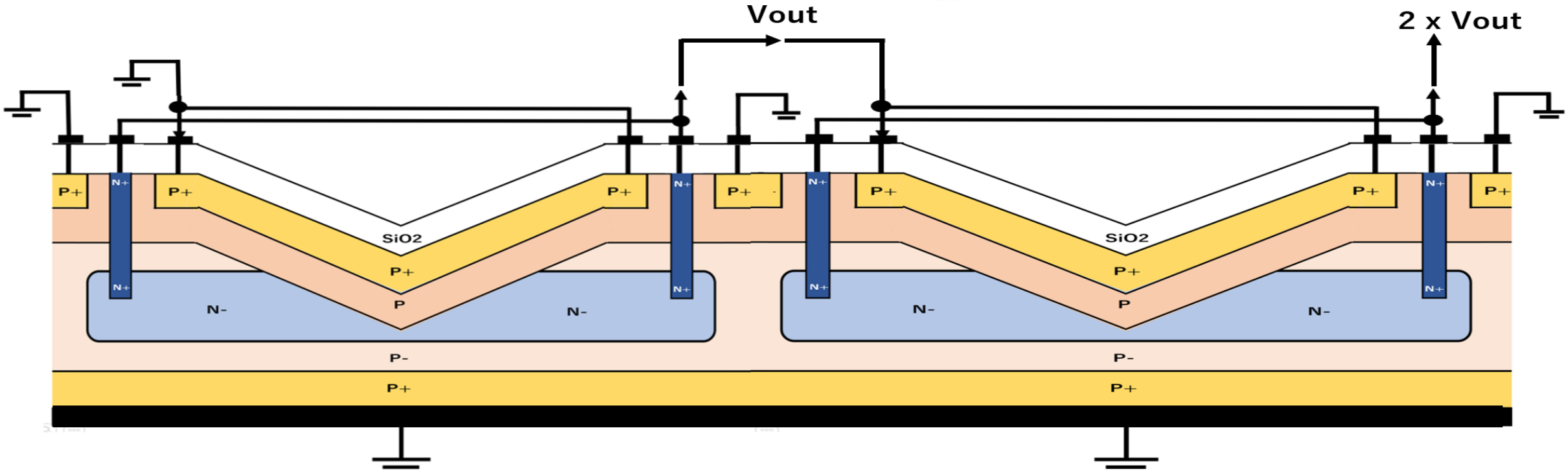
NEC IEDM1982 Paper reported Image Lag

Figure 6 shows that there is still image lag at the CTG gate voltage of > 10 volt.

P+PN-PP+接合型太陽電池の提案

萩原良昭(AIPS)

題目： 人工知能ロボットを支える、超光感度の賢い電子の目を太陽電池に応用する

新型電池はぜひ一般の人にも関心をもっていただきたいです。

政府も企業も自治体も動かして、この萩原が提案する新型の太陽電池を含めて、半導体電子デバイス国の戦略製品として産業のコメとして政府の支援で国産化を推進してほしいです。