

Pinned Photo Diode (PNP/Sub junction type)

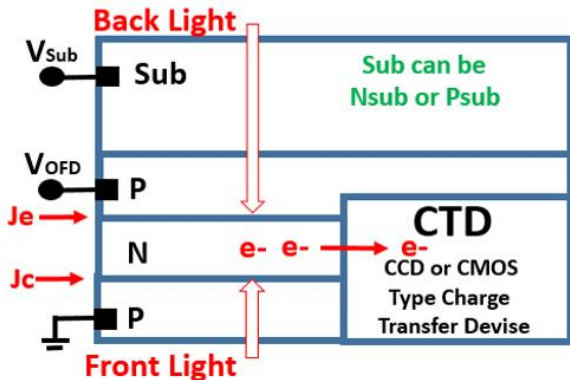
See Japanese Patent 1975-134985 by Hagiwara at Sony in 1975

with vertical overflow drain (VOD) function including back light illumination scheme

File	1975-134985	Filed	1975/11/10
Public	1975-058414	Public	1977/05/13
		Grant	1983/10/19

A Pinned Photo Diode defined in the Patent Claims

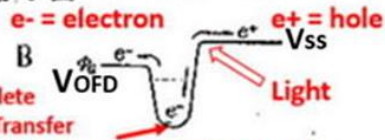
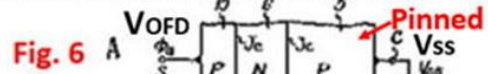
Structure defined for Upside-Down Wafer



The basic P/N/P/Sub junction (thyristor) type Photo Sensor can have various kinds of Vertical Overflow Drain(VOD) functions.

This patent structure can include both the back and front light illumination schemes.

Basic Sensor Structure defined in this Patent



Empty Potential Well with completely majority-carrier depleted base signal charge storage area.

Fig. 4

Example of VOD Schottky Barrier type Photo Diode in IT CCD sensor Application

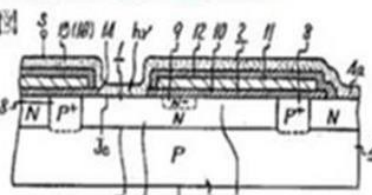
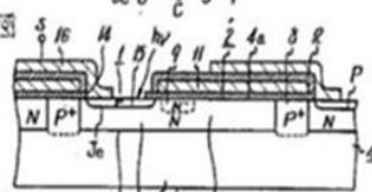


Fig. 5

Example of VOD P+NPsub Junction type Photo Diode in IT CCD sensor Application



Metal Contact is optional

Pinned Photo Diode (PNP/Sub junction type)

See Japanese Patent 1975-134985 by Hagiwara at Sony in 1975

with vertical overflow drain (VOD) function including back light illumination scheme

File	1975-134985	Filed	1975/11/10
Public	1975-058414	Public	1977/05/13
		Grant	1983/10/19

A Pinned Photo Diode defined in the Patent Claims

Patent Claims defined in Japanese

- (1) 半導体基体に、
- (2) 第1の導電型の第1半導体領域と、
- (3) 之の上に形成された第2導電型の第2半導体領域
- (4) とが形成されて光感知部と
- (5) 之よりの電荷を転送する電荷転送部とが
- (6) 上記半導体基体の主面に沿う如く配置されて成る
- (7) 固体撮像装置に於いて、
- (8) 上記光感知部の上記第2半導体領域に
- (9) 整流性接合が形成され、
- (10) 該接合をエミッタ接合とし、
- (11) 上記第1及び第2半導体領域間の接合を
- (12) コレクタ接合とするトランジスタを形成し、
- (13) 該トランジスタのベースとなる上記第2半導体領域に
- (14) 光学像に応じた電荷を蓄積し、
- (15) ここに蓄積された電荷を上記転送部に移行させて、
- (16) その転送を行うようにしたことを
- (17) 特徴とする固体撮像装置。

The basic P/N/P/Sub junction (thyristor) type Photo Sensor can have various kinds of Vertical Overflow Drain(VOD) functions.

This patent structure can include both the back and front light illumination schemes.

Patent Claim in English Translation

- (1) In the semiconductor substrate (Sub)
- (2) the first region (P) is formed,
- (3) and the second region (N) is formed upon on the first region (P),
- (4) forming the photo sensing part (NP),
- (5) The charge is to be transferred to the charge transfer device (CTD),
- (6) which is formed along the front surface of the semiconductor substrate (Sub),
- (7) In the so-defined image sensing device,
- (8) On the second region (N) of the photo sensing part (NP),
- (9) a rectifying junction (NP) is formed,
- (10) Let this junction (NP) be called an emitter junction (Je),
- (11) Let the junction between the first region(N) and the second region (P)
- (12) be called as the collector junction (Jc) forming a transistor (PNP),
- (13) In the second region (N), which is the base of the said transistor (PNP),
- (14) according to the optical image, the electronic charge (e-) is stored,
- (15) The electronic charge (e-), stored in here(N), is transferred to the said CTD,
- (16) With the charge transfer operation so defined as above,
- (17) the image sensor structure was defined with the the features explained above is in the scope of this patent claim.

⑫ 特許公報 (B2) 昭58-46905

⑬ Int.Cl.⁹ 識別記号 庁内整理番号 ⑭ 公告 昭和58年(1983)10月19日
H 04 N 5/30 6940-5C
H 01 L 27/14 6819-5F 発明の数 1

(全4頁)

⑮ 固体撮像装置

⑯ 特 願 昭50-134985
⑰ 出 願 昭50(1975)11月10日
⑱ 公 開 昭52-58414
⑲ 昭52(1977)5月13日
⑳ 発 明 者 萩原 良昭
横浜市保土ヶ谷区狩場町 303 の
159 狩場台アパート 402 号室
㉑ 出 願 人 ソニー株式会社
東京都品川区北品川 6 丁目 7 番35
号
㉒ 代 理 人 弁理士 伊藤 貞

㉓ 特許請求の範囲

1 半導体基体に、第1導電型の第1半導体領域と、之の上に形成された第2導電型の第2半導体領域とが形成されて光感知部と之よりの電荷を転送する電荷転送部とが上記半導体基体の主面に沿う如く配置されて成る固体撮像装置に於いて、上記光感知部の上記第2半導体領域に整流性接合が形成され、該接合をエミッタ接合とし、上記第1及び第2半導体領域間の接合をコレクタ接合とするトランジスタを形成し、該トランジスタのベースとなる上記第2半導体領域に光学像に応じた電荷を蓄積し、ここに蓄積された電荷を上記転送部に移行させて、その転送を行うようにしたことを特徴とする固体撮像装置。

発明の詳細な説明

本発明は電荷転送素子 (CCD)、特に埋込みチャンネル型 CCD を用いた固体撮像装置に係わる。

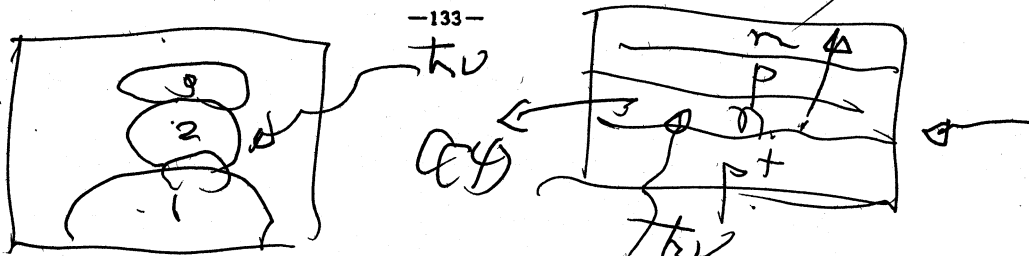
CCD を用いた固体撮像装置としてはフレームトランスファ方式によるもの、或いはインターライントランスファ方式によるものが提案されている。

インターライントランスファ方式による固体撮

像装置は、第1図に示すように、夫々絵素となる光感知部 (センサー部) 1 が行 (水平) 及び列 (垂直) 方向に夫々複数個配列され、共通の列上の光感知部 1 に関し、共通の垂直シフトレジスタ 2 が設けられている。この垂直シフトレジスタ 2 は CCD よりなり、その電荷転送部が、対応する列上の光感知部 1 に夫々隣合つて設けられる。又、各シフトレジスタ 2 の一端 (第1図に於いて下端) には水平シフトレジスタ 3 が設けられ、撮像光学像に応じて各光感知部 1 に生じた電荷を、例えばテレビジョン映像に於いては、その帰線消去期間に於いて垂直シフトレジスタ 2 の各転送部に転送し、このシフトレジスタ 2 によつてこの電荷を垂直方向に順次シフトして水平シフトレジスタ 3 に転送し、更にこの水平シフトレジスタによつて各行の絵素に関する電荷を水平方向にシフトして出力端子よりこの電荷に応じた撮像信号を得るようになされている。

このような構成による固体撮像装置の光感知部 1 とこれに隣合う垂直シフトレジスタ 2 の転送部の構造を第2図及び第3図に示す。この例に於いては埋込みチャンネル型 CCD 構成とした場合で、この場合、半導体基体 4 に、第1の導電型例えば P 型半導体領域 5 と、これの上に基体 4 の一主面 4 a に臨んで第2の導電型例えば N 型の半導体領域 6 とが設けられ、主面 4 a に沿つて光感知部 1 とこれに隣合つてシフトレジスタ 2 の各転送部 7 が設けられてなる。8 は領域 5 と同導電型のチャンネルストッパー領域で、各感知部 1 間、及び各シフトレジスタ 2 間を互に分離するものであり、9 は領域 6 と同導電型を有するもこれより低い不純物濃度を有し、光感知部 1 とこれに隣合うシフトレジスタ 2 との間に設けられて両者間に電位障壁を形成する為の領域である。

光感知部 1 及び転送部 7 上の、主面 4 a 上には例えば SiO₂ より成る絶縁膜 10 が被着される。そして、これの上に各シフトレジスタ 2 に対し、



-133-

その共通の行上の転送部に関して共通に転送電極11が延長被着され、この電極11上には同様に例えばSiO₂より成る絶縁膜12が被着され、これの上に跨いで特に光感知部1上を含んでいわゆるセンサー電極13が被着される。この電極13は光透過性を有するネサ、或いは不純物が高濃度をもつてドーブされて導電性が付与された多結晶シリコン層より構成される。

このような構成による固体撮像装置の光感知部1に対する光は少なくとも電極13とこれの下の絶縁膜10を通じて与えるので、特に短波長側における感度が低くなる欠点がある。

本発明は上述した欠点を改善した固体撮像装置を提供せんとするものである。

第4図及び第5図を参照して本発明を説明する。第4図に於いて、第2図及び第3図と対応する部分には同一符号を付して重複説明を省略する。

本発明に於いては、光感知部1上の少なくとも受光領域上の絶縁膜10及び12を除去し、窓14を形成すると共に、光感知部1の半導体領域6上に主面4aに臨んで整流性接合Jeを形成する。この接合Jeは例えば第4図に示す如く領域6と異なる導電型即ちP型の不純物がドーブされた多結晶シリコン層より成る領域15を窓14を通じて光感知部1の半導体層6上に被着生成させてPN接合を形成するようになすこともできるし、或いは第5図に示す如く光感知部1の半導体領域6上に選択的に領域6と異なる導電型の不純物を例えばイオン注入法或いは拡散法によつてドーブし、P型の領域15を形成して接合Jeを形成するようになすこともできる。第5図に於いて16は領域15の一部にオーミックに被着した電極即ちセンサー電極で、第4図の例では領域15自体をいわばセンサー電極とした場合である。

斯くして光感知部1に、接合Jeをエミッタ接合とし、半導体領域5及び6間に形成されるPN接合Jcをコレクタ接合とするトランジスタ、即ち領域15、6及び5を夫々エミッタ、ベース及びコレクタの各領域とするPNPトランジスタを構成する。

このような構成に於いて、半導体領域5即ちシフトレジスタ2の基体領域となり前述のトランジスタのコレクタ領域となる領域5の端子Cに正の

固定電位、即ち例えば接地電位を与える。一方、受光期間即ちシフトレジスタ2に於ける転送期間中にエミッタ領域15即ちセンサー電極16の端子Sには、接合Jeに逆バイアスを与える所定の負の電位φ₀を与える。

斯くすると第6図Aに示すPNPトランジスタの断面に於ける電位分布は、第6図Bに示す如くなり、撮像光学像による光照射によつて生じたキャリア即ちホール及び電子のうちホールe⁺は端子C側に流れて消滅するが、電子e⁻はベース領域6に蓄積される。この場合、或る量以上の電荷e⁻が蓄積されると接合Jeが順バイアスとなり、この或る量以上の電荷即ち電子はエミッタ側にオーバーフローする。

そして、この光感知部1のベース領域6に蓄積された電荷を例えば掃線消去期間に於いてシフトレジスタ2の転送部7に転送する。この転送は、通常の如くセンサー電極16に対し転送電極11に所要の負の電位を与えることによつて転送部7にポテンシャル井戸を形成してその転送を行う。その後はこのシフトレジスタ2に於いて第1図に説明したように各転送部7の電荷を垂直方向に順次シフトさせる。このシフトは通常の如く転送電極11にクロック電圧を与えて行う。そしてこの間、即ち転送期間中に前述したと同様に撮像光学像による受光をなす。

上述の本発明装置によれば、その光感知部1を構成するトランジスタのエミッタ領域15に於いて直接的に受光がなされるようになったので、冒頭に述べたようにセンサー電極を構成する多結晶シリコンを通じて更にその下の絶縁膜を介して受光をなす場合の感度に比し特に短波長側の感度の向上を図ることができるものである。

更に本発明装置によれば、或る以上に生じた電荷をオーバーフローし得るものであるから従来のもののようにオーバーフロードレインを特設する必要がなく、更にセンサー電極に与える電位によつてオーバーフローの生じ始める電荷量を調整設定できる利益もある。

尚、接合Jeとしては種々の構成をとり得、ヘテロ接合、ショットキー障壁による構成をとることもできる。又、各部の導電型を図示とは逆導電型とするなど種々の変更をなし得ることは明らかであろう。

5

6

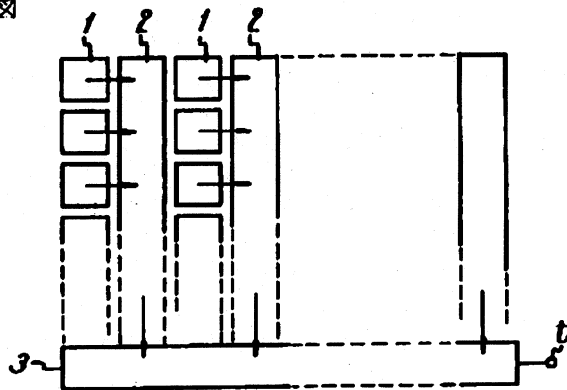
図面の簡単な説明

第1図は本発明の説明に供する固体撮像装置の構成図、第2図はその要部の拡大平面図、第3図はそのA-A線上断面図、第4図は本発明装置の一例の要部の拡大断面図、第5図は本発明装置の他の例の要部の拡大断面図、第6図は本発明装置

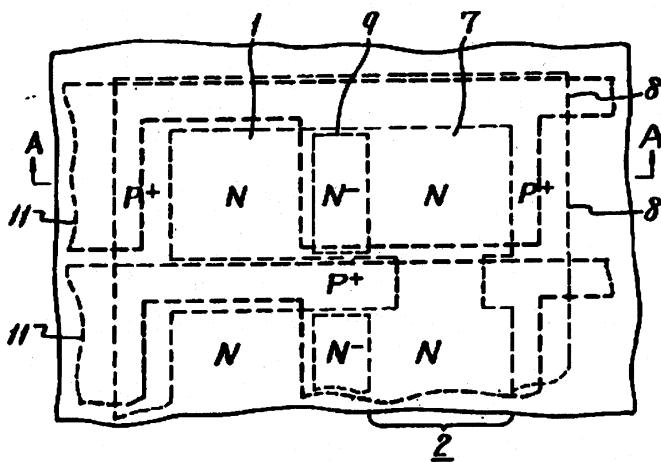
の動作の説明図である。

4は半導体基体、1は光感知部、2はシフトレジスタ、5及び6は半導体領域、8はチャンネルストップパー領域、9は障壁領域、15はエミッタ領域、16はセンサー電極、Jc及びJcは接合である。

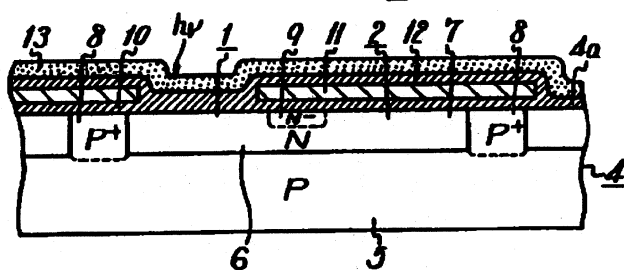
第1図



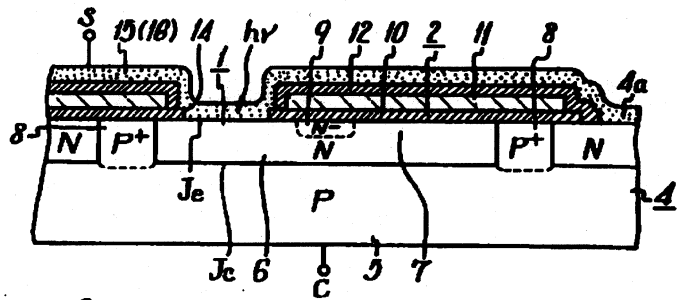
第2図



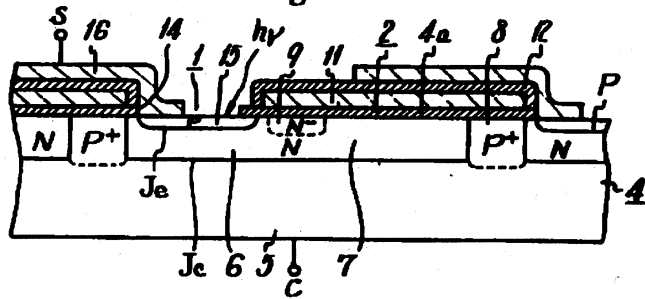
第3図



第 4 图



第 5 图



第 6 图

