

SDGs

“Water and Solar Energy for all people on the earth.”

Yoshiaki Daimon Hagiwara, AIPS

2025年7月7日（月）朝のつぶやき 萩原良昭.pdf

2025年7月7日（月）朝のつぶやき 萩原良昭.mp4





Happy birthday, Yoshiaki!

On this special day, we'd like to celebrate you, a wonderful member of our IEEE CS community whose support and contributions are what keeps us going. With our drives zipping away at full speed to keep up, we wish you a most happy birthday.

When compiling your program of fun things to do today, we hope you will count our gift in that number: an article we chose from our CSDL just for you, "You make me happy: Using an adaptive affective interface to investigate the effect of social presence on positive emotion induction".

[DOWNLOAD 'YOU MAKE ME HAPPY' PDF](#)

We learned in this article that our happy moments are quantifiably even happier when experienced with friends, which is why we're sharing it with you—because that makes us happy!

Your friends here at IEEE CS look forward to fostering technological innovation for the benefit of humanity with you now and in the future, this year and for many years to come. So here's to you.

Have a happy, happy birthday.

Best regards,

The IEEE Computer Society Team



2025年7月4日は私の誕生日で77歳になりました♡

♡(ジジ、ババ)♡(アキノリ、マスミ、ヤスアキ)♡(ヒサノブ、マキ、サキ、シュウキ、ビビ)
♡(ユウ、セツコ、ヨシト、リョウタ)♡(ケン、ヒロミ、カズキ、ユキ)



♡2025/06/28/全員集合しました♡

萩原 良昭 様

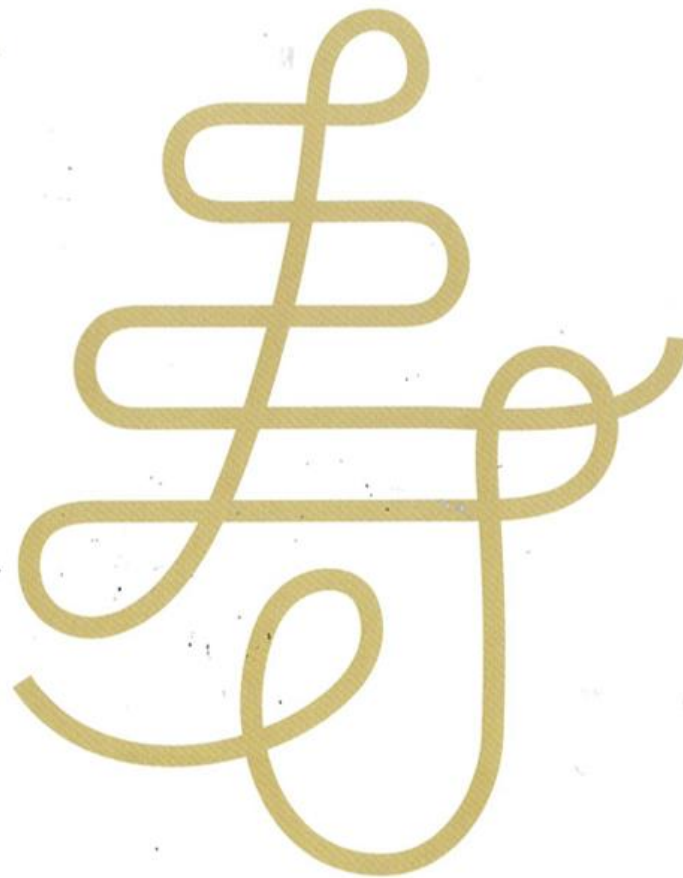
祝 喜寿

謹んで喜寿のお祝を申し上げます
より一層のご健勝をお祈りいたします



ソニー友の会会長

平井一夫



2025年7月4日は私(萩原良昭) の誕生日で77歳になりました♡

高田 ヒロシさんの投稿



高田 ヒロシさんが萩原良昭さんのタイムラインに新しい写真を追加したで。
2分 · 人



2025年7月4日は私(萩原良昭) の誕生日で77歳になりました♡



ありがとうございます！ 🥰 <http://www.aiplab.com>

厚木市キッズ・ゲルニカ・プロジェクト（高田ヒロシさんリーダー）の参加者の皆さん♡



IEEE Journal of Solid-State Circuits, VOL.SC11, No.4, October 1976.

"128-Bit Multi Comparator"

Carver Mead Awarded Kyoto Prize by Inamori Foundation - www.caltech.edu



【京都賞記念講演】カーヴァー・ミード「情報革命の時代を生きて」

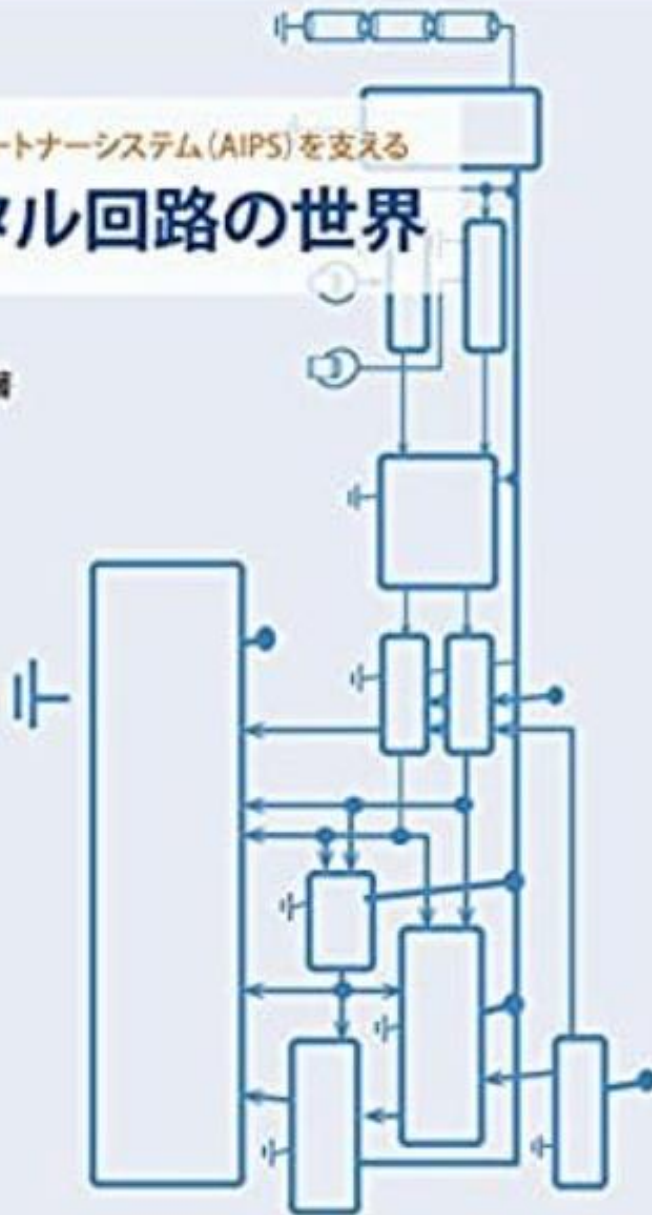
[Pinned Surface Completely Depleted Buried Channel Double Junction type Solar Cell.pdf](#)

[Evidence that Hagiwara at Sony invented Pinned Buried Photodiode in 1975.pdf](#)

人工知能パートナーシステム(AIPS)を支える

デジタル回路の世界

萩原 良昭 著



青山社

Semiconductor Company President Award 1999



Who Invented Pinned Photodiode ?

The evidence is given below by the patent application sheet
Hagiwara at Sony invented Pinned Photodiode on March 5, 1975.

発明・考案出願申込書

業務部行 ← 中研部 情報課 昭和 54 年 3 月 5 日
内線電話番付 (フノダ)

発明者氏名 萩原良昭
住所 東京都港区三田 4-2-1
勤務先 株式会社ソニー 半導体事業部 402 号室
〒105 東京都港区三田 4-2-1

発明の名称 (Photo-Timer) による方法 による 撮像素子の構造 による 電圧感度の改良

1. 名 称 (Photo-Timer) による方法 による 撮像素子の構造 による 電圧感度の改良

2. 従来の技術 従来の撮像素子には、電圧感度の改良が困難であった。

3. 発 明 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

4. 具 体 例 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

5. 効 果 従来の撮像素子に比べて、電圧感度を向上させる。

6. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

7. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

8. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

9. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

10. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

11. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

12. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

13. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

14. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

15. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

16. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

17. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

18. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

19. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

20. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

21. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

22. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

23. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

24. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

25. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

26. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

27. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

28. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

29. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

30. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

31. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

32. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

33. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

34. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

35. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

36. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

37. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

38. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

39. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

40. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

41. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

42. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

43. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

44. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

45. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

46. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

47. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

48. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

49. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

50. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

51. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

52. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

53. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

54. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

55. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

56. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

57. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

58. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

59. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

60. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

61. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

62. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

63. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

64. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

65. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

66. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

67. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

68. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

69. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

70. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

71. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

72. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

73. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

74. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

75. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

76. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

77. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

78. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

79. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

80. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

81. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

82. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

83. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

84. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

85. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

86. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

87. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

88. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

89. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

90. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

91. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

92. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

93. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

94. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

95. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

96. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

97. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

98. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

99. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

100. 発 明 者 本発明は、従来の撮像素子に比べて、電圧感度を向上させる。

IEEE Fellow授与

萩原 良昭 殿

あなたはCCDの初期のプロセス開発、メモリ、MOSLSI 及びMCUの企画開発において一の半導体ビジネスへ大きく貢献されただけでなく、会での活動や社内においても「萩原教室」を開講し、若手エンジニアの育成に大きく寄与貢献され、この度IEEE Fellow授与されました。その実績と幅広い活躍は高く評価されます。よって、ここにその功績を称え表彰いたします。

2001年2月13日

ソニー株式会社 常務
セミコンダクタネットワークカンパニー
プレジデント

義宮武夫

CCD特許侵害訴訟

日刊
7/16

ソニー、逆転勝訴

NY 東部地殼

[illegible]

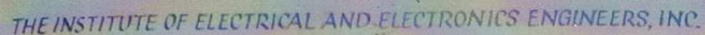
From Japanese News Paper, July 16, 1996.

1996年7月 日刊工業新聞記事から

(2000年1月米国最高裁で最終決着、ソニー勝訴)
In January 2000, the US supreme court made the final judgement favoring Sony claims. And the long SONY-Fairchild Patent War on the PDD with the built-in vertical overflow drain (VOD) ended.

[illegible]

Sony Chairman Ohga and Hagiwara
at Chairman Office in Sony Tokyo Headquarter, 1996



Yoshiaki Daimon Hagiwara

has been elected to the grade of

for pioneering work on, and development of, solid-state imagers.



1 JANUARY 2001

CCD
Sony Victory
LORAL v. SONY
1991 - 2000

President

Secretary

CCD特許侵害訴訟

DFI
7/6

NY東部地殼

ソニー、逆転勝訴

[illegible]

From Japanese News Paper, July 16, 1996.

1996年7月 日刊工業新聞記事から

(2000年1月米国最高裁で最終決着、ソニー一勝訴)
In January 2000, the US supreme court made the final judgement favoring Sony claims. And the long SONY-Fairchild Patent War on the PDD with the built-in vertical overflow drain (VOD) ended.

「はなびのうた」は、
 1970年6月21日放送の
 「フジテレビの土曜劇場」に
 出演した女優のデビュー作
 といわれ、監督は「フジテ
 レビッド」が自らが保有する
 Dの映画プロダクションと関係する
 西村の特殊撮影スタジオ
 だった。2年ぶり、2人のはが
 早良、真夏、仲里、千鶴、裕
 な、百恵の6人社会を演じた。
 な。2人は当時のウレイドは
 フジテレビの特殊撮影プロ
 дукションと関係する。この
 とき、西村は「フジテレビ」
 の出世作が撮られたとして
 いる。ただ、フジテレビが
 撮影する、監督は西村の代
 表取締役、西村の



萩原良昭は米国 留学時代 (1964～1975)に、母校CALTECHの先輩が Fairchild社とINTEL社を創設し、シリコンバレーが成長する姿を見て学んだ。そしてINTEL社の新しい半導体製造技術を学び、1975年1月に帰国後、SONYに入社。SONYのBipolar Transistor生産技術をヒントにして超光感度の半導体受光素子を1975年3月5日に考案し10月23日に国内特許出願をした。その特許でSONYの半導体ビジネスを守った。



Publication List by Yoshiaki Hagiwara.html

+++++
日本の産業のコメとして戦略的に重要な半導体電子部品の基本知識
+++++

<http://www.aiplab.com>

イメージセンサーと太陽電池の動作原理 萩原良昭.html

+++++

<https://www.sojo-u.ac.jp> hagiwara@ofc.sojo-u.ac.jp

<https://www.ssis.or.jp> hagiwara@ssis.or.jp

<http://www.aiplab.com> hagiwara@aiplab.com

<https://locomtec.jp/萩原aips研究所>

<https://ja.wikipedia.org/wiki/萩原良昭>

https://en.wikipedia.org/wiki/Yoshiaki_Hagiwara

+++++

(0)はじめに

(1)金属と絶縁体の違い

(2)半導体の基本特性

(3)single接合型のダイオードの整流特性

(4)double 接合型バイポーラトランジスタの電流増幅特性

(5)triple 接合型サイリスター型の理想的な高速Switch動作特性

(6)MOS型のトランジスタの電流増幅特性

(7)CMOS型インバータ回路の省エネ特性

(8)超光感度のCMOS型イメージセンサーの特性

(9)P+PNPP+接合の double接合型の新型太陽電池の構造とその動作原理

+++++

[2025 05 23 ICCCAS2025 Yoshiaki Daimon Hagiwara Wuhan China Slides.pdf](#)

[2025 05 23 ICCCAS2025 Yoshiaki Daimon Hagiwara Wuhan China TEXT.pdf](#)

[2025 05 23 ICCCAS2025 Yoshiaki Daimon Hagiwara Wuhan China.mp4.](#)

5. P+PNPP+ double junction solar cell with pinned-surface and pinned empty-potential-well

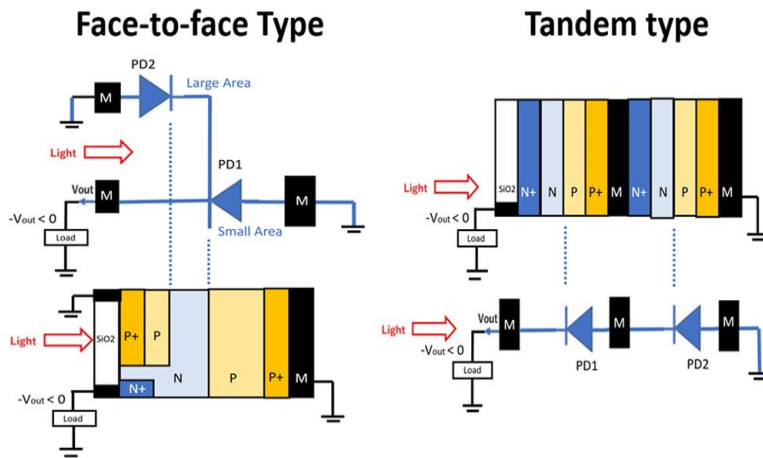
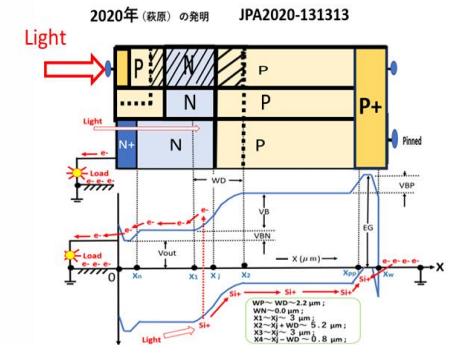
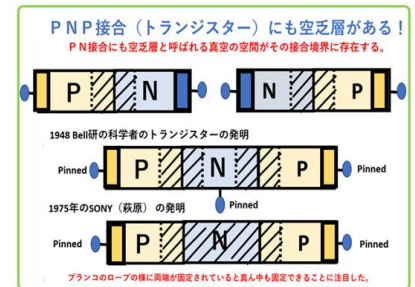
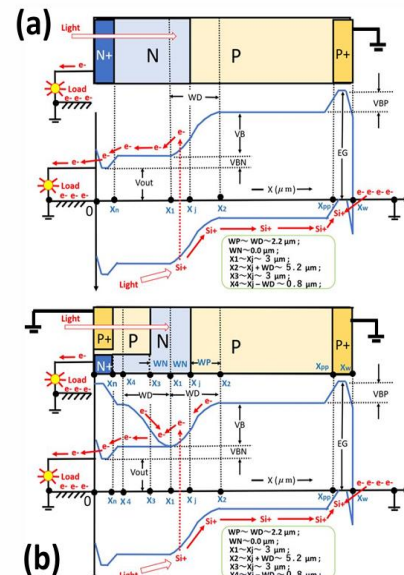
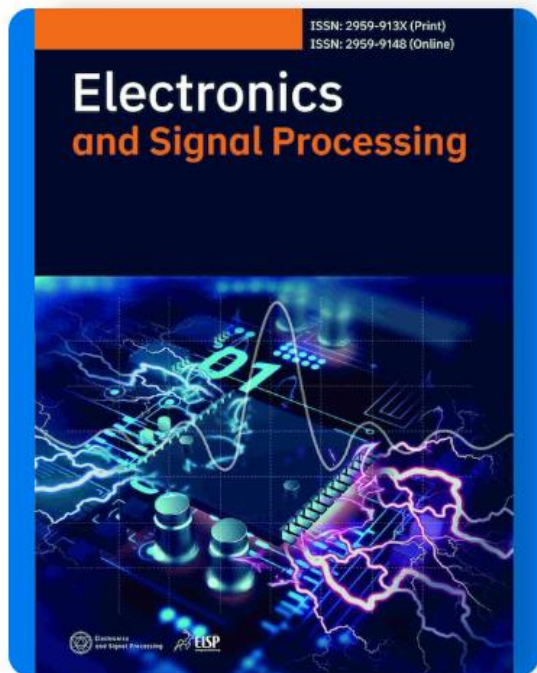


Figure 16. Two types of Double Junction Solar Cells in comparison.

萩原良昭の半導体基礎講座

半導体とは？





TECHNIQUE REPORT

OPEN ACCESS

Pinned-surface and double-junction photodiode type super high-performance image sensor with built-in solar cell structure

Yoshiaki Daimon Hagiwara

President Office, Sojo University, Kumamoto, Japan

E-mail: hagiwara@ofc.sojo-u.ac.jp

Volume	Volume 1 Issue 1, 2025
Citation	Hagiwara YD. Pinned-surface and double-junction photodiode type super high-performance image sensor with built-in solar cell structure. <i>Electron. Signal Process.</i> 2025(1):0003, https://doi.org/10.55092/20250003 .
DOI	10.55092/20250003
Copyright	Copyright©2025 by the authors. Published by ELSP.
Special Issue	Analog/Mixed-Signal/Power/RF/Digital Circuits and Related Technologies in Digital Exploding Era

ELSP

Electron. Signal Process.

Technique Report | Received 21 October 2024; Accepted 11 January 2025; Published 12 May 2025
<https://doi.org/10.55092/20250003>

Pinned-surface and double-junction photodiode type super high-performance image sensor with built-in solar cell structure

Yoshiaki Daimon Hagiwara

President Office, Sojo University, Kumamoto, Japan; E-mail: hagiwara@ofc.sojo-u.ac.jp.

Technique Report | Received 21 October 2024; Accepted 11 January 2025; Published 12 May 2025
<https://doi.org/10.55092/20250003>

Pinned-surface and double-junction photodiode type super high-performance image sensor with built-in solar cell structure

Yoshiaki Daimon Hagiwara

President Office, Sojo University, Kumamoto, Japan; E-mail: hagiwara@ofc.sojo-u.ac.jp.

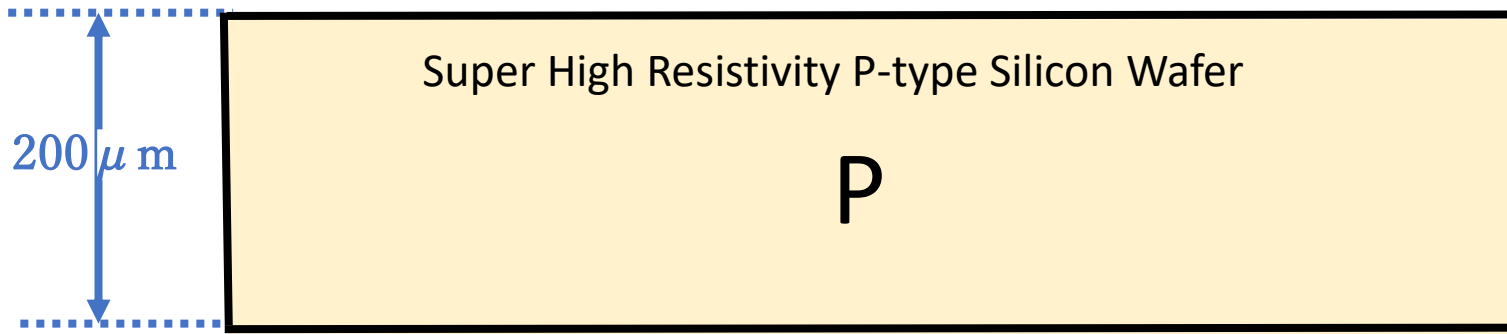
Highlights:

- Semiconductor band theory of silicon-based double and triple Junction type photodiodes.
- Electron/hole pair separation enhanced by surface conduction band bending in surface P+P hole accumulation region.
- Energy spectrum density and penetration depth of Sun light into silicon crystal.
- Maximum Power Tracking Technology (MPTT) on pinned-surface double-junction photodiode type solar cell.
- Floating-surface hole/electron recombination loss of the conventional single junction type solar cell.

<https://www.elspub.com/papers/j/1847005436829155328>

$$DP = 10^{14} \text{ cm}^{-3} \text{ for } \rho_p \sim 200 \Omega\text{cm} ;$$

$$R_s = (\rho) (\text{Thickness}) / (\text{Area}) ;$$

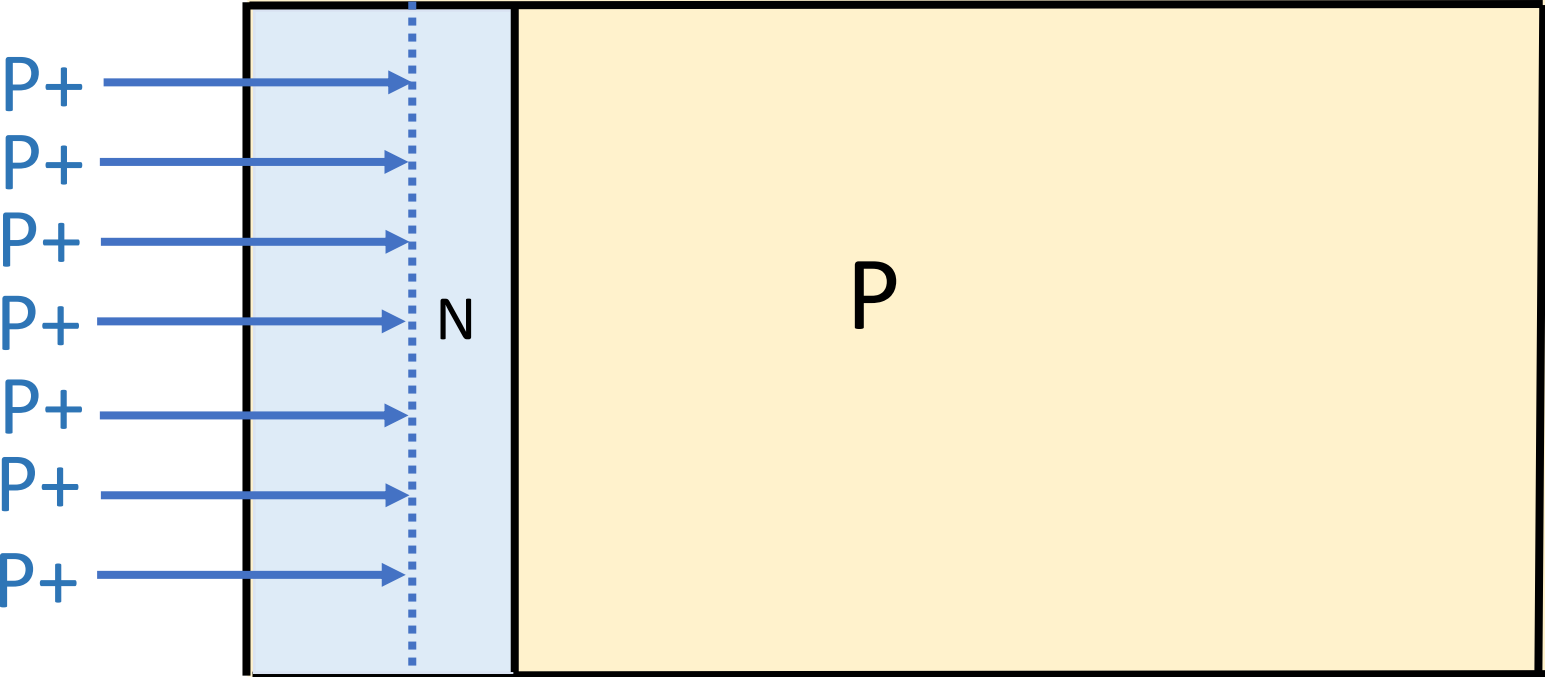
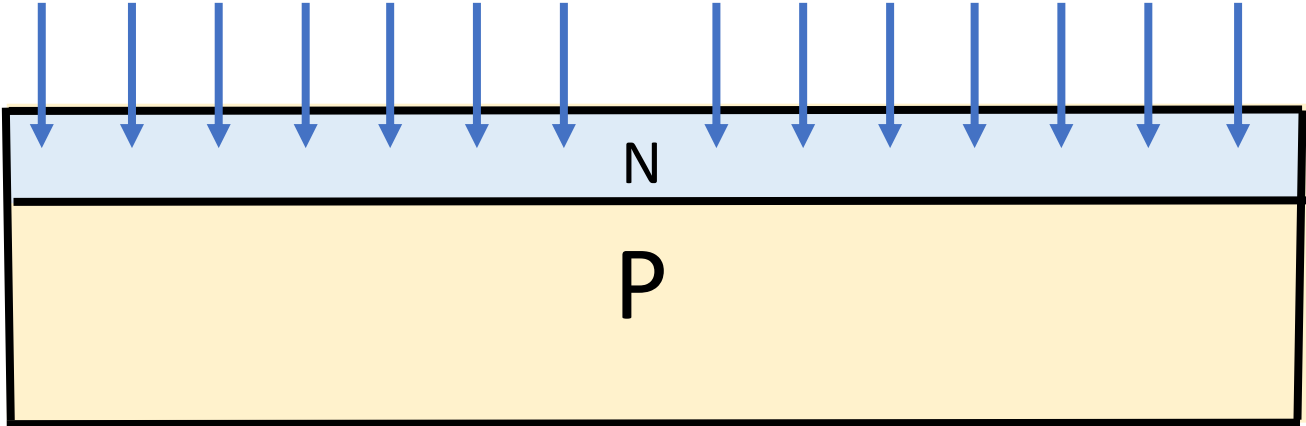


Impurity Atom Density	Resistivity N-type	Resistivity P-type
10^{16} cm^{-3}	$\rho_n \sim 0.5 \Omega\text{cm}$	$\rho_p \sim 1 \Omega\text{cm}$
10^{15} cm^{-3}	$\rho_n \sim 5 \Omega\text{cm}$	$\rho_p \sim 10 \Omega\text{cm}$
10^{14} cm^{-3}	$\rho_n \sim 50 \Omega\text{cm}$	$\rho_p \sim 200 \Omega\text{cm}$

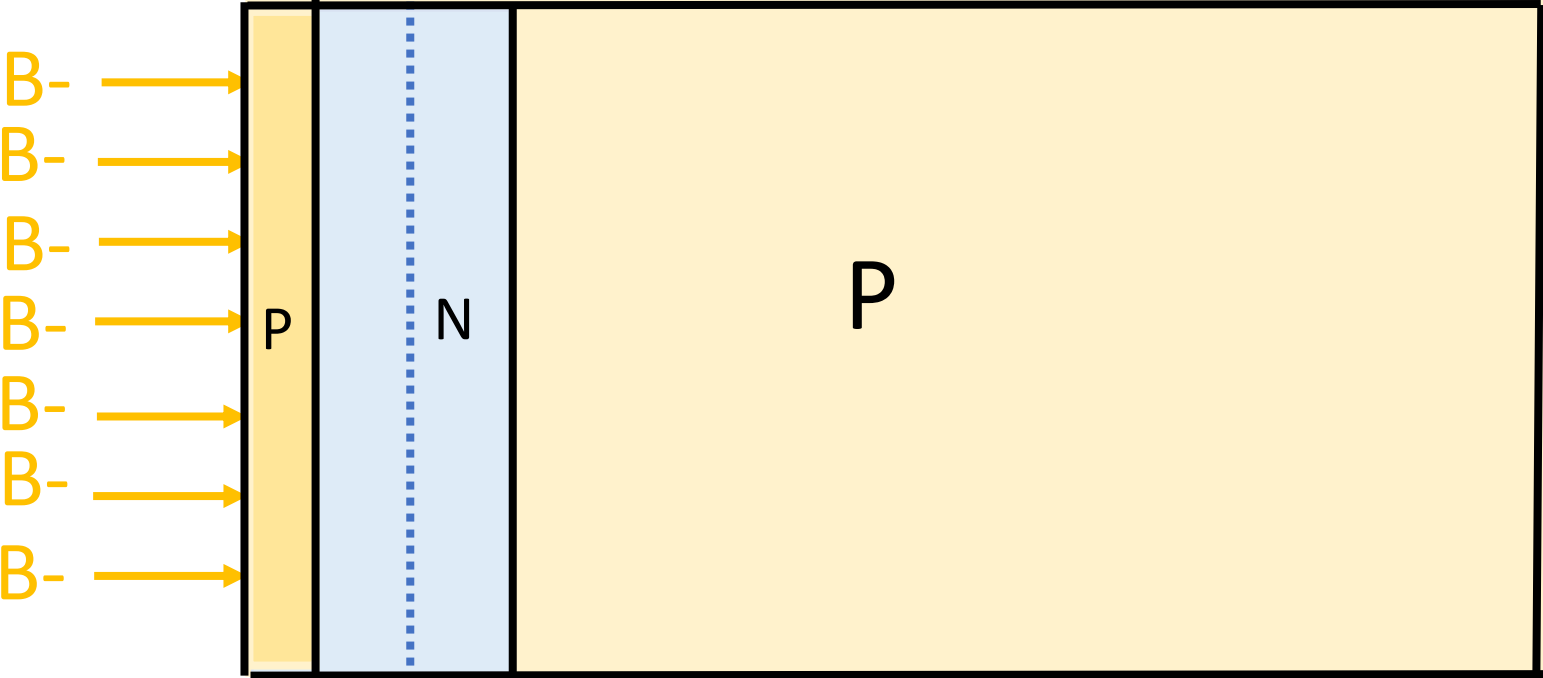
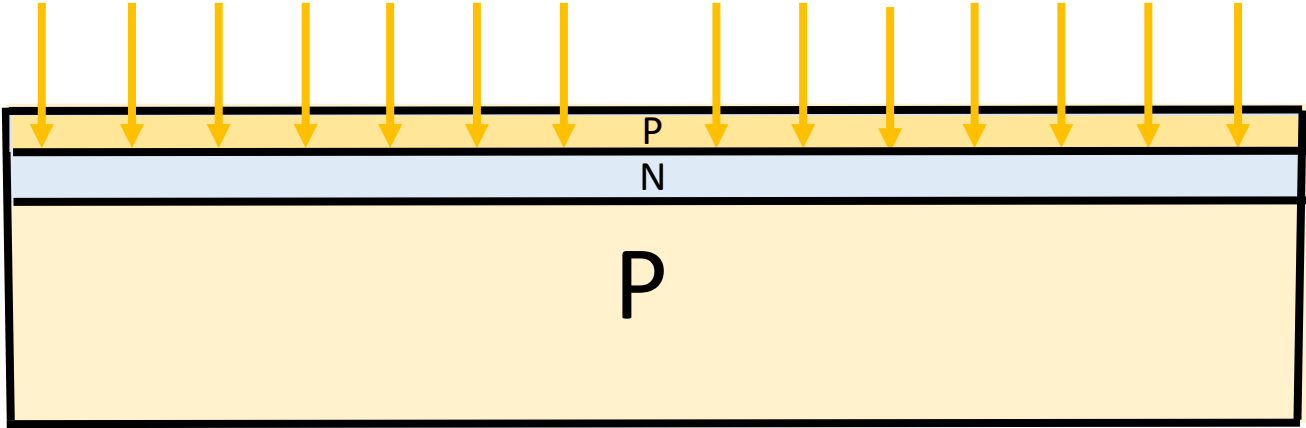
For P-type silicon chip with thickness $200 \mu\text{m}$ and Area $1 \text{ cm} \times 1 \text{ cm}$,
 $R_s \sim (200 \mu\text{m})(200 \Omega\text{cm}) / (10^8 \mu\text{m}^2) = 4 \Omega ;$

For Area ($1 \text{ cm} \times 1 \text{ cm}$) and Thickness ($200 \mu\text{m}$),
P-type silicon wafer has the substrate resistance $R_s \sim 4 \Omega$.

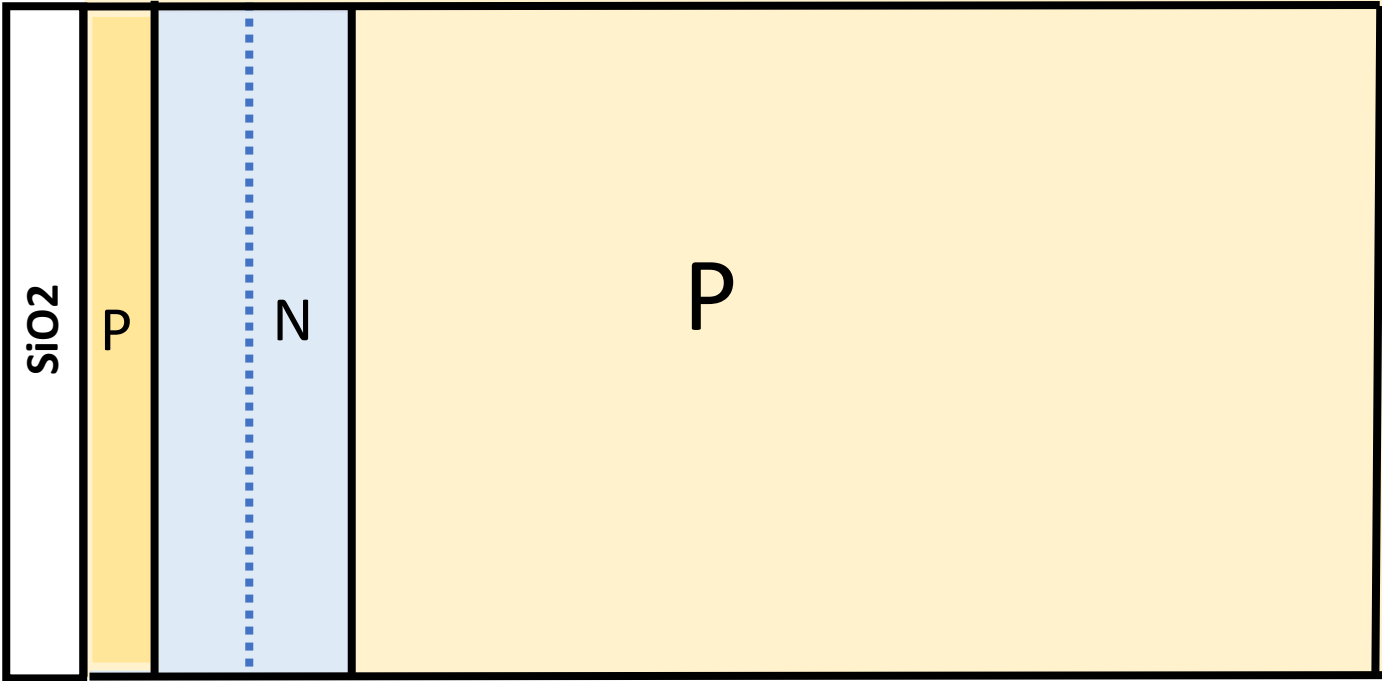
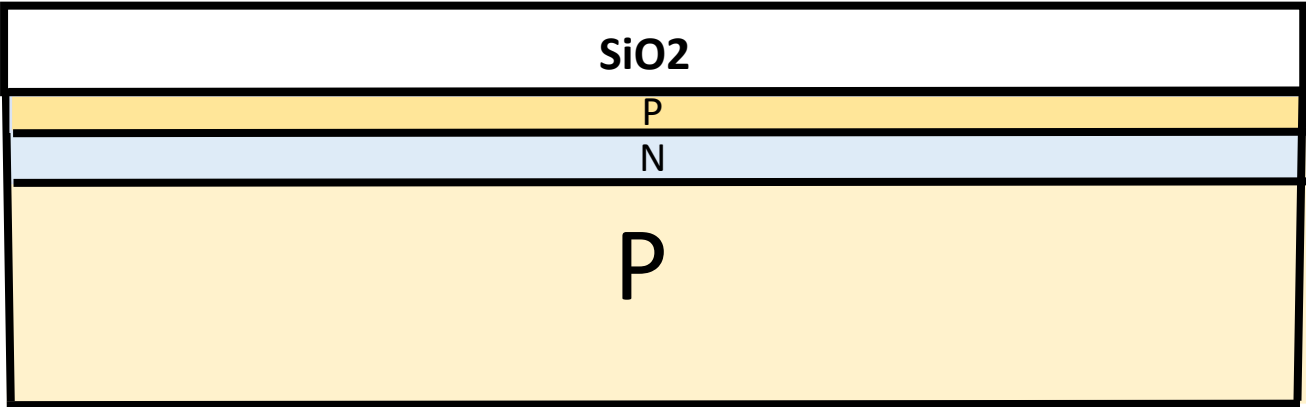
(1) Use high-energy P+ ion implantation to form the lightly-doped deep-buried N region



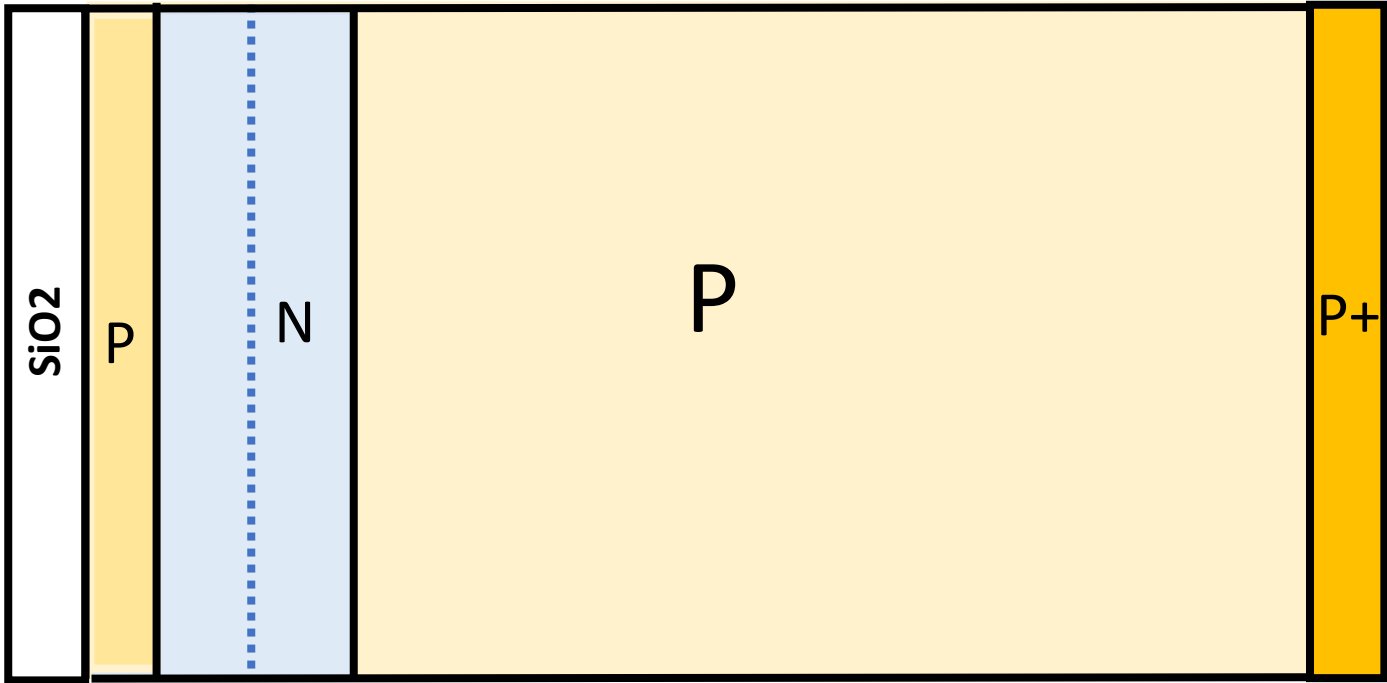
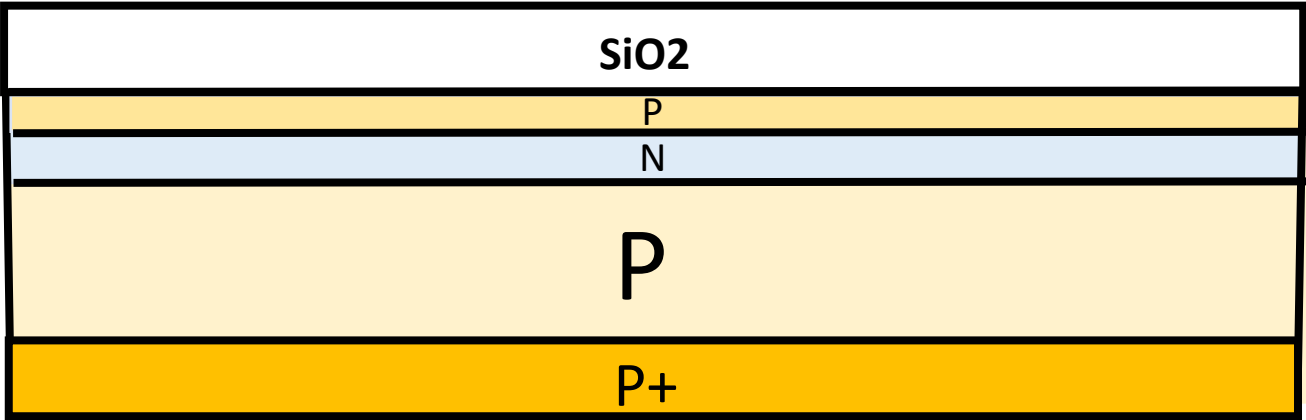
(2) Use low-energy B- ion implantation to form the lightly-doped surface P region



(3) Cover the surfaced with a thick SiO2 Oxide Protection with the CVD method.

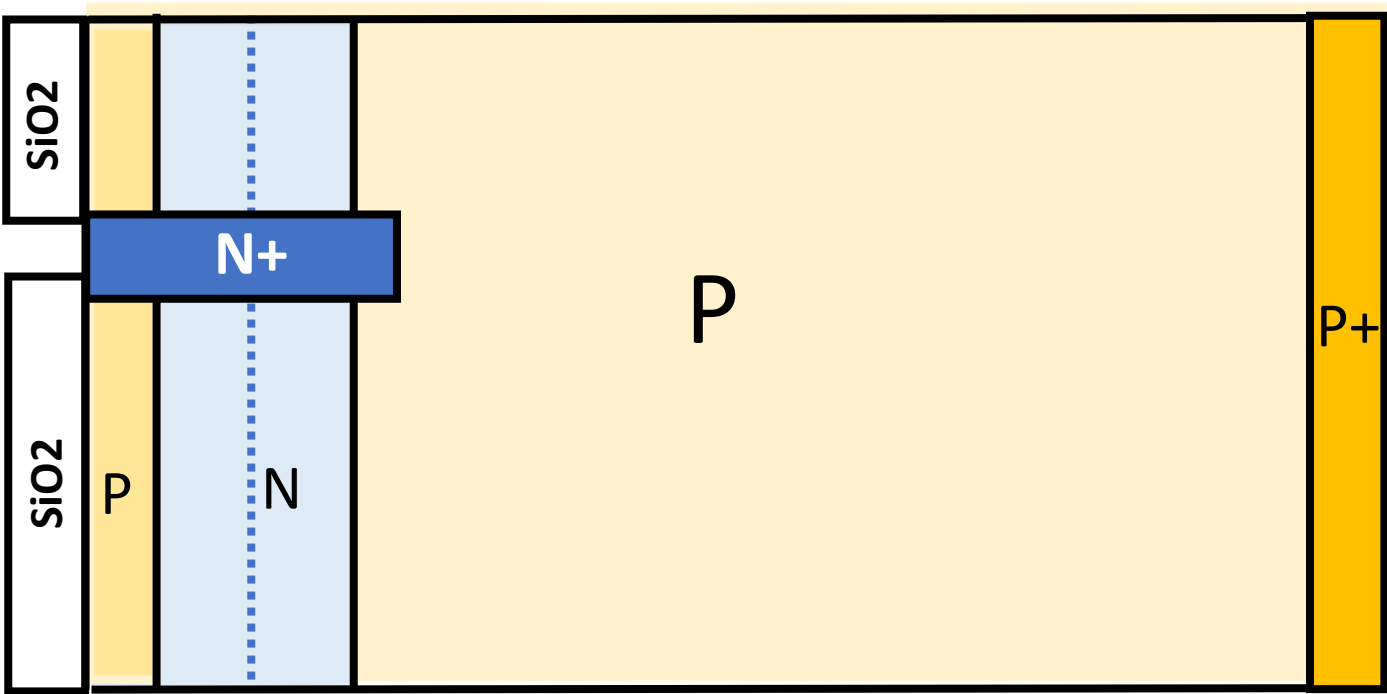
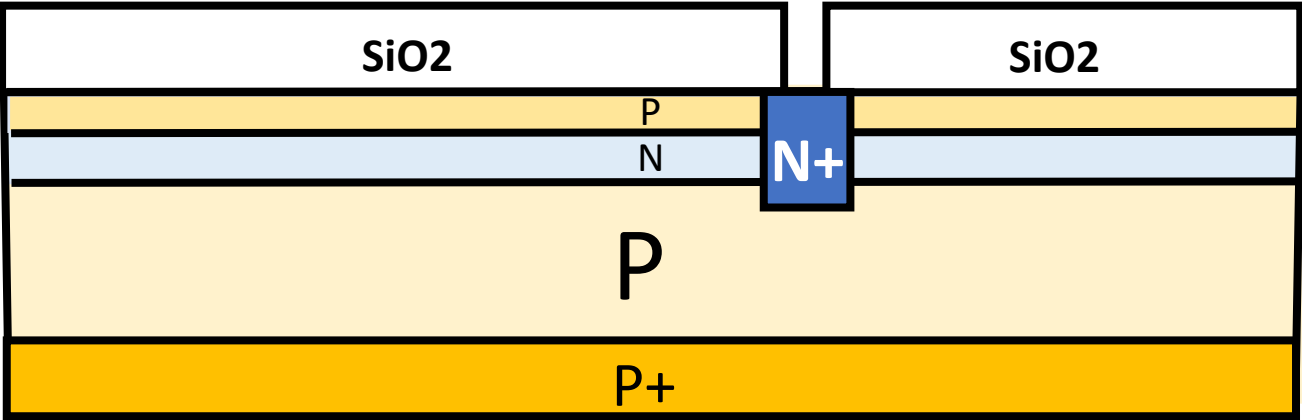


(4) Form P+ region on the backside wafer by thermal diffusion method.



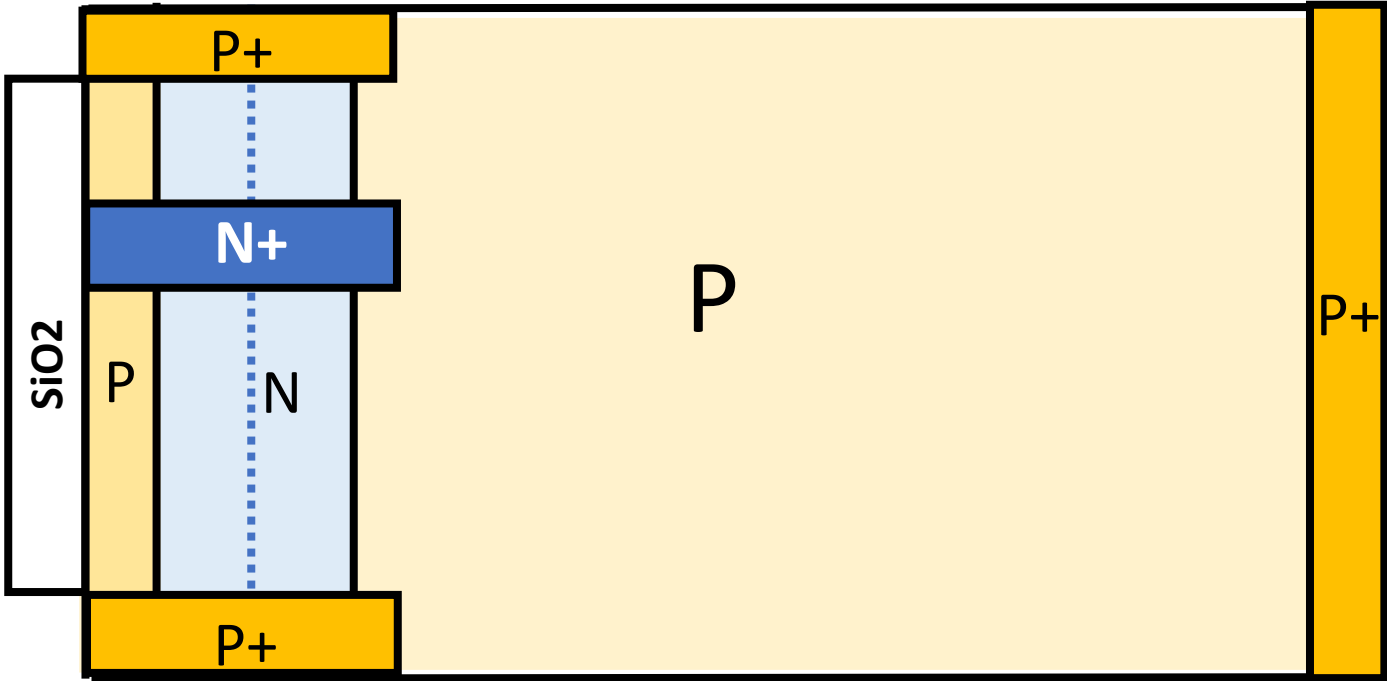
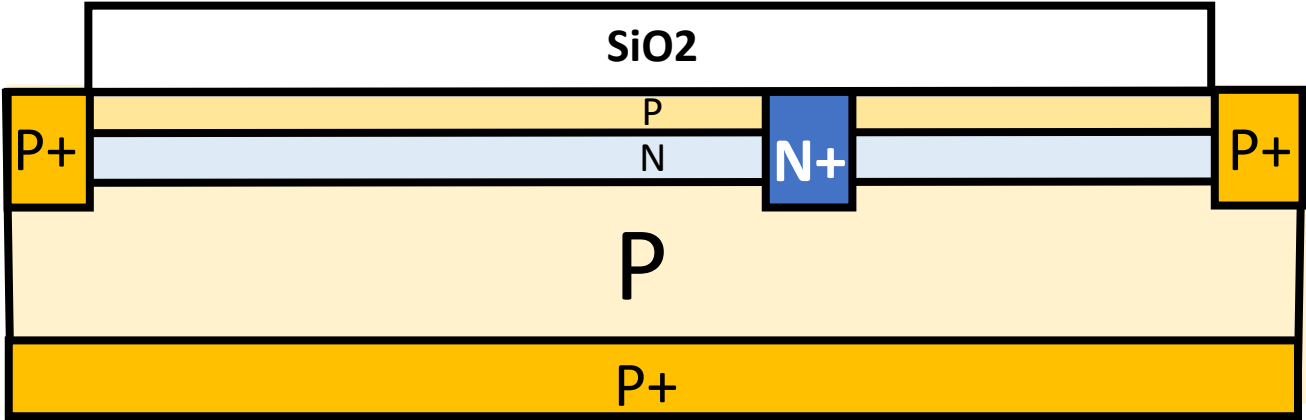
(5) Form windows to form N+ region on the front side wafer by thermal diffusion method.

Mask 01

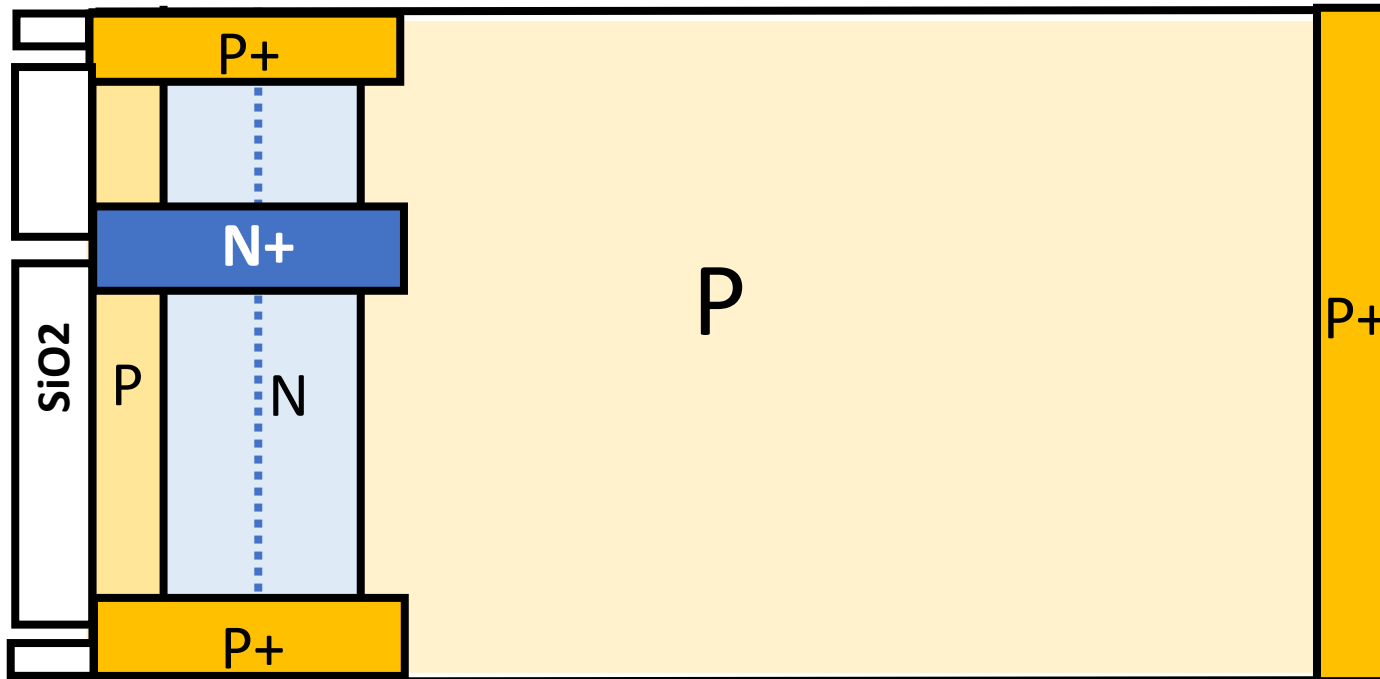


(6) Form windows to form P+ region on the front side wafer by thermal diffusion method.

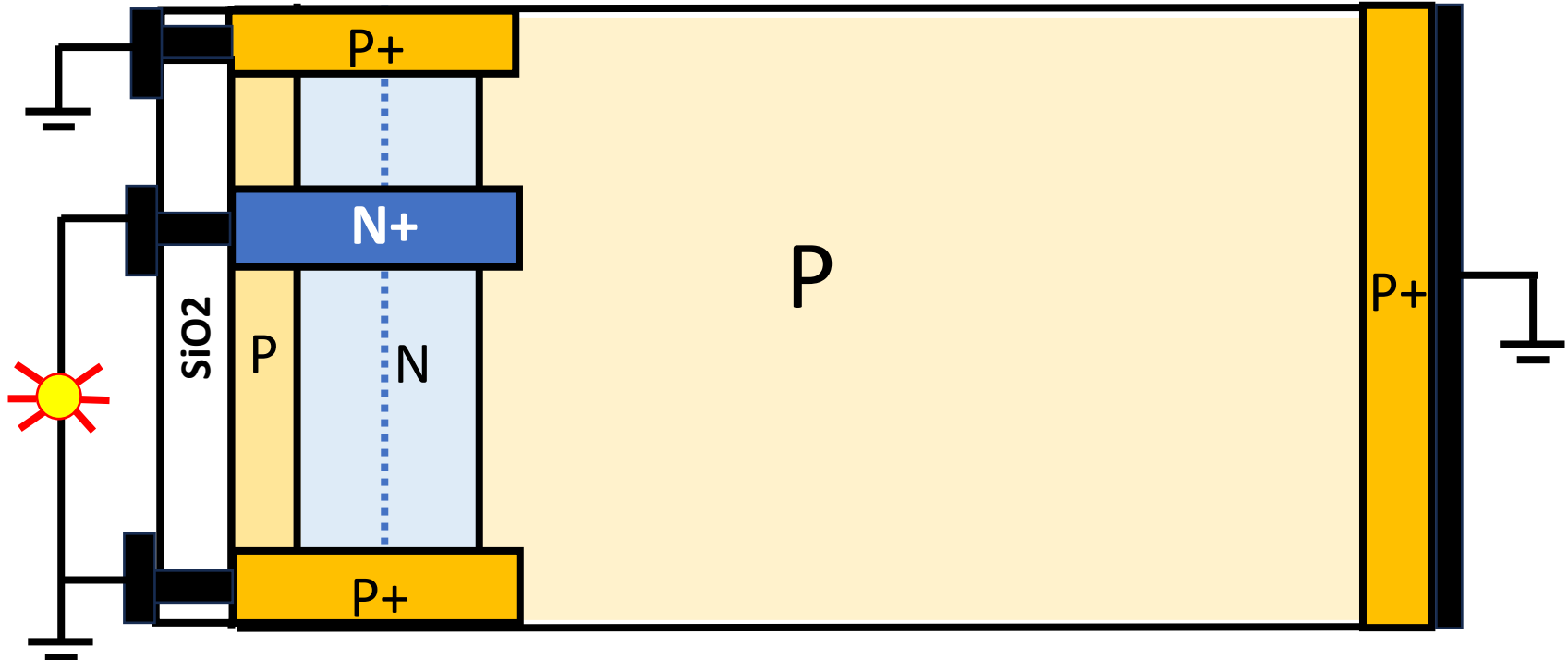
Mask 02

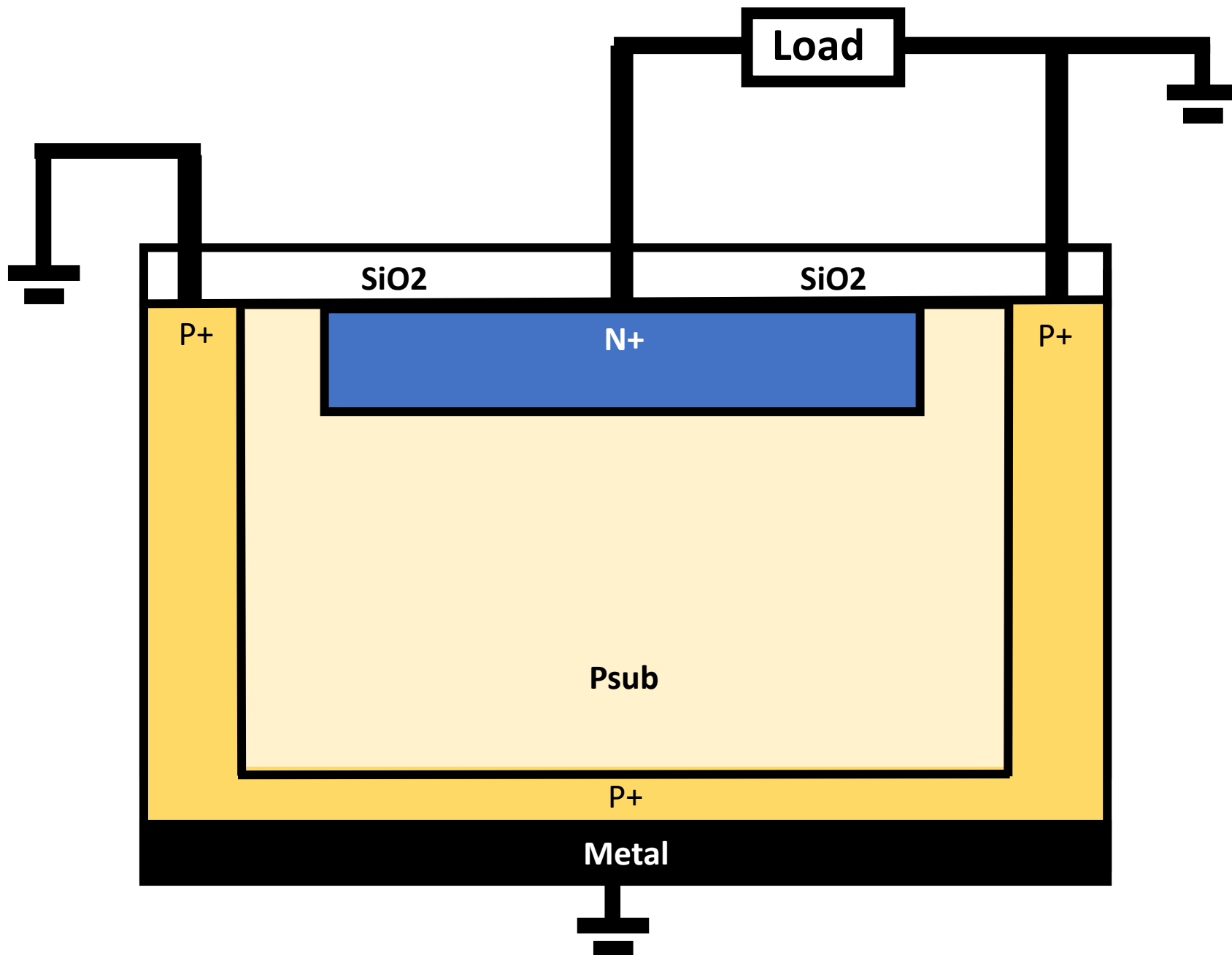


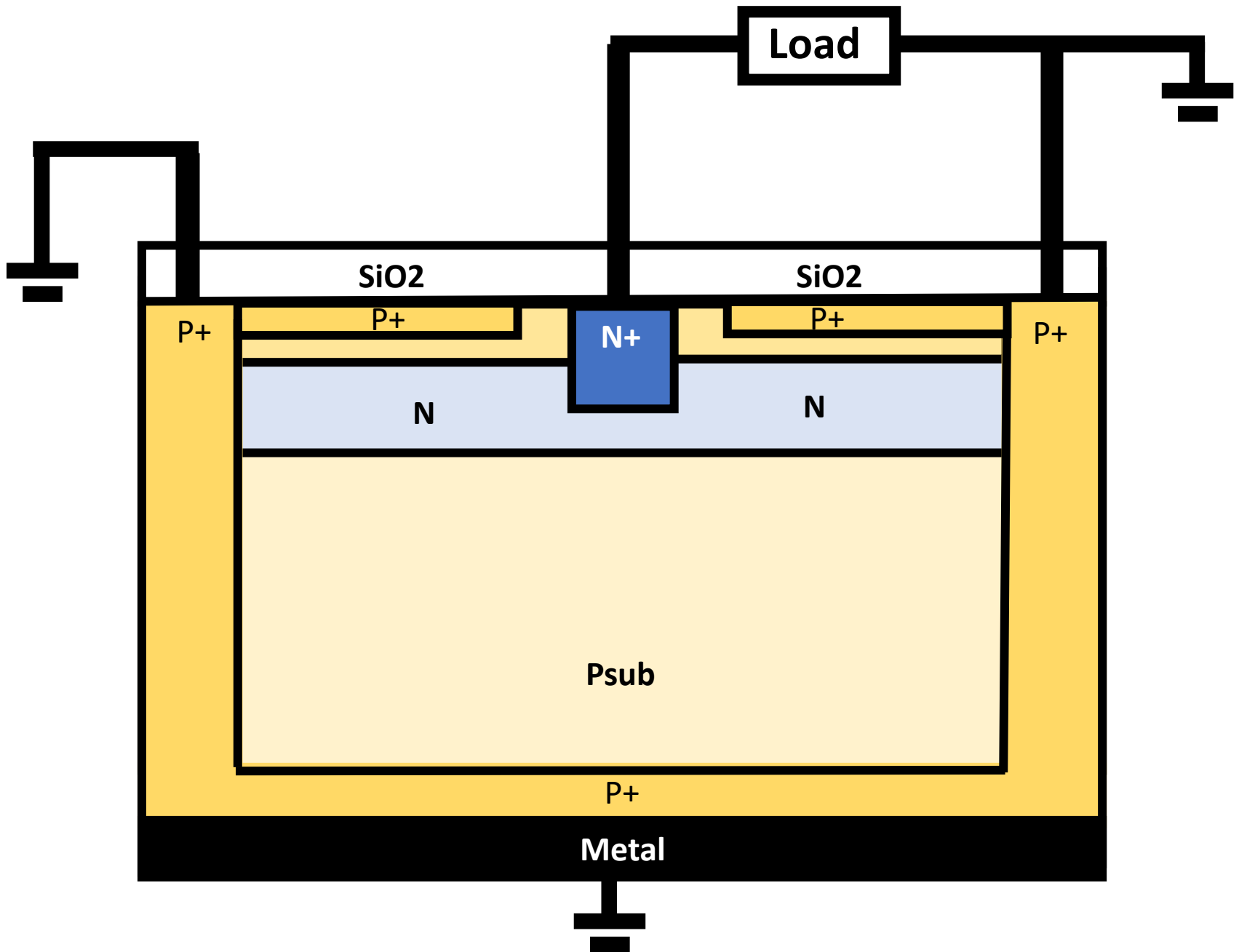
Mask 03



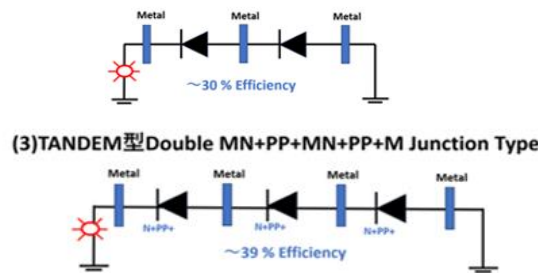
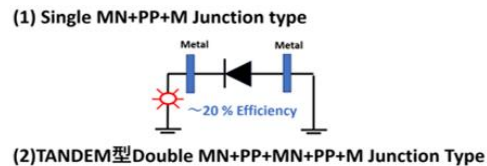
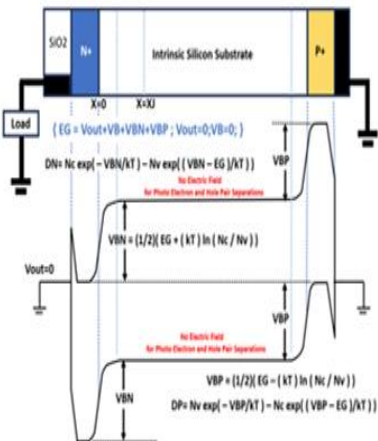
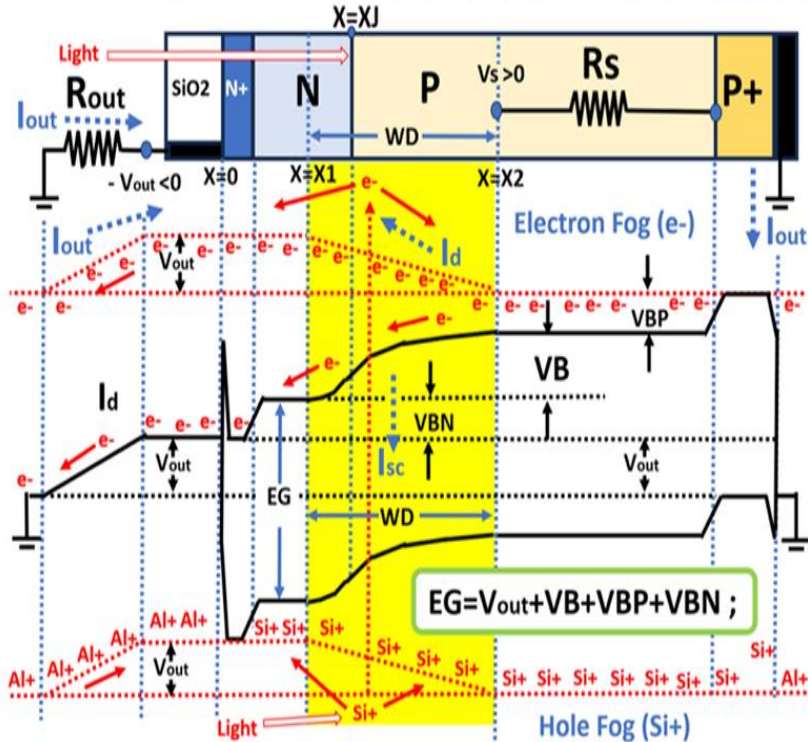
Mask 04



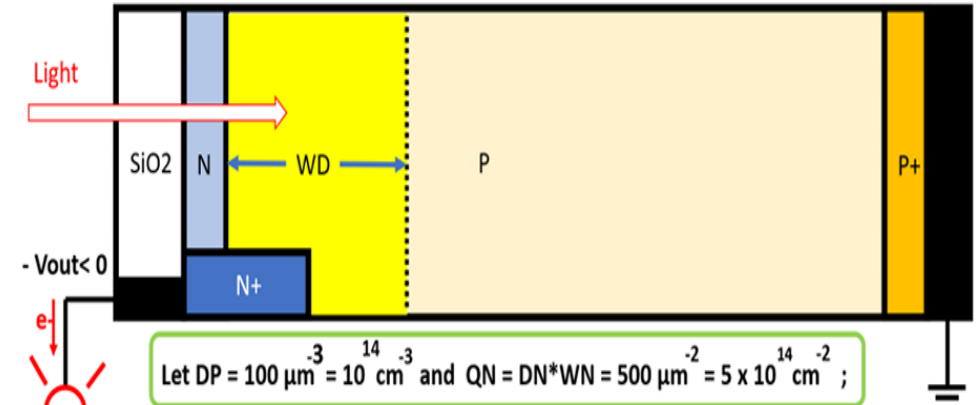




Band Diagram of Photo Electron Fog (e-) and Hole Fog (Si+) with Band Bending Effects of { $VBP=(kT) \ln(P+/P)$; $VBN=(kT) \ln(N+/N)$; }



Maximum Depletion Width WD is only about 2μm.



Vout	VB	WD
0 v	0.59 v	2.8 μm
0.1 v	0.49 v	2.5 μm
0.2 v	0.39 v	2.3 μm
0.3 v	0.29 v	2.0 μm
0.4 v	0.19 v	1.6 μm
0.5 v	0.09 v	1.1 μm

For $DN = 5000 \mu m^{-3} = 5 \times 10^{15} cm^{-3}$;

$WN = QN/DN = 10^{-5} cm = 0.1 \mu m$;

$NV = 1.04 \times 10^{19} cm^{-3}$; $NC = 2.8 \times 10^{19} cm^{-3}$;

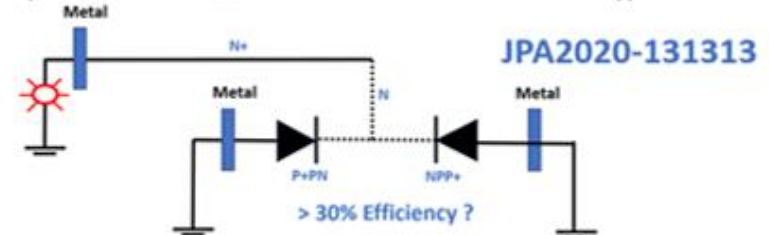
$VBP = (kT) \ln(NV/DP) = 325 mV$;

$VBN = (kT) \ln(NC/DN) = 198 mV$;

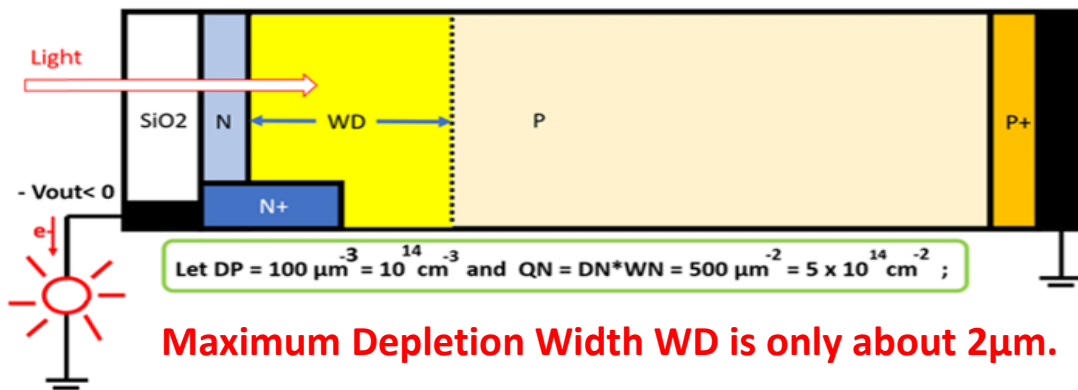
$VB = EG - V_{out} - V_{BN} - V_{BP}$;

$WD = \sqrt{\frac{2 E_s V_B}{DPN}}$; $DPN = DP \cdot DN / (DP + DN)$;

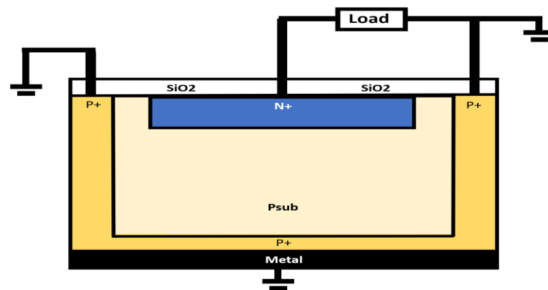
(4) Bipolar Transistor 型 Double MP+PNPP+M Junction Type



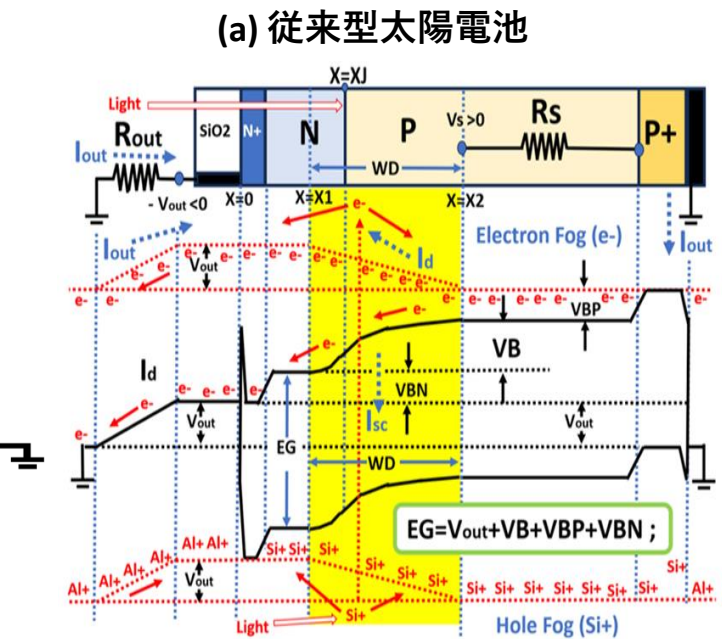
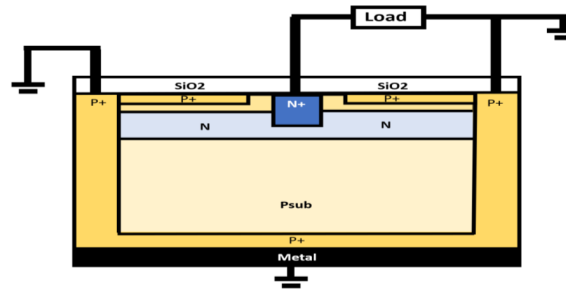
Sony HAD 1975 Bipolar Transistor Type Solar Cell



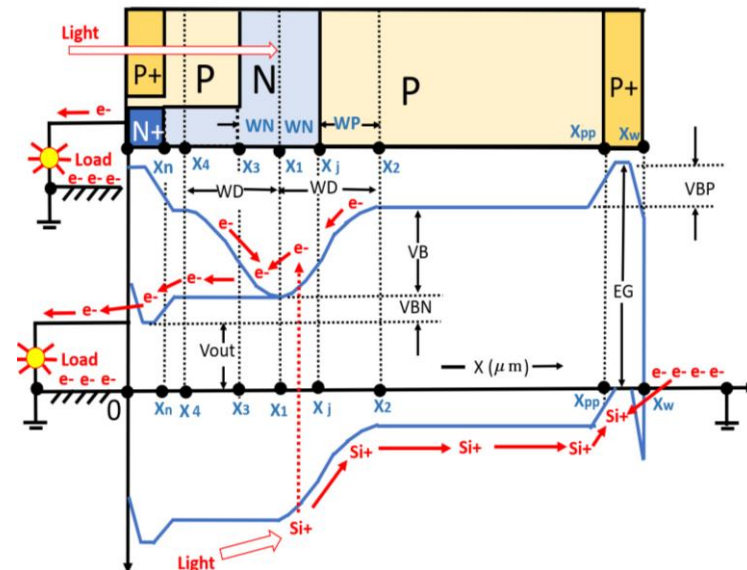
(a) 従来型太陽電池



(b) Double接合太陽電池



(b) Double接合太陽電池



++++++結論++++++

簡単な熱拡散製法では、NP 接合の N 層は濃い方が空乏層は広くとれる。

++++++

DP = 1 0 0 μm⁻³ DN = 1 0 0 0 μm⁻³ WD = 2. 7 9 μm WDN = 0. 2 5 μm

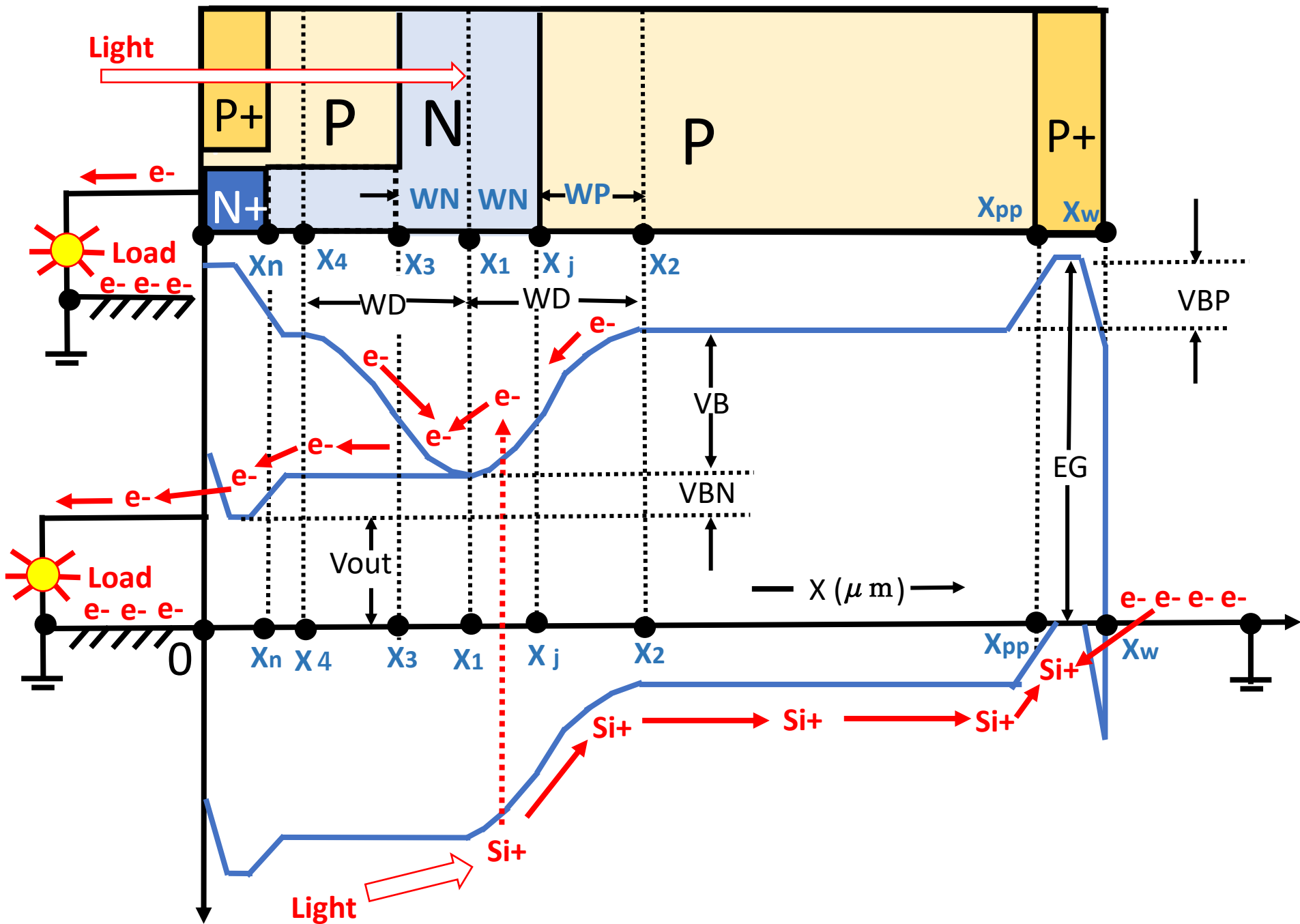
DP = 1 0 0 μm⁻³ DN = 1 0 0 0 0 μm⁻³ WD = 2. 8 1 μm WDN = 0. 0 3 μm

DP = 2 0 0 μm⁻³ DN = 2 0 0 0 μm⁻³ WD = 2. 0 4 μm WDN = 0. 1 9 μm

DP = 2 0 0 μm⁻³ DN = 2 0 0 0 0 μm⁻³ WD = 2. 0 5 μm WDN = 0. 0 2 μm

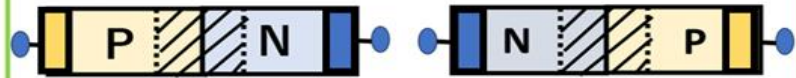
DP = 1 0 0 0 μm⁻³ DN = 1 0 0 0 0 μm⁻³ WD = 0. 9 7 μm WDN = 0. 0 9 μm

++++++



PNP接合（トランジスター）にも空乏層がある！

PN接合にも空乏層と呼ばれる真空の空間がその接合境界に存在する。



1948 Bell研の科学者のトランジスターの発明

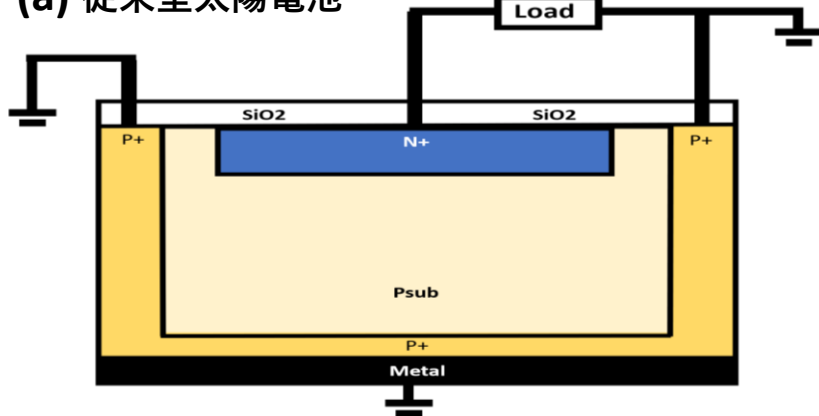


1975年のSONY（萩原）の発明

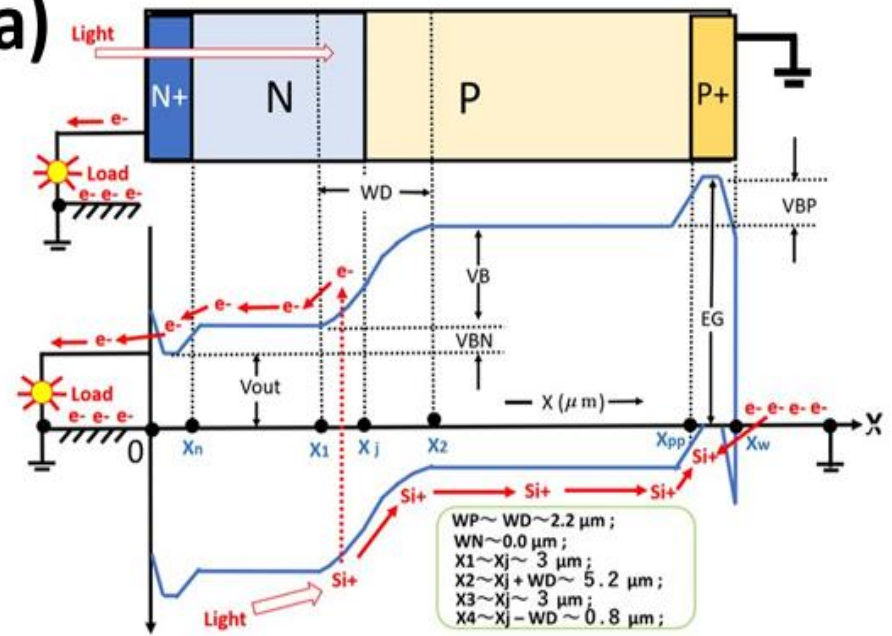


ブランコのロープの様に両端が固定されていると真ん中も固定できることに注目した。

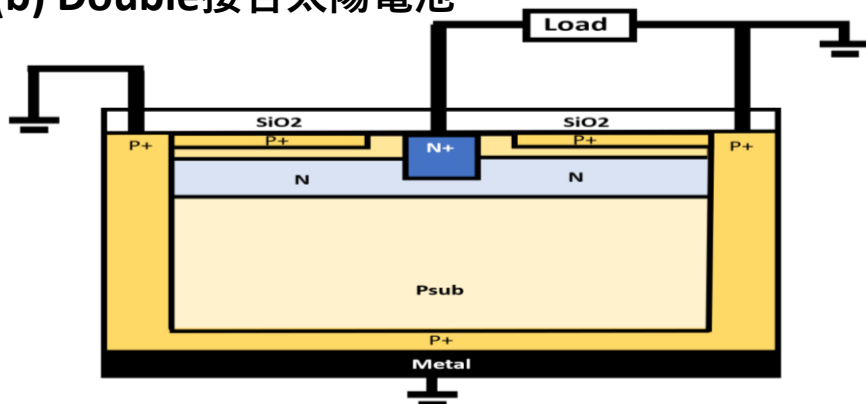
(a) 従来型太陽電池



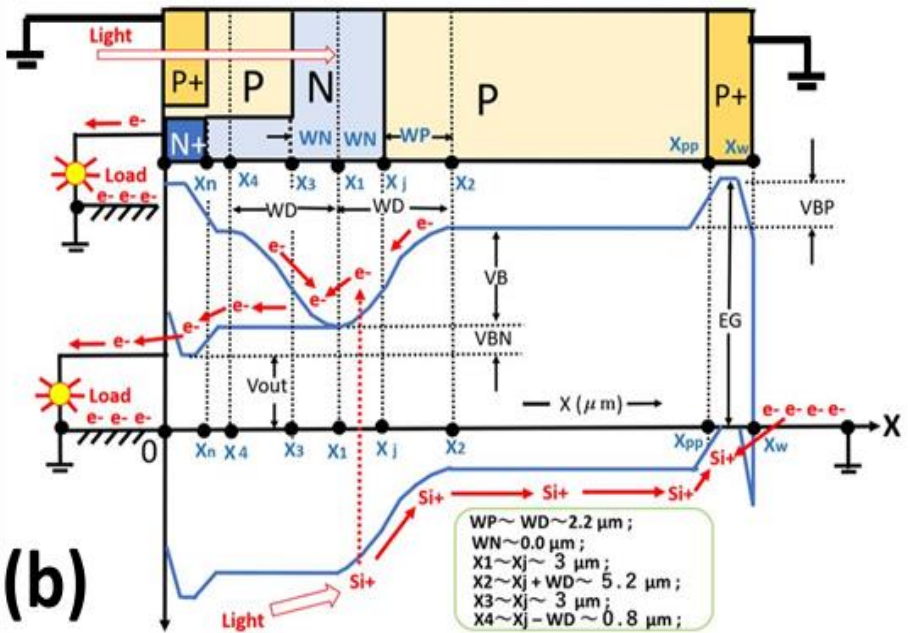
(a)



(b) Double接合太陽電池



(b)



SDGs

“Water and Solar Energy for all people on the earth.”

Yoshiaki Daimon Hagiwara, AIPS

2025年7月7日（月）朝のつぶやき 萩原良昭.pdf

2025年7月7日（月）朝のつぶやき 萩原良昭.mp4

