# 2025年7月4日は私の誕生日で77歳になりました 💛

2025年7月6日(日)朝のつぶやき\_萩原良昭.pdf





Happy birthday, Yoshiaki!

On this special day, we'd like to celebrate you, a wonderful member of our IEEE CS community whose support and contributions are what keeps us going. With our drives zipping away at full speed to keep up, we wish you a most happy birthday.

When compiling your program of fun things to do today, we hope you will count our gift in that number: an article we chose from our CSDL just for you, "You make me happy: Using an adaptive affective interface to investigate the effect of social presence on positive emotion induction".

# **DOWNLOAD 'YOU MAKE ME HAPPY' PDF**

We learned in this article that our happy moments are quantifiably even happier when experienced with friends, which is why we're sharing it with you--because that makes us happy!

Your friends here at IEEE CS look forward to fostering technological innovation for the benefit of humanity with you now and in the future, this year and for many years to come. So here's to you.

Have a happy, happy birthday.

Best regards,

The IEEE Computer Society Team



© 2025 IEEE Computer Society | Contact Us | Privacy Policy

# 2025年7月4日は私の誕生日で77歳になりました 💛



### <u>https://ja.wikipedia.org/wiki/平井一夫</u>

萩原 良昭 様 謹ん より 祝 で喜寿のお祝を申し上げ 層のご健勝をお祈りいたし 友の会会長 します

2025年7月4日は私(萩原良昭)の誕生日で77歳になりました 💛

# 高田 ヒロシさんの投稿



高田 ヒロシさんが萩原良昭さんのタイムラインに新しい写真を追加したで。 2分・👪



2025年7月4日は私(萩原良昭)の誕生日で77歳になりました 💛



х

...

### 厚木市キッズ・ゲルニカ・プロジェクト(高田ヒロシさんリーダー)の参加者の皆さん 💛



#### Semiconductor Company President Award 1999



#### Who Invented Pinned Photodiode ?

The evidence is given below by the patent application sheet Hagiwara at Sony invented Pinned Photodiode on March 5, 1975.



# IEEE Journal of Solid-State Circuits, VOL.SC11, No.4, October 1976. <u>"128-Bit Multi Comparator"</u>

#### Carver Mead Awarded Kyoto Prize by Inamori Foundation - www.caltech.edu



<u>Pinned Surface\_Completely\_Depleted\_Buried\_Channel\_Double\_Junction\_type\_Solar\_Cell.pdf</u> <u>Evidence\_that\_Hagiwara\_at\_Sony\_invented\_Pinned\_Buried\_Photodiode\_in\_1975.pdf</u>



# 2025\_07\_04\_萩原良昭講師の半導体基礎講座

# Publication\_List\_by\_Yoshiaki\_Hagiwara.html

# http://www.aiplab.com

イメージセンサーと太陽電池の動作原理\_萩原良昭.html

(0)はじめに

(1)金属と絶縁体の違い

<u>(2)半導体の基本特性</u>

(3)single接合型のダイオードの整流特性

https://www.sojo-u.ac.jp

https://www.ssis.or.jp

hagiwara@ssis.or.jp

hagiwara@ofc.sojo-u.ac.jp

http://www.aiplab.com hagiwara@aiplab.com

https://locomtec.jp/萩原aips研究所

https://ja.wikipedia.org/wiki/萩原良昭

https://en.wikipedia.org/wiki/Yoshiaki\_Hagiwara

(4) double 接合型バイポーラトランジスタの電流増幅特性

(5)triple 接合型サイリスター型の理想的な高速Switch動作特性

(6)MOS型のトランジスタの電流増幅特性

(7)CMOS型インバータ回路の省エネ特性

(8)超光感度のCMOS型イメージセンサーの特性

<u>(9)P+PNPP+接合の double接合型の新型太陽電池の構造とその動作原理</u>

2025 IEEE The 14th International Conference on **Communications, Circuits and Systems** 

Wuhan, China | May 23-25, 2025

# 2025\_05\_23\_ICCCAS2025\_Yoshiaki\_Daimon\_Hagiwara\_Wuhan\_China\_Slides.pdf 2025\_05\_23\_ICCCAS2025\_Yoshiaki\_Daimon\_Hagiwara\_Wuhan\_China\_TEXT.pdf

2025\_05\_23\_ICCCAS2025\_Yoshiaki\_Daimon\_Hagiwara\_Wuhan\_China.mp4.

5. P+PNPP+ double junction solar cell with pinned-surface and pinned empty-potential-well

**ICCCAS 2025** 







Figure 16. Two types of Double Junction Solar Cells in comparison.









# https://www.elspub.com/papers/j/1847005436829155328

ISSN: 2959-913X (Print) ISSN: 2959-9148 (Online)

### Electronics and Signal Processing



TECHNIQUE REPORT OPEN ACCESS

Pinned-surface and double-junction photodiode type super high-performance image sensor with built-in solar cell structure

#### **9** Yoshiaki Daimon Hagiwara

President Office, Sojo University, Kumamoto, Japan E-mail: hagiwara@ofc.sojo-u.ac.jp

Volume	Volume 1 Issue 1, 2025	
Citation	Hagiwara YD. Pinned-surface and double-junction photodiode type super high- performance image sensor with built-in solar cell structure. <i>Electron. Signal Process.</i> 2025(1):0003, https://doi.org/10.55092/20250003.	
DOI	10.55092/20250003	
Copyright	Copyright©2025 by the authors. Published by ELSP.	
Special Issue	Analog/Mixed-Signal/Power/RF/Digital Circuits and Related Technologies in Digital Exploding Era	

ELSP

**Electron. Signal Process.** 

Technique Report | Received 21 October 2024; Accepted 11 January 2025; Published 12 May 2025 https://doi.org/10.55092/20250003

#### Pinned-surface and double-junction photodiode type super high-performance image sensor with built-in solar cell structure

#### Yoshiaki Daimon Hagiwara

President Office, Sojo University, Kumamoto, Japan; E-mail: hagiwara@ofc.sojo-u.ac.jp.

#### https://pdf.elspublishing.com/paper/journal/open/ESP/2025/esp20250003.pdf

#### ELSP

Electron. Signal Process.

Technique Report | Received 21 October 2024; Accepted 11 January 2025; Published 12 May 2025 https://doi.org/10.55092/20250003

# Pinned-surface and double-junction photodiode type super high-performance image sensor with built-in solar cell structure

#### Yoshiaki Daimon Hagiwara

President Office, Sojo University, Kumamoto, Japan; E-mail: hagiwara@ofc.sojo-u.ac.jp.

#### **Highlights**:

- Semiconductor band theory of silicon-based double and triple Junction type photodiodes.
- Electron/hole pair separation enhanced by surface conduction band bending in surface P+P hole accumulation region.
- Energy spectrum density and penetration depth of Sun light into silicon crystal.
- Maximum Power Tracking Technology (MPTT) on pinned-surface double-junction photodiode type solar cell.
- Floating-surface hole/electron recombination loss of the conventional single junction type solar cell.

#### https://www.elspub.com/papers/j/1847005436829155328

DP = 10 
$$^{14} \mathrm{cm}^{-3}$$
 for  $ho_{\mathrm{p}} \sim$  200  $\Omega \mathrm{cm}$  ;

 $Rs = (\rho) (Thickness)/(Area);$ 

Î	Super High Resistivity P-type Silicon Wafer			
Thickness		Ρ		
Im	purity Atom Density	Resistivity N-type	Resistivity P-type	
-	10 <sup>16</sup> cm <sup>-3</sup>	$ ho_{ m n}$ ~0.5 Ωcm	$ ho_{ m p}$ ~1 Ocm	
	10 <sup>15</sup> cm <sup>-3</sup>	$ ho_{ m n}$ ~5 Ωcm	$ ho_{ m p}$ $\sim$ 10 $\Omega$ cm	
	10 <sup>14</sup> cm <sup>-3</sup>	$ ho_{ m n}\sim_{ m 50\Omega cm}$	${ m  ho}_{ m p}$ $\sim$ 200 $\Omega$ cm	

For P-type silicon chip with thickness 200  $\mu$  m and Area 1 cm x 1 cm, Rs ~ (200  $\mu$  m)(200  $\Omega$  cm)/(10  $^{8}\mu$  m<sup>2</sup>) = 4 $\Omega$ ;

> For Area (1 cm x 1 cm ) and Thickness (200  $\mu$  m), P-type silicon wafer has the substrate resistance Rs~4 $\Omega$ .



#### Maximum Depletion Width WD is only about 2µm.



Sony HAD 1975 Bipolar Transistor Type Solar Cell



Light















(1) Use high-energy P+ ion implantation to form the lightly-doped deep-buried N region





(2) Use low-energy B- ion implantation to form the lightly-doped surface P region





(3) Cover the surfaced with a thick SiO2 Oxide Protection with the CVD method.

SiO2
P
Ν
Р



SiO2
Р
Ν
Р
P+

P N P+

(4) Form P+ region on the backside wafer by thermal diffusion method.

Mask 01 SiO2 SiO2 P N N+ P P P+

(5) Form windows to form N+ region on the front side wafer by thermal diffusion method.





(6) Form windows to form P+ region on the front side wafer by thermal diffusion method.



(7) Form metal contact windows for the surface P+ and N+ regions.





# (7) Form metal wires.





Super High Resistivity P-type Silicon Substrate Wafer		
	Ρ	
mpurity Atom Density	Resistivity N-type	Resistivity P-type
10 <sup>16</sup> cm <sup>-3</sup>	$ ho_{ m n}$ ~0.5 Ωcm	$ ho_{ m p} \sim$ 1 Ocm
10 <sup>15</sup> cm <sup>-3</sup>	$ ho_{ m n}$ ~5 Ωcm	$ ho_{ m p}$ $\sim$ 10 $\Omega$ cm
10 <sup>14</sup> cm <sup>-3</sup>	$ ho_{ m n}\sim_{ m 50\Omega cm}$	$ ho_{ m p}$ $\sim$ 200 Ωcm

Rs = (ρ) (Thickness)/(Area); (1) DP = 10<sup>14</sup> cm<sup>-3</sup> for  $\rho_p \sim 200 \,\Omega cm$ ;

For P-type silicon chip with thickness 200  $\mu$  m and Area 1 cm x 1 cm, Rs ~ (200  $\mu$  m)(200  $\Omega$  cm)/(10  $^{8}\mu$  m<sup>2</sup>) = 4 $\Omega$ ;

> For Area (1 cm x 1 cm ) and Thickness ( 200  $\mu$  m ), P-type silicon wafer has the substrate resistance Rs~4 $\Omega$ .



For P-type silicon chip with thickness 200  $\mu$  m and Area 1 cm x 1 cm, Rs ~ (200  $\mu$  m)(200  $\Omega$  cm)/(10<sup>8</sup> $\mu$  m<sup>2</sup>) = 4 $\Omega$ ;

> For Area (1 cm x 1 cm ) and Thickness ( 200  $\mu$  m ), P-type silicon wafer has the substrate resistance Rs~4 $\Omega$ .

Rs = (ρ) (Thickness)/(Area); (1) DP = 10<sup>14</sup> cm<sup>-3</sup> for  $\rho_p \sim 200 \,\Omega cm$ ;

Use High Energy Ion Implantation Method to form an NP single junction photodiode with the NP junction depth X j = 3  $\mu$  m.





Use High Temperature Diffusion Method to form N+ and P+ regions for external ohmic contacts

N+ N	Ρ	P+
------	---	----

For P-type silicon chip with thickness 200  $\mu$  m and Area 1 cm x 1 cm, Rs ~ (200  $\Omega$  cm) (200  $\mu$  m)/(10<sup>8</sup>  $\mu$  m<sup>2</sup>) = 4 $\Omega$ ;

For Area (1 cm x 1 cm) and Thickness (200  $\mu$  m), P-type silicon wafer has the substrate resistance Rs~4 $\Omega$ .

$Rs = (\rho) (Thickness)/(Area); (1)$	DP = 10 $^{^{14}}$ cm $^{^{-3}}$ for ${oldsymbol{ ho}}_{ m p}\sim$ 200 $\Omega$ cm ;
---------------------------------------	--

Impurity Atom Density	<b>Resistivity N-type</b>	Resistivity P-type
10 <sup>16</sup> cm <sup>-3</sup>	$ ho_{ m n}$ $\sim$ 0.5 $\Omega$ cm	$ ho_{ m p}~$ ~ 1 Ωcm
10 <sup>15</sup> cm <sup>-3</sup>	$ ho_{ m n}$ ~5 Ωcm	$ ho_{ m p}$ $\sim$ 10 $\Omega$ cm
10 <sup>14</sup> cm <sup>-3</sup>	$ ho_{ m n}\sim_{ m 50\Omega cm}$	$ ho_{ m p}$ $\sim$ 200 Ωcm





$$(1) \quad DP = 10^{14} \text{ cm}^3 \text{ for } \rho_p \sim 200 \ \Omega \text{ cm};$$

$$(1) \quad DP = 10^{14} \text{ cm}^3 \text{ for } \rho_p \sim 200 \ \Omega \text{ cm};$$

$$(2) \quad EG = \text{Vout} + \text{VB} + \text{VBN} + \text{VBP};$$

$$(3) \quad \text{VBP} = \text{kT In} \left(\frac{\text{DPP}}{\text{DP}}\right) \\ \text{VBN} = \text{kT In} \left(\frac{\text{DNN}}{\text{DN}}\right) \\ \text{VBN} = \frac{\text{DP}^*\text{DN}^*\text{WD}^2}{2^*\text{Esi}^*(\text{DP} + \text{DN})}$$

$$(4) \quad \text{VB} = \frac{\text{DP}^*\text{DN}^*\text{WD}^2}{2^*\text{Esi}^*(\text{DP} + \text{DN})}$$

$$(5) \quad \text{VB} = \frac{\text{DP}^*\text{DN}^*\text{WD}^2}{2^*\text{Esi}^*(\text{DP} + \text{DN})}$$

$$(4) \quad \text{VB} = \frac{\text{DP}^*\text{DN}^*\text{WD}^2}{2^*\text{Esi}^*(\text{DP} + \text{DN})}$$


















WP~ WD~2.2 
$$\mu$$
m;  
WN~0.0  $\mu$ m;  
X1~Xj~ 3  $\mu$ m;  
X2~Xj + WD~ 5.2  $\mu$ m;  
X3~Xj~ 3  $\mu$ m;  
X4~Xj - WD~ 0.8  $\mu$ m;















(6) (XJ-X3)\*P3=(X3-XM)\*NN;









#### 1971年当時、Intel 社は新しいイオン打ち込み装置を採用して 高性能な自己整合型MOSトランジスタの製造に成功し急成長しました。



Conventional N+P Single Junction Photodiode with the serious image lag problem in 1971 Interline Transfer CCD Image Sensors



#### CHRONOLOGY OF SILICON-BASED IMAGE SENSOR DEVELOPMENT

Yoshiaki Daimon Hagiwara, IEEE Life Fellow Sojo University, Kumamoto-city, Japan



Figure 2: Reproductions from the Japanese Patent Applications of (a) the N+N-P+NP-P triple junction PPD, (b) the N+N-P+N double junction PPD, and (c) the PNP double junction PPD.

3件の出願ともに、Photodiodeの両端がしっかりと金属端子で電圧固定ピン留めされている事を明示しています。

22 IEEE Electron Devices Society Newsletter O January 2023

Sony P+PNPP+ N+P Double Junction Photodiode with no serious image lag problem applied in 1971 Interline Transfer CCD Image Sensor

Sony JPA1976-134065 (JP1977-58414 ) by Yoshiaki Hagiwara, filed on Nov 10, 1975





A circuit model of (a) the floating-surfacer N+NPP+ single-junction-type solar cell and (b) the proposed pinned-surface P+PNPP+ double-Junction solar cell in comparison.





dd

lout

Rout







## 1971年当時、Intel 社は新しいイオン打ち込み装置を採用して 高性能な自己整合型MOSトランジスタの製造に成功し急成長しました。



Conventional N+P Single Junction Photodiode with the serious image lag problem in 1971 Interline Transfer CCD Image Sensors



Sony P+PNPP+ N+P Double Junction Photodiode with no serious image lag problem applied in 1971 Interline Transfer CCD Image Sensor Sony JPA1976-134065 (JP1977-58414 ) by Yoshiaki Hagiwara, filed on Nov 10, 1975



#### Japanese Patent Application JPA 1975-134985 ① 特許出願公告 (IP)B2) 昭58-46905 @Int.Cl.3 識別記号 3043公告 昭和58年(1983)10月19日 6940-5C 6819-5F H 04 N 5/30 H 01 L 27/14 発明の数 1 (会(百) 64固体撮像装置 (1) Application Patent No. 1975-134985 (2) Applied on Nov 10, 1975. (1)→願 昭50-134985 @出(2)→顧 昭50(1975)11月10日 (3) Public Patent No. 1977-58414 (4) Public on May 13, 1977. ⑥公(3)→開 昭52-58414 (4)→ ④昭52(1977) 5 月13日 (5) Inventor Yoshiaki Hagiwara. @発明者 萩原 良昭 ←(5) JPA 1975-124985 Claims **English Translation** In a semiconductor substrate Japanese (Nsub) the first region (P1) is の特許請求の範囲 formed. Then the second region 1 半導体基体に、第1導電型の第1半導体領域 と、之の上に形成された第2導電型の第2半導体 (N) is formed upon it forming 領域とが形成されて光感知部と之よりの電荷を転 the collector junction (Jc). Then 音転送部とが上記半導体基体の主面に沿 う如く配置されて成る固体撮像装置に於いて、上 on the second region (N), the 記光成知部の上記第2半導体領域に整流性接合が emitter Junction (Je) is formed. 溝体領域間の接合をコレクタ接合とす The photo charge is stored in シスタを形成し、該トランジスタのペー the base region (N) and then 記第2半導体領域に光学像に応じた電 ここに蓄積された電荷を上記転送部 transferred to the adjacent に移行させて、その転送を行うようにしたことを charge transfer device (CTD). 特徴とする固体撮像装置。 This is the invention of a PNP double junction dynamic photo transistor. Buried Base N Region **Buried Photo Charge 北** 6 区 for Photo Charge orage N Base Region Nsub Collection and Storage P2 Je N A CTD Fig.6 Jc **P1** Pinned SiO2 Light

## CHRONOLOGY OF SILICON-BASED IMAGE SENSOR DEVELOPMENT

Yoshiaki Daimon Hagiwara, IEEE Life Fellow Sojo University, Kumamoto-city, Japan



Figure 2: Reproductions from the Japanese Patent Applications of (a) the N+N-P+NP-P triple junction PPD, (b) the N+N-P+N double junction PPD, and (c) the PNP double junction PPD.

#### 3件の出願ともに、Photodiodeの両端がしっかりと金属端子で電圧固定ピン留めされている事を明示しています。

#### 22 IEEE Electron Devices Society Newsletter O January 2023

Light								
- Vout< 0	SiO2 N	WD -	P	P+				
Let DP = 100 $\mu$ m <sup>-3</sup> = 10 cm <sup>-3</sup> and QN = DN*WN = 500 $\mu$ m <sup>-2</sup> = 5 x 10 cm <sup>-2</sup> ;								
-	VB = I	EG - Vout -	VBN - VBP ;	For DN = 5000 $\mu m^{-3}$ = 5 x 10 cm <sup>-3</sup> ,				
<u> </u>	Vout	VB	WD	WN = QN/DN = $10^{-5}$ cm = 0. 1 µm ;				
	0 v	0.59 v	2.8 µm	19 -3 $19 -3$ $19 -3$				
	0.1 v	0.49 v	2.5 μm	$100 - 1.04 \times 10^{-10}$ (10 cm , $100 - 2.0 \times 10^{-10}$ cm ,				
	0.2 v	0.39 v	2.3 µm	VBP = (kT) ln (NV/DP) = 325 mV ;				
	0.3 v	0.29 v	2.0 µm	VBN = (kT) ln (NC/DN) = 198 mV ;				
	0.4 v	0.19 v	1.6 µm					
	0.5 v	0.09 v	1.1 µm	$WD = \sqrt{\frac{2}{DPN}}; DPN = DP^{DN}(DP+DN);$				

## https://pdf.elspublishing.com/paper/journal/open/ESP/2025/esp20250003.pdf



Figure 9. N+NPP+ single and P+PNPP+ double junction solar cells in comparison.



Figure 10. Two types of single junction photodiodes (a) and (b) with a double junction photodiode (c).



Figure 12. A floating-surface N+NPP+ single-junction photodiode for a solar cell application.



Figure 26. Sun-light power percentage E(X) penetrating through silicon crystal at the depth X.

## Band Diagram of Photo Electron Fog (e-) and Hole Fog (Si+) with

Band Bending Effects of { VBP=(kT) ln(P+/P) ; VBN=(kT) ln(N+/N) ;}



Band Diagram of Photo Electron Fog (e-) and Hole Fog (Si+) with Band Bending Effects of { VBP=(kT) ln(P+/P) ; VBN=(kT) ln(N+/N) ;} X <sub>₹</sub> XJ	<pre>     *********************************</pre>				
Nout     No     P     Vision     RS     P+       Image: Size of the second seco	double EG=1.11, kT=0.0259, Esi=648, NC=10400000, NV=28000000; double Vout, VBPP=0.567826, VBNN=0.542174, E, D, DDD, DPN; double DNP, VB, VBWD, VBWD max;				
EG Vout+VB+VBP; At+ At+ At+ At+ At+ At+ At+ At+ At+ At+	double WD,VBN,V DP_max,D int i,j,i_max,j	/BP, DP, DN, WD_max, VBN_max, VBP_max, DN_max, VB_max, VBP_max, VBN_max; j_max;	/*************************************		
//************************************	char c; FILE *fpBB;		VBP=i*VBPP/100; DP=NV*exp(-VBP/kT)-NC*exp((VBP-EG)/kT);		
************************************	<pre>void main(void) { fpBB=fopen( "BB.txt", "w"); Vout=0.3;</pre>		DPN=DP*DN/ (DP+DN) ; /************************************		
EG=1.11 eV; kT=0.0259 eV; Esi=648 e/(V • ((m));	VBN=0; DN=NC*exp(-VBN/kT)-NV*exp((VBN-EG)/kT);		VB=EG-VBP-VBN-Vout; WD=sqrt(2*Esi*VB/DPN);		
NC=10400000 e/ ( $\mu$ m) **3; NV=28000000e/ ( $\mu$ m) **3;			E=VB/WD; D=kT/E;		
***********	*****	printf( "¥n VBP=%f DP=%f VB=EG-VBP-VBN-Vout=%f WD=%f E=VB/WD=%f D=kT/E=%f D*D*DP=%f", VBP, DP, VB, WD, E, D, DDD);			
{ DP = Nv exp( - VBP/kT ) - Nc exp( $(VBP-EG)/kT$ );	ł	fprintf(fpBB, "¥n VBP=%f DP=%f VB=EG-VBP-VBN-Vout=%f WD=%f E=VB/WD=%f D=kT/E=%f D*D*DP=%f", VBP, DP, VB, WD, E, D, DDD);			
{ DN = Nc exp( - VBN/kT ) - Nv exp( (VBN-EG)/kT));}	ł	i=i+5; if(i<100) goto NEXT i:			
{ EG = Vout + VBP + VBN + VB ; }		<pre>printf( "¥n");</pre>			
{ DPN = (DP*DN)/( DP + DN ); }		<pre>fprintf(fpBB, "¥n");</pre>			
{ WD = sqrt( 2*Esi*VB/DPN ) ; }		/**************************************			
*************	****	c=getchar();			
(1) if { DP=0; }, { VBPP=(EG+kT*ln(NV/NC))/2=0.56	67826 ;}	if(c=='!') printf("¥n¥n Good-bye !!");			
(2) if { DN=0; }, { VBNN=(EG+kT*ln(NC/NV))/2=0.54	42174 ;}	fclose(fpBB); }			
***************************************	*****	/*************************************	****************************/		

Band Diagram of Photo Electron Fog (e-) and Hole Fog (Si+) with Band Bending Effects of { VBP=(kT) ln(P+/P) ; VBN=(kT) ln(N+/N) ;}



Vout = 0.3 volt, VBN= 0 volt の場合 すなわちN+PP+接合での計算値で VB=0.492 volt, WD=2.21 µm となる。

	Einclude <stdio.h> ≣include <stdio.h> ≣include ∢math.h&gt;</stdio.h></stdio.h>	/*************************************	
EG=1.11 eV;	double EG=1.11, kT=0.0259, Esi=648, NC=10400000, NV=28000000:	NEXT_i :	
kT=0.0259 eV:	double Vout, VBPP=0. 567826, VBNN=0. 542174, E, D, DDD, DPN:		
Esi=648 e/(V • μm);	double DNP, VB, VBWD, VBWD_max:	VDF-1*VDFF/100,	
NC=10400000 e/(µm)*+3:	double WD, VBN, VBP, DP, DN, WD_max, VBN_max, VBP_max,	DP=NV*exp(-VBP/kT)-NC*exp((VBP-EG)/kT);	
NV=280000000,/ (μm) ++3:	DP_max, DN_max, VB_max, VBP_max, VBN_max;	DDN-DD+DN / (DD+DN)	
[ DP = Nv exp( - VBP/kT ) - Nc exp( (VBP-EG)/kT));]	int i, j, i_max, j_max:		
$\{ DN = Nc exp( - VBN/kT ) - Nv exp( (VBN-EG)/kT)); \}$	char c:		
[ EG = Vout + VBP + VBN + VB : ]	FILE *fpBB:	VB=EG-VBP-VBN-Vout;	
[DPN = (DP+DN) / (DP + DN); ]	void main(void) [	WD=sart (2*Fsi*VB/DPN)	
<pre>[ WD = sqrt( 2+Esi+VB/DPN ) ; }</pre>	fpBB=fopen("BB.txt","w");		
/ + )	Vout=0.3:	E=VB/WD;	
(1) IT [DP=0.], [VDP=(E0+k1+In(NV/NG))/2=0.507620.] (2) if [DN=0.] [VDNN=(E0+k1+In(NC/NV))/2=0.542174.]	VBN=0:		
	DN=NC*exp(-VBN/kT)=NV*exp((VBN-EG)/kT);		

printf( `¥n VBP=%f DP=%f VB=EG-VBP-VBN-Vout=%f WD=%f E=VB/WD=%f D=kT/E=%f D\*D\*DP=%f".VBP.DP.VB.WD. fprintf(fpBB, '¥n VBP=%f DP=%f VB=EG-VBP-VBN-Vout=%f WD=%f E=VB/WD=%f D=kT/E=%f D\*D\*DP=%f".VBP.DP.VB.WD.E.D.DDD)

i=i+5; if(i<100) goto NEXT\_i; "¥n"); printf( for intf (foRR "¥n" c=getchar() if(c=='!') printf("¥n¥n Good-bye !!")

fclose(fpBB); }

kT=0

Esi

NC= NV=2

> E=VB/WD=(空乏層内の電界の平均値) 基板濃度DP=130 µm<sup>-3</sup>の時 D=kT/E = 0.1164 μm となる。 Dの2乗がDPに反比例??

VBP=0.005678 DP=22487659.056015 VB=EG-VBP-VBN-Vout=0.804322 WD=0.012107 E=VB/WD=66.433130 D=kT/E=0.000390 D\*D\*D\*DP=3.418018 VBP=0.034070 DP=7514071.653819 VB=EG-VBP-VBN-Vout=0.775930 WD=0.015183 E=VB/WD=51.105316 D=kT/E=0.000507 D\*D\*D\*DP=1.929935 VBP=0.062461 DP=2510767.024619 VB=EG-VBP-VBN-Vout=0.747539 WD=0.021886 E=VB/WD=34.155317 D=kT/E=0.000758 D\*D\*DP=1.443741 VBP=0.090852 DP=838952, 746573 VB=EG-VBP-VBN-Vout=0, 719148 WD=0, 034649 E=VB/WD=20, 755303 D=kT/E=0, 001248 D\*D\*DP=1, 306408 VBP=0.119243 DP=280329.359148 VB=EG-VBP-VBN-Vout=0.690757 WD=0.057267 E=VB/WD=12.061981 D=kT/E=0.002147 D\*D\*DP=1.292501 VBP=0.147635 DP=93669.816234 VB=EG-VBP-VBN-Vout=0.662365 WD=0.096161 E=VB/WD=6.888094 D=kT/E=0.003760 D\*D\*D\*DP=1.324345 VBP=0. 176026 DP=31299. 020909 VB=EG-VBP-VBN-Vout=0. 633974 WD=0. 162265 E=VB/WD=3. 907024 D=kT/E=0. 006629 D\*D\*DP=1. 375429 VBP=0.204417 DP=10458.317836 VB=EG-VBP-VBN-Vout=0.605583 WD=0.274079 E=VB/WD=2.209515 D=kT/E=0.011722 D\*D\*DP=1.437036 VBP=0. 232809 DP=3494, 563369 VB=EG-VBP-VBN-Vout=0. 577191 WD=0. 462742 E=VB/WD=1. 247329 D=kT/E=0. 020764 D\*D\*DP=1. 506713 VBP=0 261200 DP=1167 680437 VB=FG-VBP-VBN-Vout=0 548800 WD=0 780498 F=VB/WD=0 703141 D=kT/F=0 036835 D\*D\*DP=1 584306 VBP=0.289591 DP=390.171091 VB=EG-VBP-VBN-Vout=0.520409 WD=1.314787 E=VB/WD=0.395812 D=kT/E=0.065435 D\*D\*DP=1.670614 VBP=0.317983 DP=130.372553 VB=EG-VBP-VBN-Vout=0.492017 WD=2.211579 E=VB/WD=0.222473 D=kT/E=0.116418 D\*D\*DP=1.766971 VBP=0.346374 DP=43.562946 VB=EG-VBP-VBN-Vout=0.463626 WD=3.713888 E=VB/WD=0.124836 D=kT/E=0.207473 D\*D\*DP=1.875160 VBP=0.374765 DP=14.556206 VB=EG-VBP-VBN-Vout=0.435235 WD=6.225017 E=VB/WD=0.069917 D=kT/E=0.370439 D\*D\*DP=1.997476 VBP=0.403156 DP=4.863827 VB=EG-VBP-VBN-Vout=0.406844 WD=10.411834 E=VB/WD=0.039075 D=kT/E=0.662826 D\*D\*DP=2.136866 VBP=0. 431548 DP=1. 625170 VB=EG-VBP-VBN-Vout=0. 378452 WD=17. 372354 E=VB/WD=0. 021785 D=kT/E=1. 188906 D\*D\*D\*DP=2. 297172 VBP=0. 459939 DP=0. 542921 VB=EG-VBP-VBN-Vout=0. 350061 WD=28. 907189 E=VB/WD=0. 012110 D=kT/E=2. 138760 D\*D\*DP=2. 483481 VBP=0. 488330 DP=0. 181065 VB=EG-VBP-VBN-Vout=0. 321670 WD=47. 983319 E=VB/WD=0. 006704 D=kT/E=3. 863492 D\*D\*DP=2. 702679 VBP=0.516722 DP=0.059460 VB=EG-VBP-VBN-Vout=0.293278 WD=79.951846 E=VB/WD=0.003668 D=kT/E=7.060708 D\*D\*DP=2.964316 VBP=0. 545113 DP=0. 016753 VB=EG-VBP-VBN-Vout=0. 264887 WD=143. 149341 E=VB/WD=0. 001850 D=kT/E=13. 996789 D\*D\*DP=3. 282040



#### (1) Single MN+PP+M Junction type



### (2)TANDEM型Double MN+PP+MN+PP+M Junction Type



### (3)TANDEM型Double MN+PP+MN+PP+M Junction Type



## (4) Bipolar Transistor 型Double MP+PNPP+M Junction Type









# (1) Single MN+PP+M Junction type



(2)TANDEM型Double MN+PP+MN+PP+M Junction Type



# (3)TANDEM型Double MN+PP+MN+PP+M Junction Type



(4) Bipolar Transistor 型Double MP+PNPP+M Junction Type


# 1971年当時、Intel 社は新しいイオン打ち込み装置を採用して 高性能な自己整合型MOSトランジスタの製造に成功し急成長しました。



Conventional N+P Single Junction Photodiode with the serious image lag problem in 1971 Interline Transfer CCD Image Sensors



Sony P+PNPP+ N+P Double Junction Photodiode with no serious image lag problem applied in 1971 Interline Transfer CCD Image Sensor Sony JPA1976-134065 (JP1977-58414 ) by Yoshiaki Hagiwara, filed on Nov 10, 1975

Sony (Hagiwara) SSDM1978 Paper P+PNPNsub Double Junction Photodiode with no serious image lag problem applied in Frame Transfer CCD Image Sensor





Sony P+PNPP+ N+P Double Junction Photodiode with no serious image lag problem applied in 1971 Interline Transfer CCD Image Sensor Sony JPA1976-134065 (JP1977-58414 ) by Yoshiaki Hagiwara, filed on Nov 10, 1975



#### Japanese Patent Application JPA 1975-134985 ① 特許出願公告 (IP)B 2) 昭58-46905 @Int.Cl.3 識別記号 3043公告 昭和58年(1983)10月19日 6940-5C 6819-5F H 04 N 5/30 H 01 L 27/14 発明の数 1 (会(百) 64固体撮像装置 (1) Application Patent No. 1975-134985 (2) Applied on Nov 10, 1975. (1)→願 昭50-134985 @出(2)→顧 昭50(1975)11月10日 (3) Public Patent No. 1977-58414 (4) Public on May 13, 1977. ⑥公(3)→開 昭52-58414 (4)→ ④昭52(1977) 5 月13日 (5) Inventor Yoshiaki Hagiwara. @発明者 萩原 良昭 ←(5) JPA 1975-124985 Claims **English Translation** In a semiconductor substrate Japanese (Nsub) the first region (P1) is の特許請求の範囲 formed. Then the second region 1 半導体基体に、第1導電型の第1半導体領域 と、之の上に形成された第2導電型の第2半導体 (N) is formed upon it forming 領域とが形成されて光感知部と之よりの電荷を転 the collector junction (Jc). Then 音転送部とが上記半導体基体の主面に沿 う如く配置されて成る固体撮像装置に於いて、上 on the second region (N), the 記光成知部の上記第2半導体領域に整流性接合が emitter Junction (Je) is formed. 溝体領域間の接合をコレクタ接合とす The photo charge is stored in シスタを形成し、該トランジスタのペー the base region (N) and then 記第2半導体領域に光学像に応じた電 ここに蓄積された電荷を上記転送部 transferred to the adjacent に移行させて、その転送を行うようにしたことを charge transfer device (CTD). 特徴とする固体撮像装置。 This is the invention of a PNP double junction dynamic photo transistor. Buried Base N Region **Buried Photo Charge 北** 6 区 for Photo Charge orage N Base Region Nsub Collection and Storage P2 Je N A CTD Fig.6 Jc **P1** Pinned SiO2 Light

# JPA1975-127646, Oct 23, 1975



半導体基体の一方の主面側に、絶縁膜を介して電荷転送用電極が被着配列さ れる1の導電型の転送領域が形成され、之より上記半導体基体の他方の主面側に 上記転送領域に接する他の導電型の領域と該領域に接する1の導電型の領域と より成る受光領域が形成され、上記転送用電極に所要の電圧を印加することによ り、上記受光領域に蓄積した電荷を上記転送領域に転送し、上記電荷転送用電極 に上記所要の電圧とは異るクロック電圧を印加して上記基体の上記一方の主面に 沿って電荷の転送を行うようにしたことを特徴とする固体撮像装置。

Visit https://www.j-platpat.inpit.go.jp/ And put the patent number 1975-127647

# JPA1975-127646, Oct 23, 1975



半導体基体の一方の主面側に、絶縁膜を介して電荷転送用電極が被着配列さ れる1の導電型の転送領域が形成され、之より上記半導体基体の他方の主面側に 上記転送領域に接する他の導電型の領域と該領域に接する1の導電型の領域と より成る受光領域が形成され、上記転送用電極に所要の電圧を印加することによ り、上記受光領域に蓄積した電荷を上記転送領域に転送し、上記電荷転送用電極 に上記所要の電圧とは異るクロック電圧を印加して上記基体の上記一方の主面に 沿って電荷の転送を行うようにしたことを特徴とする固体撮像装置。

Visit https://www.j-platpat.inpit.go.jp/ And put the patent number 1975-127647



半導体基体に、第1電導型の第1半導体領域と、之の上に形成された第2導電型 の第2半導体領域とが形成されて光感知部と之よりの電荷を転送する電荷転送部 とが上記半導体基体の主面に沿う如く配置されて成る固体撮像装置に於いて、上 記光感知部の上記第2半導体領域に整流性接合が形成され、該接合をエミッタ接 合とし、上記第1及び第2半導体領域間の接合をコレクタ接合とするトランジスタを 形成し、該トランジスタのベースとなる上記第2半導体領域に光学像に応じた電荷 を蓄積し、ここに蓄積された電荷を上記転送部に移行させて、その転送を行うよう にしたことを特徴とする固体撮像装置。

Visit https://www.j-platpat.inpit.go.jp/

# (A)

Conventional Low-cost Four-Mask N+PP+ Single Junction Solar Cell without high-energy ion-implantation



- (Mask01) P+ Channel Stop (Mask02) N+ Charge Outlet
- (Mask03) Metal Contact
- (Mask04) Metal Wire

## (B)

P+ Pinned-surface Six-Mask P+PNPP+ Double Junction Solar Cell with high-energy ion-implantation for the buried N channel formation



(Mask01) P+ Channel Stop (Mask02) N+ Charge Outlet (Mask03) Buried N Channel (Mask04) Pinned-surface P+ region (Mask05) Metal Contact (Mask06) Metal Wire

# CHRONOLOGY OF SILICON-BASED IMAGE SENSOR DEVELOPMENT

Yoshiaki Daimon Hagiwara, IEEE Life Fellow Sojo University, Kumamoto-city, Japan



Figure 2: Reproductions from the Japanese Patent Applications of (a) the N+N-P+NP-P triple junction PPD, (b) the N+N-P+N double junction PPD, and (c) the PNP double junction PPD.

#### 3件の出願ともに、Photodiodeの両端がしっかりと金属端子で電圧固定ピン留めされている事を明示しています。

#### 22 IEEE Electron Devices Society Newsletter O January 2023



#### 小学生用半導体基礎講座 2 01 2025 06 21.pdf

萩原良昭 <u>http://www.aiplab.com</u>

# 半導体とは? その前にまず、導体とは?

# 半導体とは? その前にまず、導体とは? 導体とは電気を通す伝導体のことです。

# 半導体とは? その前にまず、導体とは? 導体とは電気を通す伝導体のことです。 導体とは電気を通す、すなわち金属のことです!

# 金属とは?

# 金属とは?

アルミや銅や金などをあります。

金属とは?

アルミや銅や金などをあります。 すべての物質は原子構造を持っています。

金属とは?

# アルミや銅や金などをあります。 すべての物質は原子構造を持っています。



金属とは?

# アルミや銅や金などをあります。 すべての物質は原子構造を持っています。



たとえば原子番号13のアルミ原子の中心にある 原子核には13個のプラスの電荷の陽子と 14個の中性子を持っています。

金属とは?

# アルミや銅や金などをあります。 すべての物質は原子構造を持っています。



たとえば原子番号13のアルミ原子の中心にある 原子核には13個のプラスの電荷の陽子と 14個の中性子を持っています。

その原子核のまわりには、2+8+3=13個の 軌道電子が存在します。その原子構造は太陽系に 似ています。

金属とは?

# アルミや銅や金などをあります。 すべての物質は原子構造を持っています。



たとえば原子番号13のアルミ原子の中心にある 原子核には13個のプラスの電荷の陽子と 14個の中性子を持っています。

その原子核のまわりには、2+8+3=13個の 軌道電子が存在します。その原子構造は太陽系に 似ています。

太陽の周りを水星、金星、地球、火星、土星, 木星などの惑星が軌道を持っているのに似て います。

原子核の周りには電気力により軌道電子がまわっています。 太陽の周りには惑星が太陽の重力のために多数回っています。 地球の引力により地球の周りにも衛星(月)が1個回っています。





たとえば原子番号13のアルミ原子の中心にある 原子核には13個のプラスの電荷の陽子と 14個の中性子を持っています。

その原子核のまわりには、2+8+3=13個の 軌道電子が存在します。その原子構造は太陽系に 似ています。

太陽の周りを水星、金星、地球、火星、土星, 木星などの惑星が軌道を持っているのに似て います。

原子核の周りには電気力により軌道電子がまわっています。 太陽の周りには惑星が太陽の重力のために多数回っています。 地球の引力により地球の周りにも衛星(月)が1個回っています。

月に向かって地上からロケットを飛ばすには、少なくとも、地球の 重力に逆らって、ロケットを秒速 11.7 km/secの速度まで加速する



必要があります。地上での重力の大きさは 9.8 m/sec の加速度に相当します。 11700/9.8 = 1194 sec ~約20分の間、2Gの重力をロケット内の飛行士は受けます。





原子核の周りには電気力により軌道電子がまわっています。 太陽の周りには惑星が太陽の重力のために多数回っています。 地球の引力により地球の周りにも衛星(月)が1個回っています。

月に向かって地上からロケットを飛ばすには、少なくとも、地球の 重力に逆らって、ロケットを秒速 11.7 km/secの速度まで加速する



必要があります。地上での重力の大きさは 9.8 m/sec の加速度に相当します。 11700/9.8 = 1194 sec ~約20分の間、2Gの重力をロケット内の飛行士は受けます。







アルミ原子の中でも、これと同じことが生じています。







アルミ原子の中でも、これと同じことが生じています。

アルミ原子に電気力が弱い為に、少しの熱や弱い光エネルギーでも、 吸収して、軌道電子は簡単にアルミ原子のの電気力から脱出します。







アルミ原子の中でも、これと同じことが生じています。

アルミ原子に電気力が弱い為に、少しの熱や弱い光エネルギーでも、 吸収して、軌道電子は簡単にアルミ原子のの電気力から脱出します。 アルミ原子の軌道から自由空間に飛び出します。飛び出した元気な 電子がアルミ金属の中を自由に移動し、電気を伝導する事が可能と なります。それが金属すなわち電気の通す伝導体の物理モデルです。







アルミ原子の中でも、これと同じことが生じています。

アルミ原子に電気力が弱い為に、少しの熱や弱い光エネルギーでも、 吸収して、軌道電子は簡単にアルミ原子のの電気力から脱出します。 アルミ原子の軌道から自由空間に飛び出します。飛び出した元気な 電子がアルミ金属の中を自由に移動し、電気を伝導する事が可能と なります。それが金属すなわち電気の通す伝導体の物理モデルです。





アルミ原子の中でも、これと同じことが生じています。

アルミ原子に電気力が弱い為に、少しの熱や弱い光エネルギーでも、 吸収して、軌道電子は簡単にアルミ原子のの電気力から脱出します。 アルミ原子の軌道から自由空間に飛び出します。飛び出した元気な 電子がアルミ金属の中を自由に移動し、電気を伝導する事が可能と なります。それが金属すなわち電気の通す伝導体の物理モデルです。





(アルミ金属 原子)

シリコン半導体原子の中でも、これと同じことが生じていますが、、





シリコン半導体原子の中でも、これと同じことが生じていますが、、 しかし、シリコン原子の場合、脱出エネルギーが 1.1 eV と大きいです。 SiO2 (ガラス)等になると、脱出エネルギーは 10 eV ともっと大きいです。

Silicon 原子やSiO2 (ガラス)では軌道電子が原子核から飛び出せないので 電流の貢献しないので、電流が通らない絶縁体になります。不伝導体です。

軌道電子の物理モデルは 地球や火星などの軌道惑星に類似する。 (Si 原子) + (光エネルギー) → ??? **Periodic Table of the Atomic Elements** 2 He 元素周期表 10 Ne В 17 CI 18 Ar 13 AI 脱出エネルギー (1.1 eV) · 脱出エネルギー (光) 2個の量 Ι アルミ原子核 Si Si Si ΑΙ Al + ΔΙ 13個の単子 (アルミ金属 原子) (シリコン半導体原子) 14個の中村-

(シリコン半導体原子)



金属と絶縁体と半導体の違いは単純に原子核からの脱出エネルギーの違いである!



For Silicon, E<sub>g</sub> = 1.10 eV and  $\lambda$  = 1.12 µm



(金属の脱出エネルギー) < 0.3 eV (絶縁体の脱出エネルギー) > 10 eV (Si 原子の脱出エネルギー)~1.1 eV (GaNの脱出エネルギー)~3.1 eV (Ga2O3の脱出エネルギー)~4.3 eV (GaN Diode )が青色発光ダイオード として社会の大いに貢献したことが ノーベル賞の受賞につながった。

萩原は世界で最初にGa2O3のDIODEを大学4年生の時に母校CALTECH の恩師の Prof.C.A. Meadの指導のもと、SAMPLE試作し特性を求めたが、 おしくも、Prof.C.A. Meadとともに、ノーベル賞を逃がした。しかし、 その後の教育活動の功績で京都賞をMeadは2022年に受賞した。 萩原も今回努力が認められ、Global High Tech賞を受賞した。 金属と絶縁体と半導体の違いは単純に原子核からの脱出エネルギーの違いである!



(脱出エネルギー)=半導体のEnergy Gap

#### For Silicon, Eg = 1.10 eV and $\lambda = 1.12 \,\mu m$



(金属の脱出エネルギー) < 0.3 eV (絶縁体の脱出エネルギー) > 10 eV (Si 原子の脱出エネルギー) ~1.1 eV (GaNの脱出エネルギー)~3.1 eV (Ga2O3の脱出エネルギー)~4.3 eV (GaN Diode )が青色発光ダイオード として社会の大いに貢献したことが ノーベル賞の受賞につながった。

萩原は世界で最初にGa2O3のDIODEを大学4年生の時に母校CALTECH の恩師の Prof.C.A. Meadの指導のもと、SAMPLE試作し特性を求めたが、 おしくも、Prof.C.A. Meadとともに、ノーベル賞を逃がした。しかし、 その後の教育活動の功績で京都賞をMeadは2022年に受賞した。 萩原も今回努力が認められ、Global High Tech賞を受賞した。



イメージセンサの動作原理



結晶体の原子核の引力圏の外では 自由に電子は浮遊することができる。

●シリコン結晶体では、電子を1つ失った シリコンイオン(Si+) は隣接する中性の シリコン原子から電子を1つ盗み、中性に もどる。その電子を盗まれた、シリコンイオ ン(Si+) は、また別の中性のシリコン原子 から電子を盗む。ホールはこうして移動する。





(Si)



電子が主役 マイナスの電荷を持つ粒子



# 広い宇宙空想のあこがれ、ロマン♡

# 広い宇宙の果てには何があるだろうか?




#### 萩原良昭の半導体基礎講座



#### 萩原良昭の半導体基礎講座



#### (A)

Conventional Low-cost Four-Mask N+PP+ Single Junction Solar Cell without high-energy ion-implantation



- (Mask01) P+ Channel Stop (Mask02) N+ Charge Outlet
- (Mask03) Metal Contact
- (Mask04) Metal Wire

#### (B)

P+ Pinned-surface Six-Mask P+PNPP+ Double Junction Solar Cell with high-energy ion-implantation for the buried N channel formation



(Mask01) P+ Channel Stop (Mask02) N+ Charge Outlet (Mask03) Buried N Channel (Mask04) Pinned-surface P+ region (Mask05) Metal Contact (Mask06) Metal Wire



#### (A) ConventionalN+NPP+ Single Junction Solar Cell



#### (B) Bipolar Transistor P+PNPP+ Double Junction Solar Cell



### Band Diagram of Photo Electron Fog (e-) and Hole Fog (Si+) with

Band Bending Effects of { VBP=(kT) ln(P+/P) ; VBN=(kT) ln(N+/N) ;}



Five Equations with Five Unknowns ( lout, Id, Ie, Vout, Vs );



One More Condition { d(Power)/d(Rout) = 0 ; } gives the maximum output power.

### (6) Power = (lout)(Vout); (7) d(Power)/d(Rout) = 0;

Find the optimum value of Rout to obtain the maximum power. MPTT = Maximum Power Tracking Technology

### A circuit model of (a) the floating-surfacer N+NPP+ single-junction-type solar cell and (b) the proposed pinned-surface P+PNPP+ double-Junction solar cell in comparison.



#### (A)

Conventional Low-cost Four-Mask N+PP+ Single Junction Solar Cell without high-energy ion-implantation



- (Mask01) P+ Channel Stop (Mask02) N+ Charge Outlet
- (Mask03) Metal Contact
- (Mask04) Metal Wire

#### (B)

P+ Pinned-surface Six-Mask P+PNPP+ Double Junction Solar Cell with high-energy ion-implantation for the buried N channel formation



(Mask01) P+ Channel Stop (Mask02) N+ Charge Outlet (Mask03) Buried N Channel (Mask04) Pinned-surface P+ region (Mask05) Metal Contact (Mask06) Metal Wire

#### (A) ConventionalN+NPP+ Single Junction Solar Cell



#### (B) Bipolar Transistor P+PNPP+ Double Junction Solar Cell



### Band Diagram of Photo Electron Fog (e-) and Hole Fog (Si+) with

Band Bending Effects of { VBP=(kT) ln(P+/P) ; VBN=(kT) ln(N+/N) ;}



Five Equations with Five Unknowns ( lout, Id, Ie, Vout, Vs );

![](_page_119_Figure_2.jpeg)

One More Condition { d(Power)/d(Rout) = 0 ; } gives the maximum output power.

### (6) Power = (lout)(Vout); (7) d(Power)/d(Rout) = 0;

Find the optimum value of Rout to obtain the maximum power. MPTT = Maximum Power Tracking Technology

### A circuit model of (a) the floating-surfacer N+NPP+ single-junction-type solar cell and (b) the proposed pinned-surface P+PNPP+ double-Junction solar cell in comparison.

![](_page_120_Figure_1.jpeg)

#### (A)

Conventional Low-cost Four-Mask N+PP+ Single Junction Solar Cell without high-energy ion-implantation

![](_page_121_Figure_2.jpeg)

- (Mask01) P+ Channel Stop (Mask02) N+ Charge Outlet
- (Mask03) Metal Contact
- (Mask04) Metal Wire

#### (B)

P+ Pinned-surface Six-Mask P+PNPP+ Double Junction Solar Cell with high-energy ion-implantation for the buried N channel formation

![](_page_121_Figure_8.jpeg)

(Mask01) P+ Channel Stop (Mask02) N+ Charge Outlet (Mask03) Buried N Channel (Mask04) Pinned-surface P+ region (Mask05) Metal Contact (Mask06) Metal Wire

# SDGs

## "Water and Solar Energy for all people on the earth."

## Yoshiaki Daimon Hagiwara, AIPS

<u>2025年7月6日(日)朝のつぶやき\_萩原良昭.pdf</u>

<u>2025年7月6日(日)朝のつぶやき 萩原良昭.mp4</u>

![](_page_123_Picture_0.jpeg)

### アルメニア Global High Tech Award 2024 受賞のご報告

崇城大学理事長付き特任教授, <u>hagiwara@ofc.sojo-u.ac.jp</u> 半導体産業人協会個人会員、教育委員会委員、<u>hagiwara@ssis.or.jp</u> 合同会社LOCOMTEC、萩原 AIPS 研究所所長、<u>hagiwara@aiplab.com</u>

萩原(旧姓大門)良昭

![](_page_123_Picture_4.jpeg)

![](_page_123_Picture_5.jpeg)

アルメニア共和国のArmenia State Global High Technology Award 2024 受賞記念切手はがきと記念封筒

![](_page_123_Picture_7.jpeg)

![](_page_123_Picture_8.jpeg)

![](_page_123_Picture_9.jpeg)

#### Armenia\_State\_Global\_High\_Technology\_Award\_2024\_受賞記念 萩原良昭

もとSC JNYの萩原良昭(77歳)は、5月14日(水)に、アルメニアの首都エレバンの総理大臣 宮邸にて日本からは青木豊アルメニア駐在日本大使他、国内外の各国の政府高官が受賞式典に 召待を受け、出席のもとで、Armenia\_State\_Global\_High\_Technology\_Award\_2024を受賞した。

萩原良昭がSONYのビジネスを守り、九州シリコンアイランドの産みの親である。

萩原はCALTECH在学中に、INTEL社の誕生と成長を見てきた。シリコンバレーの誕生とその 成長を目撃した。 CALTECHを卒業後、SONYに入社し、SONYの誇る BIPOLAR TRANSISTOR 技術をヒントに、INTEL社のデジタル半導体生産技術と融合して、超光感度の半導体受光 素子を発明した。萩原の知財特許に守られSONYの半導体事業とビデオカメラ情報産業は 大きく成長しその結果九州にシリコンアイランドが実現して、今萩原の貢献が認められた。

> 萩原良昭は京都洛星高校の2年生、17歳の時に、米国カリフォニア州 Riverside市の高校に 留学した。その後、Pasadena市にあるカリフォルニア工科大学に進学し、電子工学と物理学 博士号を修得した後、帰国し、1975年2月からはSONYに勤務し、2008年に定年退職。 その後は現在至る。SONY現役時代26歳の時のSONYのBipolar Transistor技術をヒントに 超光感度の半導体受光素子を1975年に発明した。その開発と商品化に貢献しSONYの ビデオカメラの事業に大きな貢献した。現在の、世界のスマフォの60%以上のシャアを 誇るSONYのビジネスは、萩原の発明特許により、他社からの特許知財の攻勢から守られ、 今のSONYの半導体の繁栄の礎を多く貢献します。

> > 萩原良昭は今のところSONYだけを豊かにしたが、彼の1975年発明の超光感度の半導体 受光素子は、原理的に光情報エネルギを電気情報エネルギに効率良く変換できる半導体 受光素子でもである。それをさらに光エネルギを電気エネルギに効率良く変換できる、 太陽電池への応用に挑戦している。

Յոշիակի Դեյմոն Յագիվարա Yoshiaki Daimon Hagiwara

http://www.aiplab.com

![](_page_125_Picture_0.jpeg)

![](_page_126_Picture_0.jpeg)

![](_page_127_Picture_0.jpeg)

**ICCCAS 2025** 2025 IEEE The 14th International Conference on Communications, Circuits and Systems Wahan, China | May 23-25, 2025 Wuhan, China | May 23-25, 2025

半導体とは?

2025 05 23 ICCCAS2025 Yoshiaki Daimon Hagiwara Wuhan China Slides.pdf 2025 05 23 ICCCAS2025 Yoshiaki Daimon Hagiwara Wuhan China TEXT.pdf 2025 05 23 ICCCAS2025 Yoshiaki Daimon Hagiwara Wuhan China.mp4.

5. P+PNPP+ double junction solar cell with pinned-surface and pinned empty-potential-well

![](_page_127_Figure_5.jpeg)

#### (A)

**Conventional Low-cost Four-Mask** N+PP+ Single Junction Solar Cell

![](_page_127_Figure_8.jpeg)

(Mask01) P+ Channel Stop (Mask02) N+ Charge Outlet (Mask03) Metal Contact (Mask04) Metal Wire

(b) 1-1-1-1-1-1-

![](_page_127_Figure_11.jpeg)

![](_page_127_Figure_12.jpeg)

(B) P+ Pinned-surface Six-Mask P+PNPP+ Double Junction Solar Cell with high-energy ion-implantation for the buried N channel formation

![](_page_127_Figure_14.jpeg)

(Mask01) P+ Channel Stop (Mask02) N+ Charge Outlet (Mask03) Buried N Channel (Mask04) Pinned-surface P+ region (Mask05) Metal Contact (Mask06) Metal Wire

without high-energy ion-implantation

萩原良昭の半導体基礎講座

![](_page_128_Picture_0.jpeg)

Purply oblight toppoint in provident buckey prophecial toppoint buckey buckey and buckey buckey buckey buckey and buckey buckey buckey buckey approximate of the buckey b

State Award of the Hapatide of Amonia for Global Combination in High Technology

Յոշիակի Դեյմոն Յագիվարա Yoshiaki Daimon Hagiwara

024

Hay, Post

№ 072

עטעיריישע באפעייישטעטעיג עאנגאטע אינעאנאנאראטע אפיזעעעט איניעע אעטעידע ענאנגעיי עעפאונגעייעאנארא אנעצעעבער אעטער

9004 2 9004

STATE BUYING OF THE COMUNICS OF REPERTAR FOR GLOBEL

CHITREAT OD IT RITH TECH SPHERE

![](_page_130_Picture_0.jpeg)

アルメニア在住の青木豊日本大使との記念写真

![](_page_131_Picture_1.jpeg)

![](_page_131_Picture_2.jpeg)

アルメニア共和国のArmenia State Global High Technology Award 2024 受賞記念切手はがきと記念封筒

![](_page_131_Picture_4.jpeg)

NNUTES / FROM		400.00	
			A.
		100 M	
положите п			li.
Colordin Lorentiti Lorentini Ministra Beginde Alphi Sano 2022 2022 2022 2022	-		
2022 2023 2024		······································	
	OT / UM		
	13		
Shardana Narayana Martha Visabaa Damaa ka	Mana	Compress WY, 325, manufacture 1023 NS, O.4.5	

### 表彰状

#### IEEE Fellow 授与

セミコンタ、クタネットワークカンハ ニー 経営戦略部 萩原 良昭 殿

あなたはCCDの初期のプロセス開発、メモリ、 MOSLSI 及び MCUの企画開発において /ニーの半導体ビジネスへ大きく貢献されただけでなく 学会での活動や社内においても「萩原教室」 を開講し 若手エンジニアの育成に大きく寄与貢献され .この度IEEE Fellow 授与されました その実績と幅広い活躍は高く評価されます。 よって ここにその功績を称え表彰いたします

> 2001年2月13日 ソニー株式会社常務 ダクタネットワ V

SONY- Fairchild Patent War (1991-2000) on Pinned Photo Diode with Vertical OFD ころによると、ニューヨーク CD特許優審訴 From Japanese News Paper, July 16, 1996 1996年7月 日刊工業新聞記事から した。フェアチャ るかどうかの期 (2000年1月米国最高裁で最終決着ソニー勝派) ・フェア In January 2000, the US supreme court made the final judgement favoring Sony claims. And the 公 long SONY-Fairchild Patent War on the PDD with the built-in vertical overflow drain (VOD) ended. BFI ししロはカメラー体例です たたフェアチャ の大手各社を 元学の品で、コーチの目 NY東部地裁

Sony Chairman Ohga and Hagiwara at Chairman Office in Sony Tokyo Headquarter, 1996

#### SONY- Fairchild Patent War (1991-2000) on Pinned Photo Diode with Vertical OFD

IEEE

THE INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS, INC.

Certifics that Yoshiaki Daimon Hagiwara

has been elected to the grade of

#### Fellow

for pioneering work on, and development of, solid-state imagers.

1 JANUARY 2001

Sony Victory LORAL V. SONY

1991 - 2000

From Japanese News Paper, July 16, 1996 日刊工業新聞記事から たを下し、 (2000年1月米国最高裁で最終決着ソニー勝訴) In January 2000, the US supreme court made the

ろによると、ニューヨー

たフェアチャ

1996年7月

七の二件の特許に 殿は「ソニー した。フェア るかどうかの順 ・フェア final judgement favoring Sony claims. And the long SONY-Fairchild Patent War on the PDD with the built-in vertical overflow drain (VOD) ended.

> ししロはカメラー体例マ 朝していない

やファクスなどの言 の大

Sony Chairman Ohga and Hagiwara at Chairman Office in Sony Tokyo Headquarter, 1996 CD特許優

訴

公

BFI

NY東部地裁

萩原良昭は米国 留学時代 (1964~1975)に、母校CALTECHの先輩が Fairchild社とINTEL社を創設し、シリコンバレーが成長する姿を見て学んだ。 そしてINTEL社の新しい半導体製造技術を学び、1975年1月に帰国後、SONYに入社。SONYのBipolar Transistor生産技術をヒントにして 超光感度の半導体受光素子を1975年3月5日に考案し10月23日に国内特許出願をした。その特許でSONYの半導体ビジネスを守った。

![](_page_134_Picture_1.jpeg)

![](_page_135_Picture_0.jpeg)

2025年5月14日(水)アルメニア・エレバン市・大統領官邸での授賞式典

![](_page_136_Picture_0.jpeg)

2025年5月14日(水)アルメニア・エレバン市・大統領官邸での授賞式典

Global High Technology Award 2024の受賞式典での アルメニア総理大臣とのご挨拶

![](_page_137_Picture_1.jpeg)

Global High Technology Award 2024の受賞式典での アルメニア総理大臣の会見

![](_page_138_Picture_1.jpeg)

Global High Technology Award 2024の受賞式典での アルメニア総理大臣と産業大臣との会見

![](_page_139_Picture_1.jpeg)

Global High Technology Award 2024の受賞式典会場でのアルメニア国歌斉唱、総理大臣(右5)と大統領(右4)

![](_page_140_Picture_1.jpeg)

Global High Technology Award 2024の受賞式典での アルメニア総理大臣からのメダル受賞写真

![](_page_141_Picture_1.jpeg)

Global High Technology Award 2024の受賞式典での アルメニア総理大臣との受賞記念写真

![](_page_142_Picture_1.jpeg)

#### Global High Technology Award 2024の受賞式典での 受賞記念スピーチ

![](_page_143_Picture_1.jpeg)
Global High Technology Award 2024の受賞を記念しアルメニアの産業大臣(右)と郵政大臣(左)との記念写真



#### Global High Technology Award 2024の受賞を記念



Global High Technology Award 2024の受賞者としてアルメニアの記念切手のなりました 💛



### Global High Technology Award 2024の受賞者としてアルメニアの記念封筒のなりました 💛





2025年5月14日(水) アルメニア・エレバン市・TUMO Center 訪問

#### https://www.panarmenian.net/eng/news/322479/









2025年5月15日(木) アルメニア・エレバン市・Silicon Mountain Lori 2025 Key Note Speech



https://www.jica.go.jp/information/seminar/2025/1569394\_66420.html

アルメニアのTUMOセンター。子供達がIT 教育を無料で受けられる施設。訪問時の写真がニュースに なってました。写真撮影時に子供たちがみんな走って集まってきたのは凄い感動しました。今度群馬 にもできるそうです。この旅で一般の方に一緒に自撮りで撮られるのも何度もあって少しだけ有名人 気分で嬉しかった。

https://www.pref.gunma.jp/page/643539.html



2025年5月14日(水) アルメニア・エレバン市・TUMO Center 訪問

...





# アルメニア在住の青木豊日本大使との記念写真





現地の国営放送のYou tubeサイト見つけた。トランプやウクライナなどニュースのある中でヘッドニ ュースになってました(\*\_\*)





12分 ええやん! 返事する



萩原良昭

アルメニアは、自国の産業発展を最優先に論理的に等距離外交を理性を持って実行す る昔から賢人の多い国です。大人の政治家が多く愛国精神にもえた国です。戦後の日本 とアルメニアは共通点が多いですが、歴史と伝統も、国の古さもアルメニアは日本の朝 廷よりも古い5世紀にすでに国家として機能していました。大和朝廷が誕生したのより 古い伝統ある国であり、世界最古の独立国家の誇りがあります。あまり歴史には関心が なく無知ですがそう感じました。父ちゃんの誤解かな?父ちゃんをSONYを育て、シリ コンバレーの誕生を成長を学生時代に見ており、SONYに入社し、SONYの半導体を育 て、九州のシリコンアイランドを父ちゃんが造りました。これからはアルメニアにシリ コンマウンテンを大きく成長させたいと夢をもっています。もうすぐ77歳でぼつぼつ お墓に入る歳ですが最後のご奉公だと思います。その思いを若者に継承してもらいたい です。アルメニア頑張れ

...



いろはセンターの皆様、ありがとうございました♡



いろはセンターの皆様、ありがとうございました 🂛



いろはセンターの皆様、ありがとうございました♡



ルザンさん、ありがとうございました♡



ルザンさん、ありがとうございました♡









アルメニアのTUMOセンター。子供達がIT 教育を無料で受けられる施設。訪問時の写真がニュースに なってました。写真撮影時に子供たちがみんな走って集まってきたのは凄い感動しました。今度群馬 にもできるそうです。この旅で一般の方に一緒に自撮りで撮られるのも何度もあって少しだけ有名人 気分で嬉しかった。

...

https://www.pref.gunma.jp/page/643539.html





麻布にてアルメニアの文化交流のイベントに参加。伝統楽器と文化、料理などとて も楽しめました。新しいモニカ、シモニャン大使やグランド、ポゴシャン元大使 も。司会のイネサさんは先週お世話になったルザンさんの日本語の教え子さんだっ たそうですビックリ 😆











#### https://armenpress.am/en/article/1219532







皆さん、ありがとうございました♡





萩原良昭

ゆうちゃん、ありがとうしかあさ んも私もゆうちゃんのおかげでた のしい旅ができました。夕べは京 都駅北口玄関の郵便局近くのアパ ホテルの一泊してこれで10日間の 楽しいアルメニアのエレバンとド バイの旅行の締めくくりになり京 都のお寺に眠る私のご先祖様には も今日ご報告ができます。ゆっく り新幹線で京都ー新横浜ー海老名 一本厚木駅と、ゆっくり移動しま すね。本厚木駅には夕方6時過ぎ のなるようにしますね。今回は自 分の1975年の大昔の発明やそ の開発実用化努力が評価されまし たが、これからはさらに、この新 型ダブル接合型超光感度の半導体 部品には過去だけでなく、まだま だ未来に他のすごい用途(すなわ ち未来の太陽電池)にも期待され ることをPRしていきたいです。 ぜひ私の夢をこれからも応援して くださいね〜ゆうちゃんのお陰で たのしい思い出ができました。母 さんも大喜びです









nue : Yumeshima Island, Osaka riad : 184 days, from Sundiay, aril 13 to Manday, October 13,







10/05/2025 12:30 Global High-Tech 15th laureate arrives in Armenia

愛は隣人から



**世界が誇る美しい山々の様に、巧みの技を極め、愛のすそ野を広げて、隣人と愛の輪を広げましょう**♡





THE INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS, INC.

Certifies that Yoshiaki Daimon Hagiwara has been elected to the grade of

# Fellow

for pioneering work on, and development of, solid-state imagers.



1 JANUARY 200

Sony Victory LORAL V. SONY

1991 - 2000





# Global High Technology Award 2024の受賞者としてアルメニアの記念封筒のなりました 💛



# Global High Technology Award 2024の受賞者としてアルメニアの記念切手のなりました 💛

በՒՄԻՑ / FROM ԲԱՐՉՐ ՏԵԽՆՈԼՈԳԻԱՆԵՐԻ STATE AWARD OF THE REPUBLIC OF ARMENIA NLACSONU FOR GLOBAL CONTRIBUTION IN ADDREADER STOLEN SAEDE ADDREADER HIGH-TECH SPHERE 30300/502.6 300.0096506.6302 TESULAIN, UNBILLIA Շանթանու Նարայեն Նարայանա Մուրտի Յոշիակի Դեյմոն Յագիվար։ NNU / TO Shantanu Narayen Narayana Murthy Yoshiaki Daimon Hagiwara Հայփոստ ՓԲԸ, 2025, տպաքանակը՝ 1000 Haypost CJSC, 2025, print-run 1000 Hay № 0158

Global High Technology Award 2024の受賞を記念しアルメニアの産業大臣(右)と郵政大臣(左)との記念写真 💛



### Global High Technology Award 2024の受賞式典での アルメニア総理大臣とのご挨拶



Global High Technology Award 2024の受賞式典での アルメニア総理大臣の会見



# Global High Technology Award 2024の受賞式典での アルメニア総理大臣と産業大臣との会見






Global High Technology Award 2024の受賞式典での アルメニア総理大臣からのメダル受賞写真



Global High Technology Award 2024の受賞式典での アルメニア総理大臣との受賞記念写真





## アルメニア在住の青木豊日本大使との記念写真











Winner of the Global High-Tech Award 2024











アルメニアのTUMOセンター。子供達がIT 教育を無料で受けられる施設。訪問時の写真がニュースに なってました。写真撮影時に子供たちがみんな走って集まってきたのは凄い感動しました。今度群馬 にもできるそうです。この旅で一般の方に一緒に自撮りで撮られるのも何度もあって少しだけ有名人 気分で嬉しかった。

...

https://www.pref.gunma.jp/page/643539.html



愛は隣人から〇



**世界が誇る美しい山々の様に、巧みの技を極め、愛のすそ野を広げて、隣人と愛の輪を広げましょう**



#### 西原 道哲

2024年度のグローバル・ハイ・テクノロジー賞を受賞、おめでとうございます! ちょっとググると、たくさん記事と写真が出てますね。 これはアルメニアの首相(?)との握手でしょうか… 帰国後のレポートを待ってます。



1週間 ええやん! 返事する

較原 勇
200時間:
ボ
30時間:
ボ
30時間:
ゴ
コーズになってました(\*\*)
コーズになってました(\*\*)
コーズになってました(\*\*)





萩原良昭さんの投稿

## 萩原良昭

はい、アルメニアの首相です。今SONYが九州で元気なのは私の1975年の3 件の出願特許がすべての始まりです。それがなければ、シリコンアイランドは誕 生しませんでした。私がシリコンアイランドが誕生し、成長するのを見てきて、 1975年にSONYに入社し、INTELに就職したCALTECHの先輩や MEAD教授にいろいろ学び、その知識をSONYに持ち帰りました。私の特許 はSONYのBIPOLAR技術をヒントに発明したものです。私の特許が、 FAIRCHILD社、RCA、Philips社、日電、日立、東芝からの水面下の特許知財権の 要求をはねのけました。1990年から2000年の10年間は地獄の苦しみで した。でも陪審員の判決を靴くつがえして、逆転勝訴してSONYはラッキーでし た。、逆に私の特許でSONYが「いじわる」をしてビジネスを阻止し、SONYが特 許で優位なたちばで独走できたことがあまり公開されます。ビジネスは弱肉強食 の醜い競争がありあまり負けて企業への配慮もあり公開されませんが昔からMOS LSIでキルビー特許なのでかなりのメモリーでも日本の企業は膨大な特許料または その見返りの屈辱的なビジネス条件を欧米の特許保有企業に売り上げのすごい% を水面下で献上しています。VHSとベータの戦争でも、市場ではベータ—が負け ましたが、SONYはベータ—の基本特許をVHSが使っていたので、VHSが売れれば 売れるほど、SONYの基本特許料が入り、その収入でSONYはCCD研究開発の資金 としていた時代がありました。CCDが毎年100億円の投資ができたのもベータ ─の基本特許をVHS生産企業は使用していたお陰です。

#### 萩原良昭

アルメニアでは空港につくと記者が待ち構えており、お祭り騒ぎでした。まるで 「おらが村にもどり、村人から大歓迎」を受けた気分でした。帰国し、関西空港 に着いた時は、だれもお迎えはなく、記者も一人もおらず、日本ではまったく無 視された状態でした。でも大体、科学者や技術者の仕事は、海外の学会や企業で 評価され、日本ではまったく評価されず、使い捨てにあっているのが現状であ り、頭脳流出が起きているのも、それが原因だと実感しています。 2025 IEEE The 14th International Conference on **Communications, Circuits and Systems** 

Wuhan, China | May 23-25, 2025

## 2025\_05\_23\_ICCCAS2025\_Yoshiaki\_Daimon\_Hagiwara\_Wuhan\_China\_Slides.pdf 2025\_05\_23\_ICCCAS2025\_Yoshiaki\_Daimon\_Hagiwara\_Wuhan\_China\_TEXT.pdf

2025\_05\_23\_ICCCAS2025\_Yoshiaki\_Daimon\_Hagiwara\_Wuhan\_China.mp4.

5. P+PNPP+ double junction solar cell with pinned-surface and pinned empty-potential-well

**ICCCAS 2025** 







Figure 16. Two types of Double Junction Solar Cells in comparison.









SONY- Fairchild Patent War (1991-2000) on Pinned Photo Diode with Vertical OFD

ころによると、ニューヨーク も影響も与えそうだ。 ソニーが十五日明らかにした 上を同様の節台で訴えてお いの大手を増メーカーニーナル ソニーの際許は他社 ドは日立副作所 が一月に田ていたが、 した。同時転はソニ ・フェアチャ しているとの じた。フェ D特許優害訴訟 From Japanese News Paper, July 16, 1996 1996年7月 日刊工業新聞記事から (2000年1月米国最高裁で最終決着ソニー勝訴) かどうかの順 In January 2000, the US supreme court made the final judgement favoring Sony claims. And the long SONY-Fairchild Patent War on the PDD with the built-in vertical overflow drain (VOD) ended. BFI CCDはカメラ一体物 百醇の大手各社を訴えて ソニーは「当社のしつ」 アチャイルドの特許とほ 過プロセスと プロセスと 9/16 ている 7.4 NY東部地裁

Sony Chairman Ohga and Hagiwara at Chairman Office in Sony Tokyo Headquarter, 1996



# **ØIEEE**

THE INSTITUTE OF ELECTRICAL AND ELECTRONICS ENGINEERS, INC.

Certifies that Yoshiaki Daimon Hagiwara

has been elected to the grade of

## Fellow

for pioneering work on, and development of, solid-state imagers.

1 JANUARY 200

Sony Victory

1991 - 2000

表彰状

IEEE Fellow授与 セミコンダ クタネットワークカンハニー経営戦略部 萩原 良昭殿 あなたはCCDの初期のプロセス開発、メモリ、

MOSLSI及び MCUの企画開発において ノニーの半導体ビジネスへ大きく貢献されただけでなく 学会での活動や社内においても「萩原教室」を開講し 若手エンジニアの育成に大きく寄与貢献され この度IEEE Fellow授与されました その実績と幅広い活躍は高く評価されます よって ここにその功績を称え表彰いたします

> 2001年2月13日 ソニー株式会社常務 セミコンダクタネットワークカンパニー ブレジデント

> > 室武

萩原良昭は米国 留学時代 (1964~1975)に、母校CALTECHの先輩が Fairchild社とINTEL社を創設し、シリコンバレーが成長する姿を見て学んだ。 そしてINTEL社の新しい半導体製造技術を学び、1975年1月に帰国後、SONYに入社。SONYのBipolar Transistor生産技術をヒントにして 超光感度の半導体受光素子を1975年3月5日に考案し10月23日に国内特許出願をした。その特許でSONYの半導体ビジネスを守った。







2025 05 15 Yoshiaki Hagiwara Armenia Global High Technology Award 2024 Winner

## (A)

Conventional Low-cost Four-Mask N+PP+ Single Junction Solar Cell without high-energy ion-implantation



- (Mask01) P+ Channel Stop (Mask02) N+ Charge Outlet
- (Mask03) Metal Contact
- (Mask04) Metal Wire

## (B)

P+ Pinned-surface Six-Mask P+PNPP+ Double Junction Solar Cell with high-energy ion-implantation for the buried N channel formation



(Mask01) P+ Channel Stop (Mask02) N+ Charge Outlet (Mask03) Buried N Channel (Mask04) Pinned-surface P+ region (Mask05) Metal Contact (Mask06) Metal Wire

# SDGs

"Water and Solar Energy for all people on the earth." Yoshiaki Daimon Hagiwara, AIPS

#### 西原 道哲

2024年度のグローバル・ハイ・テクノロジー賞を受賞、おめでとうございます! ちょっとググると、たくさん記事と写真が出てますね。 これはアルメニアの首相(?)との握手でしょうか… 帰国後のレポートを待ってます。



1週間 ええやん! 返事する

較原 勇
200時間:
ボ
30時間:
ボ
30時間:
ゴ
コーズになってました(\*\*)
コーズになってました(\*\*)
コーズになってました(\*\*)





萩原良昭さんの投稿

## 萩原良昭

はい、アルメニアの首相です。今SONYが九州で元気なのは私の1975年の3 件の出願特許がすべての始まりです。それがなければ、シリコンアイランドは誕 生しませんでした。私がシリコンアイランドが誕生し、成長するのを見てきて、 1975年にSONYに入社し、INTELに就職したCALTECHの先輩や MEAD教授にいろいろ学び、その知識をSONYに持ち帰りました。私の特許 はSONYのBIPOLAR技術をヒントに発明したものです。私の特許が、 FAIRCHILD社、RCA、Philips社、日電、日立、東芝からの水面下の特許知財権の 要求をはねのけました。1990年から2000年の10年間は地獄の苦しみで した。でも陪審員の判決を靴くつがえして、逆転勝訴してSONYはラッキーでし た。、逆に私の特許でSONYが「いじわる」をしてビジネスを阻止し、SONYが特 許で優位なたちばで独走できたことがあまり公開されます。ビジネスは弱肉強食 の醜い競争がありあまり負けて企業への配慮もあり公開されませんが昔からMOS LSIでキルビー特許なのでかなりのメモリーでも日本の企業は膨大な特許料または その見返りの屈辱的なビジネス条件を欧米の特許保有企業に売り上げのすごい% を水面下で献上しています。VHSとベータの戦争でも、市場ではベータ—が負け ましたが、SONYはベータ—の基本特許をVHSが使っていたので、VHSが売れれば 売れるほど、SONYの基本特許料が入り、その収入でSONYはCCD研究開発の資金 としていた時代がありました。CCDが毎年100億円の投資ができたのもベータ ─の基本特許をVHS生産企業は使用していたお陰です。

#### 萩原良昭

アルメニアでは空港につくと記者が待ち構えており、お祭り騒ぎでした。まるで 「おらが村にもどり、村人から大歓迎」を受けた気分でした。帰国し、関西空港 に着いた時は、だれもお迎えはなく、記者も一人もおらず、日本ではまったく無 視された状態でした。でも大体、科学者や技術者の仕事は、海外の学会や企業で 評価され、日本ではまったく評価されず、使い捨てにあっているのが現状であ り、頭脳流出が起きているのも、それが原因だと実感しています。






















































































□   🔪 (121) Roundcube Webmail :: 受信 × 🕞 (3) Facebook × + - □ ×												
$\leftarrow C \textcircled{a} https://www.facebook.com/photo/?fbid=3457656497694803&set=a.871685046291974 \\ \boxplus \textcircled{a} \Downarrow \textcircled{a} \Downarrow \textcircled{b} \swarrow \textcircled{b} \dashv \textcircled{b} \blacksquare \blacksquare \blacksquare \textcircled{b} \blacksquare \blacksquare$												2 … 🥠
ß	Q Facebookを検索					00	Ē	(+:)			: 0	<b>1</b> 3 <b>(</b>
×	表	1 半導体	体デバィ	イスの関係する主なノ	ノーベル賞			0 0 0	三 この写真は投稿で使用されています。 投稿を見る			
		受賞 受 年 容	受賞内 す	受賞理由	受賞者				2	萩原 勇 2020年11月28日 · ♣		
		1956 物 賞	物理学 『	トランジスタの 発明	J.バーディーン、 ョックレイ	W.ブラッテイ	ン、W.シ			Λ		
		1973 物 賞	物理学 『	トンネル効果の 実証	江崎玲於奈、I.ジ ゾン	シェーバー、B.3	ジョゼフ			<u>ل</u> ه		2
		1986 物 賞	物理学 資	走査型トンネル 顕微鏡	G.ビニッヒ、H.I	コーラー				=		
<	2	2000 物 賞	物理学 資	集積回路の発明	J.キルビー				まだついいしけちりません			
	1	2000 物 賞	物理学 賞	半導体ヘテロ接 合開発	Z.アルフェーロフ	7、H.クレーマ	_			<b>またコメントはのりません</b> 最初のコメントを投稿しよう。		
		<b>2000</b> 化	比学賞	導電性高分子の 発見	白川英樹					っっこむ 		
		2009 物 賞	物理学 資	CCD	W.ボイル、G.ス	ミス						-
		2010 物 賞	物理学 資	グラフェン	А.ガイム、K.ノ <del>7</del>	ドセロフ						
		2014 物 賞	勿理学 資	青色LEDの発明	赤崎勇、天野浩、	中村修二						




























#### 2025年7月4日は私の誕生日で77歳になりました 💛



### 2025年7月4日は私の誕生日で77歳になりました



# SDGs

## "Water and Solar Energy for all people on the earth."

### Yoshiaki Daimon Hagiwara, AIPS

<u>2025年7月6日(日)朝のつぶやき\_萩原良昭.pdf</u>

<u>2025年7月6日(日)朝のつぶやき 萩原良昭.mp4</u>