

[2023 11 24 Pinned Photodiode type Solar Cell by Yoshiaki Hagiwara.mp4](#)

[2023 11 24 Pinned Photodiode type Solar Cell by Yoshiaki Hagiwara Slides.pdf](#)

[2024 03 08 Pinned Photodiode type Solar Cell by Yoshiaki Hagiwara.pdf](#)

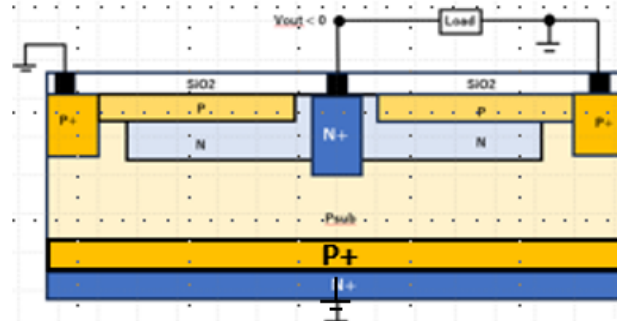
[Chronology of Silicon based Image Sensor Development](#)

[Hagiwara 履歴 2023 03 24.pdf](#)



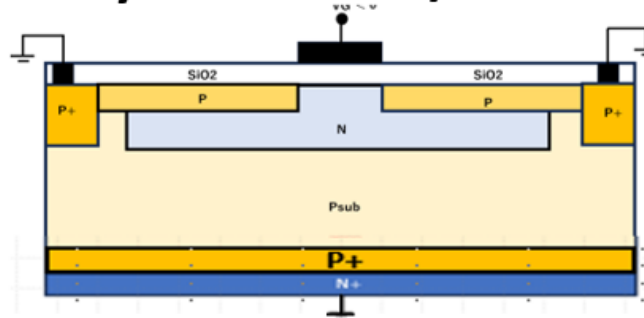
Pinned Photodiode type Solar Cell (JPA2020-131313)

[Japanese Patent Application JPA2020-131313](#)



- Gate Oxide thickness $0.13 \mu\text{m}$
- Surface P region $1 \times 10^{12} \text{ cm}^{-2}$
- Buried N region $4.26 \times 10^{11} \text{ cm}^{-2}$
- P substrate region $1 \times 10^{15} \text{ cm}^{-3}$
- Backside N+ region $1 \times 10^{20} \text{ cm}^{-2}$

Sony SSDM1977/1978 Photo Sensor Device



- Gate Oxide thickness $0.13 \mu\text{m}$
- Surface P region $2 \times 10^{13} \text{ cm}^{-2}$
- Buried N region $1.7 \times 10^{12} \text{ cm}^{-2}$
- P substrate region $5 \times 10^{14} \text{ cm}^{-3}$
- Backside N+ region $1 \times 10^{20} \text{ cm}^{-2}$

[Hagiwara SSDM1978 Paper on Pinned Buried Photodiode.pdf](#)

Help!! この新型ダブル接合型太陽電池の原理試作のために開発資金が必要です。
応援募金 の額はいくらからでも結構です。下記口座に入金をお願い申し上げます♡
三菱UFJ銀行 厚木支店 店番707 口座番号 0456308 名義者 萩原良昭 (ハギワラヨシアキ)

<http://www.aiplab.com/>

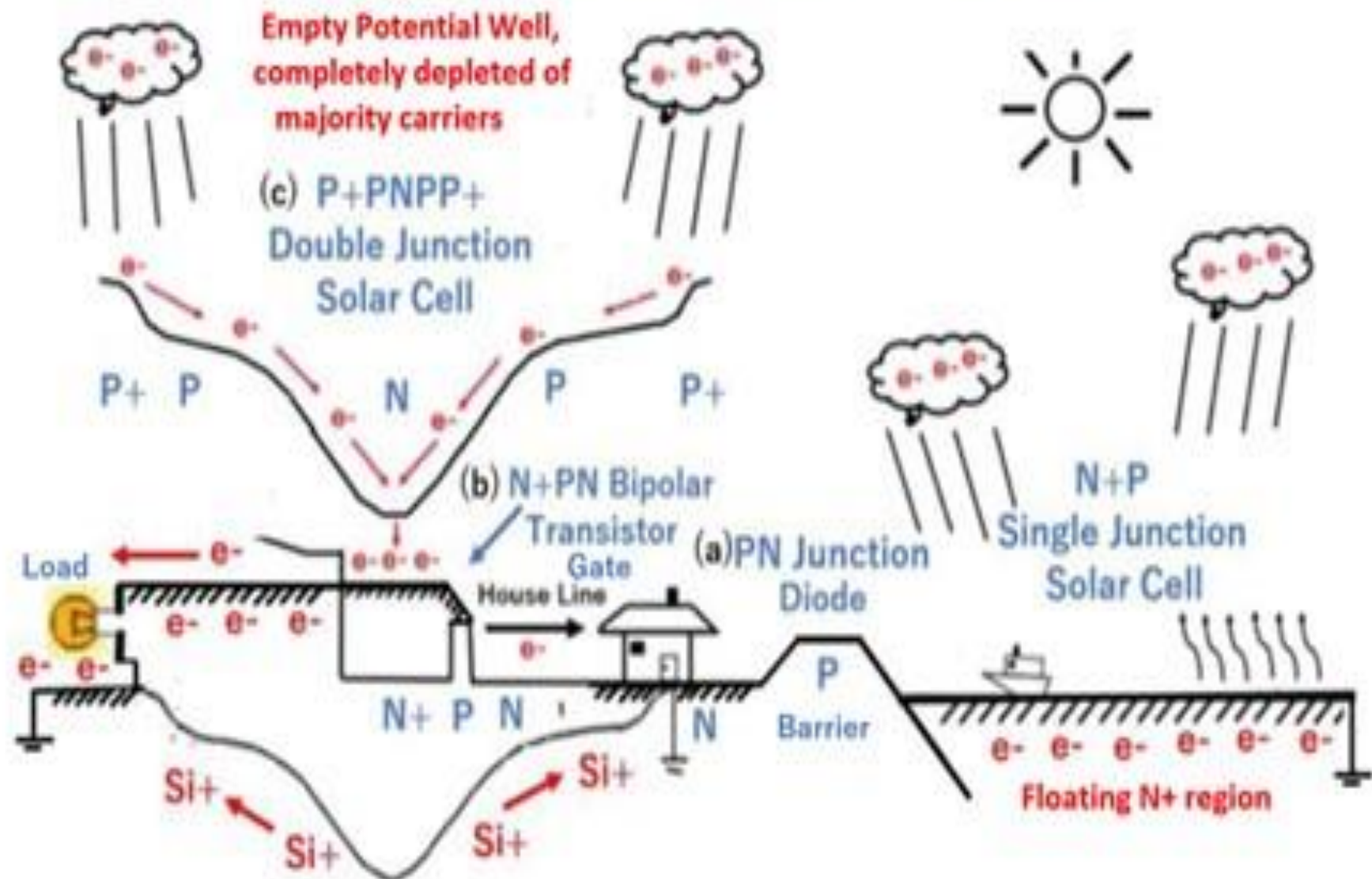
連絡先

hagiwara@aiplab.com

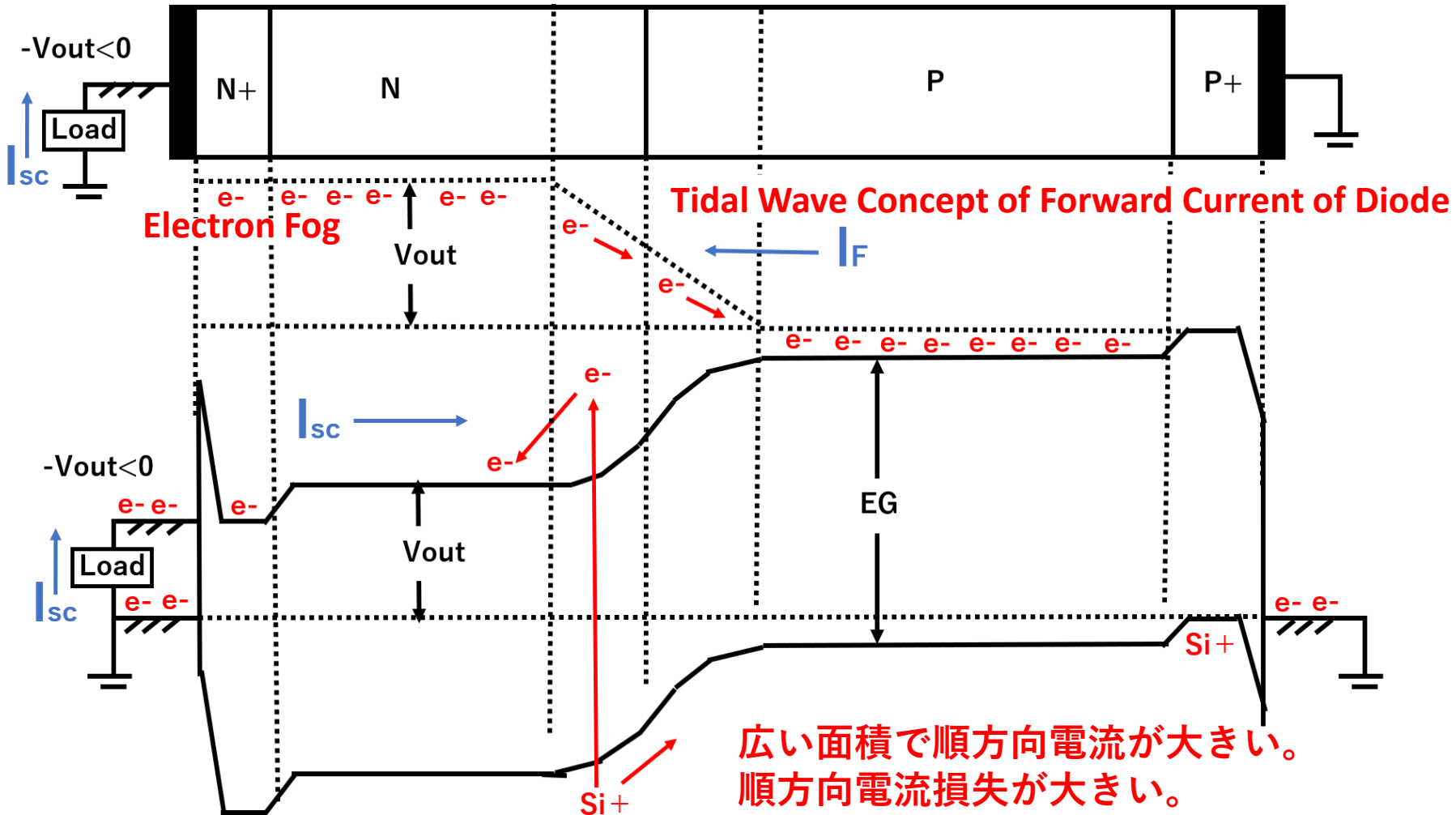
萩原良昭 (AIPS)

P+PNPP+ Double Junction Pinned Photodiode type Solar Cell

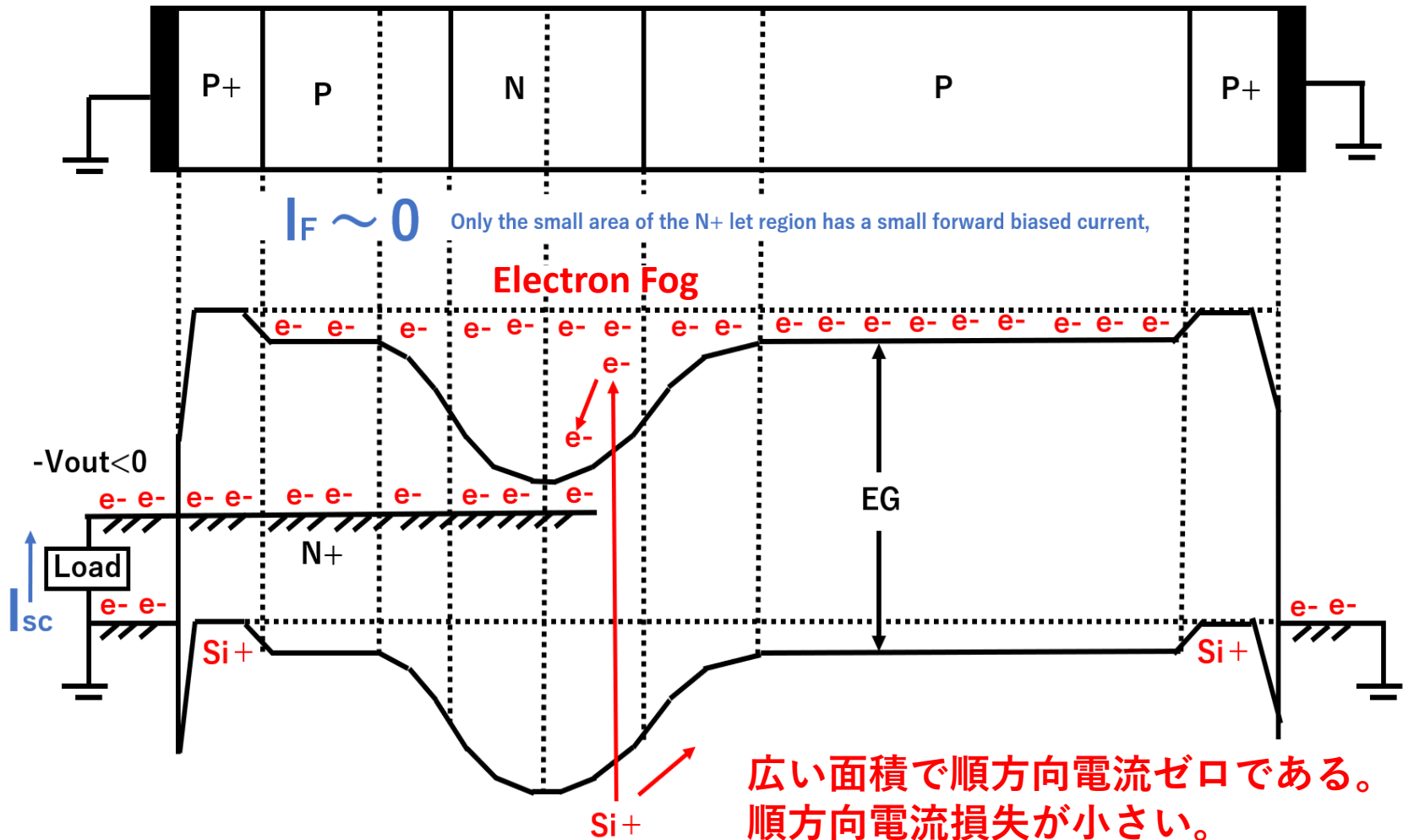
See JPA2020-131313 and JP6828108 by Yoshiaki Hagiwara



従来のシングル接合型太陽電池 **Concept of Electron Fog (Vapor) and Water Analogies**



ダブル接合Pinned Photodiode型太陽電池

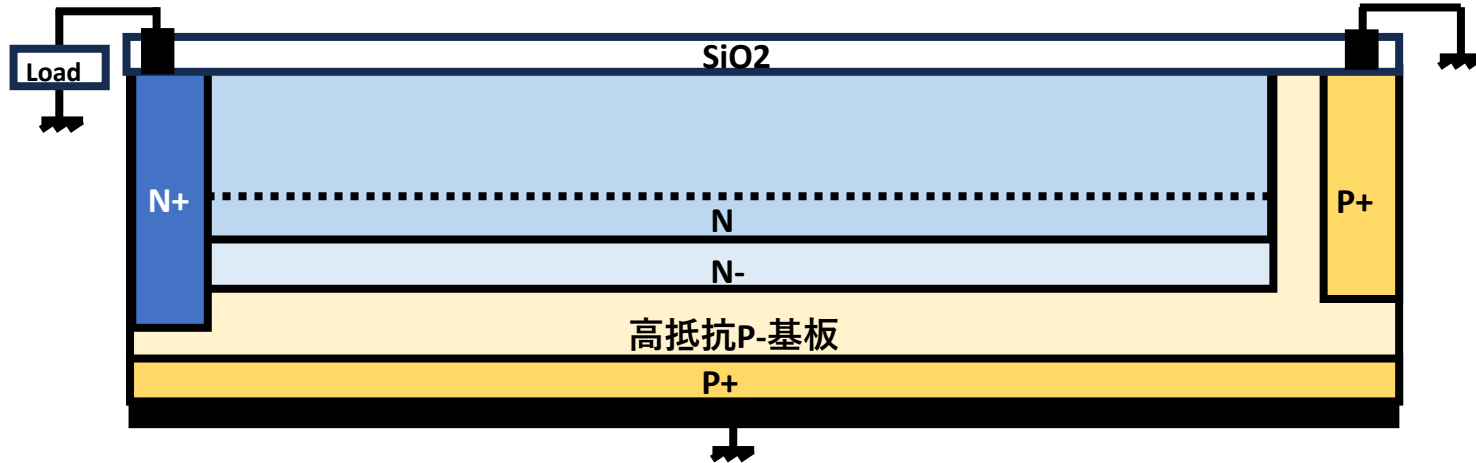


(a)従来のN+N-P-P+シングル接合型太陽電池の製法のプロセスStepは合計で15 Stepである。

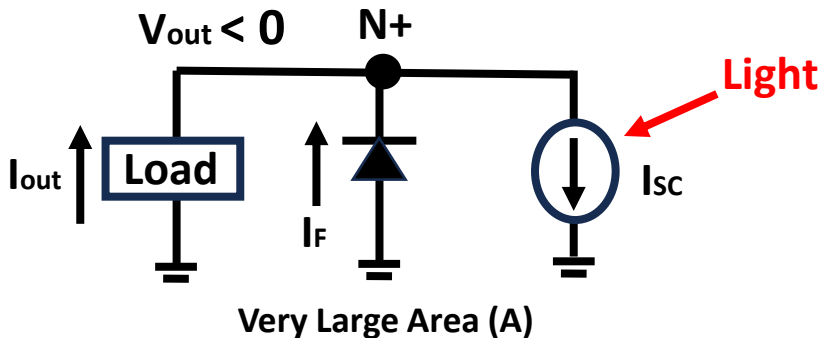
(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法のプロセスStepは合計で18 Stepである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法

Step18



Surface N region is floating and at a flat potential.



$$I_{sc} = I_F + I_{out}$$

$$I_{sc} = A J_{sc}$$

$$I_F = A J_F$$

A is very large.

(a)従来のN+N-P-P+シングル接合型太陽電池では、順方向電流は広い表面積に比例し非常の大きい。

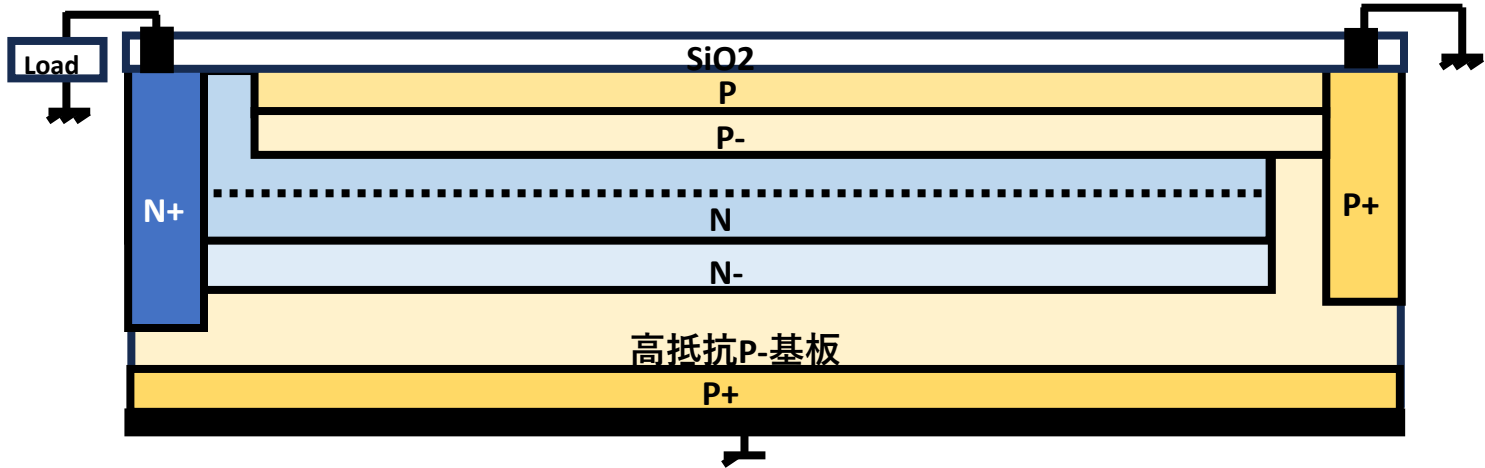
(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池では、順方向電流は小さな面積のN+領域のみで非常に小さい。

広い面積を占める PP-NN-P-P+ 接合領域は、ほとんどの領域が空乏化領域で順方向電流はゼロである。

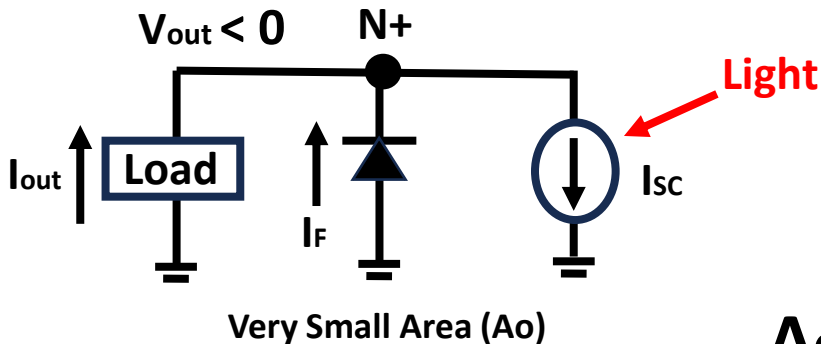
(a)従来のN+N-P-P+シングル接合型太陽電池の製法のプロセスStepは合計で15 Stepである。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法のプロセスStepは合計で18 Stepである。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法



P-NN-region is completely deleted



$$I_{sc} = I_F + I_{out}$$

$$I_{sc} = A J_{sc}$$

$$I_F = A_o J_F$$

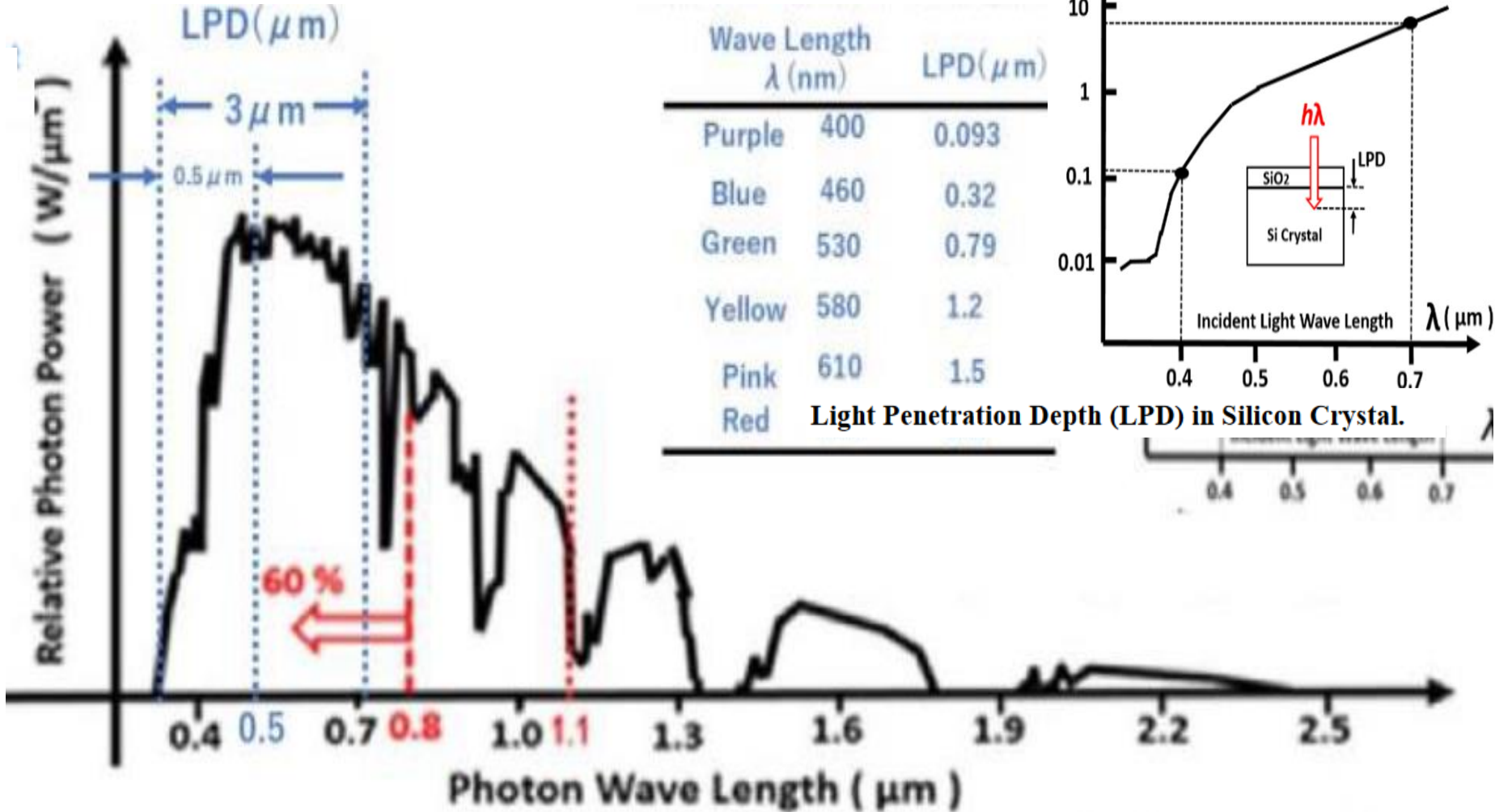
Ao is very small. A is very large.

(a)従来のN+N-P-P+シングル接合型太陽電池では、順方向電流は広い表面積に比例し非常の大きい。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池では、順方向電流は小さな面積のN+領域のみで非常に小さい。

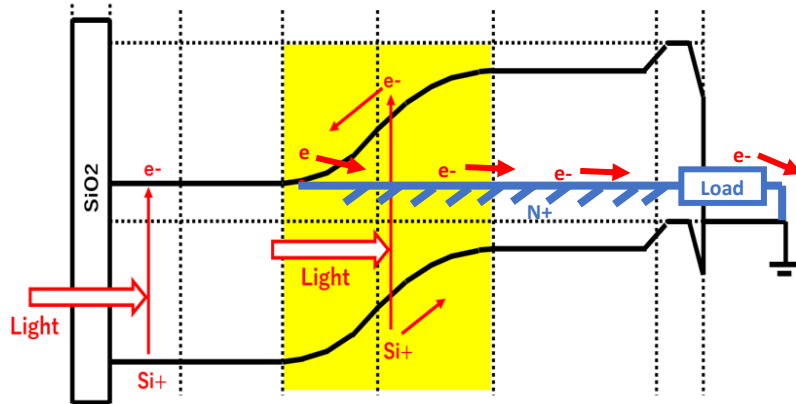
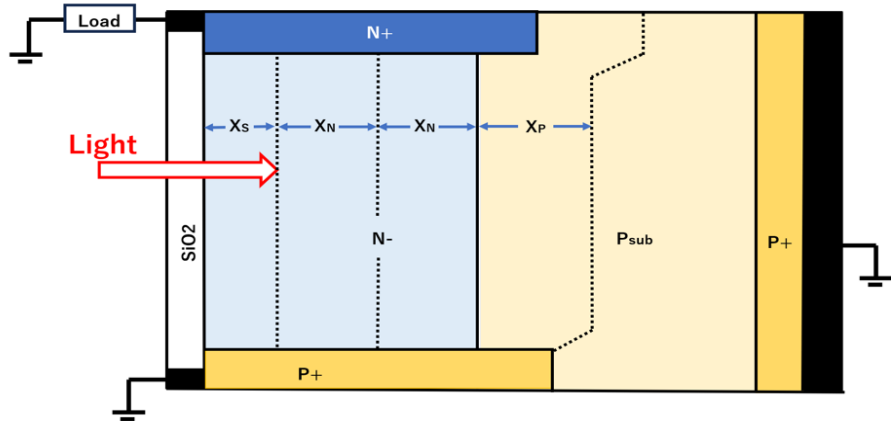
広い面積を占める PP-NN-P-P+ 接合領域は、ほとんどの領域が空乏化領域で順方向電流はゼロである。

短波長青色光(波長 $0.4\ \mu\text{m}$) はシリコン結晶体をほとんど透過しない。 $0.1\ \mu\text{m}\sim 1000\ \text{\AA}$ 程度である。長波長の赤色光(波長 $0.7\ \mu\text{m}$) でもせいぜい $3\ \mu\text{m}$ 程度である。赤外線 $1.117\ \mu\text{m}=1.24/1.11\ \text{eV}$ の波長でも、透過深度は最大 $10\ \mu\text{m}$ 程度の深さである。厚いシリコン結晶基板は無駄になっている。薄膜型太陽電池が有望視されるのは当然です。シリコン結晶型は、結晶を無駄にしています。薄い $10\ \mu\text{m}$ 厚ぐらいの良質の結晶を製造できれば最高です。



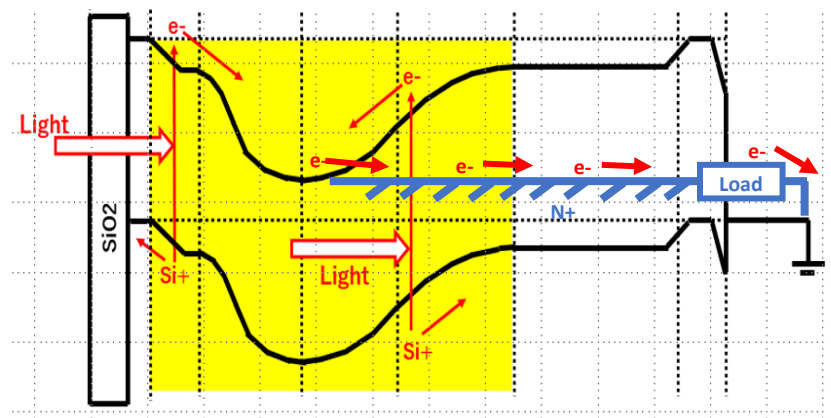
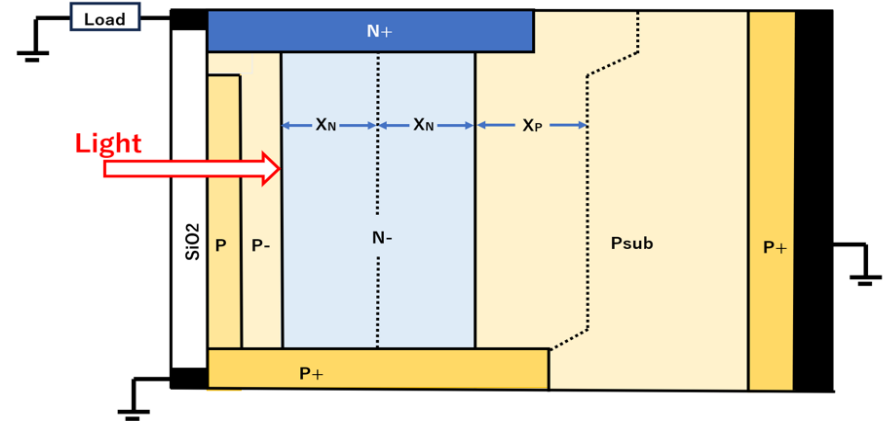
[Publication List by Yoshiaki Hagiwara.html](#)

Conventional Single Junction type Solar Cell



Quantum Efficiency $\sim (X_n + X_p)$

Pinned Photodiode type Solar Cell defined in JPA2020-131313

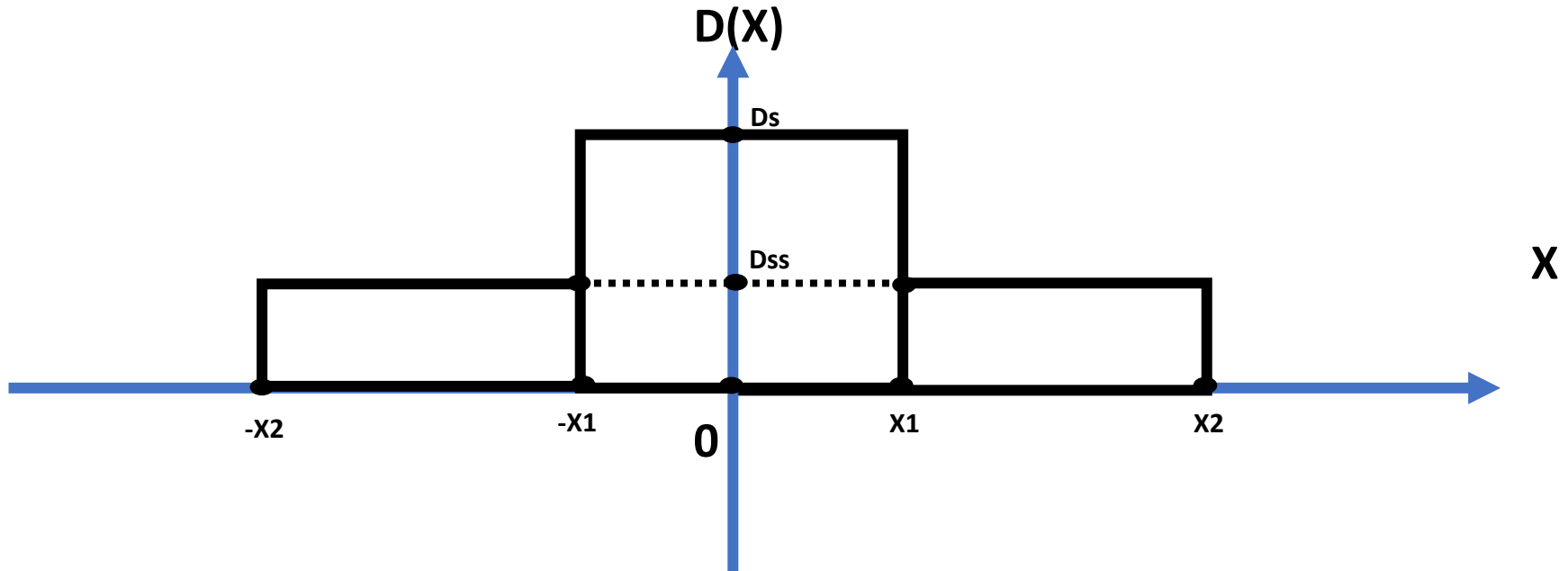


Quantum Efficiency $\sim (X_s + 2X_n + X_p)$

不純物濃度関数 $D(X)$ は ガウス関数で近似せきる。

$$D(X) = D_s \exp(-X^2/R^2)$$

さらに2つの矩形で近似できる。



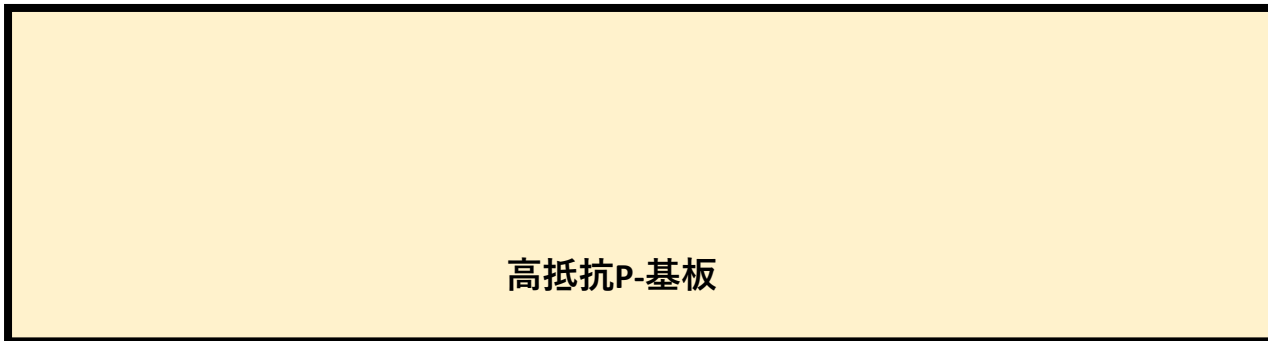
P+PNN-P-P+ ダブル接合 Pinned Photodiodeの最適プロセス条件の各種のプロセスパラメータの最適値も解析的に求める事が可能である。さらにガウス分布関数を使い、さらに精度の良い数値理論解析も可能である。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法のプロセスStepは合計で15 Stepである。

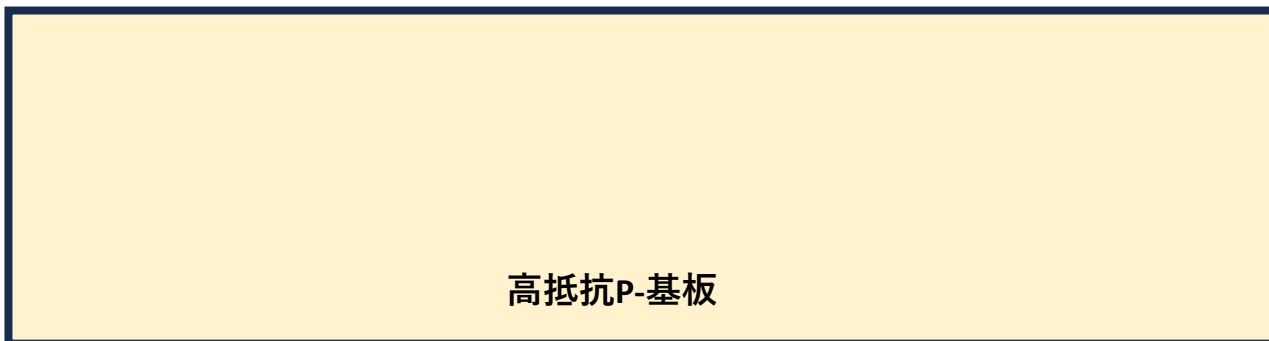
(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法のプロセスStepは合計で18 Stepである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法

Step01



(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法



(a)従来のN+N-P-P+シングル接合型太陽電池では、順方向電流は広い表面積に比例し非常の大きい。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池では、順方向電流は小さな面積のN+領域のみで非常に小さい。

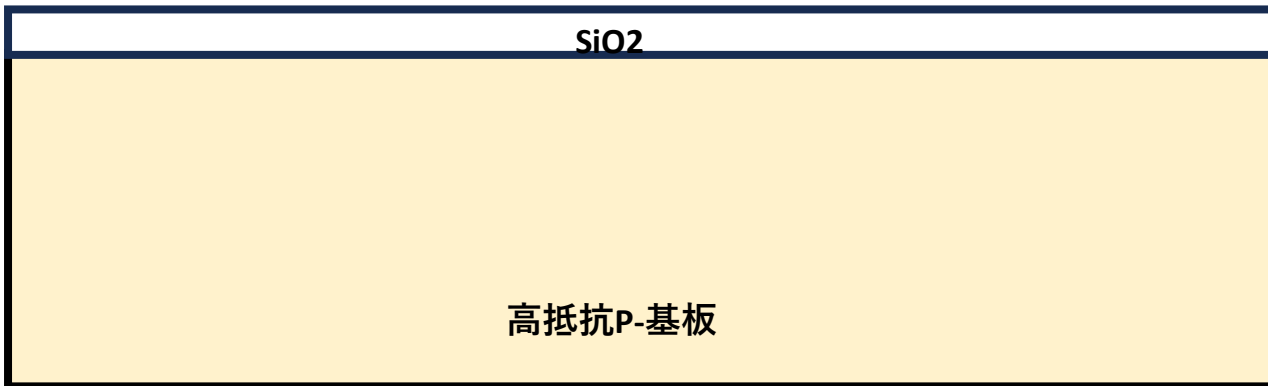
広い面積を占める PP-NN-P-P+ 接合領域は、ほとんどの領域が空乏化領域で順方向電流はゼロである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法のプロセスStepは合計で15 Stepである。

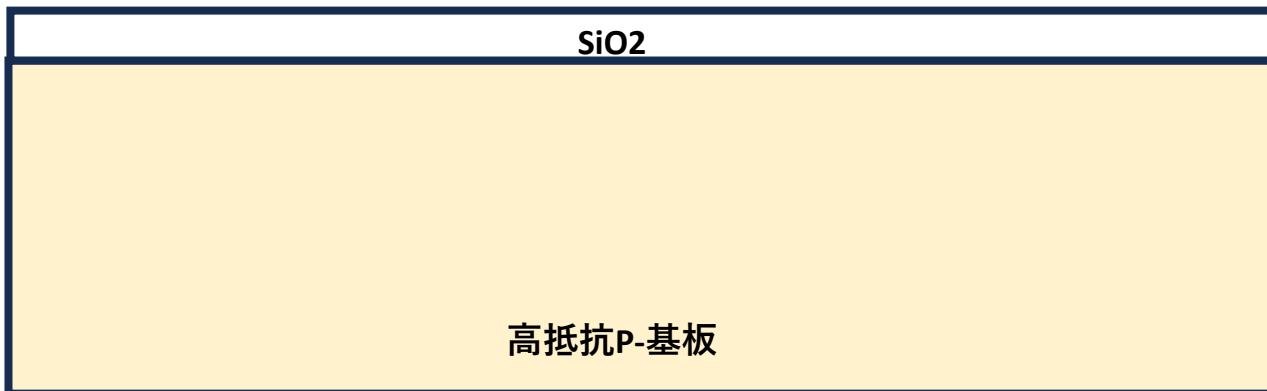
(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法のプロセスStepは合計で18 Stepである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法

Step02



(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法



(a)従来のN+N-P-P+シングル接合型太陽電池では、順方向電流は広い表面積に比例し非常の大きい。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池では、順方向電流は小さな面積のN+領域のみで非常に小さい。

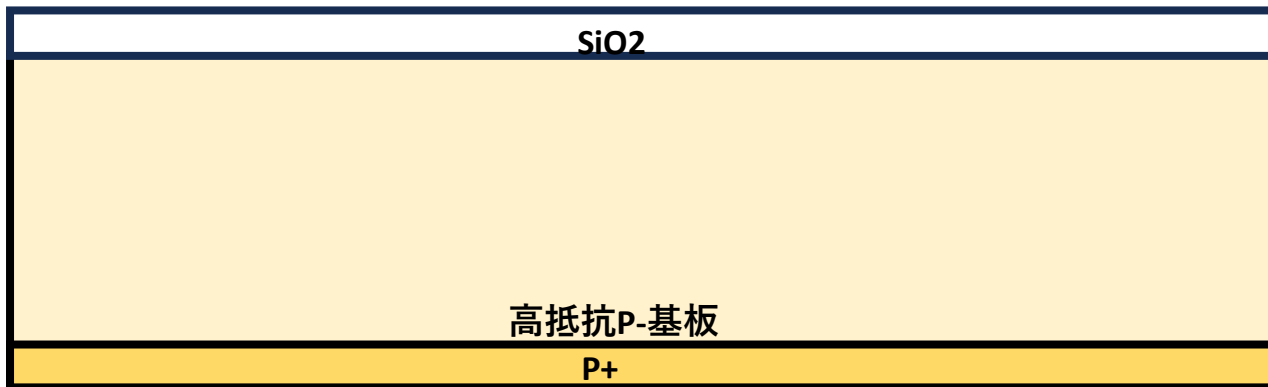
広い面積を占める PP-NN-P-P+ 接合領域は、ほとんどの領域が空乏化領域で順方向電流はゼロである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法のプロセスStepは合計で15 Stepである。

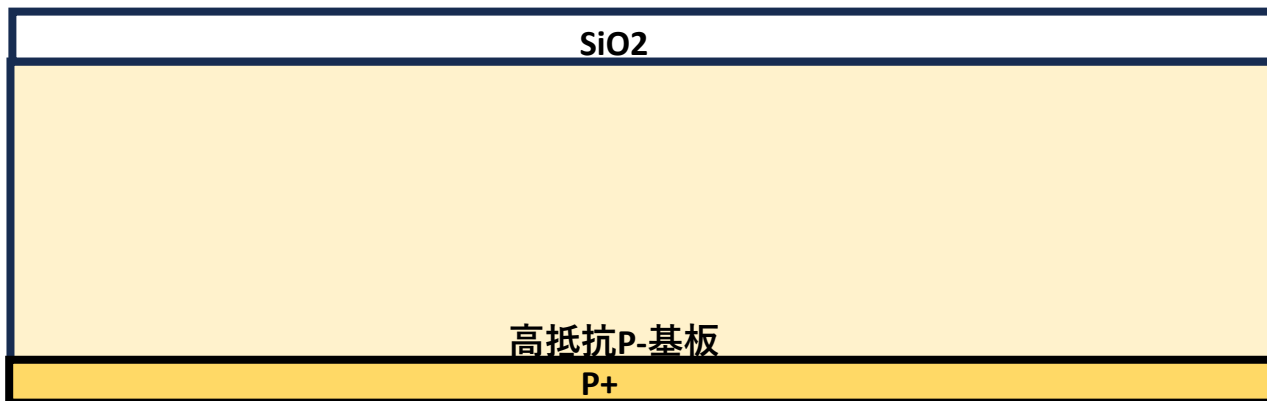
(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法のプロセスStepは合計で18 Stepである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法

Step03



(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法



(a)従来のN+N-P-P+シングル接合型太陽電池では、順方向電流は広い表面積に比例し非常の大きい。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池では、順方向電流は小さな面積のN+領域のみで非常に小さい。

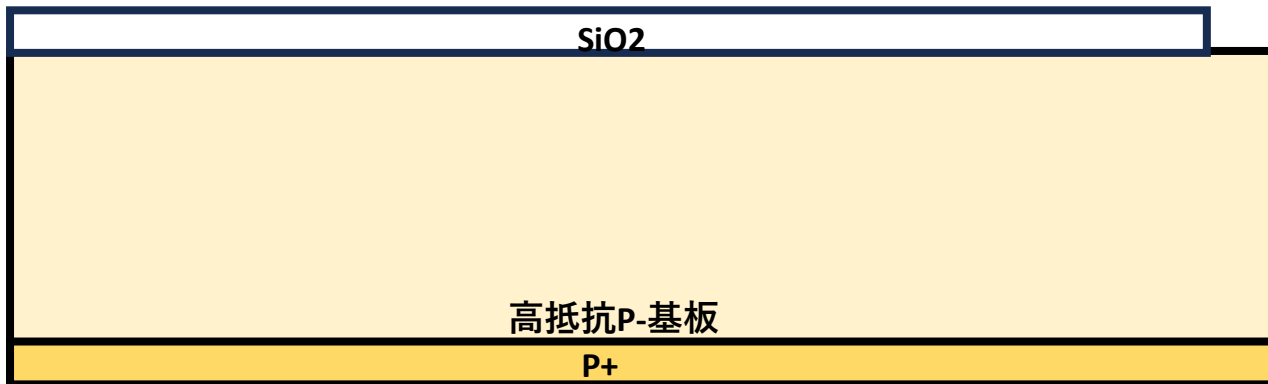
広い面積を占める PP-NN-P-P+ 接合領域は、ほとんどの領域が空乏化領域で順方向電流はゼロである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法のプロセスStepは合計で15 Stepである。

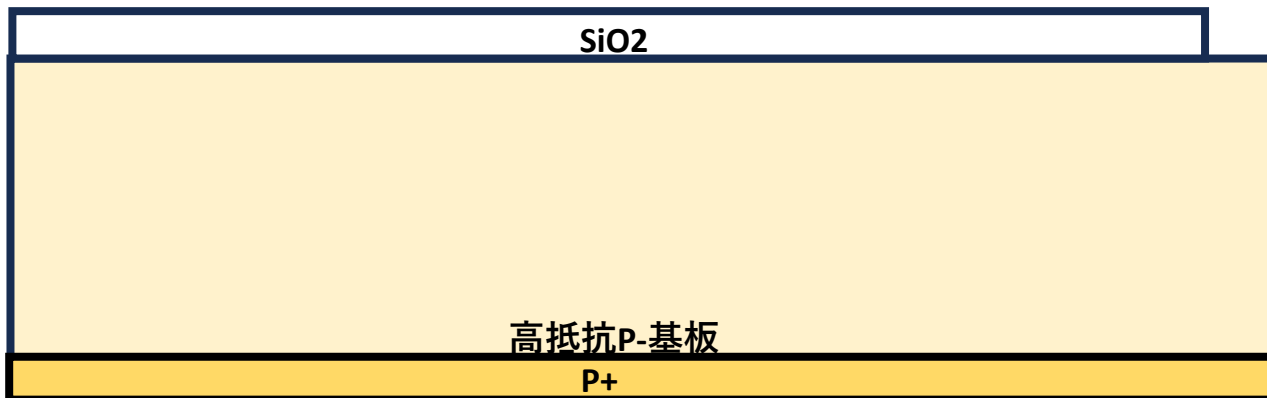
(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法のプロセスStepは合計で18 Stepである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法

Step04



(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法



(a)従来のN+N-P-P+シングル接合型太陽電池では、順方向電流は広い表面積に比例し非常の大きい。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池では、順方向電流は小さな面積のN+領域のみで非常に小さい。

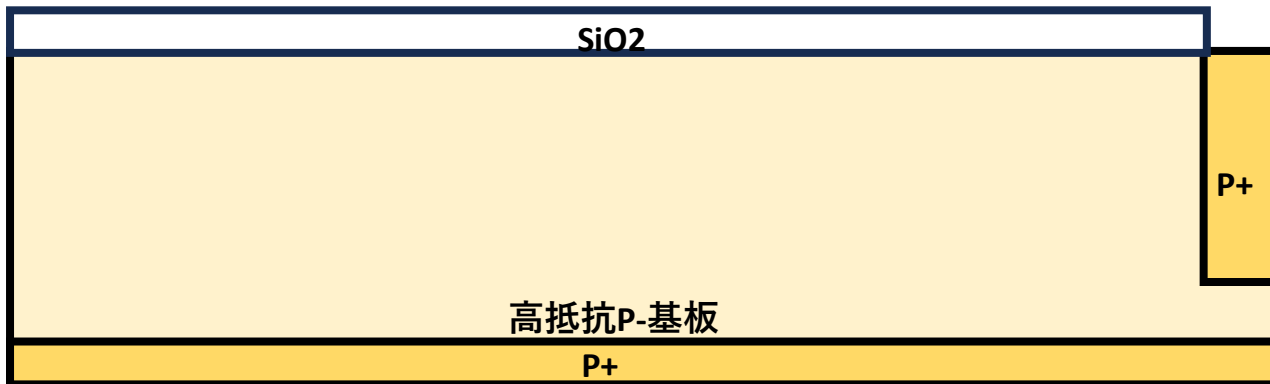
広い面積を占める PP-NN-P-P+ 接合領域は、ほとんどの領域が空乏化領域で順方向電流はゼロである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法のプロセスStepは合計で15 Stepである。

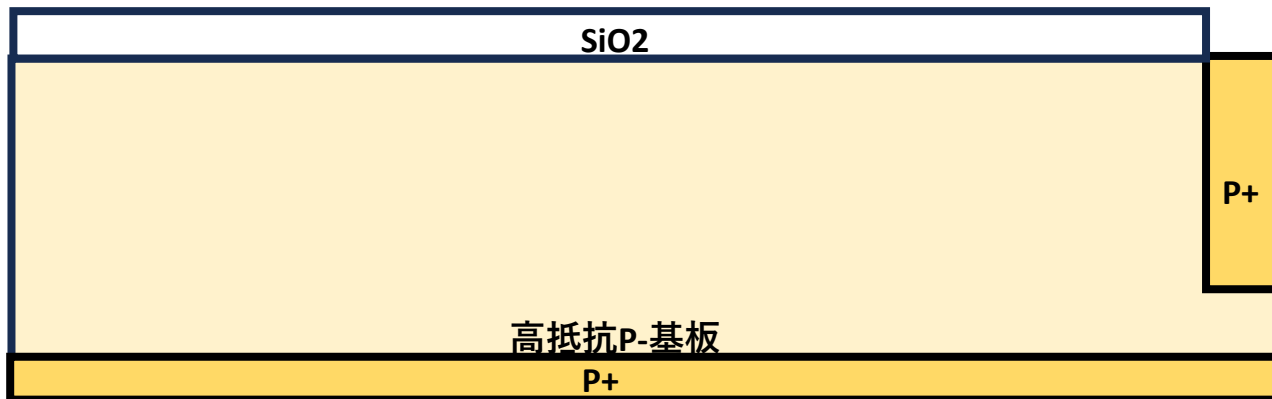
(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法のプロセスStepは合計で18 Stepである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法

Step05



(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法



(a)従来のN+N-P-P+シングル接合型太陽電池では、順方向電流は広い表面積に比例し非常の大きい。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池では、順方向電流は小さな面積のN+領域のみで非常に小さい。

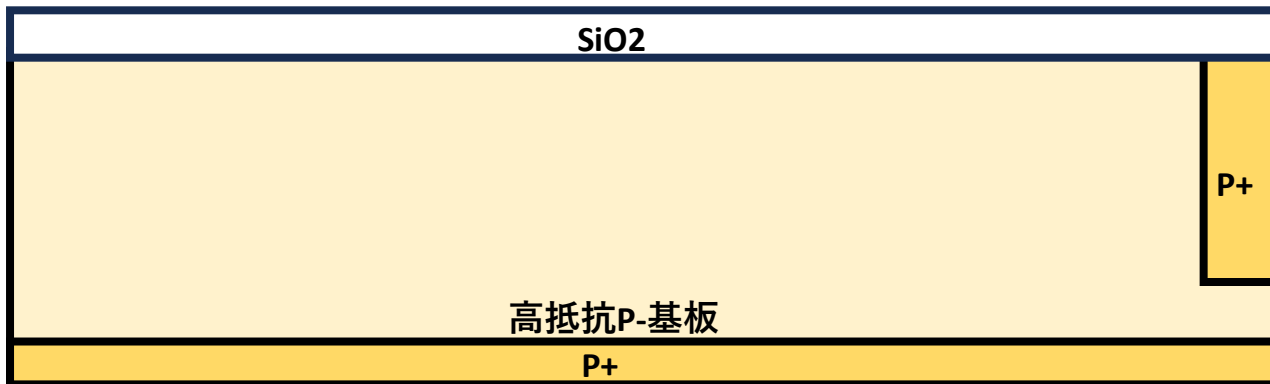
広い面積を占める PP-NN-P-P+ 接合領域は、ほとんどの領域が空乏化領域で順方向電流はゼロである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法のプロセスStepは合計で15 Stepである。

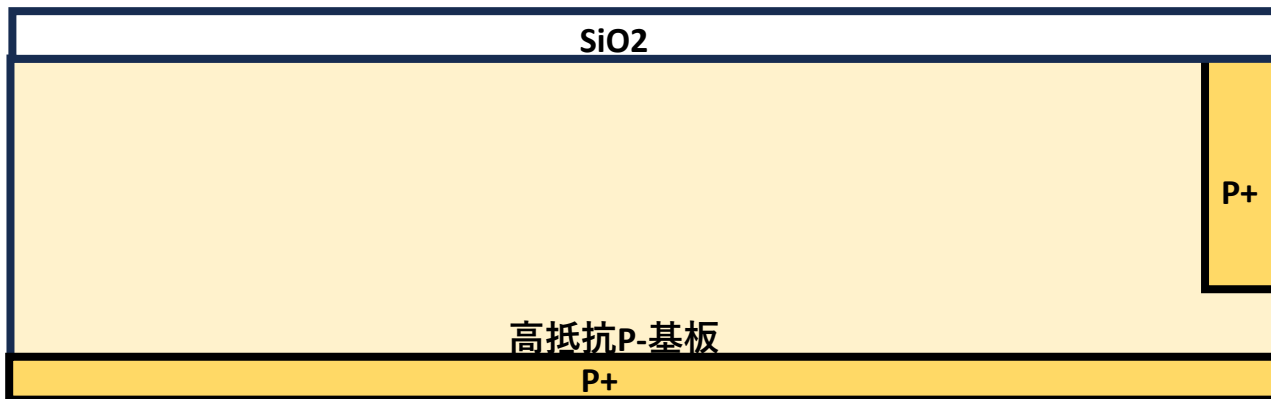
(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法のプロセスStepは合計で18 Stepである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法

Step06



(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法



(a)従来のN+N-P-P+シングル接合型太陽電池では、順方向電流は広い表面積に比例し非常の大きい。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池では、順方向電流は小さな面積のN+領域のみで非常に小さい。

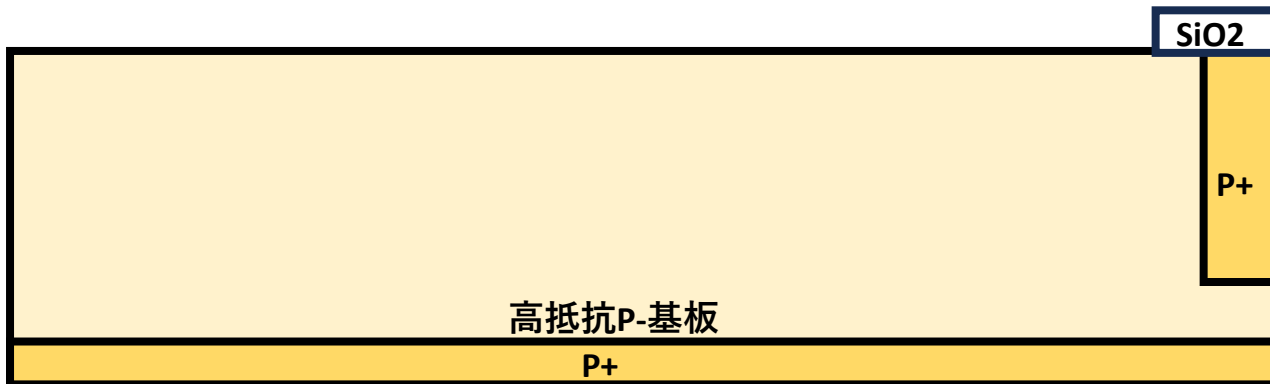
広い面積を占める PP-NN-P-P+ 接合領域は、ほとんどの領域が空乏化領域で順方向電流はゼロである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法のプロセスStepは合計で15 Stepである。

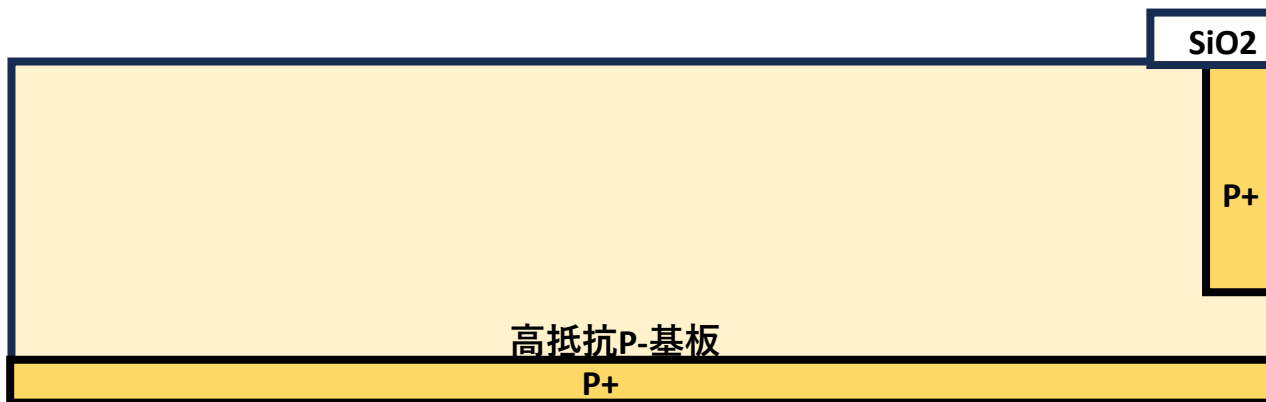
(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法のプロセスStepは合計で18 Stepである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法

Step07



(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法



(a)従来のN+N-P-P+シングル接合型太陽電池では、順方向電流は広い表面積に比例し非常の大きい。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池では、順方向電流は小さな面積のN+領域のみで非常に小さい。

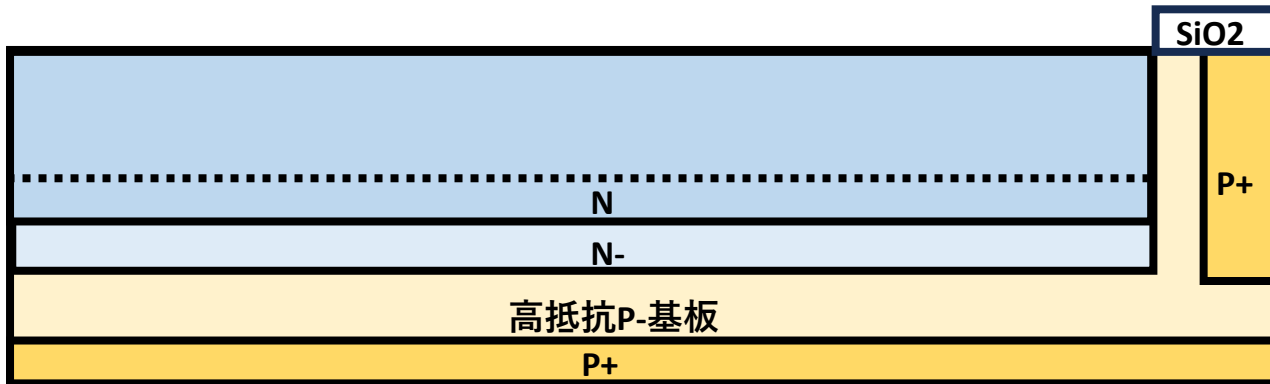
広い面積を占める PP-NN-P-P+ 接合領域は、ほとんどの領域が空乏化領域で順方向電流はゼロである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法のプロセスStepは合計で15 Stepである。

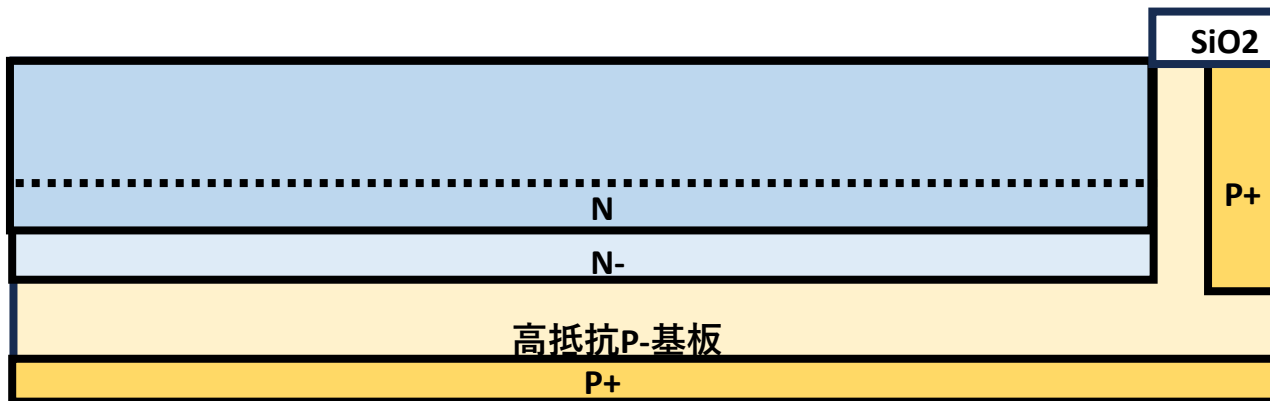
(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法のプロセスStepは合計で18 Stepである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法

Step08



(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法



(a)従来のN+N-P-P+シングル接合型太陽電池では、順方向電流は広い表面積に比例し非常の大きい。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池では、順方向電流は小さな面積のN+領域のみで非常に小さい。

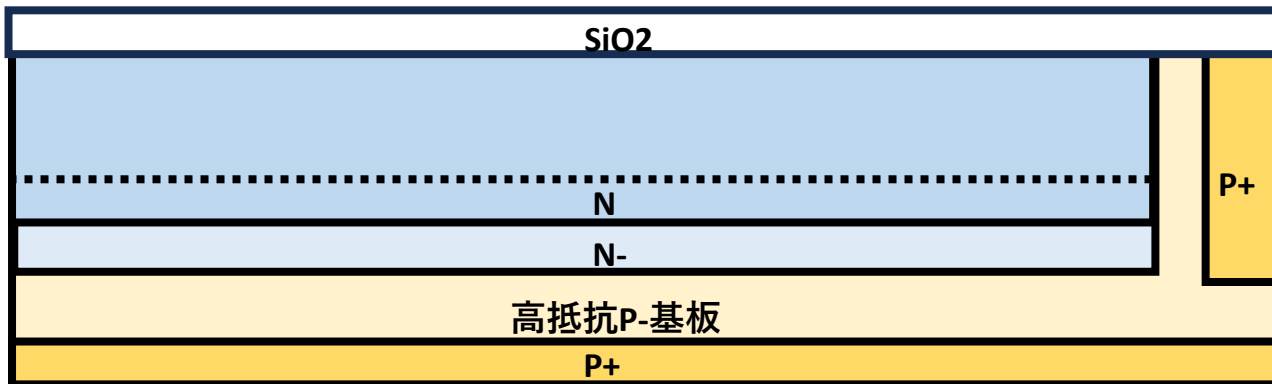
広い面積を占める PP-NN-P-P+ 接合領域は、ほとんどの領域が空乏化領域で順方向電流はゼロである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法のプロセスStepは合計で15 Stepである。

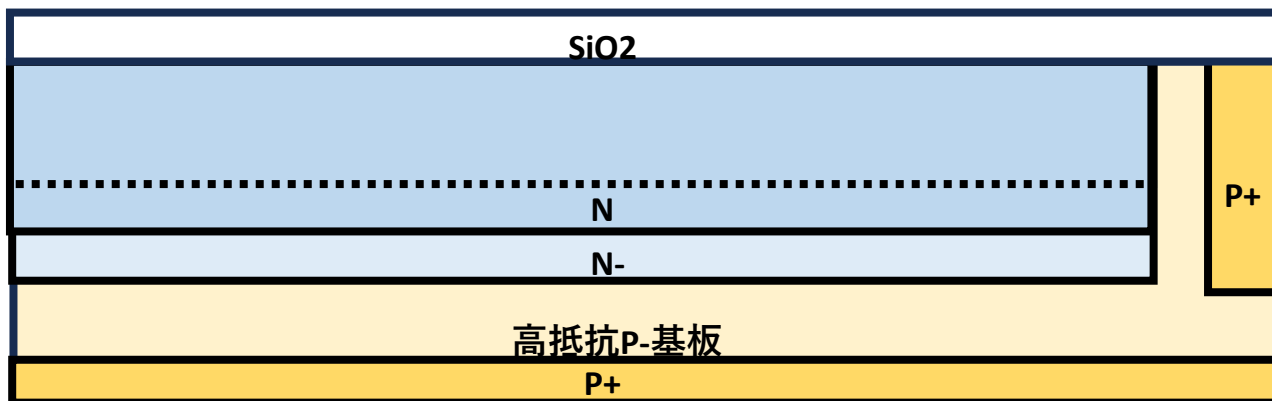
(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法のプロセスStepは合計で18 Stepである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法

Step09



(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法



(a)従来のN+N-P-P+シングル接合型太陽電池では、順方向電流は広い表面積に比例し非常の大きい。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池では、順方向電流は小さな面積のN+領域のみで非常に小さい。

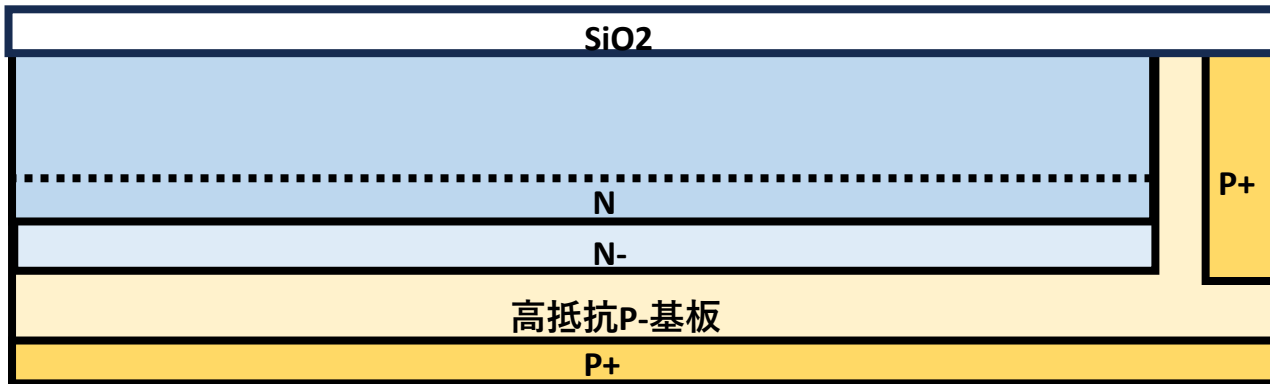
広い面積を占める PP-NN-P-P+ 接合領域は、ほとんどの領域が空乏化領域で順方向電流はゼロである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法のプロセスStepは合計で15 Stepである。

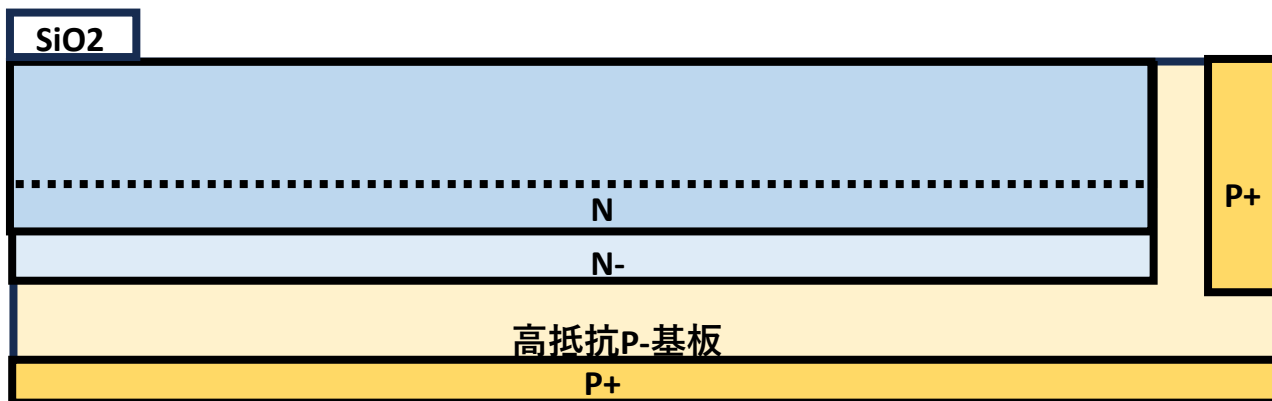
(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法のプロセスStepは合計で18 Stepである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法

Step10



(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法



(a)従来のN+N-P-P+シングル接合型太陽電池では、順方向電流は広い表面積に比例し非常の大きい。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池では、順方向電流は小さな面積のN+領域のみで非常に小さい。

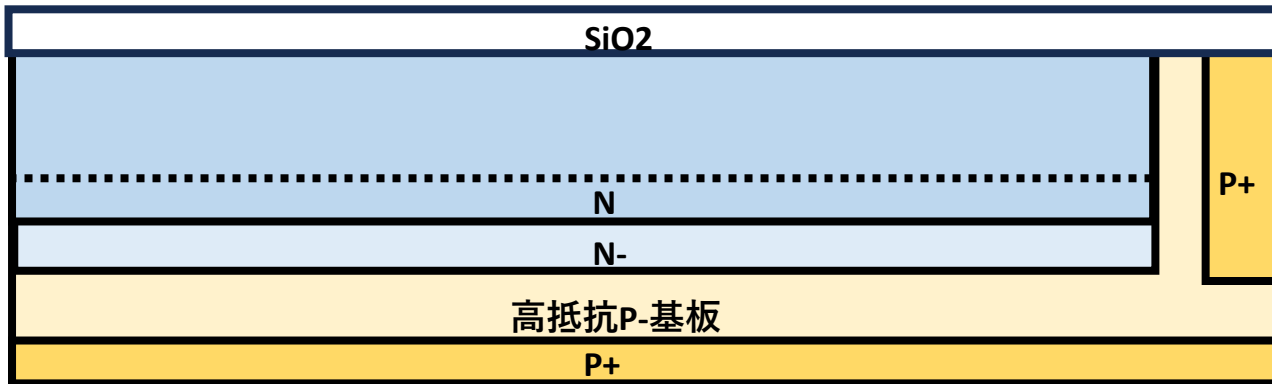
広い面積を占める PP-NN-P-P+ 接合領域は、ほとんどの領域が空乏化領域で順方向電流はゼロである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法のプロセスStepは合計で15 Stepである。

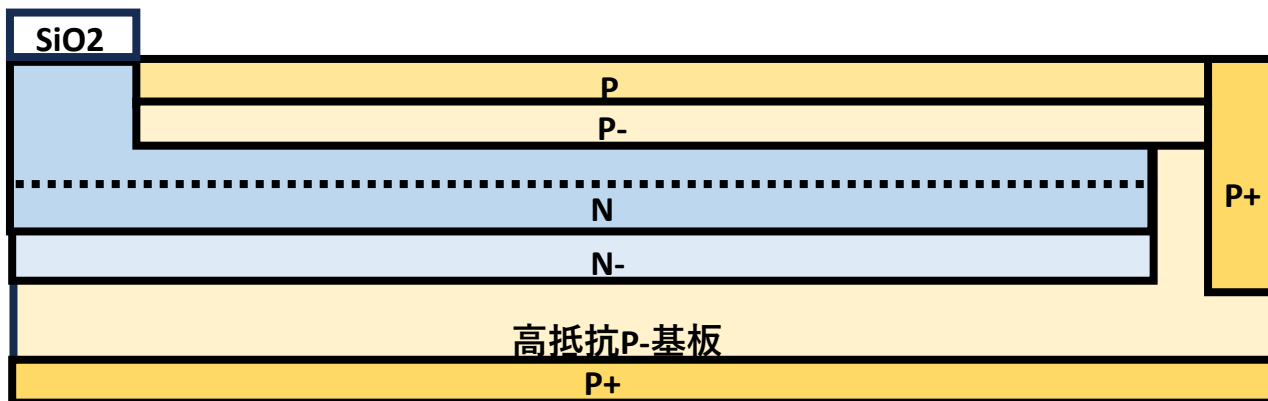
(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法のプロセスStepは合計で18 Stepである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法

Step11



(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法



(a)従来のN+N-P-P+シングル接合型太陽電池では、順方向電流は広い表面積に比例し非常の大きい。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池では、順方向電流は小さな面積のN+領域のみで非常に小さい。

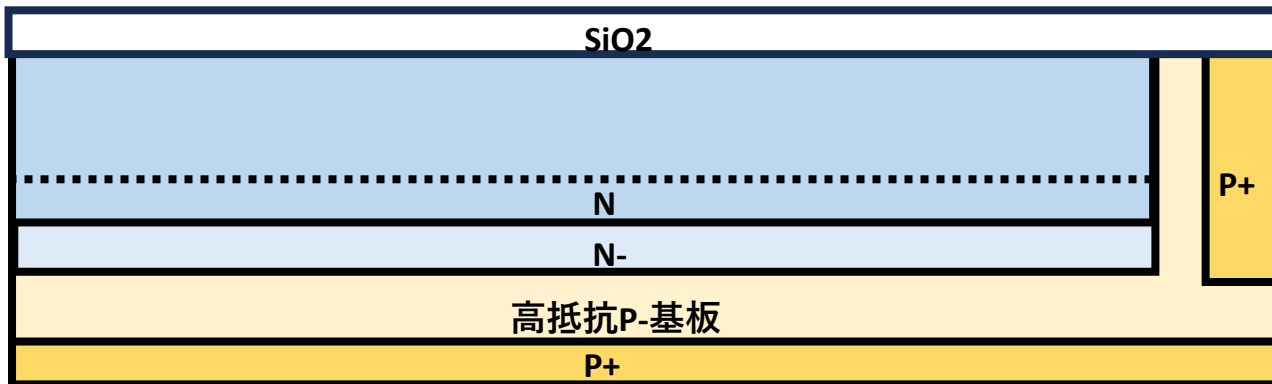
広い面積を占める PP-NN-P-P+ 接合領域は、ほとんどの領域が空乏化領域で順方向電流はゼロである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法のプロセスStepは合計で15 Stepである。

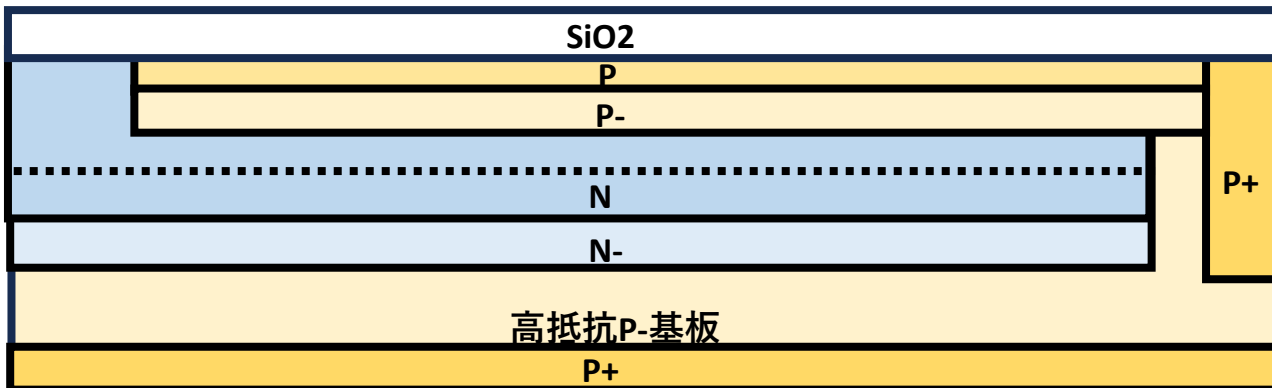
(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法のプロセスStepは合計で18 Stepである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法

Step12



(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法



(a)従来のN+N-P-P+シングル接合型太陽電池では、順方向電流は広い表面積に比例し非常の大きい。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池では、順方向電流は小さな面積のN+領域のみで非常に小さい。

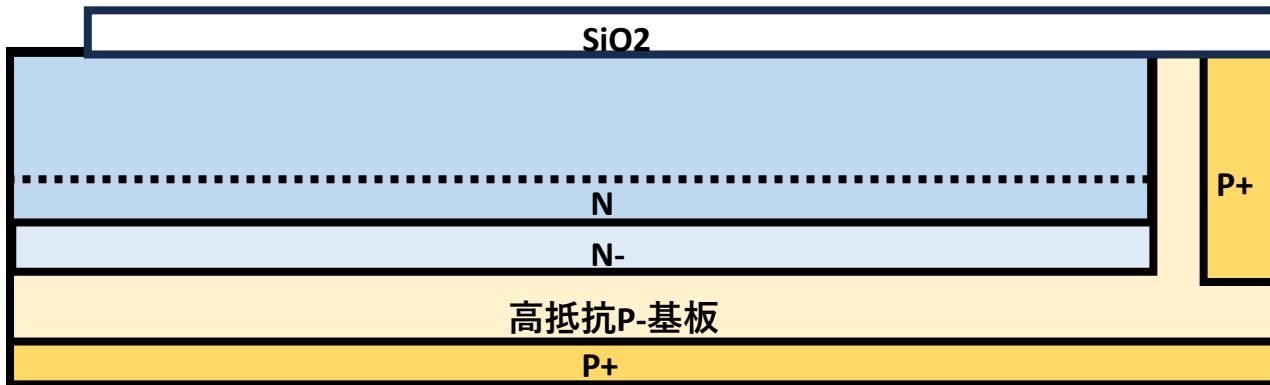
広い面積を占める PP-NN-P-P+ 接合領域は、ほとんどの領域が空乏化領域で順方向電流はゼロである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法のプロセスStepは合計で15 Stepである。

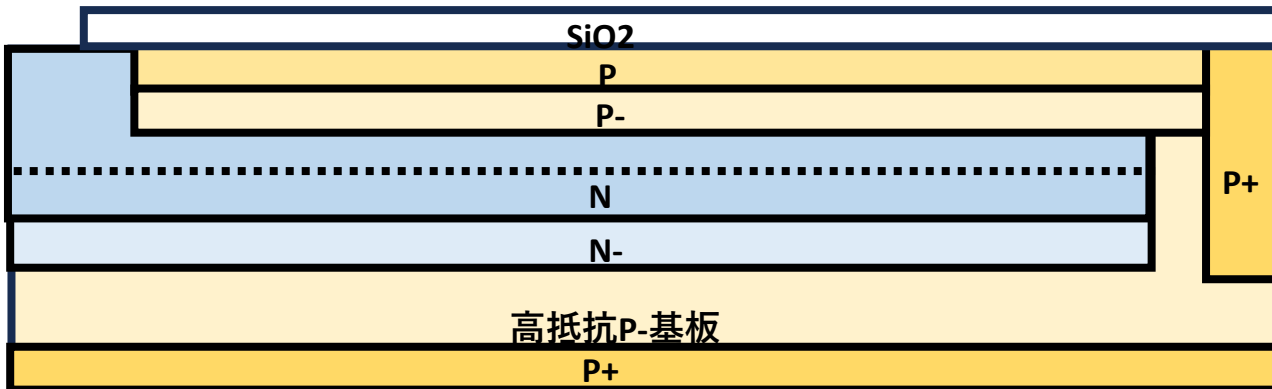
(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法のプロセスStepは合計で18 Stepである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法

Step13



(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法



(a)従来のN+N-P-P+シングル接合型太陽電池では、順方向電流は広い表面積に比例し非常の大きい。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池では、順方向電流は小さな面積のN+領域のみで非常に小さい。

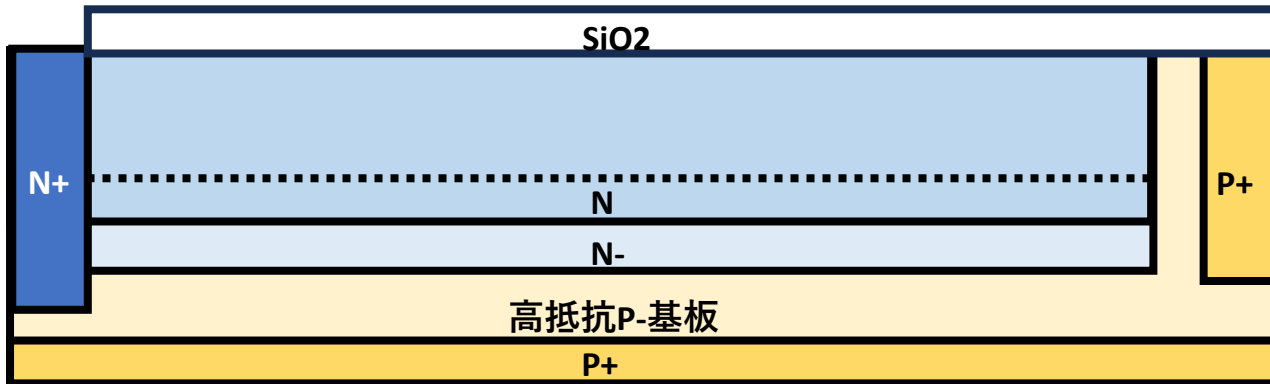
広い面積を占める PP-NN-P-P+ 接合領域は、ほとんどの領域が空乏化領域で順方向電流はゼロである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法のプロセスStepは合計で15 Stepである。

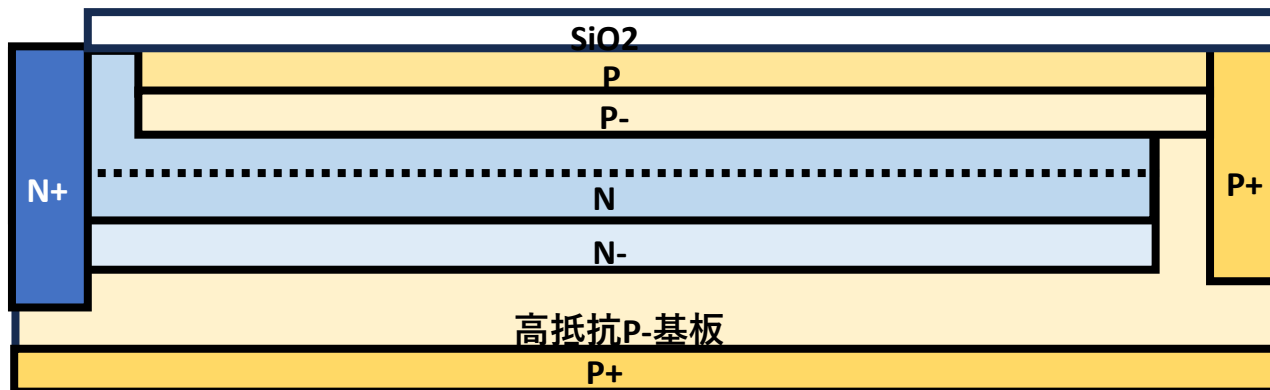
(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法のプロセスStepは合計で18 Stepである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法

Step14



(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法



(a)従来のN+N-P-P+シングル接合型太陽電池では、順方向電流は広い表面積に比例し非常の大きい。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池では、順方向電流は小さな面積のN+領域のみで非常に小さい。

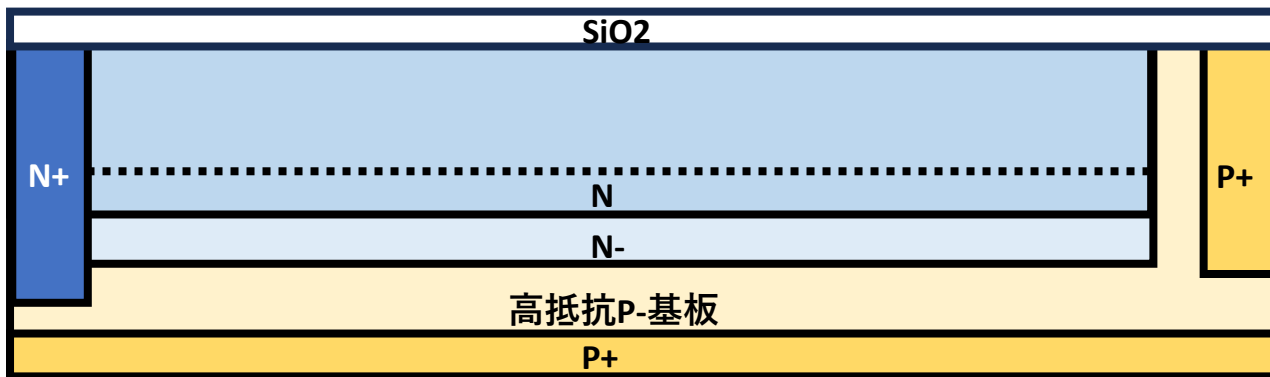
広い面積を占める PP-NN-P-P+ 接合領域は、ほとんどの領域が空乏化領域で順方向電流はゼロである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法のプロセスStepは合計で15 Stepである。

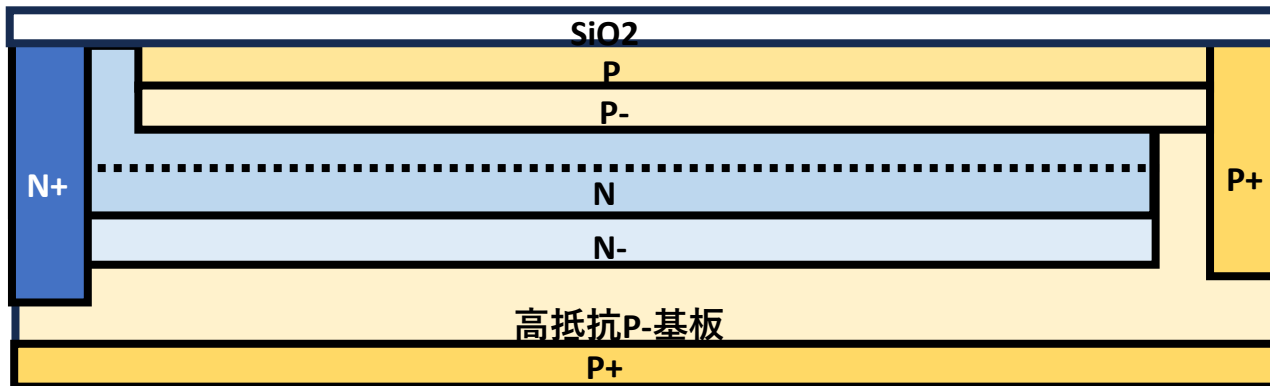
(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法のプロセスStepは合計で18 Stepである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法

Step15



(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法



(a)従来のN+N-P-P+シングル接合型太陽電池では、順方向電流は広い表面積に比例し非常の大きい。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池では、順方向電流は小さな面積のN+領域のみで非常に小さい。

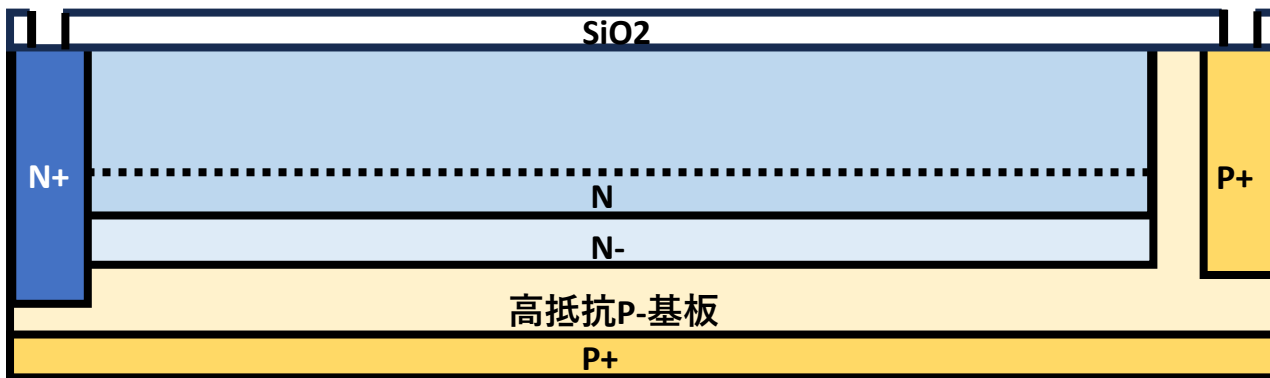
広い面積を占める PP-NN-P-P+ 接合領域は、ほとんどの領域が空乏化領域で順方向電流はゼロである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法のプロセスStepは合計で15 Stepである。

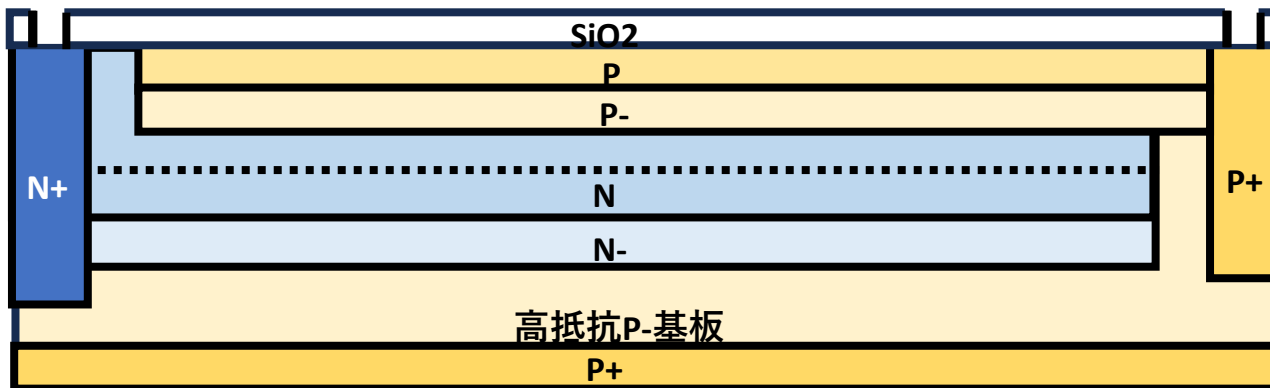
(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法のプロセスStepは合計で18 Stepである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法

Step16



(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法



(a)従来のN+N-P-P+シングル接合型太陽電池では、順方向電流は広い表面積に比例し非常の大きい。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池では、順方向電流は小さな面積のN+領域のみで非常に小さい。

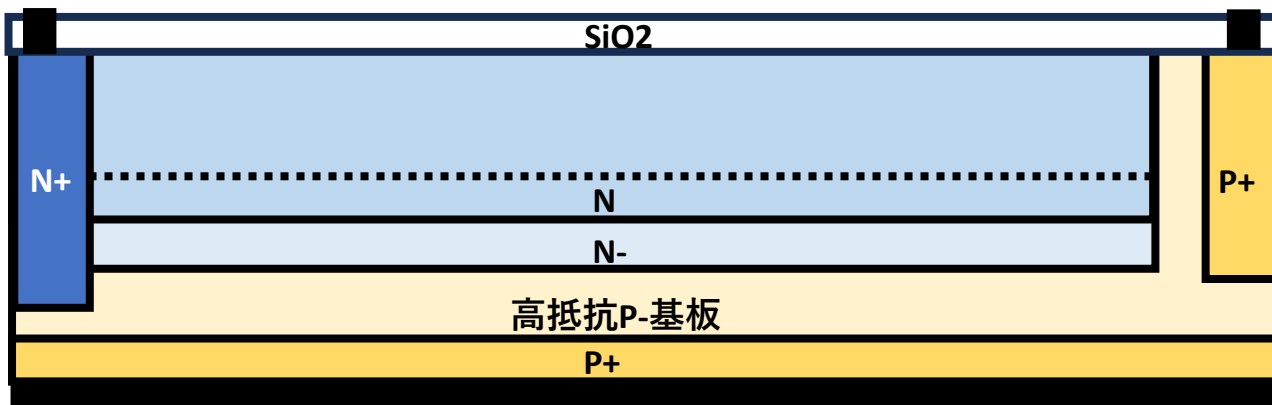
広い面積を占める PP-NN-P-P+ 接合領域は、ほとんどの領域が空乏化領域で順方向電流はゼロである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法のプロセスStepは合計で15 Stepである。

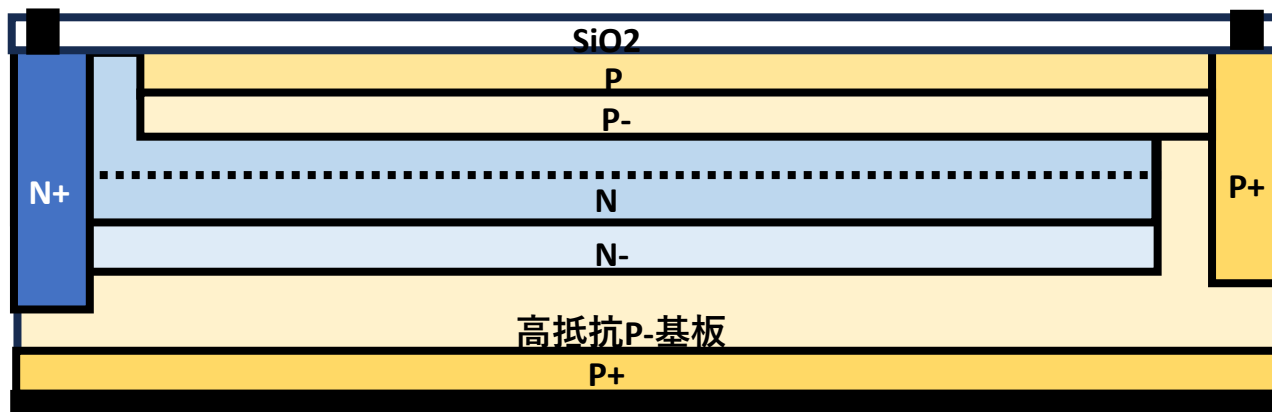
(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法のプロセスStepは合計で18 Stepである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法

Step17



(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法



(a)従来のN+N-P-P+シングル接合型太陽電池では、順方向電流は広い表面積に比例し非常の大きい。

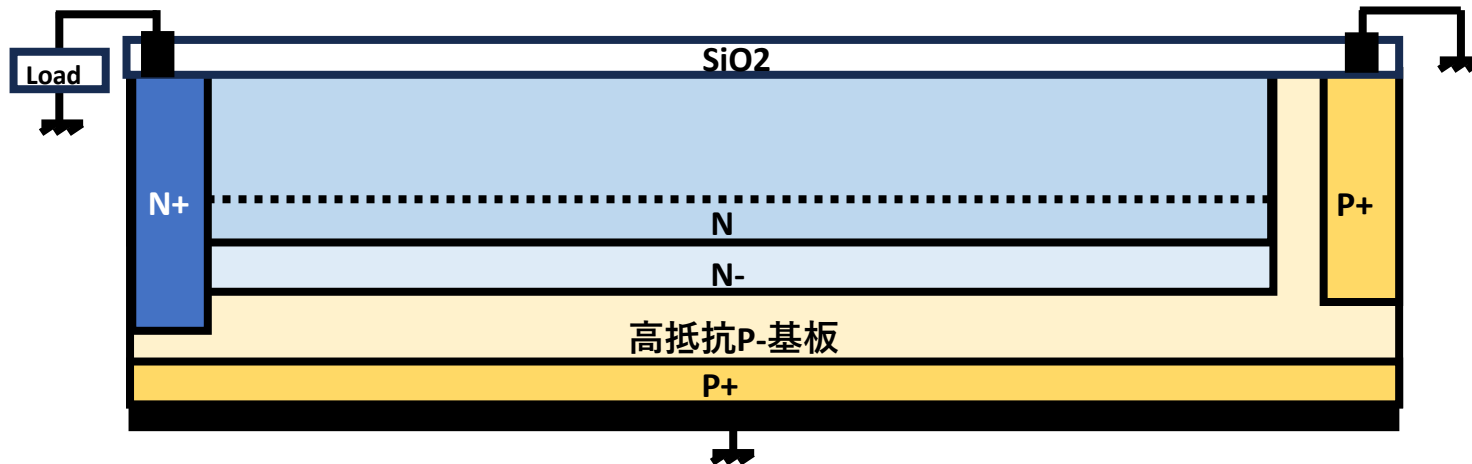
(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池では、順方向電流は小さな面積のN+領域のみで非常に小さい。

広い面積を占める PP-NN-P-P+ 接合領域は、ほとんどの領域が空乏化領域で順方向電流はゼロである。

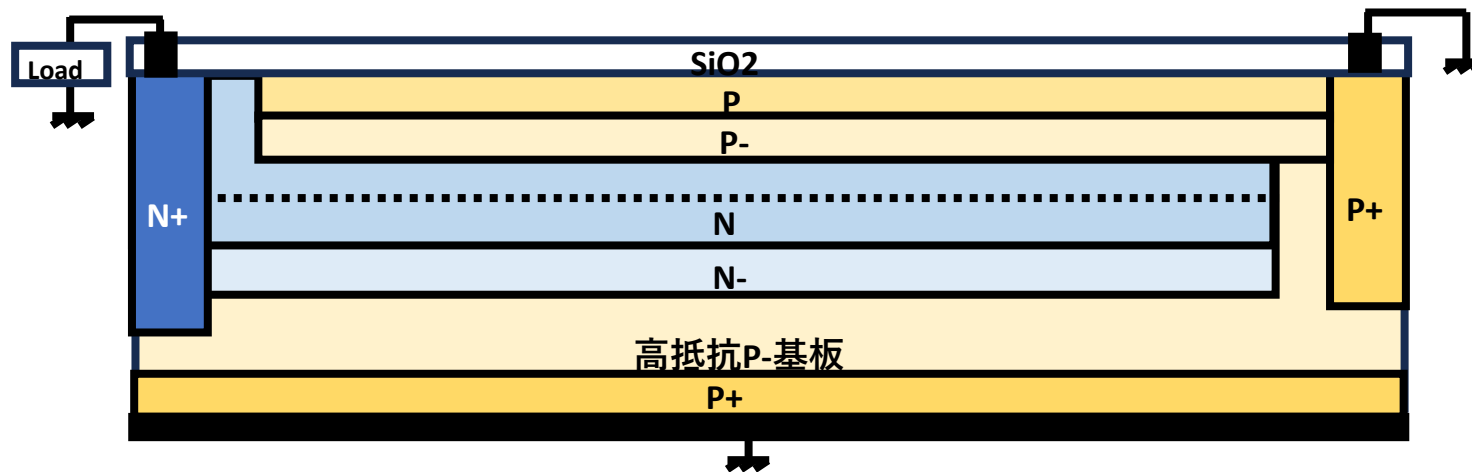
(a)従来のN+N-P-P+シングル接合型太陽電池の製法のプロセスStepは合計で15 Stepである。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法のプロセスStepは合計で18 Stepである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法



(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法



(a)従来のN+N-P-P+シングル接合型太陽電池では、順方向電流は広い表面積に比例し非常の大きい。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池では、順方向電流は小さな面積のN+領域のみで非常に小さい。

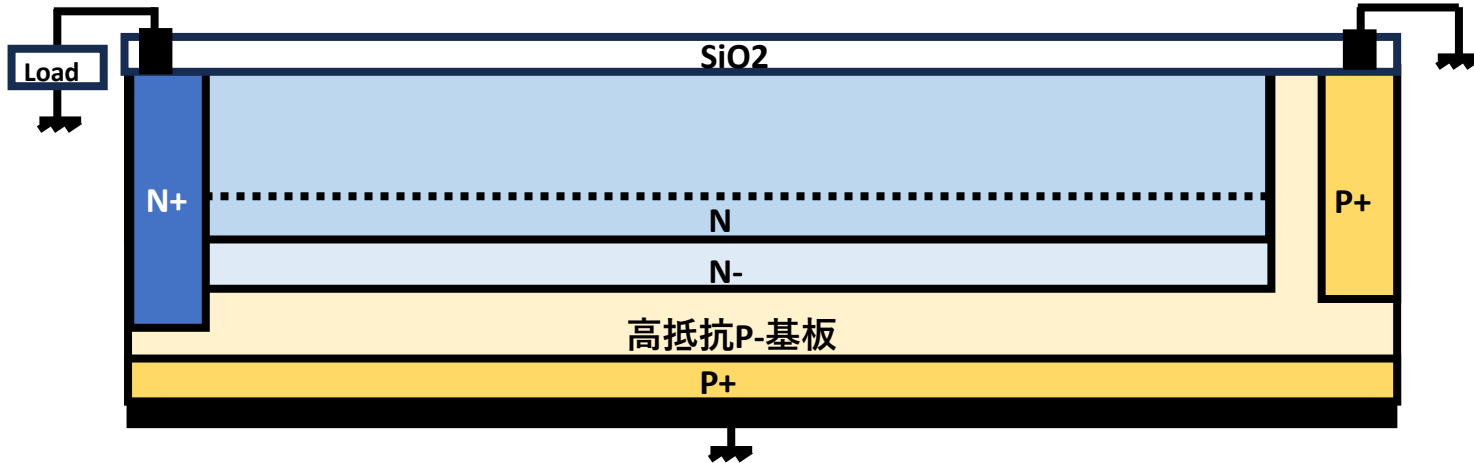
広い面積を占める PP-NN-P-P+ 接合領域は、ほとんどの領域が空乏化領域で順方向電流はゼロである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法のプロセスStepは合計で15 Stepである。

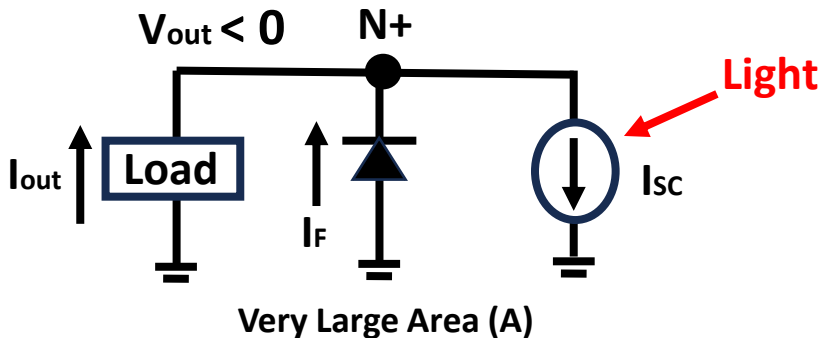
(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法のプロセスStepは合計で18 Stepである。

(a)従来のN+N-P-P+シングル接合型太陽電池の製法

Step18



Surface N region is floating and at a flat potential.



$$I_{sc} = I_F + I_{out}$$

$$I_{sc} = A J_{sc}$$

$$I_F = A J_F$$

A is very large.

(a)従来のN+N-P-P+シングル接合型太陽電池では、順方向電流は広い表面積に比例し非常の大きい。

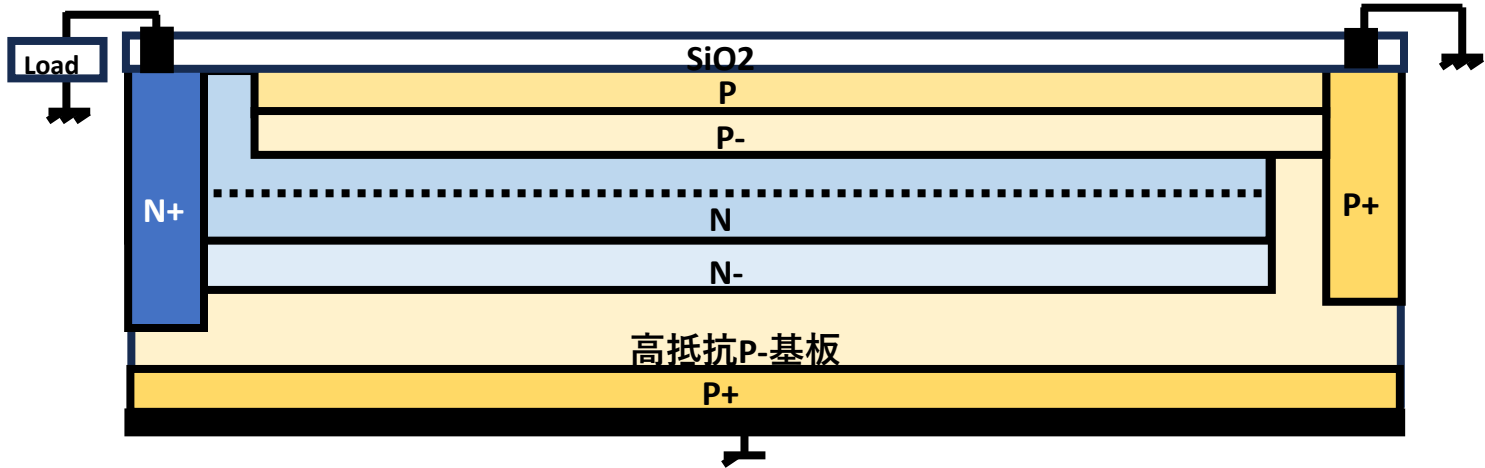
(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池では、順方向電流は小さな面積のN+領域のみで非常に小さい。

広い面積を占める PP-NN-P-P+ 接合領域は、ほとんどの領域が空乏化領域で順方向電流はゼロである。

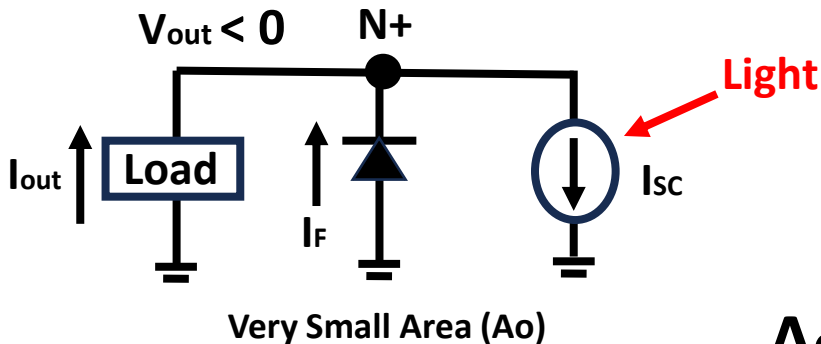
(a)従来のN+N-P-P+シングル接合型太陽電池の製法のプロセスStepは合計で15 Stepである。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法のプロセスStepは合計で18 Stepである。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法



P-NN-region is completely deleted



$$I_{sc} = I_F + I_{out}$$

$$I_{sc} = A J_{sc}$$

$$I_F = A_o J_F$$

A_o is very small. A is very large.

(a)従来のN+N-P-P+シングル接合型太陽電池では、順方向電流は広い表面積に比例し非常の大きい。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池では、順方向電流は小さな面積のN+領域のみで非常に小さい。

広い面積を占める PP-NN-P-P+ 接合領域は、ほとんどの領域が空乏化領域で順方向電流はゼロである。



崇城大学

理事長付 特任教授

工学博士、Ph.D.

IEEE Life Fellow

AAIA Fellow

萩原良昭

〒860-0082 熊本市西区池田4-22-1

Phone : 080-2062-5657 (直通)

Fax : 096-326-3000

<https://www.sojo-u.ac.jp>

E-mail : hagiwara@ofc.sojo-u.ac.jp

合同会社ロコムテック Locomtec

萩原AIPS研究所 所長



〒243-0201 厚木市上荻野4313-1

Phone/Fax 046-241-3465

<https://locomtec.jp/萩原aips研究所>

<http://www.aiplab.com>

hagiwara@aiplab.com

Double Junction Pinned Photodiode type Solar Cell (JPA2020-131313 by Yoshiaki Hagiwara)

Proceedings of the 10th Conference on Solid State Devices, Tokyo, 1978;
Japanese Journal of Applied Physics, Volume 18 (1979) Supplement 18-1, pp. 335-340

A 380H × 488V CCD Imager with Narrow Channel Transfer Gates

Yoshiaki Daimon-HAGIWARA, Motoaki ABE† and Chikao OKADA†

Longer Wave Length Light ($0.5\sim 0.7\mu\text{m}$) has almost 100% QM ($\eta=1$) in Silicon.

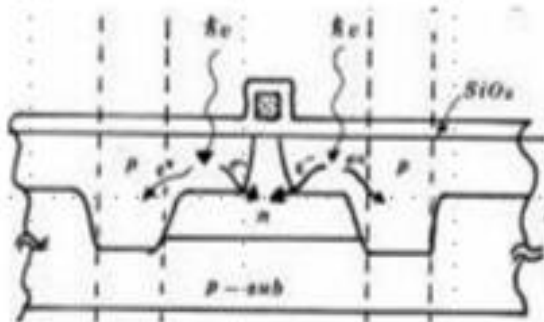


Fig. 2. cross sectional views of the electrode

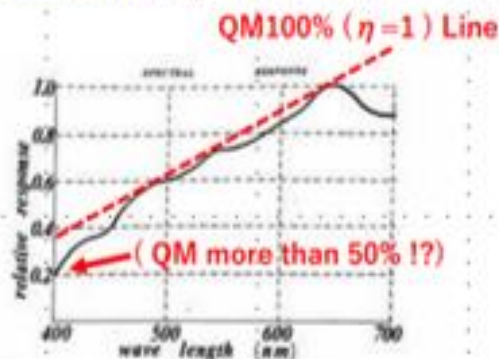


Fig. 13. Spectral Response of the photosensors.

This is the first original PNP Pinned Photodiode developed in 1978 with the excellent short-wave blue light sensitivity.

The device is fabricated in buried-channel version on a p-type (100) oriented, 10-20 ohm-cm silicon substrate with standard double-layer overlapping polysilicon gate definitions.

The typical dark current level is less than 5 nA/cm^2 . For the particular device reported in this paper, the ion implantation dose of the buried channel is taken to be $1.7 \times 10^{12}\text{ cm}^{-2}$. The plantation mask, boron ions with the dose level of $2 \times 10^{13}\text{ cm}^{-2}$ are implanted into the silicon substrate throughout the exposed portions of the thermally grown oxide. This step provides self-aligned channel stops which surround the narrow-channel transfer part of each electrode. The gate oxide thickness is 130 nm throughout the device.

The typical dark current level is less than 3% of the maximum signal level at the room temperature of 20°C . The spectral response of the imager shows that this inherently SiO_2 exposed structure has high enough quantum efficiency at 450 nm wavelength and functions as a color imager with high sensitivity. To eliminate oxidation-induced stacking faults and other generation-recombination centers, high density (more than $1 \times 10^{20}/\text{cm}^3$) phosphorus gettering at 1100°C and HCl oxidation were employed.

[P1977 Narrow Cahnnel Transfer Gate CCD SSDM1977 Paper by Hagiwara.pdf](#)

[Hagiwara SSDM1978 Paper on Pinned Buried Photodiode.pdf](#)

Double Junction Pinned Photodiode type Solar Cell (JPA2020-131313 by Yoshiaki Hagiwara)

See [IEEE_Electron_Devices_Society_Newsletter_January_2023](#)
[Chronology of Silicon based Image Sensor Development](#)

整理番号: P0I-202001 特願2020-131313 (Proof) 提出日: 令和 2年 8月 1日 1/E

【書類名】 特許願
 【整理番号】 P0I-202001
 【あて先】 特許庁長官殿
 【国際特許分類】 H01L 31/04
 【発明者】
 【住所又は居所】 神奈川県厚木市上荻野4313番地1
 【氏名】 萩原 良昭
 【特許出願人】
 【住所又は居所】 神奈川県厚木市上荻野4313番地1
 【氏名又は名称】 萩原 良昭
 【代理人】
 【識別番号】 100088063
 【住所又は居所】 東京都八王子市子安町1丁目43番6号 第一八王子 Heights 401号
 【弁理士】
 【氏名又は名称】 坪内 康治
 【電話番号】 042-644-5502

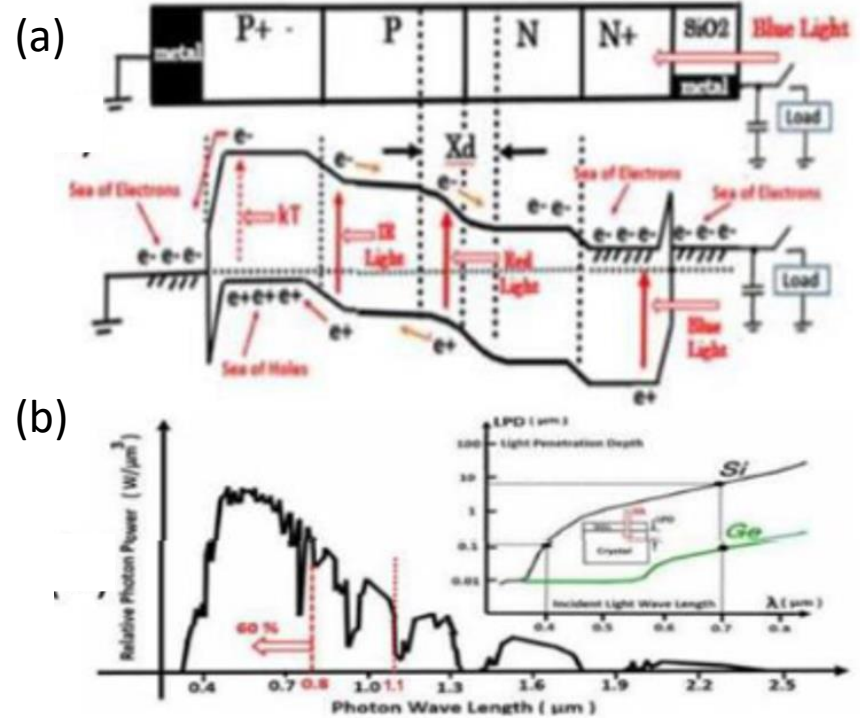
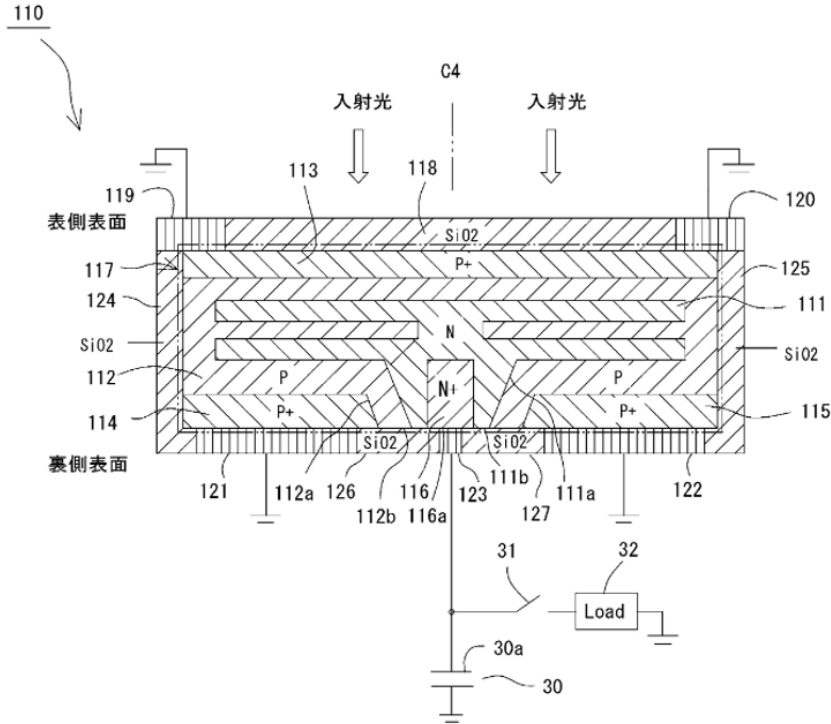


Fig.20. (a) Conventional Single Junction type Solar Cell and (b) Sun Light Spectrum as a function of light wave length.

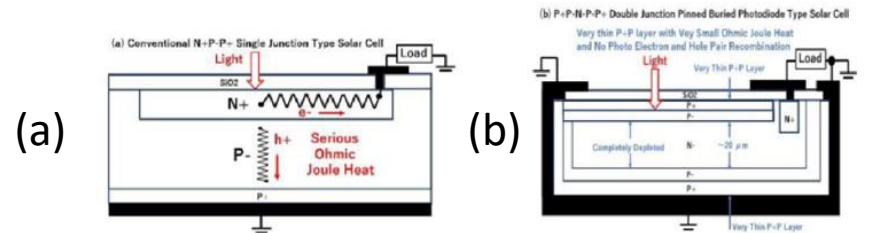
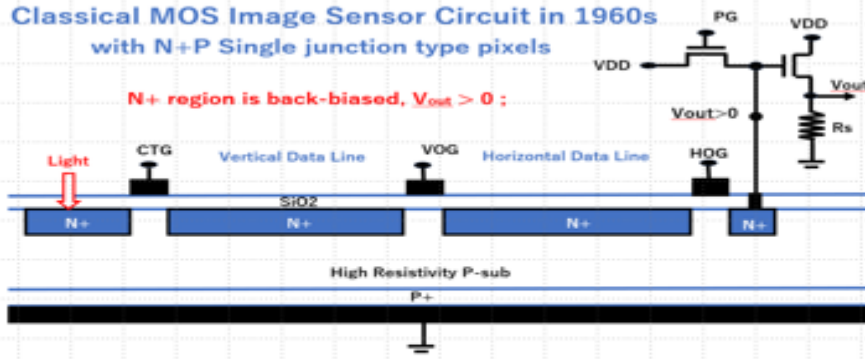


Fig.21(a) Conventional N+P Single Junction Solar Cell and (b) P+P-NP-P+ Double Junction type Solar Cell.

Double Junction Pinned Photodiode type Solar Cell (JPA2020-131313 by Yoshiaki Hagiwara)

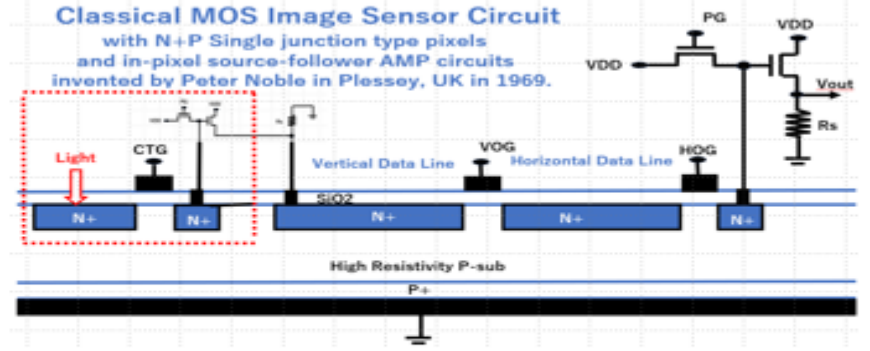
(1)

Classical MOS Image Sensor Circuit in 1960s with N+P Single junction type pixels



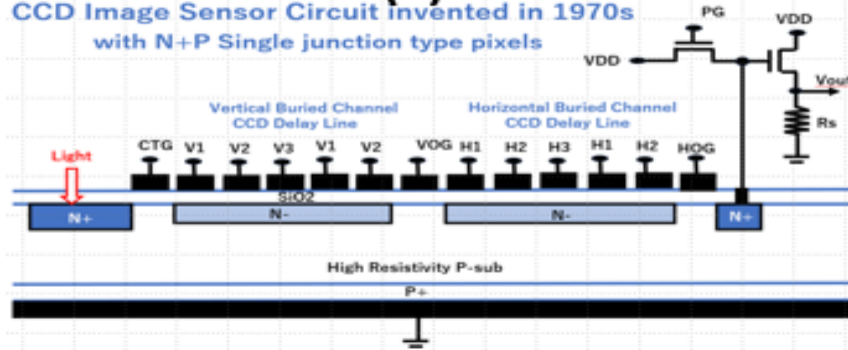
(2)

Classical MOS Image Sensor Circuit with N+P Single junction type pixels and in-pixel source-follower AMP circuits invented by Peter Noble in Plessey, UK in 1969.



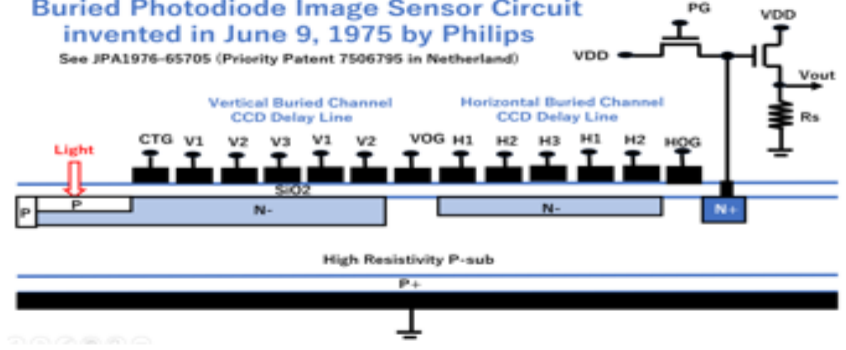
(3)

CCD Image Sensor Circuit invented in 1970s with N+P Single junction type pixels



(4)

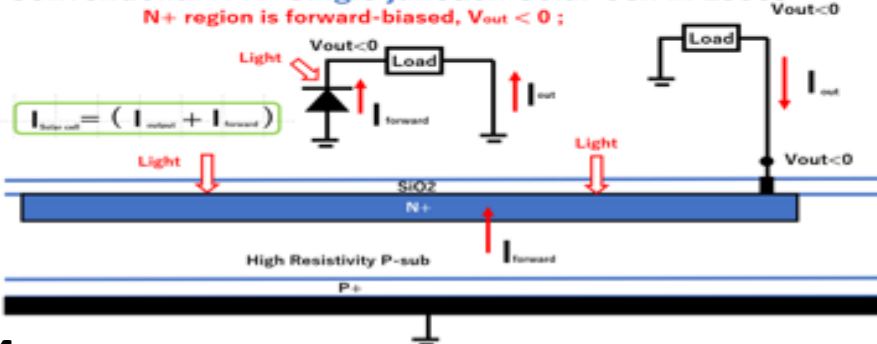
Buried Photodiode Image Sensor Circuit invented in June 9, 1975 by Philips



(5)

Conventional N+P Single junction Solar Cell in 1950s

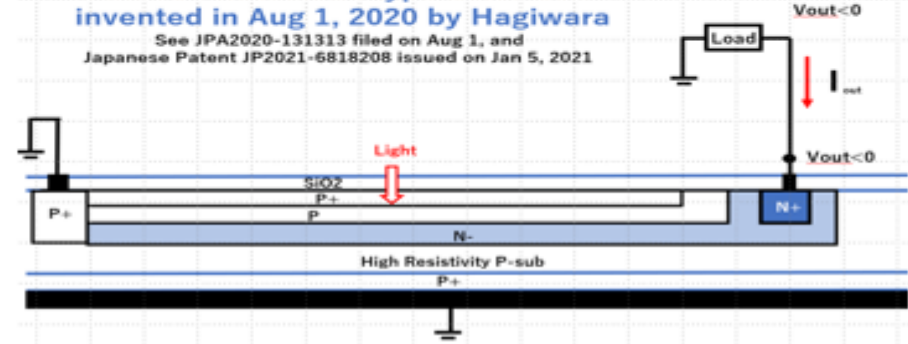
N+ region is forward-biased, $V_{out} < 0$;



(6)

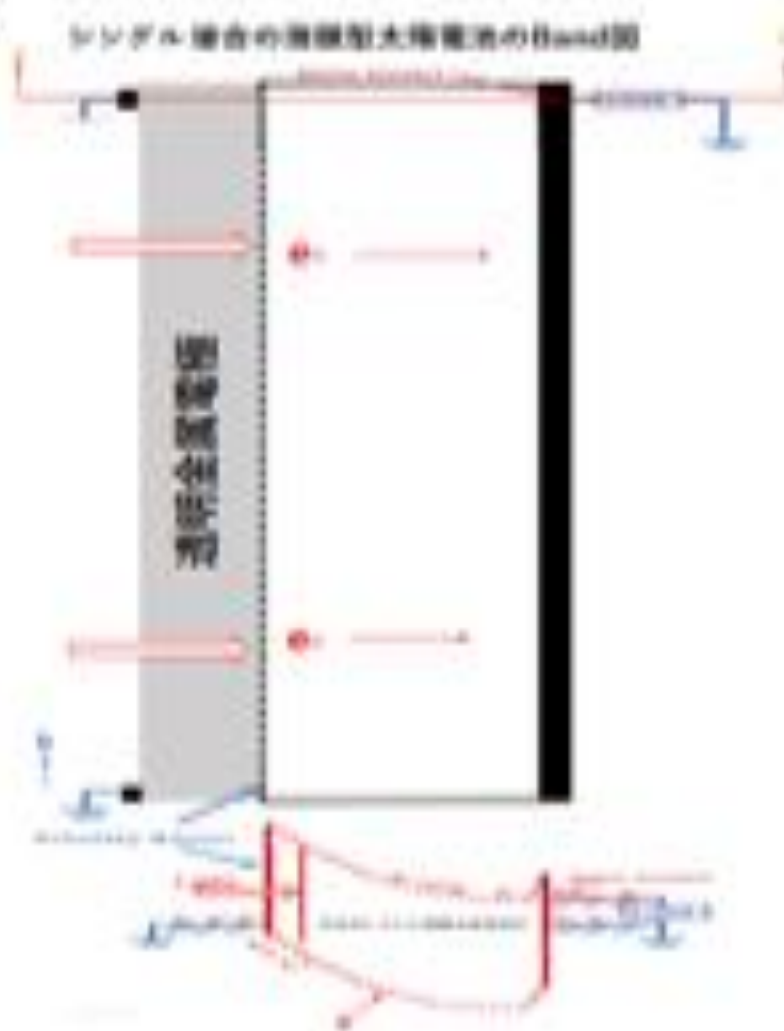
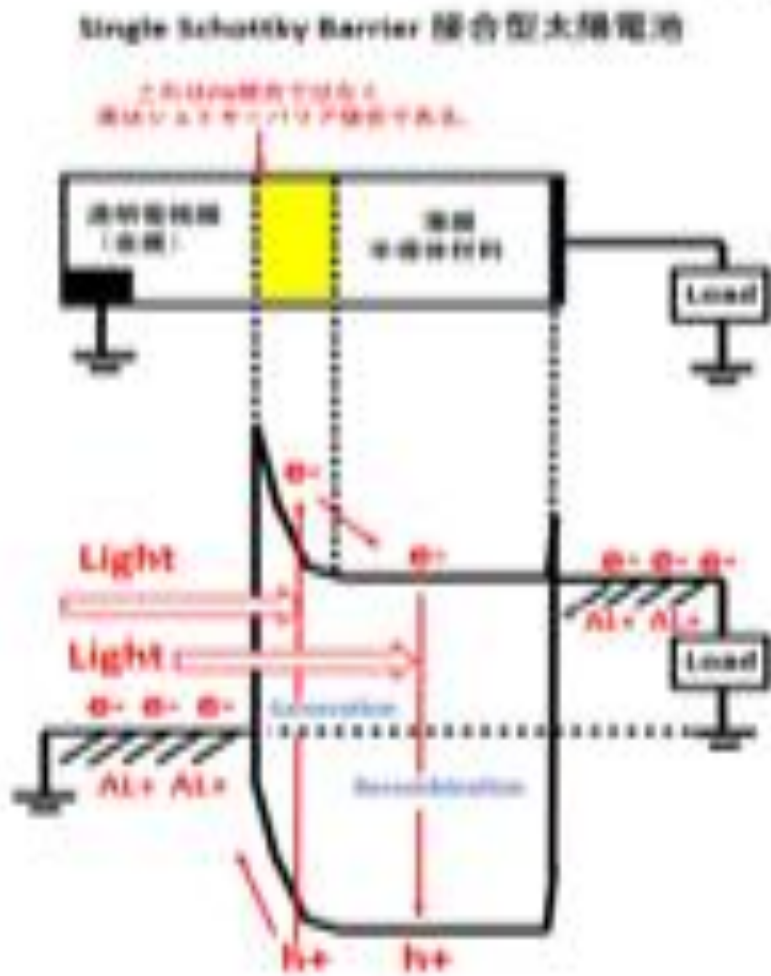
Pinned Photodiode type Solar Cell invented in Aug 1, 2020 by Hagiwara

See JPA2020-131313 filed on Aug 1, and Japanese Patent JP2021-6818208 issued on Jan 5, 2021



Double Junction Pinned Photodiode type Solar Cell (JPA2020-131313 by Yoshiaki Hagiwara)

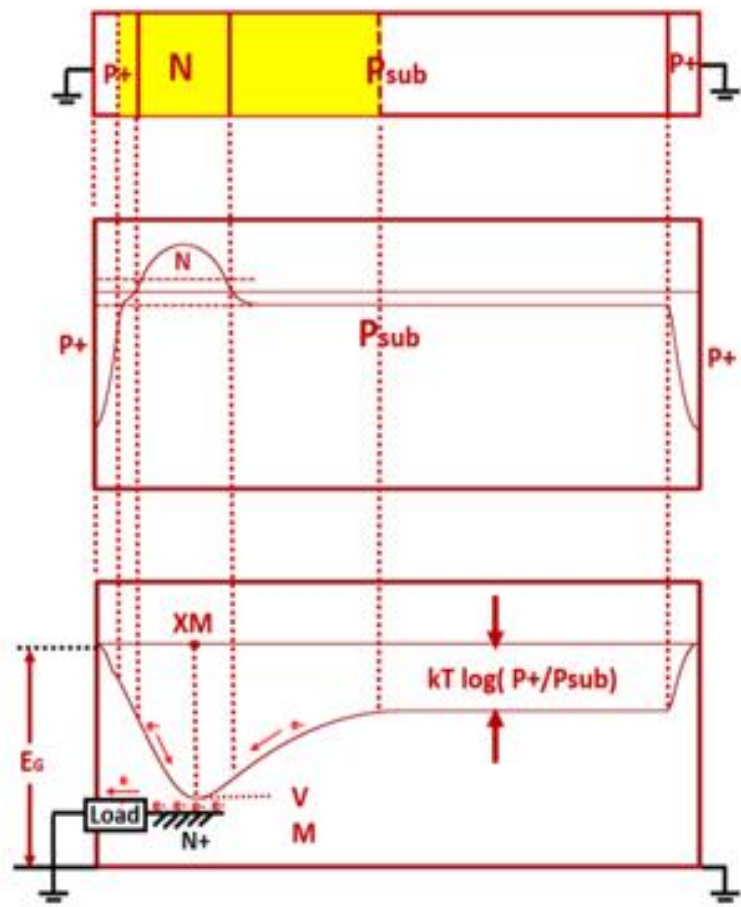
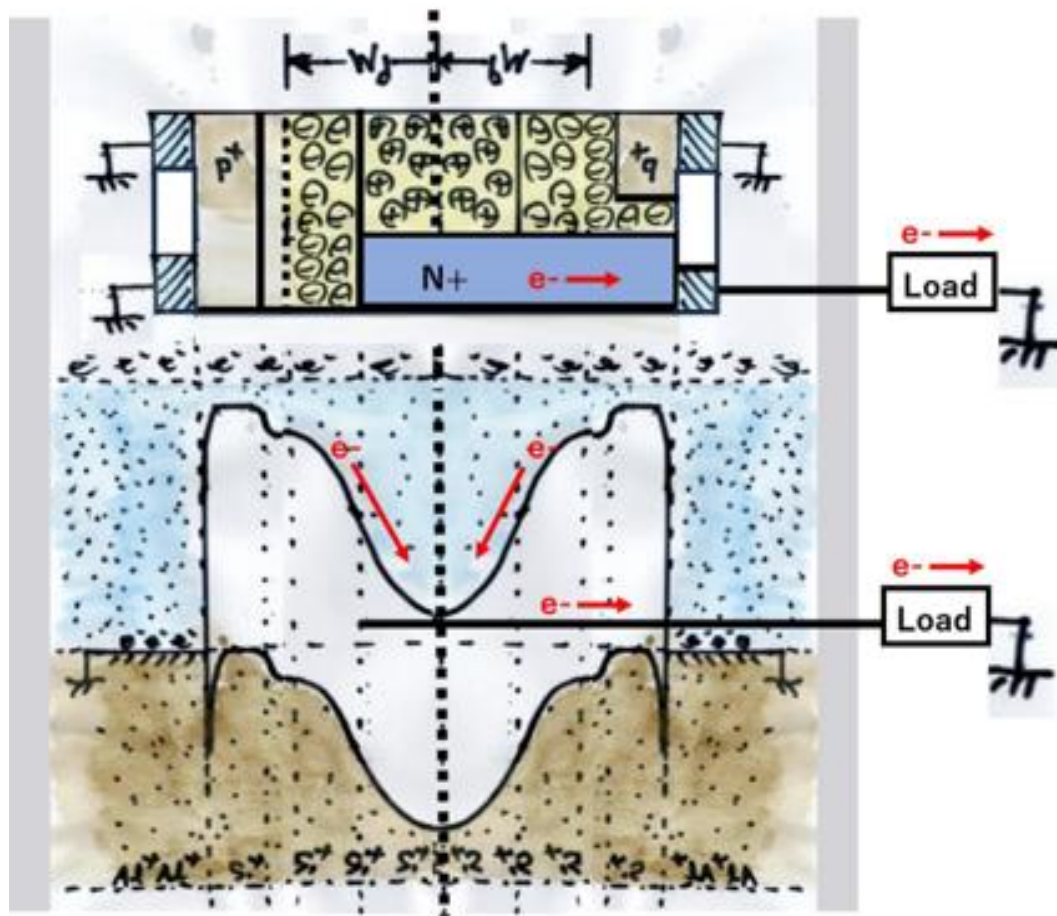
(7)



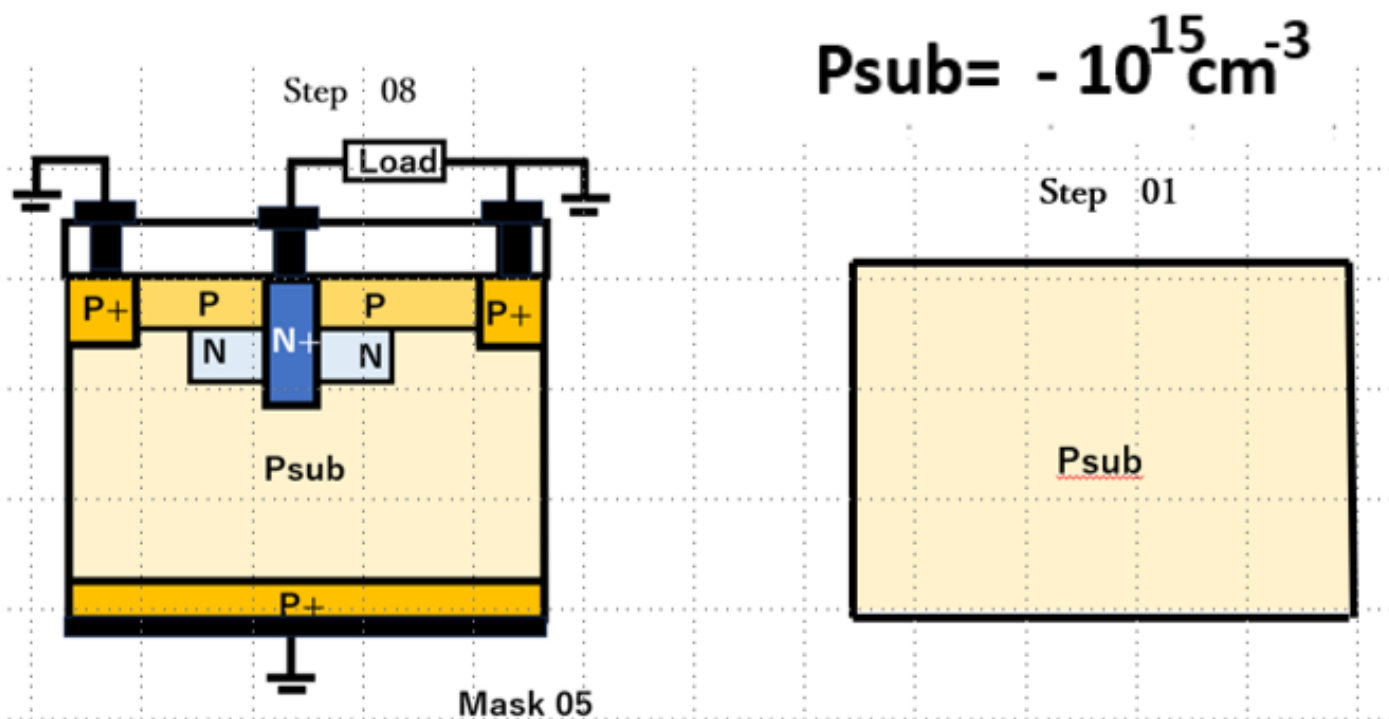
Double Junction Pinned Photodiode type Solar Cell (JPA2020-131313 by Yoshiaki Hagiwara)

特許(JPA2020-131313/JP6818208) で提案したPNPダブル接合型太陽電池の試作に現在挑戦しています。

そのプロセス工程を説明します。



Double Junction Pinned Photodiode type Solar Cell (JPA2020-131313 by Yoshiaki Hagiwara)



- (P 1) ビーム描画工程
- (P 2) 不純物領域の形成
- (P 3) 成膜工程
- (P 4) エッチング工程

Double Junction Pinned Photodiode type Solar Cell (JPA2020-131313 by Yoshiaki Hagiwara)

本支援事業に関する装置の概要 (広島大学)

表 1-1

ご相談は、山田 真司 (TEL 082-424-6265、 e-mail: nanofab@ml.hiroshima-u.ac.jp) まで

項 目		説 明	利用料 (円/時間)		
			タイプA	タイプB	タイプC
技 術 代 行 料		(機器利用講習中についても適用する)	¥3,300	¥3,300	¥8,580
技 術 相 談 料		技術的相談に対して、専門家としてコンサルティングする	¥3,300	¥3,300	¥8,580
施設 使用料	クリーンルーム利用料 (1人当たり)	支援作業者・機器利用者・作業立会い者に適用	¥1,100	¥1,100	¥2,860
	ドラフト利用料		¥1,100	¥1,100	¥2,860

(P 1) ビーム描画工程

支援内容	機器 ID・装置等名 (クリーンルーム内に設置)	機能及び性能	対応ウェハ	機器利用料 (円/時間)		
				タイプA	タイプB	タイプC
ナノ構造 加工	RO-111 超高精度電子ビーム描画装置 (エリオニクス ELS-G100)	ポイントビーム方式による極微細パターン描画。 加速電圧 25、50、75.100kV、 最小線幅 6nm	2~6 インチ、 カットウェハ	¥12,650	¥16,500	¥33,000
	RO-112 マスクレス露光装置 (ナガシママイクロテック、DL-1000)	DMD に表示された露光パターンの縮小投影 技術で、最小画素 1 μm を実現。 レーザー光源 405nm 0.5W	2~4 インチ、 カットウェハ/他	¥6,600	¥8,580	¥17,160
	RO-113 マスクレス露光装置 (ハイデルベルグ、MLA150)	DMD に表示された露光パターンの縮小投影 技術で、最小画素 1 μm を実現。 レーザー光源 375nm 7.2W	2~6 インチ、 カットウェハ	¥8,800	¥11,440	¥22,880
	RO-121 スピンコータ (タツモ、TMP6100)	レジスト等のスピンコーティング	2 インチ、 カットウェハ	¥2,200	¥2,860	¥5,720
	RO-122 プログラム・ホットプレート (アズワン EC-1200NP)	16 ステップ以内のプログラムを4パターン/枚 制御可能温度範囲: 室温+50 ~ 300°C	プレート面積: 412×312mm	¥2,200	¥2,860	¥5,720
	RO-123 インビトロシェーカー (タイテック Wave PR2)	振とう方式: 波動非共振 (マイルド振とう) 振とう速度/角度: 5~50r/min、2~6°	架台有効寸法 300×200mm	¥2,200	¥2,860	¥5,720

(P 2) 不純物領域の形成

支援内容	機器ID・装置等名 (クリーンルーム内に設置)	機能及び性能	対応ウェハ	機器利用料 (円/時間)		
				タイプA	タイプB	タイプC
ナノ構造 パターン 設計	RO-131 レイアウト設計ツール (クリーンルーム外)	IC, MEMSデバイス設計用ソフト。 Tanner社L-Edit		¥3,300	¥4,290	¥8,580
	RO-132 MEMSレイアウト設計ツール (クリーンルーム外)	IntelliSuite		¥3,300	¥4,290	¥8,580
薄膜形 成・不純 物導入	RO-212 高温イオン注入装置 (アルバック, MX-3500)	500°C, ~200kV, Al, B, As, P, Si, F, Ar, N, He 等注入可能	~6インチ, カットウェハ	¥16,500	¥21,450	¥42,900
	RO-221 酸化炉 (ゲート, Field, ポリSi用) (東京エレクトロン, 70M-MIN)	Si 基板上への熱酸化膜形成, 最高使用温度 1050°C	2インチ, カットウェハ	¥3,300	¥4,290	¥8,580
	RO-222 (Rapid Thermal Anneal) 装置 (サムコ, HT-1000)	高速アニール用, 昇温速度最大 200°C/s (N ₂ , O ₂ , Ar)		¥3,300	¥4,290	¥8,580
	RO-223 インプラ後アニール炉 RO-221同	イオン注入後の活性化アニール用, 最高使用温度 1050°C		¥3,300	¥4,290	¥8,580
	RO-224 ウェル拡散炉 RO-221と同じ	イオン注入後の活性化アニール用, 最高使用温度 1150°C		¥3,300	¥4,290	¥8,580
	RO-225 ポストメタライゼーシ ョンアニール (PMA) 炉 (神港精機)	Al 電極形成後の水素アニール用, 最高使用温度 900°C (N ₂ , H ₂)		¥3,300	¥4,290	¥8,580
	RO-226 焼結炉 (神港精機)	リンの固相拡散, 最高使用温度 900°C		¥3,300	¥4,290	¥8,580
RO-227 汎用熱処理装置 (光洋サーモシステム KTF453N-VP)	各種材料窒素アニール用 (400~1000°C)	¥3,300		¥4,290	¥8,580	

(P 3) 成膜工程

支援内容	機器ID・装置等名 (クリーンルーム内に設置)	機能及び性能	対応ウェハ	機器利用料 (円/時間)		
				タイプA	タイプB	タイプC
薄膜形成・不純物導入	RO-231 【技術代行専用】 連続発振レーザーアニール装置 (レーザー結晶化装置)	レーザー出力: 0.24~100W, スキャン速度: 0.1~10cm/s レーザー径: 1.15mm×50μm (ラインビーム)	2インチ, カットウェハ	¥22,000	¥28,600	¥57,200
	RO-311 LPCVD装置 (東京エレクトロン, Poly-Si用)	ポリシリコン成膜用, 成膜温度 635°C		¥6,600	¥8,580	¥17,160
	RO-312 LPCVD装置 (東京エレクトロン, SiN用)	窒化シリコン成膜用, 成膜温度 750°C		¥6,600	¥8,580	¥17,160
	RO-313 LPCVD装置 (東京エレクトロン, SiO ₂ 用)	SiO ₂ 成膜用, モノシランと一酸化窒素混合モード, TEOS+オソンの2つのモード可能, 最高温度 850°C		¥6,600	¥8,580	¥17,160
	RO-314 常圧SiO ₂ CVD装置 (天谷製作所, MO1)	SiO ₂ 成膜用, SiH ₄ +O ₂ , 基板温度 400°C, PおよびBのその場ドーピング可能	2インチ	¥8,800	¥11,440	¥22,880
	RO-315 プラズマCVD(PECVD)装置 (アルバック)	SiO ₂ , SiN 薄膜の堆積	2インチ, カットウェハ	¥8,800	¥11,440	¥22,880
	RO-316 【技術代行専用】 ICP-CVD装置 (アユミ工業)	アモルファスSi膜, アモルファスGe膜の成膜	4インチ以下	¥8,800	¥11,440	¥22,880
	RO-317 【技術代行専用】 OCP-CVD装置 (アユミ工業)	n型アモルファスSi膜の成膜		¥8,800	¥11,440	¥22,880
	RO-318 【技術代行専用】 リモートPECVD装置 (アユミ工業)	SiO ₂ , SiNx 膜等の絶縁膜の成膜		¥11,000	¥14,300	¥28,600
	RO-321 スパッタ装置 (エイコー, Al用)	超高真空仕様, Al, Ti, TiNのスパッタが可能 DCマグネトロン (スパッタガス Ar, N ₂)	2インチ, カットウェハ	¥3,850	¥5,005	¥10,010
	RO-322 スパッタ装置 (エイコー, Al用)	各種材料スパッタ用3インチターゲット交換により 広範な材料に対応, (スパッタガス Ar・O ₂ ・N ₂)	2インチ	¥3,850	¥5,005	¥10,010
	RO-323 スパッタ装置 (エイコー, Cu用)	Cu成膜用 DCマグネトロン (スパッタガス Ar, H ₂)	2インチ	¥3,850	¥5,005	¥10,010
	RO-324 多元スパッタ装置 (アネルバ, E-200S)	Ti, Ni, Nb, TiNのスパッタが可能 (スパッタガス Ar・O ₂ ・N ₂)	2インチ, カットウェハ	¥6,600	¥8,580	¥17,160
	RO-331 真空蒸着装置 (アルバック)	抵抗加熱型の蒸着装置, 2種類の材料をセット して多層膜を作成することも可能, Al, Au 等。	2インチ以下	¥2,200	¥2,860	¥5,720

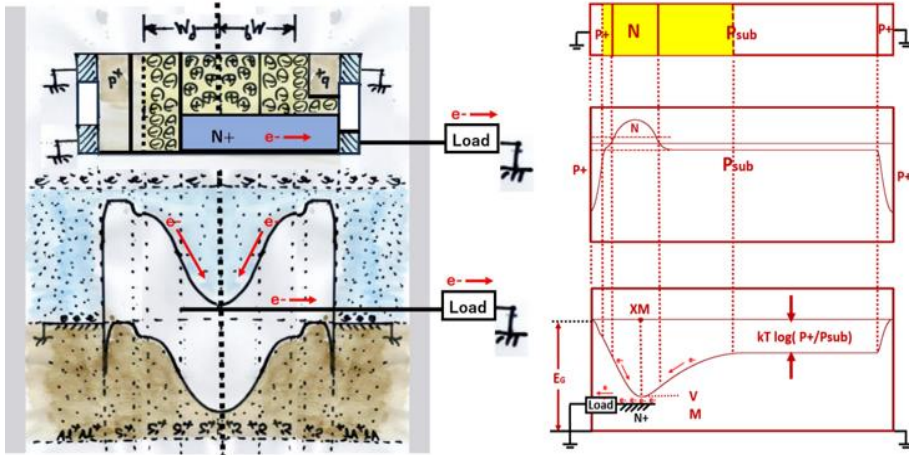
(P4) エッチング工程

支援内容	機器ID・装置等名 (クリーンルーム内に設置)	機能及び性能	対応ウェハ	機器利用料 (円/時間)		
				タイプA	タイプB	タイプC
ナノ構造加工	RO-411 エッチング装置 (神戸製鋼 RIE SO ₂ 用)	SO ₂ エッチング用 CF ₄ , H ₂ 使用可能	2インチ (カットウェハは 2インチに切り 付けて対応可)	¥2860	¥3,740	¥7,480
	RO-412 汎用プラズマ処理装置 (神戸製鋼)	プラズマ露光機用 SF ₆ 使用可能		¥2,200	¥2,860	¥5,720
	RO-413 エッチング装置 (住友精密工業 Si深掘用MUC-21)	ボッシュプロセスを用いたシリコン深掘エッチング, C ₄ F ₈ , SF ₆ , O ₂ , Ar 使用可能	4インチ以下	¥8,800	¥11,440	¥22,880
	RO-414 エッチング装置 ICP Al用 (YOUTEC, 12-228PH)	Alエッチング用 Cl ₂ , BCl ₃ , N ₂ 使用可能	2インチ (カットウェハは 2インチに切り 付けて対応可)	¥2,860	¥3,740	¥7,480
	RO-415 エッチング装置 (神戸製鋼 CDE SiN用)	ケミカルドライエッチング装置, ポリシリコン, 窒化シリコンエッチング用, CF ₄ , O ₂ , N ₂ 使用可能	2.3インチ, カットウェハ	¥2,860	¥3,740	¥7,480
	RO-416 エッチング装置 (神戸製鋼 Ashing用)	レジスタアッシング用, O ₂ , N ₂ 使用可能	2インチ カットウェハ	¥2,860	¥3,740	¥7,480
	RO-417 エッチング装置 (ICP poly-Siゲート用) (YOUTEC, 12-228PH)	Siエッチング用 Cl ₂ , O ₂ , N ₂ , HBr 使用可能	2インチ (カットウェハは 2インチに切り 付けて対応可)	¥2,860	¥3,740	¥7,480
	RO-418 エッチング装置 (エイコー, 汎用, VX-20S)	各種材料エッチング用, CF ₄ , O ₂ , N ₂ 使用可能	2インチ カットウェハ	¥5,500	¥7,150	¥14,300

Double Junction Pinned Photodiode type Solar Cell (JPA2020-131313 by Yoshiaki Hagiwara)

特許(JPA2020-131313/JP6818208)で提案したPNPダブル接合型太陽電池の試作に現在挑戦しています。

そのプロセス工程を説明します。



Step 02 次に受光表面となる部分に、平均濃度が 1.0×10^{16} 乗 per cubic cm 程度の、埋め込み N 層を、イオン打ち込み装置で、部分形成 (Mask 01) します。

濃度分布関数は $\{ N(X) = N(XN) \cdot \exp(- (X-XN) \cdot (X-XN) / RN / RN) \}$ とします。

シリコン受光表面 ($X=0$) から深さ $X=XN$ に濃度のピーク値 $N(XN)$ があるとします。

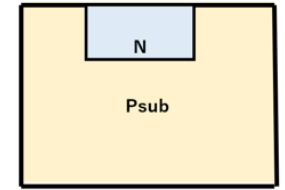
Top View Step 02



$$QD = (DN)(RN)\sqrt{\pi} = 4 \times 10^{11} \text{ cm}^{-2}$$

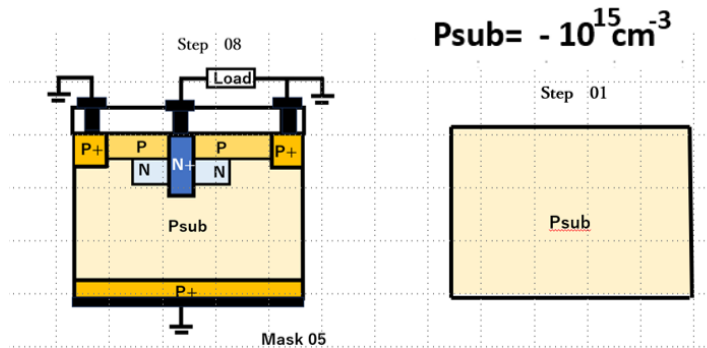
$$RN = 0.3 \text{ }\mu\text{m}; DN = 7500 \text{ }\mu\text{m}^{-3};$$

Step 02



Mask 01

Step 02 N 領域の形成 (1-5)



- (P 1) ビーム描画工程
- (P 2) 不純物領域の形成
- (P 3) 成膜工程
- (P 4) エッチング工程

Step プロセス工程

- | Step | プロセス工程 |
|------|---|
| 1 | 2-inch Silicon Wafer P-type 10-30 Ω cm |
| 2 | (S2P3)/(S2P1)/(S2P4)/(S2P2)/(S2P4) |
| 3 | |
| 4 | |
| 5 | |
| 6 | |
| 7 | |
| 8 | |

- (P 1) ビーム描画工程
- (P 2) 不純物領域の形成
- (P 3) 成膜工程
- (P 4) エッチング工程



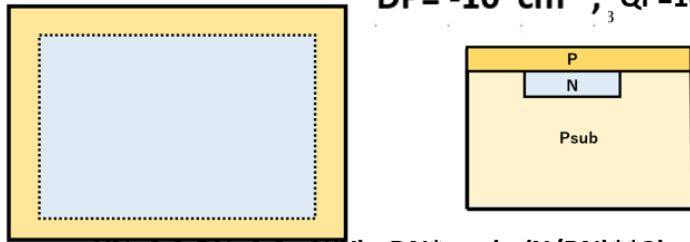
Double Junction Pinned Photodiode type Solar Cell (JPA2020-131313 by Yoshiaki Hagiwara)

Step 03 次に受光表面となる部分に、平均濃度が10の17乗per cubic cm 程度の受光表面P層を、イオン打ち込み装置で、表面酸化膜を保護膜として、受光表面全域に形成します。

濃度分布関数は { $P(X) = P(XP) \cdot \exp(-(X-XP) \cdot (X-XP)/RP/RP)$; } とします。

シリコン受光表面 (X=0) から深さ方向X=XP<0に濃度のピークがあるとします。
 $XP < 0$ ですので、ドーピングはシリコン結晶内ではなく、表面の酸化膜の中になります
 Top View Step 03

$$DP = -10^{17} \text{ cm}^{-3}; \quad QP = 10^{12} \text{ cm}^{-2}$$



$$XN=0.3; RN=0.3; N(X) = DN \cdot \exp(-(X/RN)**2);$$

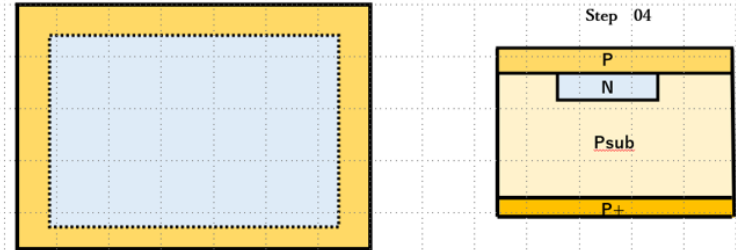
$$XP=0.0; RP=0.1; P(X) = DP \cdot \exp(-(X/RP)**2);$$

Step 03 受光面 P 領域の形成 (6-8)

Step 04 裏面全域にイオン打ち込み装置で高濃度のP+領域を形成します。

裏面濃度が最大になるように、10の20乗 per cubic cm 程度をイオン打ち込み装置で、裏面全域に形成します。後の工程で裏面に金属膜を蒸着しますが、その金属膜との間はオーミック・コンタクトにします。

Top View Step 04



Step 04 裏面 P + 領域の形成 (9-11)

Step プロセス工程

1 | 2-inch Silicon Wafer P-type 10-30 Ω cm

2 | ((S2P3)/(S2P1))/(S2P4)/(S2P2)/(S2P4)

3 | ((S3P4)/(S3P2))/(S3P4)

4 |

5 |

6 |

7 |

8 |

(P 1) ビーム描画工程
 (P 2) 不純物領域の形成
 (P 3) 成膜工程
 (P 4) エッチング工程

Step プロセス工程

1 | 2-inch Silicon Wafer P-type 10-30 Ω cm

2 | ((S2P3)/(S2P1))/(S2P4)/(S2P2)/(S2P4)

3 | ((S3P4)/(S3P2))/(S3P4)

4 | ((S4P4)/(S4P2))/(S4P4)

5 |

6 |

7 |

8 |

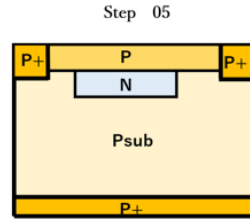
(P 1) ビーム描画工程
 (P 2) 不純物領域の形成
 (P 3) 成膜工程
 (P 4) エッチング工程

Double Junction Pinned Photodiode type Solar Cell (JPA2020-131313 by Yoshiaki Hagiwara)

Step 05 受光表面側にもイオン打ち込み装置で高濃度のP+領域を部分形成(Mask 02)します。

P+濃度が最大になるように、10の20乗 per cubic cm 程度をイオン打ち込み装置で、部分形成(Mask 02)します。後の工程でこのP+領域に金属膜を蒸着しますが、金属との間はオーミック・コンタクトにします。

Top View Step 05



Mask 02

$$XN=0.3; RN=0.3; N(X)= DN*\exp(- (X/RN)**2);$$

$$XP=0.0: RP=0.1; P(X)= DP*\exp(- (X/RP)**2);$$

Step 05 表面 P + 領域の形成 (12-16)

Step プロセス工程

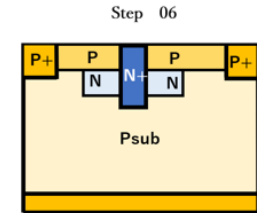
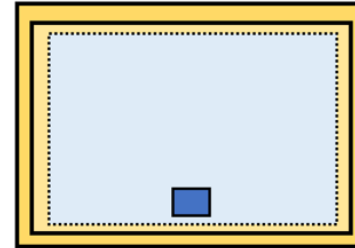
- | | |
|---|--|
| 1 | 2-inch Silicon Wafer P-type 10-30 Ω cm |
| 2 | (S2P3)/(S2P1)/(S2P4)/(S2P2)/(S2P4) |
| 3 | ((S3P4)/(S3P2)/(S3P4) |
| 4 | ((S4P4)/(S4P2)/(S4P4) |
| 5 | (S5P3)/(S5P1)/(S5P4)/(S5P2)/(S5P4) |
| 6 | |
| 7 | |
| 8 | |

- (P 1) ビーム描画工程
- (P 2) 不純物領域の形成
- (P 3) 成膜工程
- (P 4) エッチング工程

Step 06 次に受光表面領域に、小さい面積のN+領域を熱拡散で部分形成(Mask 03)します。

この小さなN+領域は Floating出力電圧値 順方向電圧V<0を出力します。このN+領域に比例した順方向電流が流れ、光電子の再結合を招き、量子効率が劣化します。この順方向電流は、非常に小さいN+領域の面積です。この順方向電流は、非常に小さいN+領域の面積です。

Top View Step 06



Mask 03

Step 06 表面 N + 領域の形成 (17-21)

Step プロセス工程

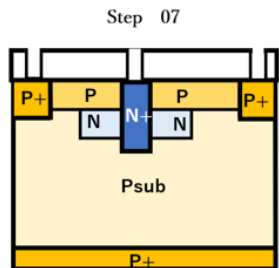
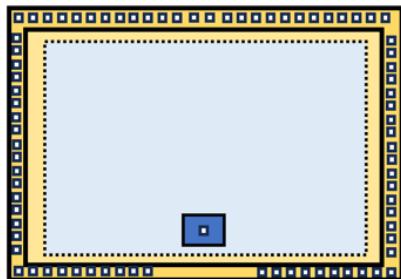
- | | |
|---|--|
| 1 | 2-inch Silicon Wafer P-type 10-30 Ω cm |
| 2 | (S2P3)/(S2P1)/(S2P4)/(S2P2)/(S2P4) |
| 3 | ((S3P4)/(S3P2)/(S3P4) |
| 4 | ((S4P4)/(S4P2)/(S4P4) |
| 5 | (S5P3)/(S5P1)/(S5P4)/(S5P2)/(S5P4) |
| 6 | (S6P3)/(S6P1)/(S6P4)/(S6P2)/(S6P4) |
| 7 | |
| 8 | |

- (P 1) ビーム描画工程
- (P 2) 不純物領域の形成
- (P 3) 成膜工程
- (P 4) エッチング工程

Double Junction Pinned Photodiode type Solar Cell (JPA2020-131313 by Yoshiaki Hagiwara)

Step 07 金属配線用に、表面酸化膜を選択エッチング(Mask 04)してコンタクト窓開けをします。

Top View Step 07



Mask 04

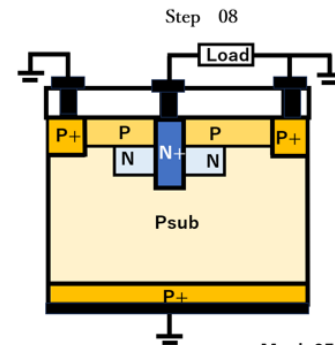
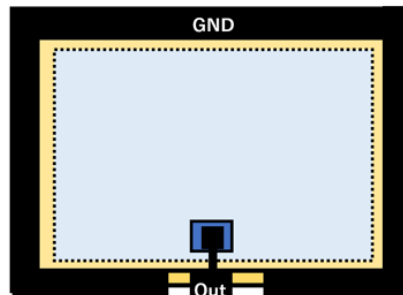
$$XN=0.3; RN=0.3; N(X)= DN*\exp(- (X/RN)**2);$$

$$XP=0.0; RP=0.1; P(X)= DP*\exp(- (X/RP)**2);$$

Step 08 表面と裏面の両面に金属膜を形成します。

金属配線形成の為に、表面金属膜を選択エッチング(Mask 05)して完成です。

Top View Step 08



Mask 05

Step 07 コンタクト窓開け工程 (22-24)

Step プロセス工程

- 1 | 2-inch Silicon Wafer P-type 10-30 Ω cm
- 2 | (S2P3)/(S2P1)/(S2P4)/(S2P2)/(S2P4)
- 3 | ((S3P4)/(S3P2)/(S3P4))
- 4 | ((S4P4)/(S4P2)/(S4P4))
- 5 | (S5P3)/(S5P1)/(S5P4)/(S5P2)/(S5P4)
- 6 | (S6P3)/(S6P1)/(S6P4)/(S6P2)/(S6P4)
- 7 | (S7P3)/(S7P1)/(S7P4)

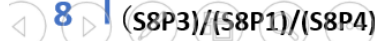
- (P 1) ビーム描画工程
- (P 2) 不純物領域の形成
- (P 3) 成膜工程
- (P 4) エッチング工程

Step 08 コンタクト窓開け工程 (25-27)

Step プロセス工程

- 1 | 2-inch Silicon Wafer P-type 10-30 Ω cm
- 2 | (S2P3)/(S2P1)/(S2P4)/(S2P2)/(S2P4)
- 3 | ((S3P4)/(S3P2)/(S3P4))
- 4 | ((S4P4)/(S4P2)/(S4P4))
- 5 | (S5P3)/(S5P1)/(S5P4)/(S5P2)/(S5P4)
- 6 | (S6P3)/(S6P1)/(S6P4)/(S6P2)/(S6P4)
- 7 | (S7P3)/(S7P1)/(S7P4)

- (P 1) ビーム描画工程
- (P 2) 不純物領域の形成
- (P 3) 成膜工程
- (P 4) エッチング工程

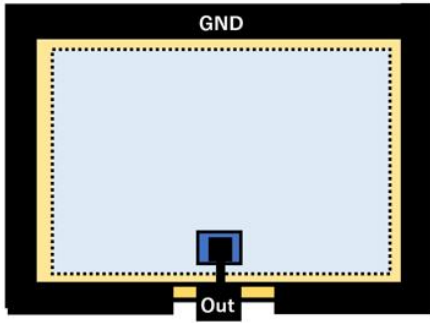


Double Junction Pinned Photodiode type Solar Cell (JPA2020-131313 by Yoshiaki Hagiwara)

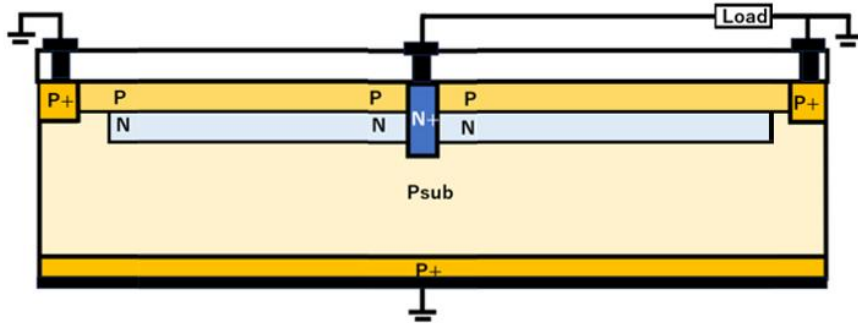
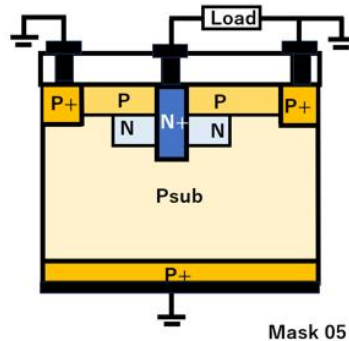
Step 08 表面と裏面の両面に金属膜を形成します。

金属配線形成の為に、表面金属膜を選択エッチング(Mask 05)して完成です。

Top View Step 08



Step 08



Step 02 次に受光表面となる部分に、平均濃度が10の16乗 per cubic cm 程度の、埋め込みN層を、イオン打ち込み装置で、部分形成 (Mask 01) します。

濃度分布関数は { $N(X) = N(XN) \cdot \exp(- (X-XN) \cdot (X-XN) / RN / RN)$; } とします。

シリコン受光表面 (X=0) から深さX=XNに濃度のピーク値N(XN)があるとします。

Step 03 次に受光表面となる部分に、平均濃度が10の17乗per cubic cm 程度の受光表面P層を、イオン打ち込み装置で、表面酸化膜を保護膜として、受光表面全域に形成します。

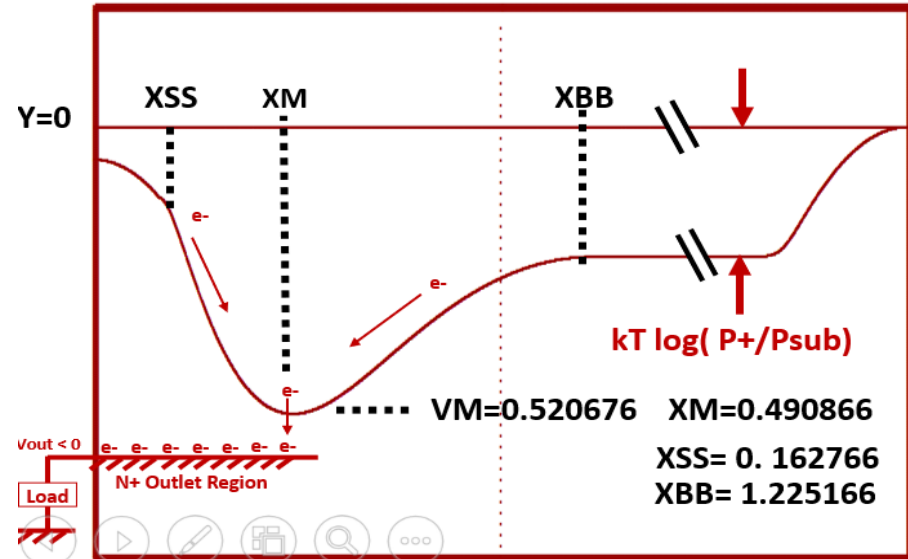
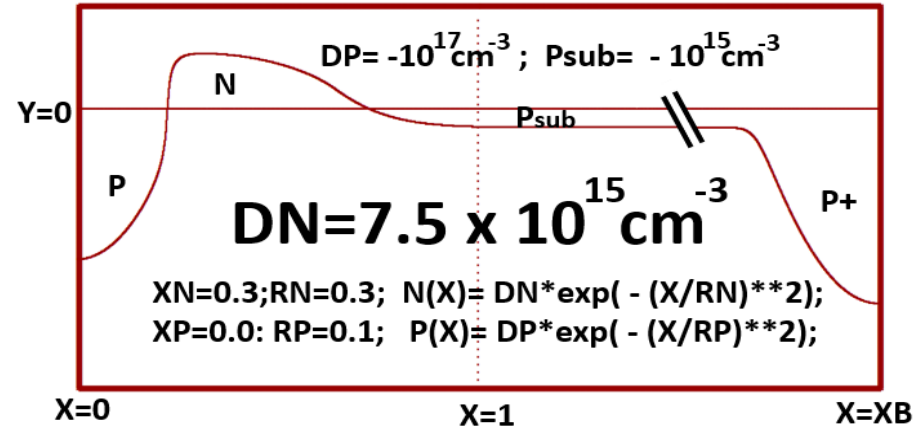
濃度分布関数は { $P(X) = P(XP) \cdot \exp(- (X-XP) \cdot (X-XP) / RP / RP)$; } とします。

$$QD = (DN)(RN)\sqrt{\pi} = 4 \times 10^{11} \text{ cm}^{-2};$$

$$RN = 0.3 \mu\text{m}; DN = 7500 \mu\text{m}^{-3}$$

Impurity Atom Doping Level: $Y = \log(\text{Dope}(X)/\text{Psub})$ { Xmin = 0, Xmax = 2, Ymin = -15, Ymax = 5 ; }

DOUBLE-JUNCTION Pinned-Photodiode Type Solar Cell
 Doping Levels = { Psub=-1000; DN=7500; RN=0.3; XN=0.3; DP=-100000; RP=0.1; XP=0; }
 Minimum Potential = { VM=0.520676; XM=0.490866; }
 Depletion Width = { XSS=0.162766; XBB=1.225166; }



Double Junction Pinned Photodiode type Solar Cell (JPA2020-131313 by Yoshiaki Hagiwara)

$$QD=(DN)(RN)\sqrt{\pi} = 4.26 \times 10^{11} \text{ cm}^{-2};$$

$$RN=0.3 \mu\text{m}; DN=8000 \mu\text{m}^{-3}$$

$$QD=(DN)(RN)\sqrt{\pi} = 4.53 \times 10^{11} \text{ cm}^{-2};$$

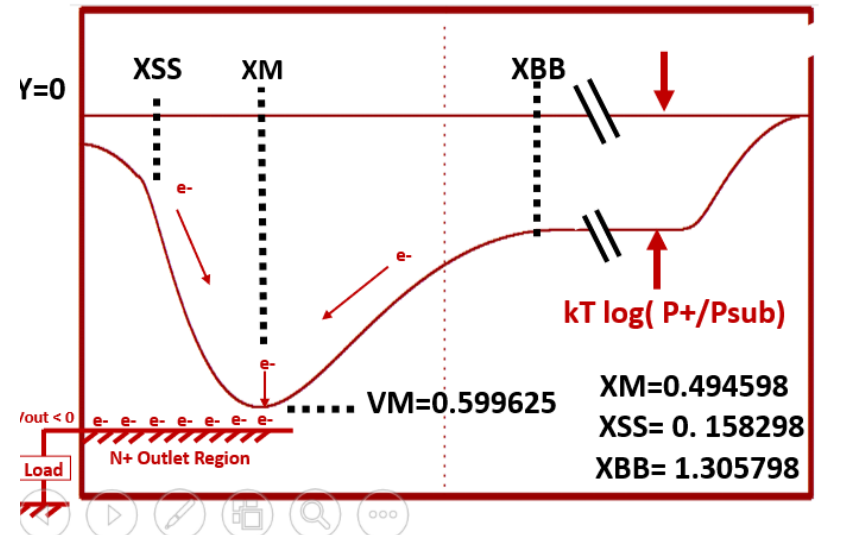
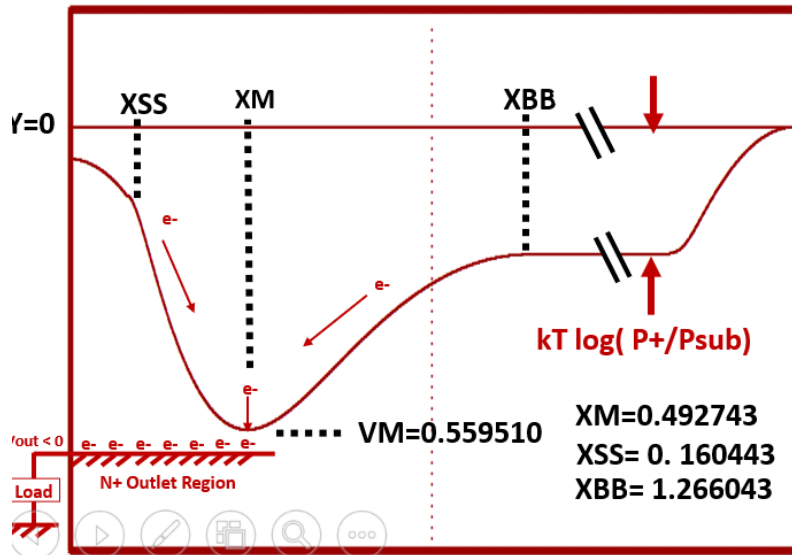
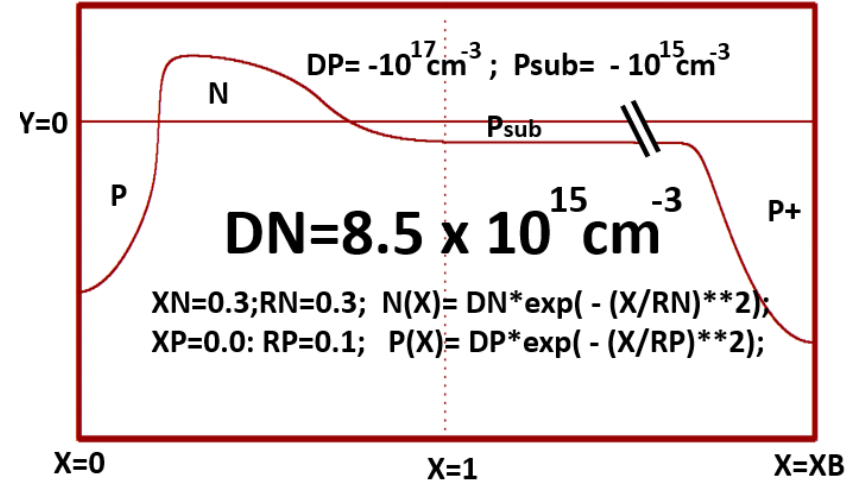
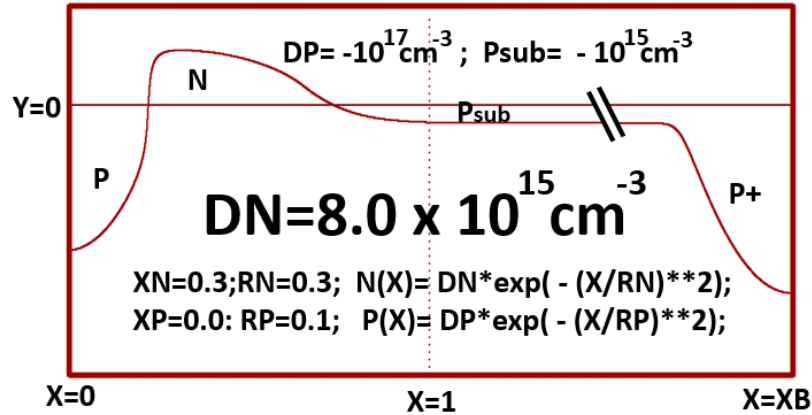
$$RN=0.3 \mu\text{m}; DN=8500 \mu\text{m}^{-3}$$

Impurity Atom Doping Level: $Y=\log(\text{Dope}(X)/\text{Psub})$ { $X_{\min} = 0$, $X_{\max} = 2$, $Y_{\min} = -15$, $Y_{\max} = 5$; }

Impurity Atom Doping Level: $Y=\log(\text{Dope}(X)/\text{Psub})$ { $X_{\min} = 0$, $X_{\max} = 2$, $Y_{\min} = -15$, $Y_{\max} = 5$; }

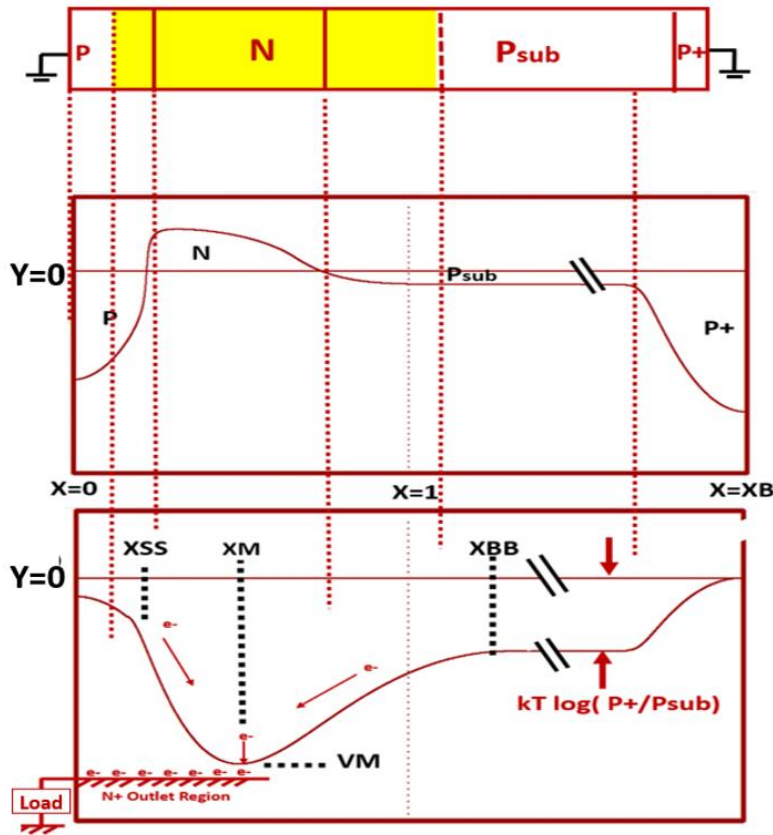
DOUBLE-JUNCTION Pinned-Photodiode Type Solar Cell
 Doping Levels = { $\text{Psub}=-1000$; $DN=8000$; $RN=0.3$; $XN=0.3$; $DP=-100000$; $RP=0.1$; $XP=0$; }
 Minimum Potential = { $VM=0.559510$; $XM=0.492743$; }
 Depletion Width = { $XSS=0.160443$; $XBB=1.266043$; }

DOUBLE-JUNCTION Pinned-Photodiode Type Solar Cell
 Doping Levels = { $\text{Psub}=-1000$; $DN=8500$; $RN=0.3$; $XN=0.3$; $DP=-100000$; $RP=0.1$; $XP=0$; }
 Minimum Potential = { $VM=0.599625$; $XM=0.494598$; }
 Depletion Width = { $XSS=0.158298$; $XBB=1.305798$; }

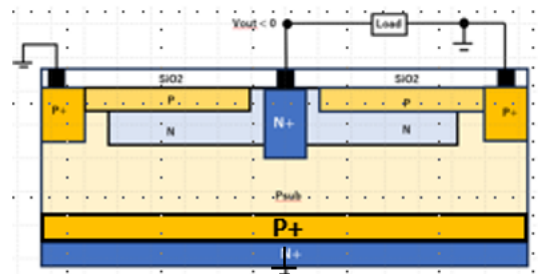


Double Junction Pinned Photodiode type Solar Cell (JPA2020-131313 by Yoshiaki Hagiwara)

Pinned Photodiode type Solar Cell (JPA2020-131313)

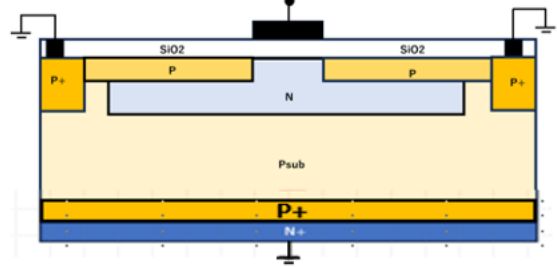


- Step 02 次に受光表面となる部分に、平均濃度が 1.0×10^{16} 乗 per cubic cm 程度の、埋め込み N 層を、イオン打ち込み装置で、部分形成 (Mask 01) します。
- 濃度分布関数は $\{ N(X) = N(XN) \cdot \exp(- (X-XN) \cdot (X-XN) / RN / RN) \}$ とします。
- シリコン受光表面 ($X=0$) から深さ $X=XN$ に濃度のピーク値 $N(XN)$ があるとします。
- step 03 次に受光表面となる部分に、平均濃度が 1.0×10^{17} 乗 per cubic cm 程度の受光表面 P 層を、イオン打ち込み装置で、表面酸化膜を保護膜として、受光表面全域に形成します。
- 濃度分布関数は $\{ P(X) = P(XP) \cdot \exp(- (X-XP) \cdot (X-XP) / RP / RP) \}$ とします。



Gate Oxide thickness $0.13 \mu\text{m}$
 Surface P region $1 \times 10^{12} \text{ cm}^{-2}$
 Buried N region $4.26 \times 10^{11} \text{ cm}^{-2}$
 P substrate region $1 \times 10^{15} \text{ cm}^{-3}$
 Backside N+ region $1 \times 10^{20} \text{ cm}^{-2}$

Sony SSDM1977/1978 Photo Sensor Device



Gate Oxide thickness $0.13 \mu\text{m}$
 Surface P region $2 \times 10^{13} \text{ cm}^{-2}$
 Buried N region $1.7 \times 10^{12} \text{ cm}^{-2}$
 P substrate region $5 \times 10^{14} \text{ cm}^{-3}$
 Backside N+ region $1 \times 10^{20} \text{ cm}^{-2}$

Proceedings of the 10th Conference on Solid State Devices, Tokyo, 1978;
 Japanese Journal of Applied Physics, Volume 18 (1979) Supplement 18-1, pp. 335-340

A 380H x 488V CCD Imager with Narrow Channel Transfer Gates

Yoshiaki Daimon-HAGIWARA, Motoaki ABE¹ and Chikao OKADA¹

Longer Wave Length Light ($0.5 \sim 0.7 \mu\text{m}$) has almost 100% QM ($\eta=1$) in Silicon.

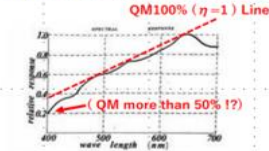
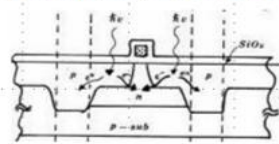


Fig. 2. cross sectional views of the electrode

Fig. 13. Spectral Response of the photosensor.

This is the first original PNP Pinned Photodiode developed in 1978 with the excellent short-wave blue light sensitivity.

The device is fabricated in buried-channel version on a p-type (100) oriented, 10-20 ohm-cm silicon substrate with standard double-layer overlapping polysilicon gate definitions.

The typical dark current level is less than 5 nA/cm^2 . For the particular device reported in this paper, the ion implantation dose of the buried channel is taken to be $1.7 \times 10^{12} \text{ cm}^{-2}$. The plantation mask, boron ions with the dose level of $2 \times 10^{13} \text{ cm}^{-2}$ are implanted into the silicon substrate throughout the exposed portions of the thermally grown oxide. This step provides self-aligned channel stops which surround the narrow-channel transfer part of each electrode. The gate oxide thickness is 130 nm throughout the device.

The typical dark current level is less than 3% of the maximum signal level at the room temperature of 20°C . The spectral response of the imager shows that this inherently SiO_2 exposed structure has high enough quantum efficiency at 450 nm wavelength and functions as a color imager with high sensitivity. To eliminate oxidation-induced stacking faults and other generation-recombination centers, high density (more than $1 \times 10^{20} / \text{cm}^3$) phosphorus gettering at 1100°C and HCl oxidation were employed.

See IEEE_Electron_Devices_Society_Newsletter_January_2023

Chronology of Silicon based Image Sensor Development

Double Junction Pinned Photodiode type Solar Cell (JPA2020-131313 by Yoshiaki Hagiwara)

[2023_11_24_Pinned_Photodiode_type_Solar_Cell_by_Yoshiaki_Hagiwara.mp4](#)

[2023_11_24_Pinned_Photodiode_type_Solar_Cell_by_Yoshiaki_Hagiwara_Slides.pdf](#)

[“Chronology of Silicon-based Image Sensor development”- Y. D. Hagiwara.pdf](#)

https://eds.ieee.org/images/files/newsletters/Newsletter_Jan23.pdf

[P2023_10_20_AIPE2023_Tokyo_Conference_Paper_on_AIPS_with_PBP_for_Robot_Vision_and_Solar_Cell_Panel.pdf](#)

[P2023_05_10_ICCCAS2023_Paper_on_AIPS_with_PBP_for_Robot_Vision_and_Solar_Cell_Panel.pdf](#)

[ICECET2021_Paper61_html](#)

[ICECET2021_Paper75_html](#)

[P2021_IJSSA2021_Paper_20210616_on_Electrostatic_and_Dynamic_Analysis_of_Pinned_Photodiodes.pdf](#)

[P2021_IJSSA2021_Paper_20210616_on_Electrostatic_and_Dynamic_Analysis_of_Pinned_Photodiodes.html](#)

[P2020_EDTM2020_PaperID_3C4_by_Hagiwara_4_pages.pdf](#)

[EDTM2020_Paper_on_the_P+PN+P_Junction_Pinned_Photodiode_and_Schottky_Barrier_Photodiode.html](#)

[P2019_3DIC2019_Paper_on_3D_Pinned_Photodiode_6_pages.pdf](#)

<https://www.sangyo-times.jp/article.aspx?ID=5331>

[Sangyo-Times.jp/article_ID=5331_\(PDF\)](#)

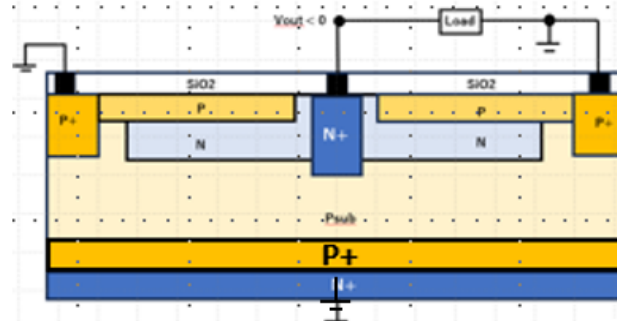
[Publication_List_by_Yoshiaki_Hagiwara.html](#)

[Chronology of Silicon based Image Sensor Development](#)



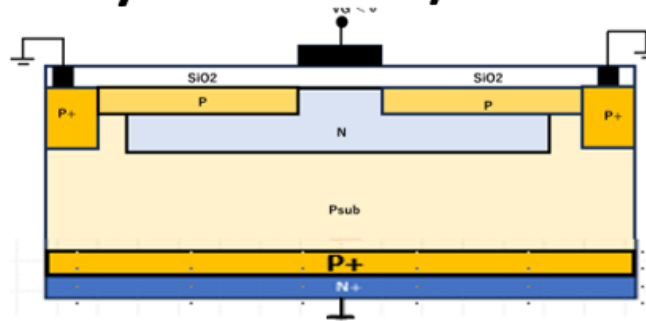
Pinned Photodiode type Solar Cell (JPA2020-131313)

[Japanese Patent Application JPA2020-131313](#)



- Gate Oxide thickness 0.13 μm
- Surface P region $1 \times 10^{12} \text{ cm}^{-2}$
- Buried N region $4.26 \times 10^{11} \text{ cm}^{-2}$
- P substrate region $1 \times 10^{15} \text{ cm}^{-3}$
- Backside N+ region $1 \times 10^{20} \text{ cm}^{-2}$

Sony SSDM1977/1978 Photo Sensor Device



- Gate Oxide thickness 0.13 μm
- Surface P region $2 \times 10^{13} \text{ cm}^{-2}$
- Buried N region $1.7 \times 10^{12} \text{ cm}^{-2}$
- P substrate region $5 \times 10^{14} \text{ cm}^{-3}$
- Backside N+ region $1 \times 10^{20} \text{ cm}^{-2}$

[Hagiwara SSDM1978 Paper on Pinned Buried Photodiode.pdf](#)

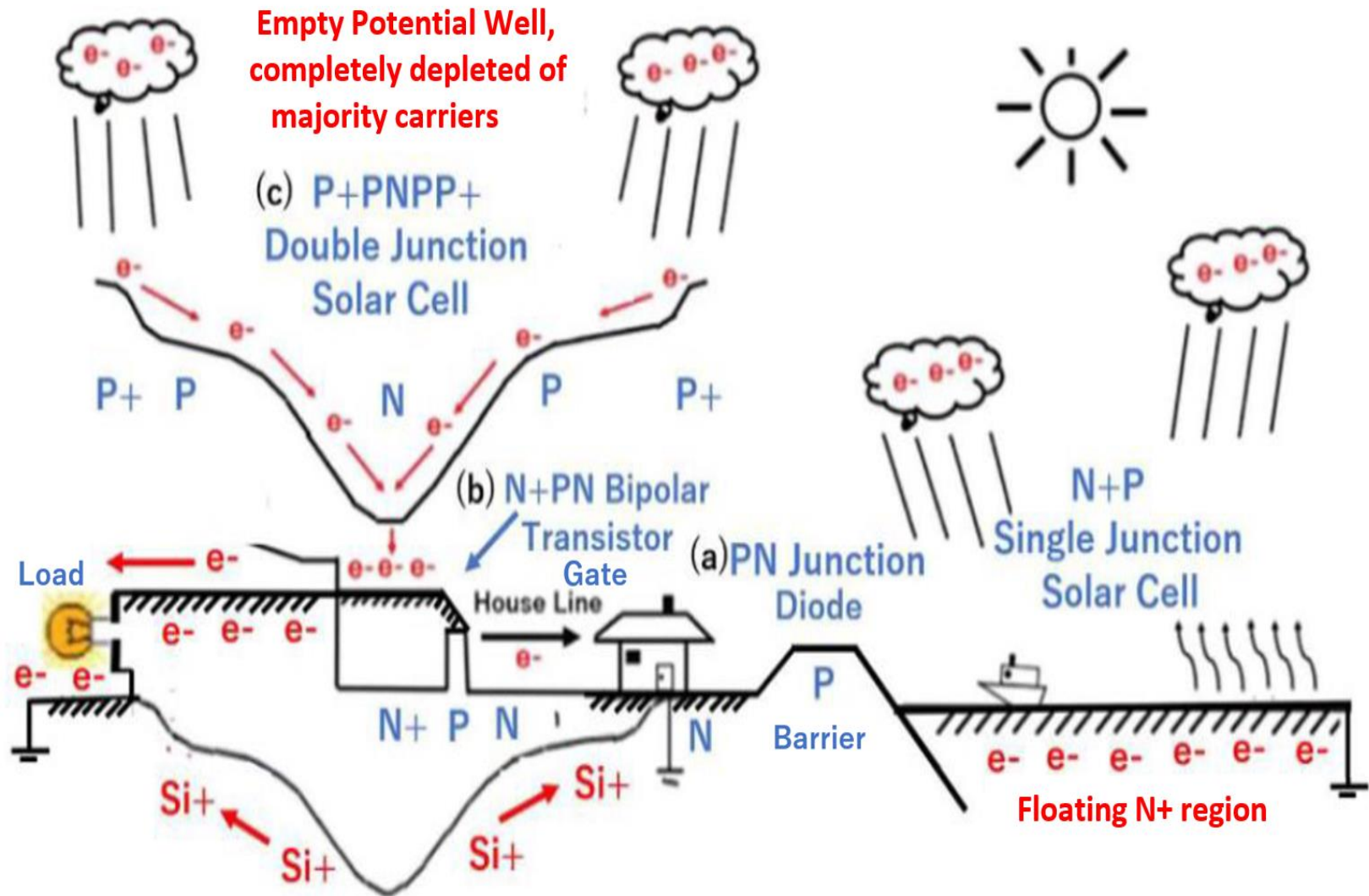
Help!! この新型ダブル接合型太陽電池の原理試作のために開発資金が必要です。

応援募金 の額はいくらからでも結構です。下記口座に入金をお願い申し上げます♡

三菱UFJ銀行 厚木支店 店番707 口座番号 0456308 名義者 萩原良昭 (ハギワラヨシアキ)

P+PNPP+ Double Junction Pinned Photodiode type Solar Cell

See JPA2020-131313 and JP6828108 by Yoshiaki Hagiwara



CHRONOLOGY OF SILICON-BASED IMAGE SENSOR DEVELOPMENT

Yoshiaki Daimon Hagiwara, IEEE Life Fellow
Sojo University, Kumamoto-city, Japan

Introduction

The article presents key steps of development of silicon-based image sensors. The author's intention has been to present them chronologically. However, since different aspects of the sensor design are discussed, some contents have been duplicated. Hopefully, they do not obscure the overall picture of the image sensor development.

The P+P doping variation in the base region of a bipolar transistor was first proposed by Herbert Kroemer in 1953 to realize the drift-field transistor for high frequency operations as shown in Fig. 1. The forward biased emitter-base junction injects electrons from the electron fog in the emitter into the base. There, the minority carriers swiftly

migrate towards the collector thanks to the electric field induced by the P+P doping variation in the base region. Properly shaped doping profiles became later an indispensable building block of silicon image sensors.

In 1970, the CCD image sensor was developed, providing a complete charge transfer without lag. The CCD image sensor was later refined [1-5]. However, in the CCD image sensor, the charge transfer that impeded transmission of the signal.

In 1975, three double junction photodiodes (PPDs) were developed. Reproductions of figures 1(a), (b), and (c) are shown in Figure 2.

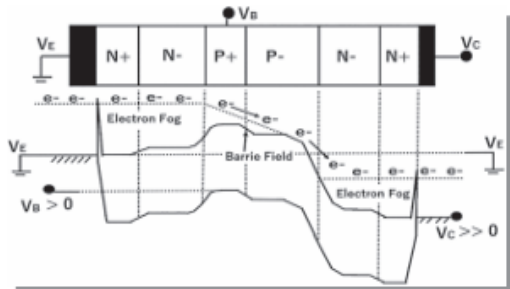


Figure 1: The drift-field transistor for high frequency operations, invented by Herbert Kroemer in 1953.

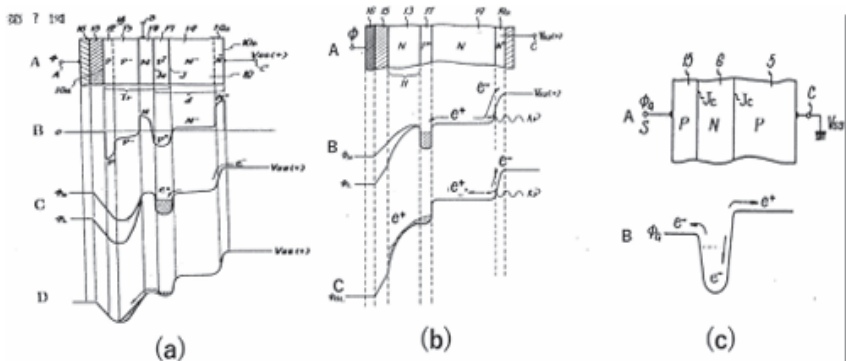


Figure 2: Reproductions from the Japanese Patent Applications of (a) the N+N+PNP triple junction PPD, (b) the N+N+P+N double junction PPD, and (c) the PNP double junction PPD.

Chronology of Silicon based Image Sensor Development

CHRONOLOGY OF SILICON-BASED IMAGE SENSOR DEVELOPMENT

Yoshiaki Daimon Hagiwara, IEEE Life Fellow
Sojo University, Kumamoto-city, Japan

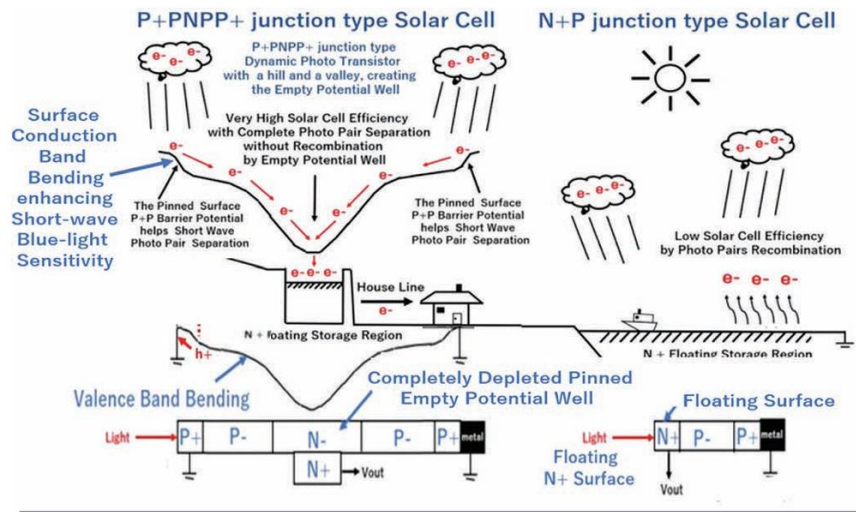


Figure 11: The PNP double-junction PPD with the completely depleted N region and the floating N+ storage region has an excellent quantum efficiency (QE) for the blue-light. The floating-surface N+P single-junction-type photodiode has no surface electric field, where the photogenerated electron and hole pairs do not move and eventually they recombine with each other, resulting in a poor QE for the short-wave blue-light.

CHRONOLOGY OF SILICON-BASED IMAGE SENSOR DEVELOPMENT

Yoshiaki Daimon Hagiwara, IEEE Life Fellow
Sojo University, Kumamoto-city, Japan

Introduction

The article presents key steps of development of silicon-based image sensors. The author's intention has been to present them chronologically. However, since different aspects of the sensor design are discussed, some contents have been duplicated. Hopefully, they do not obscure the overall picture of the image sensor development.

The P+P doping variation in the base region of a bipolar transistor was first proposed by Herbert Kroemer in 1953 to realize the drift-field transistor for high frequency operations as shown in Fig. 1. The forward biased emitter-base junction injects electrons from the emitter into the base. There, the minority carriers swiftly

migrate towards the collector induced by the P+P drift field. Properly shaped drift field provides a negligible recombination lag. The CCD image sensor was developed in 1970, and refined [1-5] in the CCD image sensor that impeded the development of the photodiodes (PPD). Reproductions

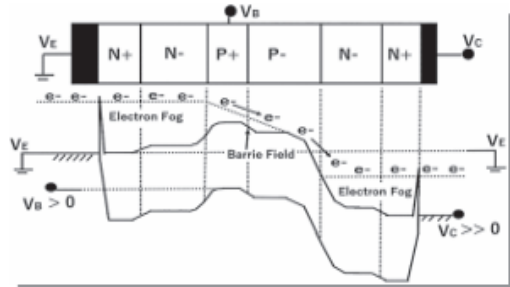


Figure 1: The drift-field transistor for high frequency operations, invented by Herbert Kroemer in 1953.

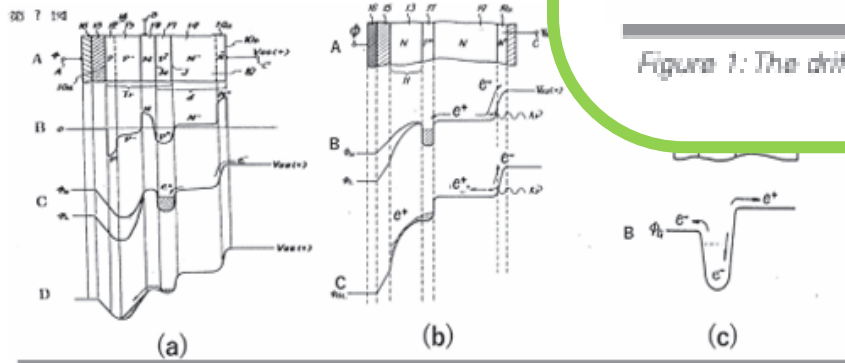


Figure 2: Reproductions from the Japanese Patent Applications of (a) the N+N-P+NPP triple junction PPD, (b) the N+N-P+N double junction PPD, and (c) the PNP double junction PPD.

Chronology of Silicon based Image Sensor Development

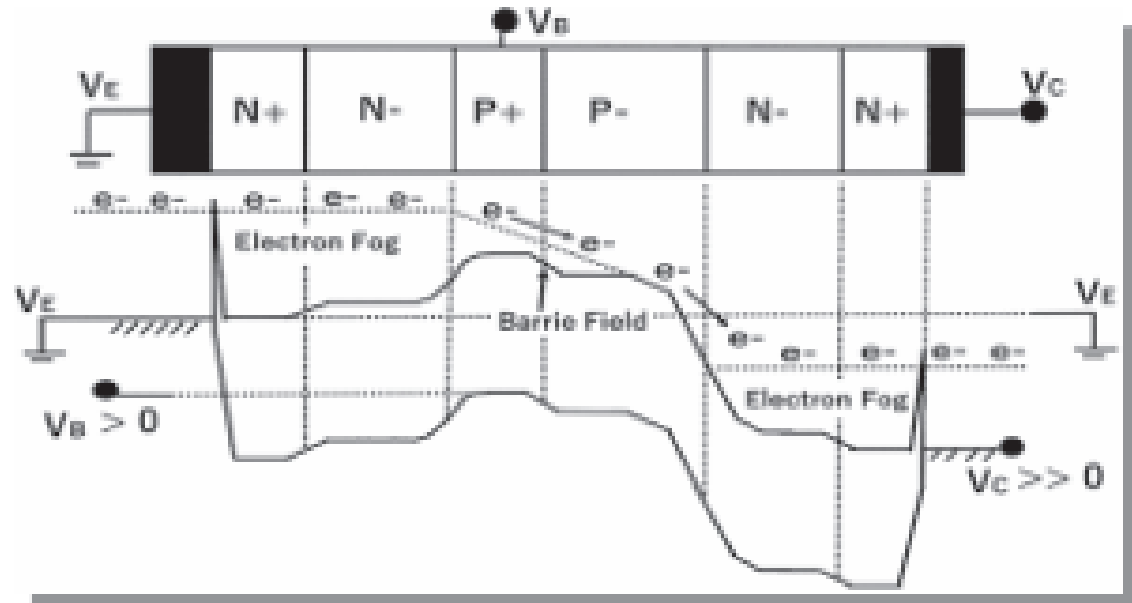


Figure 1: The drift-field transistor for high frequency operations, invented by Herbert Kroemer in 1953.

CHRONOLOGY OF SILICON-BASED IMAGE SENSOR DEVELOPMENT

Yoshiaki Daimon Hagiwara, IEEE Life Fellow
 Sojo University, Kumamoto-city, Japan

Introduction

The article presents key steps of development of silicon-based image sensors. The author's intention has been to present them chronologically. However, since different aspects of the sensor design are discussed, some contents have been duplicated. Hopefully, they do not obscure the overall picture of the image sensor development.

The P+P doping variation in the base region of a bipolar transistor was first proposed by Herbert Kroemer in 1953 to realize the drift-field transistor for high frequency operations as shown in Fig. 1. The forward biased emitter-base junction injects electrons from the electron fog in the emitter into the base. There, the minority carriers swiftly

migrate towards the collector induced by the P+P doped region. Properly shaped drift field provides a sensible building block. In 1970, the CCD imager provided a complete solution without lag. The CCD imager was refined [1-5] in the CCD imager that impeded the development of the photodiodes (PPD). Reproductions

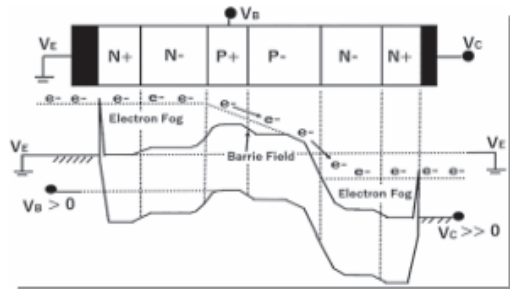


Figure 1: The drift-field transistor for high frequency operations, invented by Herbert Kroemer in 1953.

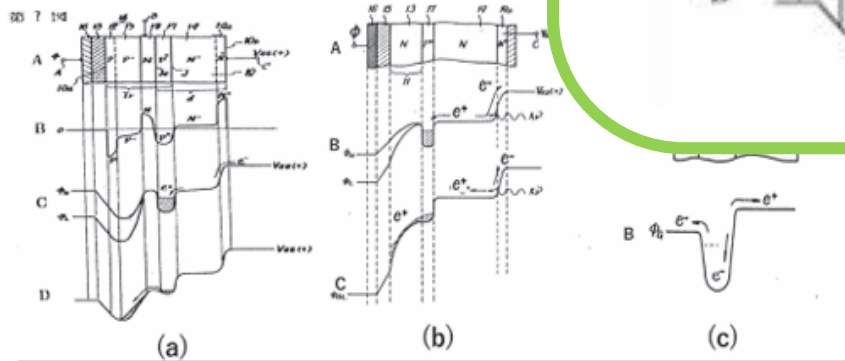
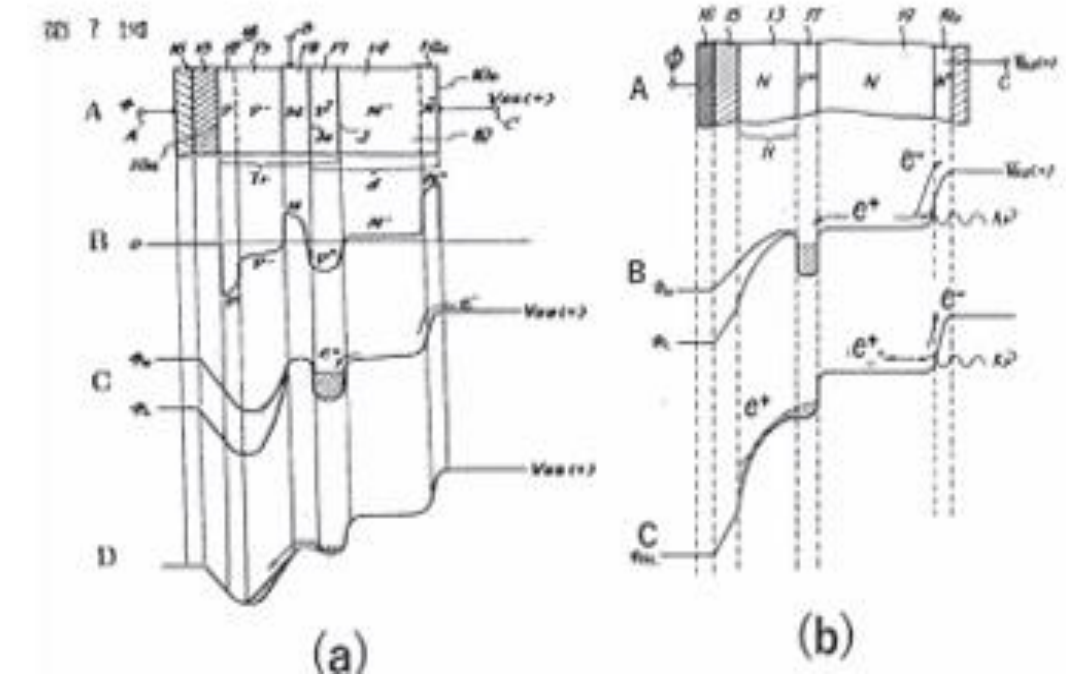


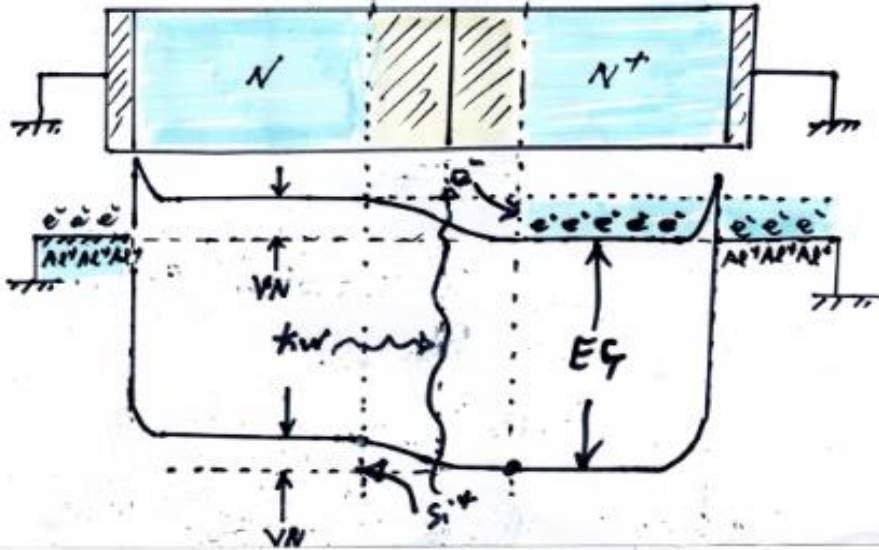
Figure 2: Reproductions from the Japanese Patent Applications of (a) the N+N-P+NPP triple junction PPD, (b) the N+N-P+N double junction PPD, (c) the PNP double junction PPD.

Chronology of Silicon based Image Sensor Development

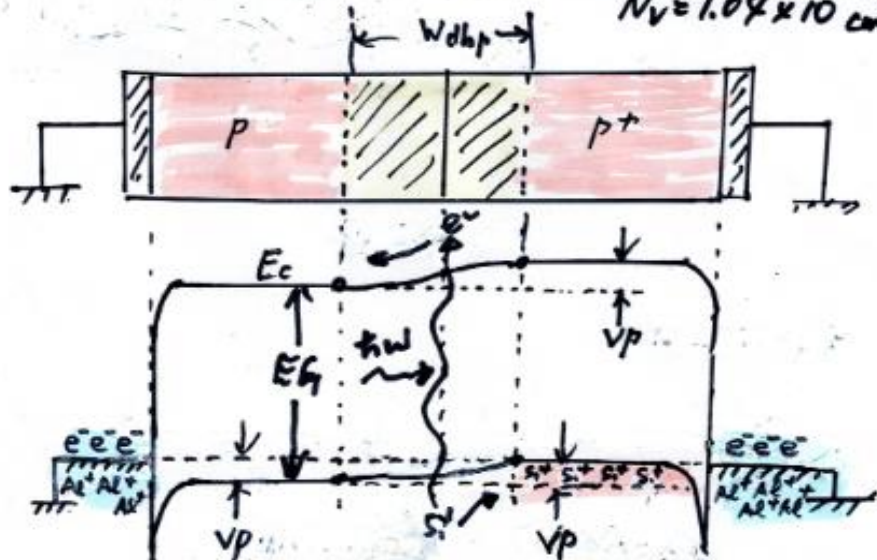


See (JPA 1975-127626)
 JPA 1975-127627
 Yoshiaki Hagiwara
 et Sony

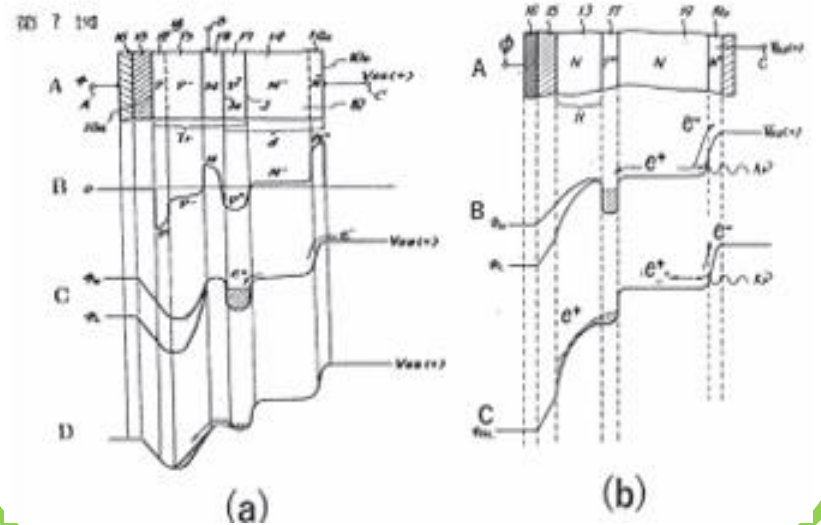
For Silicon,
 $N_c = 2.8 \times 10^{19} \text{ cm}^{-3}$



For Silicon,
 $N_v = 1.04 \times 10^{19} \text{ cm}^{-3}$

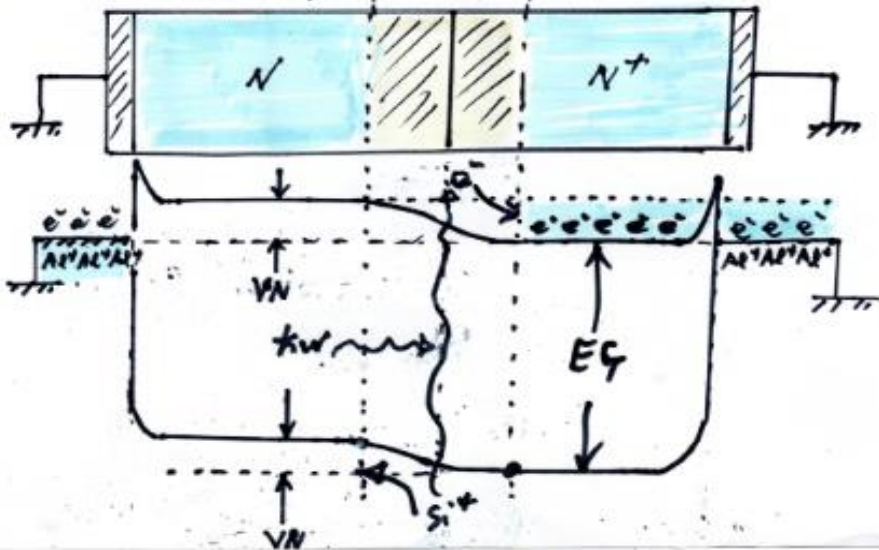


Chronology of Silicon based Image Sensor Development

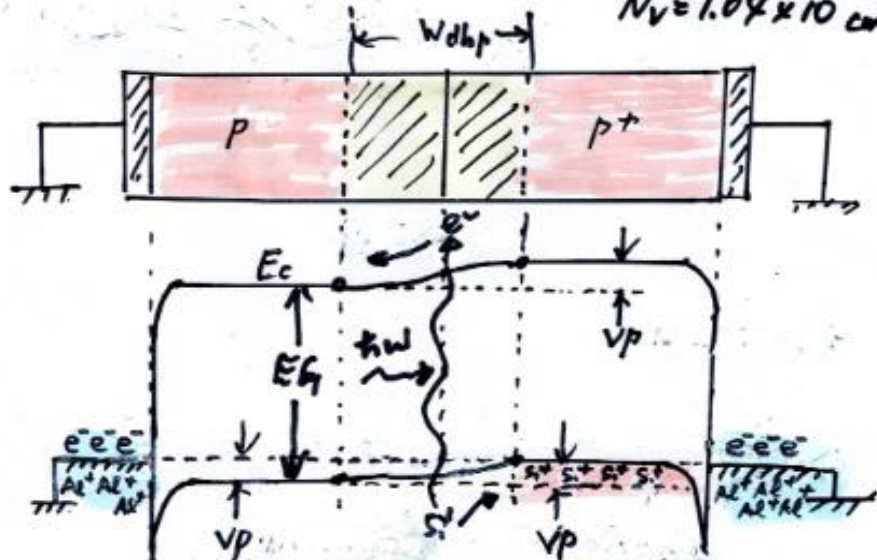


See (JPA 1975-127626)
 JPA 1975-127627
 Yoshiaki Hagiwara
 at Sony

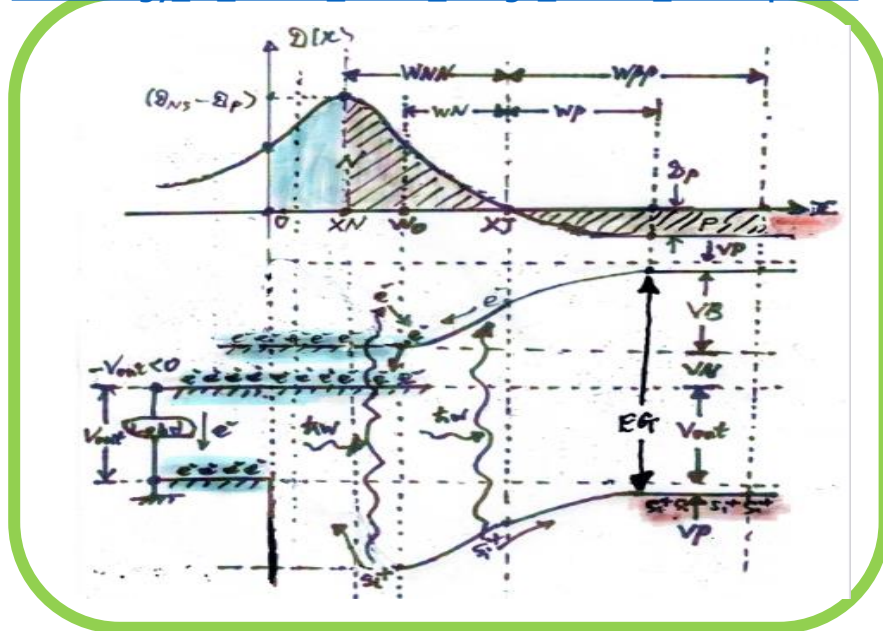
For Silicon,
 $N_c = 2.8 \times 10^{19} \text{ cm}^{-3}$

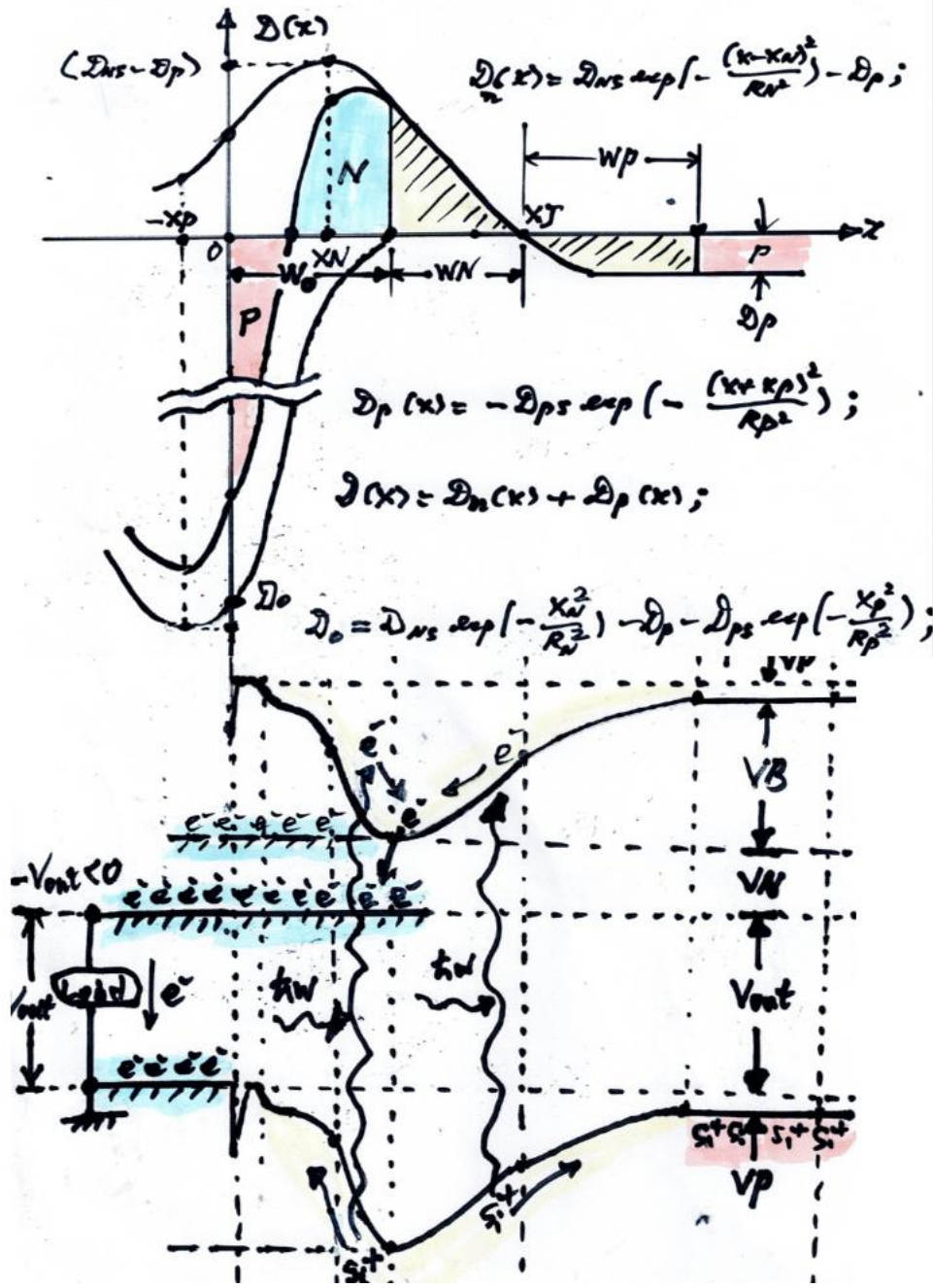


For Silicon,
 $N_v = 1.04 \times 10^{19} \text{ cm}^{-3}$

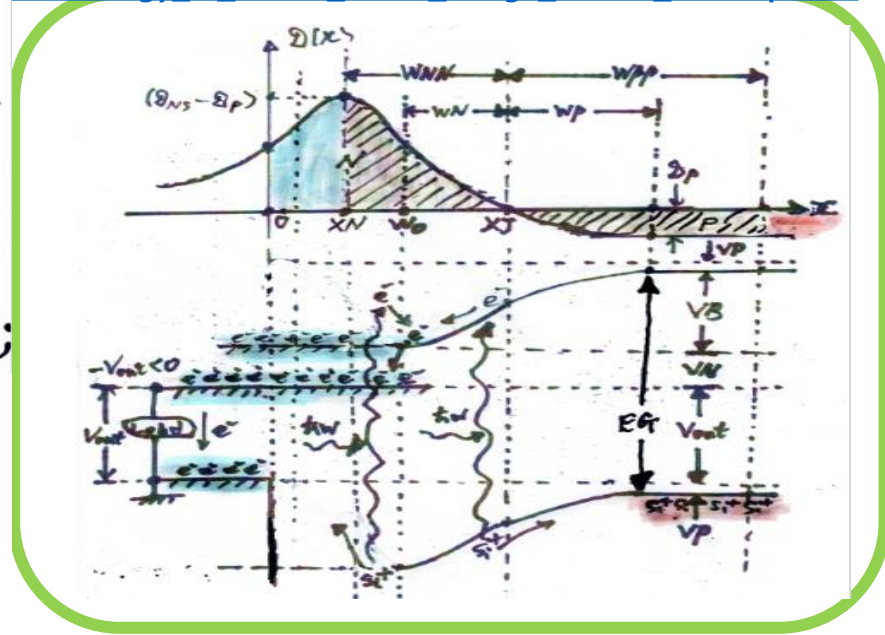


Chronology of Silicon based Image Sensor Development





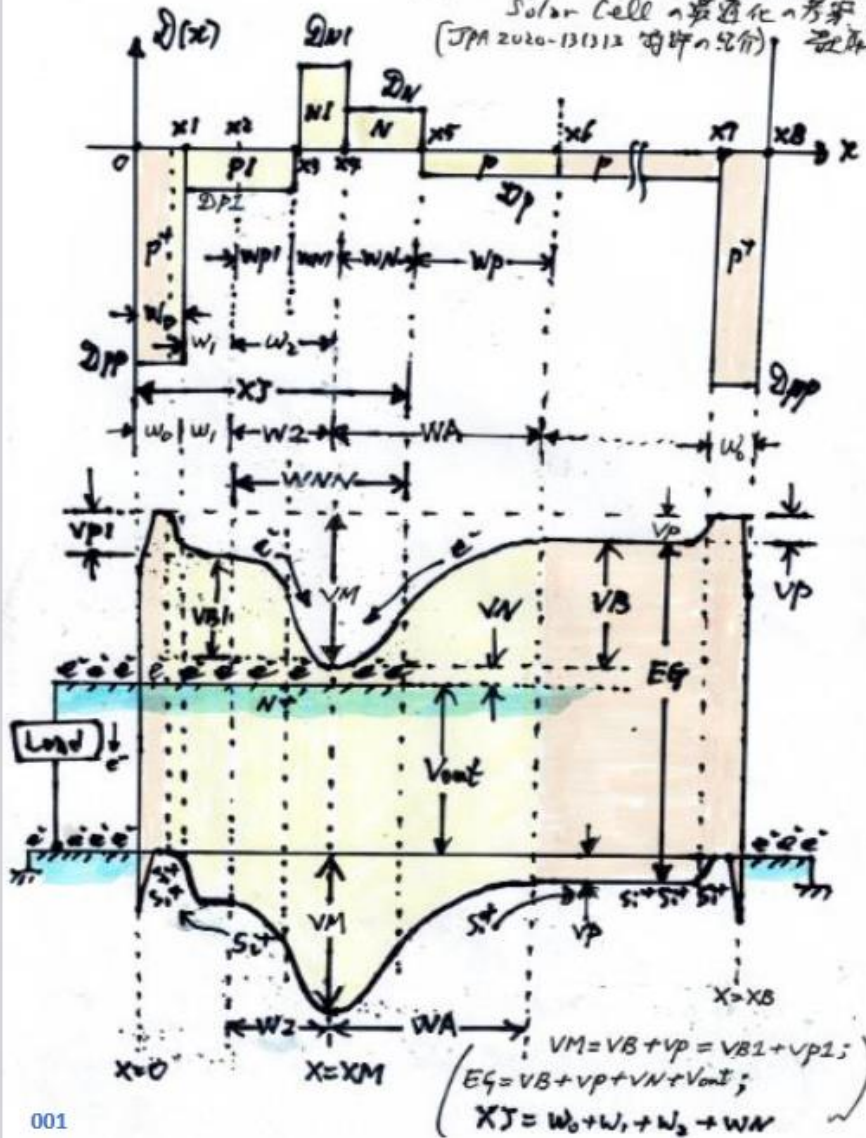
Chronology of Silicon based Image Sensor Development



ダブル接合Pinned Photodiode型太陽電池

JPA2020-131313 (JP6828108)参照

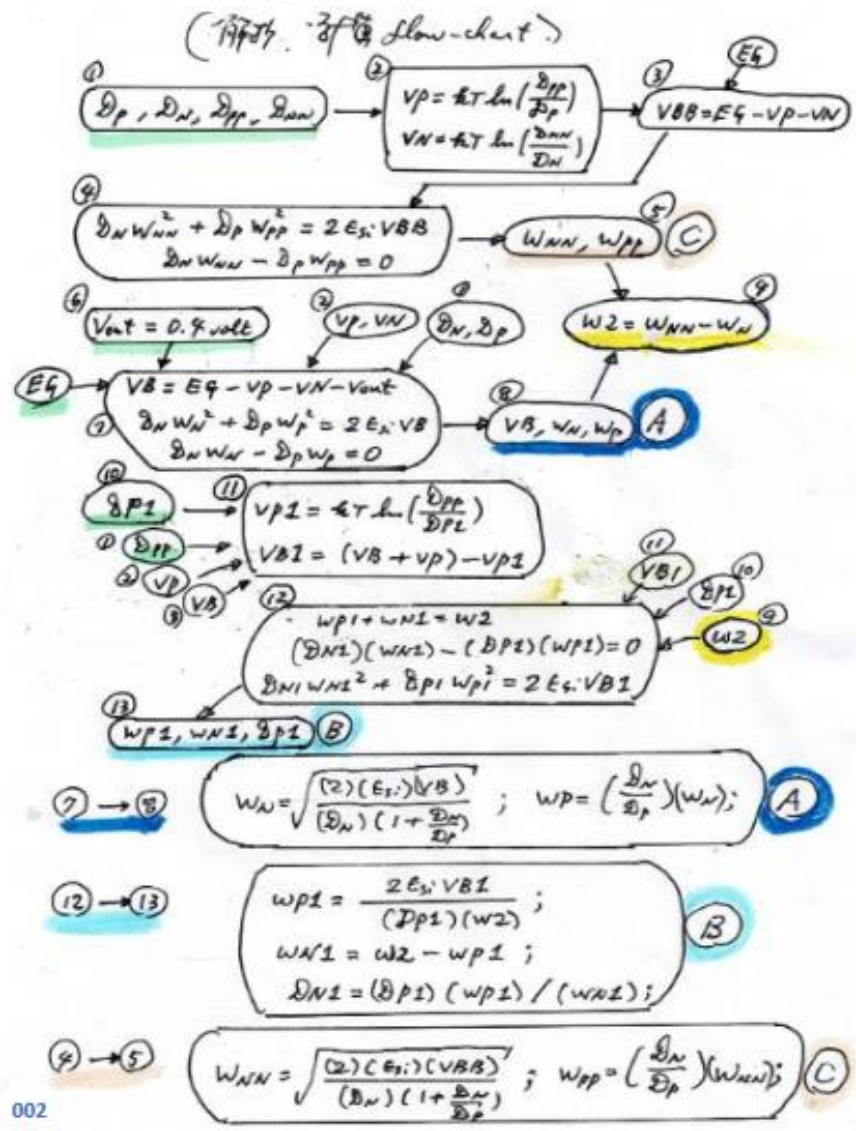
p⁺p⁺n⁺n⁺-p⁺p⁺ 接合 Pinned Photodiode type
Solar Cell の最適化の考察
(JPA 2020-131313 検討の結果) 参考2-2.



001

ダブル接合Pinned Photodiode型太陽電池

JPA2020-131313 (JP6828108)参照



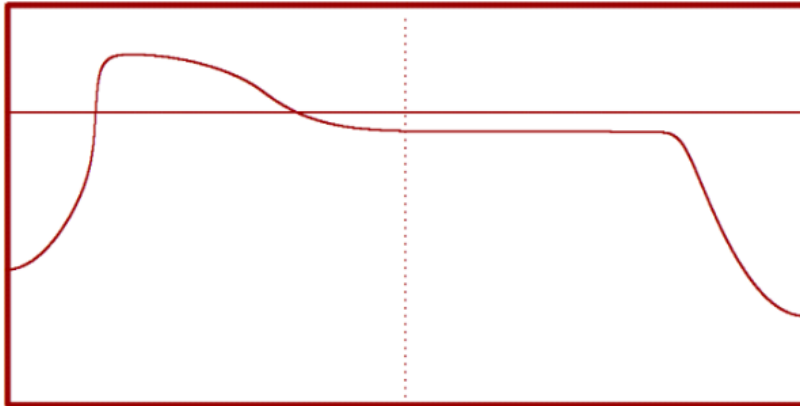
002

ダブル接合Pinned Photodiode型太陽電池

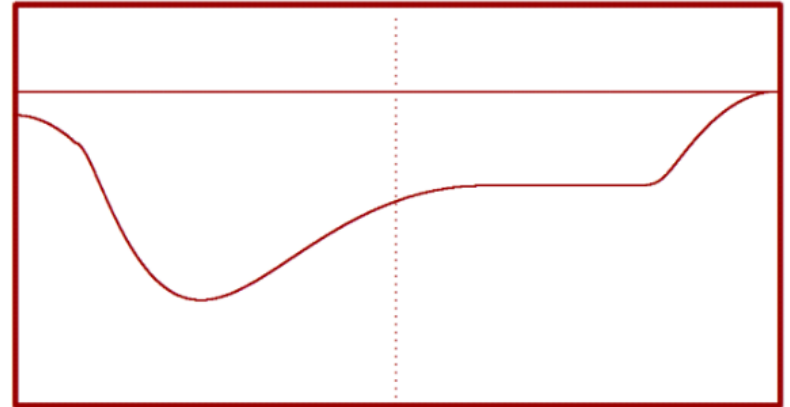
JPA2020-131313 (JP6828108)参照

[2023_11_24_Pinned_Photodiode_type_Solar_Cell_by_Yoshiaki_Hagiwara_Slides.pdf](#)

Graph Output 不純物濃度 $D(X)$



Graph Output 電位図 $V(X)$



●C2023_11_24_ダブル接合Pinned_Photodiode型Solar Cellの数値解析

[C2023_11_24_C_Source_Code.txt](#)

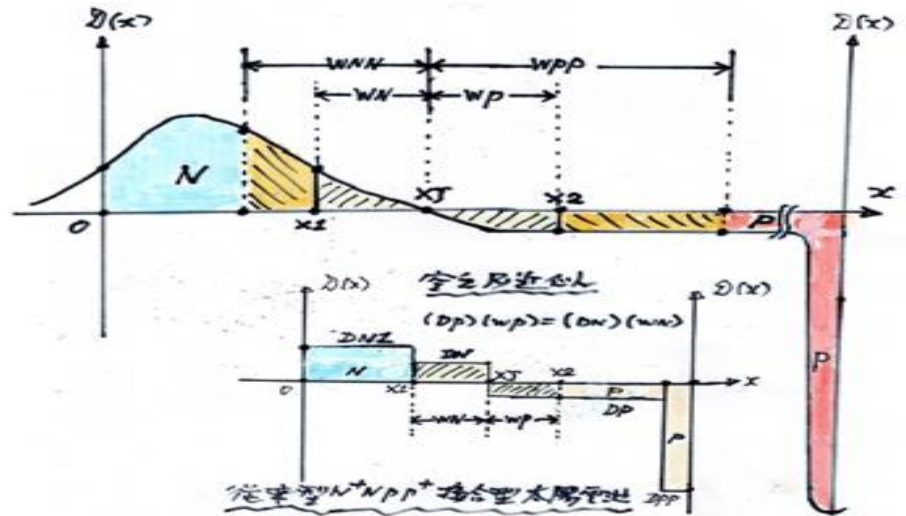
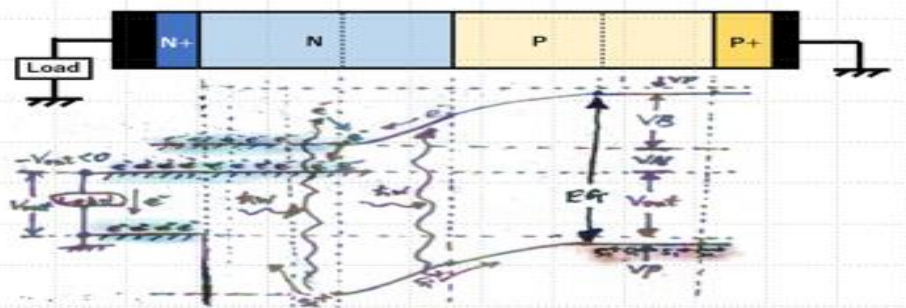
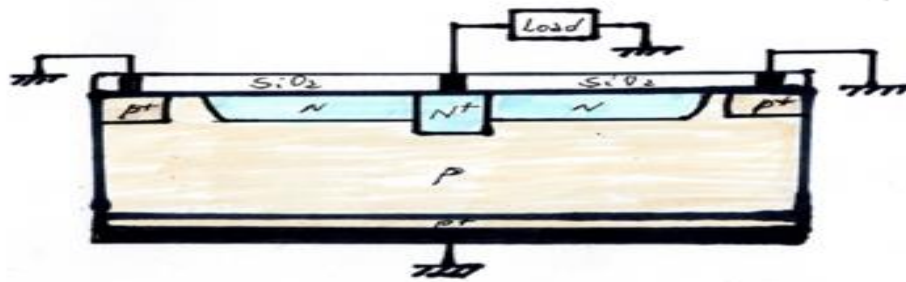
●プログラム補助入力 DATA File : [T1.txt](#) [T2.txt](#) [T3.txt](#)

●不純物濃度 $D(X)$ のGraph Output : [G1.html](#) [G2.html](#) [G3.html](#)

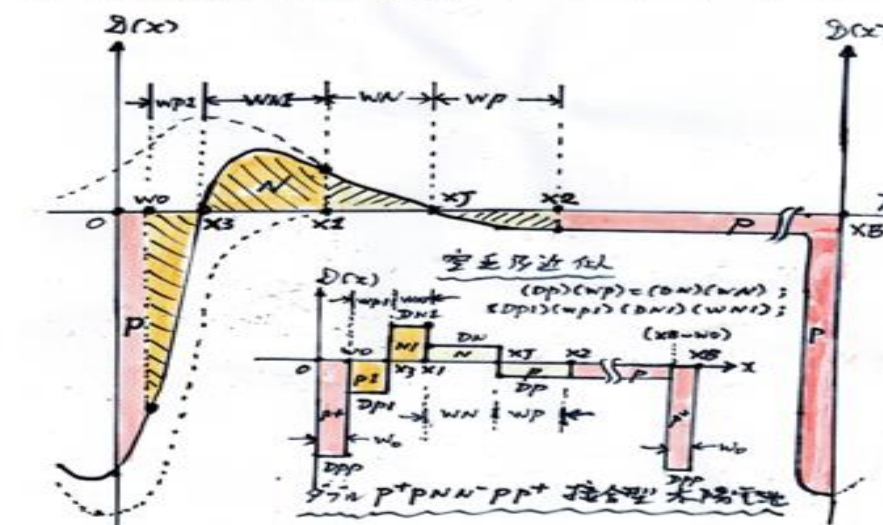
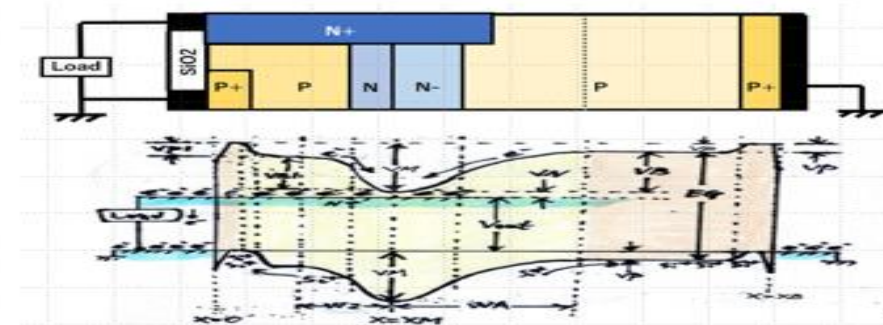
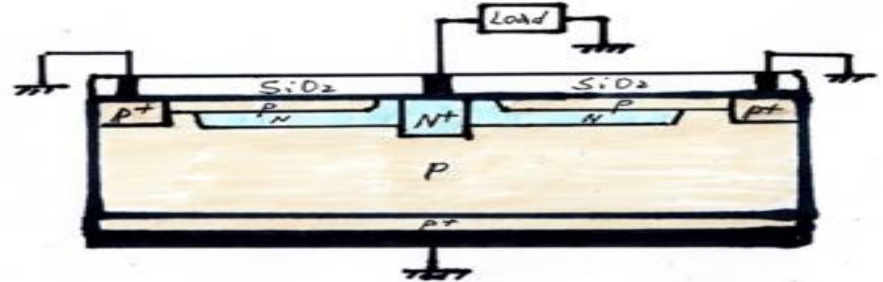
●電位図 $V(X)$ の Graph Output : [K1.html](#) [K2.html](#) [K3.html](#)

●計算結果 DATA Output : [D1.txt](#) [D2.txt](#) [D3.txt](#)

N+NPP+ Single Junction type Solar Cell



P+PNN-PP+ Double Junction type Solar Cell See JPA2020-131313 by Hagiwara, AIPS.



ダブル接合Pinned Photodiode型太陽電池

JPA2020-131313 (JP6828108)参照

解析用計算 flow-chart の参考 ①/4

- ② For $X=X_1$, $V_p = \pm T \ln\left(\frac{D_{pp}}{D_p}\right)$;
 For $X=X_M$, $V_N = \pm T \ln\left(\frac{D_{nn}}{D_n}\right)$;
 (NPNPP+ Single 接合型 Solar Cell (1: 2: 3: 4: 5: 6: 7: 8: 9: 10: 11: 12: 13: 14: 15: 16: 17: 18: 19: 20: 21: 22: 23: 24: 25: 26: 27: 28: 29: 30: 31: 32: 33: 34: 35: 36: 37: 38: 39: 40: 41: 42: 43: 44: 45: 46: 47: 48: 49: 50: 51: 52: 53: 54: 55: 56: 57: 58: 59: 60: 61: 62: 63: 64: 65: 66: 67: 68: 69: 70: 71: 72: 73: 74: 75: 76: 77: 78: 79: 80: 81: 82: 83: 84: 85: 86: 87: 88: 89: 90: 91: 92: 93: 94: 95: 96: 97: 98: 99: 100: 101: 102: 103: 104: 105: 106: 107: 108: 109: 110: 111: 112: 113: 114: 115: 116: 117: 118: 119: 120: 121: 122: 123: 124: 125: 126: 127: 128: 129: 130: 131: 132: 133: 134: 135: 136: 137: 138: 139: 140: 141: 142: 143: 144: 145: 146: 147: 148: 149: 150: 151: 152: 153: 154: 155: 156: 157: 158: 159: 160: 161: 162: 163: 164: 165: 166: 167: 168: 169: 170: 171: 172: 173: 174: 175: 176: 177: 178: 179: 180: 181: 182: 183: 184: 185: 186: 187: 188: 189: 190: 191: 192: 193: 194: 195: 196: 197: 198: 199: 200: 201: 202: 203: 204: 205: 206: 207: 208: 209: 210: 211: 212: 213: 214: 215: 216: 217: 218: 219: 220: 221: 222: 223: 224: 225: 226: 227: 228: 229: 230: 231: 232: 233: 234: 235: 236: 237: 238: 239: 240: 241: 242: 243: 244: 245: 246: 247: 248: 249: 250: 251: 252: 253: 254: 255: 256: 257: 258: 259: 260: 261: 262: 263: 264: 265: 266: 267: 268: 269: 270: 271: 272: 273: 274: 275: 276: 277: 278: 279: 280: 281: 282: 283: 284: 285: 286: 287: 288: 289: 290: 291: 292: 293: 294: 295: 296: 297: 298: 299: 300: 301: 302: 303: 304: 305: 306: 307: 308: 309: 310: 311: 312: 313: 314: 315: 316: 317: 318: 319: 320: 321: 322: 323: 324: 325: 326: 327: 328: 329: 330: 331: 332: 333: 334: 335: 336: 337: 338: 339: 340: 341: 342: 343: 344: 345: 346: 347: 348: 349: 350: 351: 352: 353: 354: 355: 356: 357: 358: 359: 360: 361: 362: 363: 364: 365: 366: 367: 368: 369: 370: 371: 372: 373: 374: 375: 376: 377: 378: 379: 380: 381: 382: 383: 384: 385: 386: 387: 388: 389: 390: 391: 392: 393: 394: 395: 396: 397: 398: 399: 400: 401: 402: 403: 404: 405: 406: 407: 408: 409: 410: 411: 412: 413: 414: 415: 416: 417: 418: 419: 420: 421: 422: 423: 424: 425: 426: 427: 428: 429: 430: 431: 432: 433: 434: 435: 436: 437: 438: 439: 440: 441: 442: 443: 444: 445: 446: 447: 448: 449: 450: 451: 452: 453: 454: 455: 456: 457: 458: 459: 460: 461: 462: 463: 464: 465: 466: 467: 468: 469: 470: 471: 472: 473: 474: 475: 476: 477: 478: 479: 480: 481: 482: 483: 484: 485: 486: 487: 488: 489: 490: 491: 492: 493: 494: 495: 496: 497: 498: 499: 500: 501: 502: 503: 504: 505: 506: 507: 508: 509: 510: 511: 512: 513: 514: 515: 516: 517: 518: 519: 520: 521: 522: 523: 524: 525: 526: 527: 528: 529: 530: 531: 532: 533: 534: 535: 536: 537: 538: 539: 540: 541: 542: 543: 544: 545: 546: 547: 548: 549: 550: 551: 552: 553: 554: 555: 556: 557: 558: 559: 560: 561: 562: 563: 564: 565: 566: 567: 568: 569: 570: 571: 572: 573: 574: 575: 576: 577: 578: 579: 580: 581: 582: 583: 584: 585: 586: 587: 588: 589: 590: 591: 592: 593: 594: 595: 596: 597: 598: 599: 600: 601: 602: 603: 604: 605: 606: 607: 608: 609: 610: 611: 612: 613: 614: 615: 616: 617: 618: 619: 620: 621: 622: 623: 624: 625: 626: 627: 628: 629: 630: 631: 632: 633: 634: 635: 636: 637: 638: 639: 640: 641: 642: 643: 644: 645: 646: 647: 648: 649: 650: 651: 652: 653: 654: 655: 656: 657: 658: 659: 660: 661: 662: 663: 664: 665: 666: 667: 668: 669: 670: 671: 672: 673: 674: 675: 676: 677: 678: 679: 680: 681: 682: 683: 684: 685: 686: 687: 688: 689: 690: 691: 692: 693: 694: 695: 696: 697: 698: 699: 700: 701: 702: 703: 704: 705: 706: 707: 708: 709: 710: 711: 712: 713: 714: 715: 716: 717: 718: 719: 720: 721: 722: 723: 724: 725: 726: 727: 728: 729: 730: 731: 732: 733: 734: 735: 736: 737: 738: 739: 740: 741: 742: 743: 744: 745: 746: 747: 748: 749: 750: 751: 752: 753: 754: 755: 756: 757: 758: 759: 760: 761: 762: 763: 764: 765: 766: 767: 768: 769: 770: 771: 772: 773: 774: 775: 776: 777: 778: 779: 780: 781: 782: 783: 784: 785: 786: 787: 788: 789: 790: 791: 792: 793: 794: 795: 796: 797: 798: 799: 800: 801: 802: 803: 804: 805: 806: 807: 808: 809: 810: 811: 812: 813: 814: 815: 816: 817: 818: 819: 820: 821: 822: 823: 824: 825: 826: 827: 828: 829: 830: 831: 832: 833: 834: 835: 836: 837: 838: 839: 840: 841: 842: 843: 844: 845: 846: 847: 848: 849: 850: 851: 852: 853: 854: 855: 856: 857: 858: 859: 860: 861: 862: 863: 864: 865: 866: 867: 868: 869: 870: 871: 872: 873: 874: 875: 876: 877: 878: 879: 880: 881: 882: 883: 884: 885: 886: 887: 888: 889: 890: 891: 892: 893: 894: 895: 896: 897: 898: 899: 900: 901: 902: 903: 904: 905: 906: 907: 908: 909: 910: 911: 912: 913: 914: 915: 916: 917: 918: 919: 920: 921: 922: 923: 924: 925: 926: 927: 928: 929: 930: 931: 932: 933: 934: 935: 936: 937: 938: 939: 940: 941: 942: 943: 944: 945: 946: 947: 948: 949: 950: 951: 952: 953: 954: 955: 956: 957: 958: 959: 960: 961: 962: 963: 964: 965: 966: 967: 968: 969: 970: 971: 972: 973: 974: 975: 976: 977: 978: 979: 980: 981: 982: 983: 984: 985: 986: 987: 988: 989: 990: 991: 992: 993: 994: 995: 996: 997: 998: 999: 1000)

- ③ $E_g = 1.11 \text{ volt}$ であり。
 $V_{AB} = E_g - V_p - V_n$ であり。

- ④ ①の空乏層幅 W_{nn} と W_{pp} により。

$$\left. \begin{aligned} V_{AB} &= \frac{1}{2\epsilon_{si}} \left(\Delta_n W_{nn}^2 + \Delta_p W_{pp}^2 \right) \\ \Delta_n W_{nn} &= \Delta_p W_{pp} \end{aligned} \right\} \text{の関係が成り立つ。}$$

- ⑤ $W_{pp} = \frac{\Delta_n}{\Delta_p} W_{nn}$ であり。

$$2\epsilon_{si} V_{AB} = \Delta_n W_{nn}^2 + \Delta_p \left(\frac{\Delta_n}{\Delta_p} \right)^2 W_{nn}^2$$

$$= \Delta_n \left(1 + \frac{\Delta_n}{\Delta_p} \right) W_{nn}^2$$

$$W_{nn} = \sqrt{\frac{(2)(\epsilon_{si})(V_{AB})}{(\Delta_n) \left(1 + \frac{\Delta_n}{\Delta_p} \right)}} \quad \text{--- (C) を得る。}$$

ダブル接合Pinned Photodiode型太陽電池

JPA2020-131313 (JP6828108)参照

解析用計算 flow-chart の参考 ②/4

- ⑥ 次に $V_{out} = 0.9 \text{ volt}$ の場合を考える。

$$\left. \begin{aligned} V_B &= E_g - V_p - V_n - V_{out} ; \\ \Delta_n W_n &= \Delta_p W_p ; \\ V_B &= \frac{1}{2\epsilon_{si}} (\Delta_n W_n^2 + \Delta_p W_p^2) \end{aligned} \right\} \text{の関係を得る。}$$

- ⑦ $W_p = \frac{\Delta_n W_n}{\Delta_p}$;

$$2\epsilon_{si} V_B = \Delta_n W_n^2 + \Delta_p \left(\frac{\Delta_n W_n}{\Delta_p} \right)^2$$

$$= \Delta_n \left(1 + \frac{\Delta_n}{\Delta_p} \right) W_n^2 ;$$

$$W_n = \sqrt{\frac{(2)(\epsilon_{si})(V_B)}{\Delta_n \left(1 + \frac{\Delta_n}{\Delta_p} \right)}} \quad \text{--- (A) を得る。}$$

- ⑩ Δ_{p2} の値を適宜に決める!!
 $\Delta_{p2} > \Delta_p$ であり。 $W_2 = W_{n2} - W_p$ の関係
 に、なる。 $X = X_2$ 又は $X = X_3$ の範囲内。
 W_{p1} と W_{n2} が一致する。 $W_2 = W_{p1} + W_{n2}$
 であり。 Δ_{p2} と Δ_{n2} の値を決定する。

- ⑪ $X = X_1$ 又は $X = X_3$ での電圧 $\Delta(X) = \Delta_{p2}$ であり。
 $0 < X < W_0$ での $\Delta(X) = \Delta_{p2}$ であり。
 $V_{p2} = \pm T \ln\left(\frac{\Delta_{p2}}{\Delta_p}\right)$ であり。
 したがって $V_{B2} + V_{p2} = V_B + V_p$ であり
 $V_{B1} = (V_B + V_p) - V_{p2}$ であり。

ダブル接合Pinned Photodiode型太陽電池

JPA2020-131313 (JP6828108)参照

荷電移動距離 flow-chart の参考. ③/4

⑫ $W_2 = W_{NW} - W_p$ とする.

$w_{p2} + w_{n2} = w_2$ とする.

また $(D_{n2})(w_{n2}) = (D_{p2})(w_{p2})$ かつ.

$V_{B1} = \frac{1}{2\epsilon_s} (D_{n2} w_{n2}^2 + D_{p2} w_{p2}^2)$ の関係から.

また $D_{n2} = (D_{p2})(w_{p2}) / (w_{n2})$ とする.

$w_{n2} = w_2 - w_{p2}$ とする.

$D_{n2} = (D_{p2})(w_{p2}) / (w_2 - w_{p2})$ とする.

$V_{B2} = \frac{1}{2\epsilon_s} \left[\frac{(D_{p2})(w_{p2})}{(w_2 - w_{p2})} (w_2 - w_{p2})^2 + D_{p2} w_{p2}^2 \right]$ とする.

$V_{B2} = \frac{1}{2\epsilon_s} [(D_{p2})(w_{p2})(w_2 - w_{p2}) + D_{p2} w_{p2}^2]$ とする.

$(2\epsilon_s)V_{B2} = (D_{p2})(w_{p2})(w_2)$ とする.

よって $w_{p2} = \frac{2\epsilon_s V_{B2}}{(D_{p2})(w_2)}$ とする. ⑬

n	区間	$\rho(x)$	$v(x)$	($x_1 = x_4$)
1	$0 < x < x_1$	$-\rho_{pp}$	0	$x_1 = w_0$
2	$x_1 < x < x_2$	$-\rho_{p2}$	v_{p1}	$x_2 = x_1 + w_1$
3	$x_2 < x < x_3$	$-\rho_{p2}$	$v_{p1} + (D_{p2})(x - x_2)^2 / 2\epsilon_s$	$x_3 = x_2 + w_{p1}$
4	$x_3 < x < x_4$	D_{n2}	$v_{M1} - (D_{n2})(x - x_3)^2 / 2\epsilon_s$	$x_4 = x_3 + w_{n1}$
5	$x_4 < x < x_5$	D_{n2}	$v_{M1} - (D_{n2})(x - x_4)^2 / 2\epsilon_s$	$x_5 = x_4 + w_{n1}$
6	$x_5 < x < x_6$	$-\rho_p$	$v_p + (D_p)(x - x_5)^2 / 2\epsilon_s$	$x_6 = x_5 + w_p$
7	$x_6 < x < x_7$	$-\rho_p$	v_p	$x_7 = w_0 - w_6$
8	$x_7 < x < x_8$	$-\rho_{pp}$	0	

ダブル接合Pinned Photodiode型太陽電池

JPA2020-131313 (JP6828108)参照

荷電移動距離 flow-chart の参考. ④/4

⑬ At $x = x_3$, $x_3 - x_2 = w_{p1}$, $x_4 - x_3 = w_{n1}$;

$v_{p1} + (D_{p2})(x_3 - x_2)^2 / 2\epsilon_s$

$= v_{M1} - (D_{n2})(x_4 - x_3)^2 / 2\epsilon_s$;

$v_{p1} + (D_{p2})(w_{p1})^2 / 2\epsilon_s = v_{M1} - (D_{n2})(w_{n1})^2 / 2\epsilon_s$;

$V_{B2} = \frac{1}{2\epsilon_s} [(D_{p2})(w_{p1})^2 + (D_{n2})(w_{n1})^2] = v_{M1} - v_{p1}$;

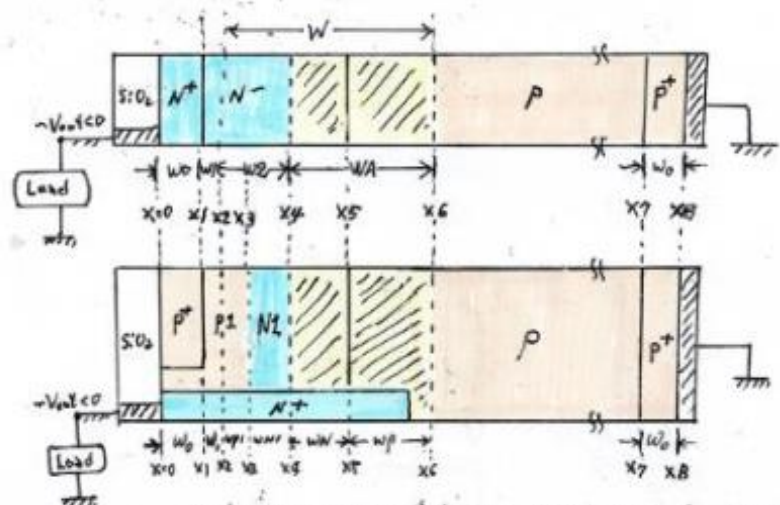
$v_{M1} = V_{B2} + v_{p1}$ とする.

⑭ At $x = x_5$, $x_5 - x_4 = w_{n1}$, $x_6 - x_5 = w_p$;

$v_{M1} - (D_{n2})(w_{n1})^2 / 2\epsilon_s = v_p + (D_p)(w_p)^2 / 2\epsilon_s$;

$v_{M1} - v_p = \frac{1}{2\epsilon_s} [(D_{n2})(w_{n1})^2 + (D_p)(w_p)^2] = V_{B3}$;

$v_{M1} = V_{B3} + v_p$ とする.



p⁺p⁻n⁻-p⁺接合 Pinned Photodiode type Solar Cell
(Ref. JPA-2020-131313 特許第2)

ダブル接合Pinned Photodiode型太陽電池

JPA2020-131313 (JP6828108)参照

荷電移動速度 f_{low} の考慮 (3) / 4

(12) $n_2 = n_{n2} - n_p$ とする。

$np_2 + n_{n2} = n_2$ とする。

また $(D_{n2})(n_{n2}) = (D_{p2})(np_2)$ かつ

$V_{B1} = \frac{1}{2\epsilon_s} (D_{n1}n_{n1}^2 + D_{p1}np_1^2)$ の関係から

また $D_{n2} = (D_{p1})(np_2) / (n_{n2})$ とする。

$n_{n2} = n_2 - np_2$ とする。

$D_{n2} = (D_{p1})(np_2) / (n_2 - np_2)$ とする。

$V_{B2} = \frac{1}{2\epsilon_s} \left[\frac{(D_{p1})(np_2)}{(n_2 - np_2)} (n_2 - np_2)^2 + D_{p1}np_2^2 \right]$ とする。

$V_{B2} = \frac{1}{2\epsilon_s} \left[(D_{p1})(np_2)(n_2 - np_2) + D_{p1}np_2^2 \right]$ とする。

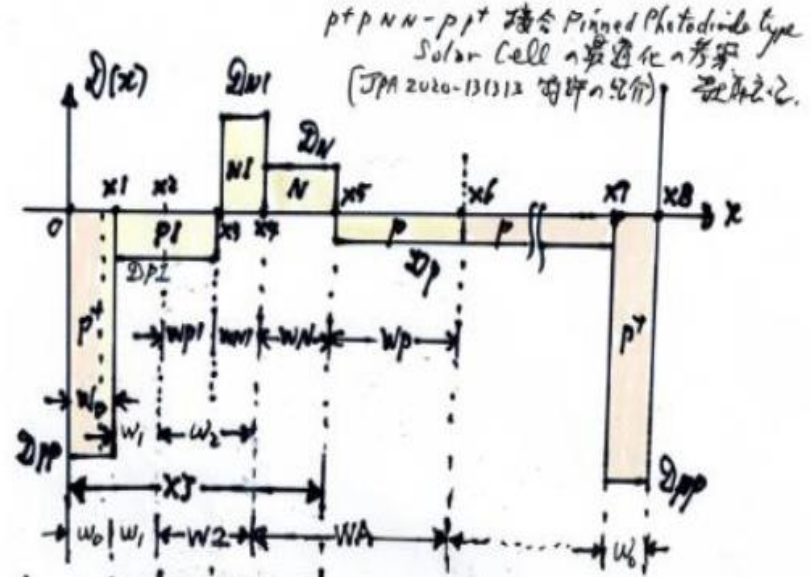
$(2\epsilon_s)V_{B2} = (D_{p1})(np_2)(n_2)$ とする。

よって $np_2 = \frac{2\epsilon_s V_{B2}}{(D_{p1})(n_2)}$ とする。 (B)

x	$E(x)$	$\Delta(x)$	$V(x)$	$(X1=X4)$
1	$0 < x < x_1$	$-\Delta_{pp}$	0	$x_1 = w_0$
2	$x_1 < x < x_2$	$-\Delta_{pz}$	V_{P1}	$x_2 = x_1 + w_1$
3	$x_2 < x < x_3$	$-\Delta_{pi}$	$V_{P1} + (D_{p2})(x - x_2)^2 / 2\epsilon_s$	$x_3 = x_2 + w_{p1}$
4	$x_3 < x < x_4$	D_{n2}	$V_{M1} - (D_{n2})(x - x_4)^2 / 2\epsilon_s$	$x_4 = x_3 + w_{n1}$
5	$x_4 < x < x_5$	D_N	$V_{M1} - (D_N)(x - x_4)^2 / 2\epsilon_s$	$x_5 = x_4 + w_N$
6	$x_5 < x < x_6$	$-\Delta_p$	$V_P + (D_p)(x - x_6)^2 / 2\epsilon_s$	$x_6 = x_5 + w_p$
7	$x_6 < x < x_7$	$-\Delta_p$	V_P	$x_7 = w_0 - w_6$
8	$x_7 < x < x_8$	$-\Delta_{pp}$	0	

ダブル接合Pinned Photodiode型太陽電池

JPA2020-131313 (JP6828108)参照



ダブル接合Pinned Photodiode型太陽電池

JPA2020-131313 (JP6828108)参照

- (1) $DP=1000.000000$, $DN=1000.000000$, $DPP=100000000.000000$, $DNN=100000000.000000$;
 - (2) $VN=kT \cdot \ln(DNN/DN)=0.294731$, $VP=kT \cdot \ln(Dpp/DP)=0.294731$;
 - (3) $EG=1.110000$, $VN=0.294731$, $VP=0.294731$, $VBB=EG-VP-VN=0.520538$;
 - (5) $WNN=\sqrt{2 \cdot \epsilon_s \cdot VBB / DN / (1 + DN/DP)}=0.580783$, $WPP=DN \cdot WNN / DP=0.580783$, $Ww=1.161566$, $Xj=0.630783$;
 - (8) $WN=\sqrt{2 \cdot \epsilon_s \cdot VB / DN / (1 + DN/DP)}=0.279479$, $WP=DN \cdot WN / DP=0.279479$;
 $W=WN+WP=0.558959$, $W2=WNN-WN=0.301303$, $VM=VB+VP=0.415269$;
 - (11) $VM=VBB+VP=0.415269$, $DP1=10000.000000$, $VP1=0.235785$, $VB1=VM-VP1=0.179484$;
 - (13) $WP1=2 \cdot \epsilon_s \cdot VB1 / DP1 / W2=0.077202$, $WN1=W2-WP1=0.224102$, $DN1=DP1 \cdot WN1 / W1=3444.947795$;
- $X1=w_0=0.050000$
- $DPP=DNN=100000000$; $X1=0.05$; $X2=0.10$;
- $X2=X1+W1=0.100000$
- $X3=X2+WP1=0.177202$
- $X4=X3+WN1=0.401303$
- $X5=X4+WN=0.680783$
- $X6=X5+WP=0.960262$
- $X7=XB-W0=19.950000$
- $W2=WNN-WN=0.301303$;
- $DP1=10000$; $X3=0.177202$;
- $DN1=3445$; $X4=XM=0.401303$; $VM=0.415269$
- $DN=1000$; $X5=XM+WN=Xj=0.630783$
- $DP=1000$;

ダブル接合Pinned Photodiode型太陽電池

JPA2020-131313 (JP6828108)参照

```
(1) DP=1000.000000, DN=1000.000000, DPP=100000000.000000, DNN=100000000.000000 ;
(2) VN=kT*ln(DNN/DN)=0.294731, VP=kT*ln(Dpp/DP)=0.294731 ;
(3) EG=1.110000, VN=0.294731, VP=0.294731, VBB=EG-VP-VN=0.520538 ;
(5) WNN=sqrt(2*Esi*VBB/DN/(1+DN/DP))=0.580783, WPP=DN*WNN/DP=0.580783, WW=1.161566, XJ=0.630783 ;
(8) WN=sqrt(2*Esi*VB/DN/(1+DN/DP))=0.279479, WP=DN*WN/DP=0.279479 ;
    W=WN+WP=0.558959, W2=WNN-WN=0.301303, VM=VB+VP=0.415269 ;
(11) VM=VBB+VP=0.415269, DP1=10000.000000, VP1=0.235785, VB1=VM-VP1=0.179484 ;
(13) WP1=2*Esi*VB1/DP1/W2=0.077202, WN1=W2-WP1=0.224102, DN1=DP1*WP1/WN1=3444.947795 ;
X1=W0=0.050000      DPP=DNN=100000000 ; X1=0.05 ; X2=0.10;
X2=X1+W1=0.100000   W2=WNN-WN=0.301303;
X3=X2+WP1=0.177202 DP1=10000; X3=0.177202;
X4=X3+WN1=0.401303 DN1=3445 ;X4=XM=0.401303;VM=0.415269
X5=X4+WN=0.680783  DN =1000 ;X5=XM+WN=XJ=0.630783
X6=X5+WP=0.960262  DP =1000 ;
X7=XB-W0=19.950000
```

P+PNN-PP+ junction ダブル接合Pinned Photodiode型太陽電池

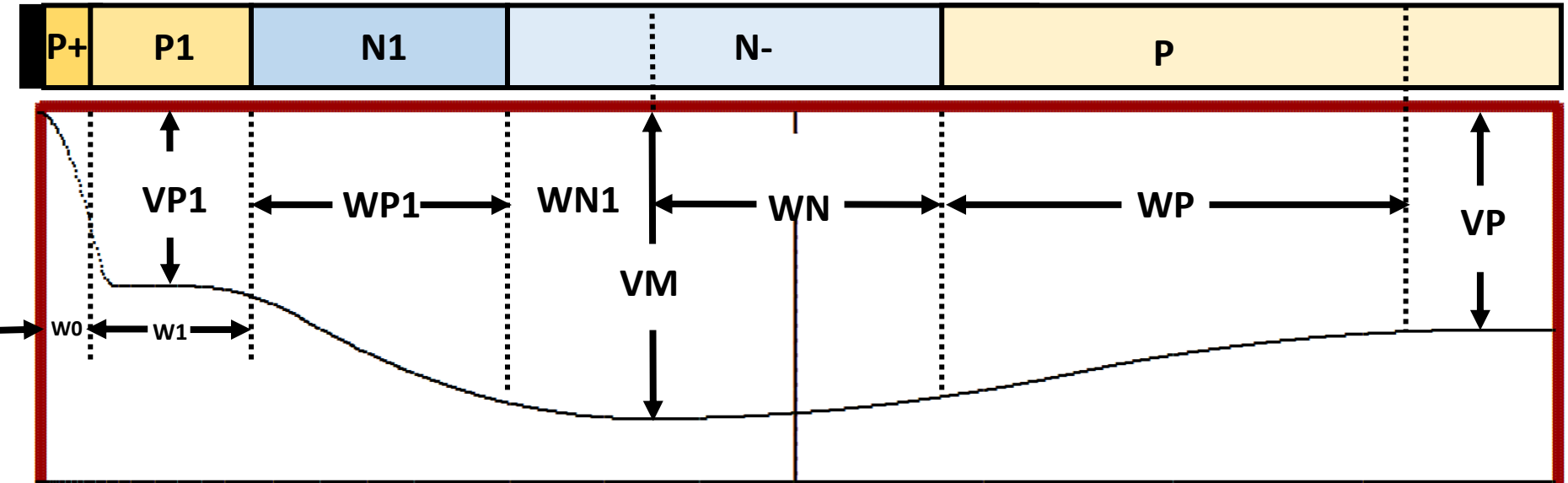
Depletion Approximation

JPA2020-131313 (JP6828108)参照

[2023 11 24 Pinned Photodiode type Solar Cell by Yoshiaki Hagiwara Slides.pdf](#)

 ** Graph Plot of Potential Voltage V(X) { Xmin = 0 , Xmax = 1 , Vmin = 0 , Vmax = 1 ;} **

 P+PNN-PP+ Pinned Photodiode Type Solar Cell ; DN=1000;XJ=0.630783;DP=-1000;WN=0.279479;
 Doping Levels = { DPP=-100000000, DP1=-10000, DN1=3445, DN=1000, DP=-1000, DPP=-100000000 ;}
 Minimum Potential = { VM=0.415269, XM=0.490866, WW=WNN+WPP=1.161566, W=WN+WP=0.558959 ;}
 Depletion Width = { WNN=WPP=0.580783, WN=WP=0.279479, WP1=0.077202, WN1=0.224102 ;}



[C2024 02 15 Source Code File \(a.c\)](#)

[C2024 02 15 補助 input data file \(z1.txt\)](#)

[C2024 02 15 Output File \(A.txt\)](#)

[C2024 02 15 Output Graph Plot \(G1.html\)](#)

これは空乏層近似による解析解の計算結果です。

DPP=DNN=100000000 ; X1=0.05 ; X2=0.10;
 W2=WNN-WN=0.301303;
 DP1=10000; X3=0.177202;
 DN1=3445 ;X4=XM=0.401303;VM=0.415269
 DN =1000 ;X5=XM+WN=XJ=0.630783
 DP =1000 ;

ダブル接合Pinned Photodiode型太陽電池

[JPA2020-131313 \(JP6828108\)参照](#)

[C2024_02_15.mp4](#)

JPA2020-131313特許で公開しているダブル接合型太陽電池の製造プロセスの理論解析数値計算プログラムを公開します。ぜひ関心を持っていただき資料を吟味精査しご支援アドバイスをお願いもうしあげます。Pinned Photodiodeの構造特許はもう有効期限がとっくに切れており中国企業も台湾企業も韓国企業も国内の他の企業も簡単に製造する技術を保持しております。私の提案するPinned Photodiode型太陽電池は1980年代のプロセス装置で充分生産可能です。

今、添付に資料は、半導体産業に関心を持ってくれる若い大学2年～3年の学生に説明し理解し半導体の面白さと必要性を理解して戦力になってほしいと希望します。

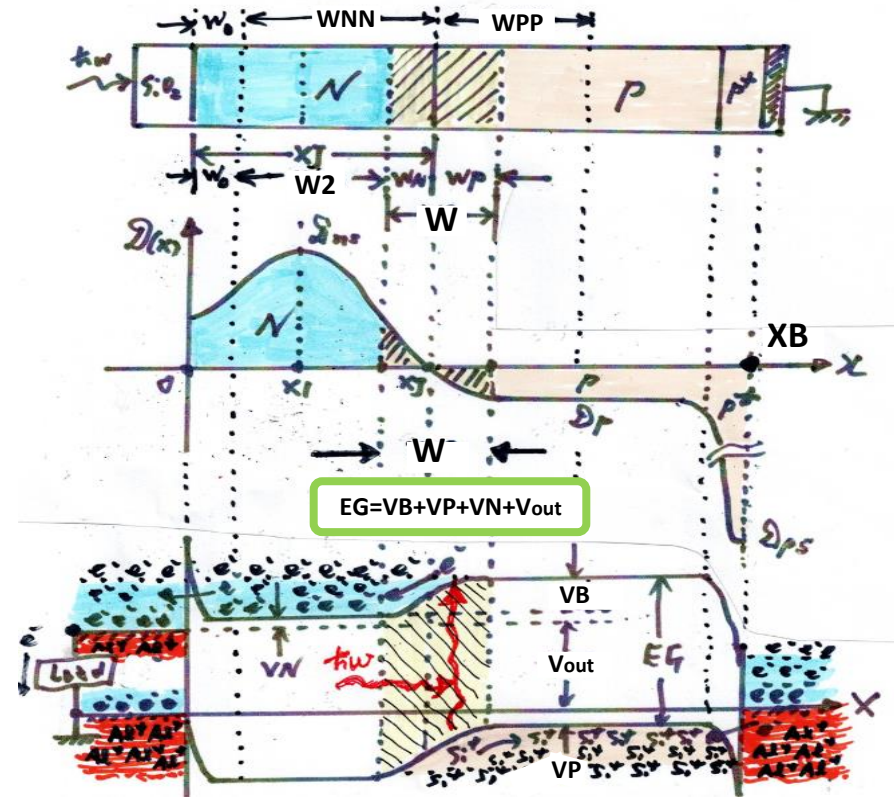
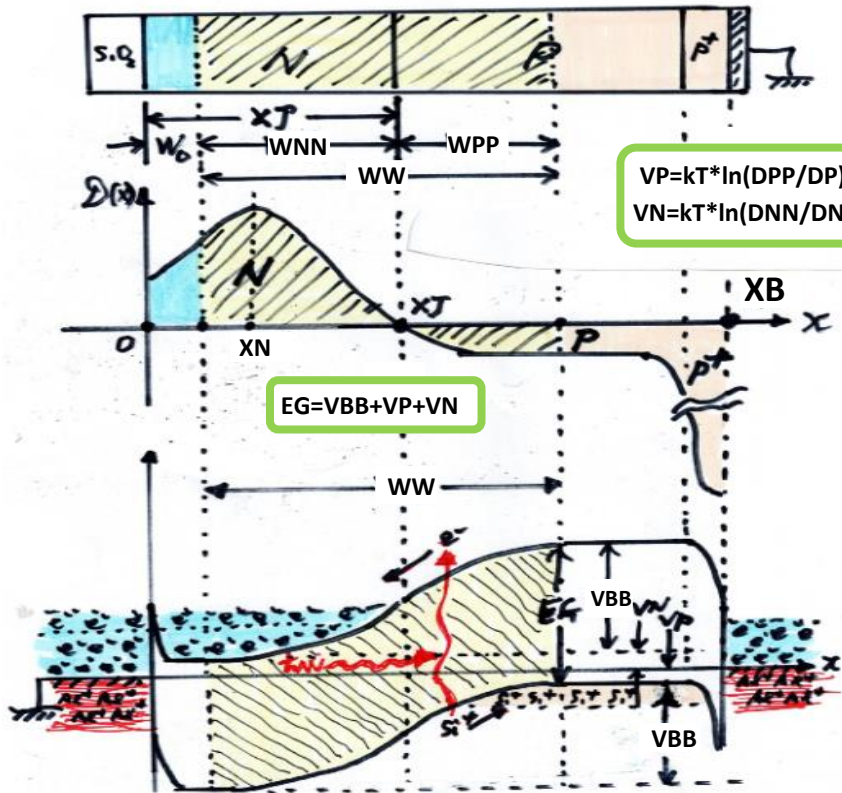
半導体デバイス物理も理解しC言語などパソコンソフトも両刀武器を使いこなせる宮本武蔵のような両刀使いの若い技術者が半導体産業ではたいへん必要としています。

もしかして大きく化けるかもと、広く人類の共通財産として利用していただけることを切に希望します。試作し挑戦する価値はあると感じますが、いかがでしょうか???

[2023_11_24_Pinned_Photodiode_type_Solar_Cell_by_Yoshiaki_Hagiwara_Slides.pdf](#)

●従来のNP接合型太陽電池の構造は単純で簡単に最適化が可能である。

まず、従来の単純構造のN-P接合型太陽電池を最適化して、 DP, DN, WPP, WNN, WP, WN の値を決定する。



まず基板濃度(DP)をできるだけ薄くして、表面のN層の濃度(DN)も薄くして、接合の深さ(XJ)をできるだけ深く形成する。光が照射されない時(出力ゼロの時)の、最大値をとる有効変換領域(空乏層)の幅(W1)が決まる。

次に光の照射が最大になる時の有効変換領域(空乏層)の幅(W2)を決定する。W2 < W1となる。Pタイプの基板濃度(DP)と表面のN層の濃度(DN)から、それぞれの空乏層幅(WPとWN)が決まる。シリコンの誘電率を $\epsilon_{si} = 648 / (\text{volt} \cdot \mu\text{m})$ とすると、空乏層近似を使い、次の各関係式を得る：

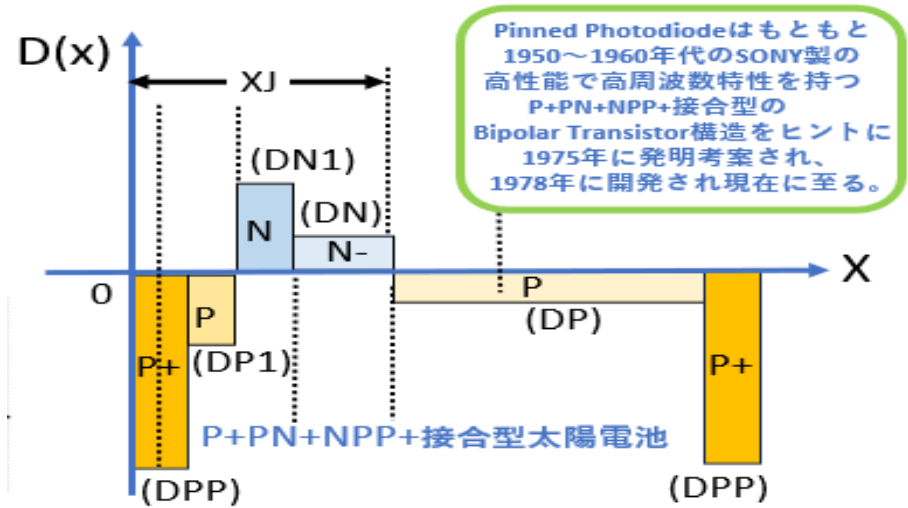
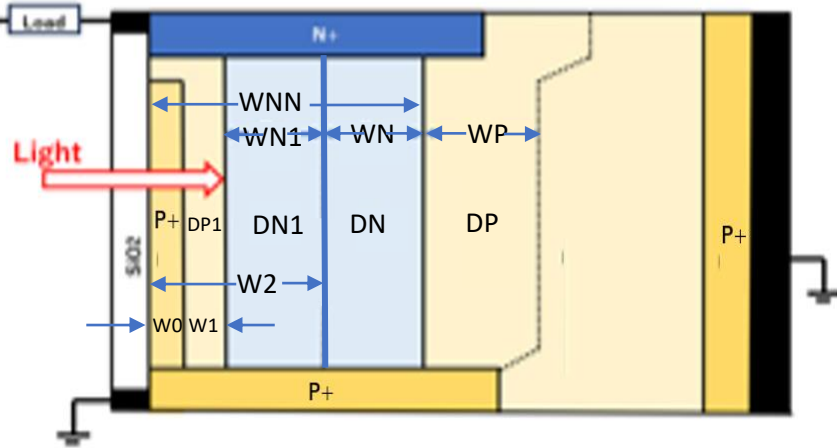
$$(2)(\epsilon_{si})(VB) = (DP)(WP) + (DN)(WN); (DP)(WP) = (DN)(WN); W2 = WN + WP;$$

これを解き、次の関係式を得る： $WN = \sqrt{(2)(\epsilon_{si})(VB) / (DN) / (1 + DN/DP)}$; $WP = (WN)(DN) / (DP)$ 。

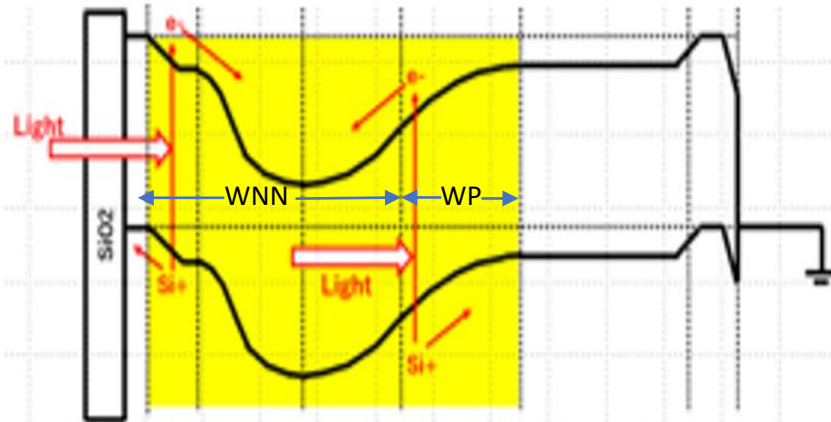
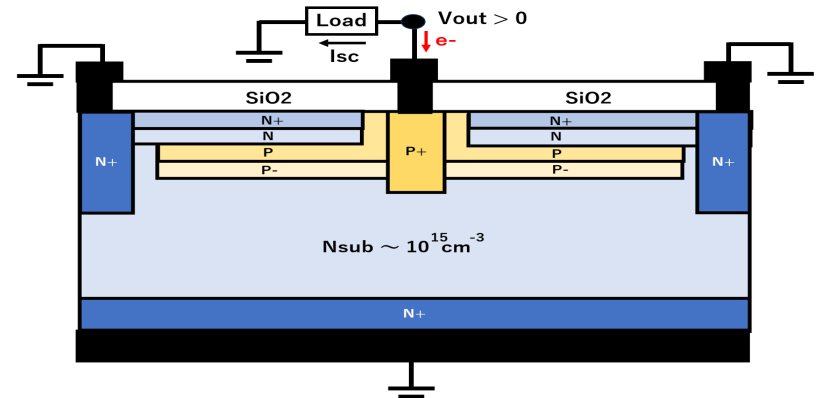
●P+PNN-PP+とN+NPP-NN+のダブル接合 Pinned Photodiode型太陽電池の最適化。

まず、従来の単純構造のN-P接合型太陽電池を最適化して、DP, DN, WPP, WNN, WP, WNの値を決定する。

Pinned Photodiode type Solar Cell defined in JPA2020-131313



実際の試作ではNタイプ基板を使用する。



$$W2 = W0 + W1 + WN1 ; W = WN + WP ;$$

$$\text{Quantum Efficiency} \sim (WNN + WP) = (W2 + WN + WP)$$

●Vout = 0.4 volt として、WP = WN ~ 0.3 μm とし、表面P+領域の深さ Xsも 0.3 μm 程度となる様に実際の各濃度の値を調整します。接合の深さは XJ = 2WN + Wo ~ 0.9 μm 程度になる様にして、実際の装置のイオン打ち込みエネルギーの可能な範囲に調整します。かなり微妙調整が必要です。

- 基板濃度 (DP) はできるだけ薄いのが望ましい。
- また基板抵抗値が大きくなるので、基板の厚さを工程の最後に KOH液などでエッチングして薄くする技術が必要が必要となる。

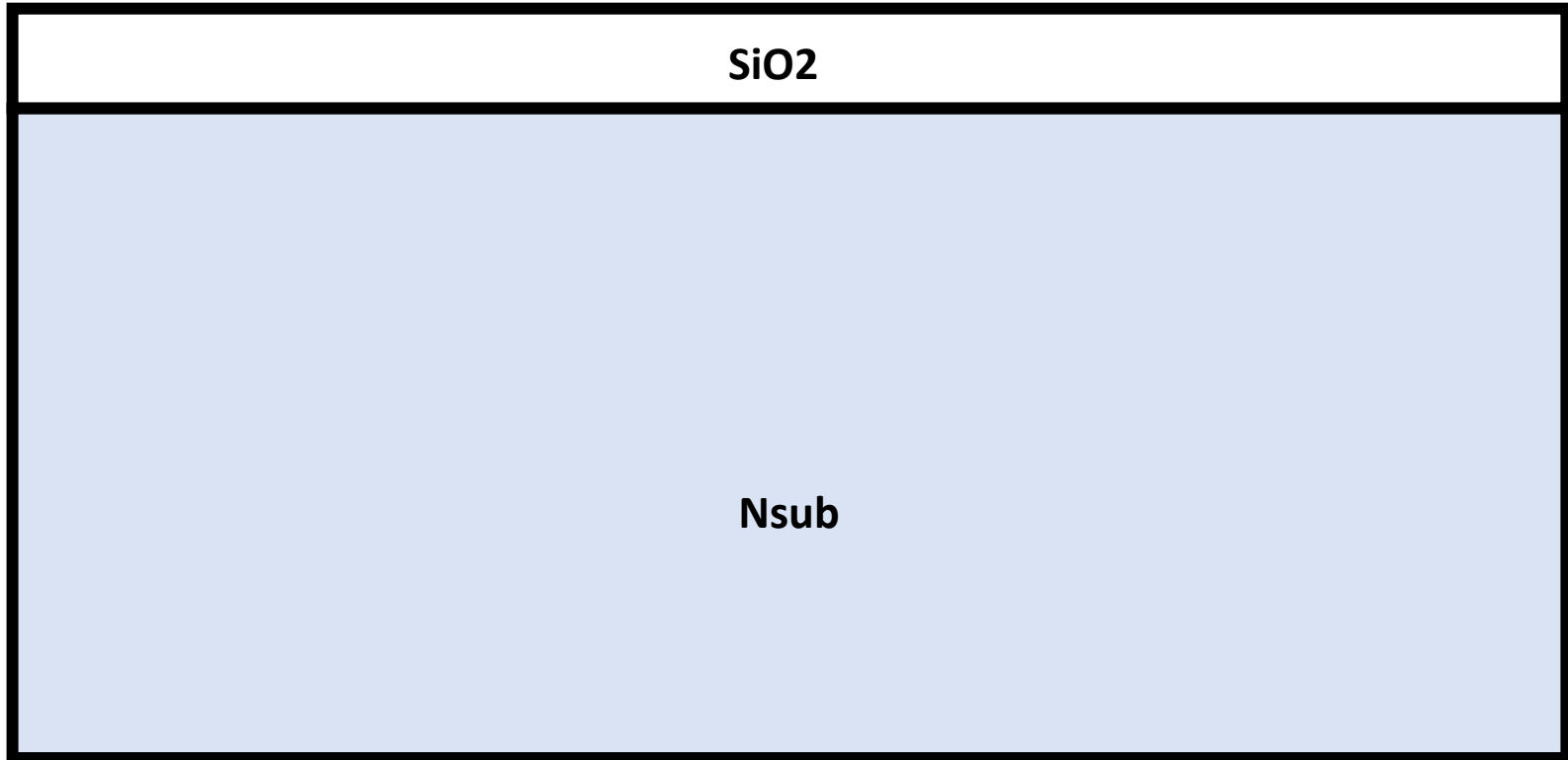
Step001



Nsub

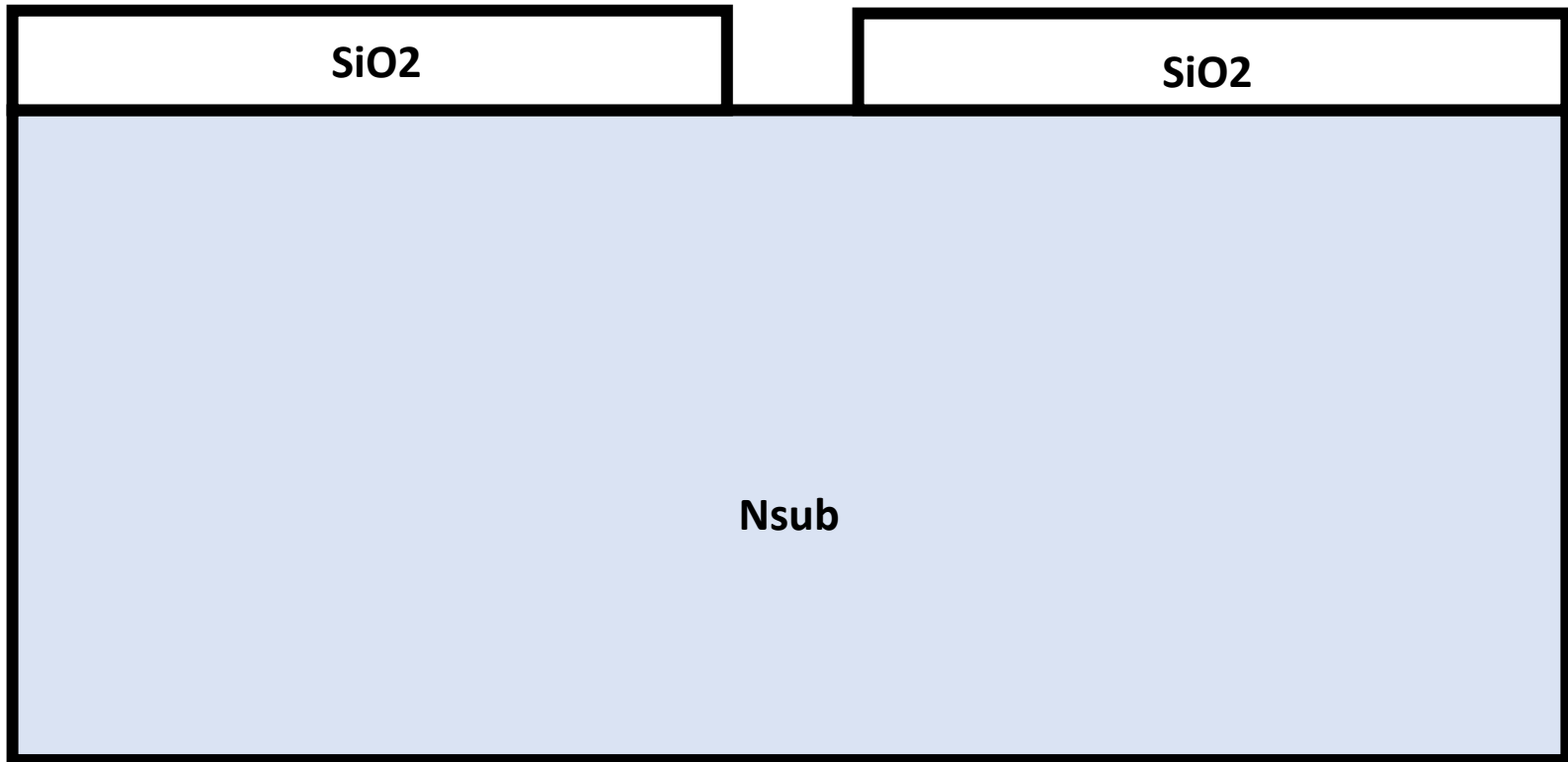
- 基板濃度 (DP) はできるだけ薄いのが望ましい。
- 最初に出力端子部分 (P+領域) を (熱拡散でもOK) 形成する。

Step002



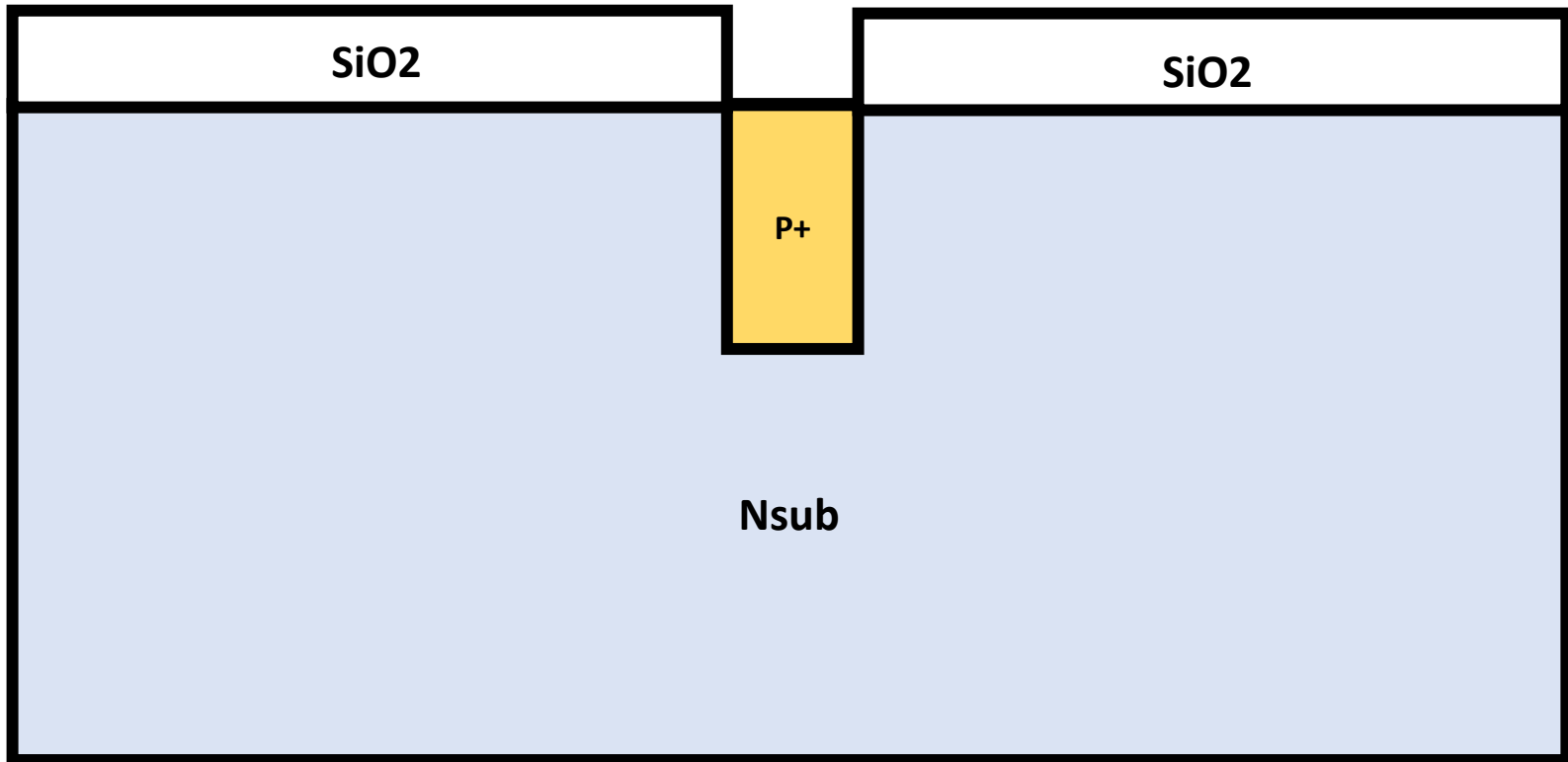
- 基板濃度 (DP) はできるだけ薄いのが望ましい。
- 最初に出力端子部分 (P+領域) を (熱拡散でもOK) 形成する。

Step003



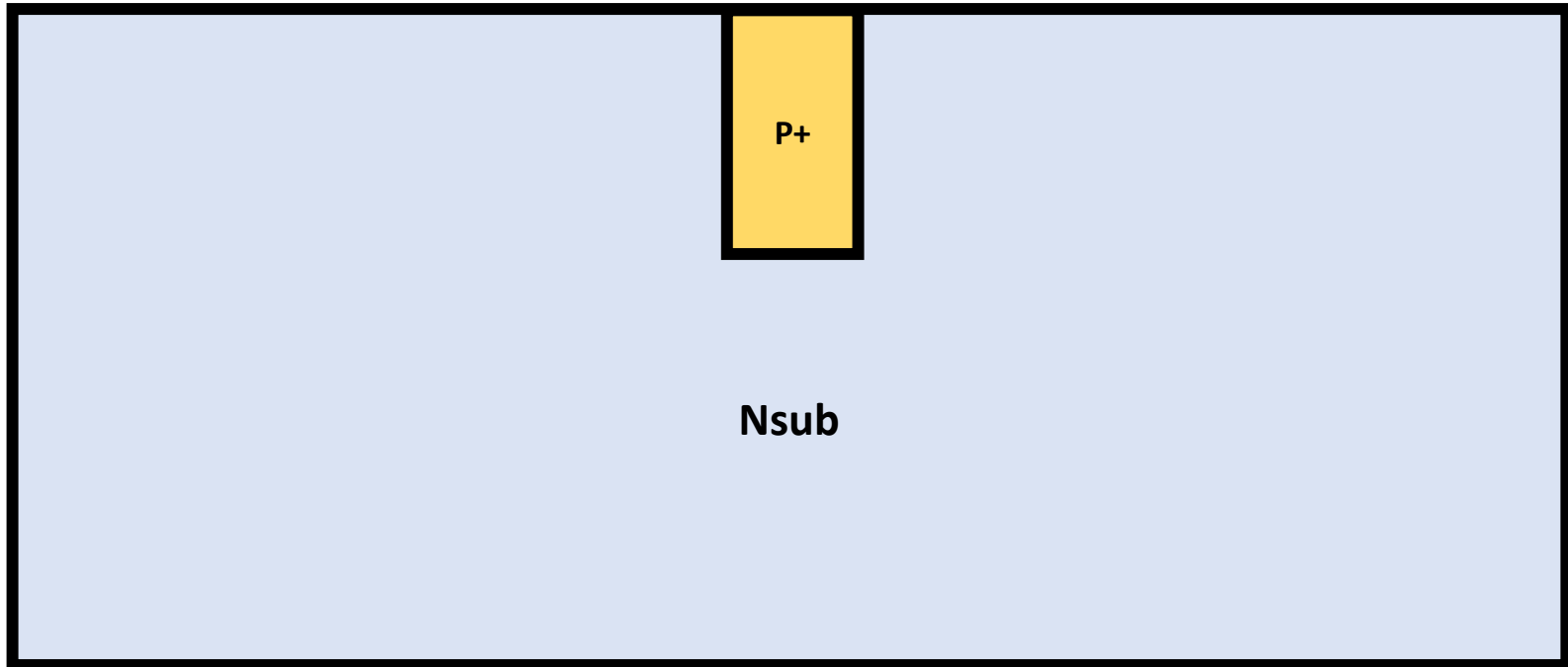
- 基板濃度 (DP) はできるだけ薄いのが望ましい。
- 最初に出力端子部分 (P+領域) を (熱拡散でもOK) 形成する。

Step004



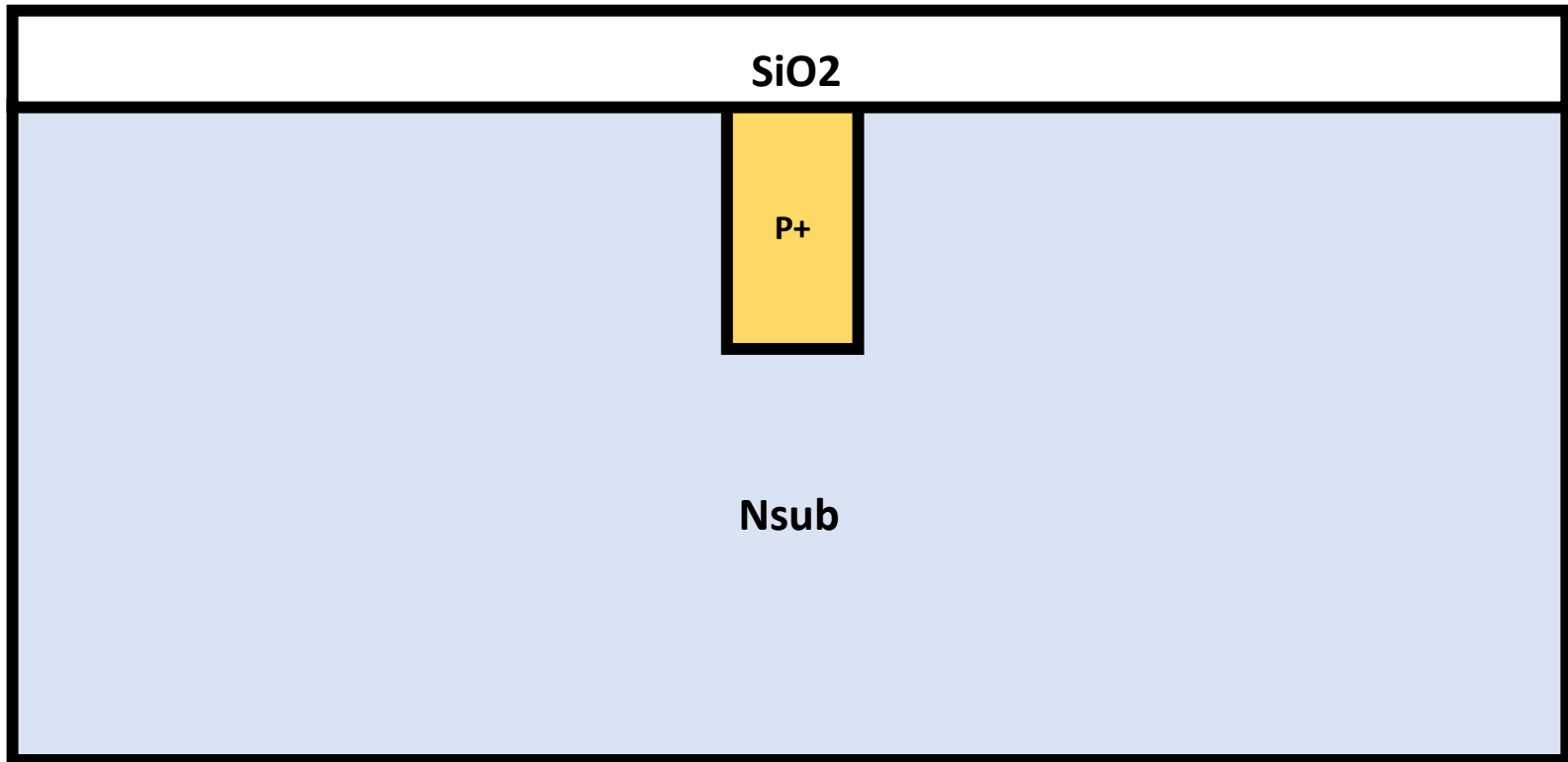
- 基板濃度 (DP) はできるだけ薄いのが望ましい。
- 最初に出力端子部分 (P+領域) を (熱拡散でもOK) 形成する。

Step005



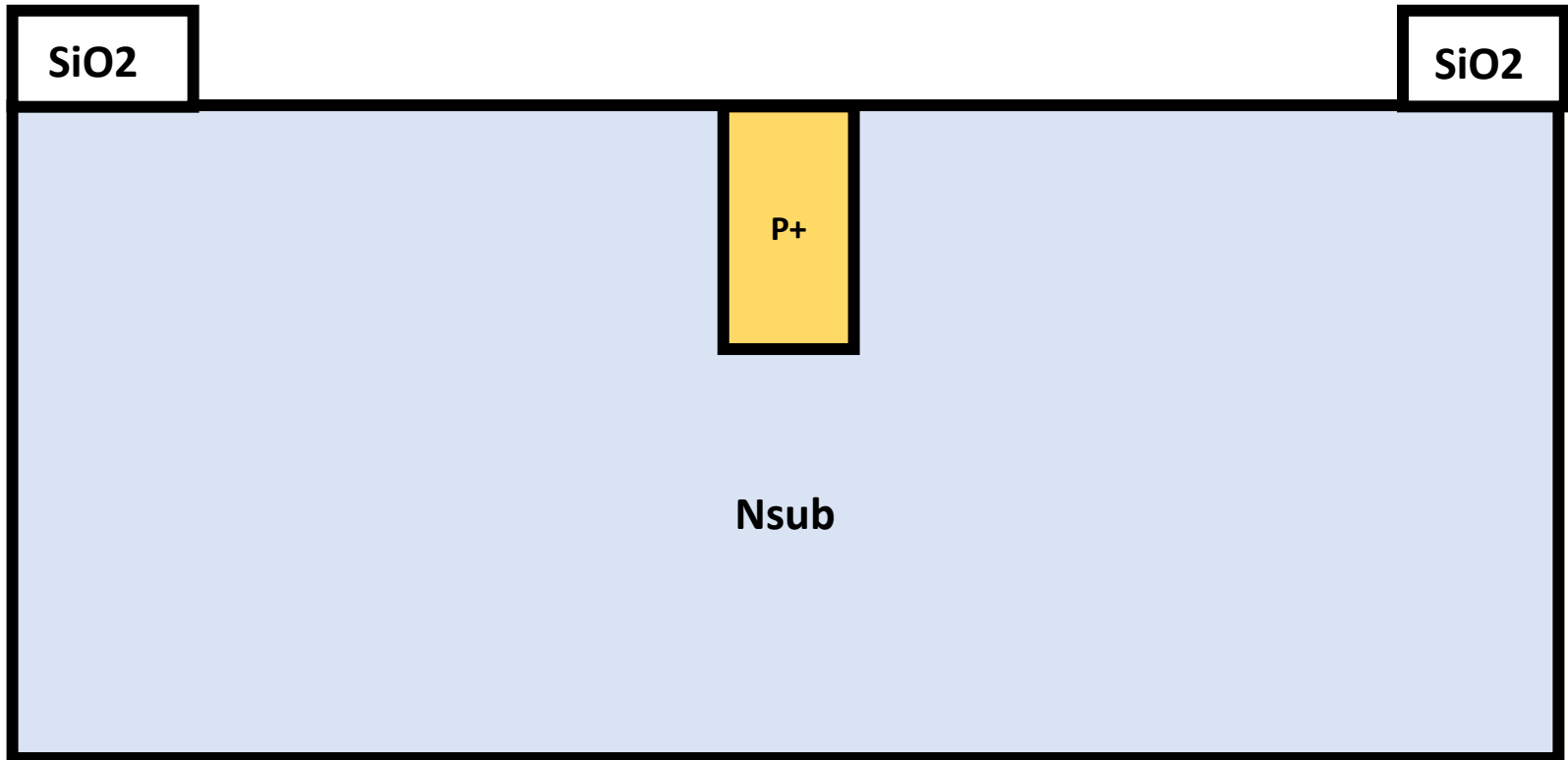
- 基板濃度 (DP) はできるだけ薄いのが望ましい。
- 最初に出力端子部分 (P+領域) を (熱拡散でもOK) 形成する。
- 次に光電変換領域となる 完全空乏化されるPP-層の領域を深く形成する。

Step006



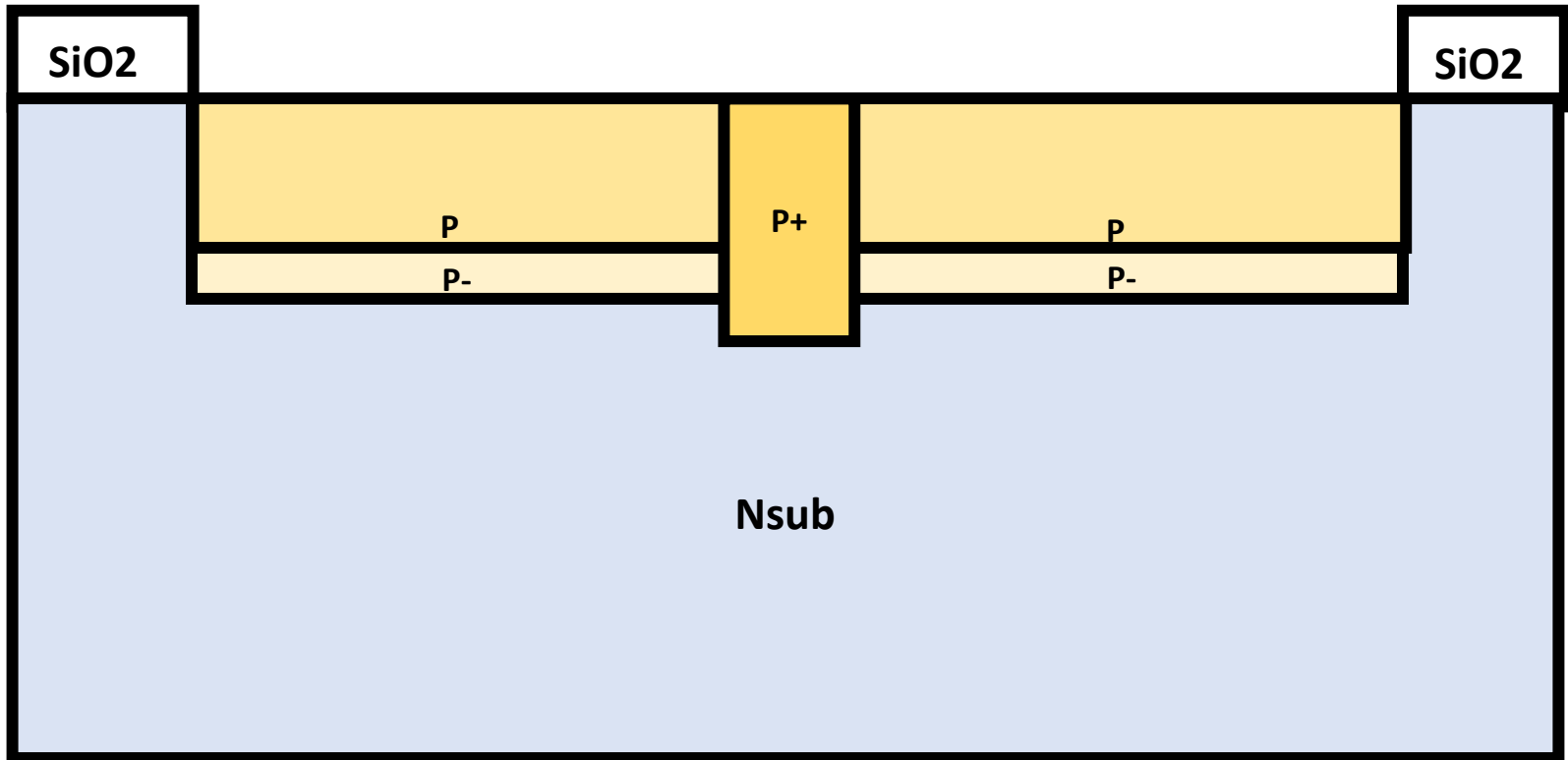
- 基板濃度 (DP) はできるだけ薄いのが望ましい。
- 最初に出力端子部分 (P+領域) を (熱拡散でもOK) 形成する。
- 次に光電変換領域となる 完全空乏化されるPP-層の領域を深く形成する。

Step007



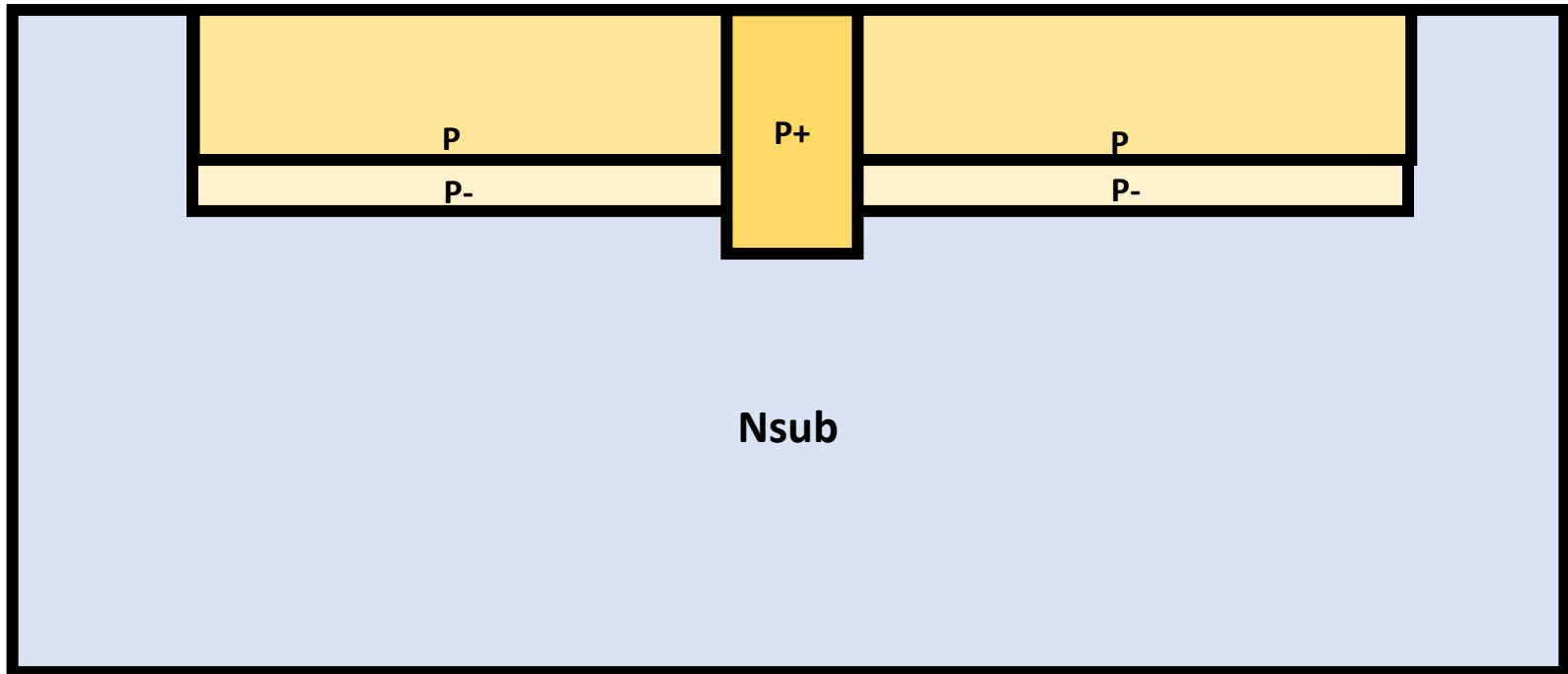
- 基板濃度 (DP) はできるだけ薄いのが望ましい。
- 最初に出力端子部分 (P+領域) を (熱拡散でもOK) 形成する。
- 次に光電変換領域となる 完全空乏化されるPP-層の領域を深く形成する。

Step008



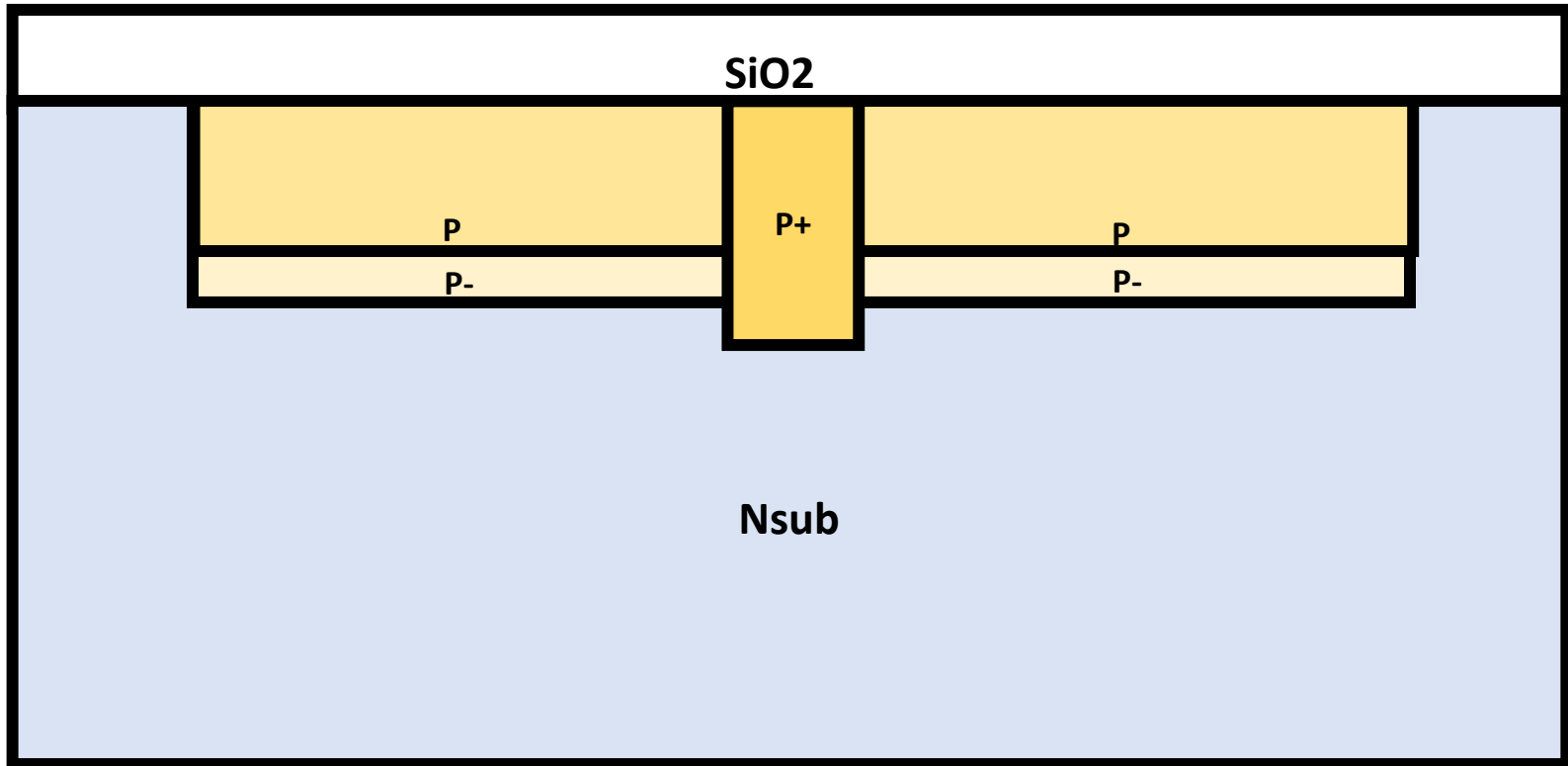
- 基板濃度 (DP) はできるだけ薄いのが望ましい。
- 最初に出力端子部分 (P+領域) を (熱拡散でもOK) 形成する。
- 次に光電変換領域となる 完全空乏化されるPP-層の領域を深く形成する。

Step009



- 基板濃度 (DP) はできるだけ薄いのが望ましい。
- 最初に出力端子部分 (P+領域) を (熱拡散でもOK) 形成する。
- 次に光電変換領域となる 完全空乏化されるPP-層の領域を深く形成する。

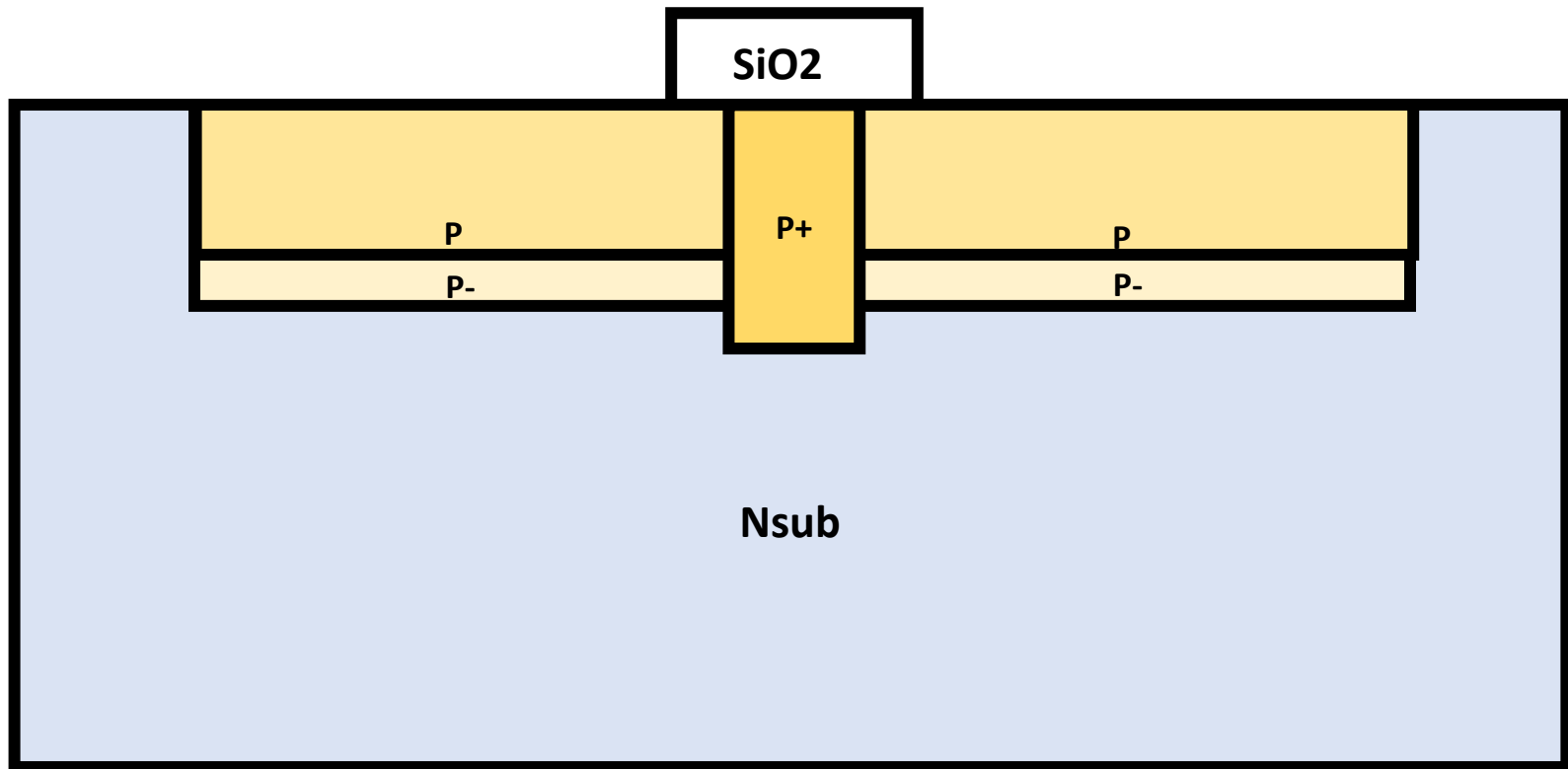
Step010



- 次に短波長青色光の光電変換領域となる N+N層の領域を受光表面近傍に形成する。

- 基板濃度 (DP) はできるだけ薄いのが望ましい。
- 最初に出力端子部分 (P+領域) を (熱拡散でもOK) 形成する。
- 次に光電変換領域となる 完全空乏化されるPP-層の領域を深く形成する。

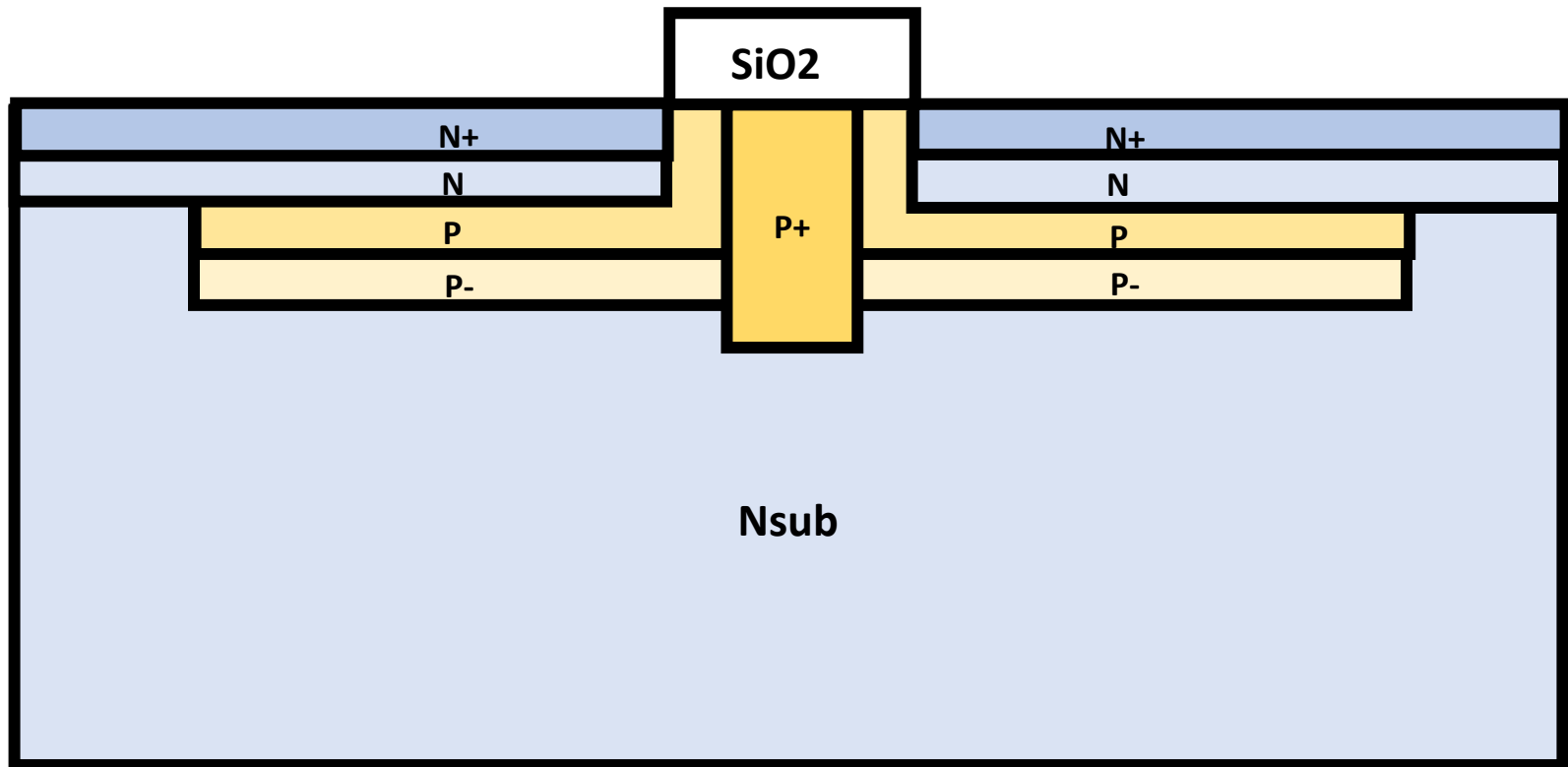
Step011



- 次に短波長青色光の光電変換領域となる N+N層の領域を受光表面近傍に形成する。

- 基板濃度 (DP) はできるだけ薄いのが望ましい。
- 最初に出力端子部分 (P+領域) を (熱拡散でもOK) 形成する。
- 次に光電変換領域となる 完全空乏化されるPP-層の領域を深く形成する。

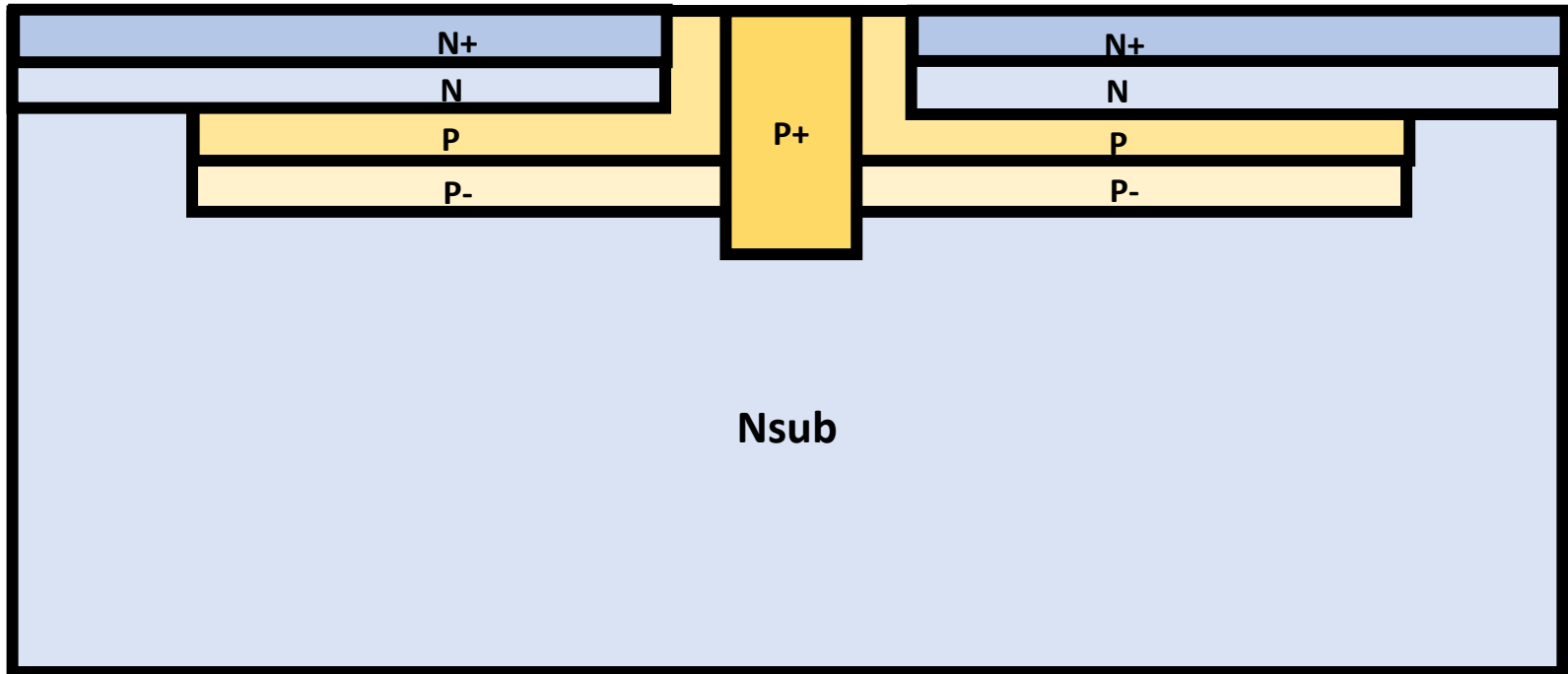
Step012



- 次に短波長青色光の光電変換領域となる N+N層の領域を受光表面近傍に形成する。

- 基板濃度 (DP) はできるだけ薄いのが望ましい。
- 最初に出力端子部分 (P+領域) を (熱拡散でもOK) 形成する。
- 次に光電変換領域となる 完全空乏化されるPP-層の領域を深く形成する。

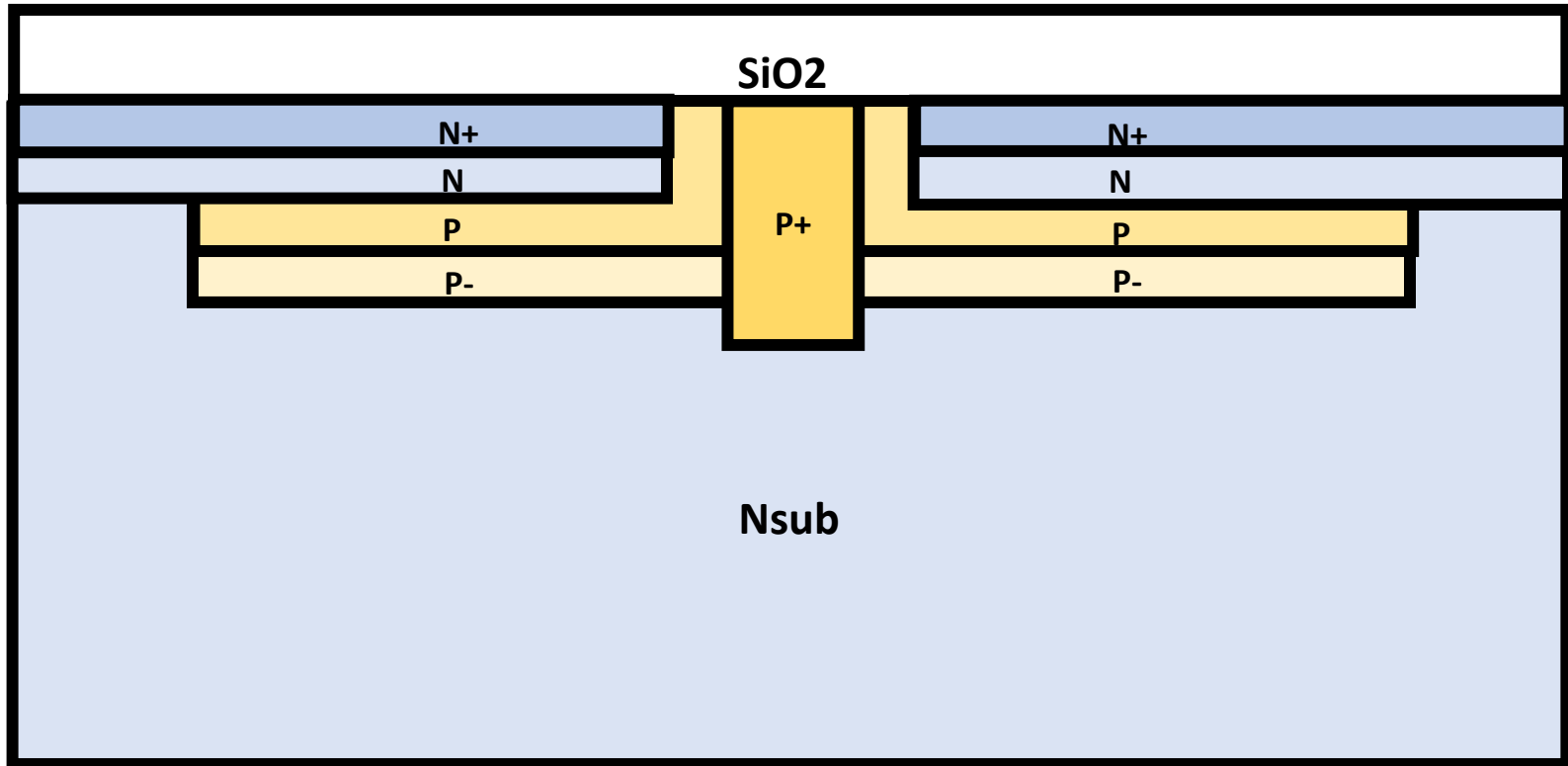
Step013



- 次に短波長青色光の光電変換領域となる N+N層の領域を受光表面近傍に形成する。

- 基板濃度 (DP) はできるだけ薄いのが望ましい。
- 最初に出力端子部分 (P+領域) を (熱拡散でもOK) 形成する。
- 次に光電変換領域となる 完全空乏化されるPP-層の領域を深く形成する。

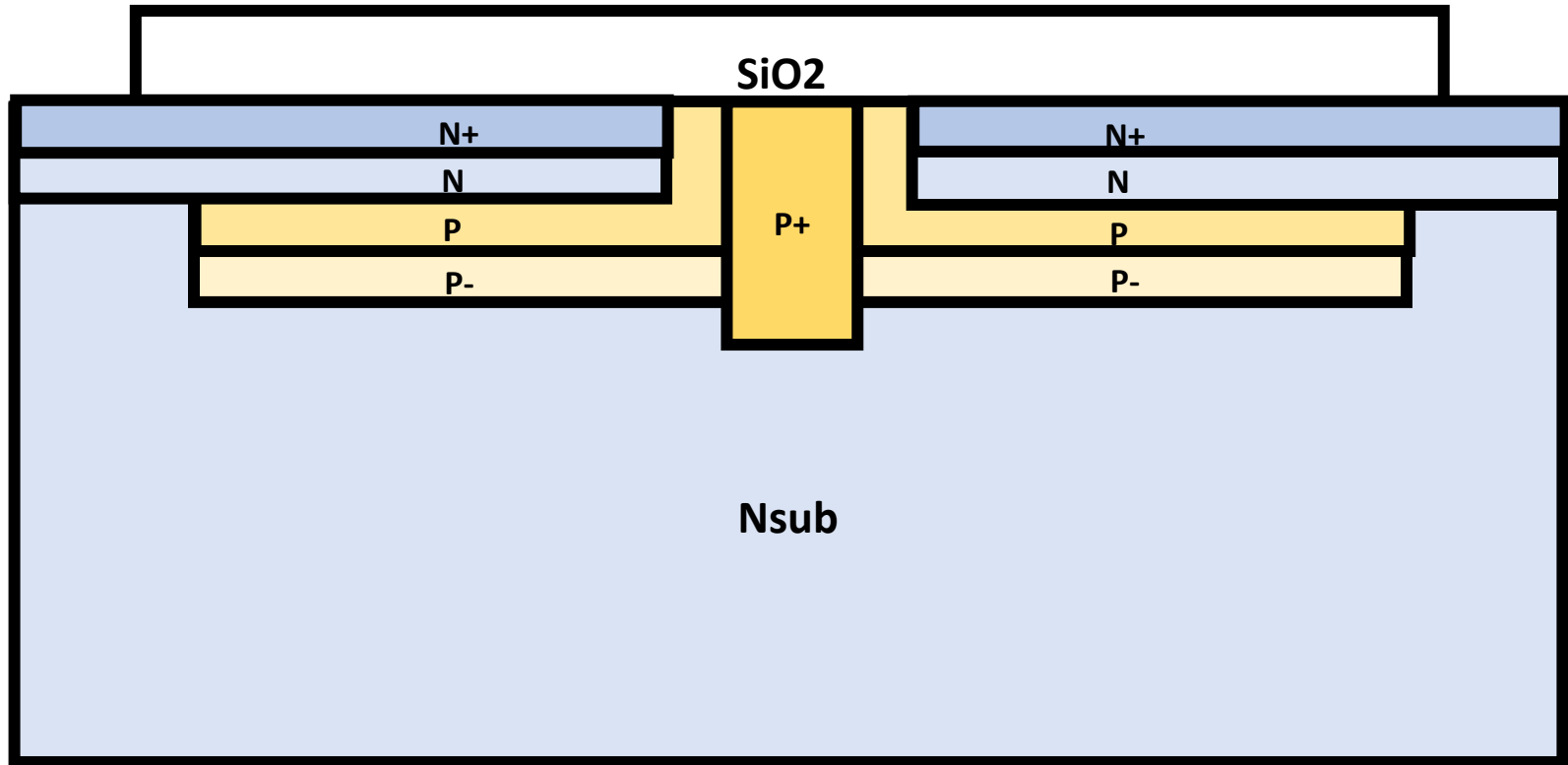
Step014



- 次に短波長青色光の光電変換領域となる N+N層の領域を受光表面近傍に形成する。

- 基板濃度 (DP) はできるだけ薄いのが望ましい。
- 最初に出力端子部分 (P+領域) を (熱拡散でもOK) 形成する。
- 次に光電変換領域となる 完全空乏化されるPP-層の領域を深く形成する。

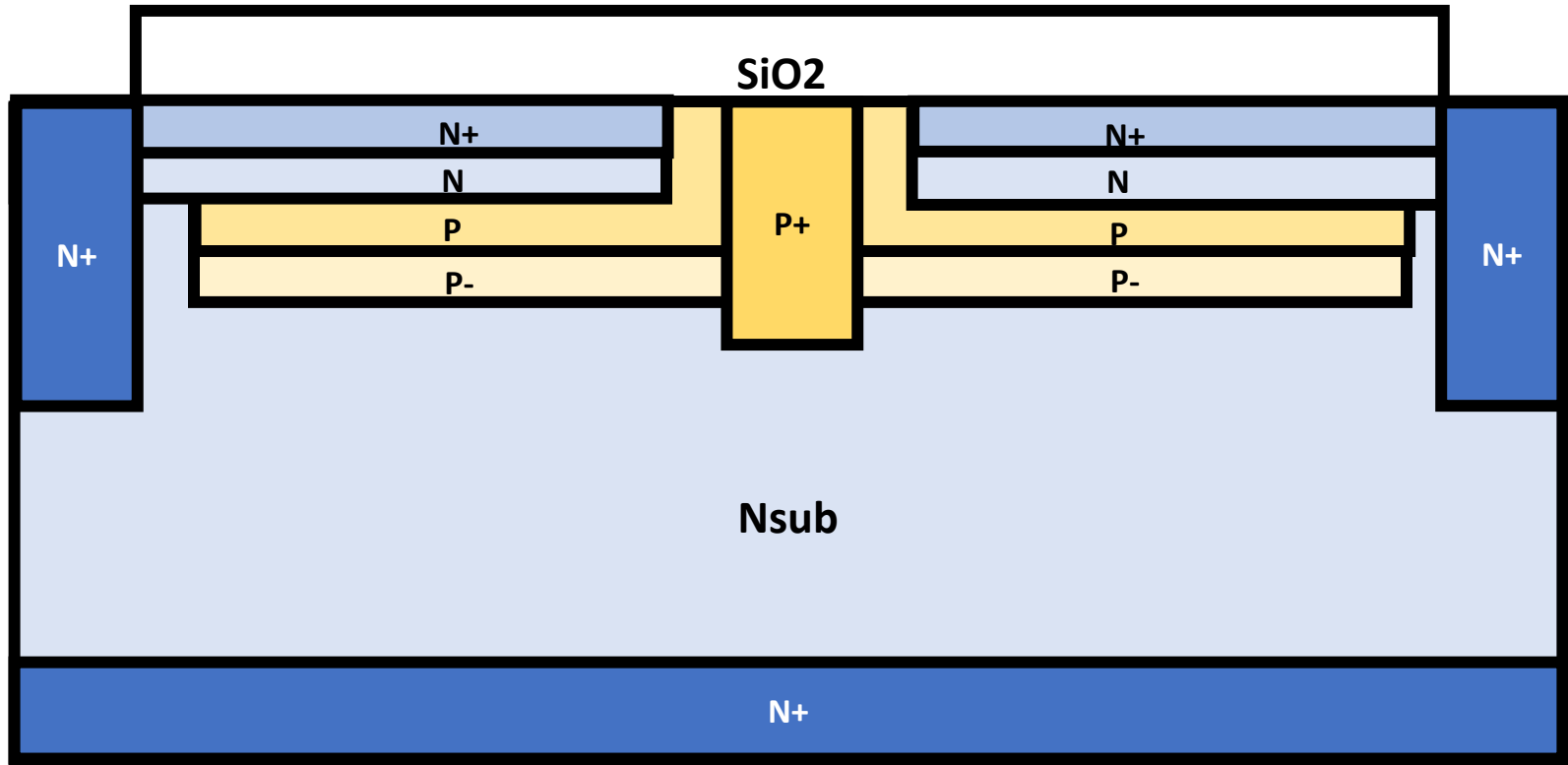
Step015



- 次に短波長青色光の光電変換領域となる N+N層の領域を受光表面近傍に形成する。
- 次に周辺と裏面に高い濃度のN+層を形成し、GND接地電位にピン留め固定する。

- 基板濃度 (DP) はできるだけ薄いのが望ましい。
- 最初に出力端子部分 (P+領域) を (熱拡散でもOK) 形成する。
- 次に光電変換領域となる 完全空乏化されるPP-層の領域を深く形成する。

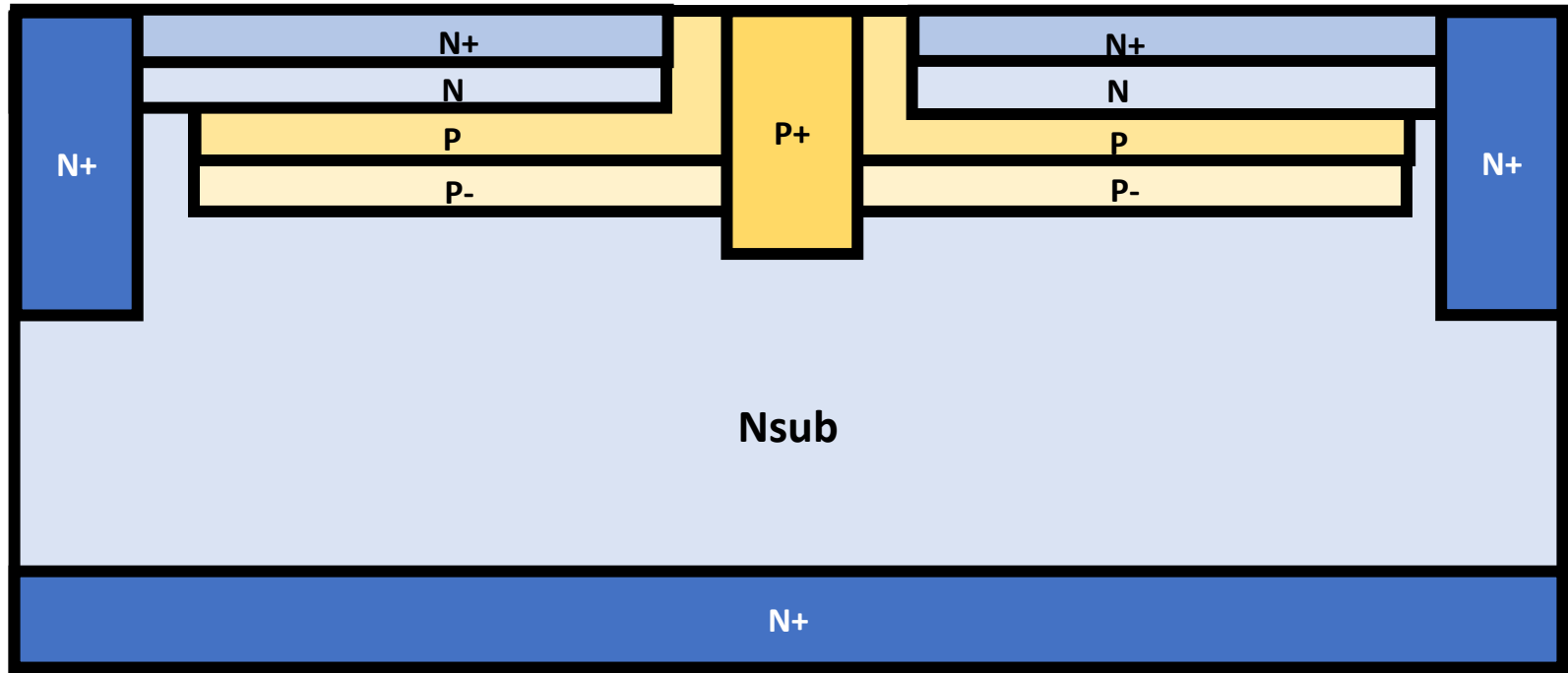
Step016



- 次に短波長青色光の光電変換領域となる N+N層の領域を受光表面近傍に形成する。
- 次に周辺と裏面に高い濃度のN+層を形成し、GND接地電位にピン留め固定する。

- 基板濃度 (DP) はできるだけ薄いのが望ましい。
- 最初に出力端子部分 (P+領域) を (熱拡散でもOK) 形成する。
- 次に光電変換領域となる 完全空乏化されるPP-層の領域を深く形成する。

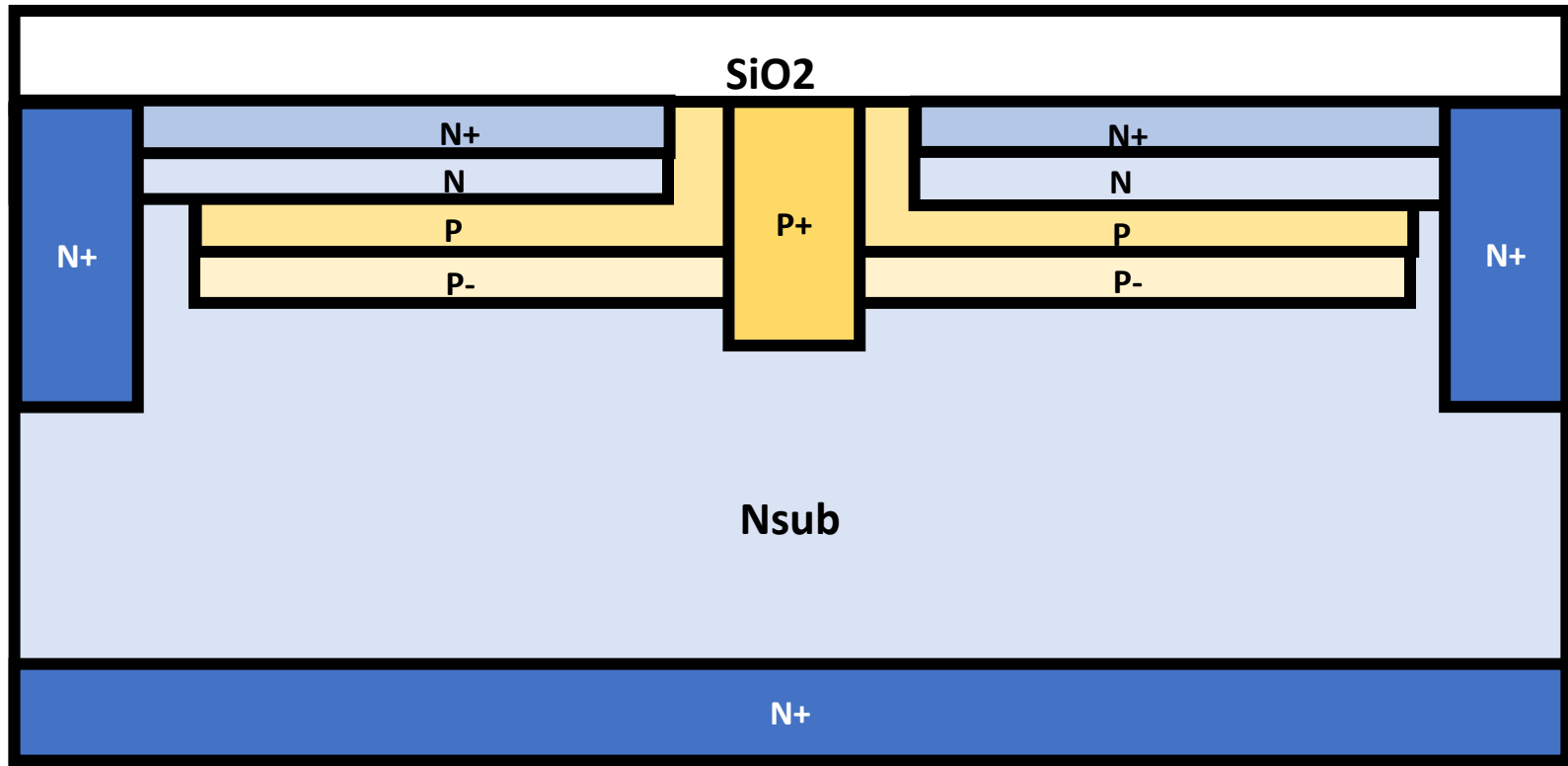
Step017



- 次に短波長青色光の光電変換領域となる N+N層の領域を受光表面近傍に形成する。
- 次に周辺と裏面に高い濃度のN+層を形成し、GND接地電位にピン留め固定する。

- 基板濃度 (DP) はできるだけ薄いのが望ましい。
- 最初に出力端子部分 (P+領域) を (熱拡散でもOK) 形成する。
- 次に光電変換領域となる 完全空乏化されるPP-層の領域を深く形成する。

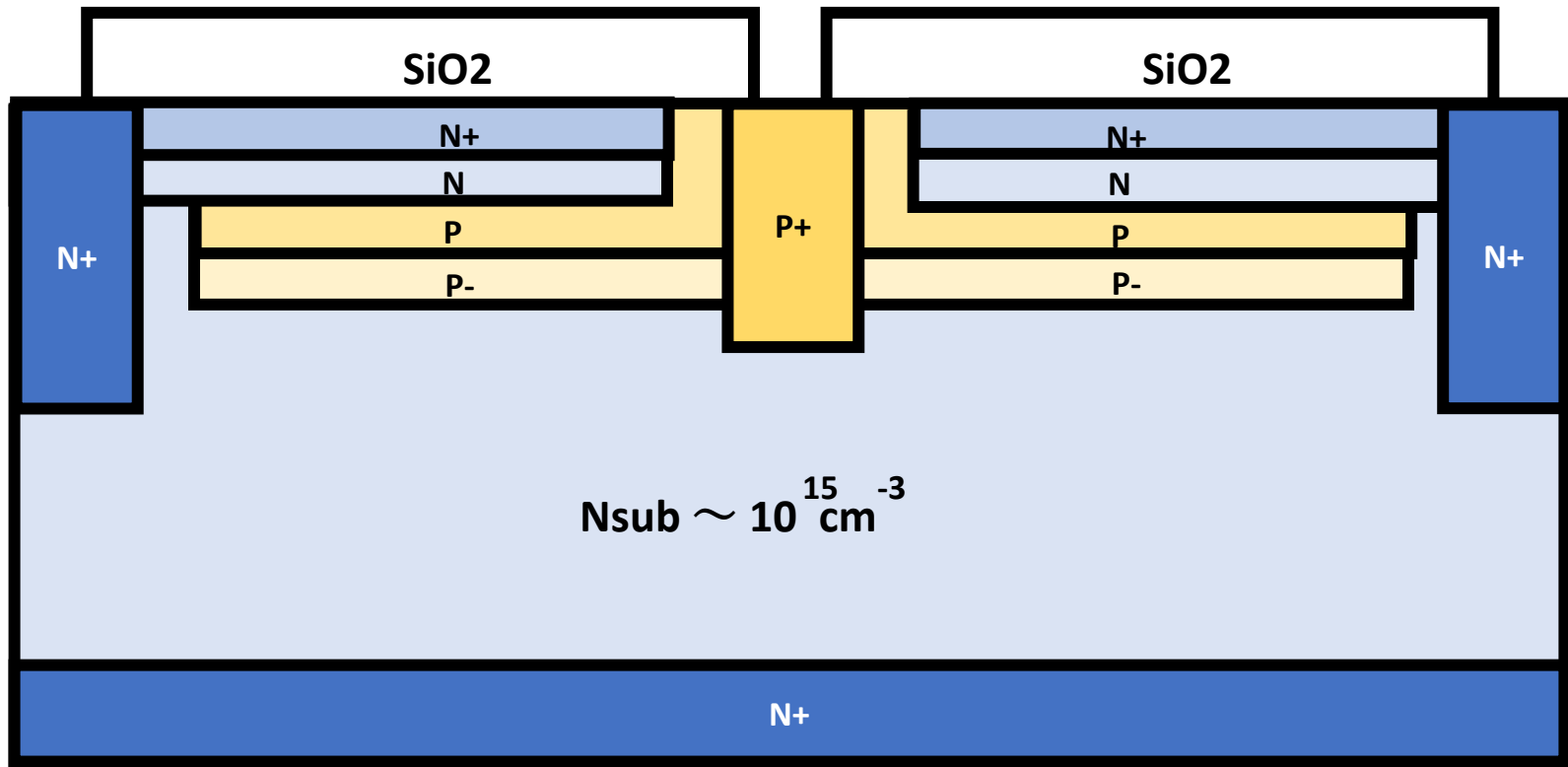
Step018



- 次に短波長青色光の光電変換領域となる N+N層の領域を受光表面近傍に形成する。
- 次に周辺と裏面に高い濃度のN+層を形成し、GND接地電位にピン留め固定する。
- 最後に金属配線のための酸化膜の窓開け工程と金属蒸着とエッチング加工で完了。

- 基板濃度 (DP) はできるだけ薄いのが望ましい。
- 最初に出力端子部分 (P+領域) を (熱拡散でもOK) 形成する。
- 次に光電変換領域となる 完全空乏化されるPP-層の領域を深く形成する。

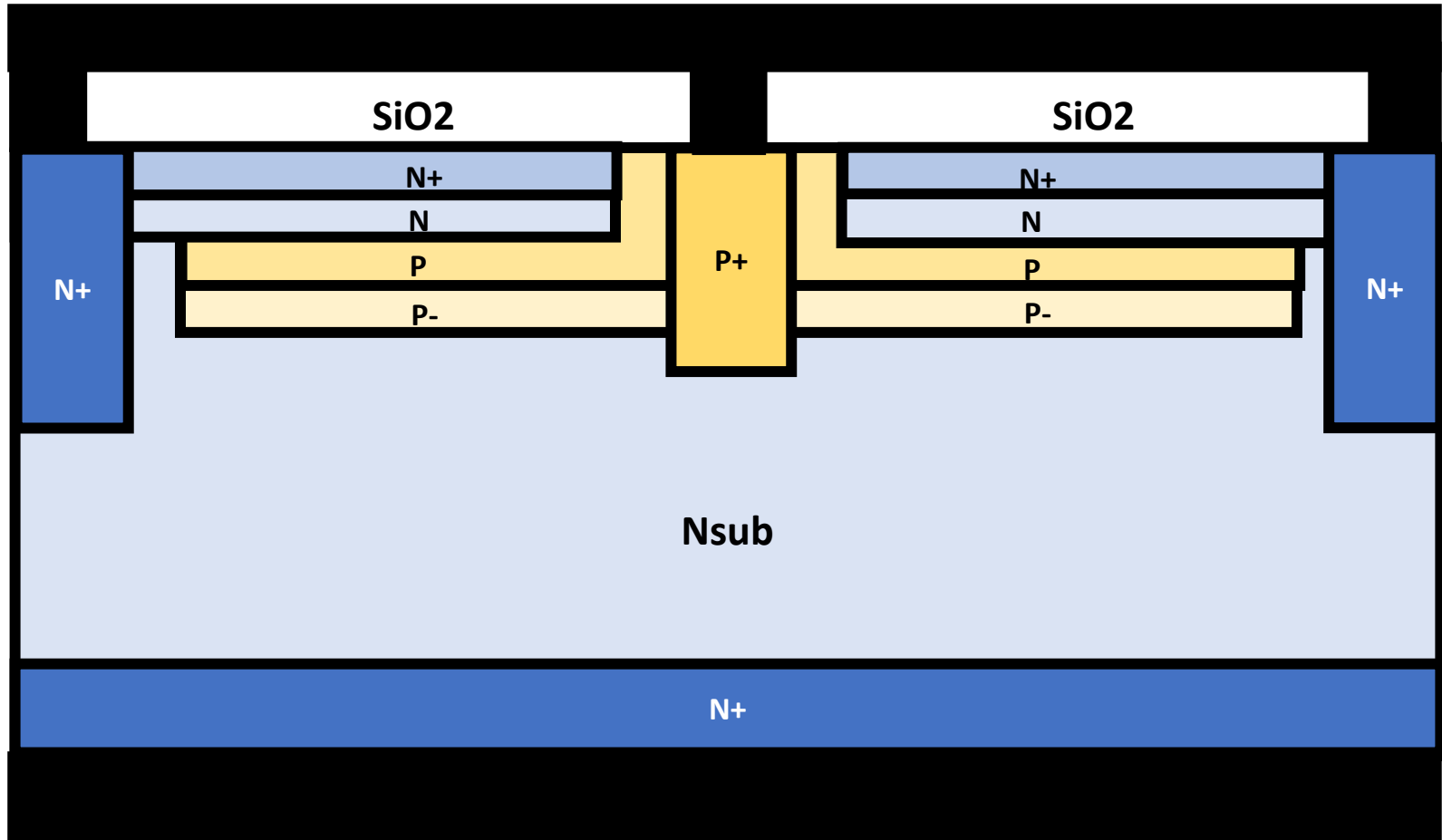
Step019



- 次に短波長青色光の光電変換領域となる $N+N$ 層の領域を受光表面近傍に形成する。
- 次に周辺と裏面に高い濃度の $N+$ 層を形成し、GND接地電位にピン留め固定する。
- 最後に金属配線のための酸化膜の窓開け工程と金属蒸着とエッチング加工で完了。

- 基板濃度 (DP) はできるだけ薄いのが望ましい。
- 最初に出力端子部分 (P+領域) を (熱拡散でもOK) 形成する。
- 次に光電変換領域となる 完全空乏化されるPP-層の領域を深く形成する。

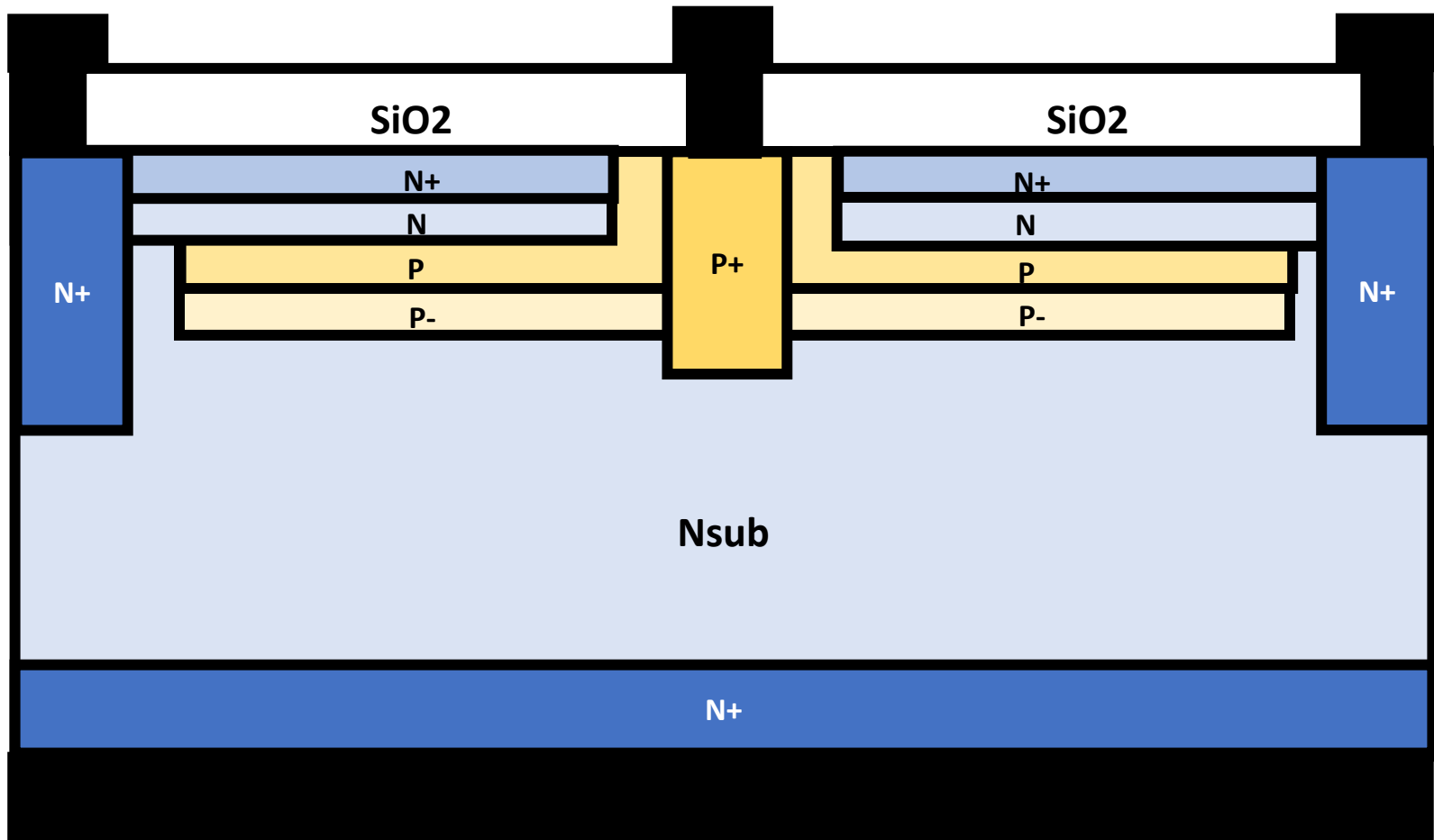
Step020



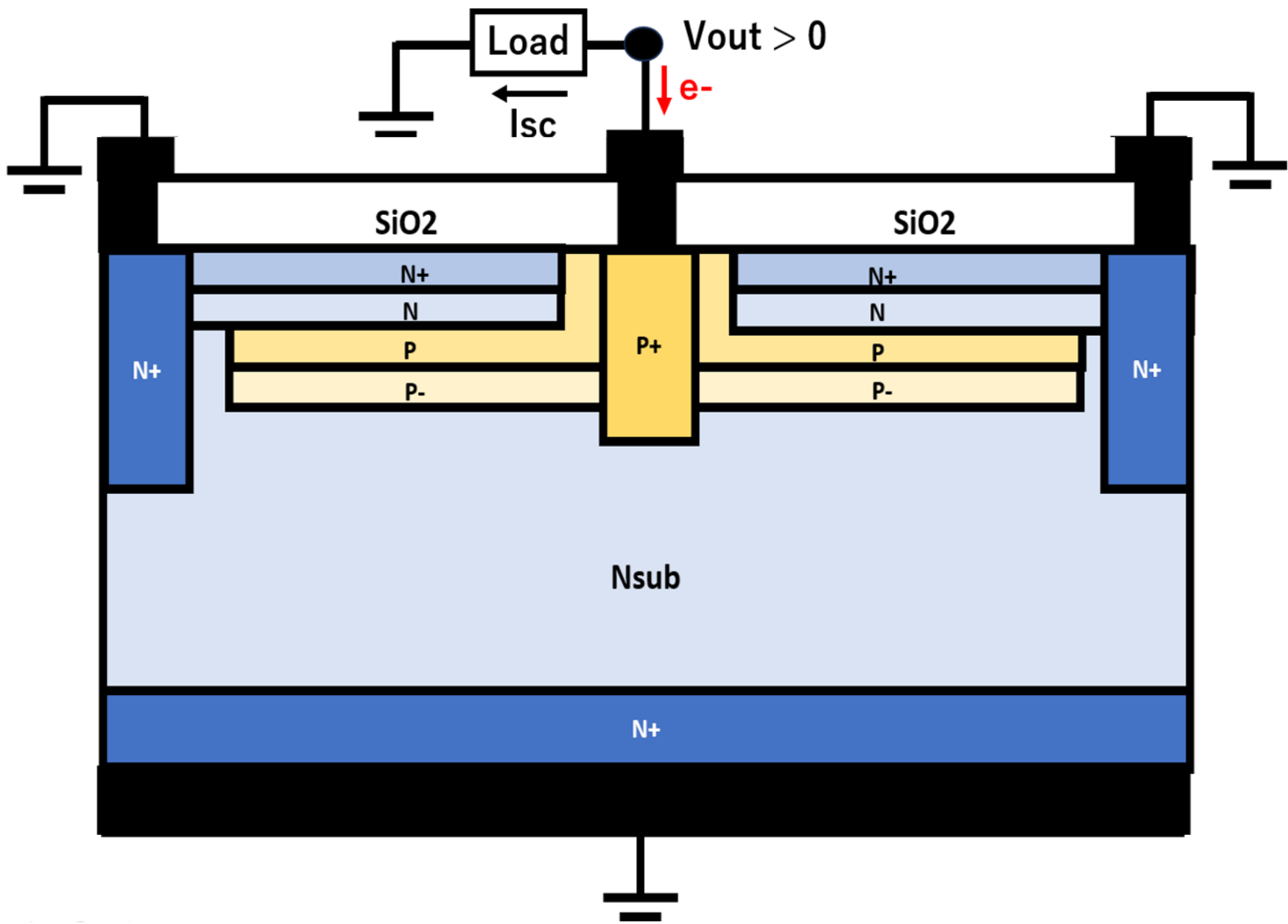
- 次に短波長青色光の光電変換領域となる N+N層の領域を受光表面近傍に形成する。
- 次に周辺と裏面に高い濃度のN+層を形成し、GND接地電位にピン留め固定する。
- 最後に金属配線のための酸化膜の窓開け工程と金属蒸着とエッチング加工で完了。

- 基板濃度 (DP) はできるだけ薄いのが望ましい。
- 最初に出力端子部分 (P+領域) を (熱拡散でもOK) 形成する。
- 次に光電変換領域となる 完全空乏化されるPP-層の領域を深く形成する。

Step021



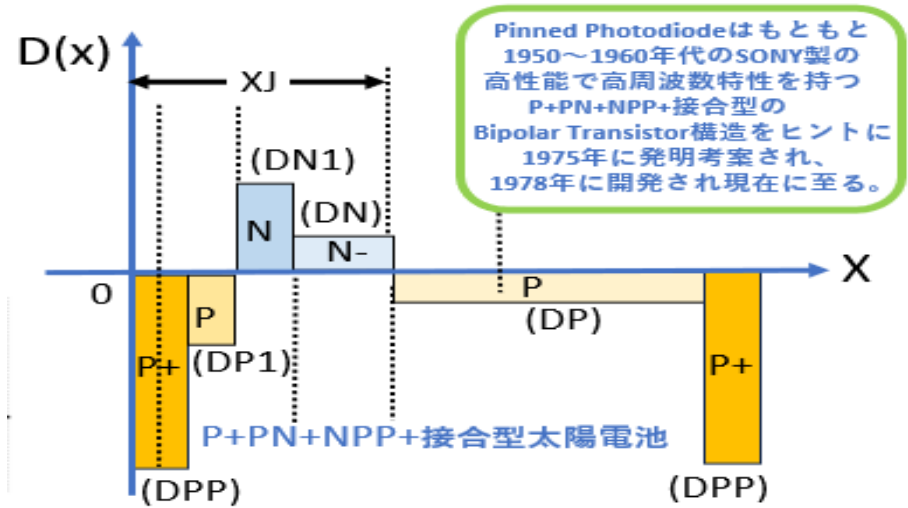
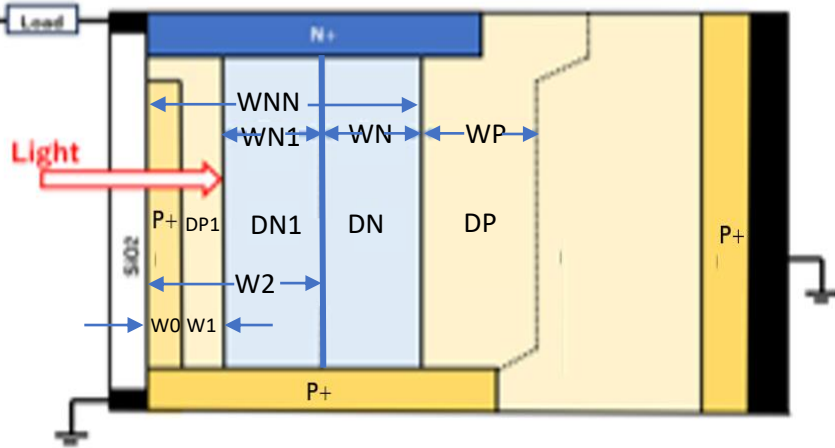
- 次に短波長青色光の光電変換領域となる N+N層の領域を受光表面近傍に形成する。
- 次に周辺と裏面に高い濃度のN+層を形成し、GND接地電位にピン留め固定する。
- 最後に金属配線のための酸化膜の窓開け工程と金属蒸着とエッチング加工で完了。



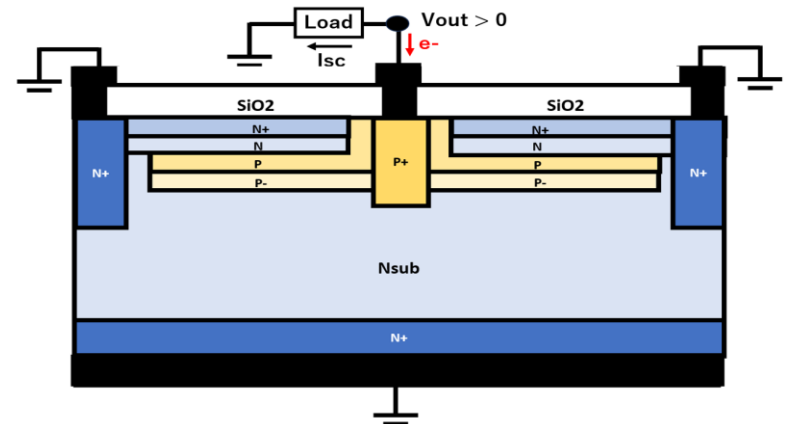
●P+PNN-PP+とN+NPP-NN+のダブル接合 Pinned Photodiode型太陽電池の最適化。

まず、従来の単純構造のN-P接合型太陽電池を最適化して、DP, DN, WPP, WNN, WP, WNの値を決定する。

Pinned Photodiode type Solar Cell defined in JPA2020-131313



実際の試作ではNタイプ基板を使用する。



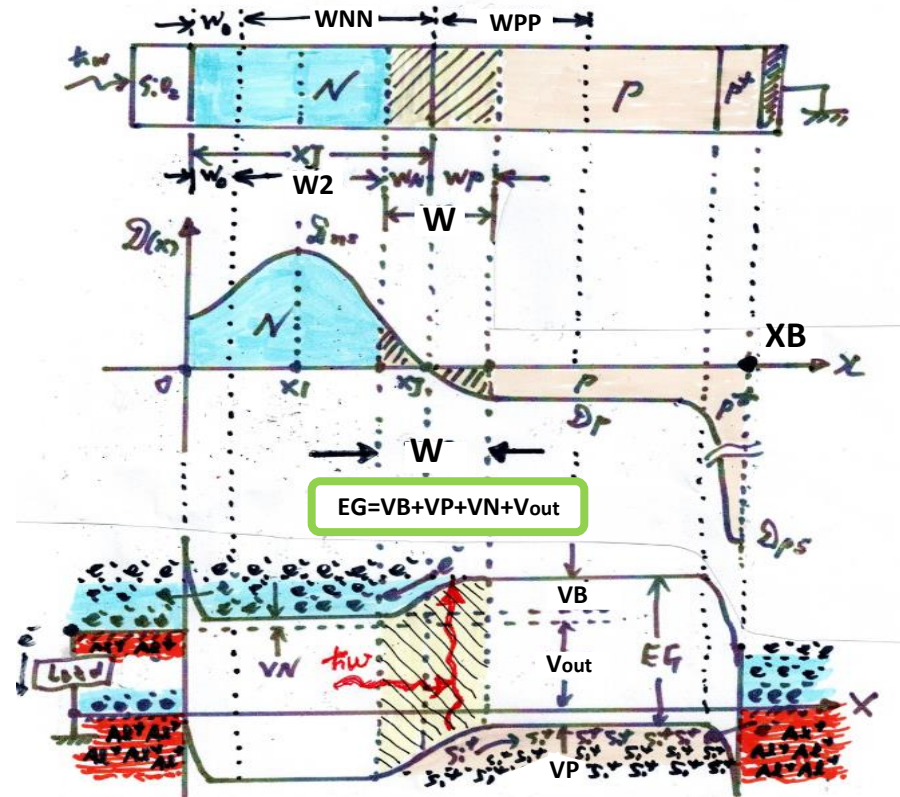
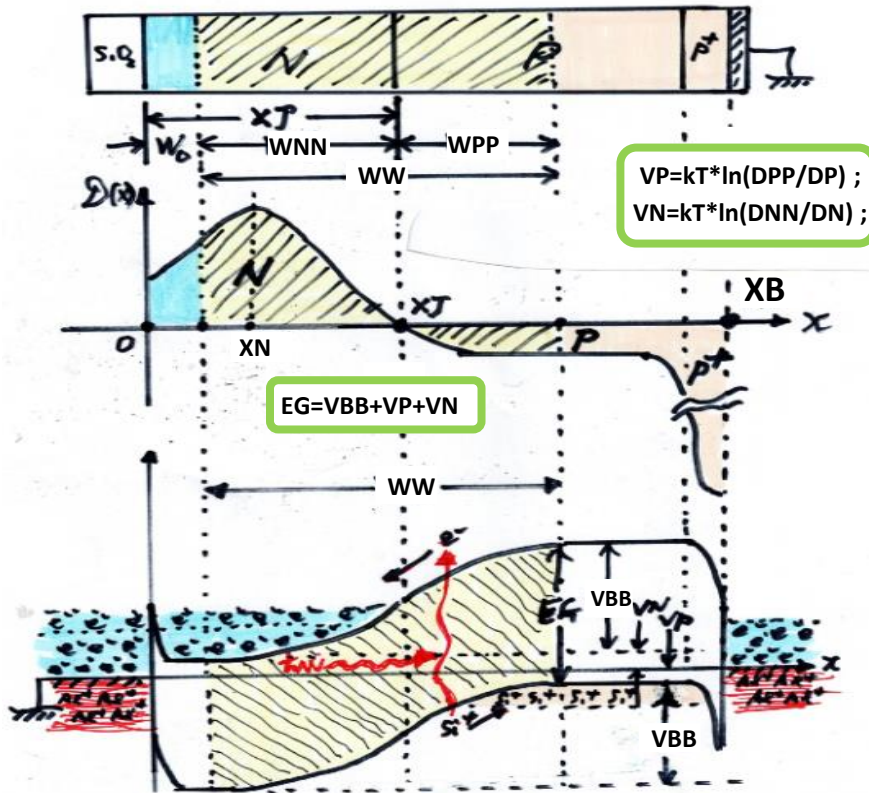
$$W2 = W0 + W1 + WN1 ; W = WN + WP ;$$

$$\text{Quantum Efficiency} \sim (WNN + WP) = (W2 + WN + WP)$$

●Vout = 0.4 volt として、WP = WN ~ 0.3 μm とし、表面P+領域の深さ Xsも 0.3 μm 程度となる様に実際の各濃度の値を調整します。接合の深さは XJ = 2WN + W0 ~ 0.9 μm 程度になる様にして、実際の装置のイオン打ち込みエネルギーの可能な範囲に調整します。かなり微妙調整が必要です。

●従来のNP接合型太陽電池の構造は単純で簡単に最適化が可能である。

まず、従来の単純構造のN-P接合型太陽電池を最適化して、 DP, DN, WPP, WNN, WP, WN の値を決定する。



まず基板濃度(DP)をできるだけ薄くして、表面のN層の濃度(DN)も薄くして、接合の深さ(XJ)をできるだけ深く形成する。光が照射されない時(出力ゼロの時)の、最大値をとる有効変換領域(空乏層)の幅(W1)が決まる。

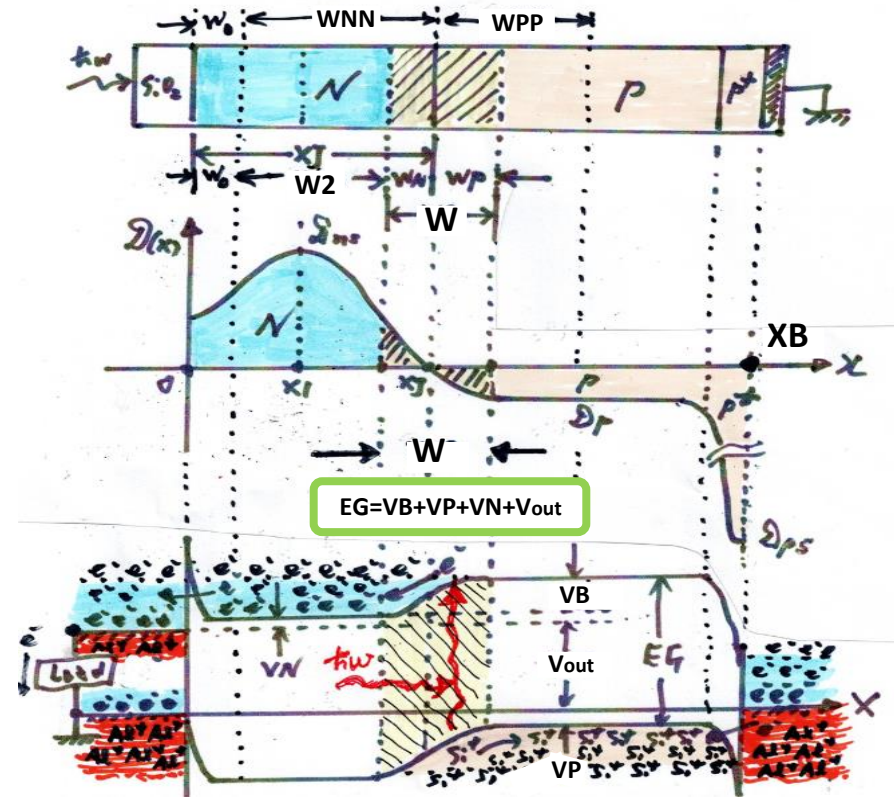
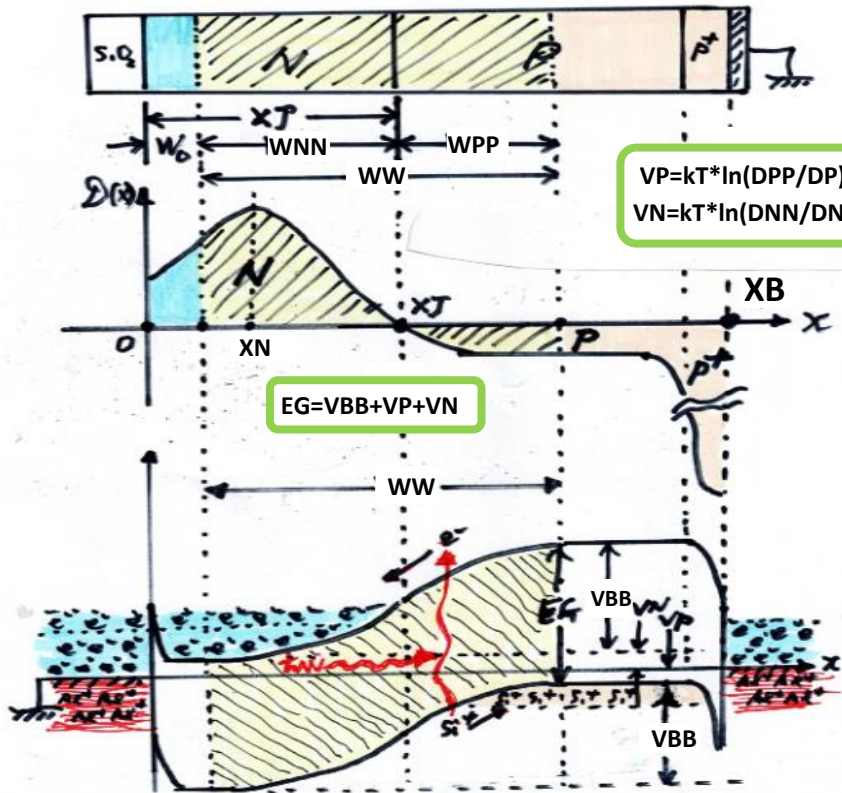
次に光の照射が最大になる時の有効変換領域(空乏層)の幅(W2)を決定する。W2 < W1となる。Pタイプの基板濃度(DP)と表面のN層の濃度(DN)から、それぞれの空乏層幅(WPとWN)が決まる。シリコンの誘電率を $E_{si} = 648 / (\text{volt} \cdot \mu\text{m})$ とすると、空乏層近似を使い、次の各関係式を得る：

$$(2)(E_{si})(VB) = (DP)(WP) + (DN)(WN) ; (DP)(WP) = (DN)(WN) ; W2 = WN + WP ;$$

これを解き、次の関係式を得る： $WN = \sqrt{(2)(E_{si})(VB)/(DN)(1 + DN/DP)}$; $WP = (WN)(DN)/(DP)$;

●従来のNP接合型太陽電池の構造は単純で簡単に最適化が可能である。

まず、従来の単純構造のN-P接合型太陽電池を最適化して、 DP, DN, WPP, WNN, WP, WN の値を決定する。



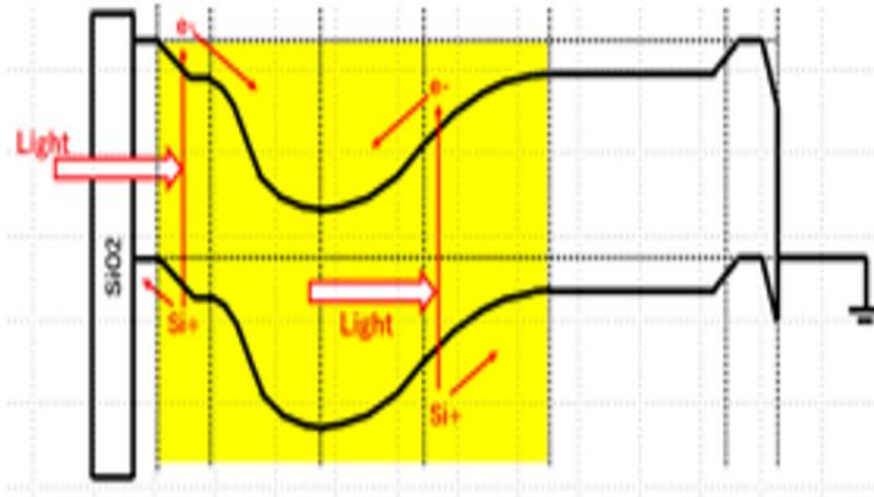
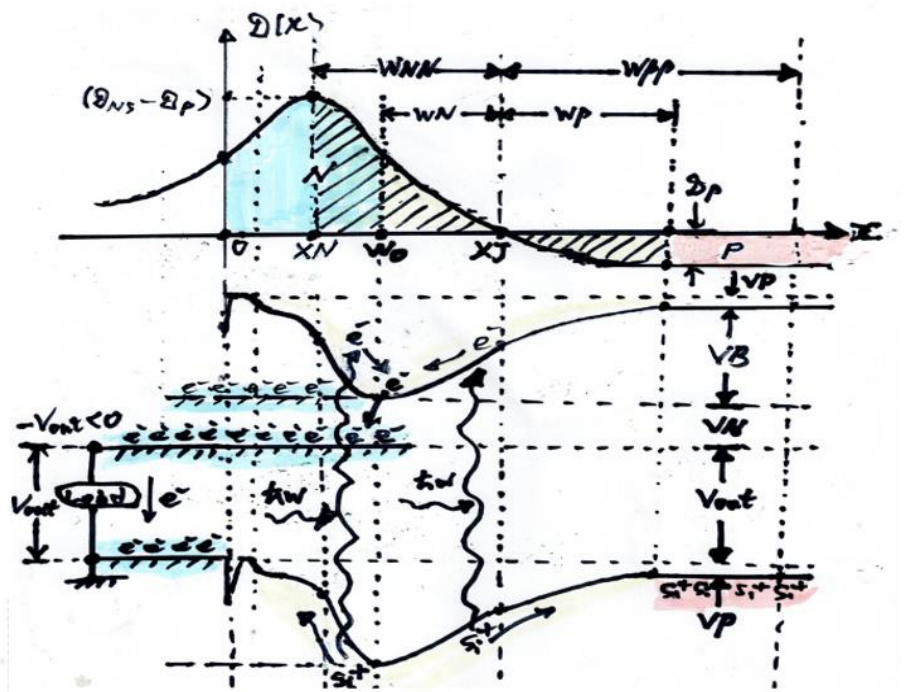
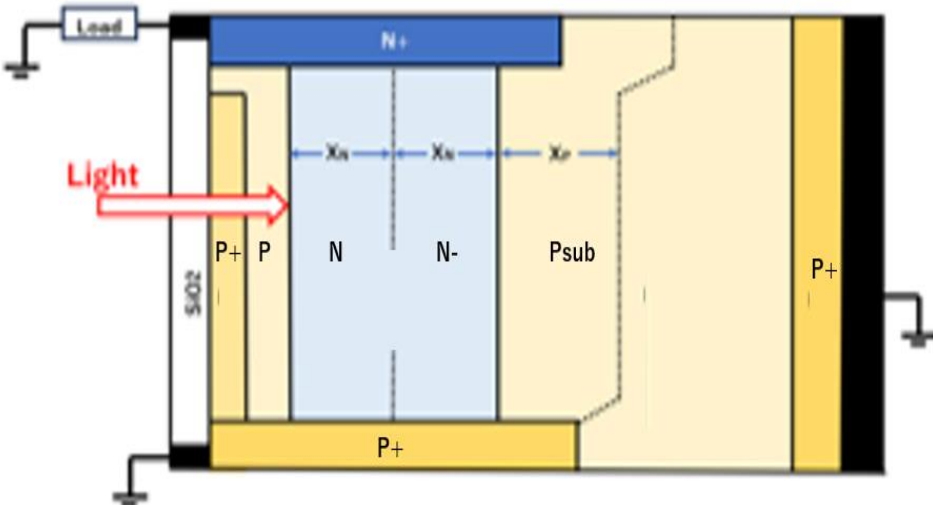
まず基板濃度(DP)をできるだけ薄くして、表面のN層の濃度(DN)も薄くして、接合の深さ(XJ)をできるだけ深く形成する。光が照射されない時(出力ゼロの時)の、最大値をとる有効変換領域(空乏層)の幅(W1)が決まる。

次に光の照射が最大になる時の有効変換領域(空乏層)の幅(W2)を決定する。W2 < W1となる。Pタイプの基板濃度(DP)と表面のN層の濃度(DN)から、それぞれの空乏層幅(WPとWN)が決まる。シリコンの誘電率を $\epsilon_{Si} = 648 / (\text{volt} \cdot \mu\text{m})$ とすると、空乏層近似を使い、次の各関係式を得る：

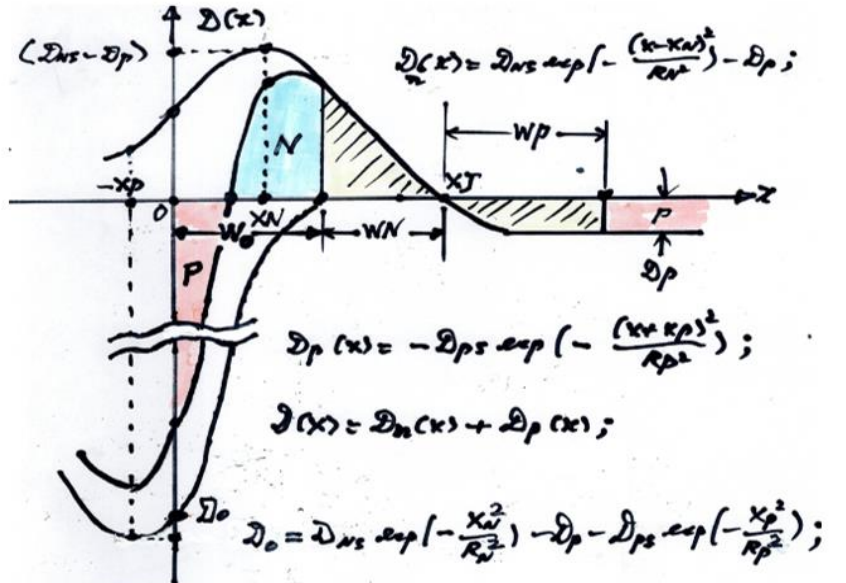
$$(2)(\epsilon_{Si})(VB) = (DP)(WP) + (DN)(WN); (DP)(WP) = (DN)(WN); W2 = WN + WP;$$

これを解き、次の関係式を得る： $WN = \sqrt{(2)(\epsilon_{Si})(VB)/(DN)(1 + DN/DP)}; WP = (WN)(DN)/(DP);$

Pinned Photodiode type Solar Cell defined in JPA2020-131313



Quantum Efficiency $\sim (X_s + 2X_n + X_p)$



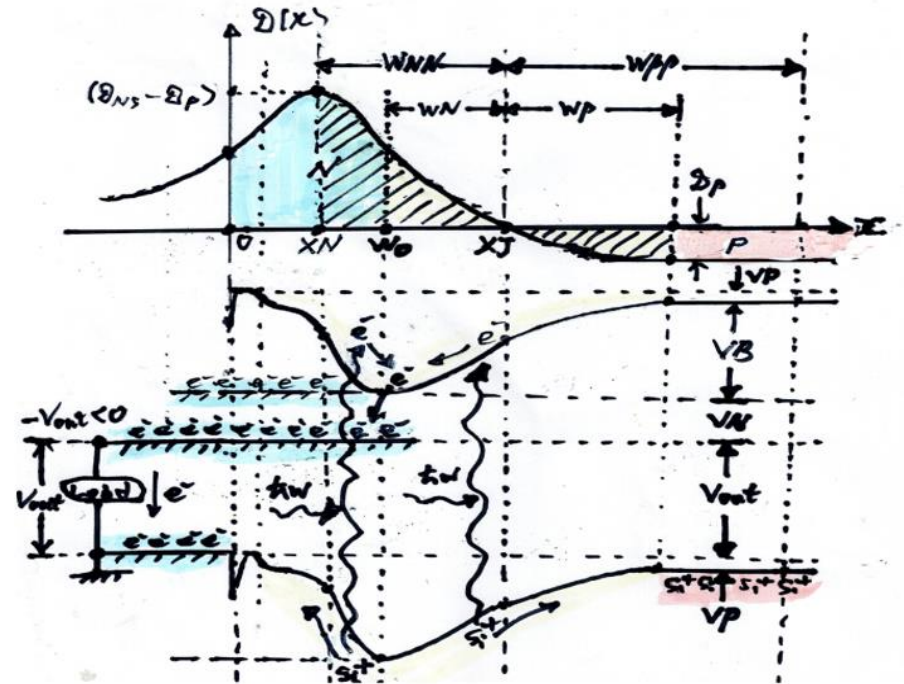
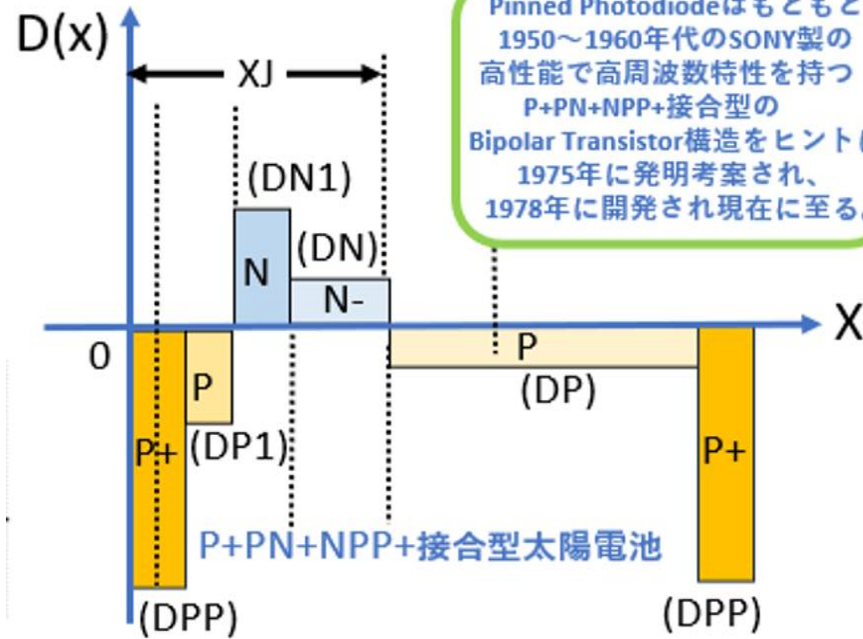
$$\Delta(x) = \Delta_{ns} \exp\left(-\frac{(x-x_n)^2}{L_n^2}\right) - \Delta_p;$$

$$\Delta_p(x) = -\Delta_{ps} \exp\left(-\frac{(x+x_p)^2}{L_p^2}\right);$$

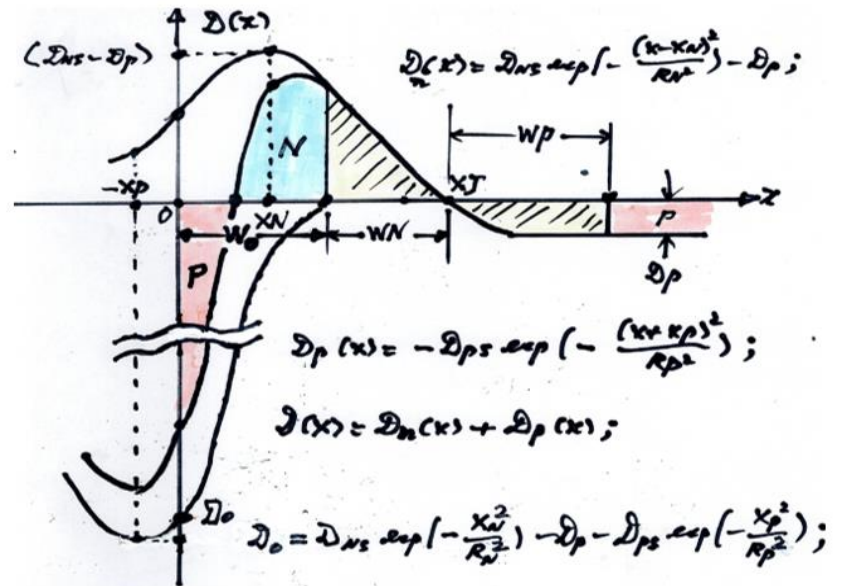
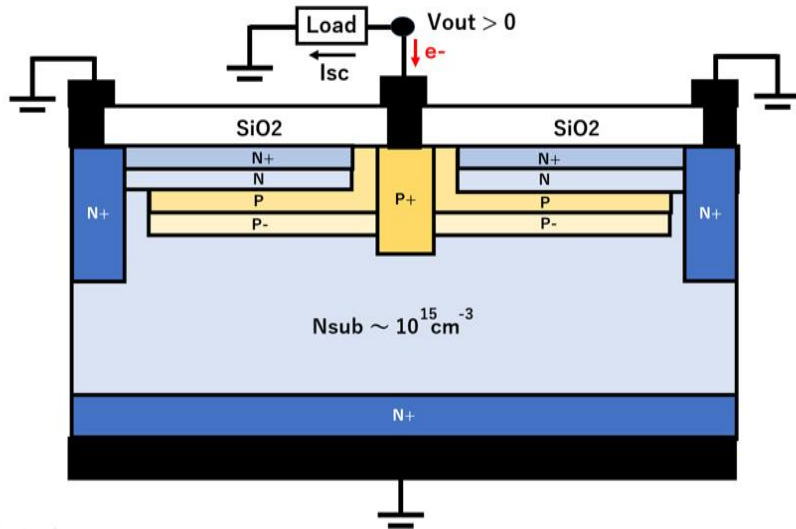
$$\Delta(x) = \Delta_n(x) + \Delta_p(x);$$

$$\Delta_0 = \Delta_{ns} \exp\left(-\frac{x_n^2}{L_n^2}\right) - \Delta_p - \Delta_{ps} \exp\left(-\frac{x_p^2}{L_p^2}\right);$$

● $V_{out} = 0.4$ volt として、 $W_P = W_N \sim 0.3 \mu m$ とし、表面 P+P 領域の深さ X_s も $0.3 \mu m$ 程度とな
 実際の各濃度の値を調整します。接合の深さは $X_j = 2W_N + W_0 \sim 0.9 \mu m$ 程度になる様に
 実際の装置のイオン打ち込みエネルギーの可能な範囲に調整します。かなり微妙調整が



実際の試作ではNタイプ基板を使用する。



2024_02_25_従来のシングル接合型とダブル接合 Pinned Photodiode 型太陽電池の比較と歴史的発明背景_萩原良昭

Chronology of Silicon based Image Sensor Development

2023 11 24 Pinned Photodiode type Solar Cell by Yoshiaki Hagiwara Slides.pdf

従来のシングル接合型太陽電池は N+N-P-P+ 接合をしています。両端には金属とオーミック（抵抗値ゼロ）で接合する為濃度を $10^{19} \sim 10^{20}$ 乗の高濃度にする必要があります。真ん中の N-P は極力濃度を薄くして有効光電変換領域となる空乏層を広くする必要があります。これで従来のシングル接合型太陽電池は最適化されます。光が照射されない時、空乏層が一番広く最大になります。その時の空乏層領域の境界点すなわち受光表面迄の距離は最短になります。最適濃度設計は、光が照射されない時 N+N-P-P+ 接合構造で中央の N-P 層が完全に空乏化する濃度が最適化デバイスの不純物濃度設計になります。光が照射される最適動作点では、接合が順方向になっていますが、その時の空乏層幅は狭くなります。同時に、空乏層の境界がシリコン受光表面から遠ざかり深くなります。深くなった空乏層の境界点と受光表面の領域内に P+PN+ 領域と形成し、(P+PN+) + (N-P-P+) のダブル接合型太陽電池とする発明 (JPA2020-131313) です。この P+PN+N-P-P+ 接合は 1950 年から 1960 年末にかけて SONY が生産していた高性能の Bipolar Transistor 接合構造そのものです。それをヒントに 1975 年に萩原は 3 件の特許 (JPA1975-127646, JPA1975-127647, JPA1975-134985) を出願しました。Pinned Photodiode の世界初の発明となる証拠です。SONY のビジネスを競合他社からの知財権抗争から長い間守り、さらに新型太陽電池への可能性を追求しています。

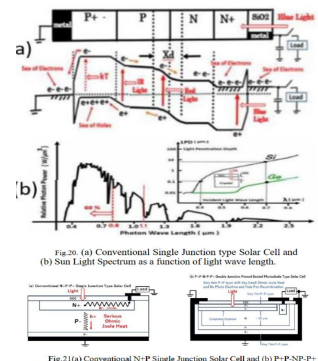
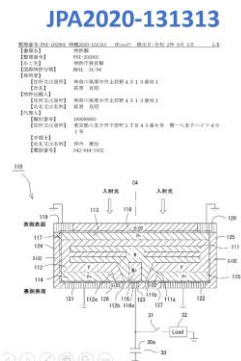


Fig.20 (a) Conventional Single Junction type Solar Cell and (b) Sun Light Spectrum as a function of light wave length.

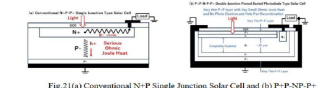
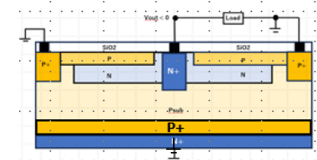


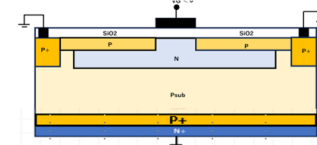
Fig.21(a) Conventional N-P Single Junction Solar Cell and (b) P-N-P-P+ Double Junction type Solar Cell.

Pinned Photodiode type Solar Cell (JPA2020-131313)



- Gate Oxide thickness $0.13 \mu\text{m}$
- Surface P region $1 \times 10^{12} \text{ cm}^{-2}$
- Buried N region $4.26 \times 10^{11} \text{ cm}^{-2}$
- P substrate region $1 \times 10^{15} \text{ cm}^{-3}$
- Backside N+ region $1 \times 10^{20} \text{ cm}^{-2}$

Sony SSDM1977/1978 Photo Sensor Device



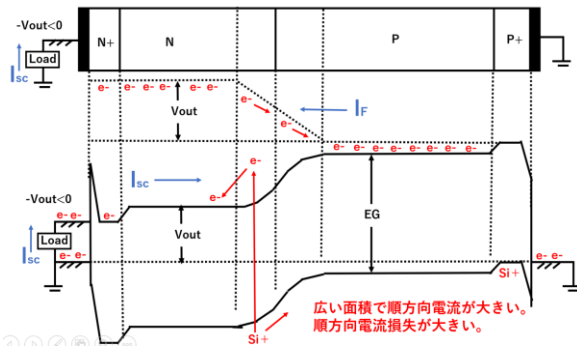
- Gate Oxide thickness $0.13 \mu\text{m}$
- Surface P region $2 \times 10^{13} \text{ cm}^{-2}$
- Buried N region $1.7 \times 10^{10} \text{ cm}^{-2}$
- P substrate region $5 \times 10^{14} \text{ cm}^{-3}$
- Backside N+ region $1 \times 10^{20} \text{ cm}^{-2}$

Chronology of Silicon based Image Sensor Development

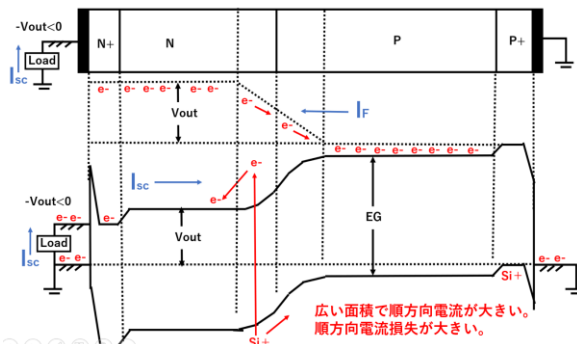
2023_11_24 Pinned Photodiode type Solar Cell by Yoshiaki Hagiwara Slides.pdf

光が照射され最適動作で接合が順方向になりますと空乏層幅が狭くなり、D I O D E は順方向にバイアスされてその電流は外部出力端子を通り太陽電池の外部負荷に供給されますが同時に順方向電流が基板にも流れ、その電流は熱となり浪費されます。この順方向電流となり基板に流れる無駄に浪費される電流はこの N+N-P-P+ DIODE の表面積に比例し、基板抵抗が小さいほど大きくなります。工程基板を使うことにより、順方向電流の電流分配の比率が最適にすることができますが、いずれにせよ、シリコンの BAND GAP の 1.1 eV 以下の赤外線光は光電変換されず、光電子として取り出すことができないので浪費れ、さらに量子効率の劣化を招きます。私の母校 CALTECH の先輩で、トランジスタの発明者の Shockley は 1950 年代に論文の中で、「シリコン結晶のシングル接合型太陽電池の量子効率は 39% 以上には理論的に不可能である」と結論しています。これはシングル接合の場合でありダブル接合や多重接合では 2 倍以上、1.1 eV 以上の波長光がシリコン結晶を透過するのはシリコン結晶に深度 1,12 μm までであることを理解している技術者は少ない、赤外線はシリコン奥深くまで到達するが紫外線はシリコン表面近傍で吸収され、シリコン表面で効率良く光電変換される仕組み、構造が必要となる。シリコン結晶では空乏層領域の幅が $1.11 \mu\text{m} = 1.14 / (1.1\text{eV})$ 以上は光電変換には寄与しない。シリコン表面から $1,11 \mu\text{m}$ の深度迄の領域で太陽光のエネルギーの 80% が吸収されそれがシリコンの最大量子効率 80% の定義です。

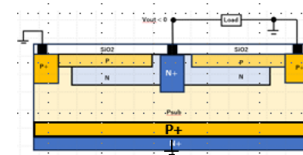
従来のシングル接合型太陽電池



従来のシングル接合型太陽電池

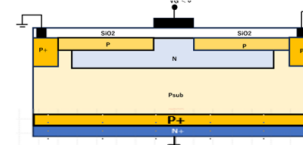


Pinned Photodiode type Solar Cell (JPA2020-131313)



- Gate Oxide thickness $0.13 \mu\text{m}$
- Surface P region $1 \times 10^{12} \text{ cm}^{-2}$
- Buried N region $4.26 \times 10^{11} \text{ cm}^{-2}$
- P substrate region $1 \times 10^{15} \text{ cm}^{-3}$
- Backside N+ region $1 \times 10^{20} \text{ cm}^{-2}$

Sony SSDM1977/1978 Photo Sensor Device



- Gate Oxide thickness $0.13 \mu\text{m}$
- Surface P region $2 \times 10^{13} \text{ cm}^{-2}$
- Buried N region $1.7 \times 10^{10} \text{ cm}^{-2}$
- P substrate region $5 \times 10^{15} \text{ cm}^{-3}$
- Backside N+ region $1 \times 10^{20} \text{ cm}^{-2}$

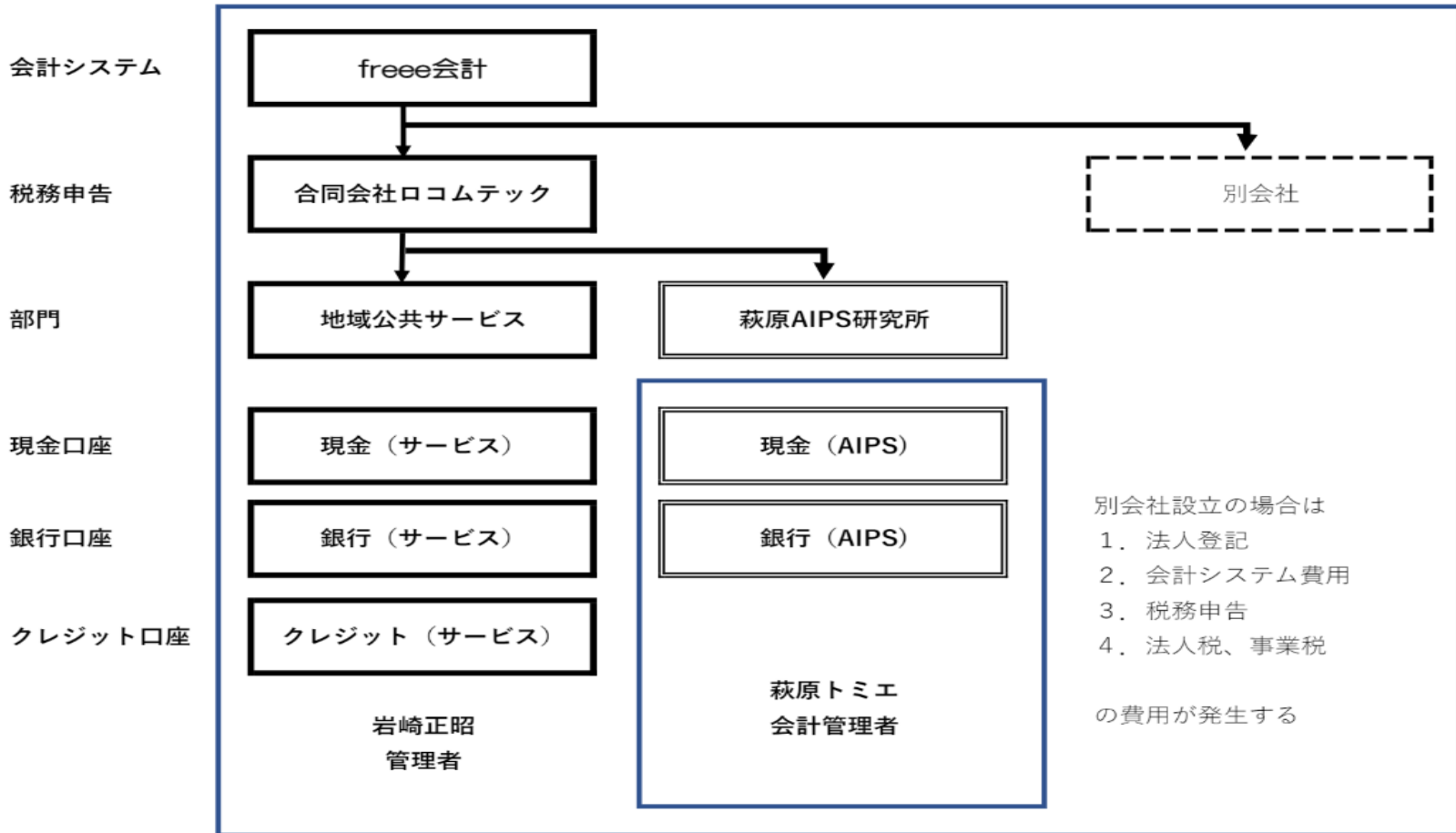
Locomtec.jp/萩原aips研究所のご案内

合同会社ロコムテックに萩原AIPS研究所部門新設に伴う管理マップ

2023/3/28

<http://www.aiplab.com/>

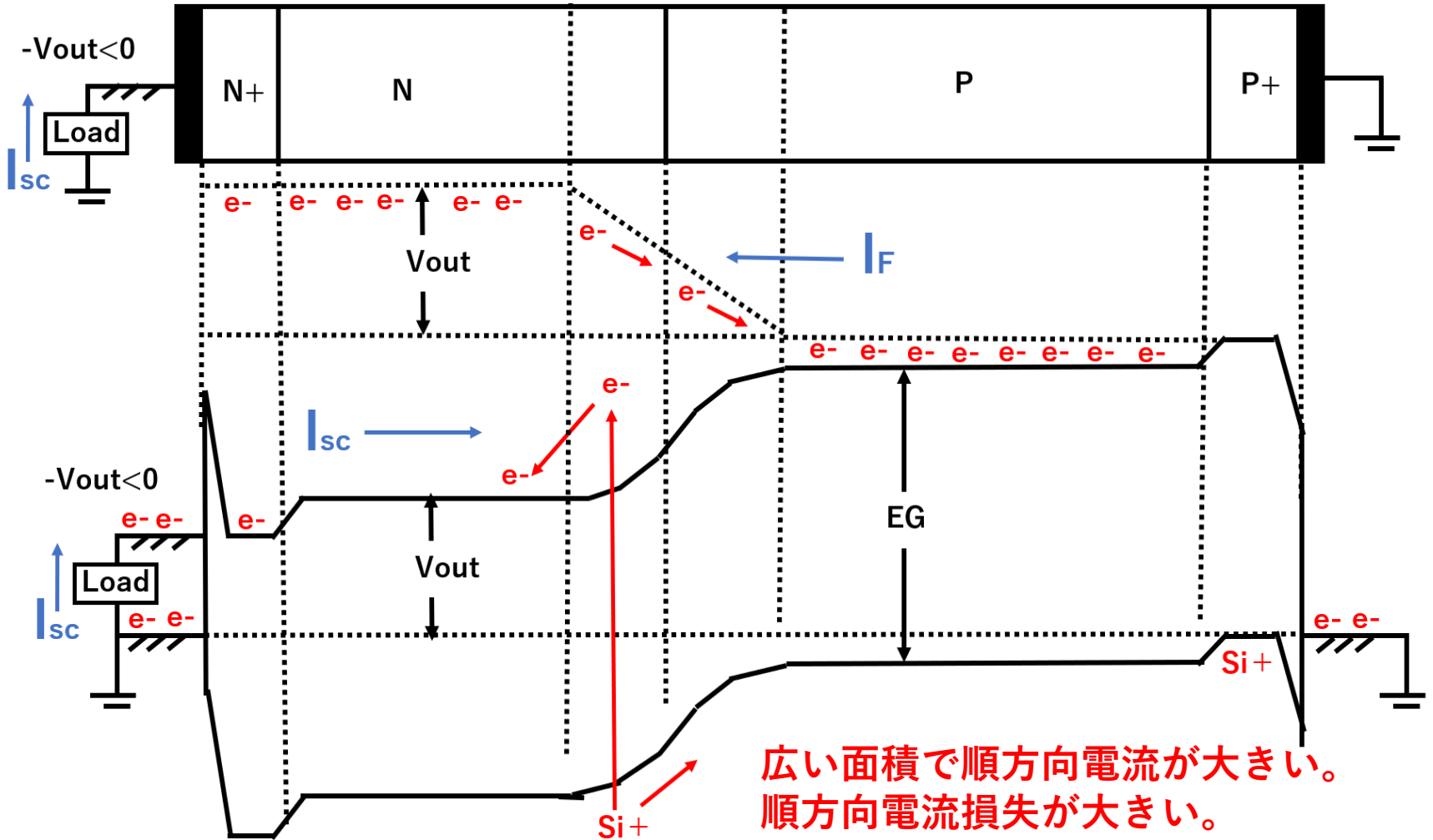
hagiwara@aiplab.com



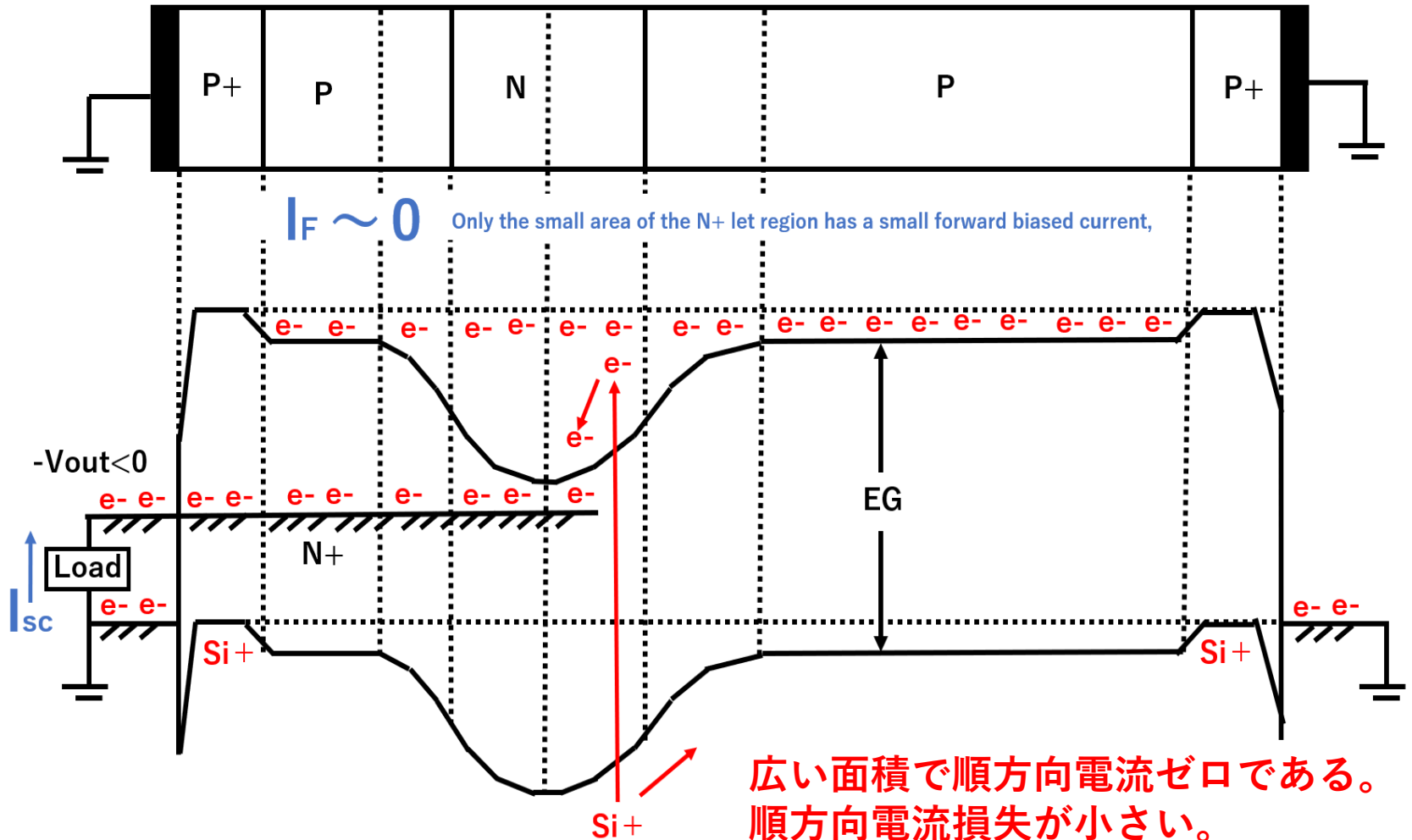
Help!! この新型ダブル接合型太陽電池の原理試作のために開発資金が必要です。
応援募金の額はいくらからでも結構です。下記口座に入金をお願い申し上げます♡

三菱UFJ銀行 厚木支店 店番707 口座番号 0456308 名義者 萩原良昭 (ハギワラヨシアキ)

従来のシングル接合型太陽電池



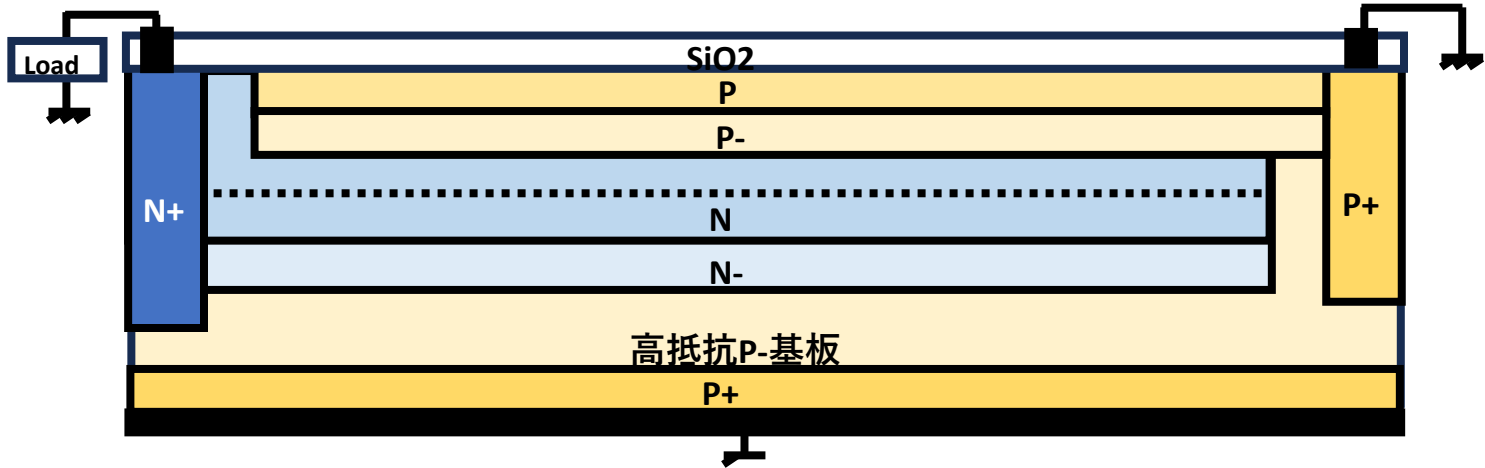
ダブル接合Pinned Photodiode型太陽電池



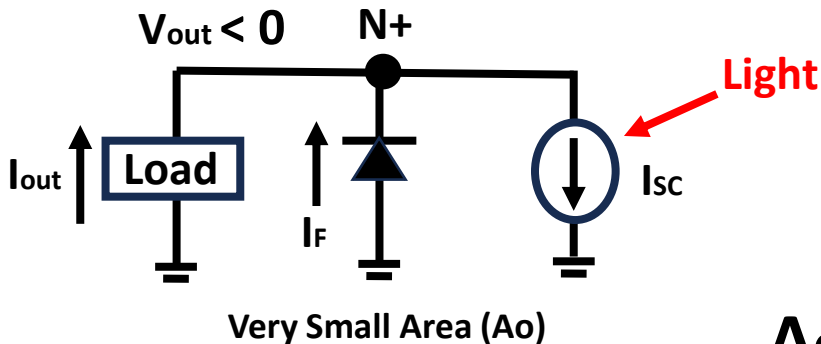
(a)従来のN+N-P-P+シングル接合型太陽電池の製法のプロセスStepは合計で15 Stepである。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法のプロセスStepは合計で18 Stepである。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池の製法



P-NN-region is completely deleted



$$I_{sc} = I_F + I_{out}$$

$$I_{sc} = A J_{sc}$$

$$I_F = A_o J_F$$

A_o is very small. A is very large.

(a)従来のN+N-P-P+シングル接合型太陽電池では、順方向電流は広い表面積に比例し非常の大きい。

(b) P+PN+N-P-P+ダブル接合Pinned Photodiode型太陽電池では、順方向電流は小さな面積のN+領域のみで非常に小さい。

広い面積を占める PP-NN-P-P+ 接合領域は、ほとんどの領域が空乏化領域で順方向電流はゼロである。

Double Junction Pinned Photodiode type Solar Cell (JPA2020-131313 by Yoshiaki Hagiwara)

[2023_11_24_Pinned_Photodiode_type_Solar_Cell_by_Yoshiaki_Hagiwara.mp4](#)

[2023_11_24_Pinned_Photodiode_type_Solar_Cell_by_Yoshiaki_Hagiwara_Slides.pdf](#)

[“Chronology of Silicon-based Image Sensor development”- Y. D. Hagiwara.pdf](#)

https://eds.ieee.org/images/files/newsletters/Newsletter_Jan23.pdf

[P2023_10_20_AIPE2023_Tokyo_Conference_Paper_on_AIPS_with_PBP_for_Robot_Vision_and_Solar_Cell_Panel.pdf](#)

[P2023_05_10_ICCCAS2023_Paper_on_AIPS_with_PBP_for_Robot_Vision_and_Solar_Cell_Panel.pdf](#)

[ICECET2021_Paper61_html](#)

[ICECET2021_Paper75_html](#)

[P2021_IJSSA2021_Paper_20210616_on_Electrostatic_and_Dynamic_Analysis_of_Pinned_Photodiodes.pdf](#)

[P2021_IJSSA2021_Paper_20210616_on_Electrostatic_and_Dynamic_Analysis_of_Pinned_Photodiodes.html](#)

[P2020_EDTM2020_PaperID_3C4_by_Hagiwara_4_pages.pdf](#)

[EDTM2020_Paper_on_the_P+PN+P_Junction_Pinned_Photodiode_and_Schottky_Barrier_Photodiode.html](#)

[P2019_3DIC2019_Paper_on_3D_Pinned_Photodiode_6_pages.pdf](#)

<https://www.sangyo-times.jp/article.aspx?ID=5331>

[Sangyo-Times.jp/article_ID=5331_\(PDF\)](#)

[Publication_List_by_Yoshiaki_Hagiwara.html](#)

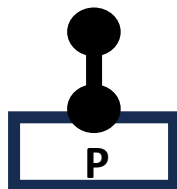
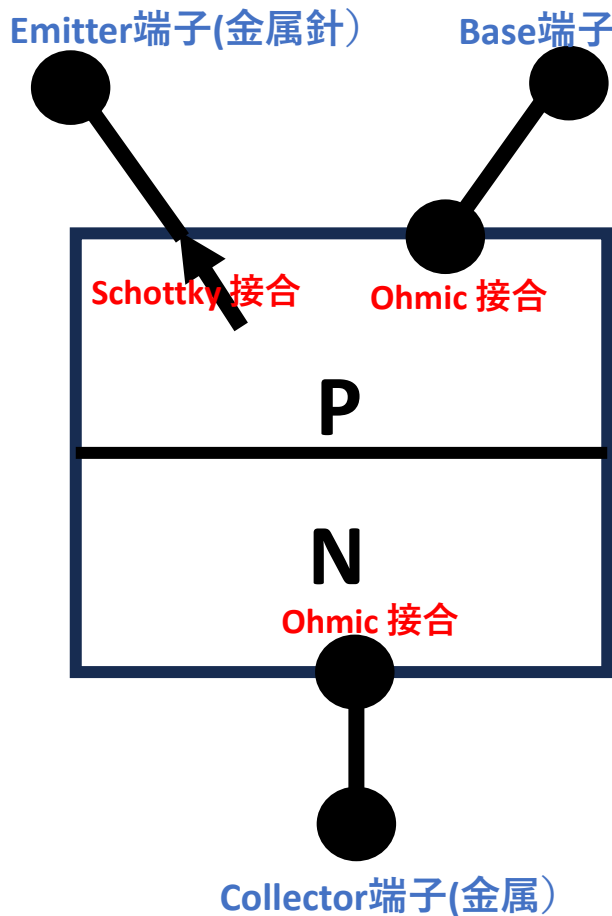
萩原良昭 @熊本

[2024_01_28_Pinned_Phodiode_type_Solar_Cell.pdf](#)

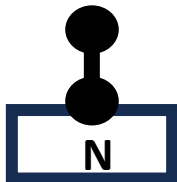
[2024_01_28_Pinned_Phodiode_type_Solar_Cell.mp4](#)

- 2極真空管が整流特性を持ち、3極真空管が電流増幅特性を持つことは1930年代から周知でした。それでラジオやレーダーを米国はその先端技術の持ち実用化していました。
- 半導体を材料にしたPN接合（ダイオード）でも2極真空管と同じ整流特性を持つことも知られていましたが、まだまだ半導体の結晶性が悪く、それを製造する技術を持っていたのも米国の限られた一部の企業でした。
- 半導体を材料にしたPN接合（ダイオード）の方がはるかに2極真空管より高周波数特性や整流特性も安定して優れていることも1940年後半になると理解され、米国では軍事産業が活発で、軍需に刺激され発達しました。
- ベル研でのブラッテンとバーデンが試作に成功した金属針によるダブルショットキーバリア接合タイプの電流増幅装置はメカ装置で非常に再現性が良いものでしたが信頼がわるく利用価値がありませんでした。

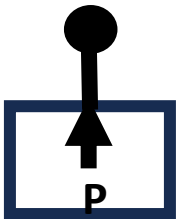
金属針のCONTACT型Bipolar Transistor, Dec 1947



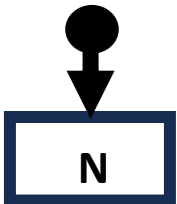
金属とPタイプ半導体とのOhmic 接合



金属とNタイプ半導体とのOhmic 接合



金属とPタイプ半導体とのSchottky 接合

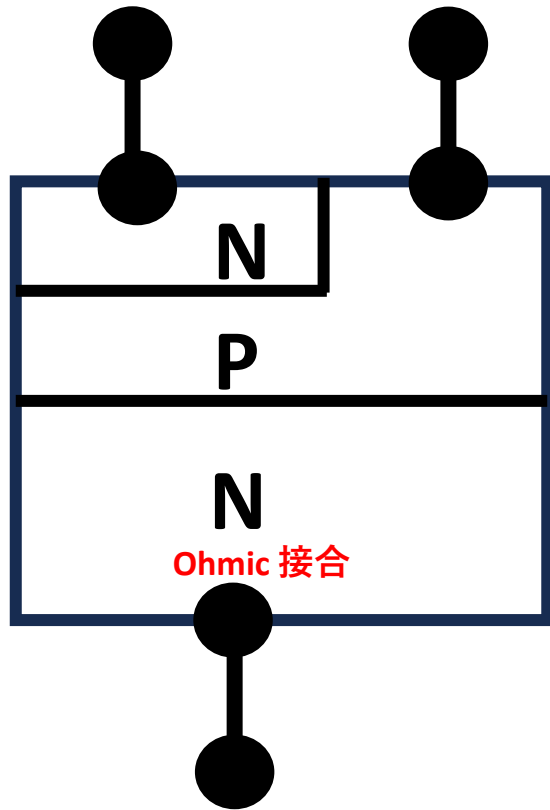


金属とNタイプ半導体とのSchottky 接合

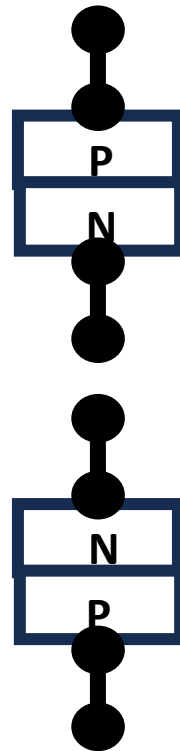
拡散Diffusion型Bipolar Transistor, July 1948

Emitter端子(金属)

Base端子(金属)

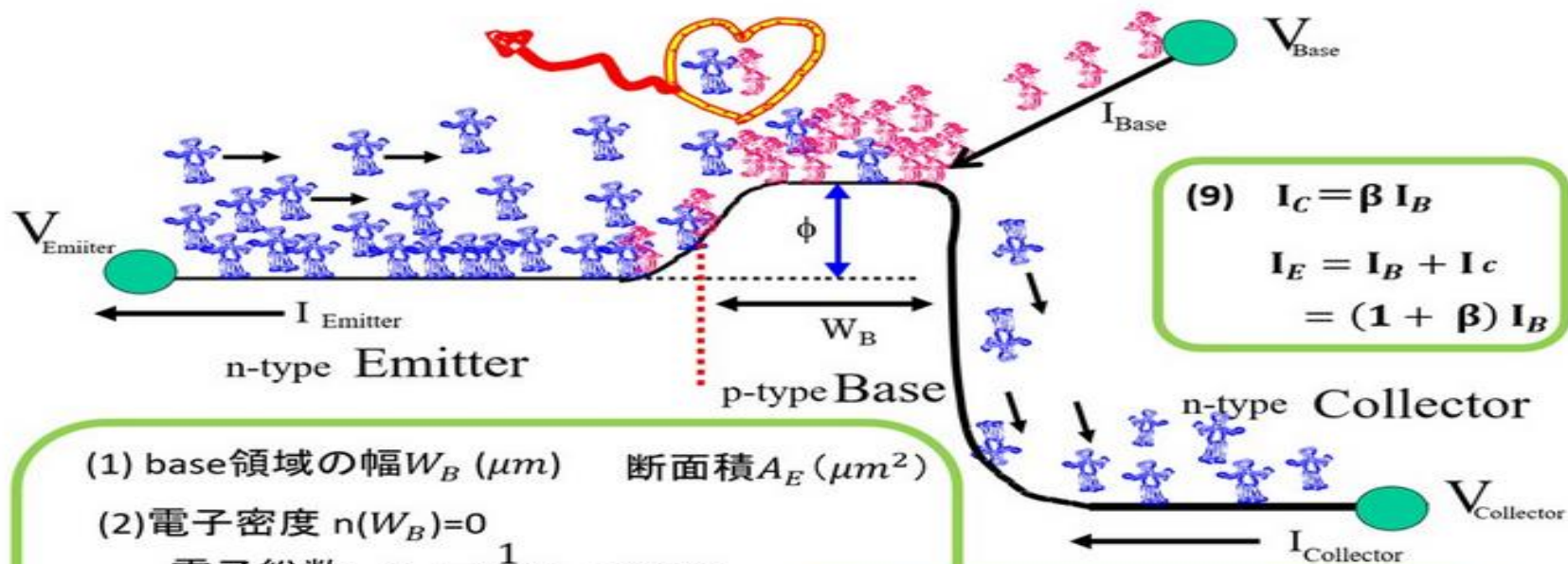


Collector端子(金属)



P型とN型の半導体接合

N型とP型の半導体接合



$$(9) \quad I_C = \beta I_B$$

$$I_E = I_B + I_C$$

$$= (1 + \beta) I_B$$

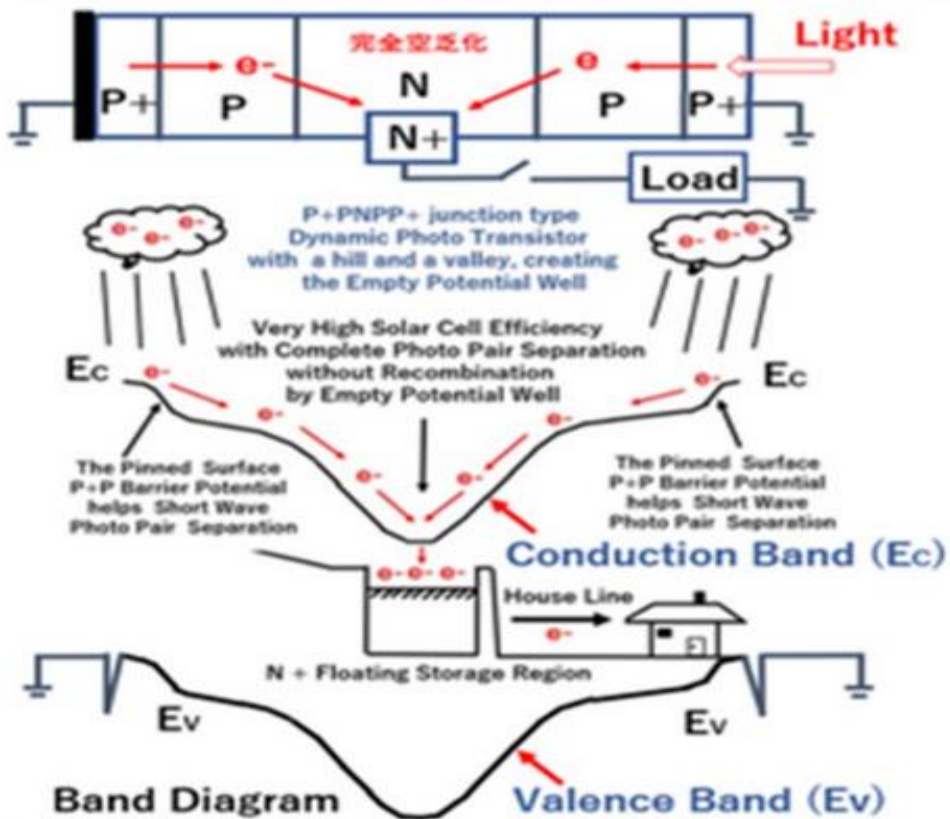
- (1) base領域の幅 W_B (μm) 断面積 A_E (μm^2)
- (2) 電子密度 $n(W_B)=0$
電子総数 $Q_n = \left(\frac{1}{2}\right)A_E n(0)W_B$
- (3) リーク電流 $I_o = \frac{qA_E D_n n_i^2}{N_a W_B}$
- (4) base電流 $I_B = Q_n / \tau_n$
- (5) 拡散距離、 $L_n = \sqrt{\tau_n D_n}$

- (6) Base通過時間 $\tau_t = W_B^2 / 2D_n$
- (7) 丘の高さ $\phi = \phi_i - V_{BE}$
- (8) $I_E = I_o \left\{ \exp\left(\frac{q V_{BE}}{kT}\right) - 1 \right\}$

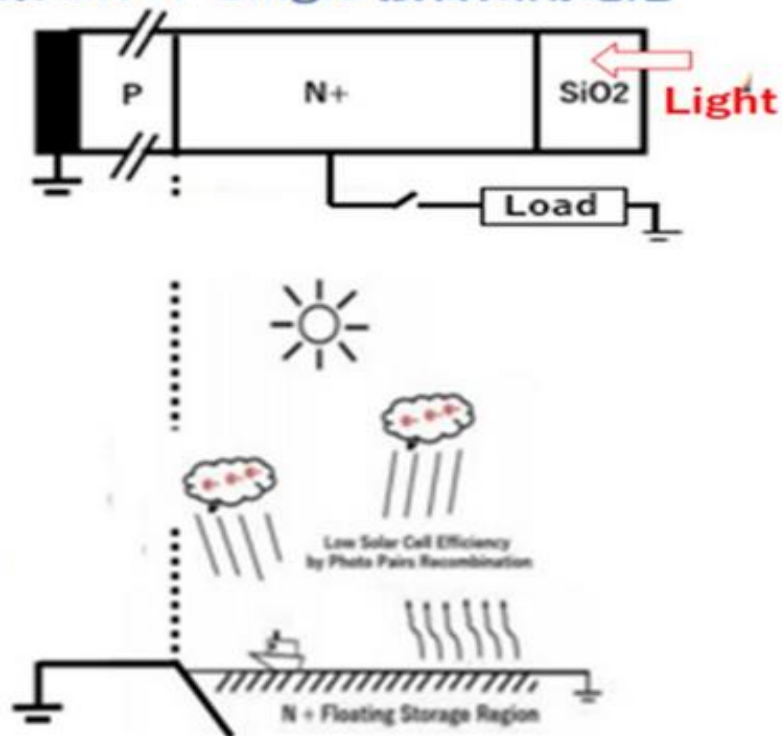
NPN bipolar transistorの関係するいろいろな物理定数

受光表面P+層と裏面のP+層の両面がピン留め接地された、P+PNPP+接合型新型太陽電池の提案

P+PN-PP+接合型太陽電池の提案



従来のN+P single 接合太陽電池



- 2極真空管が整流特性を持ち、3極真空管が電流増幅特性を持つことは1930年代から周知でした。それでラジオやレーダーを米国はその先端技術の持ち実用化していました。
- 半導体を材料にしたPN接合（ダイオード）でも2極真空管と同じ整流特性を持つことも知られていましたが、まだまだ半導体の結晶性が悪く、それを製造する技術を持っていたのも米国の限られた一部の企業でした。
- 半導体を材料にしたPN接合（ダイオード）の方がはるかに2極真空管より高周波数特性や整流特性も安定して優れていることも1940年後半になると理解され、米国では軍事産業が活発で、軍需に刺激され発達しました。
- ベル研でのブラッテンとバーデンが試作に成功した金属針によるダブルショットキーバリア接合タイプの電流増幅装置はメカ装置で非常に再現性が良いものでしたが信頼がわるく利用価値がありませんでした。

シリコンSiのP型基板の抵抗率 ρ が $10\Omega\text{cm}$ であるとき、不純... - Yahoo!知恵袋

 run*****さん
2012/1/11 19:49

1回答

シリコンSiのP型基板の抵抗率 ρ が $10\Omega\text{cm}$ であるとき、不純物の濃度はいくつになりますか？また、その不純物には何が使われるのか教えてください
そして、そのときの不純物と元のシリコンとの個数の比についてもよろしく願います

ベストアンサー

 ポポロさん
2012/1/13 0:38

$$1/\rho = q \cdot \mu_p \cdot p$$

$$\rho = 10 [\Omega\text{cm}]$$

$$q = 1.6 \times 10^{-19} [\text{C}]$$

$$\mu_p = 450 [\text{cm}^2/\text{V}\cdot\text{s}] \text{ 代入}$$

$$1/10 = 1.6 \times 10^{-19} \cdot 450 \cdot p$$

$$p = 1.4 \times 10^{15} [\text{個}/\text{cm}^3]$$

P型だと三族の元素ですね。

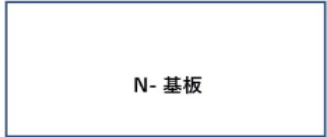
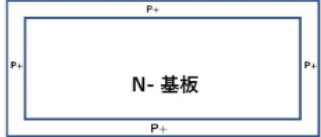
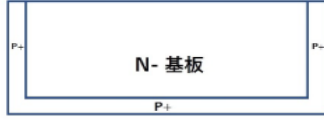
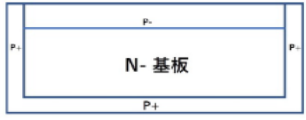
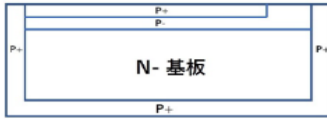
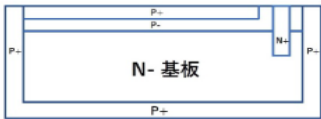

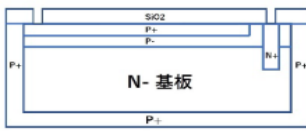
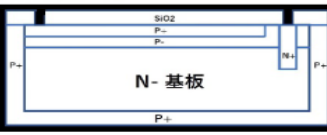

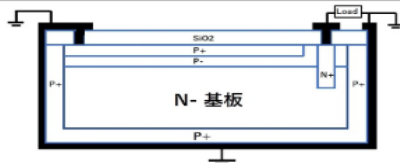
B、Al、Ga . . .

一般的にはB(ホウ素)と思います。

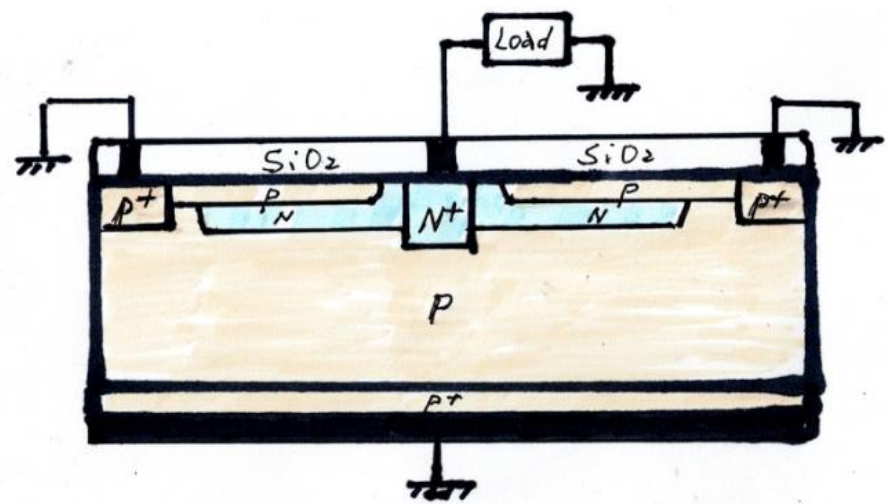
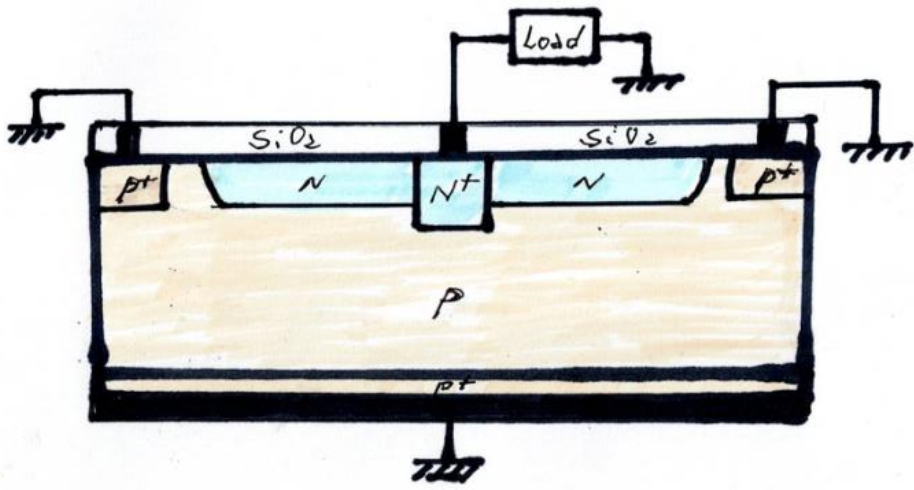
Si密度は、 5×10^{22} 個/cm³です。なので

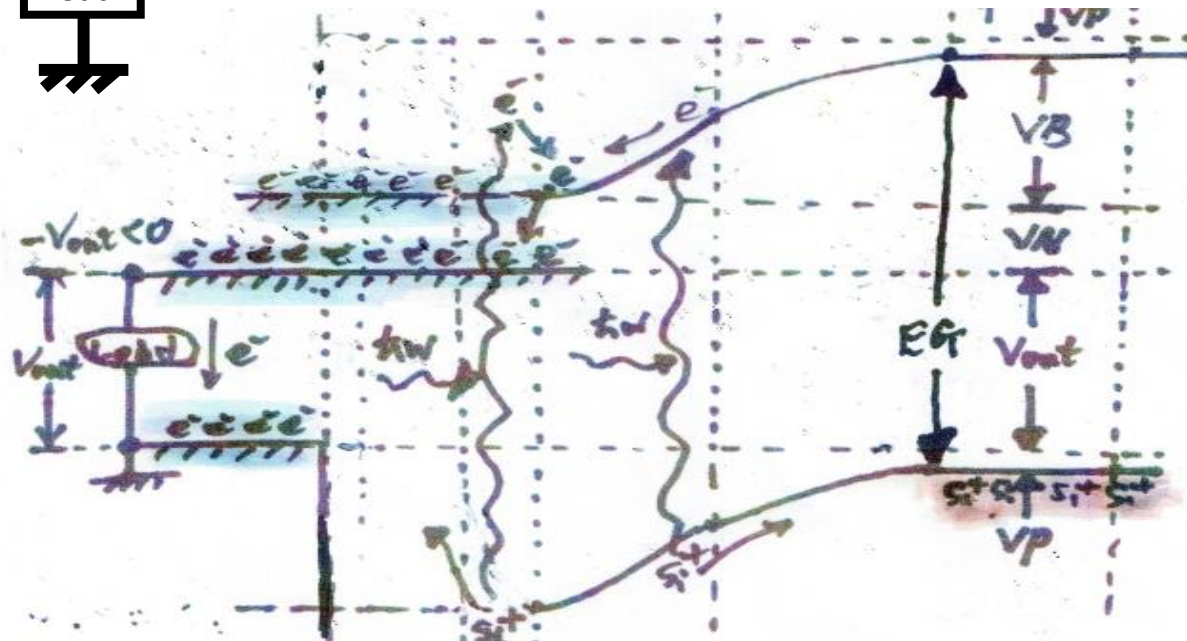
$$1.4 \times 10^{15} / 5 \times 10^{22} \cdot 100 \approx 0.0000028\%$$

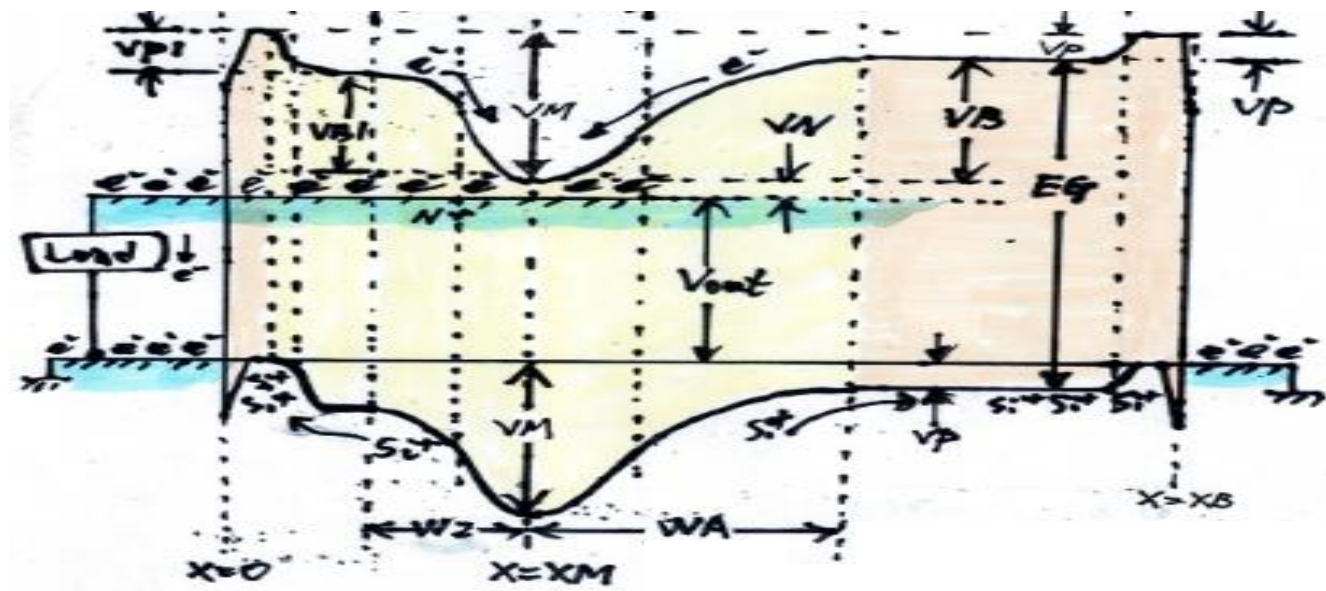
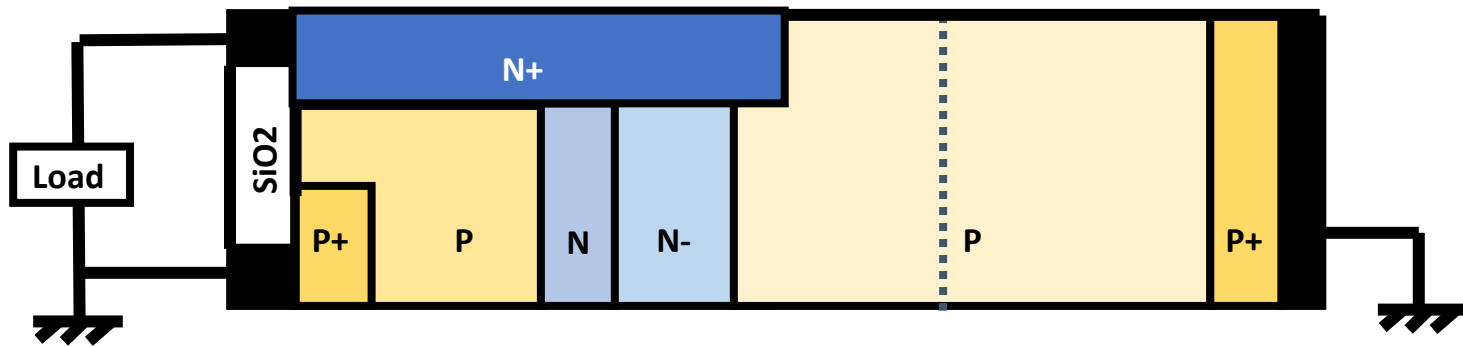
新素子製造方法

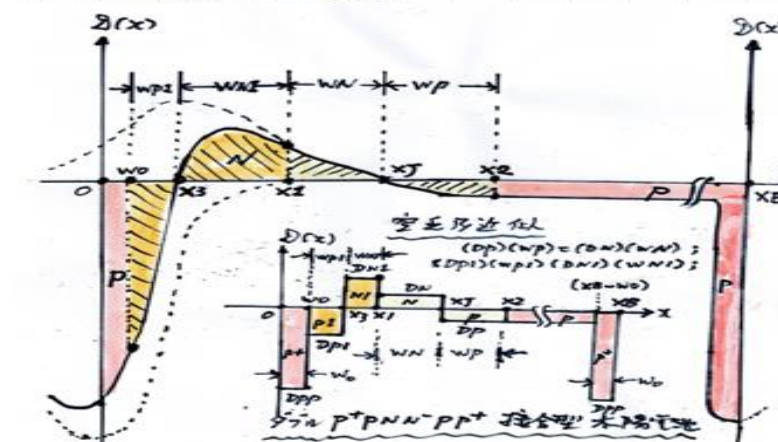
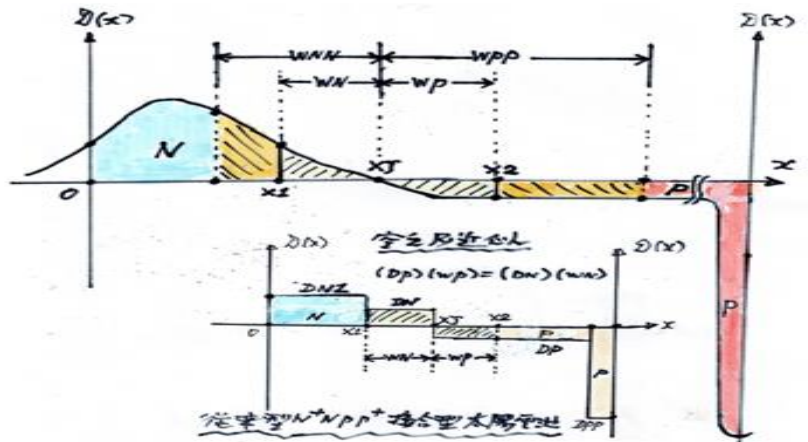
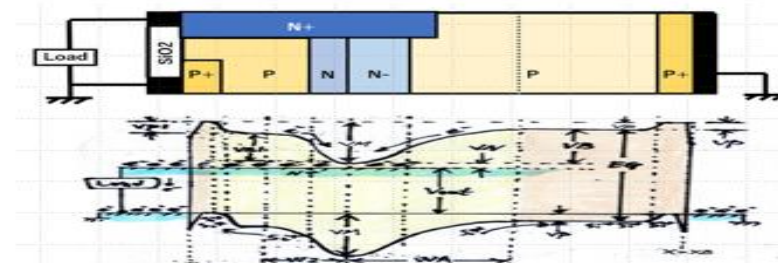
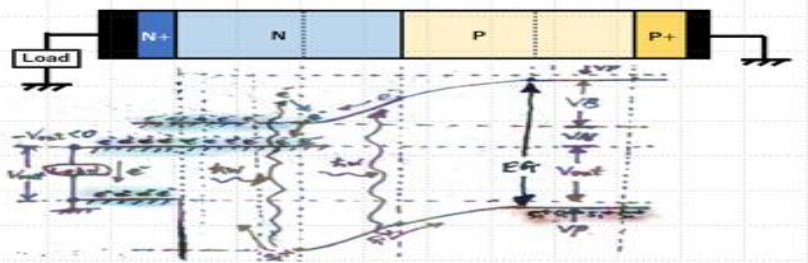
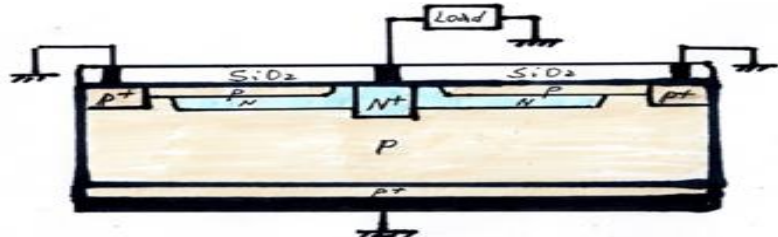
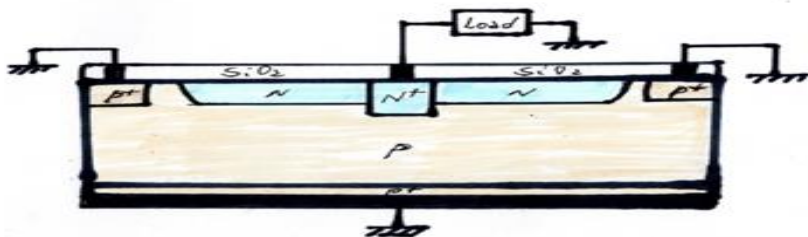
			
1. 非常に結晶性の良い高抵抗のN-基盤を使う	2. 熱拡散で回りにP+領域を形成し。N-層を完全な埋め込み層にする。	3. 表面をKOHで部分エッチングを行う	4. 表面にP-領域を全面形成する
			
5. 表面にP+領域を部分形成する	6. 表面にN+領域を部分形成する	7. 表面に酸化膜を形成する	8. 表面の酸化膜に金属コンタクト用の窓開けを形成する
			
9. 全面を金属膜でカバーする	10. GND 金属端子と出力金属端子に分離する	11. 完成図	

N基板は濃度 $D_N \sim 100 \Omega\text{cm}$ と非常に高抵抗を使うと、 $W \sim \sqrt{E_{si} * EG / D_N} \sim$









CHRONOLOGY OF SILICON-BASED IMAGE SENSOR DEVELOPMENT

Yoshiaki Daimon Hagiwara, IEEE Life Fellow
Sojo University, Kumamoto-city, Japan

Introduction

The article presents key steps of development of silicon-based image sensors. The author's intention has been to present them chronologically. However, since different aspects of the sensor design are discussed, some contents have been duplicated. Hopefully, they do not obscure the overall picture of the image sensor development.

The P+P doping variation in the base region of a bipolar transistor was first proposed by Herbert Kroemer in 1953 to realize the drift-field transistor for high frequency operations as shown in Fig. 1. The forward biased emitter-base junction injects electrons from the electron fog in the emitter into the base. There, the minority carriers swiftly

migrate towards the collector thanks to the electric field induced by the P+P doping variation in the base region. Properly shaped doping profiles became later an indispensable building block of silicon image sensors.

In 1970, the CCD image sensor was invented that provided a complete charge transfer capability without image lag. The CCD image sensors were next intensively studied and refined [1-5]. However, the MOS photo capacitor used in the CCD image sensor employed metallic electrodes that impeded transmission of the short-wave blue light.

In 1975, three double and triple junction pinned photodiodes (PPDs) were invented and patented [7-9].

Reproductions of figures in the Japanese Patent Applications of (a) the N+N-P+NP-P triple junction PPD (JPA1975-127646), (b) the N+N-P+N double junction PPD (JPA1975-127647) and (c) the PNP double junction PPD (JPA1975-134985) are shown in Fig. 2. All of them behave as photo junction-capacitors and have the CCD-like complete charge transfer capability, no image lag feature with in-pixel vertical overflow drain (VOD) structure for the anti-blooming function, and the electronically adjustable exposure time for fast moving action pictures. Potential distributions shown in Fig. 2 clearly illustrate the mentioned above importance of doping profiles in those devices. Devices (a) and (b) both have in-pixel MOS capacitor buffer

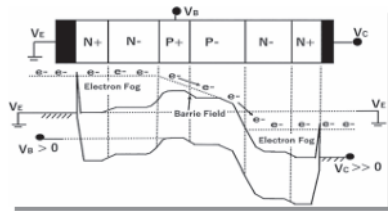


Figure 1: The drift-field transistor for high frequency operations, invented by Herbert Kroemer in 1953.

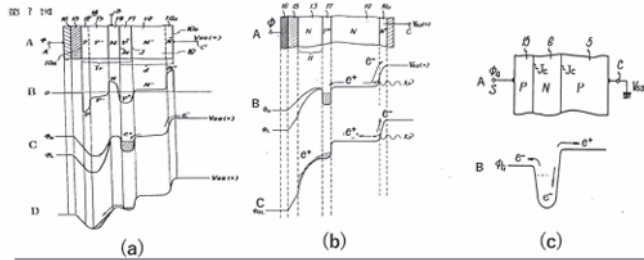


Figure 2: Reproductions from the Japanese Patent Applications of (a) the N+N-P+NP-P triple junction PPD, (b) the N+N-P+N double junction PPD, and (c) the PNP double junction PPD.

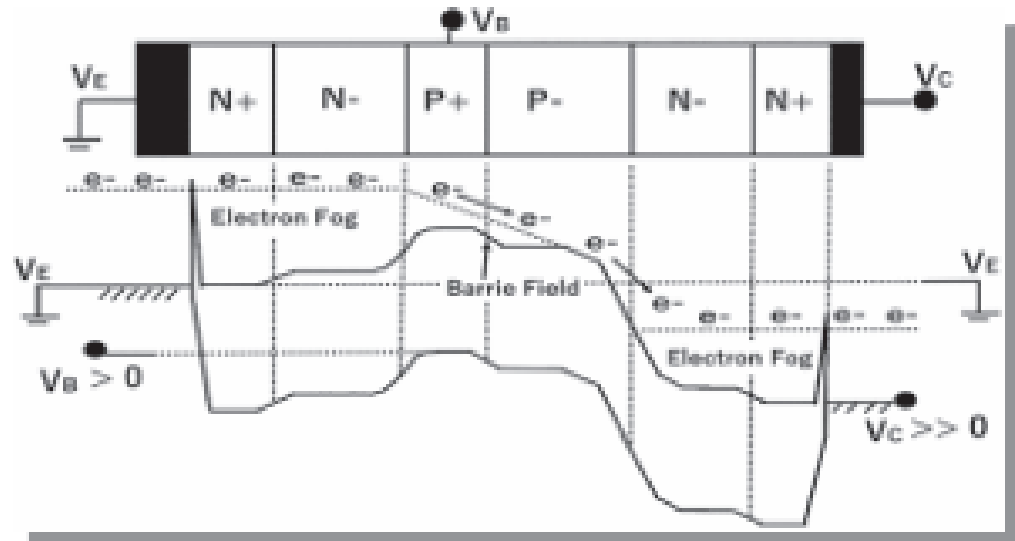


Figure 1: The drift-field transistor for high frequency operations, invented by Herbert Kroemer in 1953.

CHRONOLOGY OF SILICON-BASED IMAGE SENSOR DEVELOPMENT

Yoshiaki Daimon Hagiwara, IEEE Life Fellow
Sojo University, Kumamoto-city, Japan

Introduction

The article presents key steps of development of silicon-based image sensors. The author's intention has been to present them chronologically. However, since different aspects of the sensor design are discussed, some contents have been duplicated. Hopefully, they do not obscure the overall picture of the image sensor development.

The P+P doping variation in the base region of a bipolar transistor was first proposed by Herbert Kroemer in 1953 to realize the drift-field transistor for high frequency operations as shown in Fig. 1. The forward biased emitter-base junction injects electrons from the emitter into the base. There, the minority carriers swiftly

migrate towards the collector thanks to the electric field induced by the P+P doping variation in the base region. Properly shaped doping profiles became later an indispensable building block of silicon image sensors.

In 1970, the CCD image sensor was invented that provided a complete charge transfer capability without image lag. The CCD image sensors were next intensively studied and refined [1-5]. However, the MOS photo capacitor used in the CCD image sensor employed metallic electrodes that impeded transmission of the short-wave blue light.

In 1975, three double and triple junction pinned photodiodes (PPDs) were invented and patented [7-9]. Reproductions of figures in the Japanese Patent Applications

of (a) the N+N-P+NP-P triple junction PPD (JPA1975-127646), (b) the N+N-P+N double junction PPD (JPA1975-127647) and (c) the PNP double junction PPD (JPA1975-134985) are shown in Fig. 2. All of them behave as photo junction-capacitors and have the CCD-like complete charge transfer capability, no image lag feature with in-pixel vertical overflow drain (VOD) structure for the anti-blooming function, and the electronically adjustable exposure time for fast moving action pictures. Potential distributions shown in Fig. 2 clearly illustrate the mentioned above importance of doping profiles in those devices. Devices (a) and (b) both have in-pixel MOS capacitor buffer

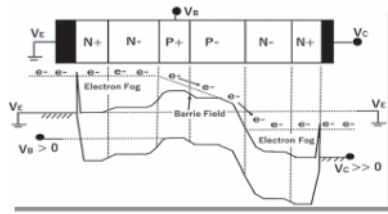


Figure 1: The drift-field transistor for high frequency operations, invented by Herbert Kroemer in 1953.

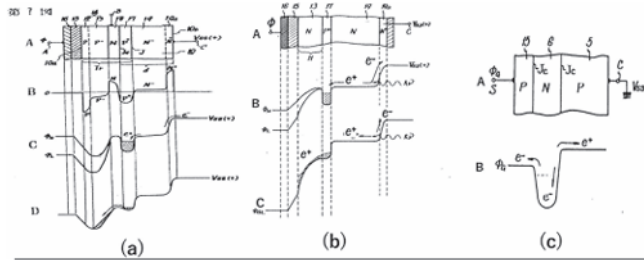
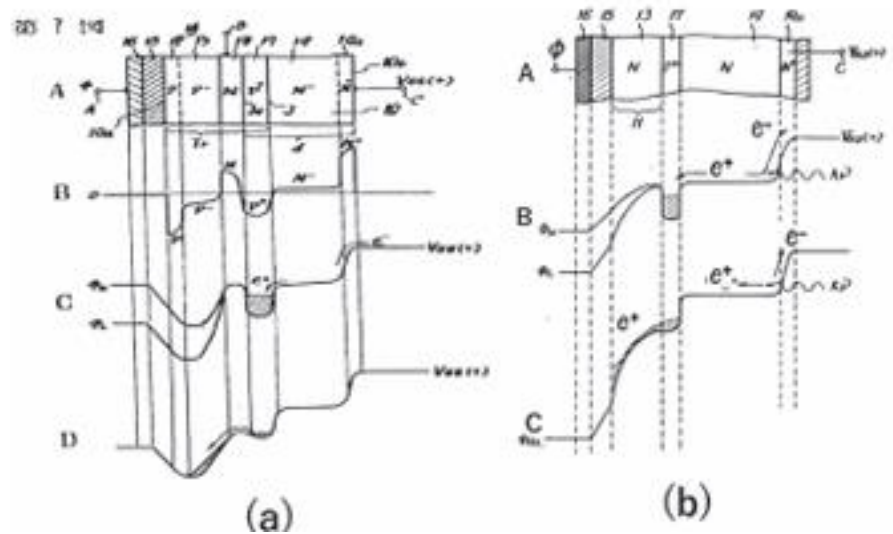
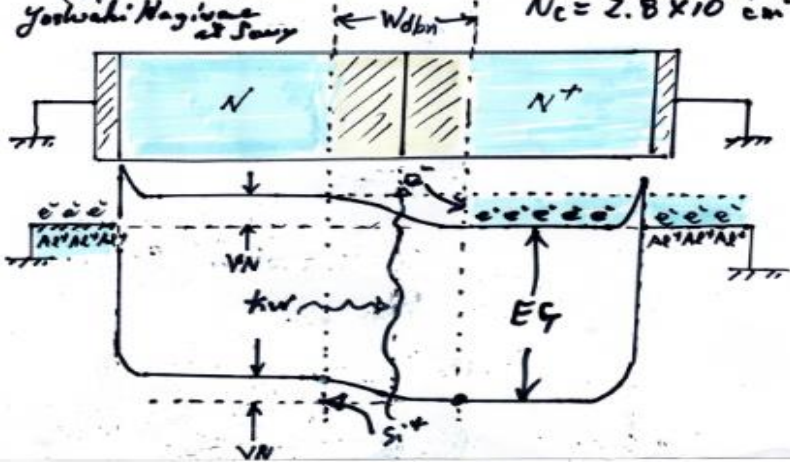


Figure 2: Reproductions from the Japanese Patent Applications of (a) the N+N-P+NP-P triple junction PPD, (b) the N+N-P+N double junction PPD, and (c) the PNP double junction PPD.



See (JPA 1995-127646)
 JPA 1996-127647
 Yoshiwaki Nagaiwa
 et al Sony

For Silicon,
 $N_c = 2.8 \times 10^{19} \text{ cm}^{-3}$



For Silicon,
 $N_v = 1.04 \times 10^{19} \text{ cm}^{-3}$

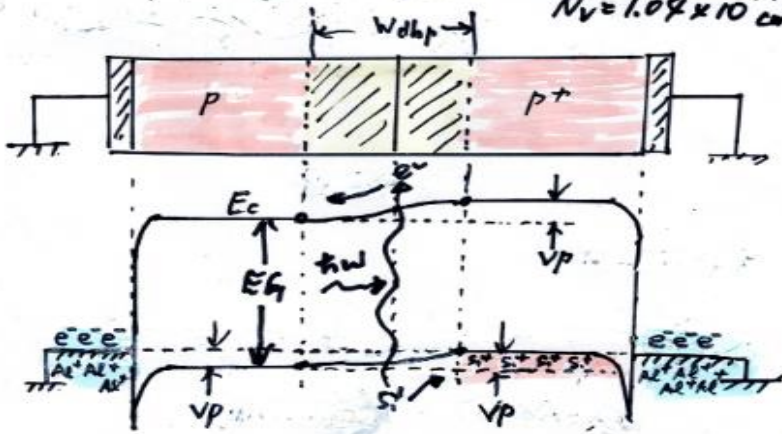
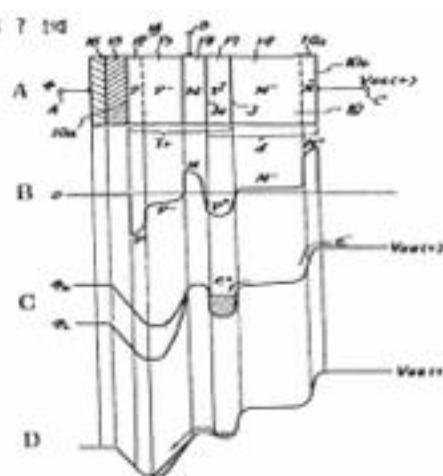
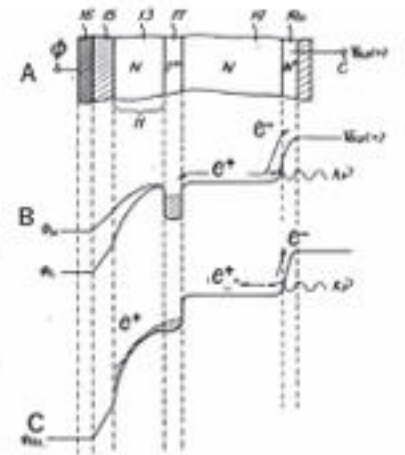


Fig 7.14



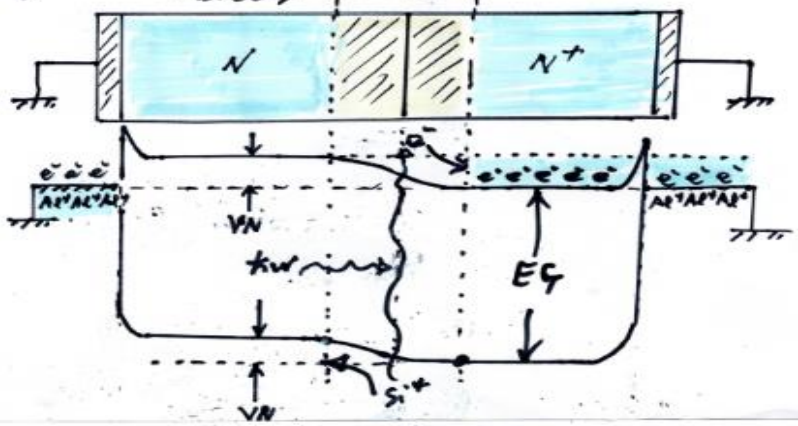
(a)



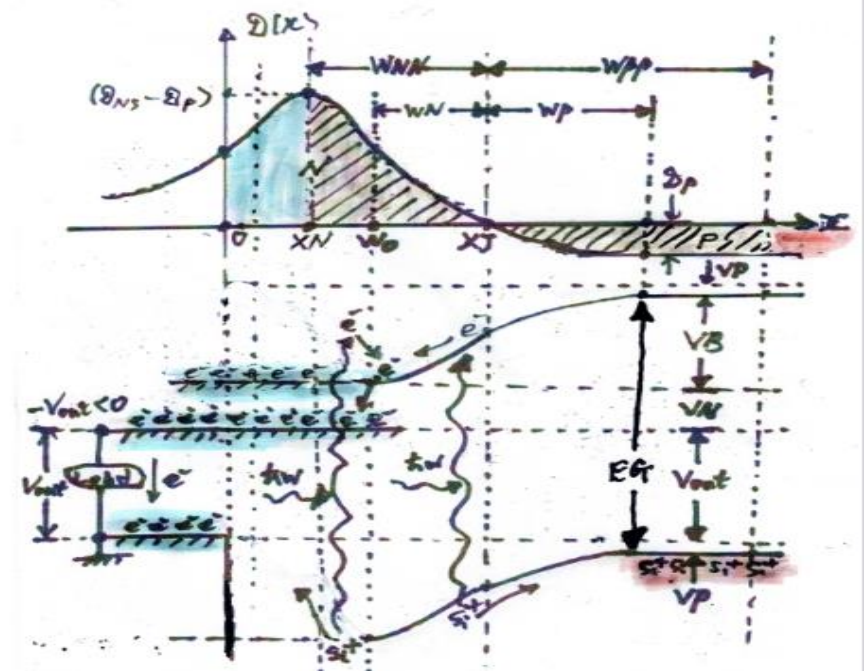
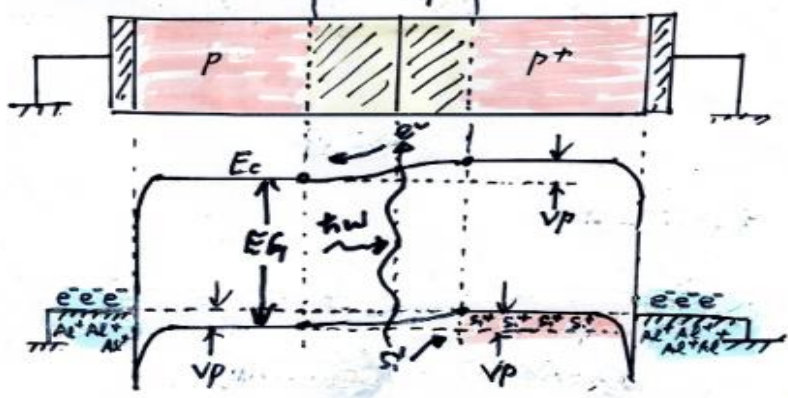
(b)

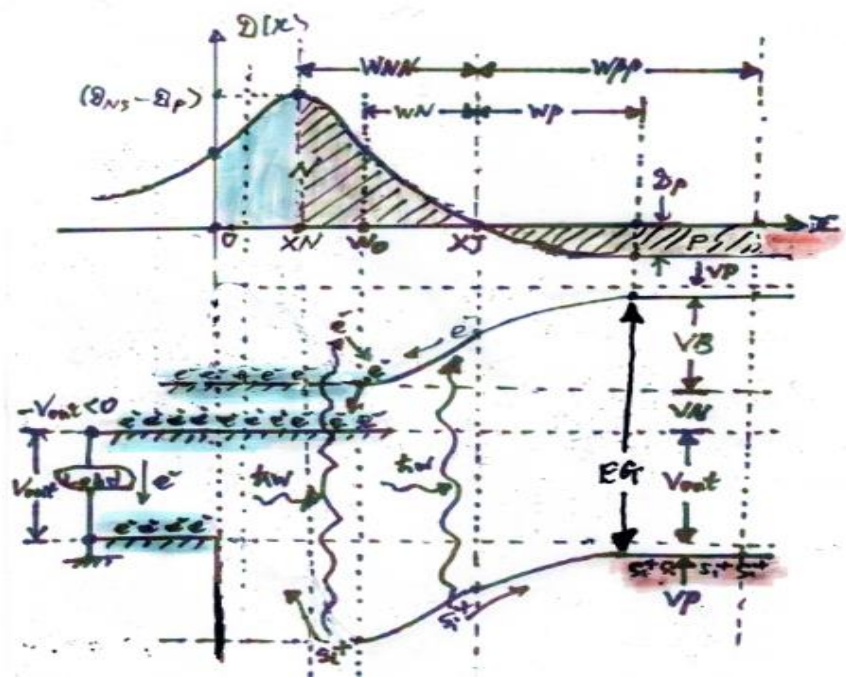
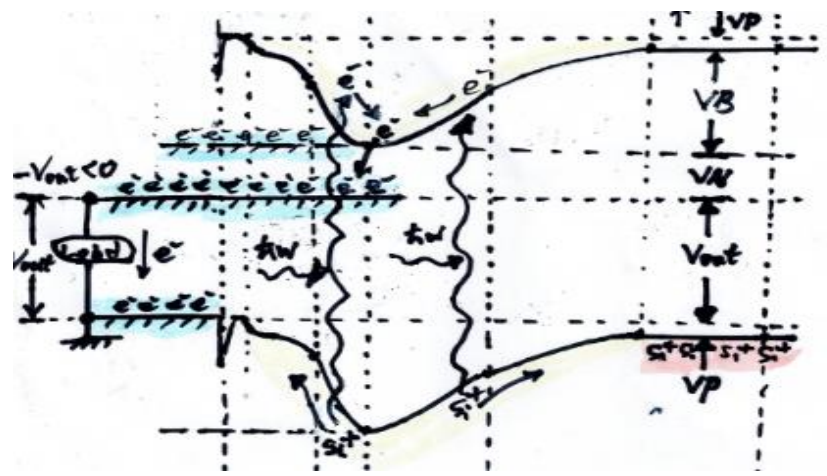
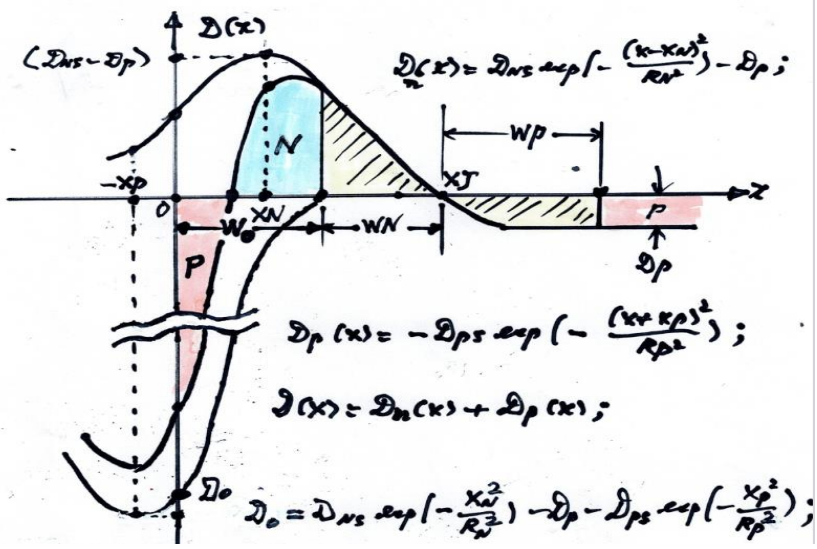
See (JPA 1995-127646)
 JPA 1996-127647
 Yoshiwaki Nagiyama
 et al

For Silicon,
 $N_c = 2.8 \times 10^{19} \text{ cm}^{-3}$

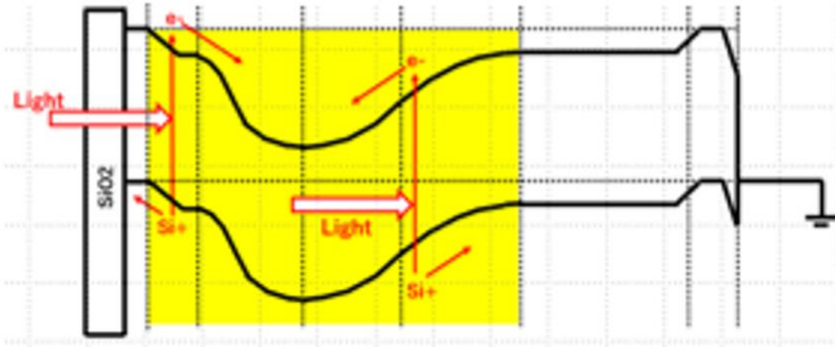
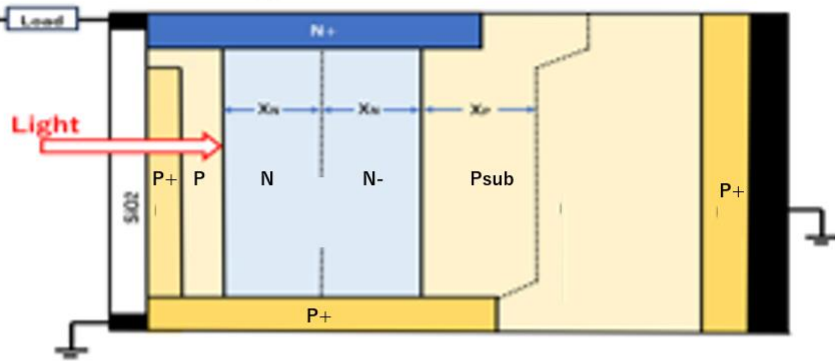


For Silicon,
 $N_v = 1.04 \times 10^{19} \text{ cm}^{-3}$



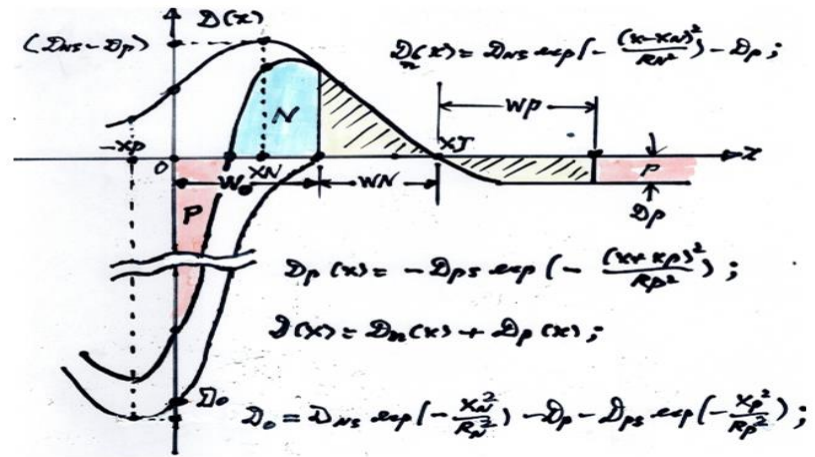
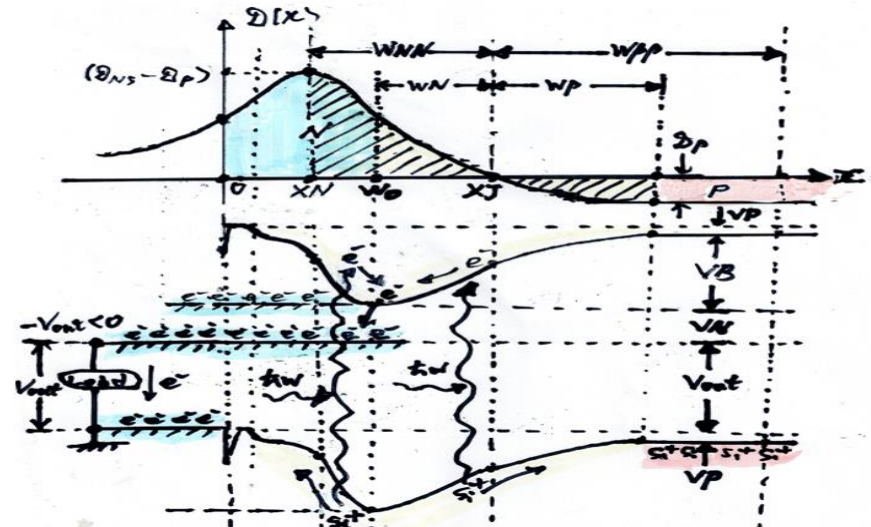


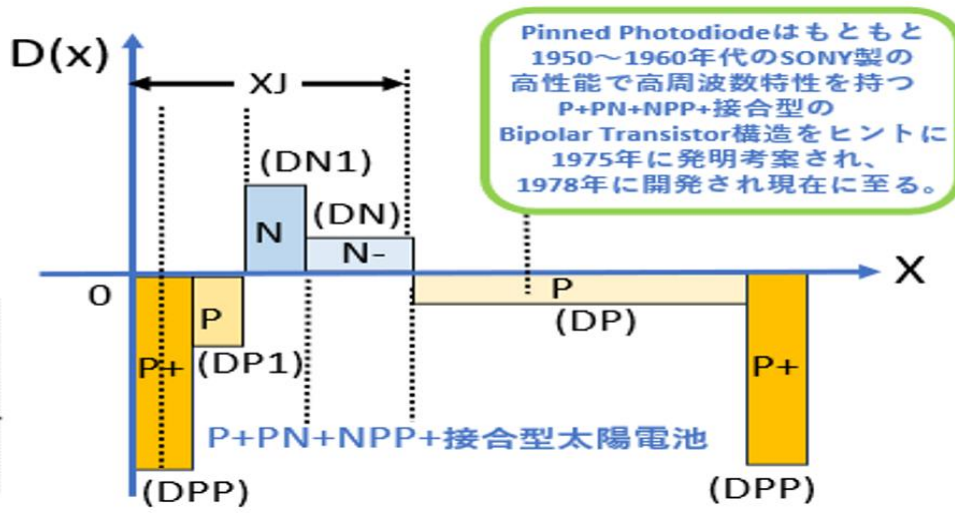
Pinned Photodiode type Solar Cell defined in JPA2020-131313



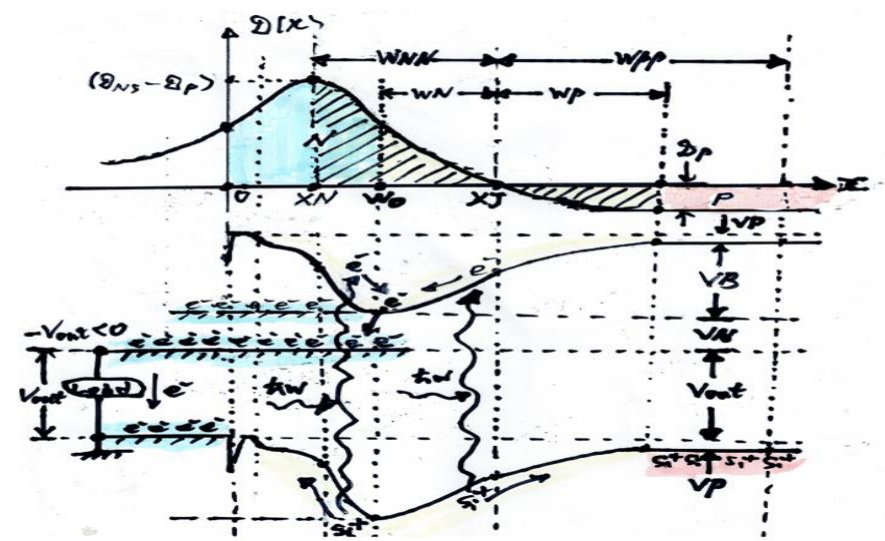
Quantum Efficiency $\sim (X_s + 2X_n + X_p)$

● $V_{out} = 0.4$ volt として、 $W_P = W_N \sim 0.3 \mu\text{m}$ とし、表面 P+P 領域の深さ X_s も $0.3 \mu\text{m}$ 程度となる様に実際の各濃度の値を調整します。接合の深さは $X_J = 2W_N + W_0 \sim 0.9 \mu\text{m}$ 程度になる様にして、実際の装置のイオン打ち込みエネルギーの可能な範囲に調整します。かなり微妙調整が必要です。

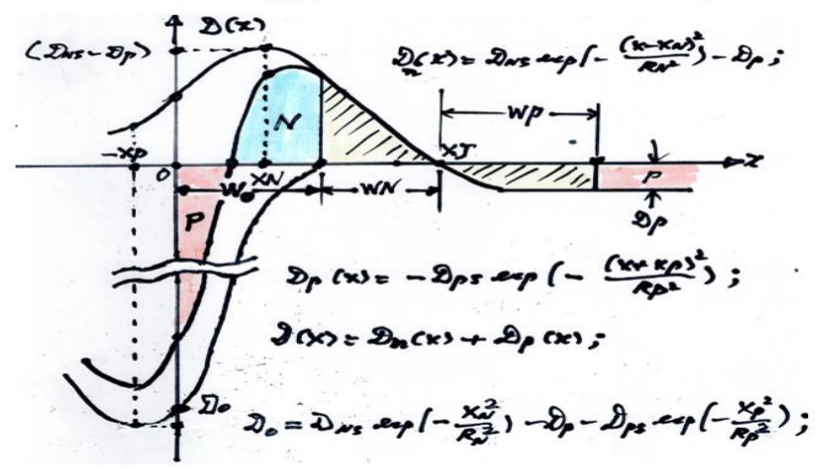
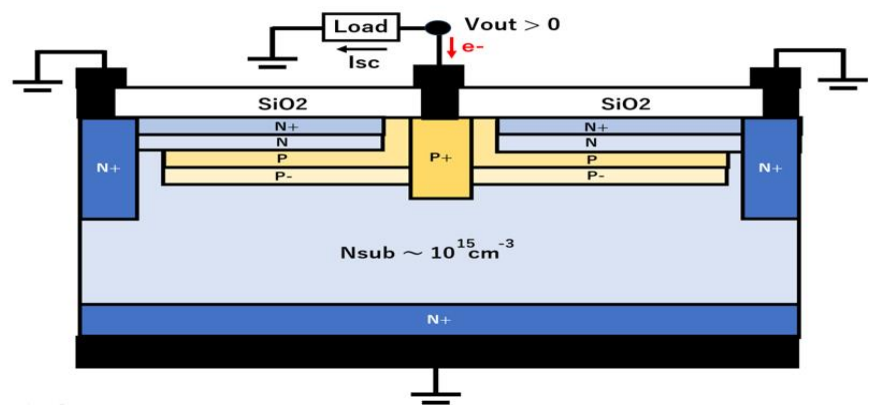




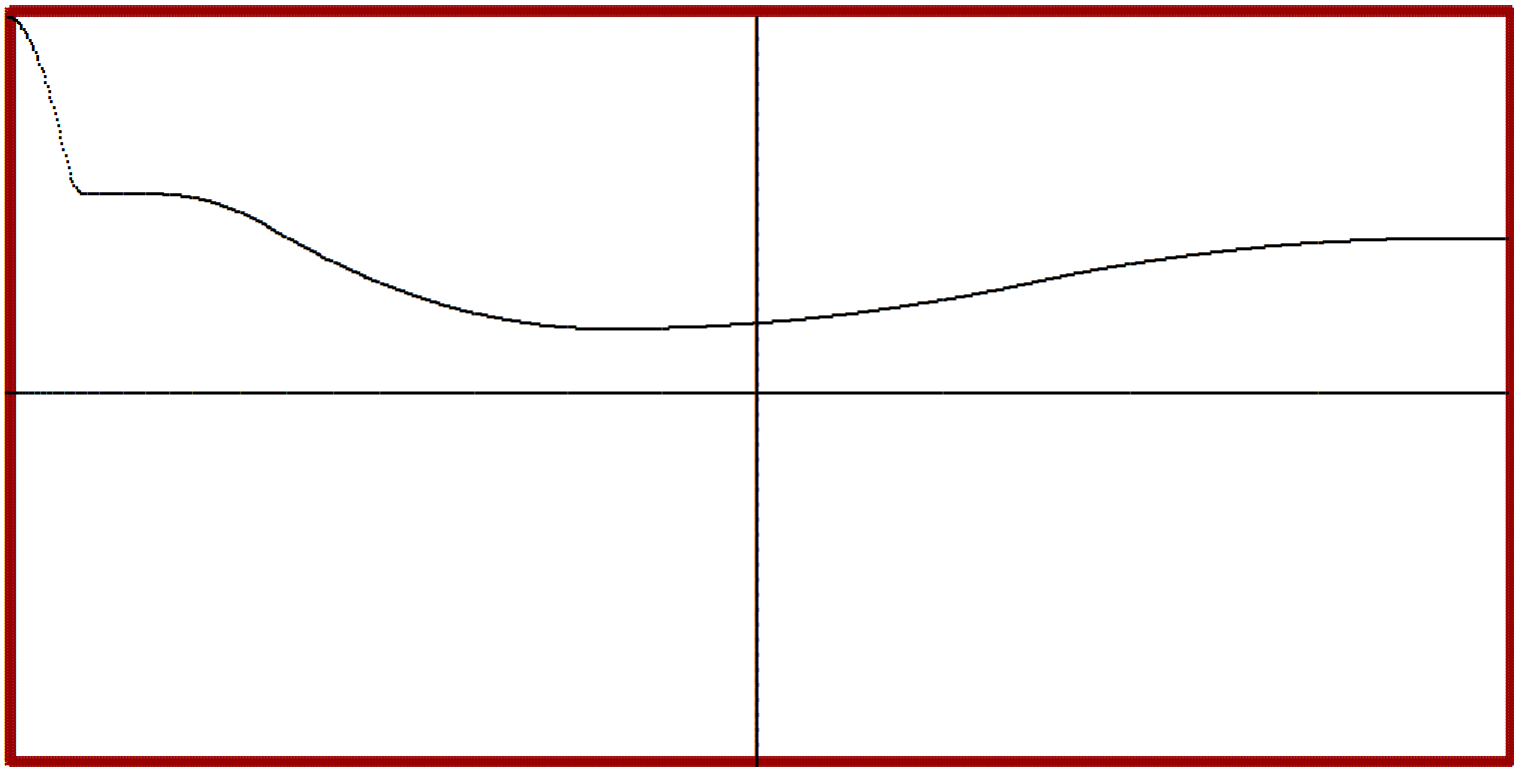
Pinned Photodiodeはもともと1950~1960年代のSONY型の高性能で高周波数特性を持つP+PN+NPP+接合型のBipolar Transistor構造をヒントに1975年に発明考案され、1978年に開発され現在に至る。



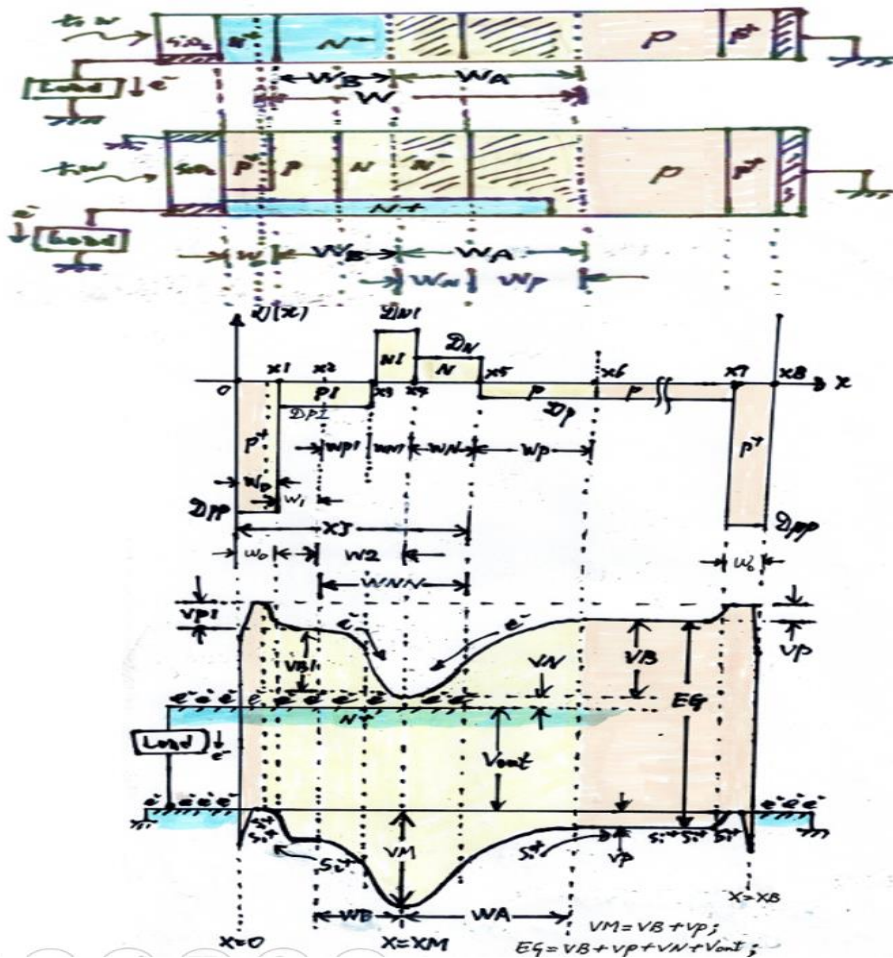
実際の試作ではNタイプ基板を使用する。



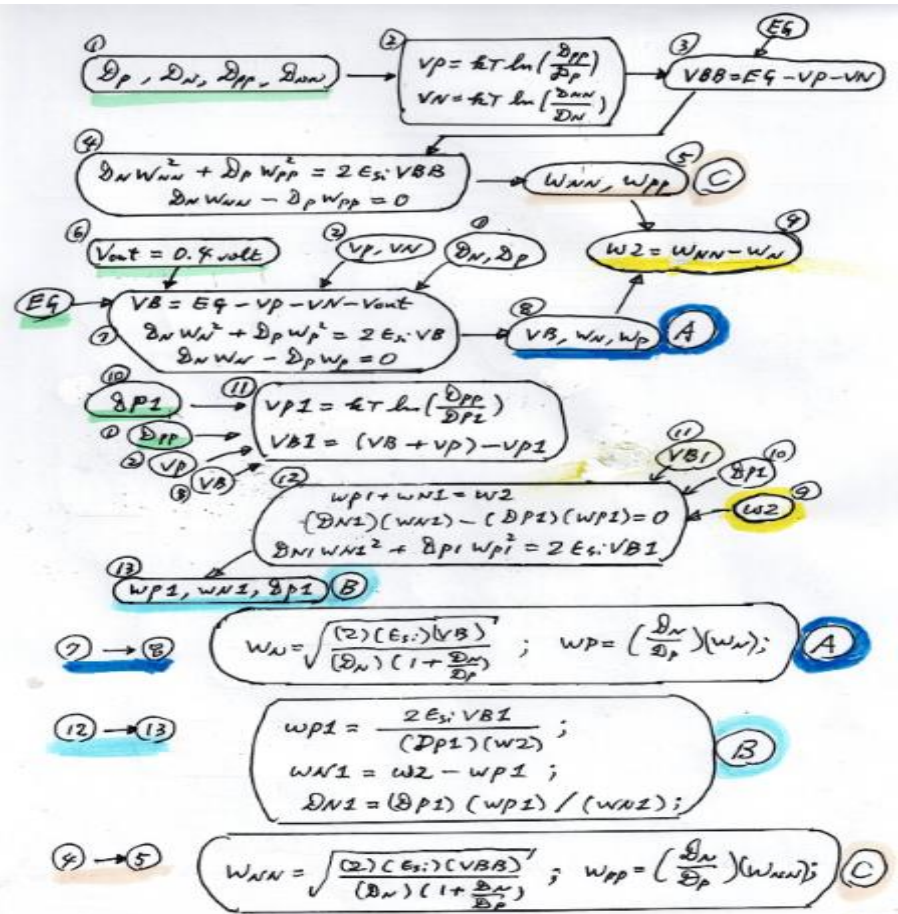
```
*****  
** Graph Plot of Potential Voltage V(X) { Xmin = 0 , Xmax = 1 , Vmin = 0 , Vmax = 1 ; } **  
*****  
P+PNN-PP+ Pinned Photodiode Type Solar Cell ; DN=1000;XJ=0.630783;DP=-1000;WN=0.279479;  
Doping Levels = { DPP=-100000000, DP1=-10000, DN1=3445, DN=1000, DP=-1000, DPP=-100000000; }  
Minimum Potential = { VM=0.415269, XM=0.490866, WW=WNN+WPP=1.161566, W=WN+WP=0.558959; }  
Depletion Width = { WNN=WPP=0.580783, WN=WP=0.279479, WP1=0.077202, WN1=0.224102; }
```

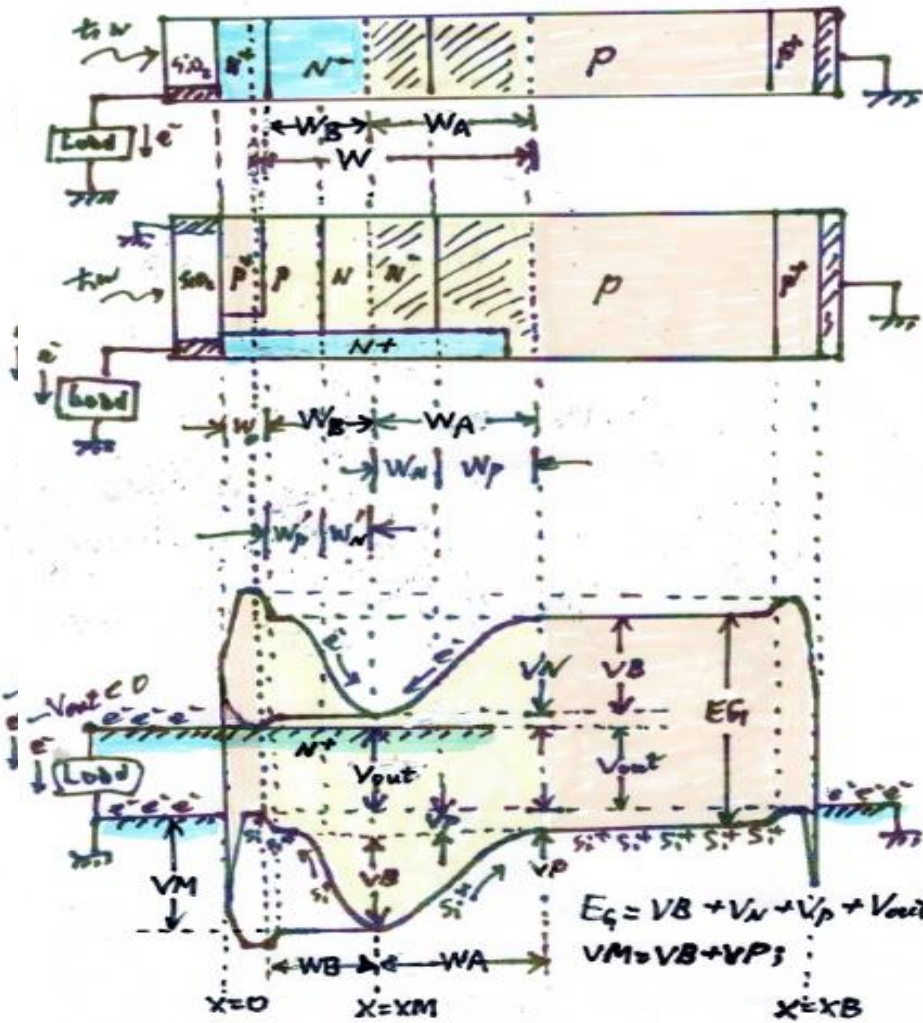


ダブル接合Pinned Photodiode型太陽電池 (JPA2020-131313特許の紹介)



空乏層近似法による解析解の計算手順





① $\partial_p, \partial_n, \partial_{pp}, \partial_{nn}$ → ② $V_p = \epsilon T \ln\left(\frac{\partial_{pp}}{\partial_p}\right)$
 $V_n = \epsilon T \ln\left(\frac{\partial_{nn}}{\partial_n}\right)$ → ③ $V_{BB} = E_G - V_p - V_n$

④ $\partial_n W_{nn}^2 + \partial_p W_{pp}^2 = 2\epsilon_s V_{BB}$
 $\partial_n W_{nn} - \partial_p W_{pp} = 0$ → ⑤ W_{nn}, W_{pp} (C)

⑥ $V_{out} = 0.4 \text{ volt}$ → ⑦ $V_B = E_G - V_p - V_n - V_{out}$
 $\partial_n W_n^2 + \partial_p W_p^2 = 2\epsilon_s V_B$
 $\partial_n W_n - \partial_p W_p = 0$ → ⑧ V_B, W_n, W_p (A)

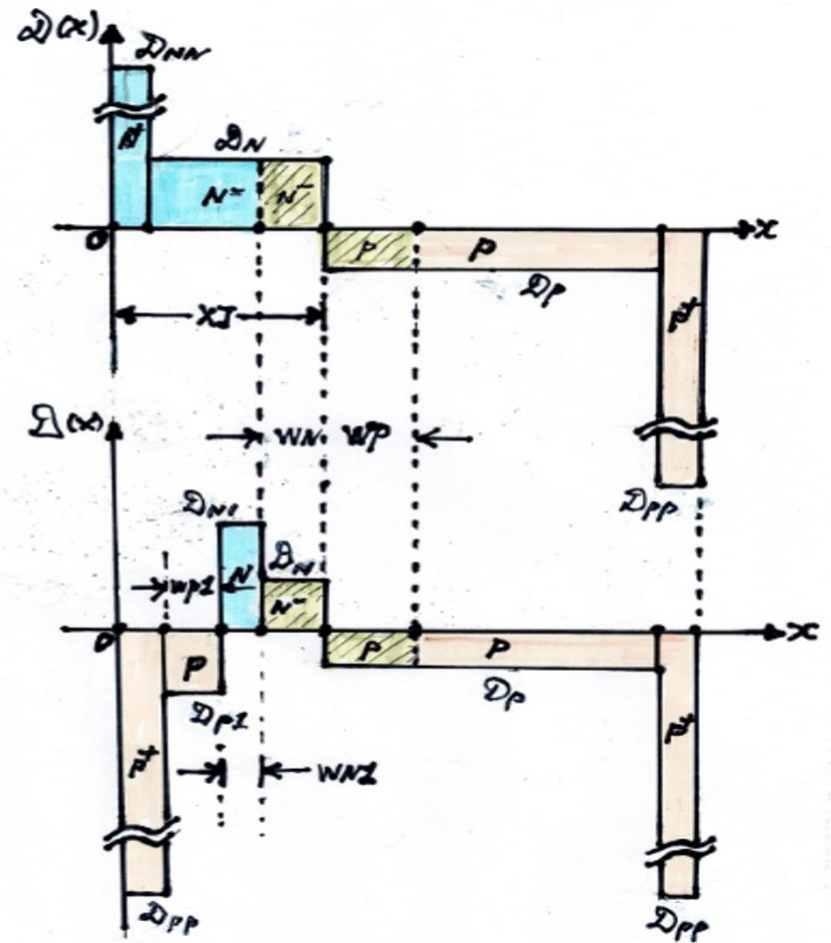
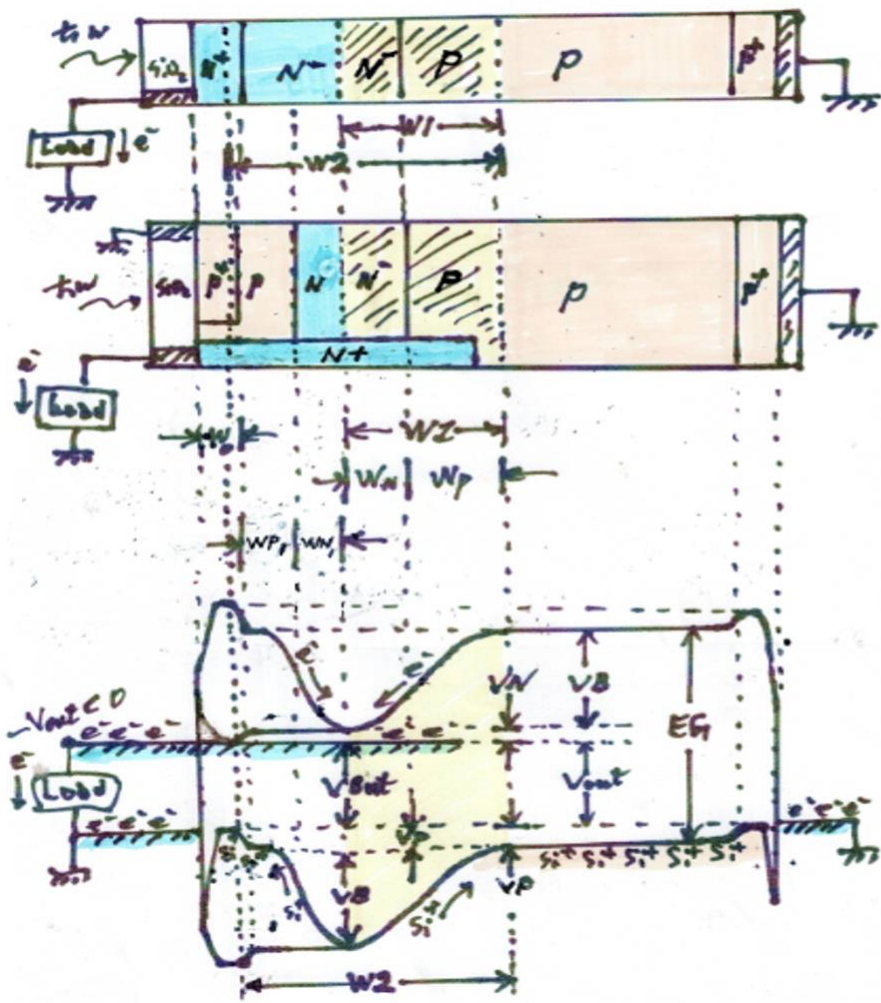
⑩ ∂_{p1} → ⑪ $V_{p1} = \epsilon T \ln\left(\frac{\partial_{pp1}}{\partial_{p1}}\right)$
 $V_{B1} = (V_B + V_p) - V_{p1}$ → ⑫ $W_{p1}, W_{n1}, \partial_{p1}$ (B)

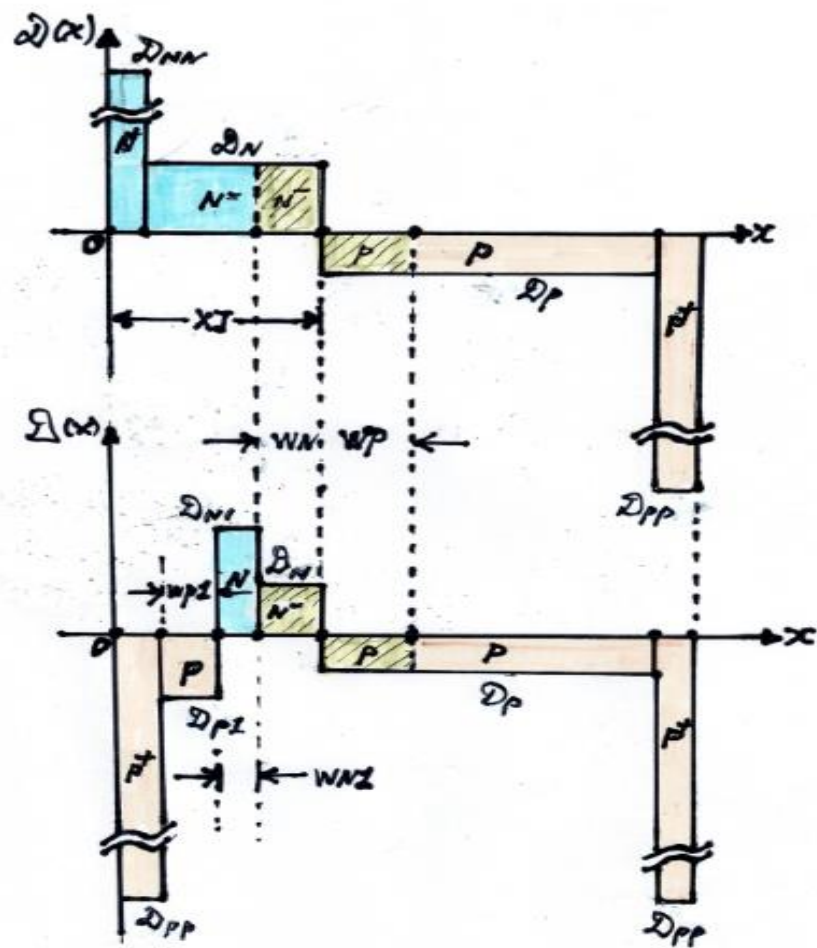
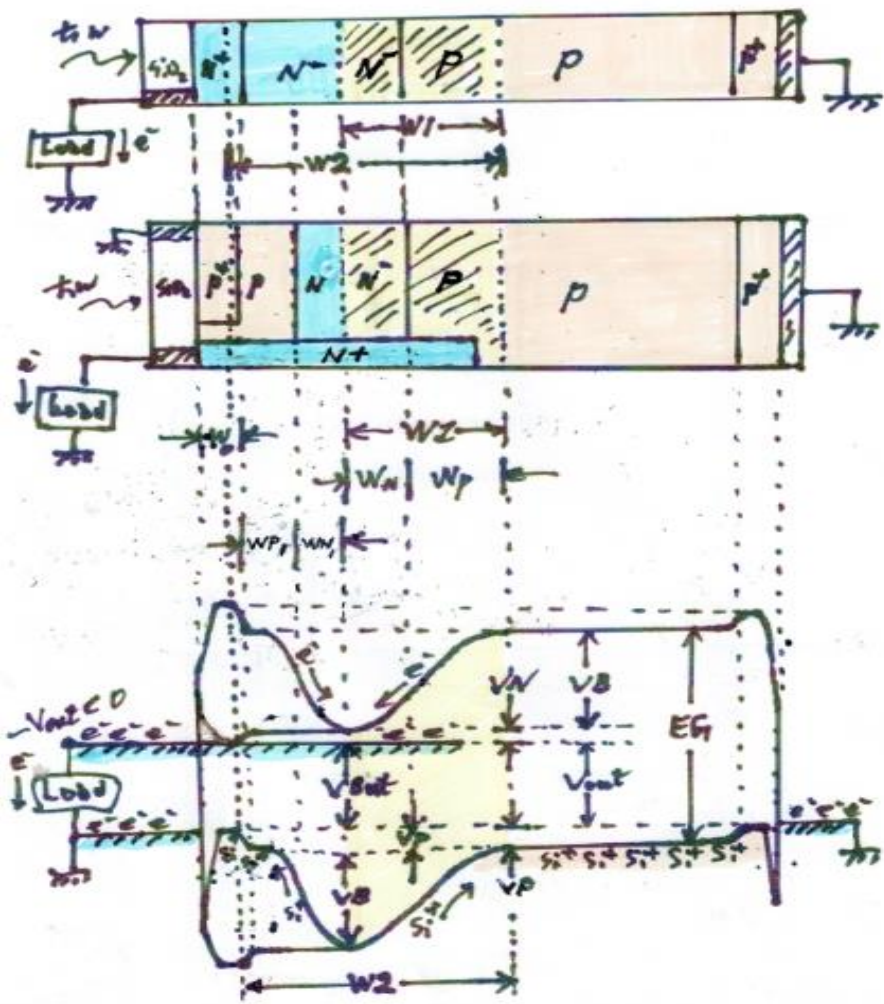
⑫ $W_{p1} + W_{n1} = W_2$
 $(\partial_{n1})(W_{n1}) - (\partial_{p1})(W_{p1}) = 0$
 $\partial_{n1} W_{n1}^2 + \partial_{p1} W_{p1}^2 = 2\epsilon_s V_{B1}$ → ⑬ $W_{p1}, W_{n1}, \partial_{p1}$ (B)

⑦ → ⑧ $W_n = \sqrt{\frac{(2)(\epsilon_s)(V_B)}{(\partial_n)\left(1 + \frac{\partial_n}{\partial_p}\right)}}$; $W_p = \left(\frac{\partial_n}{\partial_p}\right)(W_n)$ (A)

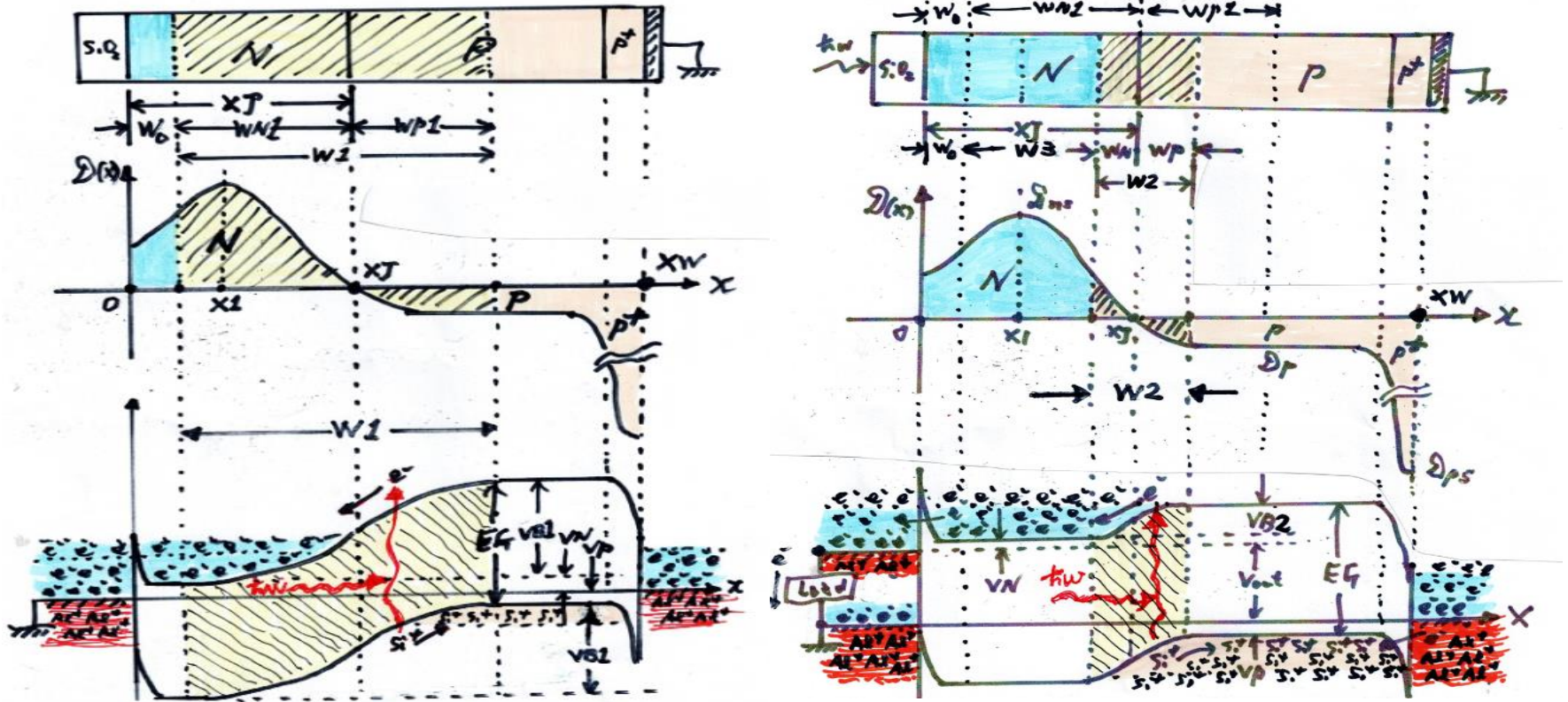
⑫ → ⑬ $W_{p1} = \frac{2\epsilon_s V_{B1}}{(\partial_{p1})(W_{n1})}$
 $W_{n1} = W_2 - W_{p1}$
 $\partial_{n1} = (\partial_{p1})(W_{p1}) / (W_{n1})$ (B)

④ → ⑤ $W_{nn} = \sqrt{\frac{(2)(\epsilon_s)(V_{BB})}{(\partial_n)\left(1 + \frac{\partial_n}{\partial_p}\right)}}$; $W_{pp} = \left(\frac{\partial_n}{\partial_p}\right)(W_{nn})$ (C)



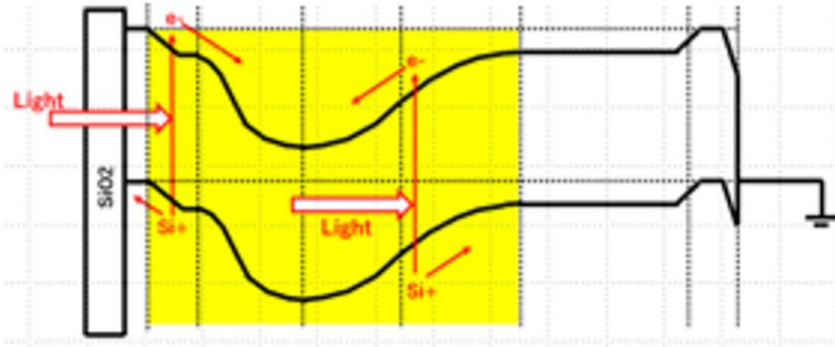
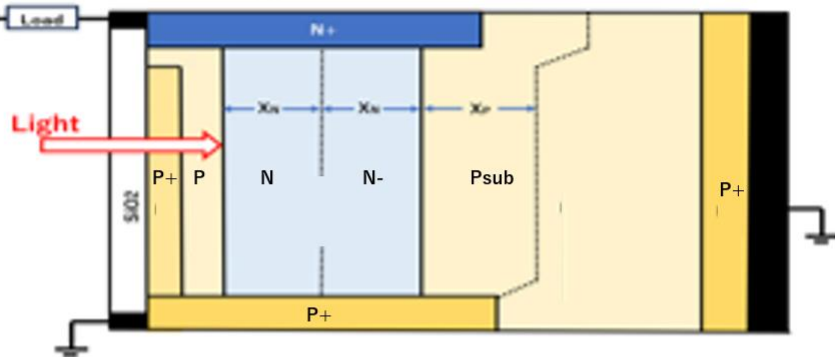


従来のNP接合型太陽電池の構造は単純で簡単に最適化が可能である。



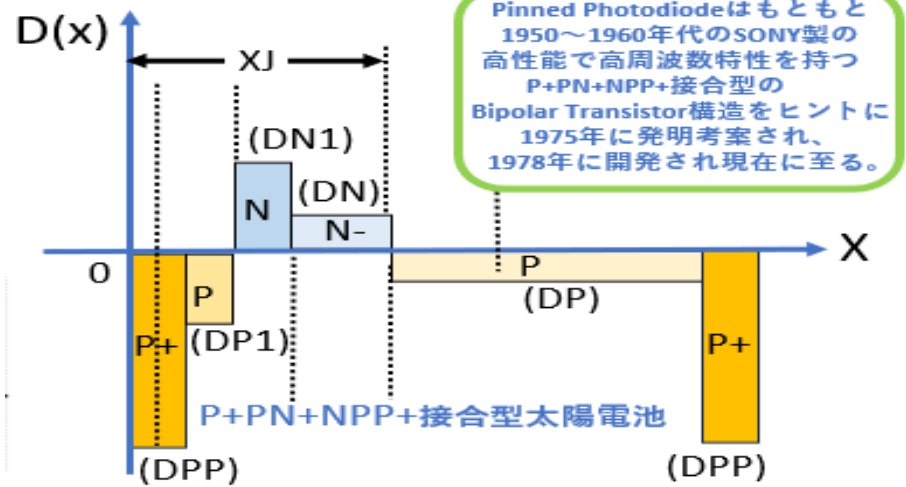
基板濃度 (D_P)をできるだけ薄くして、表面のN層の濃度 (D_N)も薄くして、接合の深さ (x_j)をできるだけ深く形成し、まず光が照射されない時、出力ゼロの時の有効変換領域 (空乏層) の幅 (w_1) を最大にする。

Pinned Photodiode type Solar Cell defined in JPA2020-131313



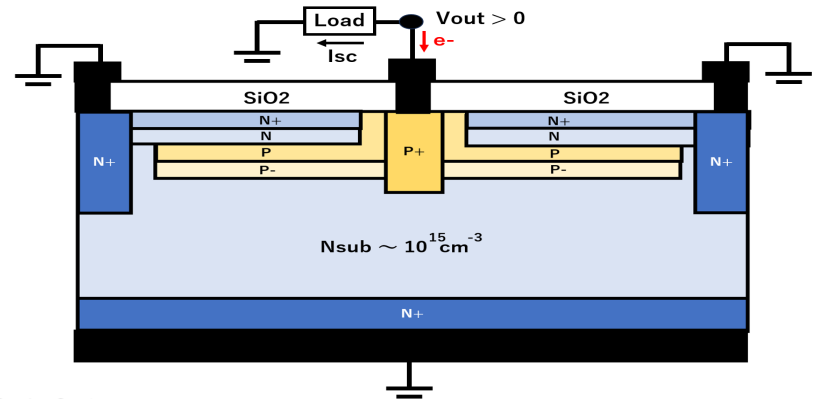
Quantum Efficiency $\sim (X_s + 2X_n + X_p)$

● $V_{out} = 0.4$ volt として、 $W_P = W_N \sim 0.3 \mu m$ とし、表面P+領域の深さ X_s も $0.3 \mu m$ 程度となる様に実際の各濃度の値を調整します。接合の深さは $X_j = 2W_N + W_o \sim 0.9 \mu m$ 程度になる様にして、実際の装置のイオン打ち込みエネルギーの可能な範囲に調整します。かなり微妙調整が必要です。



Pinned Photodiodeはもともと1950～1960年代のSONY製の高性能で高周波数特性を持つP+PN+NPP+接合型のBipolar Transistor構造をヒントに1975年に発明考案され、1978年に開発され現在に至る。

実際の試作ではNタイプ基板を使用する。



Step001

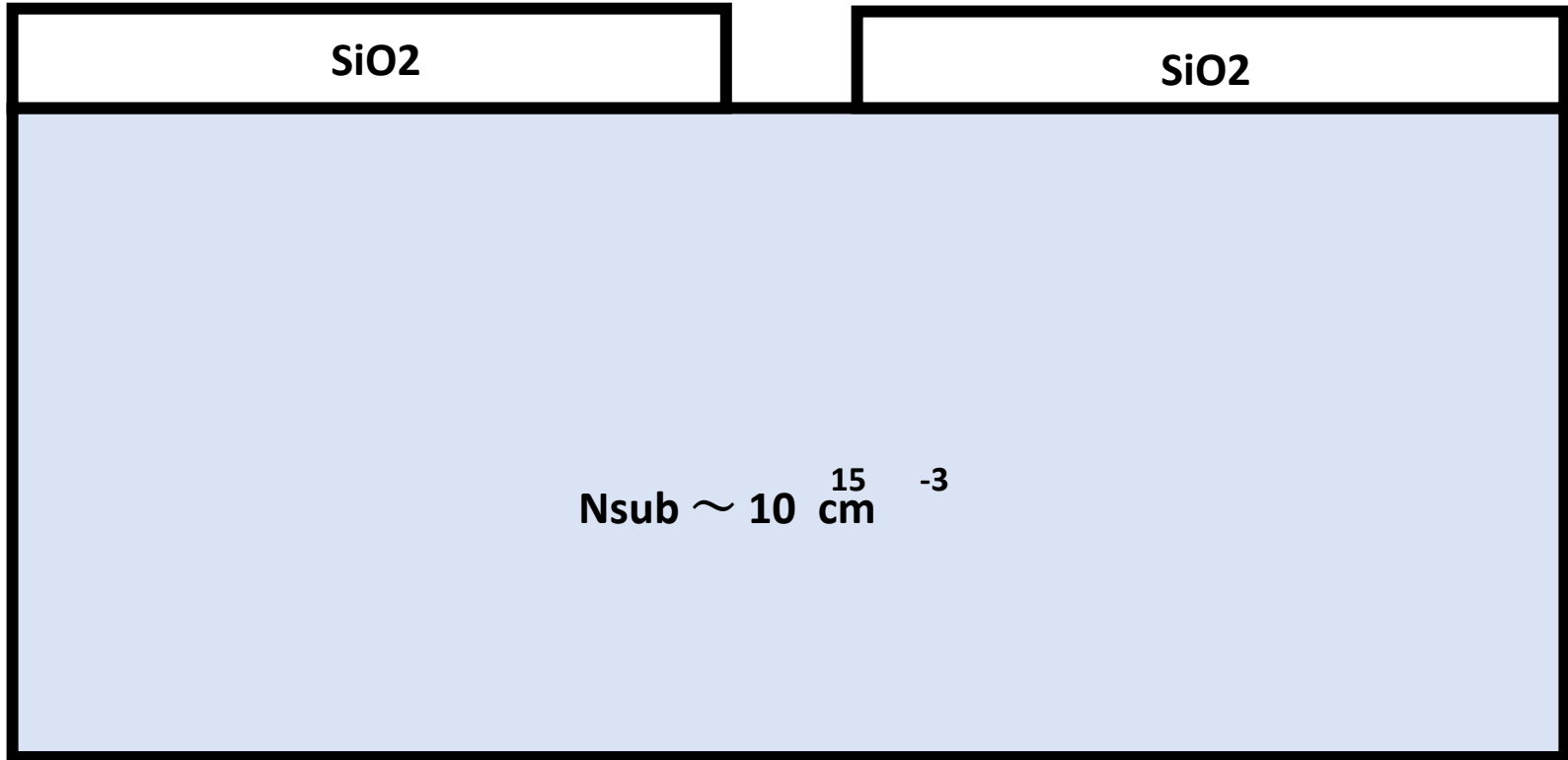
$$N_{\text{sub}} \sim 10^{15} \text{ cm}^{-3}$$

Step002

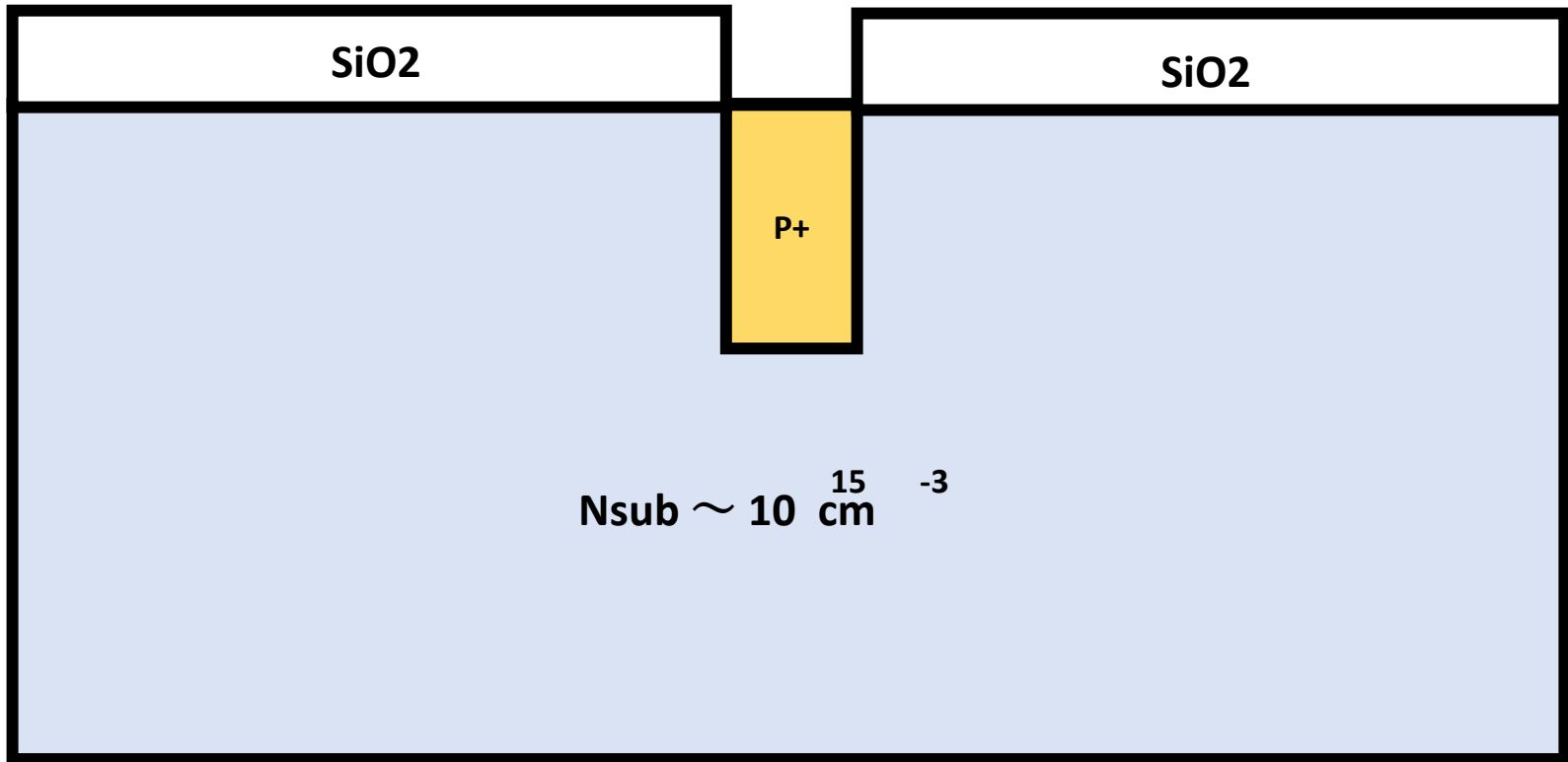
SiO₂

$N_{\text{sub}} \sim 10^{15} \text{ cm}^{-3}$

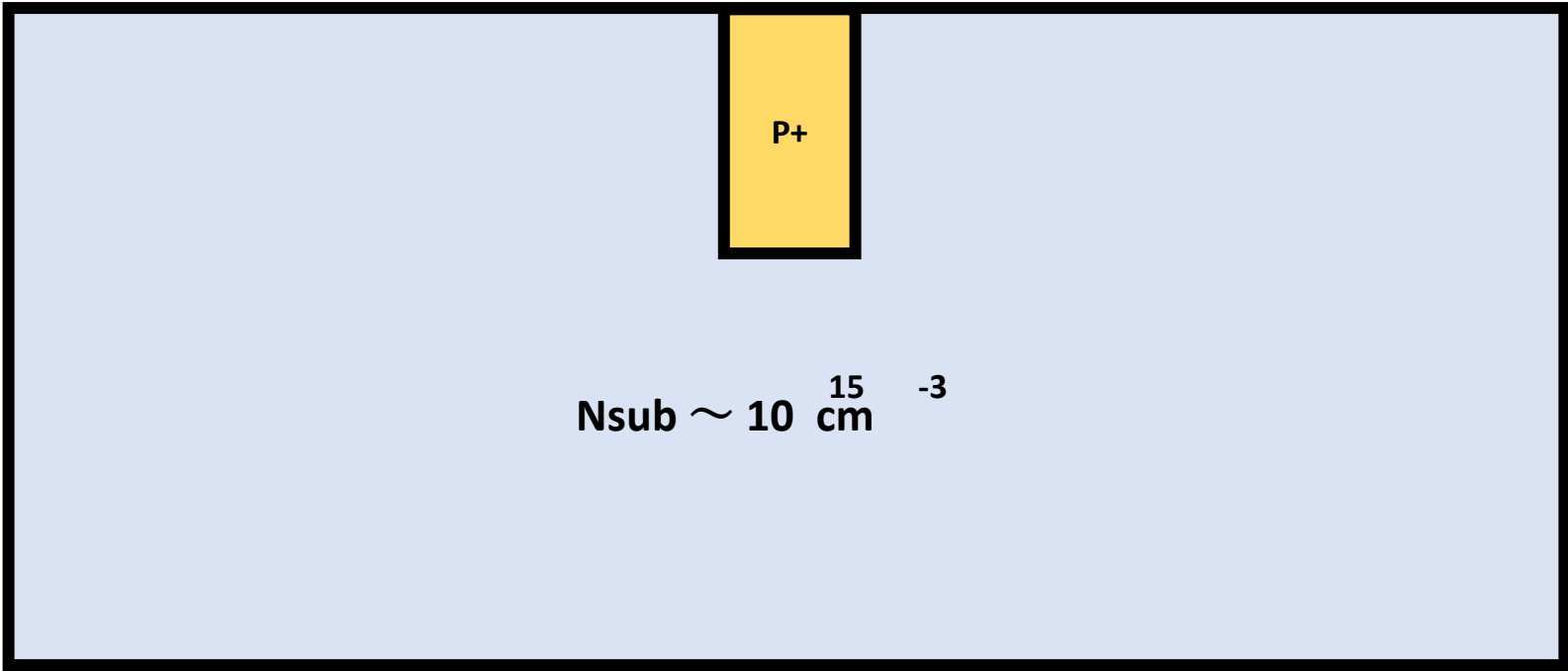
Step003



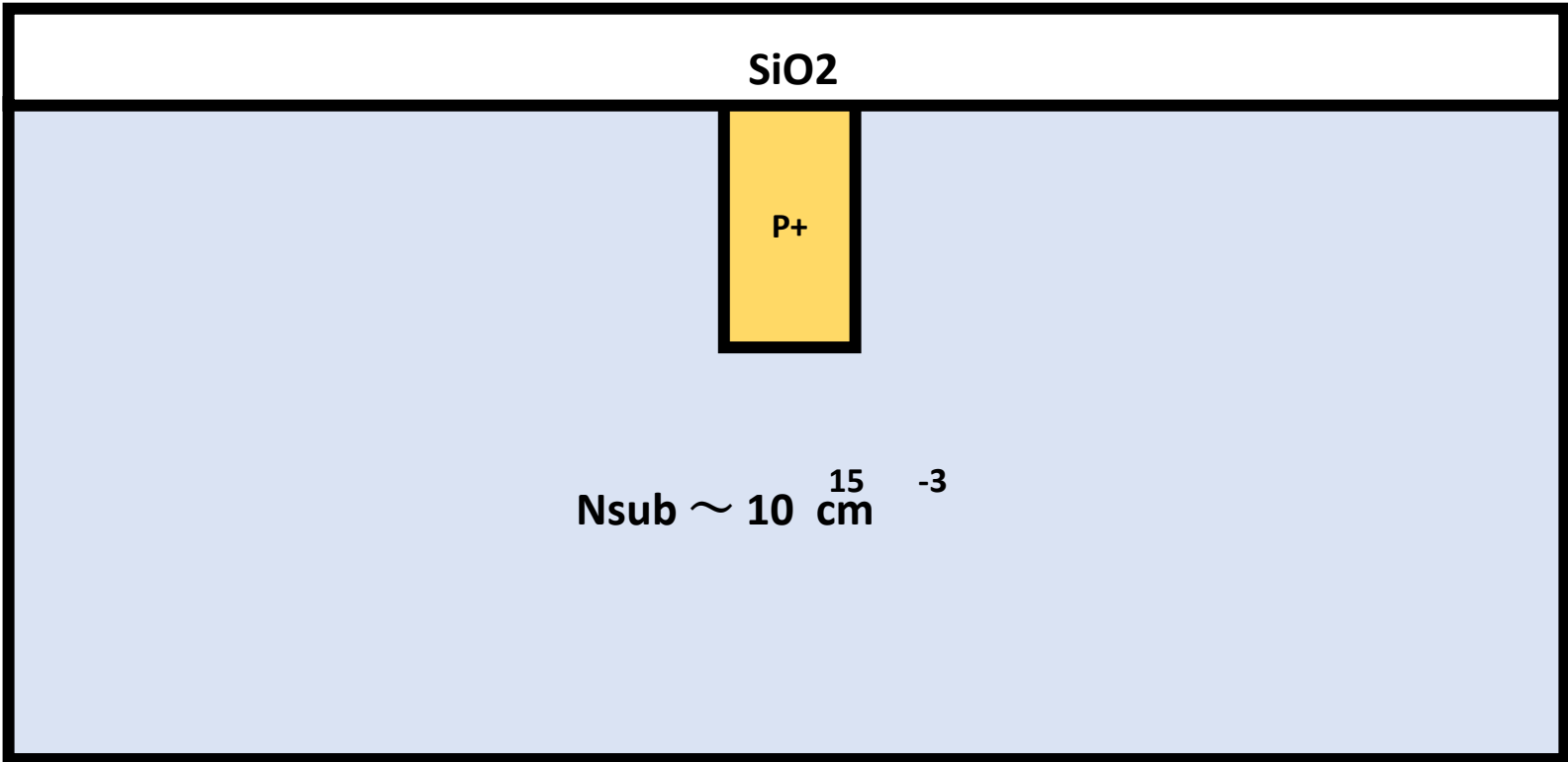
Step004



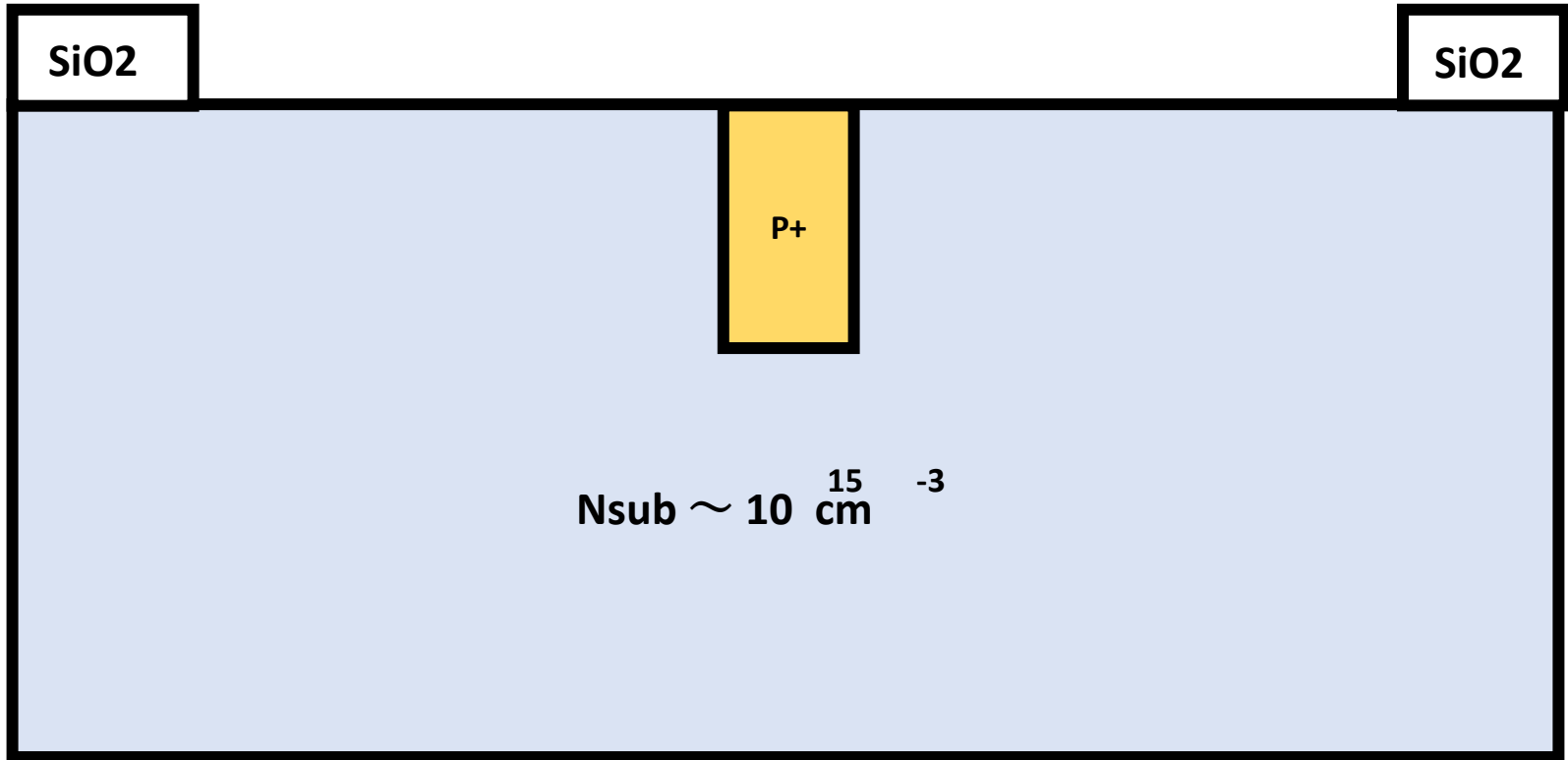
Step005



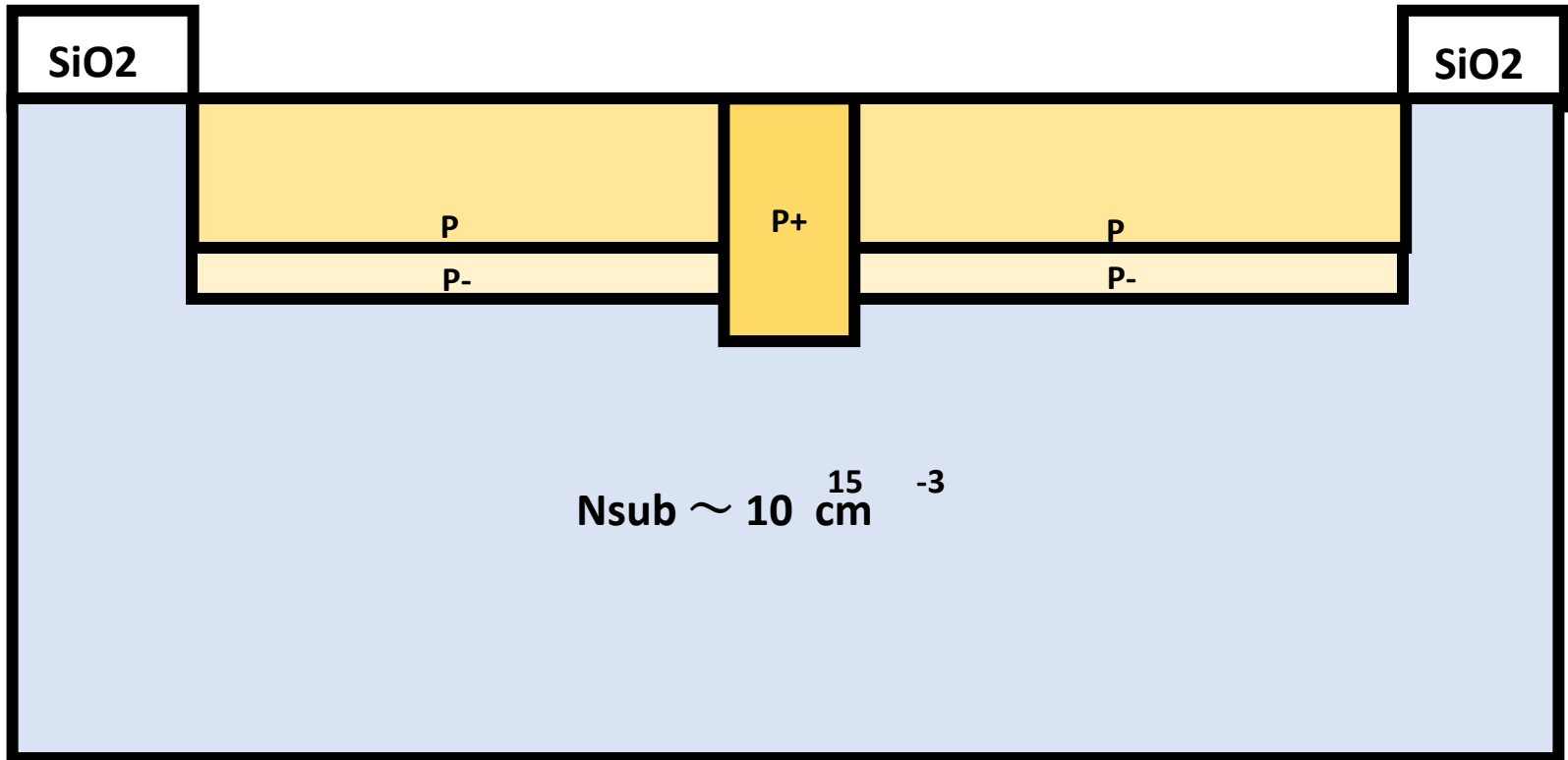
Step006



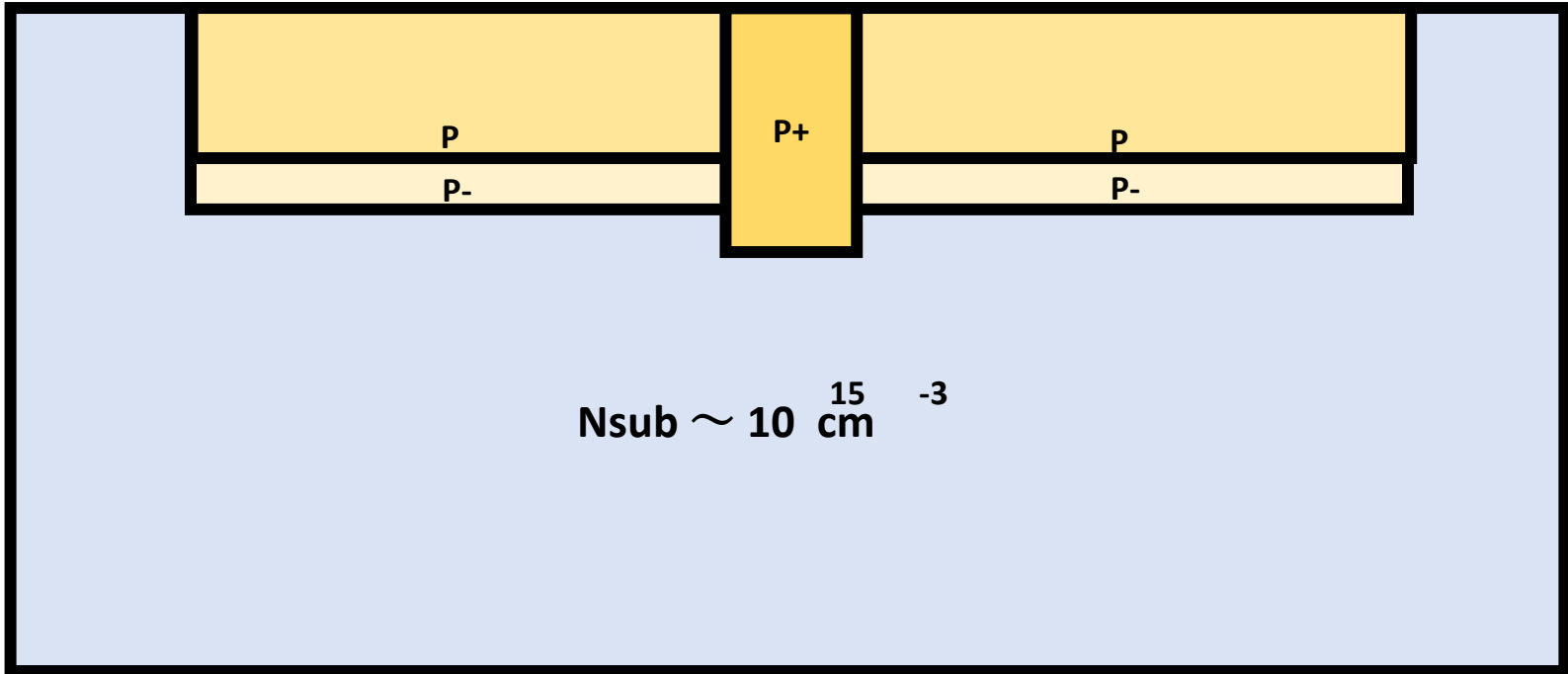
Step007



Step008

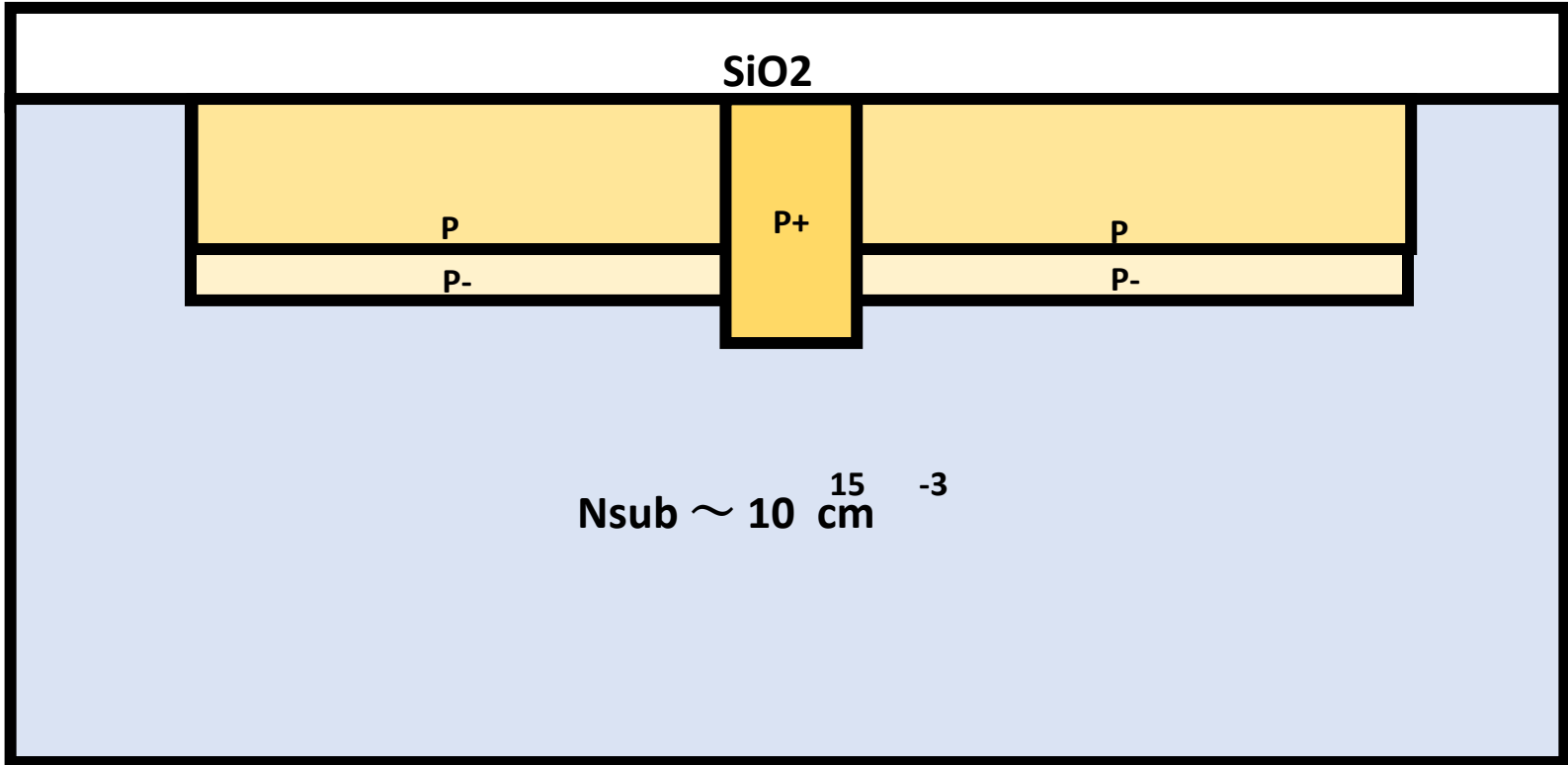


Step009

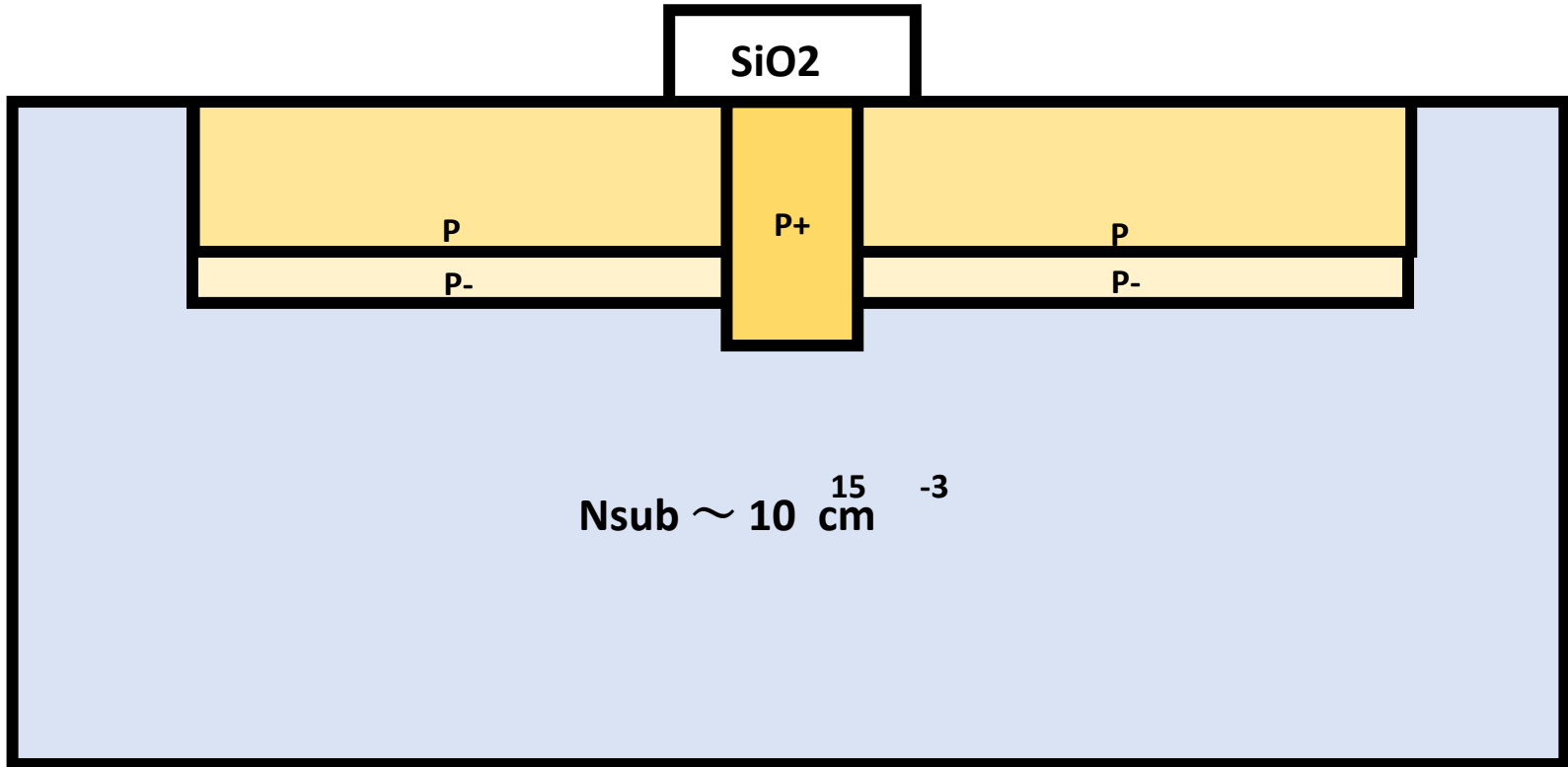


$N_{\text{sub}} \sim 10^{15} \text{ cm}^{-3}$

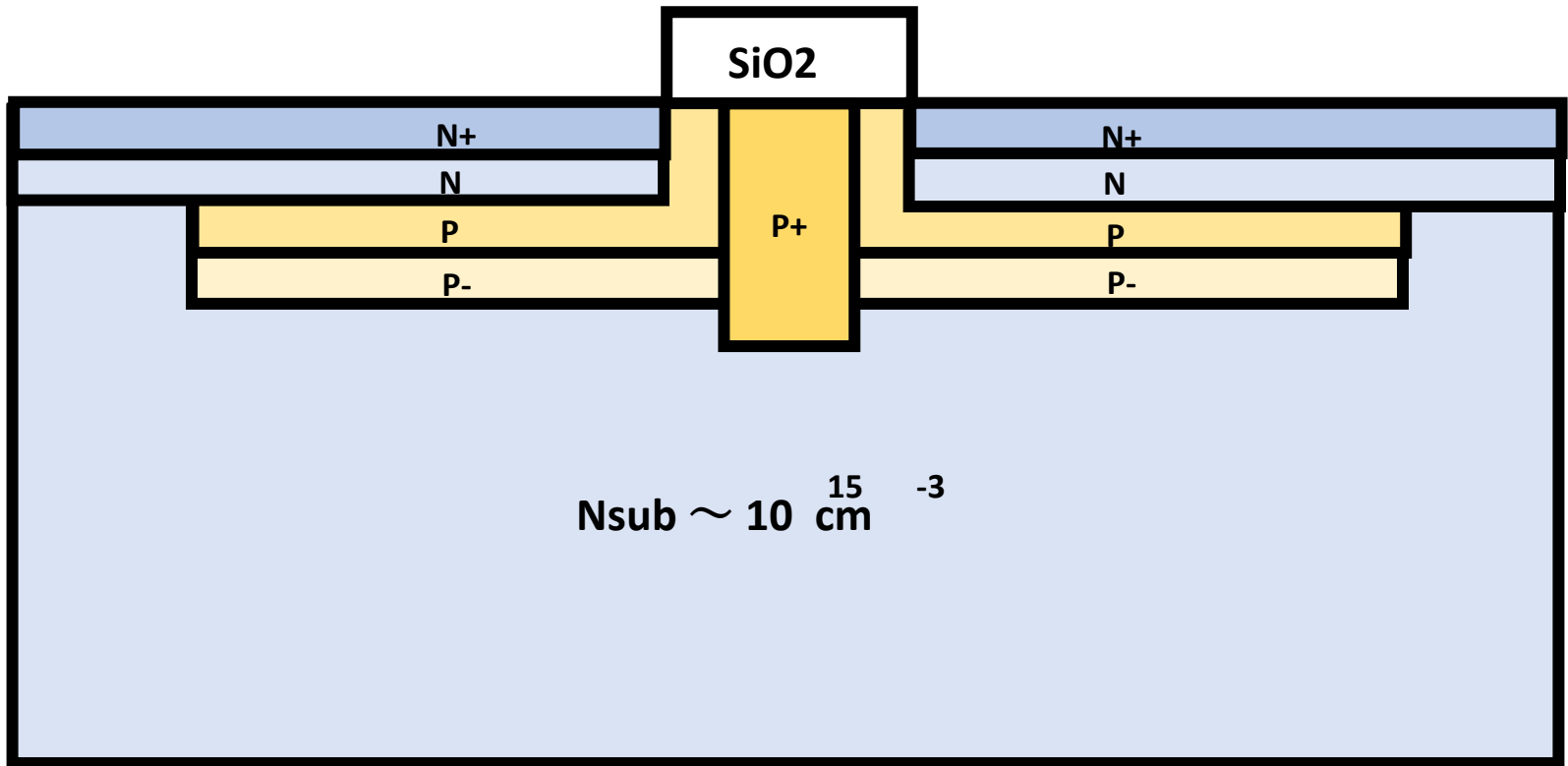
Step010



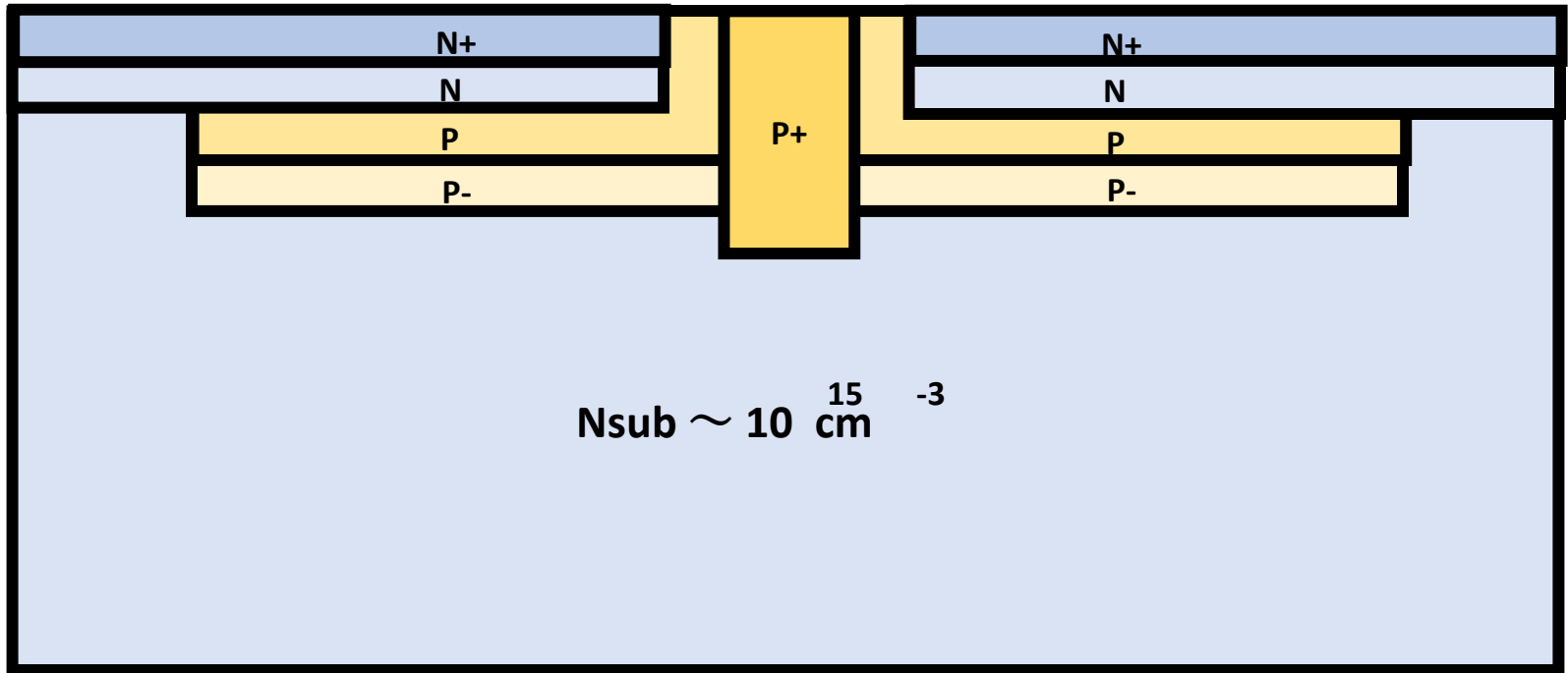
Step011



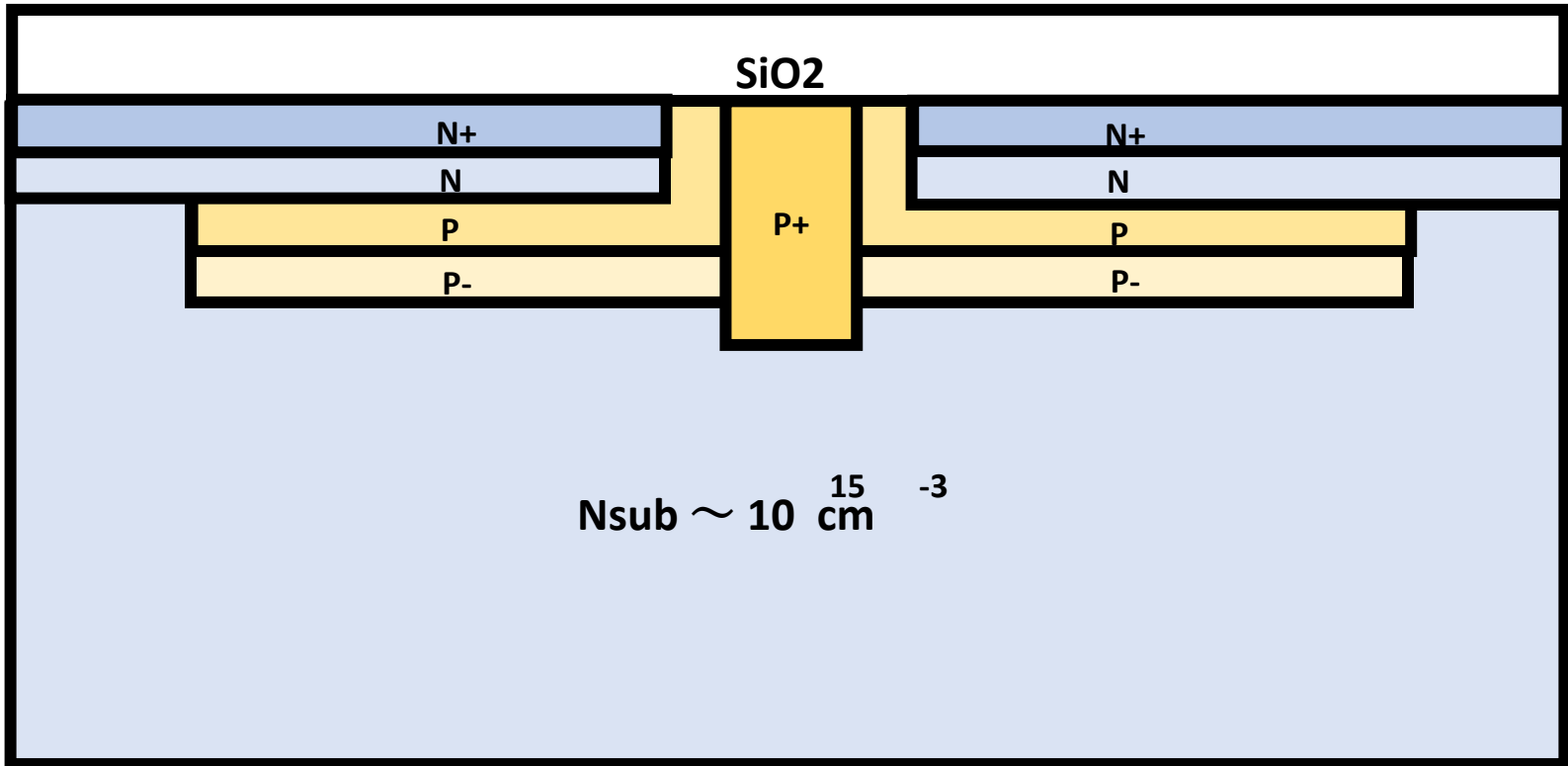
Step012



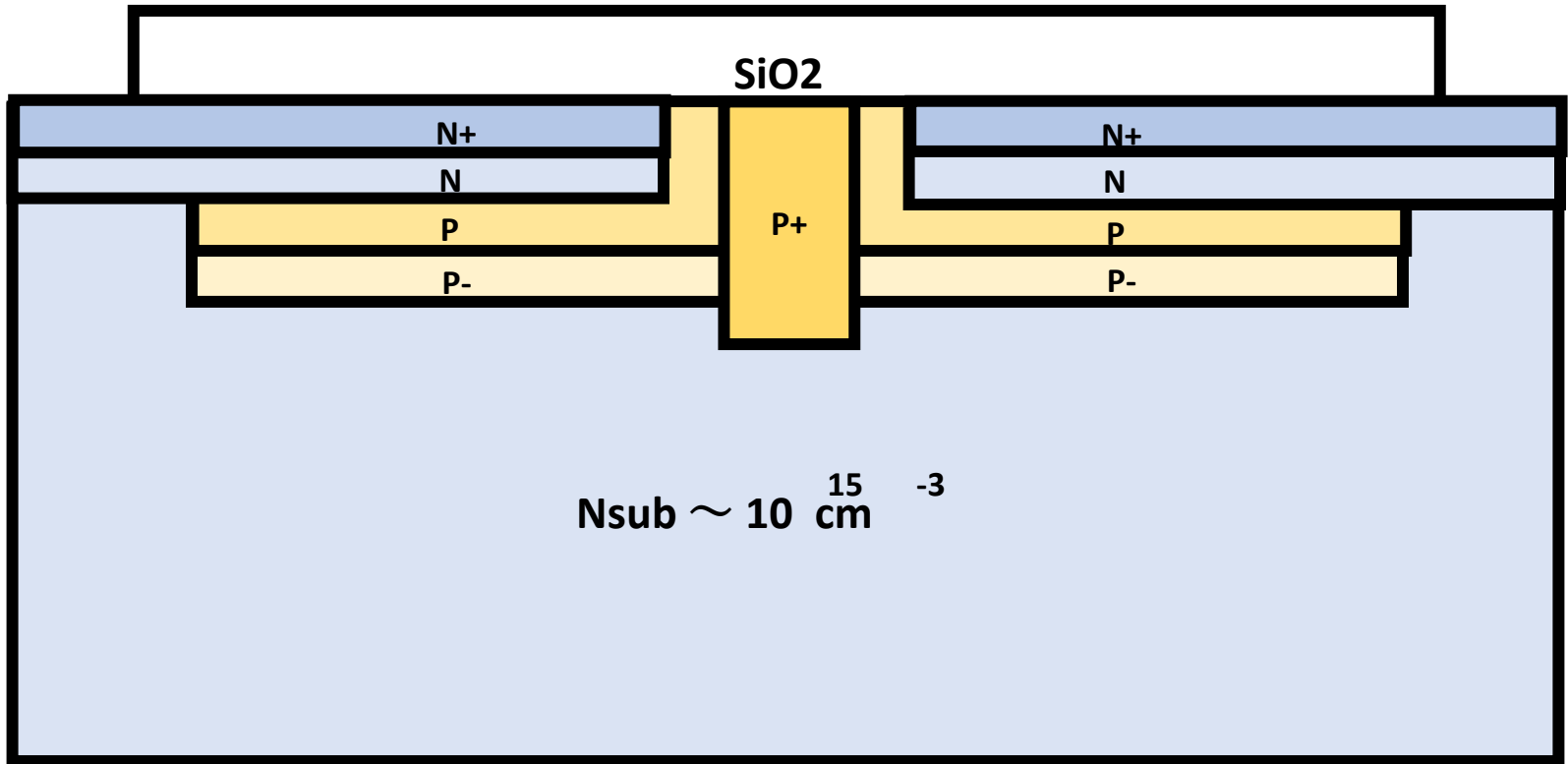
Step013



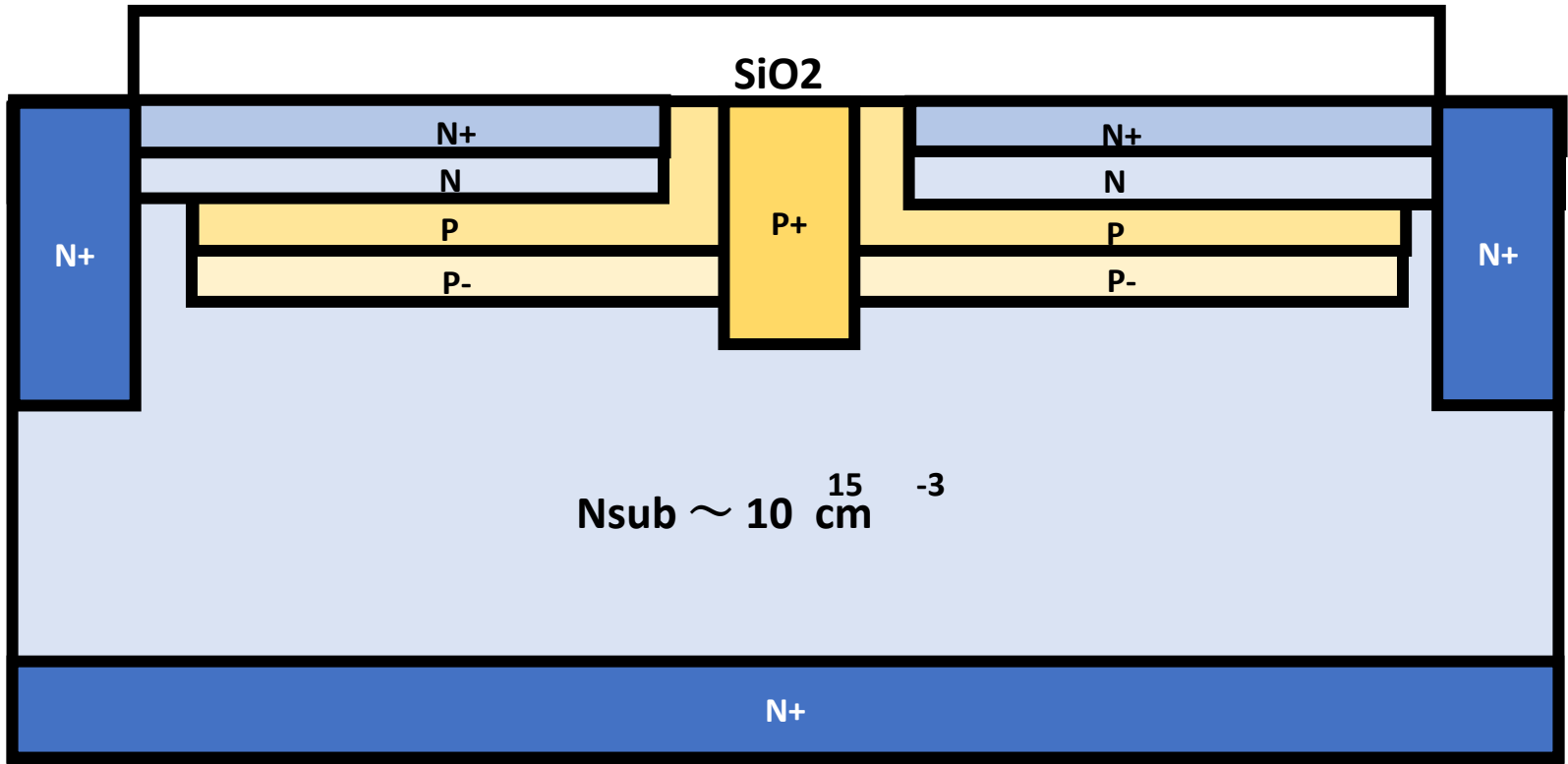
Step014



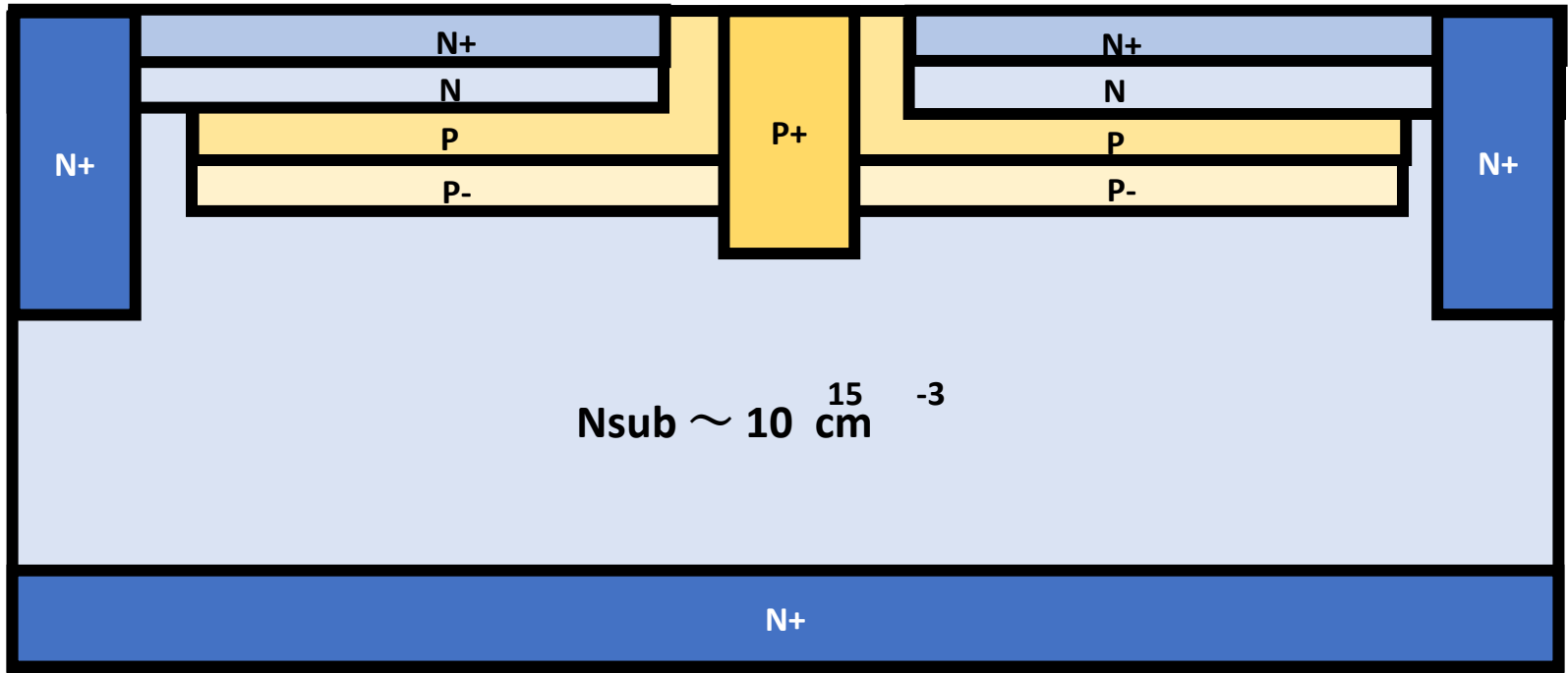
Step015



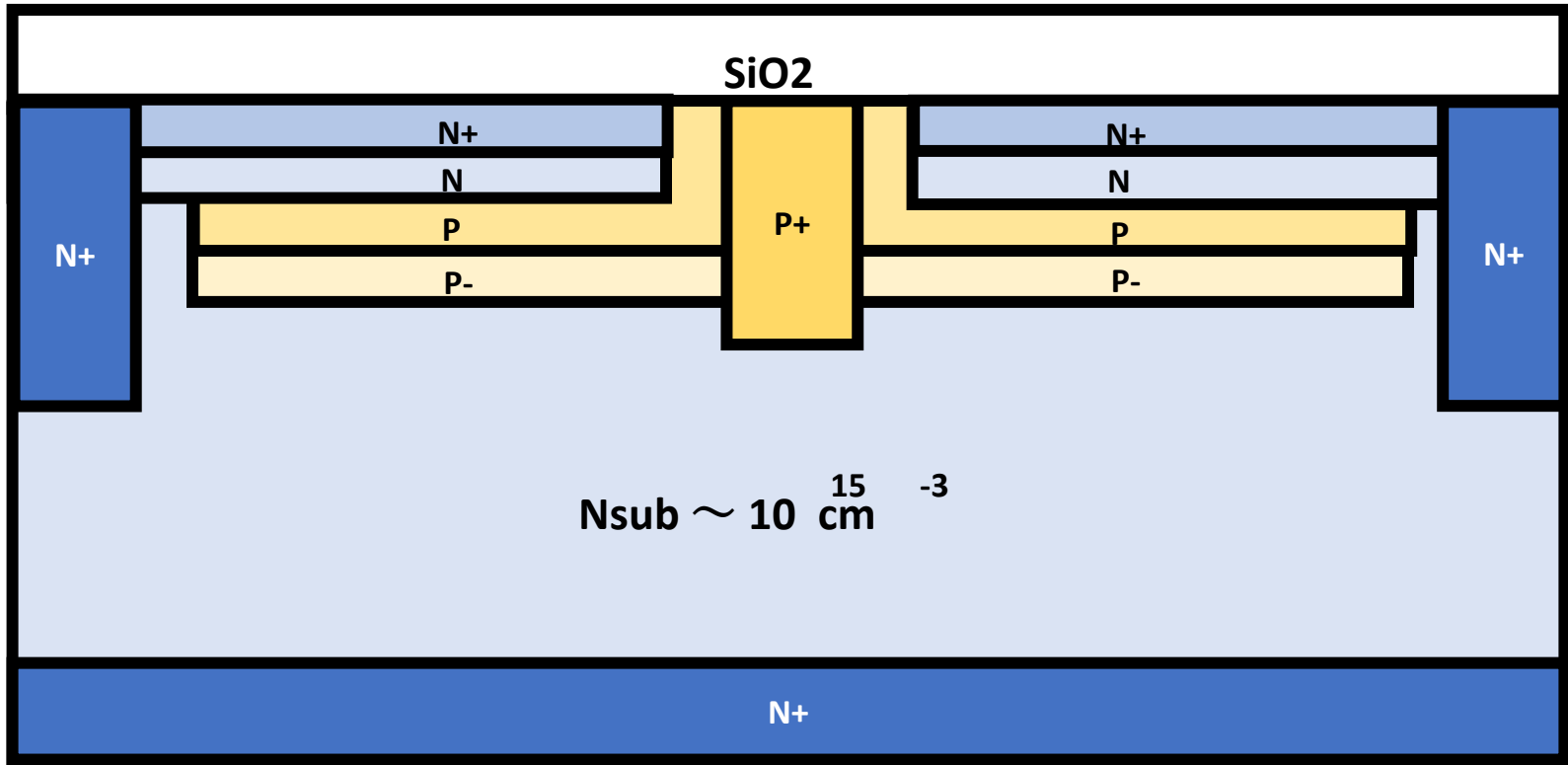
Step016



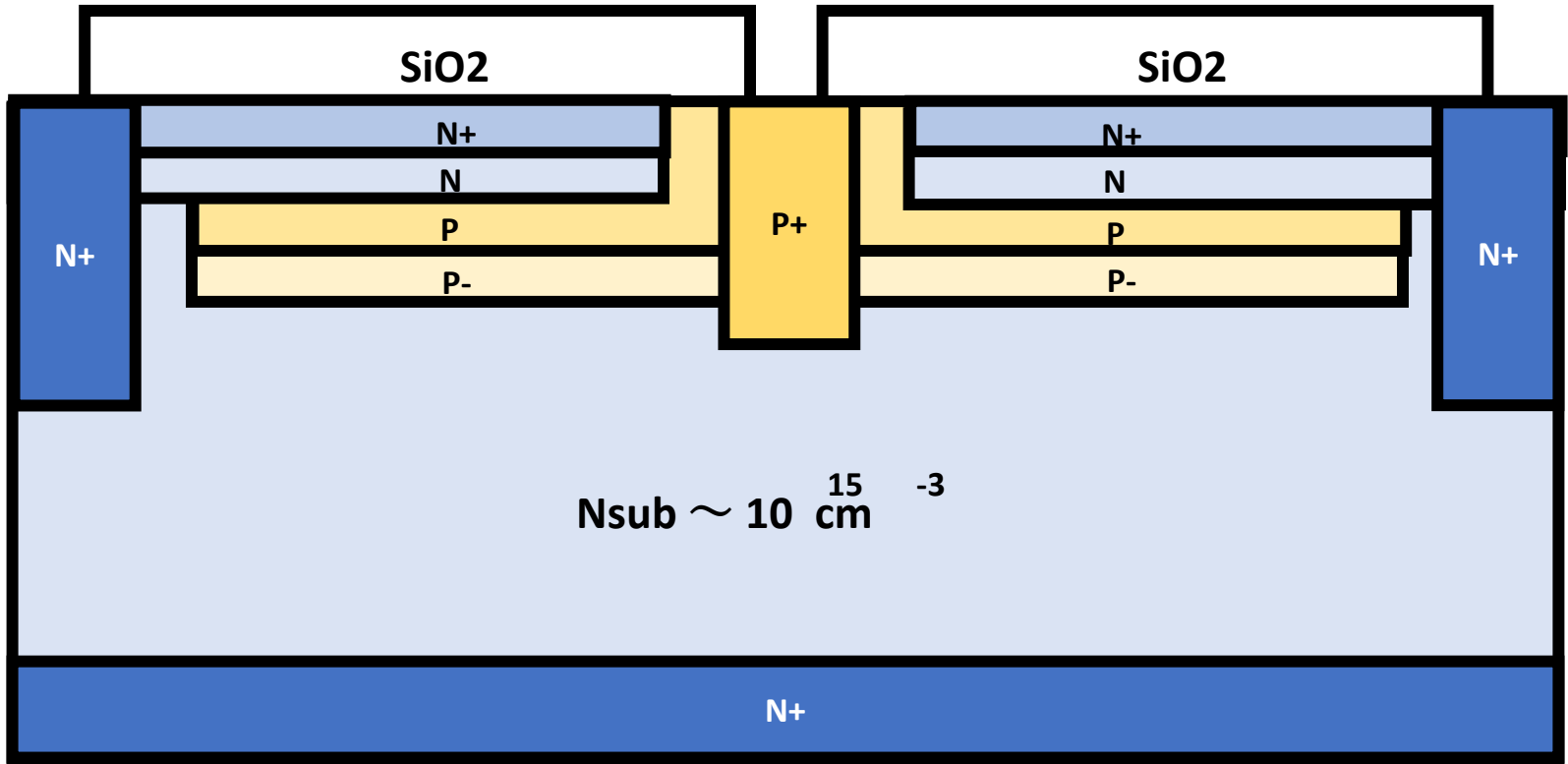
Step017



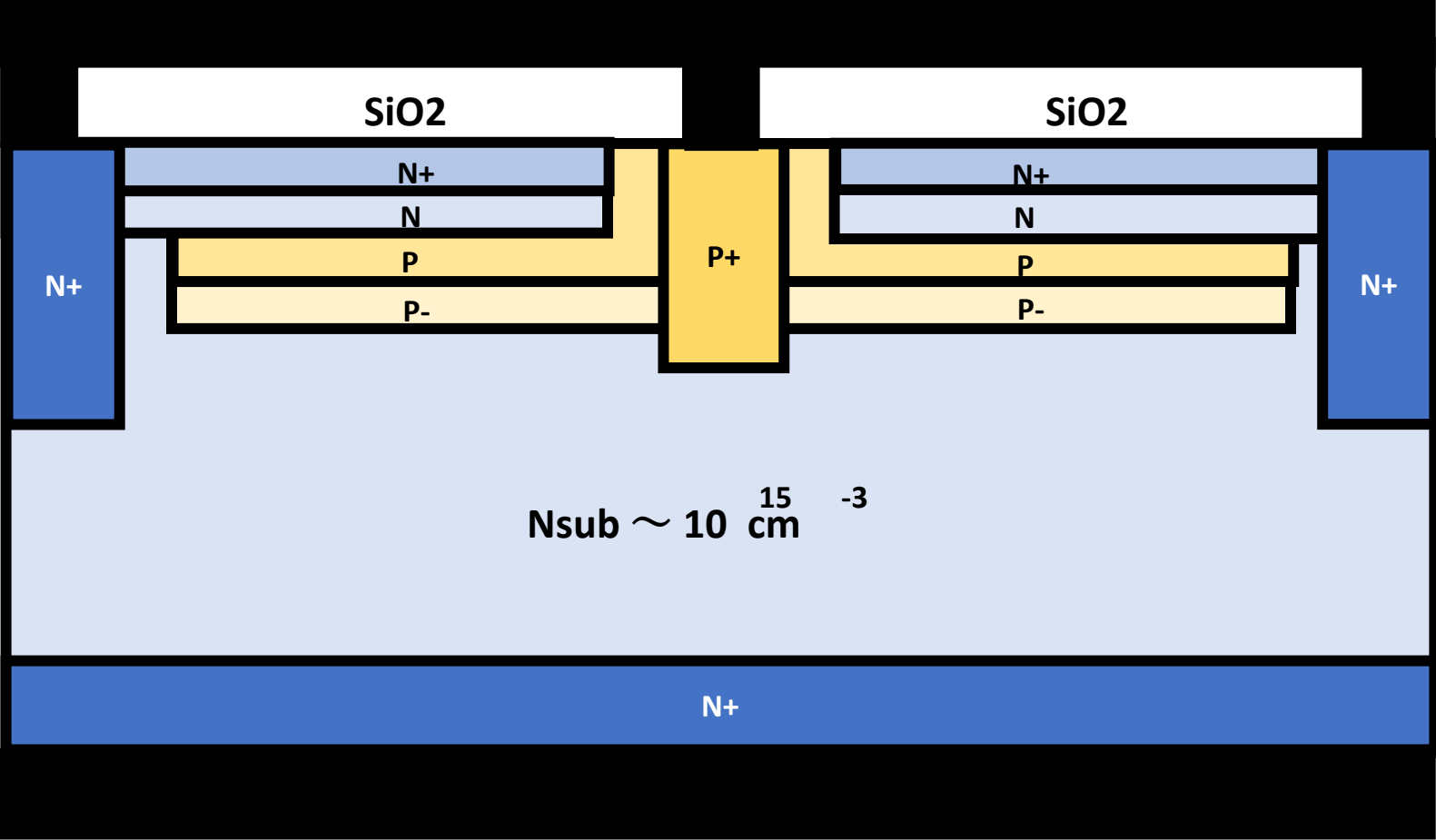
Step018



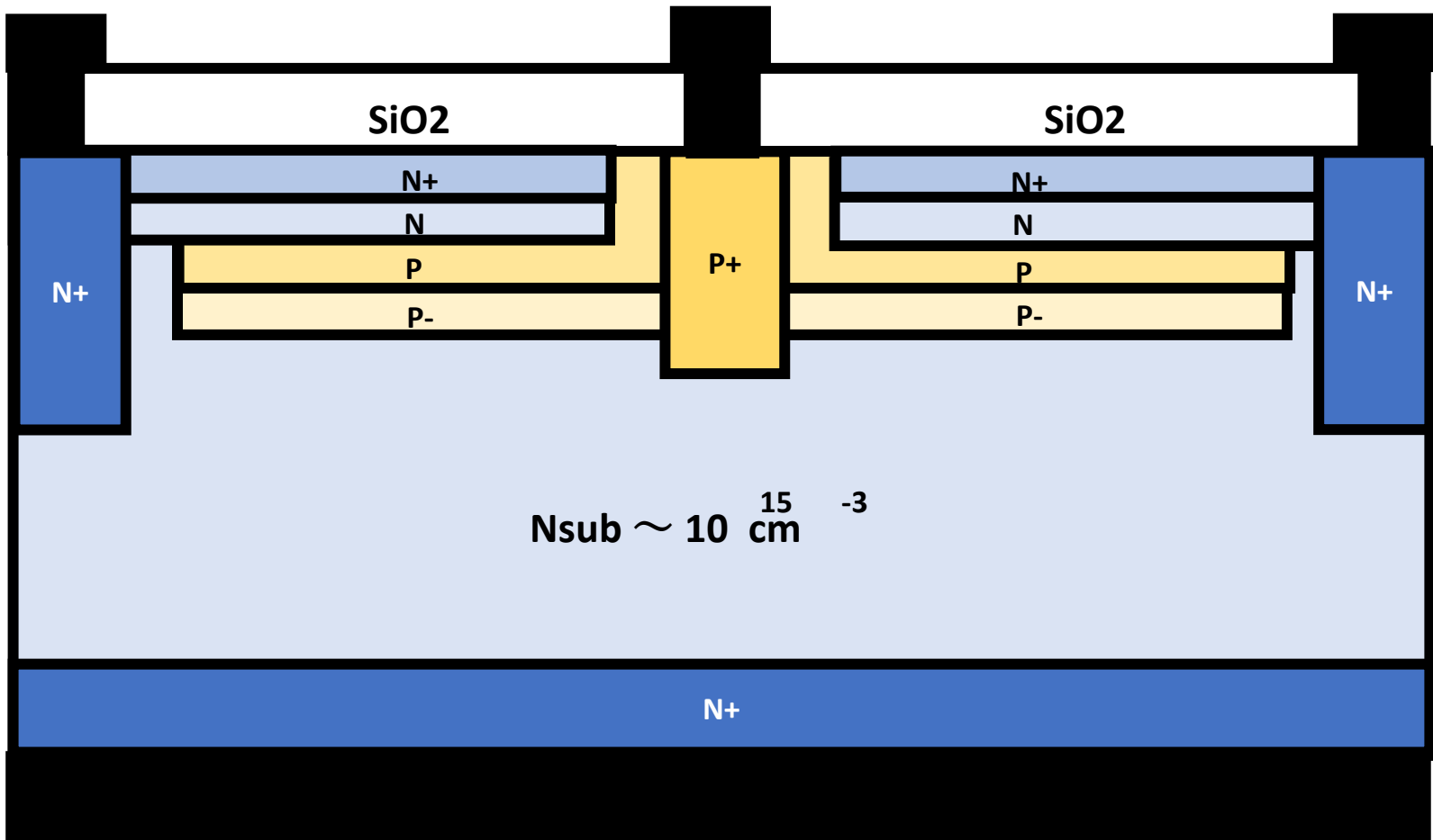
Step019

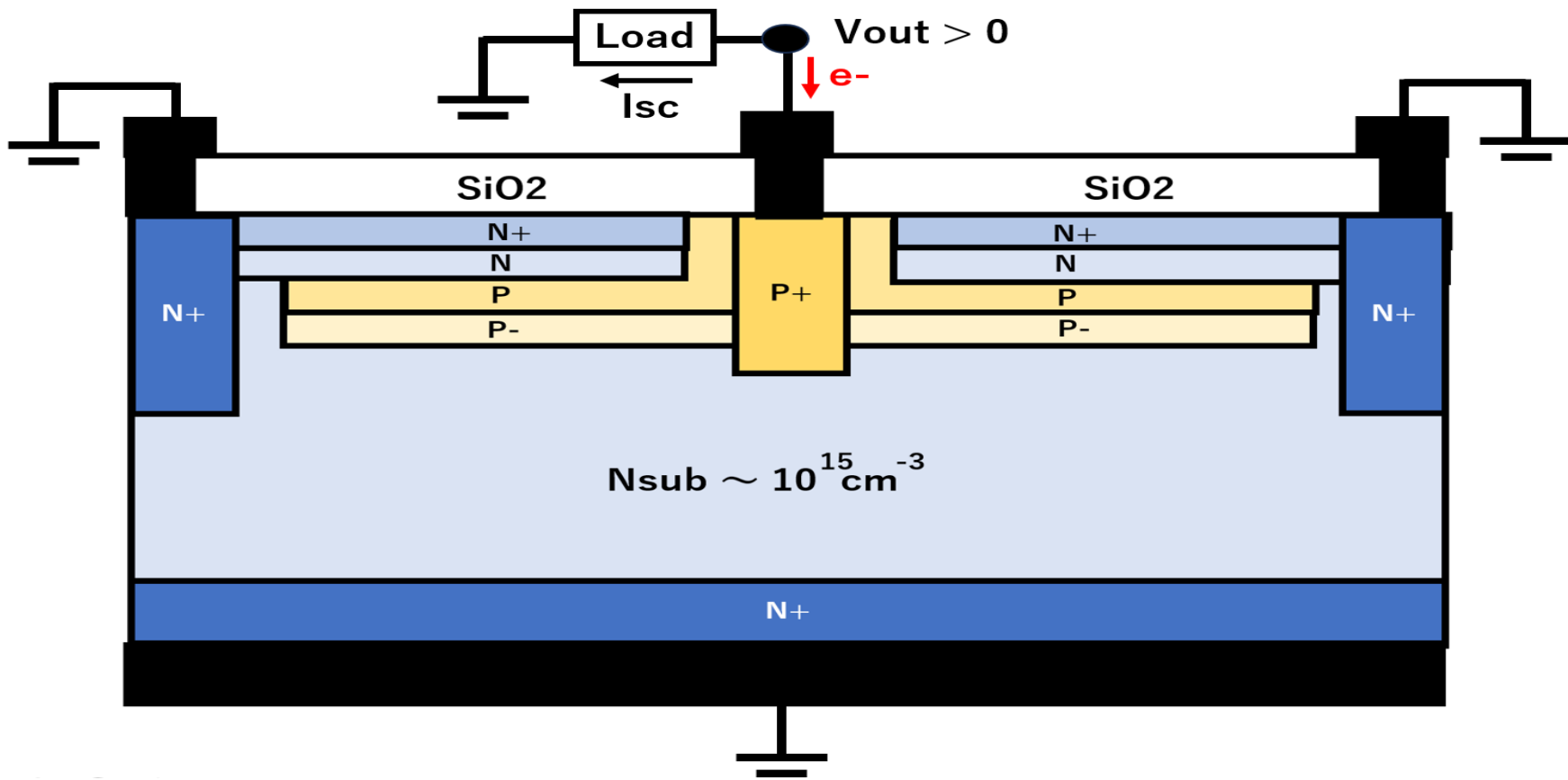


Step020

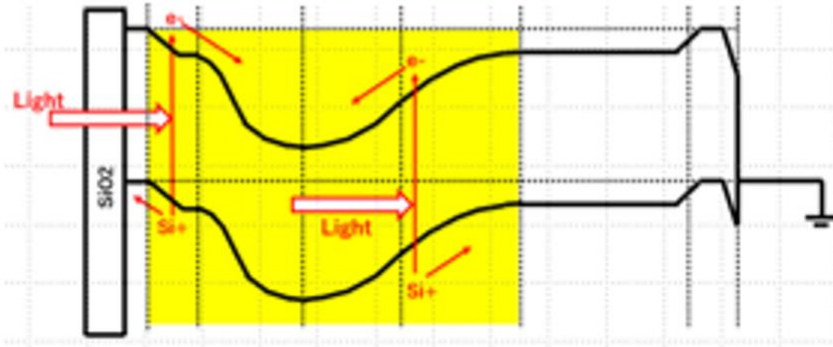
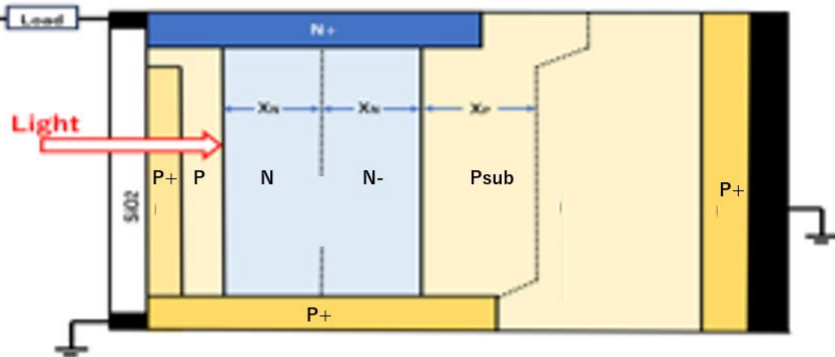


Step021



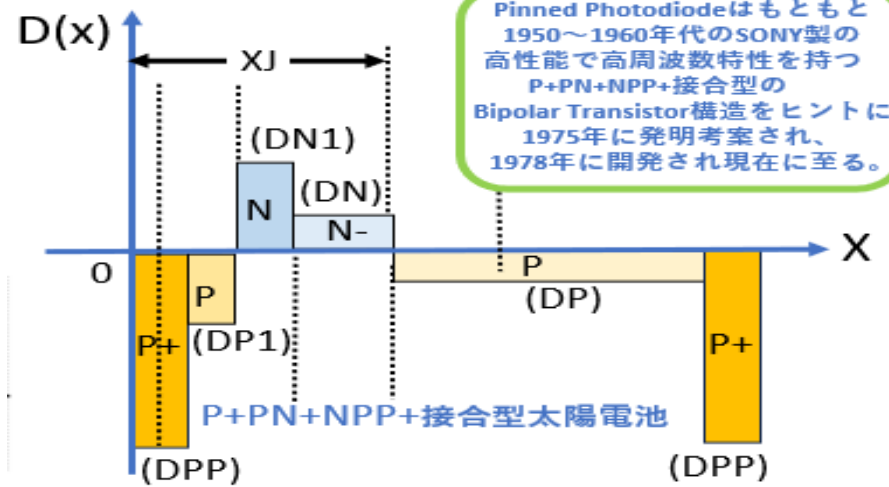


Pinned Photodiode type Solar Cell defined in JPA2020-131313

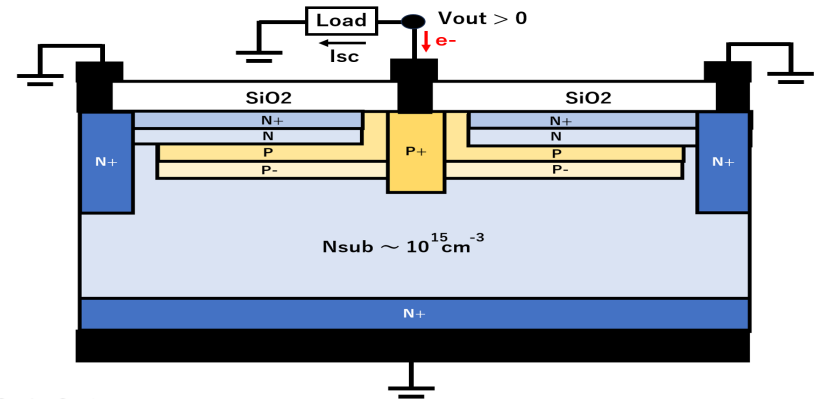


Quantum Efficiency $\sim (X_s + 2X_n + X_p)$

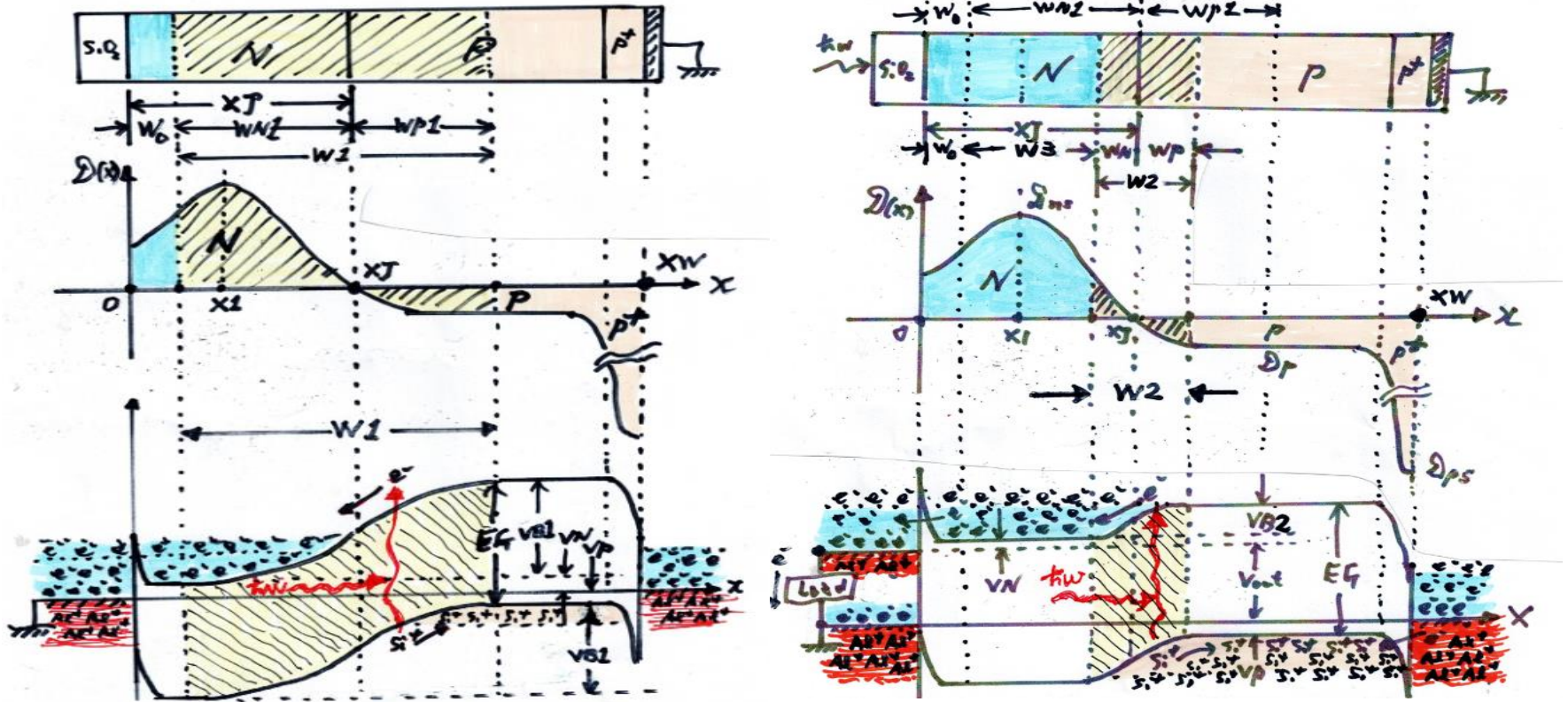
● $V_{out} = 0.4$ volt として、 $W_P = W_N \sim 0.3 \mu m$ とし、表面P+領域の深さ X_s も $0.3 \mu m$ 程度となる様に実際の各濃度の値を調整します。接合の深さは $X_J = 2W_N + W_0 \sim 0.9 \mu m$ 程度になる様にして、実際の装置のイオン打ち込みエネルギーの可能な範囲に調整します。かなり微妙調整が必要です。



実際の試作ではNタイプ基板を使用する。



従来のNP接合型太陽電池の構造は単純で簡単に最適化が可能である。



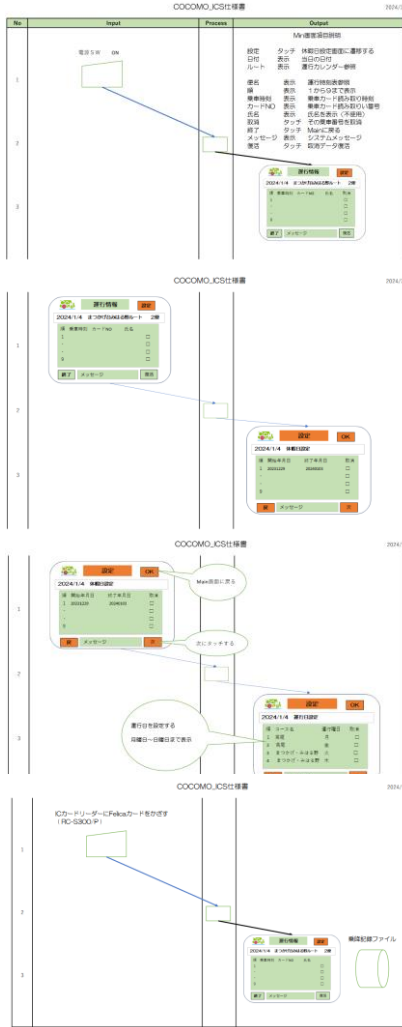
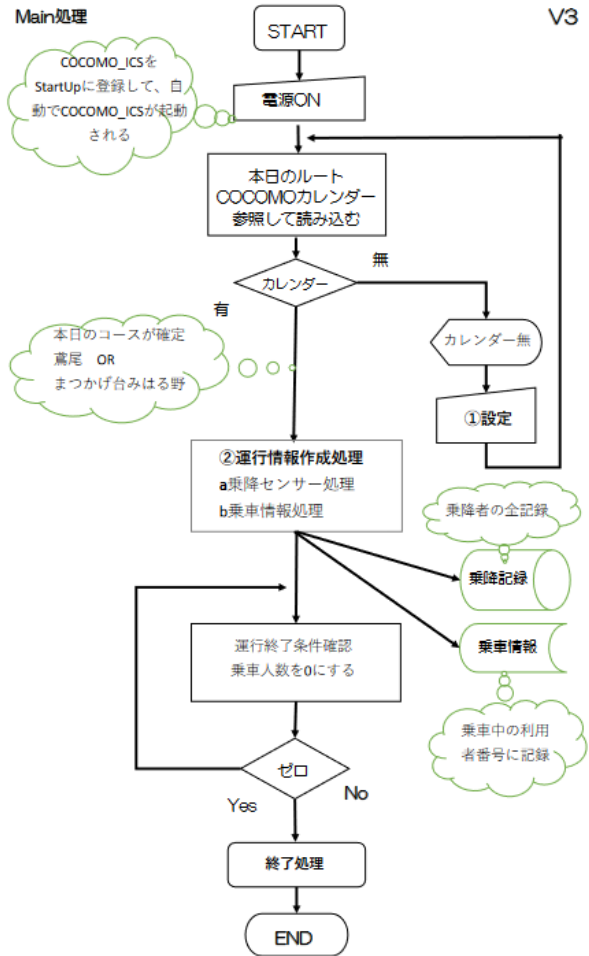
基板濃度 (D_p)をできるだけ薄くして、表面のN層の濃度 (D_n)も薄くして、接合の深さ (x_j)をできるだけ深く形成し、まず光が照射されない時、出力ゼロの時の有効変換領域 (空乏層) の幅 (w_1) を最大にする。

COCOMO・ICS

2024/2/11

V3

Main処理

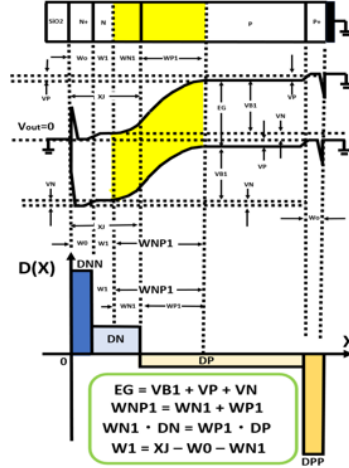


従来のシングル接合型太陽電池のプロセス工程の考察

●光が照射していない時、すなわち、出力 $V_{out} = 0$ volt の時、N層の濃度の値を薄くしても、空乏層幅 $W1 = WN1 + WP1$ の値は $0.91 \mu\text{m} \sim 1.16 \mu\text{m}$ が限界、N層側の空乏層幅 $WN1$ は $WN1 = 0.58 \mu\text{m} \sim 0.08 \mu\text{m}$ の間を変動する。

●N+NPP+ Single接合型の場合、基板P領域を薄くし空乏層幅WPを広くします。N+層は表面が空乏化しない為のものです。表面に電界がかからない様にします。N層は完全に空乏化されてもよい領域で、薄くして空乏層幅WN1を広くします。表面のN+領域の濃度を濃くしN層の濃度を薄くします。WNP1 = WN1 + WP1 です。W0 + W1 = XJ - WN1 の値が小さい程、接合の深さ (XJ - WN1) が浅くできます。DNの濃度をDPと同等とした時の空乏層幅 WNP1 は $1.16 \mu\text{m}$ 程度です。DNの濃度を基板濃度DPの10倍だと空乏層幅 WNP1 は $0.91 \mu\text{m}$ 程度です。出力金属端子とオーミック接合とする為、DNNの濃度は十分に濃くします。

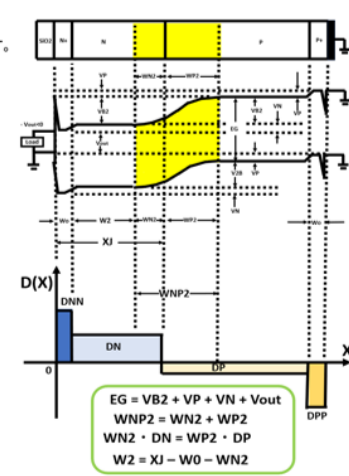
Vout = 0.000000		Vout = 0.0 volt の時の計算値	
DP=1000.000000	VP=kT*Ln(DPP/DP)=0.294731		
DN=10000.000000	VN=kT*Ln(DNN/DN)=0.235785	VB=EG-VP-VN-Vout=0.579484	
	VB1の値	WN1の値	WP1の値
DN=1000.000000	VN=0.294731	VB=EG-VP-VN-Vout=0.520538	WN=0.580783
DN=2000.000000	VN=0.276986	VB=EG-VP-VN-Vout=0.538283	WN=0.340983
DN=3000.000000	VN=0.266606	VB=EG-VP-VN-Vout=0.548663	WN=0.243425
DN=4000.000000	VN=0.259242	VB=EG-VP-VN-Vout=0.556227	WN=0.189217
DN=5000.000000	VN=0.253529	VB=EG-VP-VN-Vout=0.561740	WN=0.155779
DN=6000.000000	VN=0.248862	VB=EG-VP-VN-Vout=0.566487	WN=0.132283
DN=7000.000000	VN=0.244916	VB=EG-VP-VN-Vout=0.570354	WN=0.114890
DN=8000.000000	VN=0.241497	VB=EG-VP-VN-Vout=0.573772	WN=0.101626
DN=9000.000000	VN=0.238482	VB=EG-VP-VN-Vout=0.576787	WN=0.091136
DN=10000.000000	VN=0.235785	VB=EG-VP-VN-Vout=0.579484	WN=0.082620



●光照射時の出力が $V_{out} = 0.4$ volt の時、N+層の電位はマイナスの値 (-Vout) を取り、N+NPP+接合は順方向バイアスとなります。N層の濃度の値に対して、空乏層幅 WNP2 = WNP2 = WN2 + WP2 は $0.56 \mu\text{m} \sim 0.51 \mu\text{m}$ の範囲で変動します。P層側の空乏層幅WP2は $WP2 = 0.28 \mu\text{m} \sim 0.46 \mu\text{m}$ の範囲で変動します。

●光が照射していない時は出力 $V_{out} = 0$ volt となります。照射している時で、かつ、出力値が $V_{out} = 0.4$ volt の時との差、 $\Delta W = (W2 - W1) = (WN1 - WN2)$ の値は、DN = 1000 の時は、 $\Delta W = 0.581 - 0.279 = 0.302 \mu\text{m}$ となります。DN = 10000 の時は、 $\Delta W = 0.083 - 0.046 = 0.037 \mu\text{m}$ となります。●DNの値は濃度が薄い方が空乏層幅 $WNP = WN + WP$ が広くなります。

Vout = 0.400000		Vout = 0.4 volt の時の計算値	
DP=1000.000000	VP=kT*Ln(DPP/DP)=0.294731		
DN=10000.000000	VN=kT*Ln(DNN/DN)=0.235785	VB=EG-VP-VN-Vout=0.179484	
	VB2の値	WN2の値	WP2の値
DN=1000.000000	VN=0.294731	VB=EG-VP-VN-Vout=0.120538	WN=0.279479
DN=2000.000000	VN=0.276986	VB=EG-VP-VN-Vout=0.138283	WN=0.172827
DN=3000.000000	VN=0.266606	VB=EG-VP-VN-Vout=0.148663	WN=0.126711
DN=4000.000000	VN=0.259242	VB=EG-VP-VN-Vout=0.156227	WN=0.106551
DN=5000.000000	VN=0.253529	VB=EG-VP-VN-Vout=0.161740	WN=0.083589
DN=6000.000000	VN=0.248862	VB=EG-VP-VN-Vout=0.166487	WN=0.071658
DN=7000.000000	VN=0.244916	VB=EG-VP-VN-Vout=0.170354	WN=0.062789
DN=8000.000000	VN=0.241497	VB=EG-VP-VN-Vout=0.173772	WN=0.055928
DN=9000.000000	VN=0.238482	VB=EG-VP-VN-Vout=0.176787	WN=0.050455
DN=10000.000000	VN=0.235785	VB=EG-VP-VN-Vout=0.179484	WN=0.045985



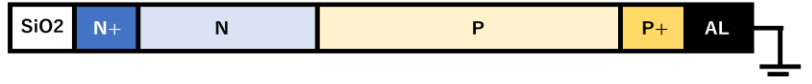
(a) P+NPP+ ダブル接合 Pinned Photodiode型新型太陽電池



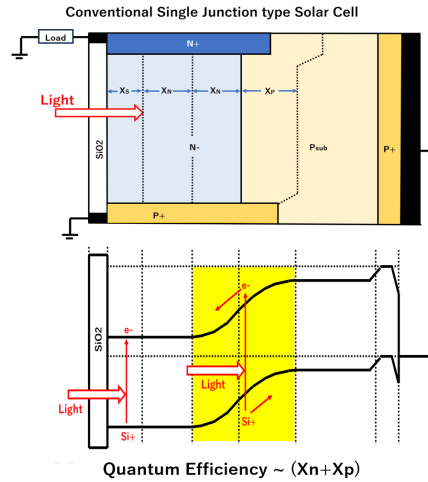
(b) P-I-N 型のPhotodiode型太陽電池



(c) N+Pシングル接合型太陽電池



●太陽電池の出力 V_{out} の値は、シリコン結晶材料の場合、シリコンのBand Gap Energy (EG) のほぼ半分程度である。 $V_{out} = EG/2 \sim 0.5$ v となり、空乏層幅 W が構造(c)では広く取れない。PN接合の空乏層領域の電界により、光電子とホールが分離されることにより光電変換効率に寄与する。空乏層領域 W を一番大きくすることができるのは構造(b)であるが、chipの側面に強い電界が生じる。●ダブル接合型構造(a)では、上下側面が接地電圧 (GND) のピン留めされ表面表面側面に電界が生じない。



Quantum Efficiency ~ (Xn+Xp)

Quantum Efficiency ~ (Xs+2Xn+Xp)

従来のシングル接合型太陽電池のプロセス工程の考察

●光が照射していない時、すなわち、出力 $V_{out} = 0 \text{ volt}$ の時、N層の濃度の値を薄くしても、空乏層幅 $W1 = WN1 + WP1$ の値は $0.91 \mu\text{m} \sim 1.16 \mu\text{m}$ が限界。
N層側の空乏層幅 $WN1$ は $WN1 = 0.58 \mu\text{m} \sim 0.08 \mu\text{m}$ の間を変動する。

●N+NPP+ Single接合型の場合、基板P領域を薄くし空乏層幅WPを広くします。
N+層は表面が空乏化しない為のものです。表面に電界がかからない様にします。
N層は完全に空乏化されてもよい領域で、薄くして空乏層幅WN1を広くします。
表面のN+領域の濃度を濃くしN層の濃度を薄くします。 $WNP1 = WN1 + WP1$ です。
 $W0 + W1 = XJ - WN1$ の値が小さい程、接合の深さ ($XJ - WN1$) が浅くできます。
DNの濃度をDPと同等とした時の空乏層幅 $WNP1$ は $1.16 \mu\text{m}$ 程度です。
DNの濃度を基板濃度DPの10倍だと空乏層幅 $WNP1$ は $0.91 \mu\text{m}$ 程度です。
出力金属端子とオーミック接合とする為、DNNの濃度は十分に濃くします。

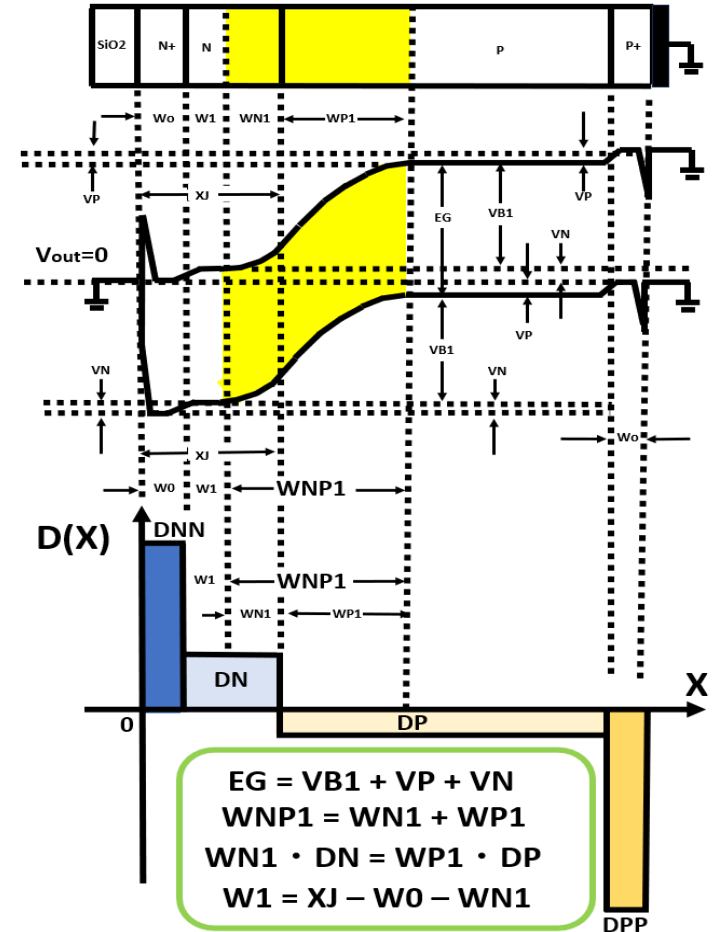
$V_{out} = 0.000000$

$V_{out} = 0.0 \text{ volt}$ の時の計算値

$DP = 1000.000000$ $VP = kT \cdot \ln(DPP/DP) = 0.294731$

$DN = 10000.000000$ $VN = kT \cdot \ln(DNN/DN) = 0.235785$ $VB = EG - VP - VN - V_{out} = 0.579484$

DN	VN	VB	EG	VP	VN	V_{out}	$WN1$ の値	$WP1$ の値	$WNP1$ の値	$W = WN + WP$
1000.000000	0.294731	0.520538	0.580783	0.580783	0.580783	1.161566				
2000.000000	0.276986	0.538283	0.340983	0.681965	1.022948					
3000.000000	0.266606	0.548663	0.243425	0.730274	0.973699					
4000.000000	0.259242	0.556027	0.189817	0.759269	0.949086					
5000.000000	0.253529	0.561740	0.155779	0.778896	0.934675					
6000.000000	0.248862	0.566407	0.132203	0.793220	0.925423					
7000.000000	0.244916	0.570354	0.114890	0.804227	0.919116					
8000.000000	0.241497	0.573772	0.101626	0.813010	0.914636					
9000.000000	0.238482	0.576787	0.091136	0.820222	0.911358					
10000.000000	0.235785	0.579484	0.082628	0.826280	0.908908					



従来のシングル接合型太陽電池のプロセス工程の考察

- 光照射時の出力が $V_{out}=0.4$ volt の時、N+層の電位はマイナスの値 ($-V_{out}$) を取り、N+PP+接合は順方向バイアスとなります。N層の濃度の値に対して、空乏層幅 W_{NP2} は $W_{NP2} = W_{N2} + W_{P2} = 0.56\mu\text{m} \sim 0.51\mu\text{m}$ の範囲で変動します。
- 光が照射している時、N層側の空乏層幅 W_{N2} は $W_{N2} = 0.28\mu\text{m} \sim 0.05\mu\text{m}$ です。P層側の空乏層幅 W_{P2} は $W_{P2} = 0.28\mu\text{m} \sim 0.46\mu\text{m}$ の範囲で変動します。
- 光が照射していない時は出力 $V_{out} = 0$ volt となります。照射している時で、かつ、出力値が $V_{out} = 0.4$ volt の時との差、 $\Delta W = (W_2 - W_1) = (W_{N1} - W_{N2})$ の値は、
 $DN = 1000$ の時は、 $\Delta W = 0.581 - 0.279 = 0.302 \mu\text{m}$ となります。
 $DN = 10000$ の時は、 $\Delta W = 0.083 - 0.046 = 0.037 \mu\text{m}$ となります。
- DN の値は濃度が薄い方が空乏層幅 $W_{NP} = W_N + W_P$ が広がります。

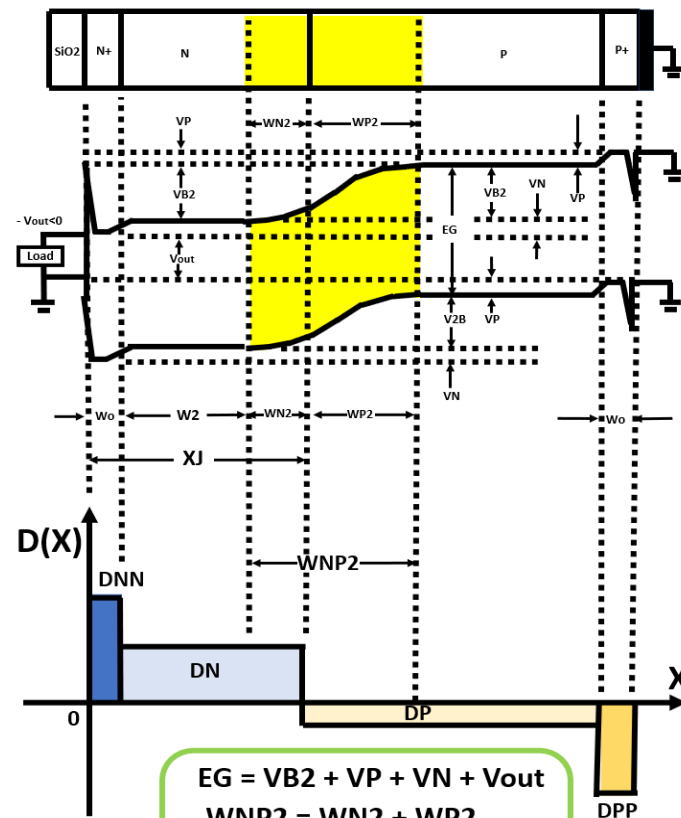
$V_{out} = 0.400000$

Vout = 0.4 volt の時の計算値

$DP = 1000.000000$ $VP = kT \cdot \ln(DPP/DP) = 0.294731$

$DN = 10000.000000$ $VN = kT \cdot \ln(DNN/DN) = 0.235785$ $VB = EG - VP - VN - V_{out} = 0.179484$

DN	VN	VB2の値	WN2の値	WP2の値	WNP2の値
1000	0.294731	0.120538	0.279479	0.279479	0.558959
2000	0.276986	0.138283	0.172827	0.345653	0.518480
3000	0.266606	0.148663	0.126711	0.380132	0.506842
4000	0.259242	0.156027	0.100551	0.402205	0.502757
5000	0.253529	0.161740	0.083589	0.417946	0.501535
6000	0.248862	0.166407	0.071658	0.429947	0.501605
7000	0.244916	0.170354	0.062789	0.439523	0.502313
8000	0.241497	0.173772	0.055928	0.447421	0.503348
9000	0.238482	0.176787	0.050455	0.454098	0.504553
10000	0.235785	0.179484	0.045985	0.459854	0.505839

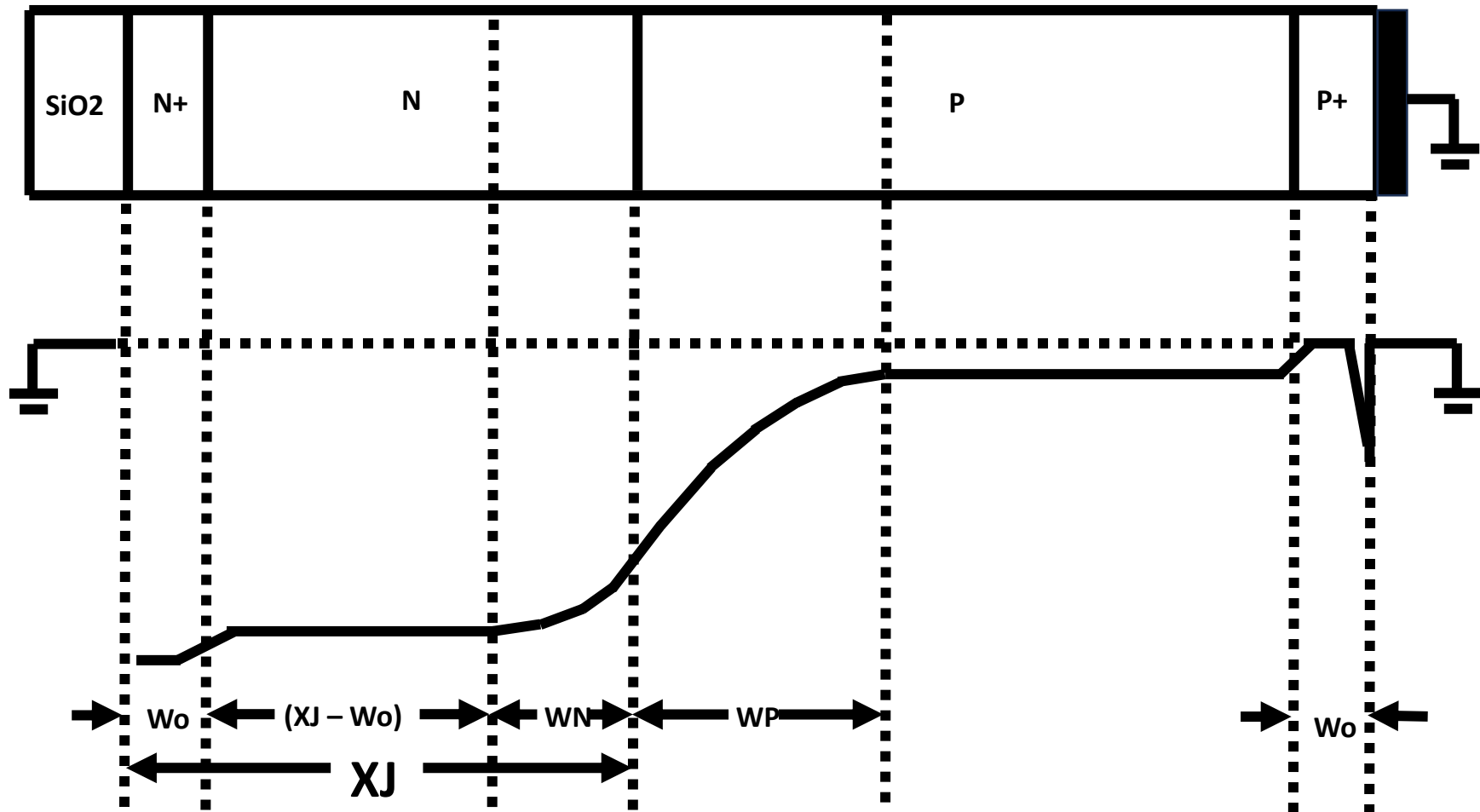


$$EG = V_{B2} + V_P + V_N + V_{out}$$

$$W_{NP2} = W_{N2} + W_{P2}$$

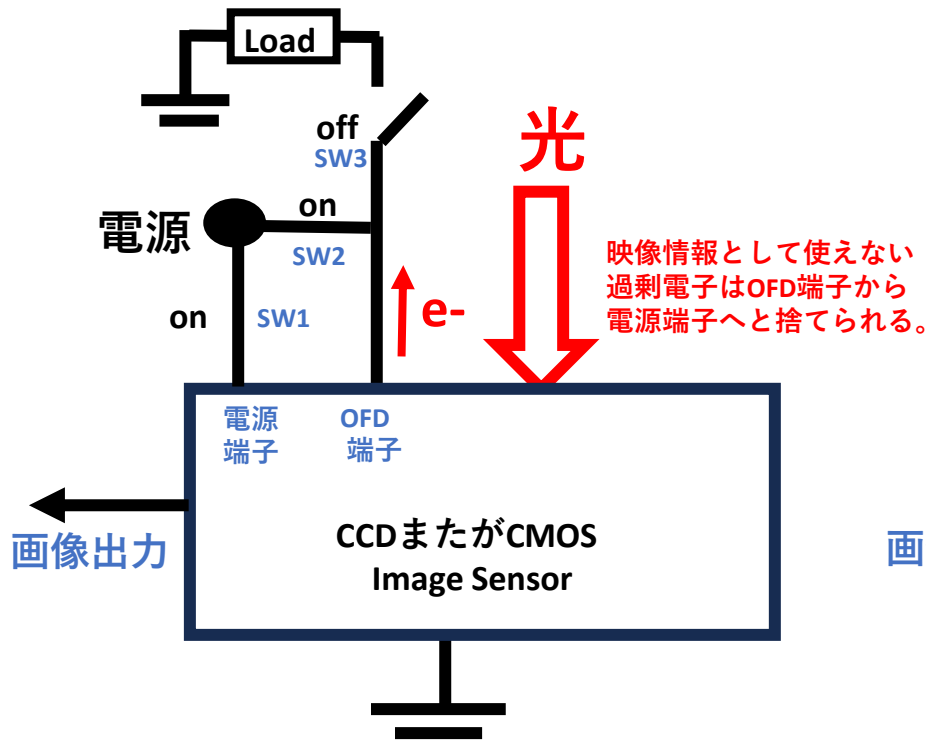
$$W_{N2} \cdot DN = W_{P2} \cdot DP$$

$$W_2 = X_J - W_0 - W_{N2}$$

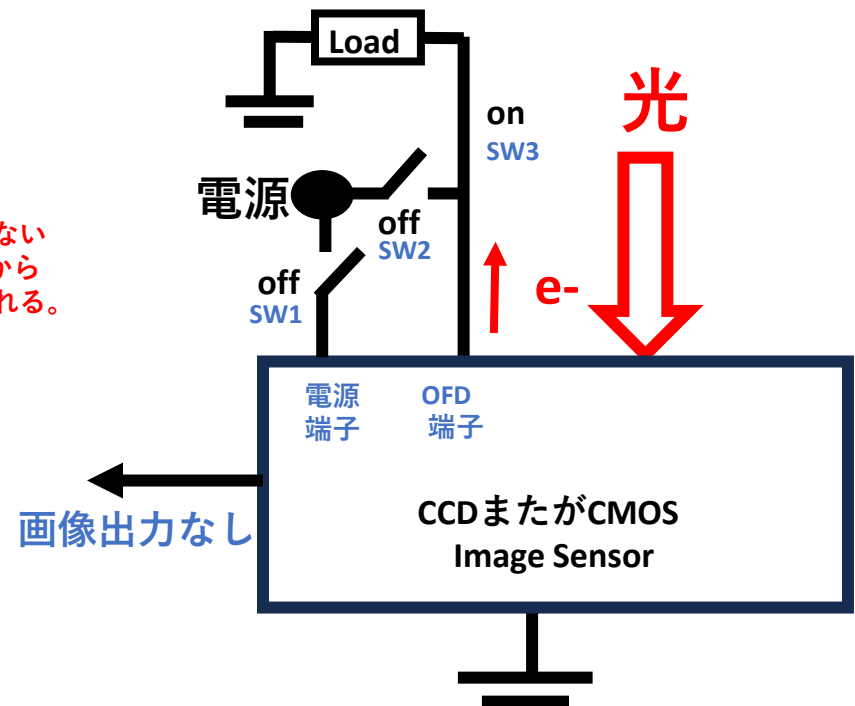


通常の撮像時には、映像情報として使えないOFDからの過剰電子はそのまま電源端子から外部に掃き出されます。電源をOFFにしても過剰電子は電源端子から出力され、その電流が太陽電池の光電流とし有効活用が可能です。

通常動作

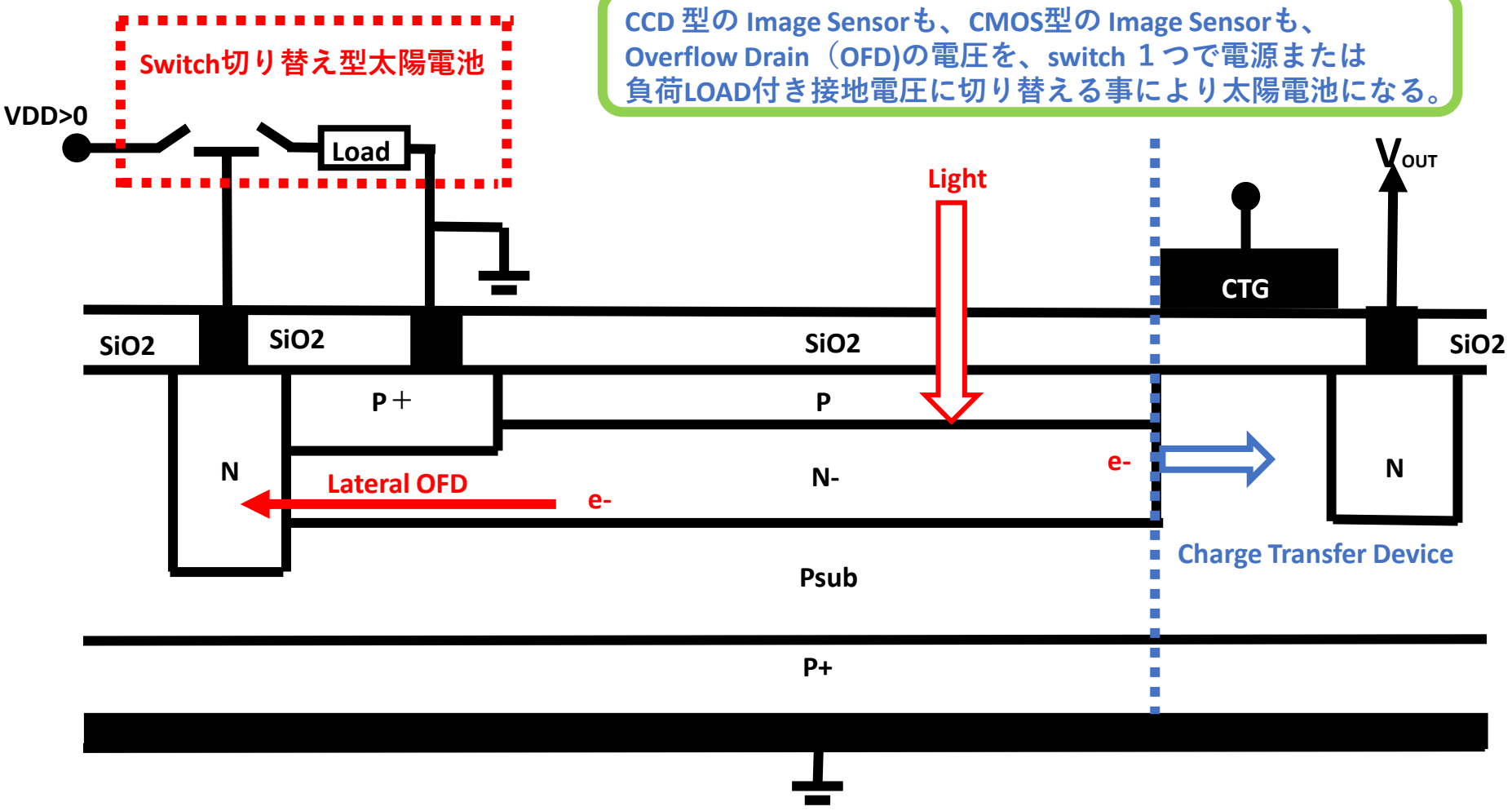


通常動作



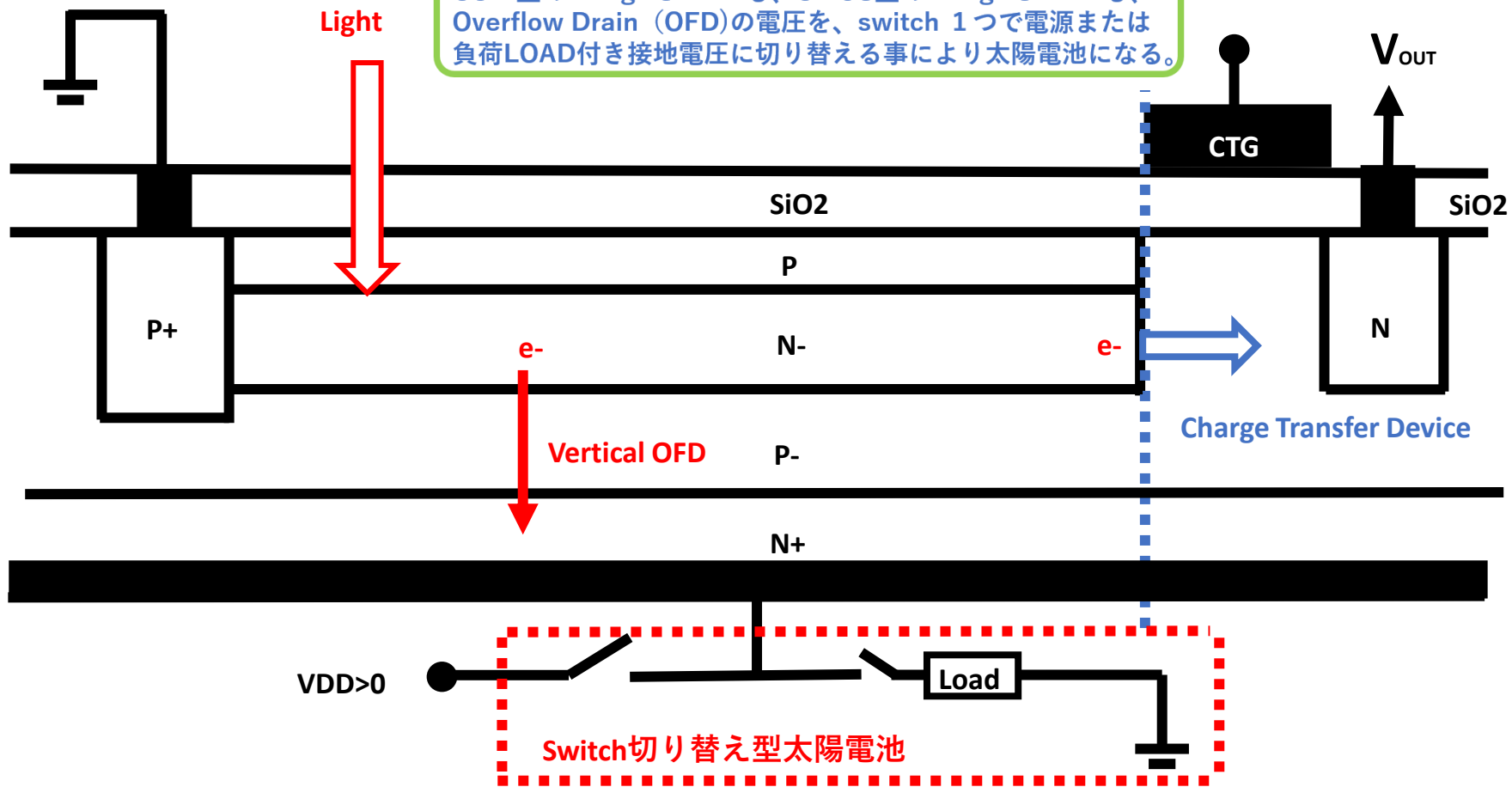
従来型の横型Overflow Drain 構造のイメージセンサーを利用した場合のSwitch切り替え型太陽電池の提案

CCD 型の Image Sensor も、CMOS 型の Image Sensor も、Overflow Drain (OFD) の電圧を、switch 1 つで電源または負荷LOAD付き接地電圧に切り替える事により太陽電池になる。

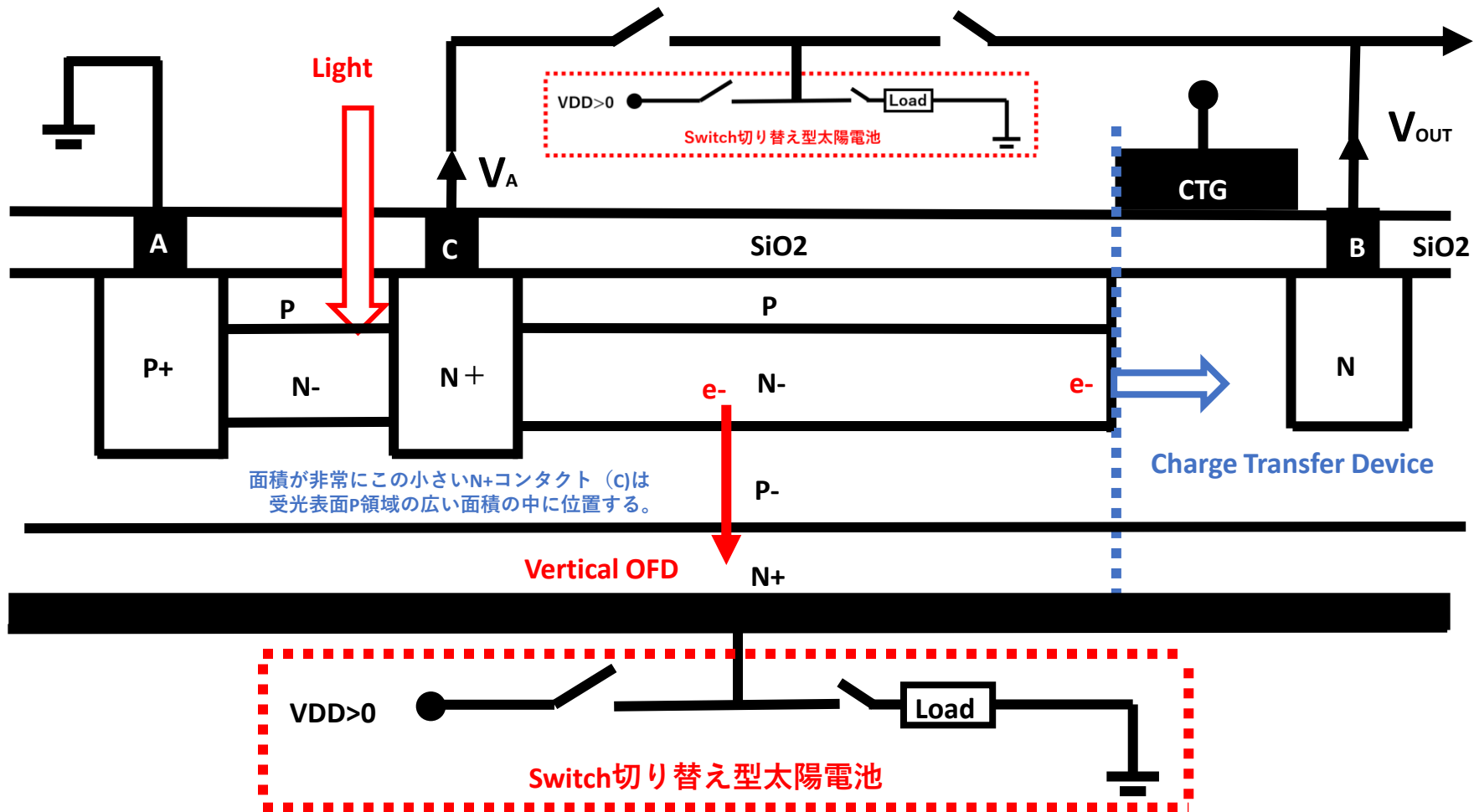


従来型のたて型Overflow Drain 構造のイメージセンサーを利用した場合のSwitch切り替え型太陽電池の提案

CCD 型の Image Sensor も、CMOS 型の Image Sensor も、Overflow Drain (OFD) の電圧を、switch 1 つで電源または負荷LOAD付き接地電圧に切り替える事により太陽電池になる。



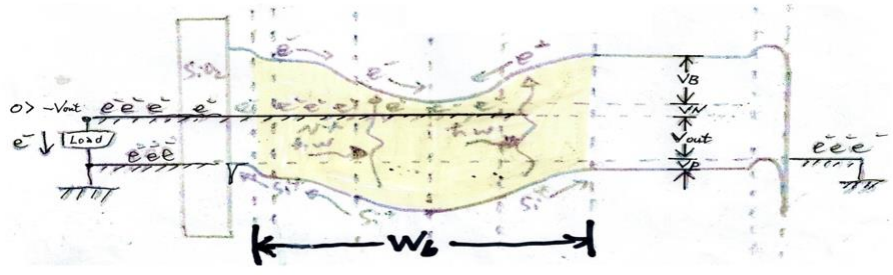
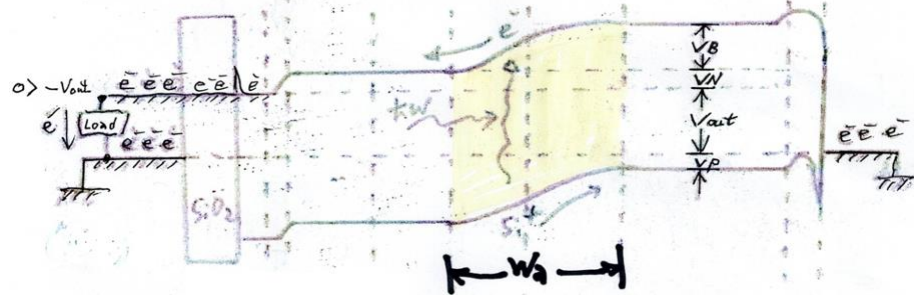
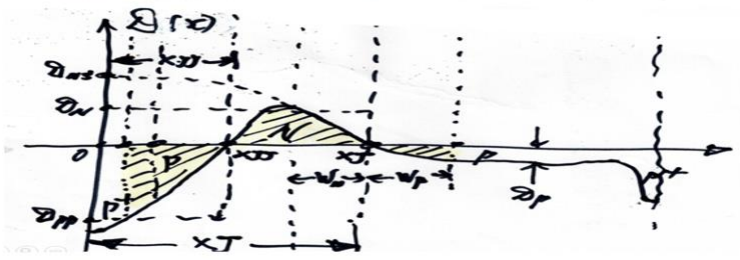
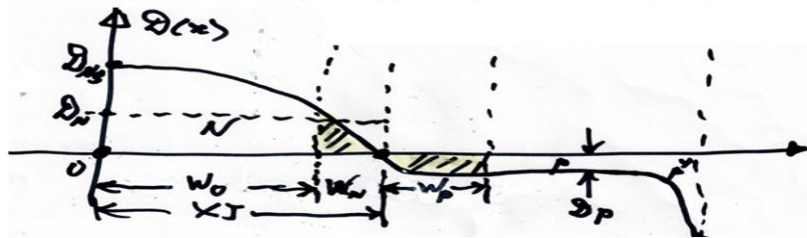
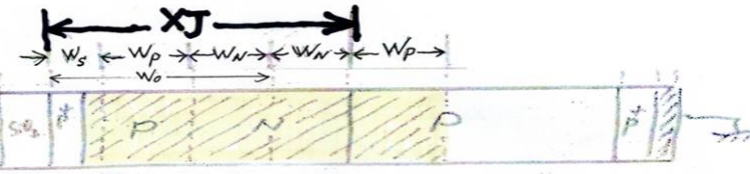
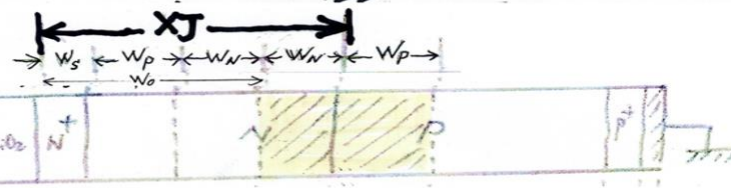
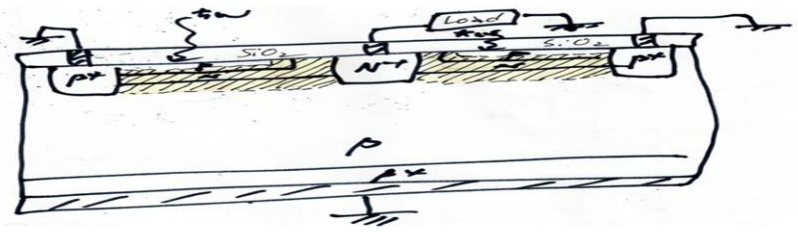
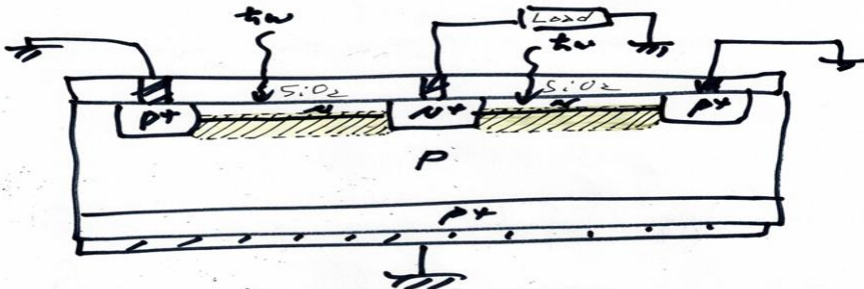
従来型のたて型Overflow Drain 構造のイメージセンサーを利用した場合のSwitch切り替え型太陽電池の提案

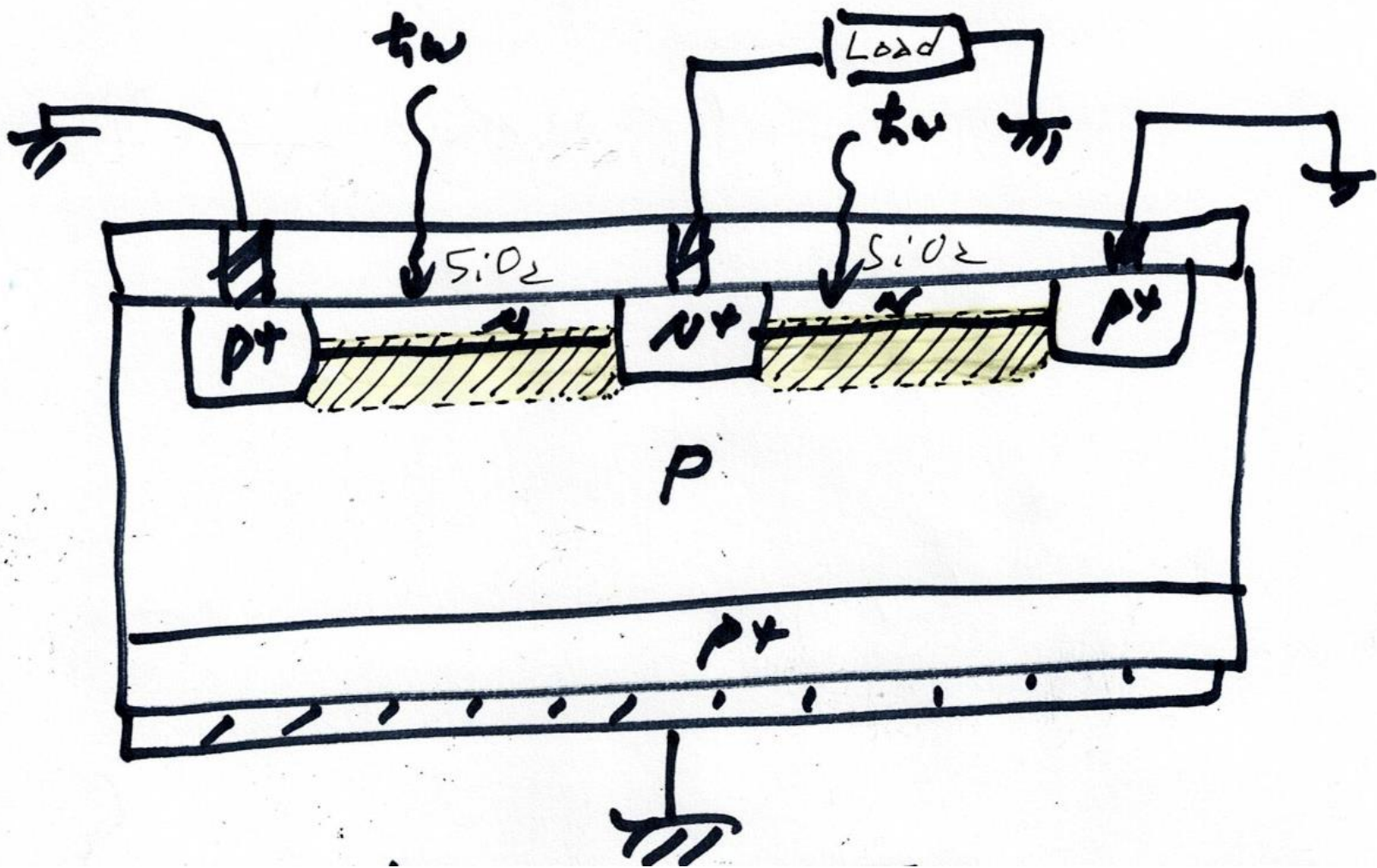


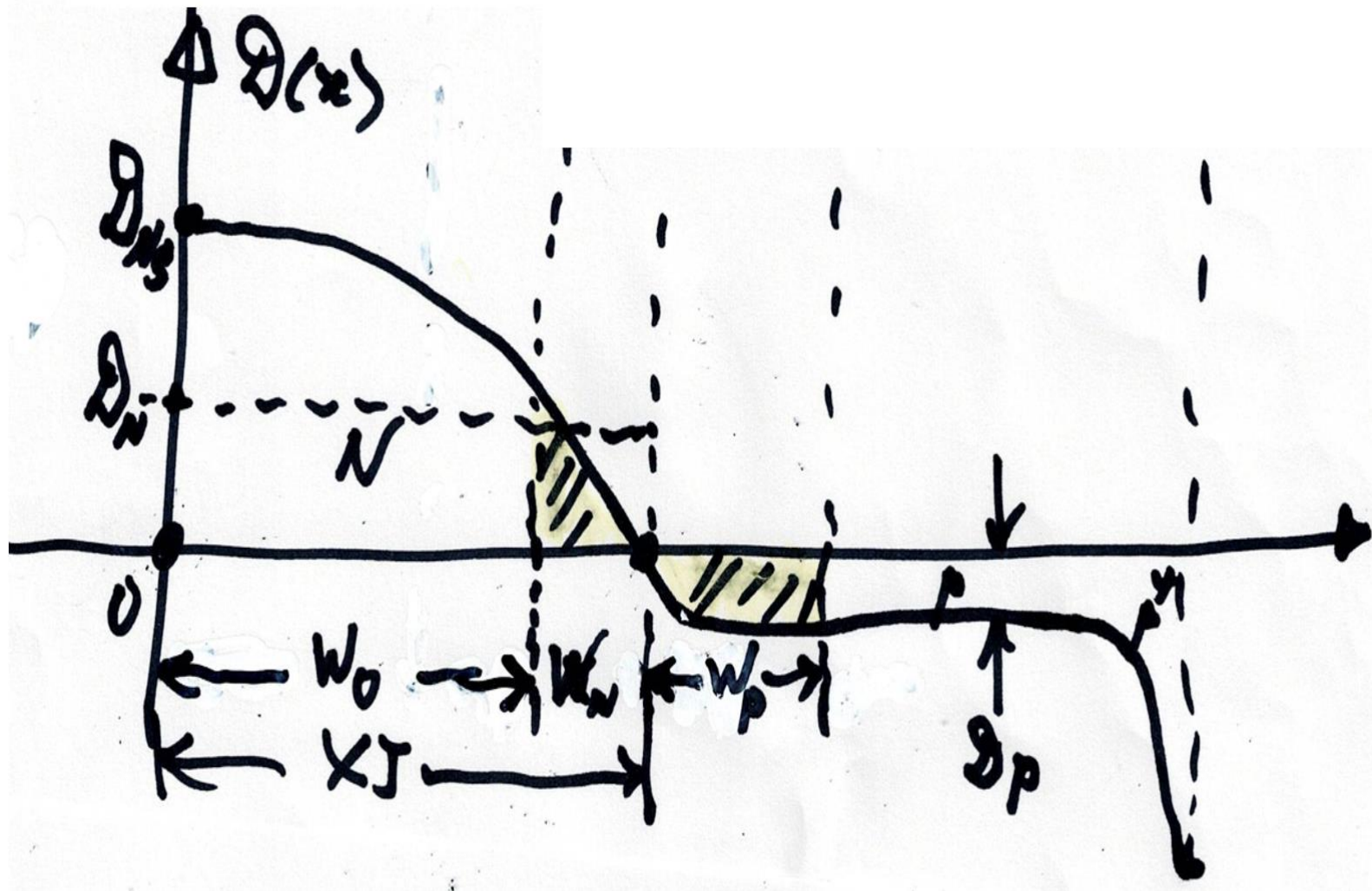
$$E = \frac{hc}{\lambda}$$

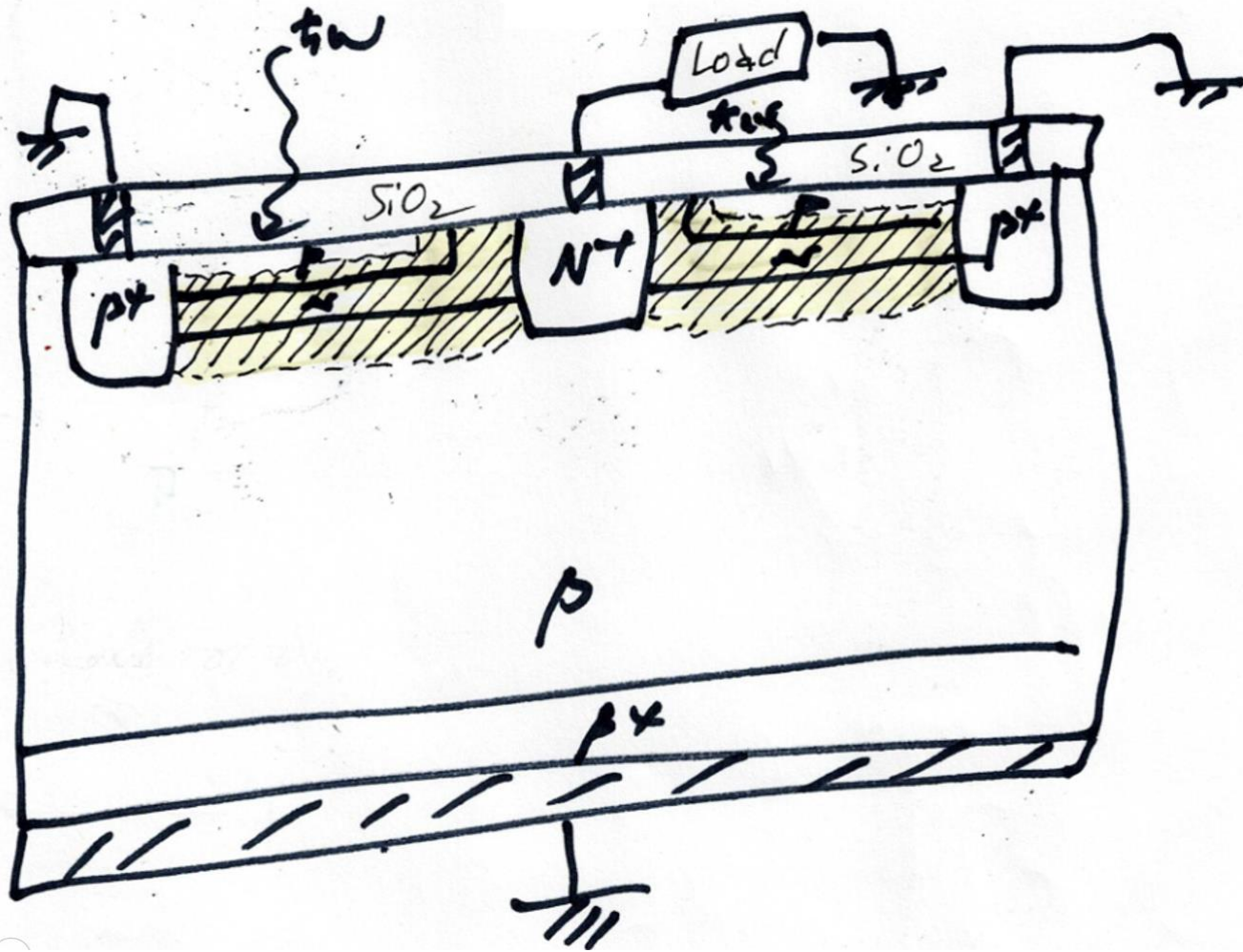
バンドギャップ・エネルギー

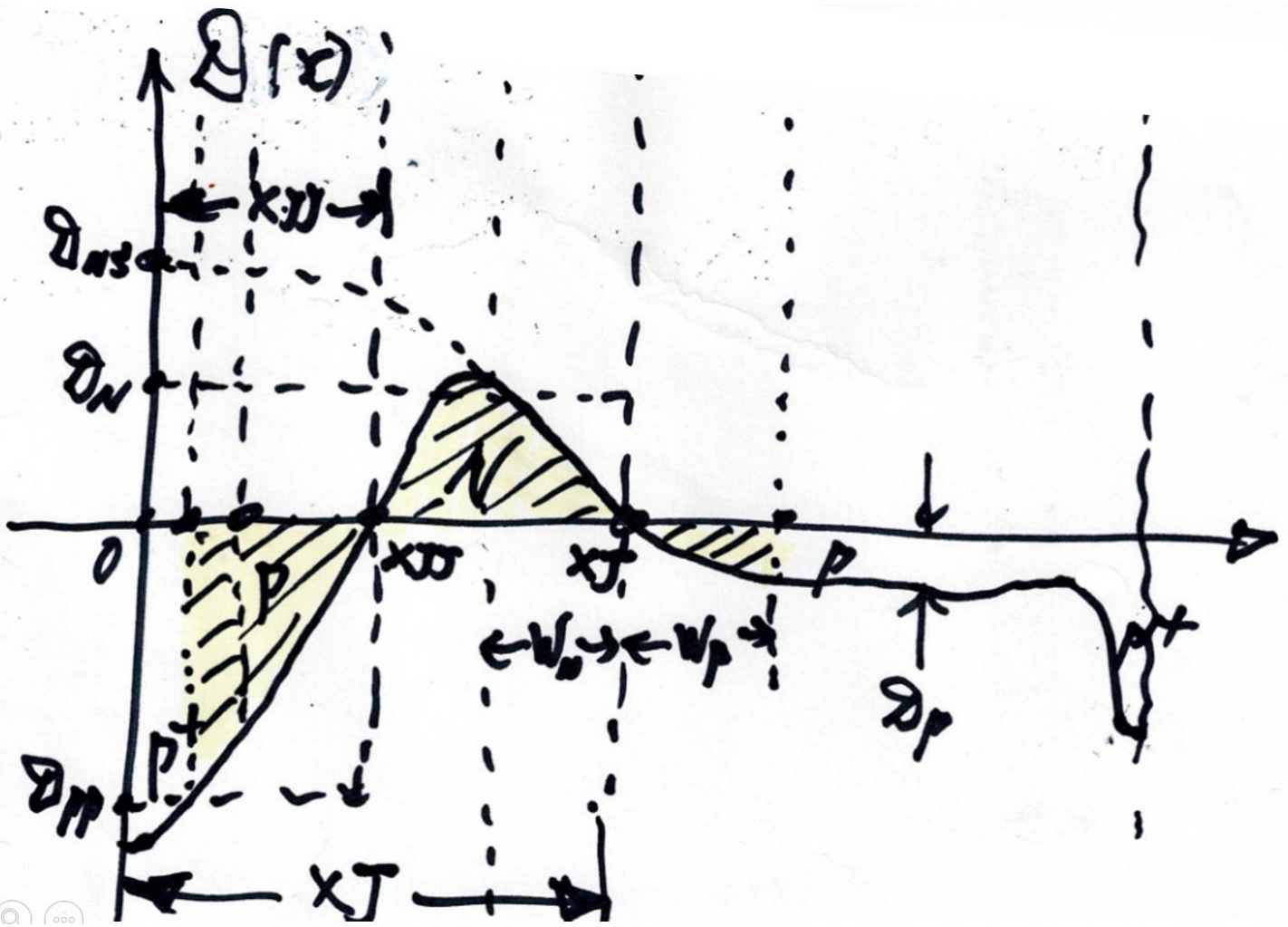
半導体	Eg [eV]	波長 [nm]
GaAs	1.42	873
GaP	2.26	548
GaN	3.36	369

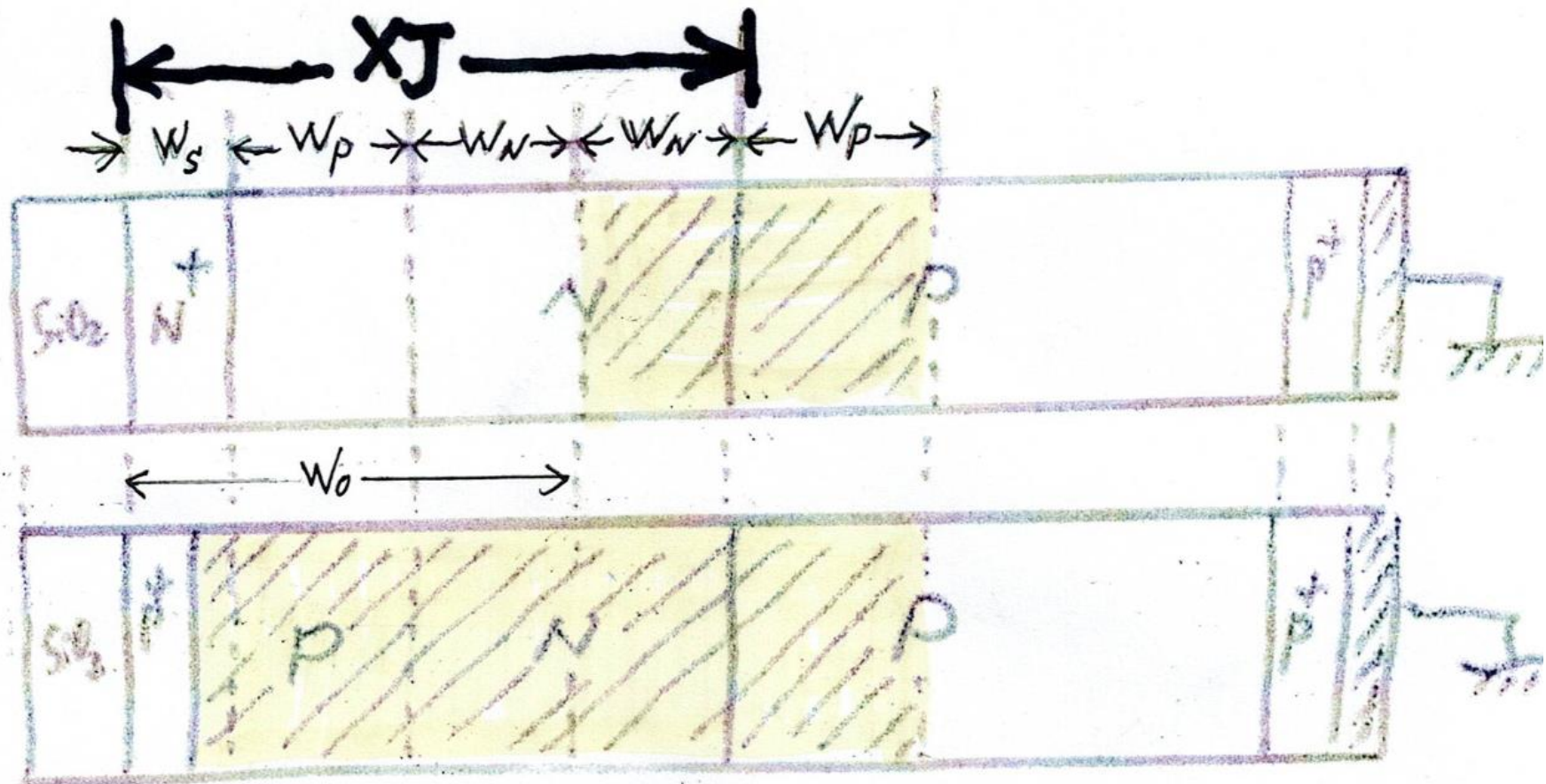


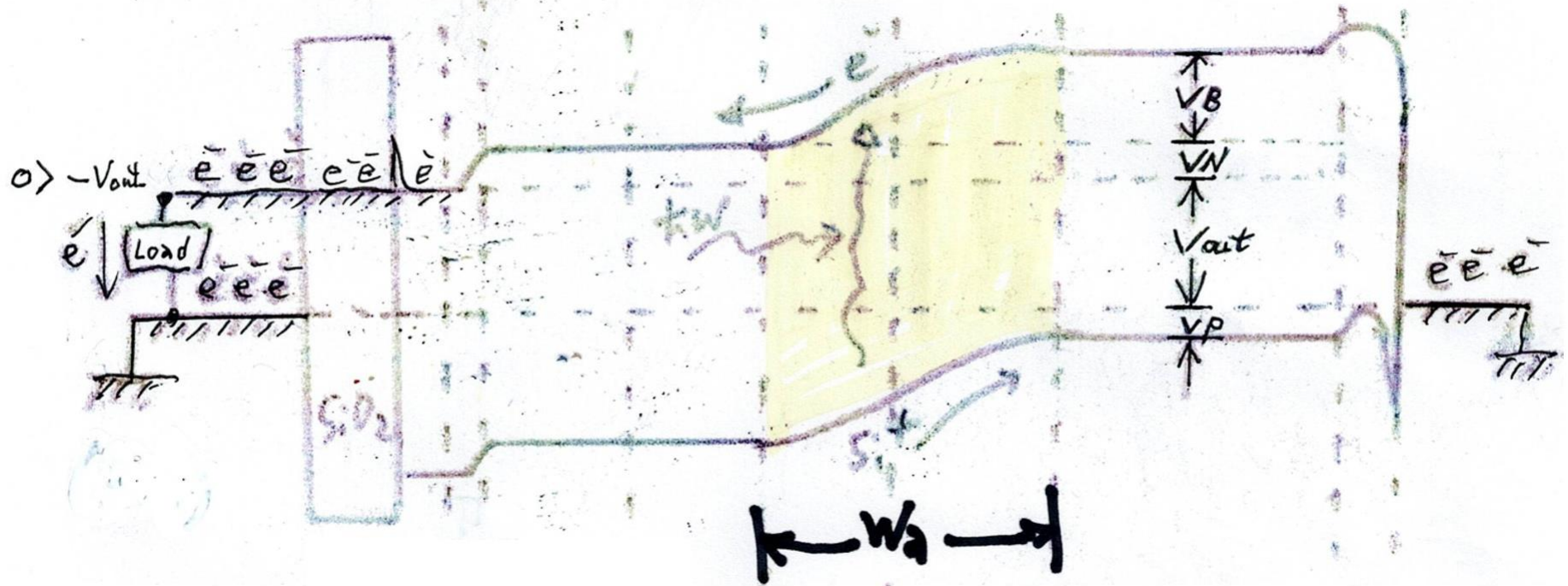


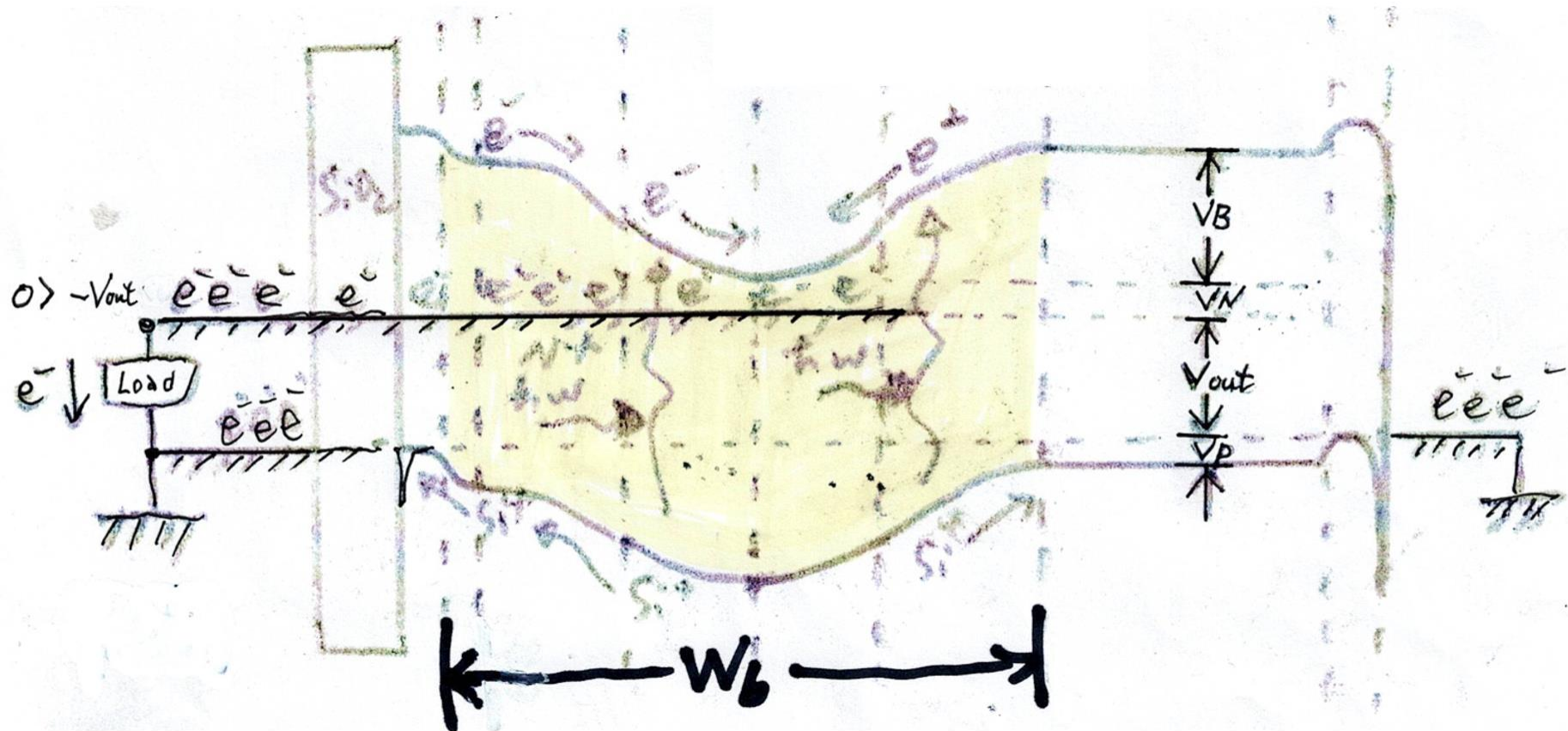












2024-01-31 02:12 に uchiyama@aiplab.com さんは書きました:

> 萩原先生

>

> 素人目にみて質問があります。

>

> N(ネガティブ)型半導体は、
> シリコンより電子数が多いリンなどを添加すると、共有結合しているシリコンに関与しない自由に動ける自由電子が発生。

正確には一番外側の軌道の中の電子数

>

> P(ポジティブ)型半導体は、
> シリコンより電子数が少ないホウ素などを添加すると、共有結合しているシリコンの電子が不足し

> 損ができ、ホールが生まれるため、電子が移動することが出来る。



>

> 塩か砂糖か。ここまでは理解しました。

プラスの電荷（電子が不足している粒子のホールとして）が移動できる。

>

> N形に添加する素材は周期表で見るシリコン(14)の右隣にあるリン(15)であるのに対し、
> 何故P型に添加する素材は周期表で見るシリコン(14)の左隣にあるアルミニウム(13)を使用しないのでしょうか。

>

> リン(15)以外なら何故ヒ素(33)????

> 何故ホウ素(5)とインジウム(49)????

>

> ほかの素材ではだめなのか。

← OKです。

>

> 遠い昔にいろいろ試して

> N型の場合はヒ素・リンが相性がよく、

> p型の場合はホウ素・インジウムの相性が良かった

>

> ということでしょか?

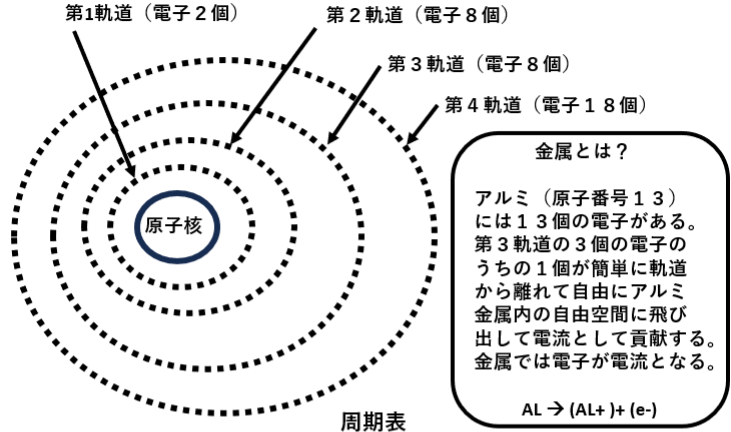
> 宜しく願い致します。 ← その通りです!

>

> 内山

アルミの可能です。しかし、アルミはシリコン結晶の中を簡単に移動する性質があるので電気特性が不安定になるので使用されていません。

原子の構造



●第14族の炭素原子 (c)の結晶体のダイヤモンドは透明で光を通すことができる。原子核の引力が強くて軌道電子が簡単に原子から飛び出せない。ダイヤモンドの中には自由電子が不在で電流が流れない。電気を通さないので、絶縁体と呼ばれる。

●絶縁体にはシリコン酸化膜 (SiO2)もある。原子間の強い共有結合が生じて電子がシリコン酸化膜の分子間引力が強くて自由空間に電子が飛び出すことができない。

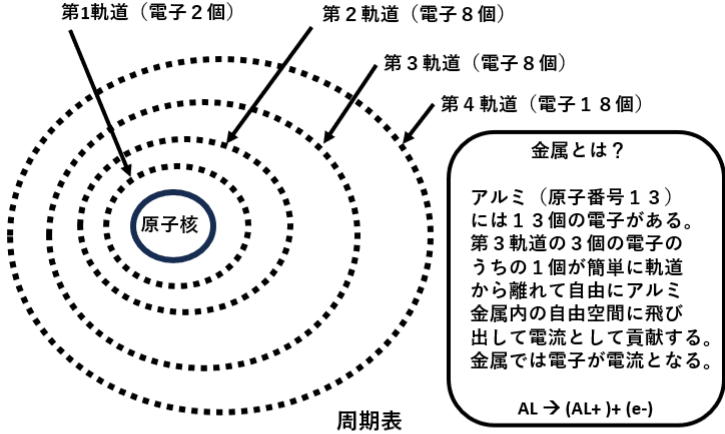
●第14族にはシリコン原子 (Si)もある。自由電子が非常に少なく電流が流れず、ほぼ電気を通さない高抵抗体である。原子核の引力が強くて軌道電子が簡単に原子から飛び出せない為である。

●しかし、第15族のリン (P)やヒ素 (As)の一番外の軌道にある電子は原子核からの引力が小さい為に簡単に自由空間に飛び出す事ができる。電子が1個自由空間に飛び出し、もとの原子は、リンイオン (P+) やヒ素のイオン (As+) となり、第14族のまわりのシリコン原子と同族として電気的に安定な物質になる。

●第13族のボロン (B)や逆にシリコン原子から軌道電子を1個を奪い取り、マイナスに荷電したボロンイオン (B-)となる。一方、電子を奪われたシリコン原子はプラスに荷電したシリコンイオン (Si+)となる。その周りには中性のシリコン原子があり簡単に隣接するシリコン原子から電子を1個奪い中性に戻る。一方の電子を盗まれたシリコン原子が今度はプラスに荷電したシリコンイオン (Si+)となる。シリコンイオン (Si+) をホールと呼ぶ。

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18		
1 H 1.008 第1軌道 (電子2個)															He 4.003			
2 Li 6.941	Be 9.012 第2軌道 (電子8個)										B 10.81	C 12.01	N 14.01	O 16.00	F 18.99	Ne 20.18		
3 Na 22.99	Mg 24.31 第3軌道 (電子8個)										Al 26.98	Si 28.09	P 30.97	S 32.07	Cl 35.45	Ar 39.95		
4 K 39.10	Ca 40.08	Sc 44.96	Ti 47.88	V 50.94	Cr 52.00	Mn 54.94	Fe 55.85	Co 58.93	Ni 58.69	Cu 63.55	Zn 65.38	Ga 69.72	Ge 72.63	As 74.92	Se 78.97	Br 79.90	Kr 83.80		
5 Rb 85.47	Sr 87.62	Y 88.91	Zr 91.22	Nb 92.91	Mo 95.95	Tc 98.91	Ru 101.1	Rh 102.9	Pd 106.4	Ag 107.9	Cd 112.4	In 114.8	Sn 118.7	Sb 121.8	Te 127.6	I 126.9	Xe 131.3		
6 Cs 132.9	Ba 137.3	La 138.9	Hf 178.5	Ta 180.9	W 183.8	Re 186.2	Os 190.2	Ir 192.2	Pt 195.1	Au 196.9	Hg 200.6	Tl 204.4	Pb 207.2	Bi 208.9	Po 209	At 210	Rn 222		
7 Fr 223	Ra 226	Ac 227	Rf 261	Db 262	Sg 263	Bh 264	Hs 265	Mt 266	Ds 267	Rg 268	Cn 269	Nh 270	Fl 271	Mc 272	Lv 273	Ts 274	Og 274		
軌道番号		1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
1	La 138.9	Ce 140.1	Pr 140.9	Nd 145.0	Pm 145	Sm 150.4	Eu 151.9	Gd 157.3	Tb 158.9	Dy 162.5	Ho 164.9	Er 167.3	Tm 168.9	Yb 173.0	Lu 174.9				
2	Ac 139	Th 232	Pa 231	U 238	Np 237	Pu 244	Am 243	Cm 247	Bk 247	Cf 251	Es 252	Fm 257	Md 258	No 259	Lr 260				

原子の構造



- 第14族の炭素原子 (c)の結晶体のダイヤモンドは透明で光を通すことができる。原子核の引力が強くて軌道電子が簡単に原子から飛び出せない。ダイヤモンドの中には自由電子が不在で電流が流れない。電気を通さないので、絶縁体と呼ばれる。

第14族

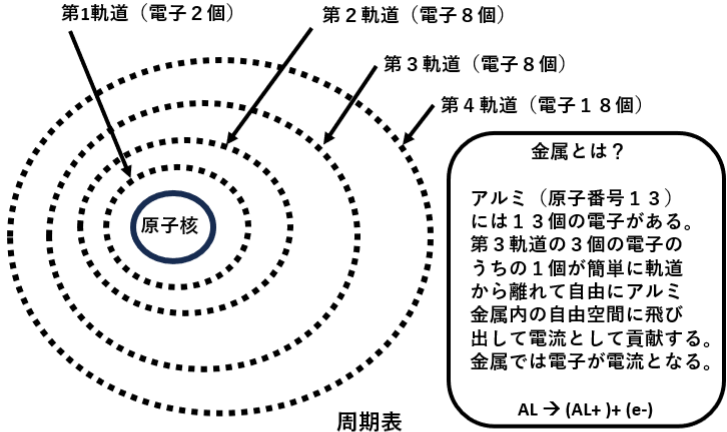
絶縁体とは？

	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
1	1H 水素 1.008 第1軌道 (電子2個)																2He ヘリウム 4.003
2	3Li リチウム 6.941	4Be ベリリウム 9.012 第2軌道 (電子8個)										5B ホウ素 10.81	6C 炭素 12.01	7N 窒素 14.01	8O 酸素 16.00	9F フッ素 18.99	10Ne ネオン 20.18
3	11Na ナトリウム 22.99	12Mg マグネシウム 24.31 第3軌道 (電子8個)										13Al アルミニウム 26.98	14Si ケイ素 28.09	15P リン 30.97	16S 硫黄 32.07	17Cl 塩素 35.45	18Ar アルゴン 39.95
4	19K カリウム 39.10	20Ca カルシウム 40.08	21Sc スカンジウム 44.96	22Ti チタン 47.88	23V バナジウム 50.94	24Cr クロム 52.00	25Mn マンガン 54.94	26Fe 鉄 55.85	27Co コバルト 58.93	28Ni ニッケル 58.69	29Cu 銅 63.55	30Zn 亜鉛 65.38	31Ga ガリウム 69.72	32Ge ゲルマニウム 72.63	33As ヒ素 74.92	34Se セレン 78.97	35Br 臭素 79.90	36Kr クリプトン 83.80
5	37Rb ルビウム 85.47	38Sr ストロンチウム 87.62	39Y イットリウム 88.91	40Zr ジルコニウム 91.22	41Nb タンタル 92.91	42Mo モリブデン 95.95	43Tc テクネチウム 98.91	44Ru ルビジウム 101.1	45Rh ロジウム 101.07	46Pd パラジウム 106.4	47Ag 銀 107.87	48Cd カドミウム 112.4	49In インジウム 114.8	50Sn スズ 118.7	51Sb アンチモン 121.8	52Te テルル 127.6	53I ヨウ素 126.9	54Xe キセノン 131.3
6	55Cs セシウム 132.9	56Ba バリウム 137.3	57La ランタニウム 138.9	58Ce セリウム 140.1	59Pr プラセチウム 140.9	60Nd ネオジム 144.2	61Pm プロメチウム 144.9	62Sm スミチウム 150.4	63Eu ユーロピウム 151.9	64Gd ガドリウム 157.3	65Tb テルビウム 158.9	66Dy ジスプロシウム 162.5	67Ho ホウメシウム 164.9	68Er エルビウム 167.3	69Tm テルミウム 168.9	70Yb イットリウム 173.0	71Lu ルテチウム 174.9	
7	87Fr フランシウム 223.0	88Ra ラジウム 226.0	89Ac アクチニウム 227.0	90Th トランシウム 232.0	91Pa プロトアクチニウム 231.0	92U ウラン 238.0	93Np ネプツニウム 237.0	94Pu プルトニウム 244.0	95Am アメリシウム 243.0	96Cm キュリウム 247.0	97Bk ベルカリウム 247.0	98Cf カリフォルニウム 251.0	99Es エイスンシュタイン 252.0	100Fm フェルミウム 257.0	101Md メンデルシウム 258.0	102No ノボロジウム 259.0	103Lr ローレンシウム 260.0	

軌道番号

	13	14	15	16	17	18
.....						2He ヘリウム 4.003
5B ホウ素 10.81	6C 炭素 12.01	7N 窒素 14.01	8O 酸素 16.00	9F フッ素 18.99	10Ne ネオン 20.18	
11Al アルミニウム 26.98	12Si ケイ素 28.09	13P リン 30.97	14S 硫黄 32.07	15Cl 塩素 35.45	16Ar アルゴン 39.95	
31Ga ガリウム 69.72	32Ge ゲルマニウム 72.63	33As ヒ素 74.92	34Se セレン 78.97	35Br 臭素 79.90	36Kr クリプトン 83.80	

原子の構造

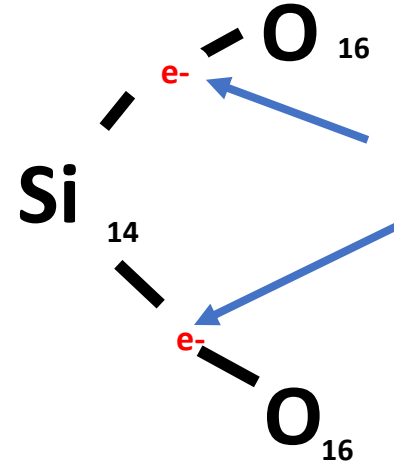


周期表

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
1 H 1.008 第1軌道 (電子2個)															He 4.003	
2 Li 6.941	Be 9.012 第2軌道 (電子8個)										B 10.81	C 12.01	N 14.01	O 16.00	F 18.99	Ne 20.18
3 Na 22.99	Mg 24.31 第3軌道 (電子8個)										Al 26.98	Si 28.09	P 30.97	S 32.07	Cl 35.45	Ar 39.95
4 K 39.10	Ca 40.08	Sc 44.96	Ti 47.88	V 50.94	Cr 52.00	Mn 54.94	Fe 55.85	Co 58.93	Ni 58.69	Cu 63.55	Zn 65.38	Ga 69.72	Ge 72.63	As 74.92	Se 78.97	Br 79.90	Kr 83.80
5 Rb 85.47	Sr 87.62	Y 88.91	Zr 91.22	Nb 92.91	Mo 95.95	Tc 99.0	Ru 101.1	Rh 102.9	Pd 106.4	Ag 107.9	Cd 112.4	In 114.8	Sn 118.7	Sb 121.8	Te 127.6	I 126.9	Xe 131.3
6 Cs 132.9	Ba 137.3	La 138.9	Hf 178.5	Ta 180.9	W 183.8	Re 186.2	Os 190.2	Ir 192.2	Pt 195.1	Au 197.0	Hg 200.6	Tl 204.4	Pb 207.2	Bi 208.9	Po 209	At 210	Rn 222
7 Fr 223	Ra 226	Ac 227	Rf 261	Db 262	Sg 263	Bh 264	Hs 265	Mt 266	Ds 267	Rg 268	Cn 269	Nh 270	Fl 271	Mc 272	Lv 273	Ts 274	Og 276
8 La 138.9	Ce 140.1	Pr 140.9	Nd 144.2	Pm 145	Sm 150.4	Eu 151.9	Gd 157.3	Tb 158.9	Dy 162.5	Ho 164.9	Er 167.3	Tm 168.9	Yb 173.0	Lu 174.9			
9 Ac 227	Th 232	Pa 231	U 238	Np 237	Pu 244	Am 243	Cm 247	Bk 247	Cf 251	Es 252	Fm 257	Md 258	No 259	Lr 260			

- 絶縁体にはシリコン酸化膜 (SiO2)もある。原子間の強い共有結合が生じて電子がシリコン酸化膜の分子間引力が強く自由空間に電子が飛び出すことができない。

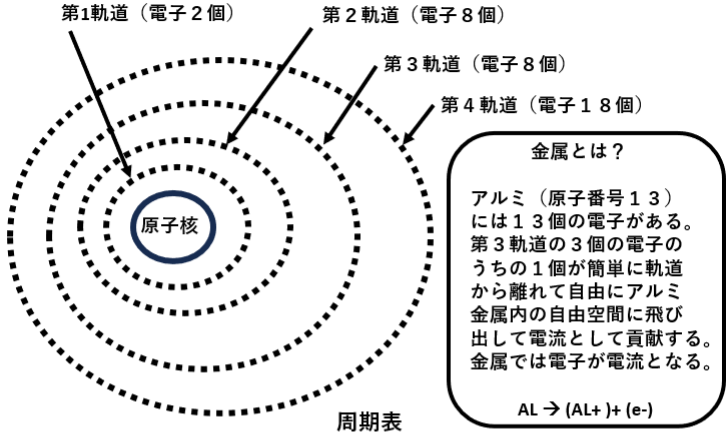
絶縁体とは？



原子間の強い共有結合により閉じ込められており自由空間に飛び出せない捕獲電子である。

見かけ上、シリコン原子(14)が酸素(16)と同じく 14+2=16 個の電子を持つ様に見える。

原子の構造



- 第14族にはシリコン原子 (Si)もある。自由電子が非常に少なく電流が流れず、ほぼ電気を通さない高抵抗体である。原子核の引力が強くて軌道電子が簡単に原子から飛び出せない為である。

第14族

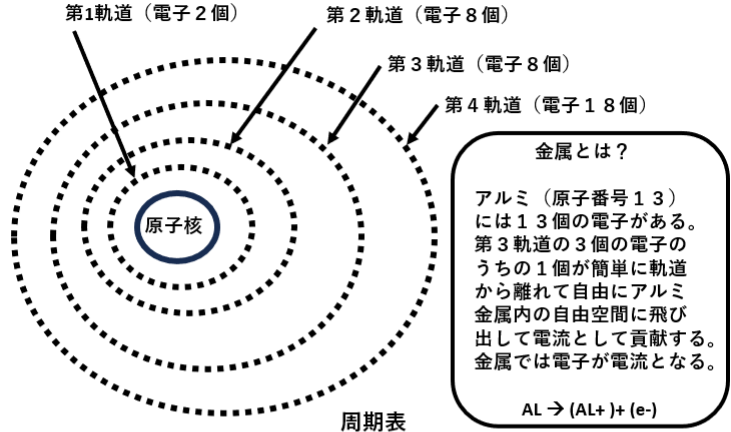
絶縁体とは？

第14族 ↓					
13	14	15	16	17	18
					He ヘリウム 4.003
.....					
B ホウ素 10.81	C 炭素 12.01	N 窒素 14.01	O 酸素 16.00	F フッ素 18.99	Ne ネオン 20.18
Al アルミニウム 26.98	Si ケイ素 28.08	P リン 30.97	S 硫黄 32.07	Cl 塩素 35.45	Ar アルゴン 39.95
Ga ガリウム 69.72	Ge ケイ素 72.63	As ヒ素 74.92	Se セレン 78.97	Br 臭素 79.90	Kr クリプトン 83.80

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18
1 H 1.008 第1軌道 (電子2個)															He ヘリウム 4.003	
2 Li 6.941	Be 9.012 第2軌道 (電子8個)										B ホウ素 10.81	C 炭素 12.01	N 窒素 14.01	O 酸素 16.00	F フッ素 18.99	Ne ネオン 20.18
3 Na 22.99	Mg 24.31 第3軌道 (電子8個)										Al アルミニウム 26.98	Si ケイ素 28.08	P リン 30.97	S 硫黄 32.07	Cl 塩素 35.45	Ar アルゴン 39.95
4 K 39.10	Ca 40.08	Sc 44.96	Ti 47.88	V 50.94	Cr 52.00	Mn 54.94	Fe 55.85	Co 58.93	Ni 58.69	Cu 63.55	Zn 65.38	Ga 69.72	Ge 72.63	As 74.92	Se 78.97	Br 79.90	Kr 83.80
5 Rb 85.47	Sr 87.62	Y 88.91	Zr 91.22	Nb 92.91	Mo 95.95	Tc 98.91	Ru 101.1	Rh 102.9	Pd 106.4	Ag 107.9	Cd 112.4	In 114.8	Sn 118.7	Sb 121.8	Te 127.6	I 126.9	Xe 131.3
6 Cs 132.9	Ba 137.3	La 138.9	Hf 178.5	Ta 180.9	W 183.8	Re 186.2	Os 193.1	Ir 192.2	Pt 195.1	Au 197.0	Hg 200.6	Tl 204.4	Pb 207.2	Bi 208.9	Po 209	At 210	Rn 222
7 Fr 223	Ra 226	Ac 227	Rf 261	Db 262	Sg 263	Bh 264	Hs 265	Mt 266	Ds 267	Rg 268	Cn 269	Nh 270	Fl 271	Mc 272	Lv 273	Ts 274	Og 284
8 La 138.9	Ce 140.1	Pr 140.9	Nd 145.0	Pm 145	Sm 150.4	Eu 152.0	Gd 157.3	Tb 158.9	Dy 162.5	Ho 164.9	Er 167.3	Tm 168.9	Yb 173.0	Lu 174.9			
9 Ac 227	Th 232.0	Pa 231.0	U 238.0	Np 237	Pu 244	Am 243	Cm 247	Bk 247	Cf 251	Es 252	Fm 257	Md 258	No 259	Lr 260			

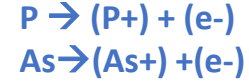
軌道番号

原子の構造



●しかし、第15族のリン (P) やヒ素 (As) の一番外の軌道にある電子は原子核からの引力が小さい為に簡単に自由空間に飛び出す事ができる。電子が1個自由空間に飛び出し、もとの原子は、リンイオン (P+) やヒ素のイオン (As+) となり、第14族のまわりのシリコン原子と同族として電氣的に安定な物質になる。

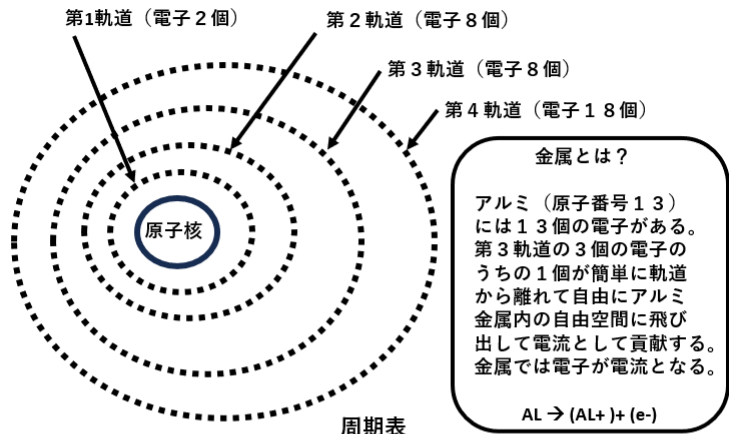
第14族



第3軌道の電子の数					
13	14	15	16	17	18
					He ヘリウム 4.003
B ホウ素 10.81	C 炭素 12.01	N 窒素 14.01	O 酸素 16.00	F フッ素 18.99	Ne ネオン 20.18
Al アルミニウム 26.98	Si ケイ素 28.09	P リン 30.97	S 硫黄 32.07	Cl 塩素 35.45	Ar アルゴン 39.95
Ga ガリウム 69.72	Ge ケルゲン 72.63	As ヒ素 74.92	Se セレン 78.97	Br 臭素 79.90	Kr クリプトン 83.80

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	
1 H 1.008 第1軌道 (電子2個)																He ヘリウム 4.003	
2 Li 6.941	Be 9.012 第2軌道 (電子8個)										B ホウ素 10.81	C 炭素 12.01	N 窒素 14.01	O 酸素 16.00	F フッ素 18.99	Ne ネオン 20.18	
3 Na 22.99	Mg 24.31 第3軌道 (電子8個)										Al アルミニウム 26.98	Si ケイ素 28.09	P リン 30.97	S 硫黄 32.07	Cl 塩素 35.45	Ar アルゴン 39.95	
4 K 39.10	Ca 40.08	Sc 44.96	Ti 47.88	V 50.94	Cr 52.00	Mn 54.94	Fe 55.85	Co 58.93	Ni 58.69	Cu 63.55	Zn 65.38	Ga 69.72	Ge 72.63	As 74.92	Se 78.97	Br 79.90	Kr 83.80	
5 Rb 85.47	Sr 87.62	Y 88.91	Zr 91.22	Nb 92.91	Mo 95.95	Tc 98.91	Ru 101.1	Rh 101.07	Pd 106.4	Ag 107.87	Cd 112.4	In 114.8	Sn 118.7	Sb 121.8	Te 127.6	I 126.9	Xe 131.3	
6 Cs 132.9	Ba 137.3	La 138.91	Hf 178.5	Ta 180.9	W 183.85	Re 186.21	Os 193.06	Ir 192.22	Pt 195.08	Au 196.97	Hg 200.59	Tl 204.38	Pb 207.2	Bi 208.98	Po 209	At 210	Rn 222	
7 Fr 223	Ra 226	Ac 227	Rf 261	Db 262	Sg 263	Bh 264	Hs 265	Mt 266	Ds 267	Rg 268	Cn 269	Nh 270	Fl 271	Mc 272	Lv 273	Ts 274	Og 284	
軌道番号																		
57 La 138.91	58 Ce 140.12	59 Pr 140.91	60 Nd 144.24	61 Pm 144.91	62 Sm 150.36	63 Eu 151.96	64 Gd 157.25	65 Tb 158.93	66 Dy 162.50	67 Ho 164.93	68 Er 167.26	69 Tm 168.93	70 Yb 173.05	71 Lu 174.97	89 Ac 227	90 Th 232.04	91 Pa 231.04	92 U 238.03
93 Np 237.05	94 Pu 244.06	95 Am 243.06	96 Cm 247.07	97 Bk 247.07	98 Cf 251.08	99 Es 252.08	100 Fm 257.10	101 Md 258.10	102 No 259.10	103 Lr 260.10								

原子の構造



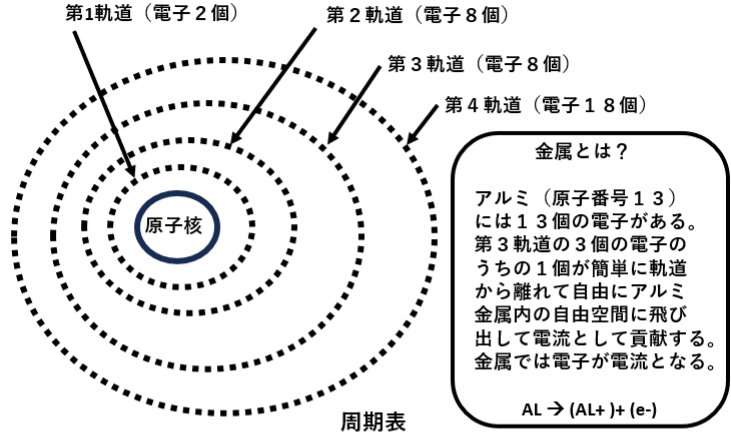
- 第13族のボロン (B) や逆にシリコン原子から軌道電子を1個を奪い取り、マイナスに荷電したボロンイオン (B-) となる。一方、電子を奪われたシリコン原子はプラスに荷電したシリコンイオン (Si+) となる。その周りには中性のシリコン原子があり簡単に隣接するシリコン原子から電子を1個奪い中性に戻る。一方の電子を盗まれたシリコン原子が今度はプラスに荷電したシリコンイオン (Si+) となる。シリコンイオン (Si+) をホールと呼ぶ。



13	14	15	16	17	18
第3軌道の電子の数					He
3個 4個 5個					ヘリウム 4.003
B ボロン 10.81	C 炭素 12.01	N 窒素 14.01	O 酸素 16.00	F フッ素 18.99	Ne ネオン 20.18
Al アルミニウム 26.98	Si ケイ素 28.08	P リン 30.97	S 硫黄 32.07	Cl 塩素 35.45	Ar アルゴン 39.95
Ga ガリウム 69.72	Ge ケルゲン 72.63	As ヒ素 74.92	Se セレン 78.97	Br 臭素 79.90	Kr クリプトン 83.80

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18												
1 H 水素 1.008	第1軌道 (電子2個)															He ヘリウム 4.003													
2 Li リチウム 6.941	Be ベリリウム 9.012	第2軌道 (電子8個)										B ボロン 10.81	C 炭素 12.01	N 窒素 14.01	O 酸素 16.00	F フッ素 18.99	Ne ネオン 20.18												
3 Na ナトリウム 22.99	Mg マグネシウム 24.31	第3軌道 (電子8個)										Al アルミニウム 26.98	Si ケイ素 28.08	P リン 30.97	S 硫黄 32.07	Cl 塩素 35.45	Ar アルゴン 39.95												
4 K カリウム 39.10	Ca カルシウム 40.08	Sc スカンジウム 44.96	Ti チタン 47.88	V バナジウム 50.94	Cr クロム 52.00	Mn マンガン 54.94	Fe 鉄 55.85	Co コバルト 58.93	Ni ニッケル 58.69	Cu 銅 63.55	Zn 亜鉛 65.38	Ga ガリウム 69.72	Ge ケルゲン 72.63	As ヒ素 74.92	Se セレン 78.97	Br 臭素 79.90	Kr クリプトン 83.80												
5 Rb ルビウム 85.47	Sr ストロンチウム 87.62	Y イットリウム 88.91	Zr ジルコニウム 91.22	Nb タンタル 92.91	Mo モリブデン 95.95	Tc テクネチウム 98.91	Ru ルテチウム 101.1	Rh ロジウム 102.9	Pd パラジウム 106.4	Ag 銀 107.9	Cd カドミウム 112.4	In インジウム 114.8	Sn スズ 118.7	Sb アンチモン 121.8	Te テルル 127.6	I ヨード 126.9	Xe キセノン 131.3												
6 Cs セシウム 132.9	Ba バリウム 137.3	Lanthanoids La-Lu	Hf ハフニウム 178.5	Ta タンタル 180.9	W タングステン 183.8	Re ロジウム 186.2	Os オスマニウム 190.2	Ir イリジウム 192.2	Pt 白金 195.1	Au 金 196.9	Hg 水銀 200.6	Tl タリウム 204.4	Pb 鉛 207.2	Bi ビスマuth 208.9	Po ポロニウム 209	At アスタチン 210	Rn ラドン 222												
7 Fr フランシウム 223	Ra ラジウム 226	Actinoids Ac-Lr	Rf ラファエリウム 261	Db ドブニウム 262	Sg シグマニウム 263	Bh ブハニウム 264	Hs ヘンリヒウム 265	Mt ミーテネウム 266	Ds ダズニウム 267	Rg レグニウム 268	Cn クニウム 269	Nh ニホニウム 270	Fl フルニウム 271	Mc メンケニウム 272	Lv ルブニウム 273	Ts テネシウム 274	Og オガネソン 276												
軌道番号																													
57 La ランタニウム 138.9	58 Ce セリウム 140.1	59 Pr プラセオジム 140.9	60 Nd ネオジム 144.2	61 Pm プロメチウム 145	62 Sm スミチウム 150.4	63 Eu ユウロピウム 152.0	64 Gd ガドリウム 157.3	65 Tb テルビウム 158.9	66 Dy ジロニウム 162.5	67 Ho ホウミウム 164.9	68 Er エルビウム 167.3	69 Tm テムニウム 168.9	70 Yb イットリウム 173.0	71 Lu ルテチウム 174.9	87 Ac アクチニウム 227	88 Th トランサクトニウム 232.0	89 Pa プロトアクチニウム 231	90 U ウラン 238.0	91 Np ネプツニウム 237	92 Pu プルトニウム 244	93 Am アメリシウム 243	94 Cm カリフォルニウム 247	95 Bk バークリウム 247	96 Cf カリフォルニウム 251	97 Es エイスンスタイン 252	98 Fm フェルミウム 257	99 Md メンデルレービウム 258	100 No ノボリウム 259	101 Lr ルースベリウム 262

原子の構造



●第14族の炭素原子 (c)の結晶体のダイヤモンドは透明で光を通すことができる。原子核の引力が強くて軌道電子が簡単に原子から飛び出せない。ダイヤモンドの中には自由電子が不在で電流が流れない。電気を通さないので、絶縁体と呼ばれる。

●絶縁体にはシリコン酸化膜 (SiO2)もある。原子間の強い共有結合が生じて電子がシリコン酸化膜の分子間引力が強くて自由空間に電子が飛び出すことができない。

●第14族にはシリコン原子 (Si)もある。自由電子が非常に少なく電流が流れず、ほぼ電気を通さない高抵抗体である。原子核の引力が強くて軌道電子が簡単に原子から飛び出せない為である。

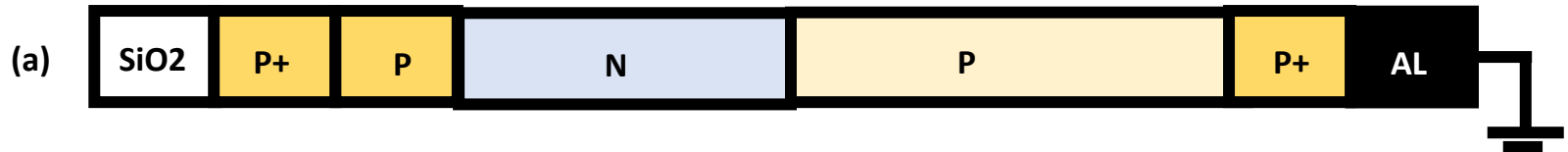
●しかし、第15族のリン (P)やヒ素 (As)の一番外の軌道にある電子は原子核からの引力が小さい為に簡単に自由空間に飛び出す事ができる。電子が1個自由空間に飛び出し、もとの原子は、リンイオン (P+) やヒ素のイオン (As+) となり、第14族のまわりのシリコン原子と同族として電氣的に安定な物質になる。

●第13族のボロン (B)や逆にシリコン原子から軌道電子を1個を奪い取り、マイナスに荷電したボロンイオン (B-)となる。一方、電子を奪われたシリコン原子はプラスに荷電したシリコンイオン (Si+)となる。その周りには中性のシリコン原子があり簡単に隣接するシリコン原子から電子を1個奪い中性に戻る。一方の電子を盗まれたシリコン原子が今度はプラスに荷電したシリコンイオン (Si+)となる。シリコンイオン (Si+) をホールと呼ぶ。

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18												
1 H 1.008 第1軌道 (電子2個)															He 4.003													
2 Li 6.941	Be 9.012 第2軌道 (電子8個)										B 10.81	C 12.01	N 14.01	O 16.00	F 18.99	Ne 20.18												
3 Na 22.99	Mg 24.31 第3軌道 (電子8個)										Al 26.98	Si 28.09	P 30.97	S 32.07	Cl 35.45	Ar 39.95												
4 K 39.10	Ca 40.08	Sc 44.96	Ti 47.88	V 50.94	Cr 52.00	Mn 54.94	Fe 55.85	Co 58.93	Ni 58.69	Cu 63.55	Zn 65.38	Ga 69.72	Ge 72.63	As 74.92	Se 78.97	Br 79.90	Kr 83.80												
5 Rb 85.47	Sr 87.62	Y 88.91	Zr 91.22	Nb 92.91	Mo 95.95	Tc 98.91	Ru 101.1	Rh 101.07	Pd 106.4	Ag 107.87	Cd 112.4	In 114.8	Sn 118.7	Sb 121.8	Te 127.6	I 126.9	Xe 131.3												
6 Cs 132.9	Ba 137.3	La 138.91	Hf 178.5	Ta 180.9	W 183.85	Re 186.21	Os 190.23	Ir 192.22	Pt 195.08	Au 196.97	Hg 200.59	Tl 204.38	Pb 207.2	Bi 208.98	Po 209	At 210	Rn 222												
7 Fr 223	Ra 226	Ac 227	Rf 261	Db 262	Sg 263	Bh 264	Hs 265	Mt 266	Ds 267	Rg 268	Cn 269	Nh 270	Fl 271	Mc 272	Lv 273	Ts 274	Og 274												
軌道番号																													
57 La 138.91	58 Ce 140.12	59 Pr 140.91	60 Nd 144.24	61 Pm 144.91	62 Sm 150.36	63 Eu 151.96	64 Gd 157.25	65 Tb 158.93	66 Dy 162.50	67 Ho 164.93	68 Er 167.26	69 Tm 168.93	70 Yb 173.05	71 Lu 174.97	89 Ac 227	90 Th 232.04	91 Pa 231.04	92 U 238.03	93 Np 237.05	94 Pu 244.06	95 Am 243.06	96 Cm 247.07	97 Bk 247.07	98 Cf 251.08	99 Es 252.08	100 Fm 257.09	101 Md 258.10	102 No 259.10	103 Lr 260.11

2024年1月28日（日） 10:10 a.m. at 熊本市市内蔦屋内のスタバカフェにて

- 私の提案する、埋め込みN層が完全に空乏化したP+PNPP+ダブル接合Pinned Photodiode型新型太陽電池(a)は本当に良好な変換効率を実現することはできるだろうか？

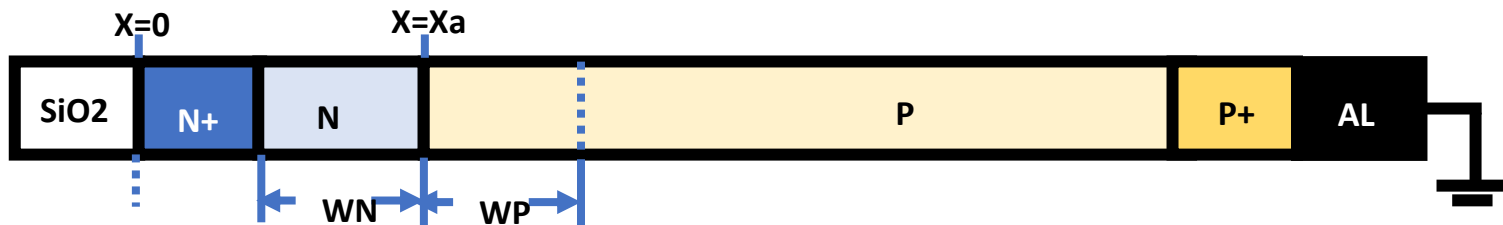


- 東北大学の西澤教授が1950年代の発明したP-I-N型のPhotodiode (b)はどのようにして主流にならず、現在の市販普及されている太陽電池の主流は、N+Pシングル接合型(c)の単純な構造であるのか？

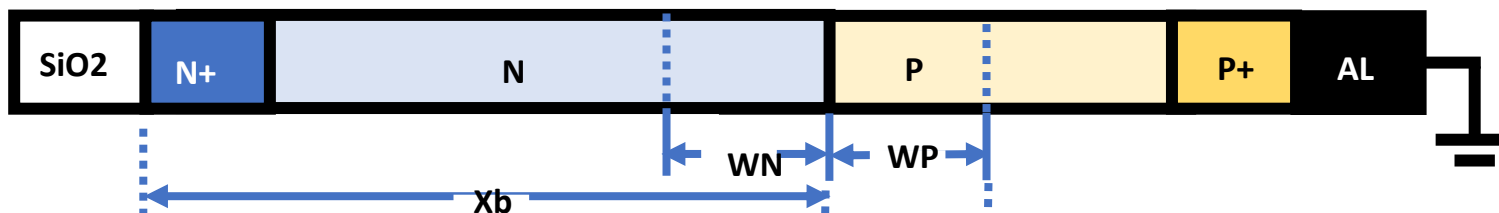


- 広く世の中に普及するのは、まず構造が単純である事と造りやすさが重要である。
- 生産性とコストが非常に重要である。人工知能AI搭載の無人半導体工場の実現が鍵である。

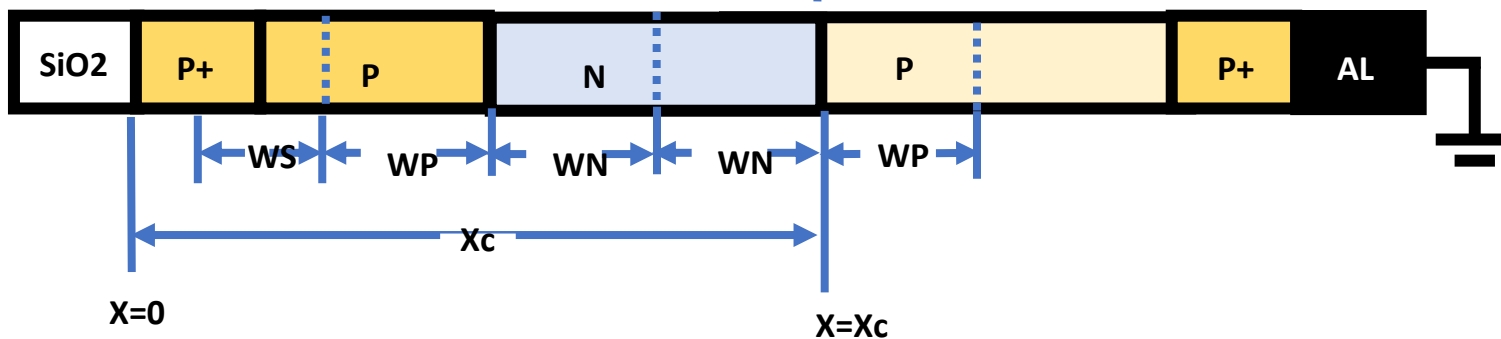
(A) N+Pシングル接合型型太陽電池



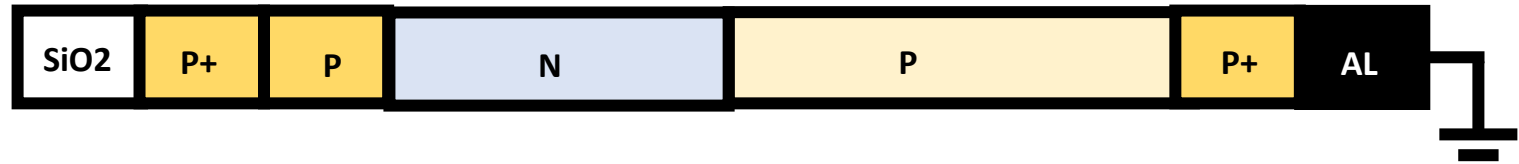
(B) Single Junction Type Photodiode型新型太陽電池



(C) P+PNPP+ ダブル接合 Pinned Photodiode型新型太陽電池



(a) P+PNPP+ ダブル接合 Pinned Photodiode型新型太陽電池



(b) P-I-N 型のPhotodiode型太陽電池

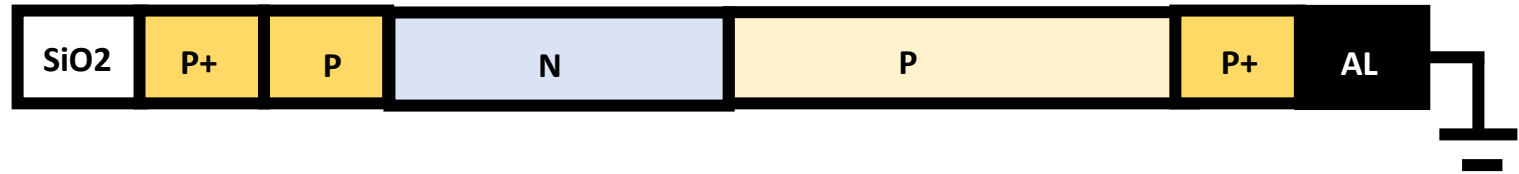


(c) N+Pシングル接合型太陽電池



- 構造(a)では 受光表面がGND電圧に接地ピン留めされている。表面のP + P濃度勾配により Band Bending 効果により、光電子はバリア電界を感じて埋め込みN層へ即移動する。構造(b)と(c)では 受光表面が浮遊状態である。受光表面近傍で光電変換されて光電子とホールは電界が不在の為離れる事がなくいずれ再結合して変換効率に寄与しない。

(a) P+PNPP+ ダブル接合 Pinned Photodiode型新型太陽電池



(b) P-I-N 型のPhotodiode型太陽電池

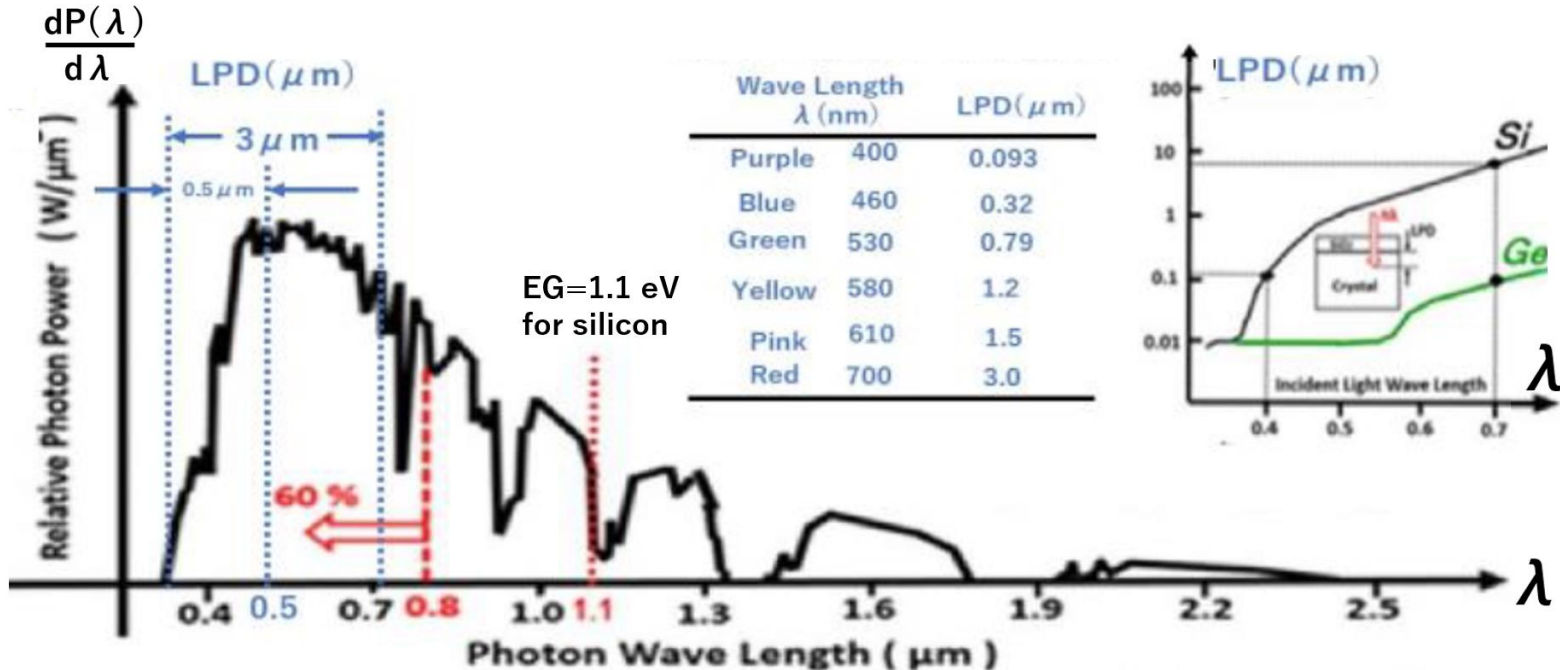


(c) N+Pシングル接合型太陽電池



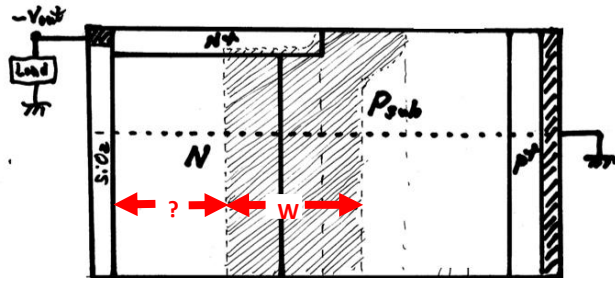
- 太陽電池の出力 V_{out} の値は、シリコン結晶材料の場合、シリコンのBand Gap Energy (EG) のほぼ半分程度である。 $V_{out}=EG/2 \sim 0.5 \text{ v}$ となり、空乏層幅 W が構造(c)では広く取れない。PN接合の空乏層領域の電界により、光電子とホールが分離されることにより光電変換効率に寄与する。空乏層領域 W を一番大きくすることができるのは構造(b)であるが、chipの側面に強い電界が生じる。
- ダブル接合型構造(a)では、上下側面が接地電圧 (GND)のピン留めされ表面裏面側面に電界が生じない。

- 地上の到達する太陽光のエネルギー分布には波長依存性がある。特に可視光領域の中で、短波長青色光の成分が大きい。しかし短波長光はシリコン結晶内の透過深度が非常に浅い。青色光では0.32 μm程度しか透過しない。シリコン結晶型太陽電池では、シリコンのBand Gap Energy $E_G = 1.1$ eV以下の光では、すなわち波長が $\lambda(\mu\text{m}) = 1.24/E_G(\text{eV}) = 1.1$ μm以上の赤外線は、光電変換されず熱となり無駄になる。



$$\int_0^{\infty} \frac{dP(\lambda)}{d\lambda} d\lambda = 1 ; \quad \text{Power} = \int_{E_G}^{\infty} \frac{dP(\lambda)}{d\lambda} \frac{d\lambda}{d(E_G)} d(E_G) ;$$

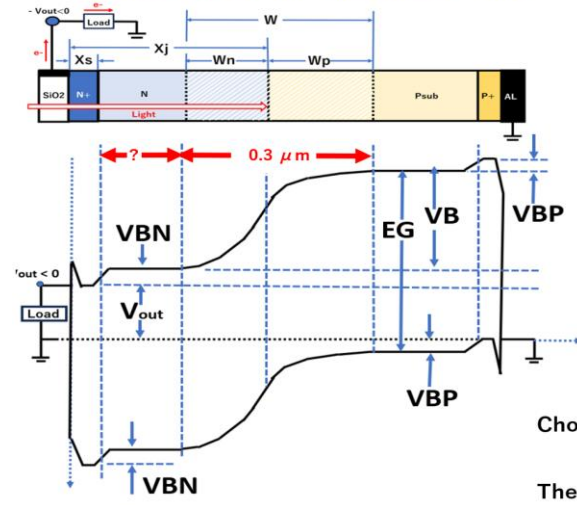
NP Single Junction type Solar Cell



$(X_j - W_d) = ?$

NP Single Junction Solar Cell

Choose $D_p = 10^{15} \text{ cm}^{-3}$ and $D_n = 10^{16} \text{ cm}^{-3}$;



$$V_{out} = E_G - V_B - V_{BP} - V_{BN};$$

$$V_{BN} = kT \ln(D_{n+}/D_n);$$

$$V_{BP} = kT \ln(D_{p+}/D_p);$$

$$E_G = 1.1 \text{ v}; \quad kT = 0.0256 \text{ v};$$

$$\epsilon_{Si} = 648 / (v \cdot \mu\text{m});$$

● NP接合バリア 電圧 $V_B = (D_n W_n^2 + D_p W_p^2) / (2 \epsilon_{Si})$;

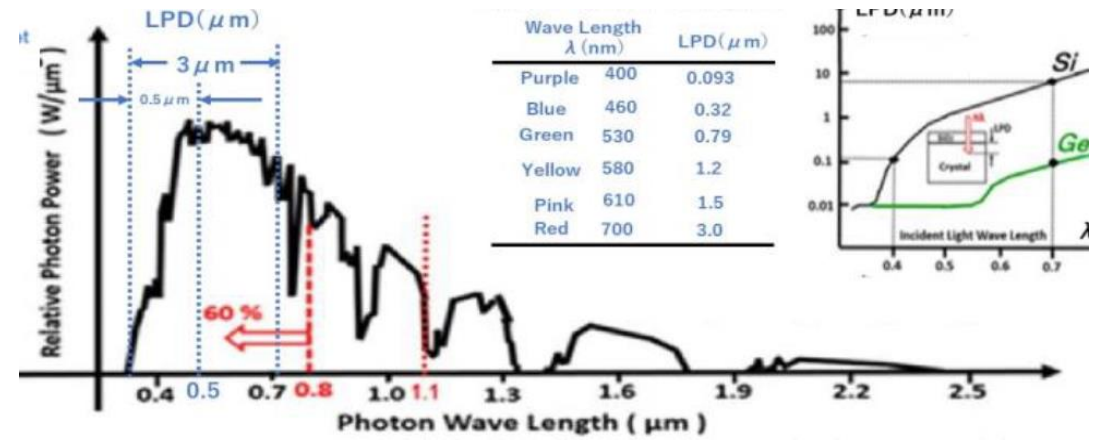
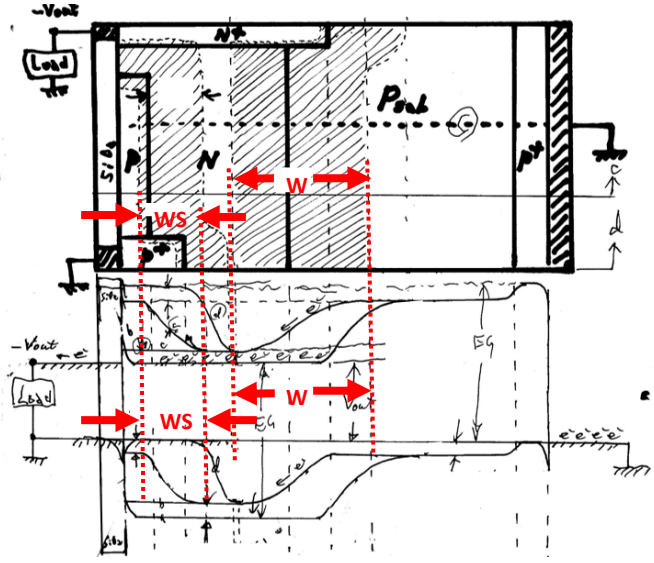
$$W = W_n + W_p \quad ; \quad D_n W_n = D_p W_p \quad ;$$

$$(2 \epsilon_{Si}) V_B = D_n W_n^2 (1 + W_p^2/W_n^2) = D_n W_n^2 (1 + D_n^2/D_p^2);$$

$$W_n = \sqrt{\frac{\epsilon_{Si} E_G}{D_n (1 + D_n^2/D_p^2)}};$$

Choose $D_p = 1000 \mu\text{m}^{-3}$ and $D_n = 10000 \mu\text{m}^{-3}$,
 then we have $W_n = 0.027 \mu\text{m}$ and $W_p = 0.266 \mu\text{m}$;
 The total depletion width $W = W_n + W_p = 0.293 \mu\text{m}$;

PNP Double Junction type Solar Cell defined in JPA1975-131313



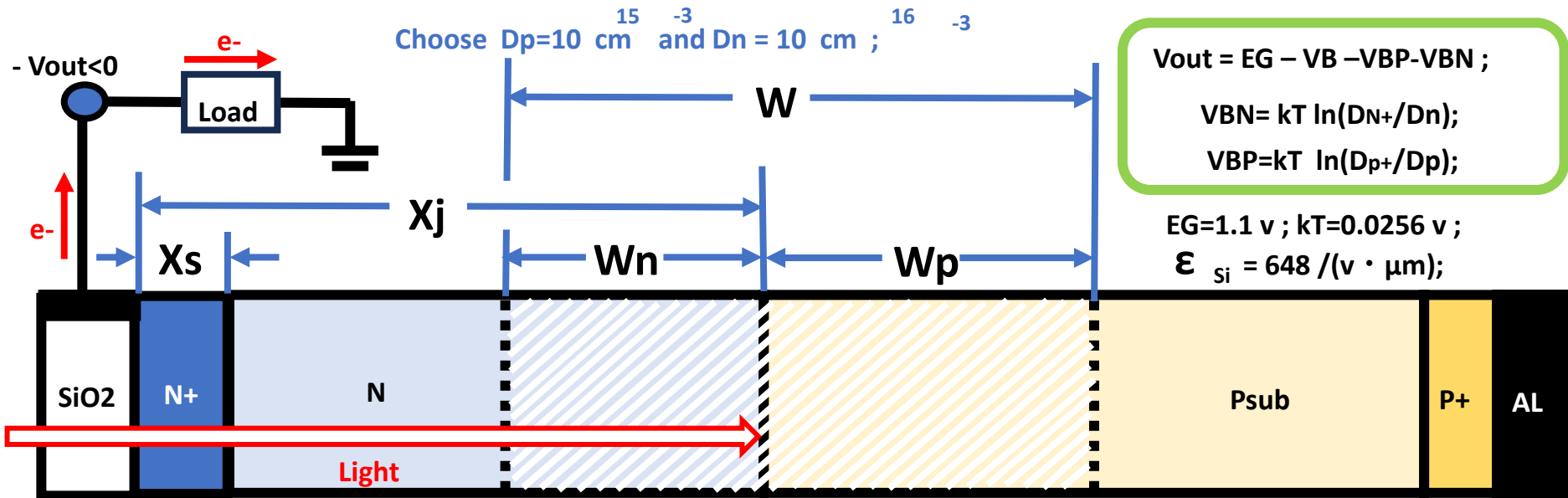
NP Single Junction type Solar Cell

● Start with a P type wafer of an impurity atom doping density of D_p while the surface N region of D_n .

Let the NP junction depth to be X_j . Let the depletion region width in the surface N region side to be W_n .

while the the depletion region width in the P substrate side to be W_p . The total depletion width W is give as

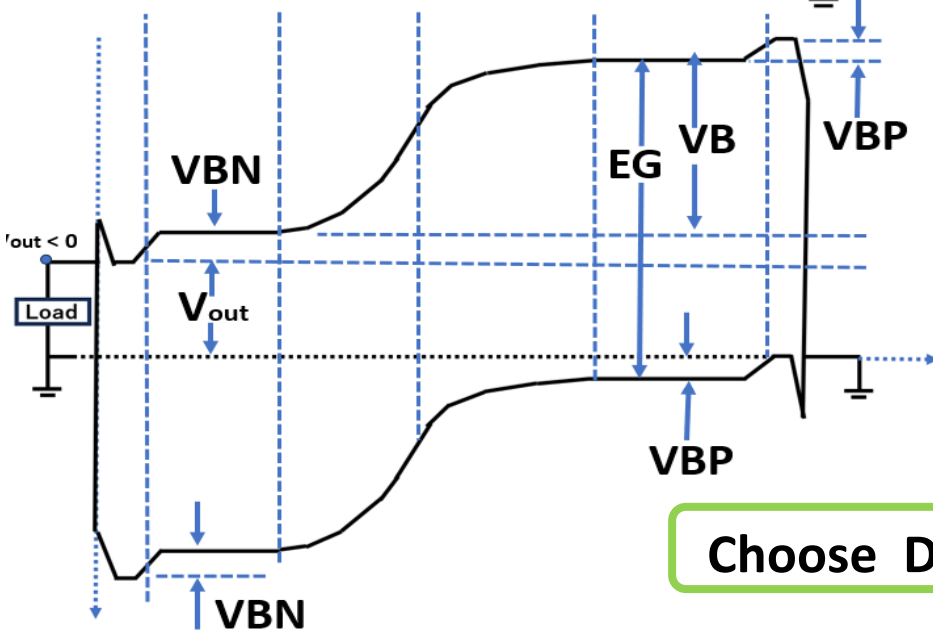
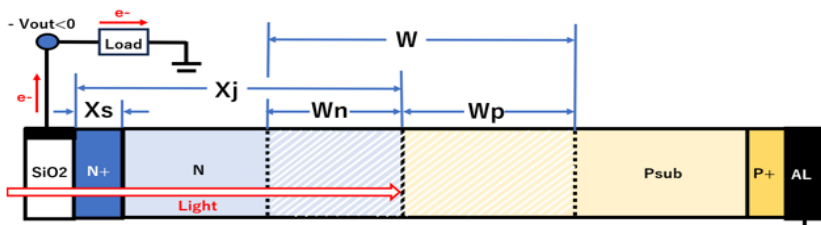
$$W = W_n + W_p \quad ; \quad D_n W_n = D_p W_p \quad ;$$



● NP junction Barrier $V_B = (D_n W_n + D_p^2 W_p) / (2 \epsilon_{si})$;

NP Single Junction Solar Cell

Choose $D_p = 10^{15} \text{ cm}^{-2}$ and $D_n = 10^{16} \text{ cm}^{-2}$;



$$V_{out} = E_G - V_B - V_{BP} - V_{BN} ;$$

$$V_{BN} = kT \ln(D_{N+}/D_n) ;$$

$$V_{BP} = kT \ln(D_{P+}/D_p) ;$$

$$E_G = 1.1 \text{ v} ; kT = 0.0256 \text{ v} ;$$

$$\epsilon_{Si} = 648 / (v \cdot \mu m) ;$$

● NP接合バリア 電圧 $V_B = (D_n W_n^2 + D_p W_p^2) / (2 \epsilon_{Si}) ;$

$$W = W_n + W_p \quad ; \quad D_n W_n = D_p W_p \quad ;$$

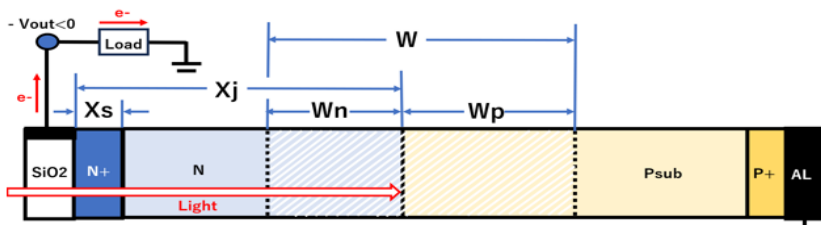
$$(2 \epsilon_{Si}) V_B = D_n W_n^2 (1 + W_p^2 / W_n^2) = D_n W_n^2 (1 + D_n / D_p) ;$$

$$W_n = \sqrt{\frac{(2 \epsilon_{Si}) V_B}{D_n (1 + D_n / D_p)}} ;$$

Choose D_n so that we have $2 V_B \sim E_G ;$

NP Single Junction Solar Cell

Choose $D_p = 10^{-15} \text{ cm}^2/\text{s}$ and $D_n = 10^{-3} \text{ cm}^2/\text{s}$;



$$V_{out} = E_G - V_B - V_{BP} - V_{BN} ;$$

$$V_{BN} = kT \ln(D_{N+}/D_n) ;$$

$$V_{BP} = kT \ln(D_{P+}/D_p) ;$$

$$E_G = 1.1 \text{ v} ; kT = 0.0256 \text{ v} ;$$

$$\epsilon_{Si} = 648 / (\text{v} \cdot \mu\text{m}) ;$$

● NP接合バリア 電圧 $V_B = (D_n W_n^2 + D_p W_p^2) / (2 \epsilon_{Si}) ;$

$$W = W_n + W_p \quad ; \quad D_n W_n = D_p W_p \quad ;$$

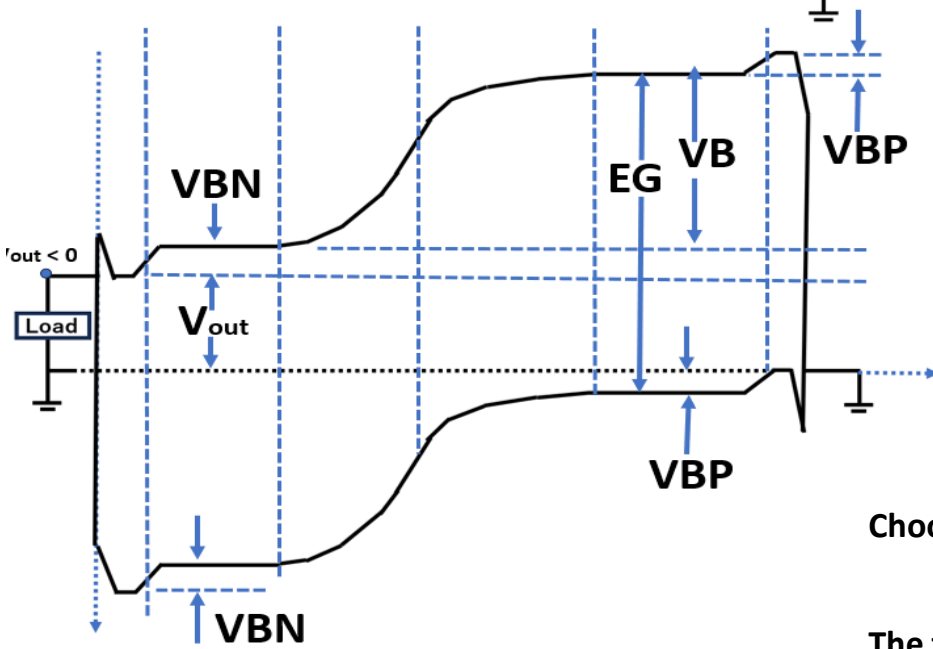
$$(2 \epsilon_{Si}) V_B = D_n W_n^2 (1 + W_p^2/W_n^2) = D_n W_n^2 (1 + D_n^2/D_p^2) ;$$

$$W_n = \sqrt{\frac{\epsilon_{Si} E_G}{D_n (1 + D_n^2/D_p^2)}} ;$$

Choose $D_p = 1000 \mu\text{m}^2/\text{s}$ and $D_n = 10000 \mu\text{m}^2/\text{s}$,

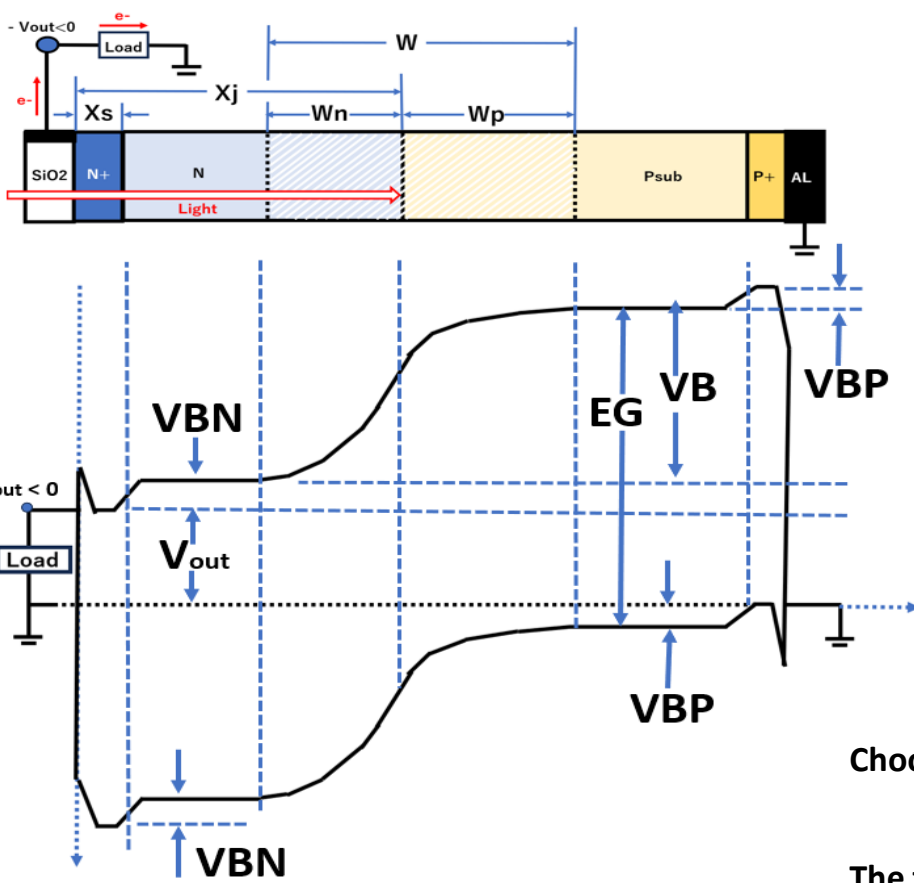
then we have $W_n = 0.027 \mu\text{m}$ and $W_p = 0.266 \mu\text{m}$;

The total depletion width $W = W_n + W_p = 0.293 \mu\text{m}$;



NP Single Junction Solar Cell

Choose $D_p = 10^{15} \text{ cm}^{-2}$ and $D_n = 10^{16} \text{ cm}^{-2}$;

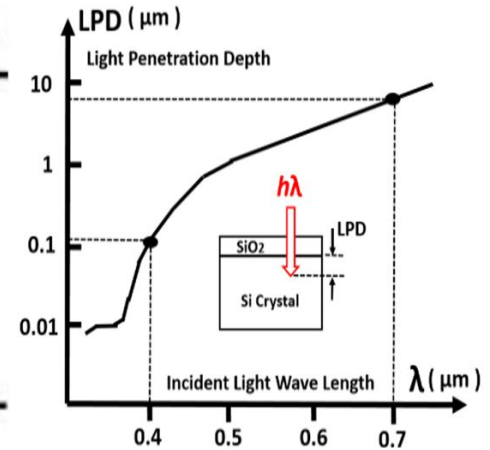


$$V_{out} = E_G - V_B - V_{BP} - V_{BN} ;$$

$$V_{BN} = kT \ln(D_{N^+}/D_n) ;$$

$$V_{BP} = kT \ln(D_{P^+}/D_p) ;$$

Wave Length	λ (nm)	LPD (μm)
Purple	400	0.093
Blue	460	0.32
Green	530	0.79
Yellow	580	1.2
Pink	610	1.5
Red	700	3.0

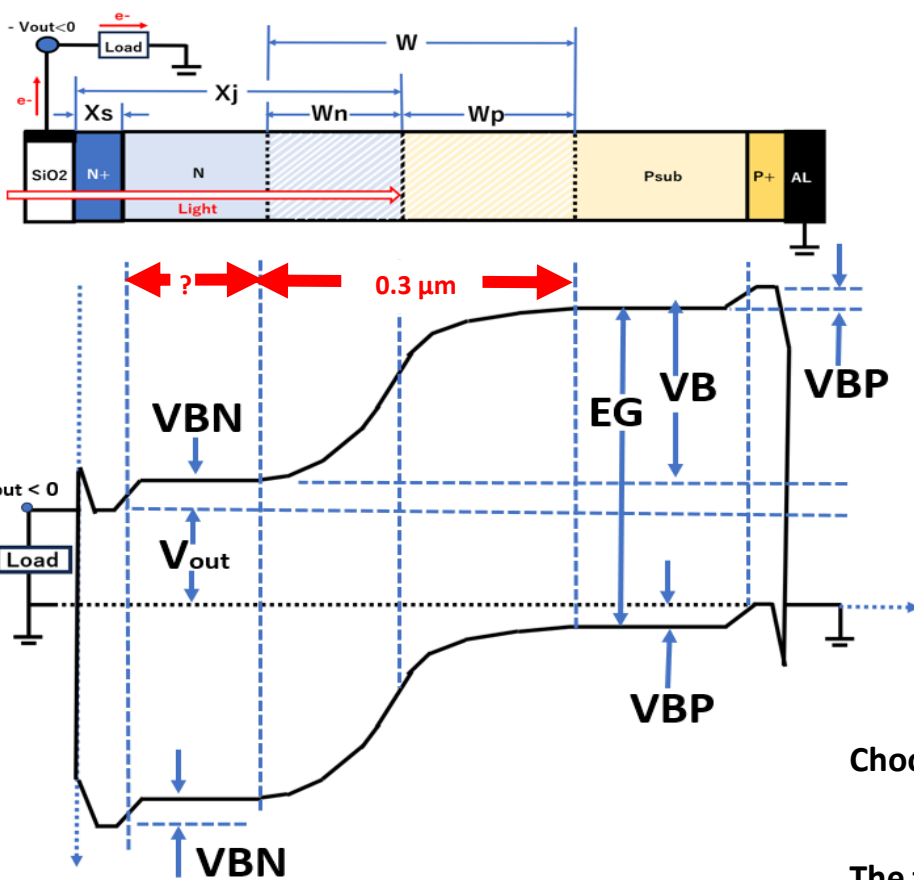


Light Penetration Depth (LPD) in Silicon Crystal.

Choose $D_p = 1000 \mu\text{m}^{-3}$ and $D_n = 10000 \mu\text{m}^{-3}$;
 then we have $W_n = 0.027 \mu\text{m}$ and $W_p = 0.266 \mu\text{m}$;
 The total depletion width $W = W_n + W_p = 0.293 \mu\text{m}$;

NP Single Junction Solar Cell

Choose $D_p = 10^{-15} \text{ cm}^2/\text{s}$ and $D_n = 10^{-3} \text{ cm}^2/\text{s}$;

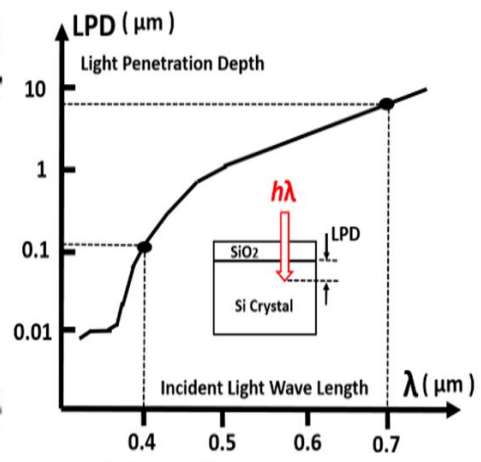


$$V_{out} = E_G - V_B - V_{BP} - V_{BN} ;$$

$$V_{BN} = kT \ln(D_{N+}/D_n) ;$$

$$V_{BP} = kT \ln(D_{P+}/D_p) ;$$

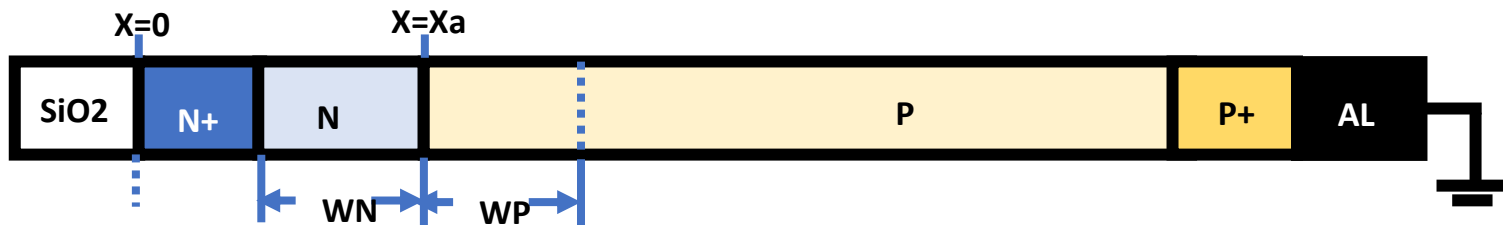
Wave Length λ (nm)	LPD (μm)
Purple 400	0.093
<u>Blue 460</u>	<u>0.32</u>
Green 530	0.79
Yellow 580	1.2
Pink 610	1.5
Red 700	3.0



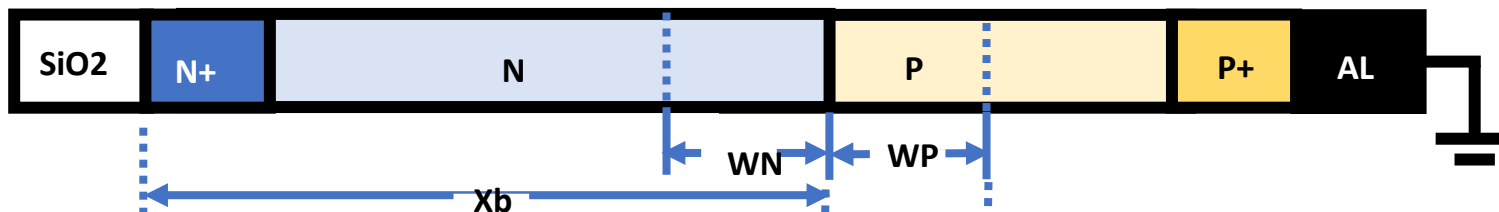
Light Penetration Depth (LPD) in Silicon Crystal.

Choose $D_p = 1000 \mu\text{m}^{-3}$ and $D_n = 10000 \mu\text{m}^{-3}$;
 then we have $W_n = 0.027 \mu\text{m}$ and $W_p = 0.266 \mu\text{m}$;
 The total depletion width $W = W_n + W_p = 0.293 \mu\text{m}$;

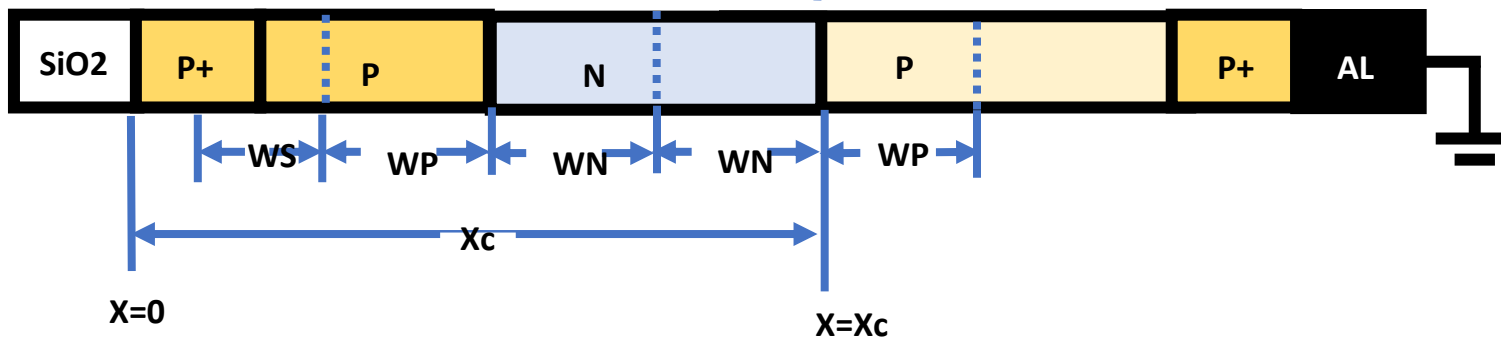
(A) N+Pシングル接合型型太陽電池



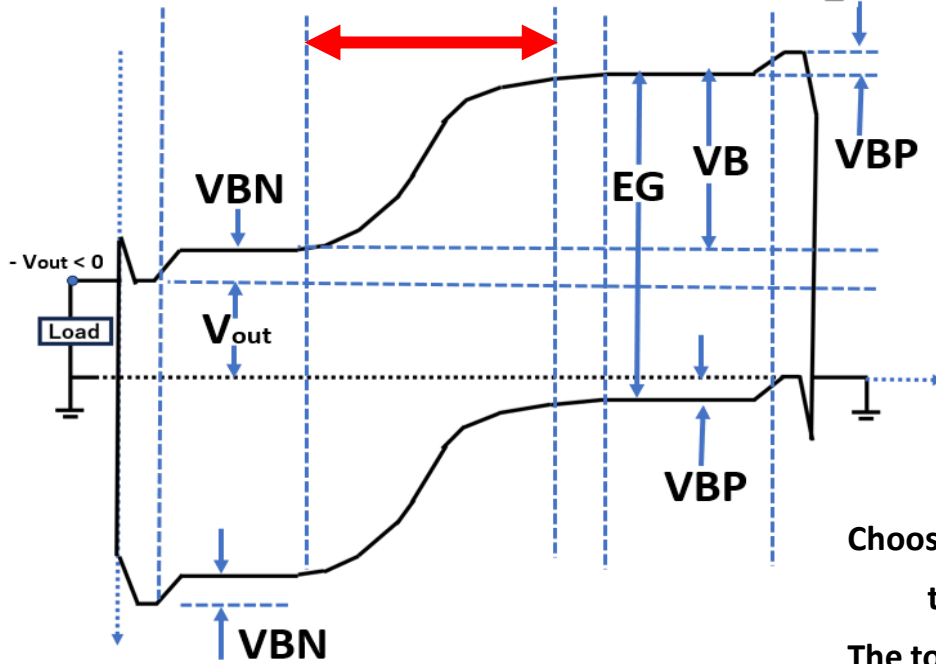
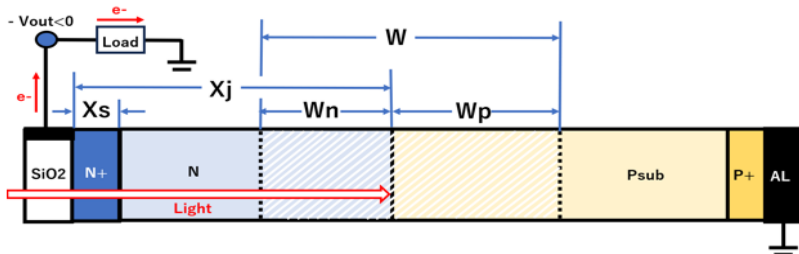
(B) Single Junction Type Photodiode型新型太陽電池



(C) P+PNPP+ ダブル接合 Pinned Photodiode型新型太陽電池



NP Single Junction Solar Cell

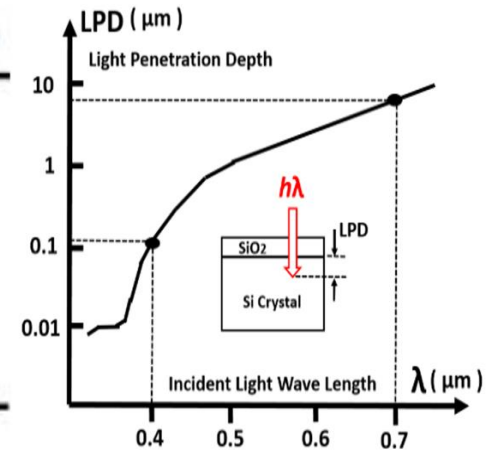


$$V_{out} = E_G - V_B - V_{BP} - V_{BN} ;$$

$$V_{BN} = \ln(D_{N+}/D_n) ;$$

$$V_{BP} = \ln(D_{P+}/D_p) ;$$

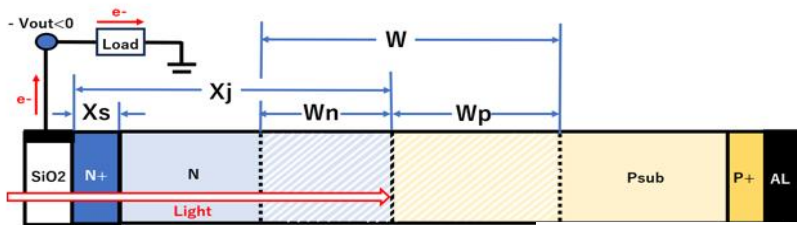
Wave Length λ (nm)	LPD (μm)
Purple 400	0.093
<u>Blue 460</u>	<u>0.32</u>
Green 530	0.79
Yellow 580	1.2
Pink 610	1.5
Red 700	3.0



Light Penetration Depth (LPD) in Silicon Crystal.

Choose $D_p = 1000 \mu m^{-3}$ and $D_n = 10000 \mu m^{-3}$,
 then we have $W_n = 0.027 \mu m$ and $W_p = 0.266 \mu m$;
 The total depletion width $W = W_n + W_p = 0.293 \mu m$;

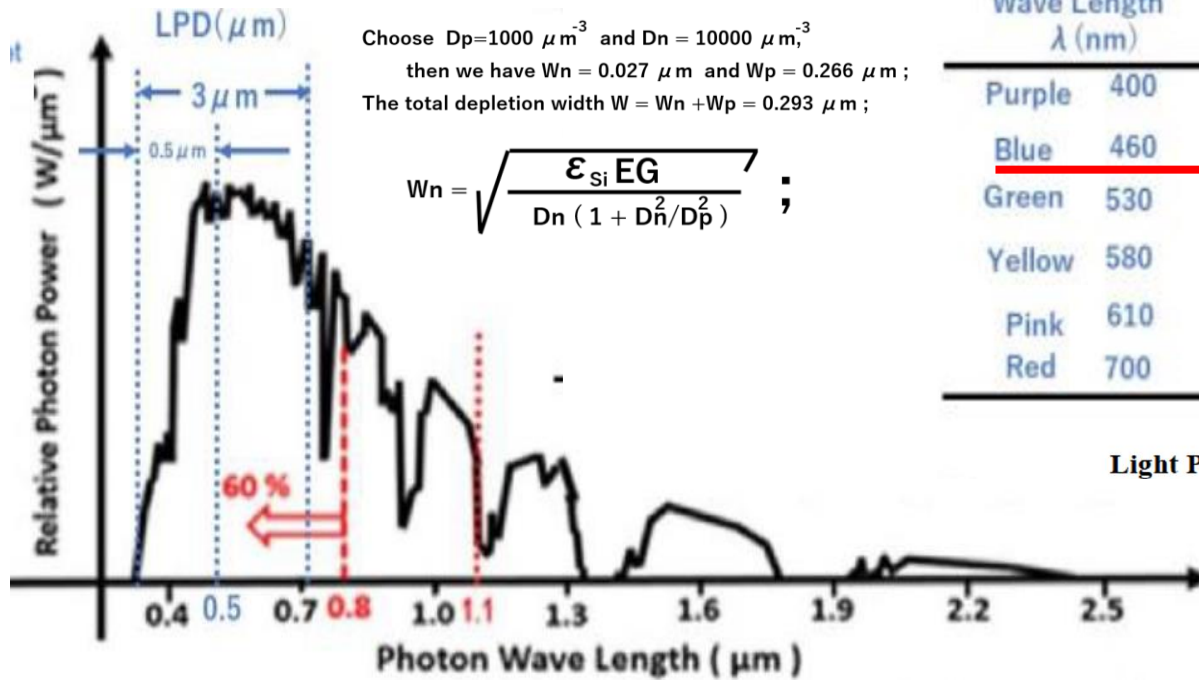
NP Single Junction Solar Cell



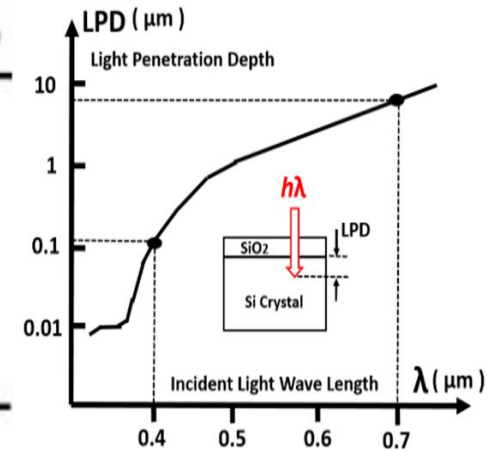
$$V_{out} = E_G - V_B - V_{BP} - V_{BN} ;$$

$$V_{BN} = \ln(D_{N+}/D_n) ;$$

$$V_{BP} = \ln(D_{p+}/D_p) ;$$

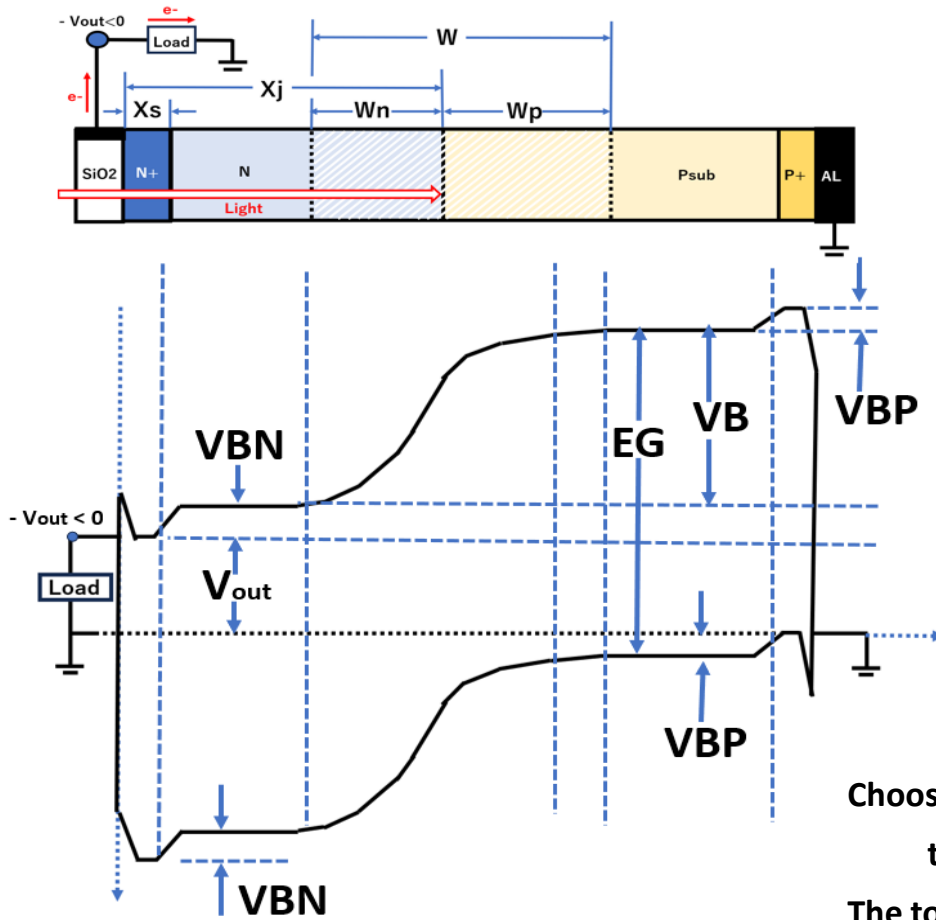


Wave Length λ (nm)	LPD (μm)
Purple 400	0.093
<u>Blue 460</u>	<u>0.32</u>
Green 530	0.79
Yellow 580	1.2
Pink 610	1.5
Red 700	3.0

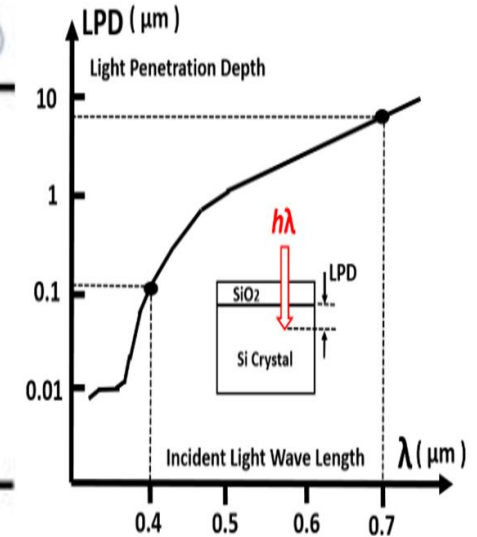


Light Penetration Depth (LPD) in Silicon Crystal.

NP Single Junction Solar Cell



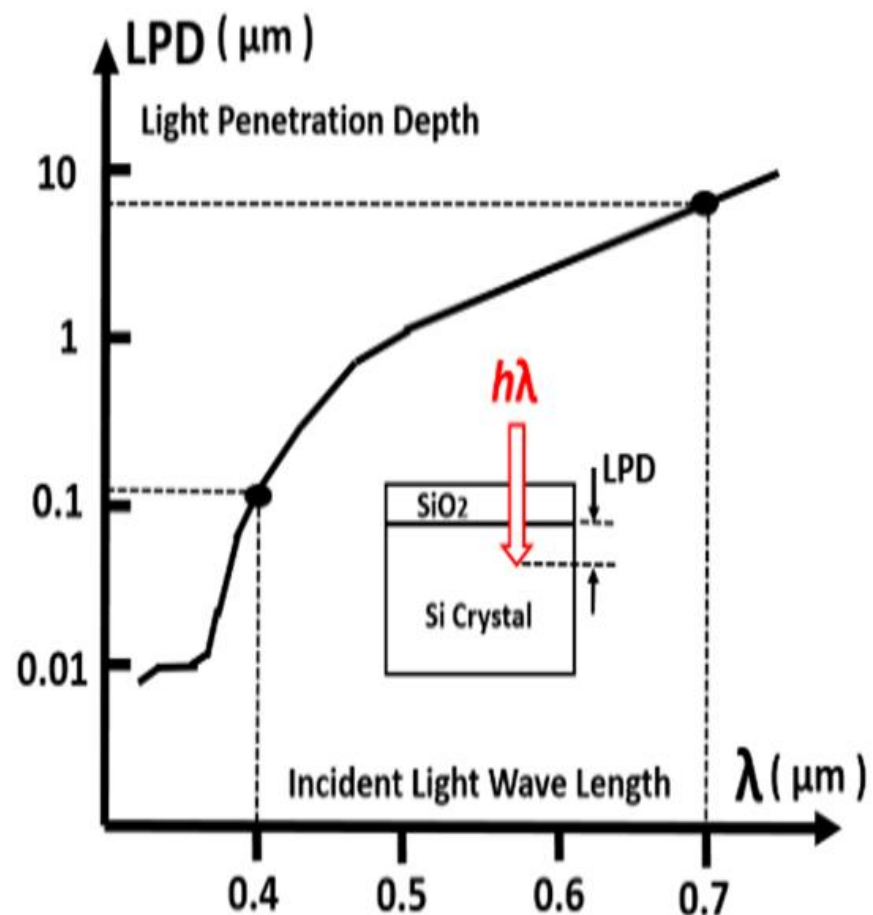
Wave Length λ (nm)	LPD (μm)
Purple 400	0.093
Blue 460	0.32
Green 530	0.79
Yellow 580	1.2
Pink 610	1.5
Red 700	3.0



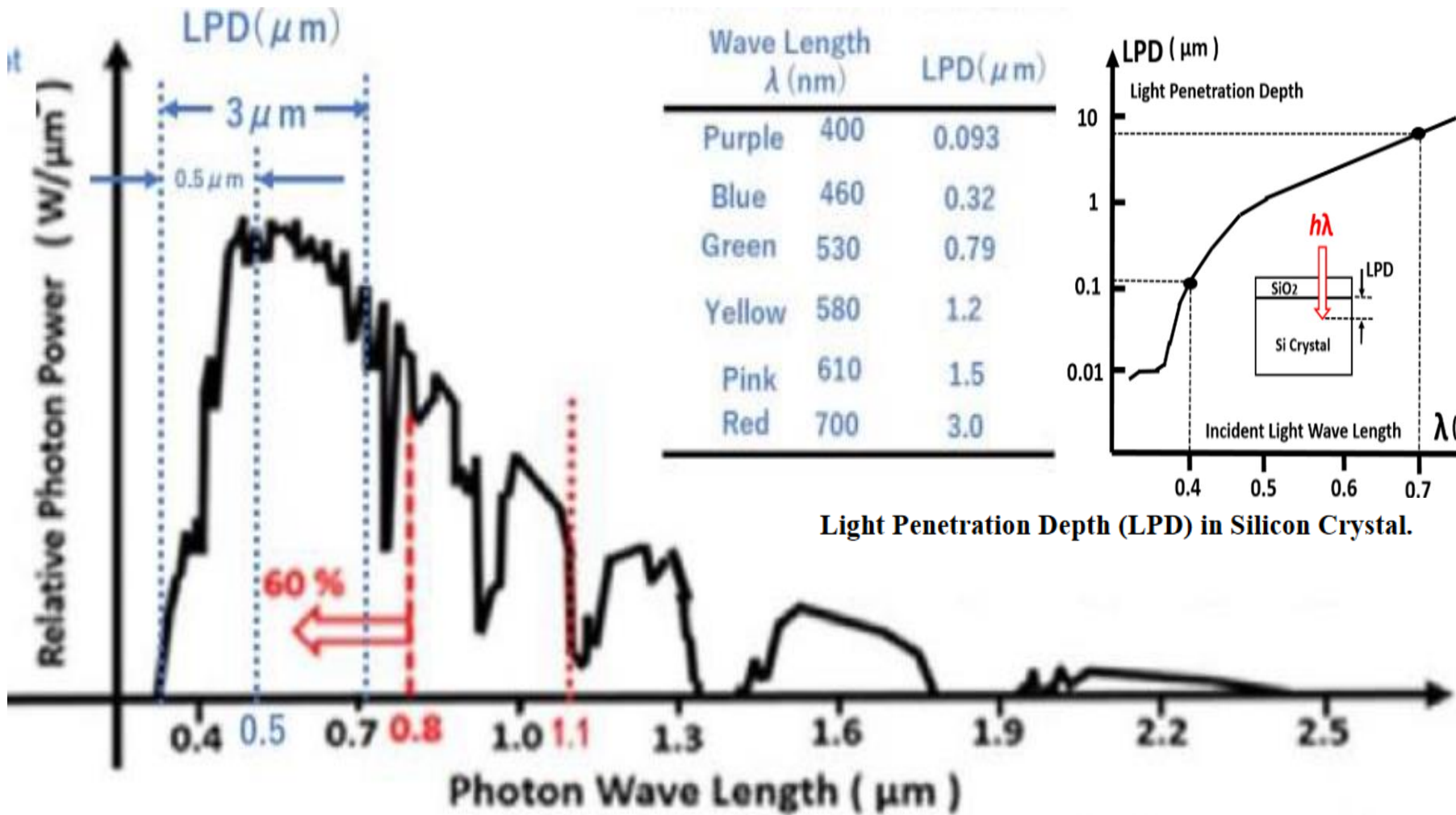
Light Penetration Depth (LPD) in Silicon Crystal.

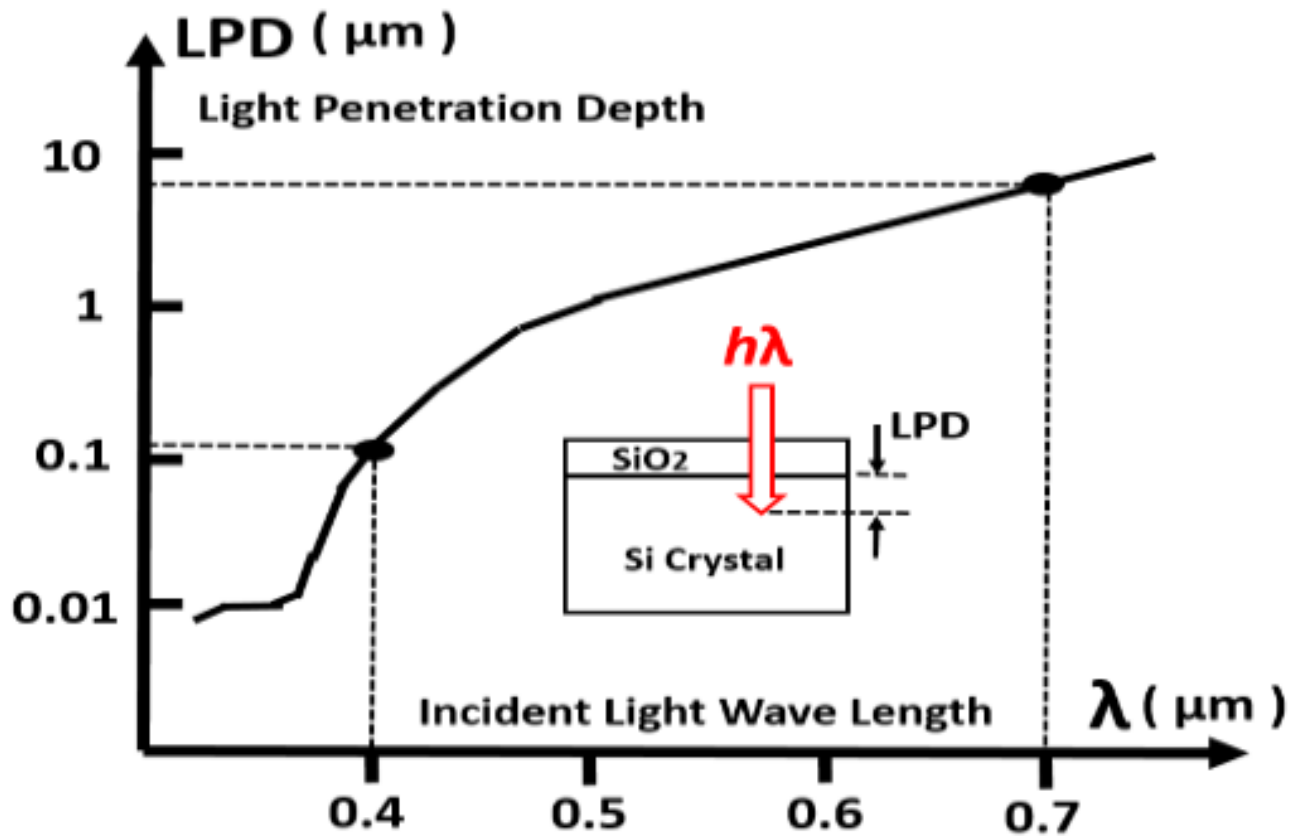
Choose $D_p=1000 \mu\text{m}^{-3}$ and $D_n = 10000 \mu\text{m}^{-3}$,
 then we have $W_n = 0.027 \mu\text{m}$ and $W_p = 0.266 \mu\text{m}$;
 The total depletion width $W = W_n + W_p = 0.293 \mu\text{m}$;

	Wave Length λ (nm)	LPD(μ m)
Purple	400	0.093
Blue	460	0.32
Green	530	0.79
Yellow	580	1.2
Pink	610	1.5
Red	700	3.0



Light Penetration Depth (LPD) in Silicon Crystal.





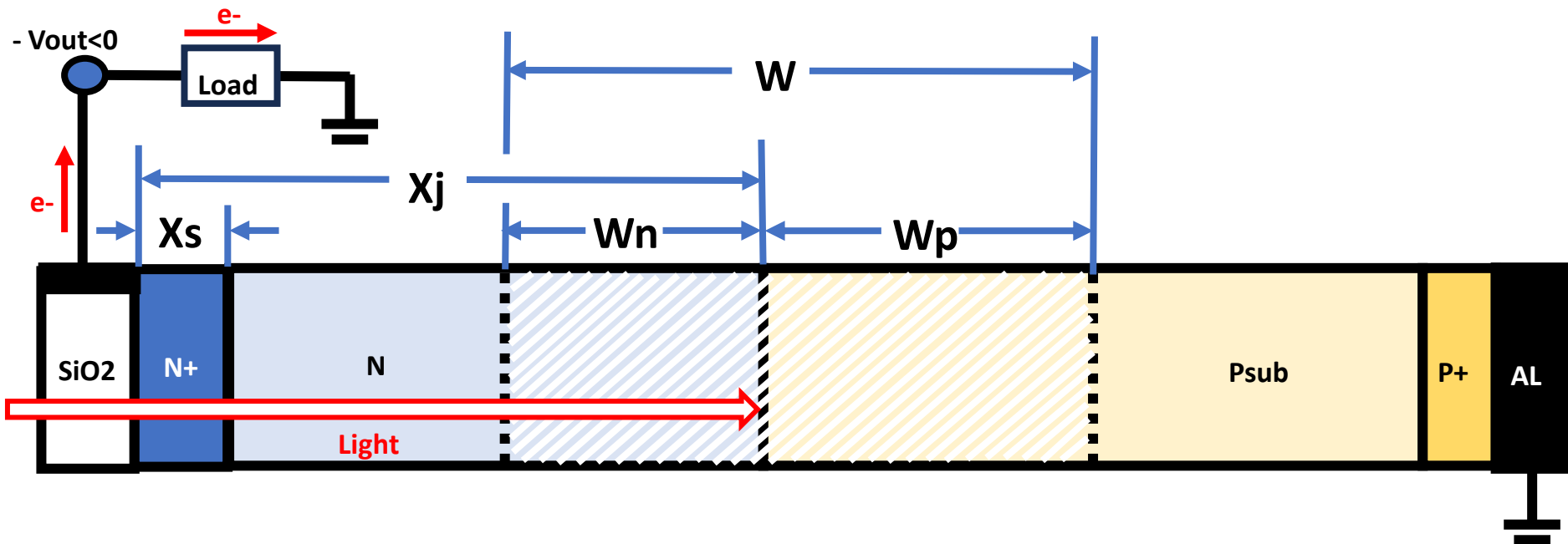
Light Penetration Depth (LPD) in Silicon Crystal.

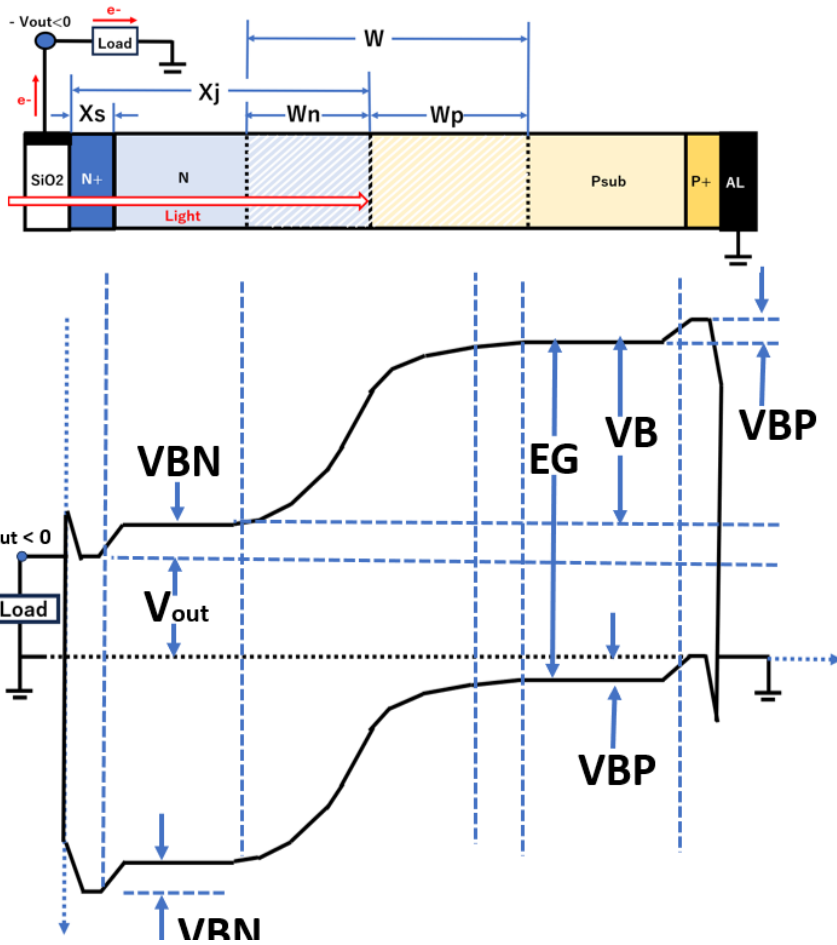
NP Single Junction type Solar Cell

- Start with a P type wafer of an impurity atom doping density of D_p while the surface N region of D_n .

Let the NP junction depth to be X_j . Let the depletion region width in the surface N region side to be W_n , while the the depletion region width in the P substrate side to be W_p . The total depletion width W is give as

$$W = W_n + W_p \quad ; \quad D_n W_n = D_p W_p \quad ;$$





$$V_{out} = E_G - V_B - V_{BP} - V_{BN} ;$$

$$V_{BN} = \ln(D_{N+}/D_n) ;$$

$$V_{BP} = \ln(D_{p+}/D_p) ;$$

$$E_G = 1.1 \text{ v} ; kT = 0.0256 \text{ v} ;$$

$$\epsilon_{Si} = 648 / (\text{v} \cdot \mu\text{m}) ;$$

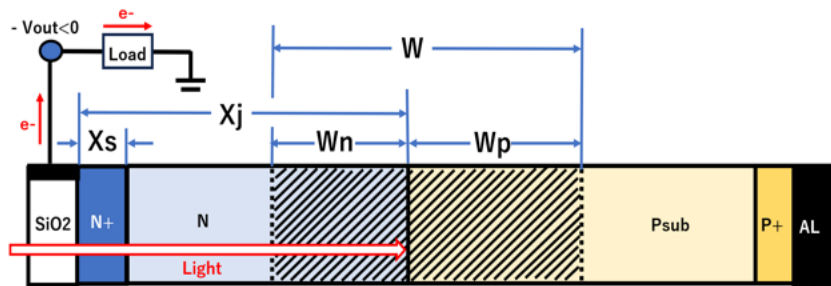
● NP接合バリア電圧 $V_B = (D_n W_n^2 + D_p W_p^2) / (2 \epsilon_{Si}) ;$

$$W = W_n + W_p ; D_n W_n = D_p W_p ;$$

$$\epsilon_{Si} E_G$$

$$2 \epsilon_{Si}) V_B = D_n W_n^2 (1 + W_p^2 / W_n^2) = D_n W_n^2 (1 + D_n / D_p) ;$$

$$W_n = \sqrt{\frac{(2 \epsilon_{Si}) V_B}{D_n (1 + D_n / D_p)^2}} ;$$



$$V_{out} = E_G - V_B - V_{BP} - V_{BN} ;$$

$$V_{BN} = \ln(D_{N+}/D_n) ;$$

$$V_{BP} = \ln(D_{p+}/D_p) ;$$

$$E_G = 1.1 \text{ v} ; kT = 0.0256 \text{ v} ;$$

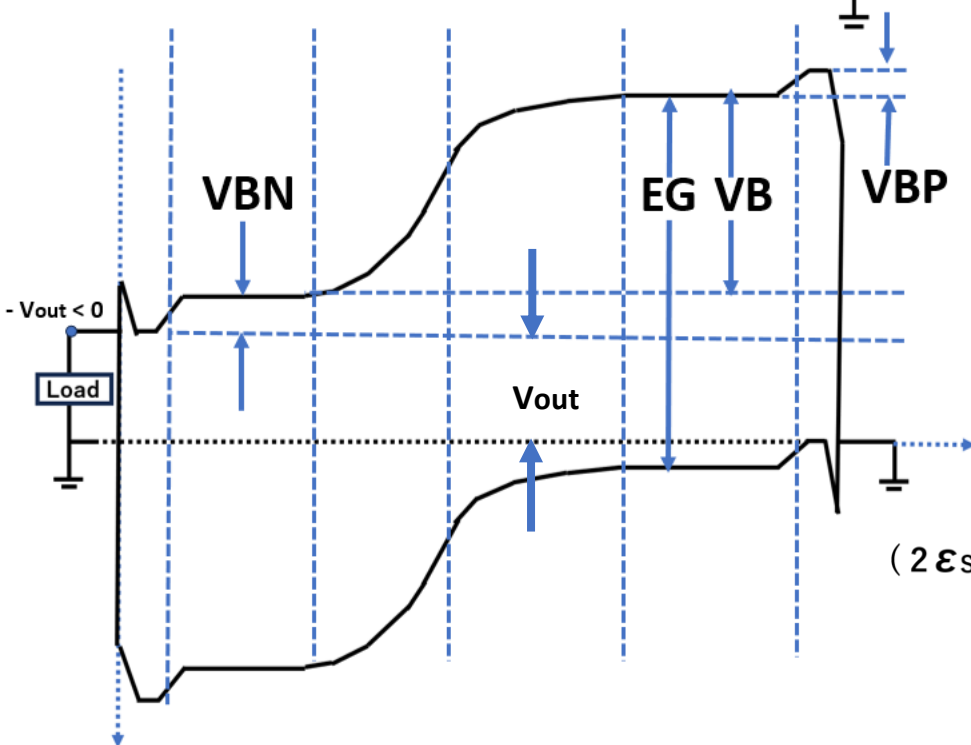
$$\epsilon_{Si} = 648 / (\text{v} \cdot \mu\text{m}) ;$$

● NP接合バリア 電圧 $V_B = (D_n W_n^2 + D_p W_p^2) / (2 \epsilon_{Si}) ;$

$$W = W_n + W_p \quad ; \quad D_n W_n = D_p W_p \quad ;$$

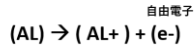
$$(2 \epsilon_{Si}) V_B = D_n W_n^2 (1 + W_p / W_n)^2 = D_n W_n^2 (1 + D_n / D_p) ;$$

$$W_n = \sqrt{\frac{\epsilon_{Si} E_G}{D_n (1 + D_n / D_p)^2}} ;$$

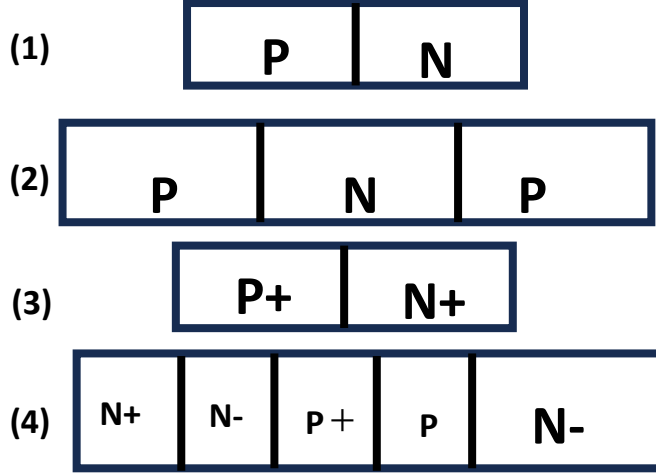


半導体とは？

- 金属（アルミ等）は電気を通す。



電気的に中性なアルミ原子（AL）から光や常温の熱で、自由電子(e-)が飛び出して自由にアルミの原子の塊の中を動きまわる。



- 絶縁体（ガラスやダイヤモンド等）では原子内引力が強く、軌道電子が逃げる事ができず、絶縁体には自由電子（e-）がない。

- 半導体（シリコン等）も引力が強く軌道電子が逃げる事があまりできない。自由に動ける電子（e-）が少ない。しかし不純物原子（ボロンやヒ素）を加えると、自由電子（e-）、またはホール(Si+)が生まれ、自由に半導体の中を動きまわり電気を通す。不純物原子濃度は制御可能。

- P型（自由電子e-が生まれる）
(B) → (B+) + (e-)
- N型（ホールSi+が生まれる）
(As) + (Si) → (As-) + (Si+)

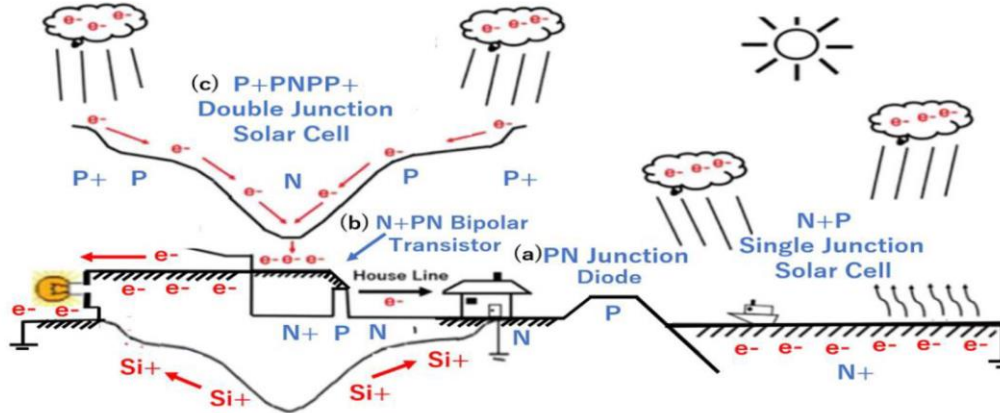
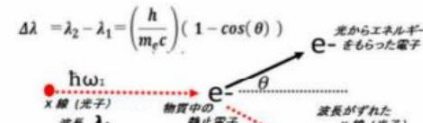


図6 3つの半導体基本部品の機能の説明図

(a)堤防としてのPN接合、(b)水門としてのN+PN接合、(c)ダムとしてのP+PNPP+接合。

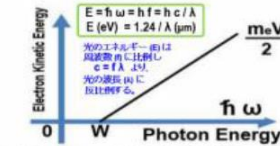
●光は波でもあり、また粒子(光子)でもある (Albert Einstein 1900)

- 玉突きと同じ古典物理モデルで記述できる。
- 反射光の角度と波長の関係から電子の質量が求まる！



光が電子とぶつからない時は $\theta = 0$ で光は直進し波長の変化はない。

光の速度 $C = 2.99792458 \times 10^{10}$ cm/sec
 Plank 定数 $h = 6.62606957 \times 10^{-34}$ Joule·sec
 電子の質量 $m_e = 9.10938291 \times 10^{-31}$ kg

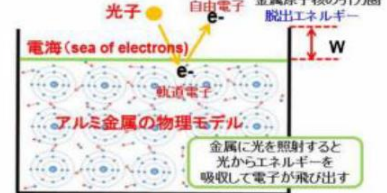


Work Function (W)の値から金属の種類が判明する。

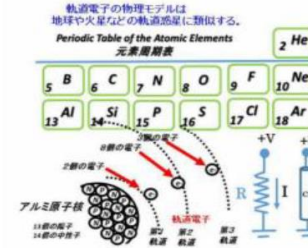


(脱出エネルギー) = 半導体の Energy Gap
 For Silicon, $E_g = 1.10$ eV and $\lambda = 1.12 \mu m$

- 金属の物理モデル(器の中に入った水モデル)



●原子構造(原子核と電子)と太陽系(太陽と惑星)の類似



- 自由電子は当然空間を自由に浮遊し移動する。しかし、結晶体の中でも、結晶体の原子核の引力圏の外では自由に電子は浮遊することができる。

- シリコン結晶体では、電子を1つ失ったシリコンイオン(Si+)は隣接する中性のシリコン原子から電子を1つ盗み、中性にもどる。その電子を盗まれた、シリコンイオン(Si+)は、また別の中性のシリコン原子から電子を盗む。ホールはこうして移動する。

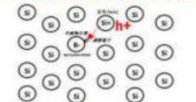
アルミ原子(中性)₁₃ = アルミイオン(Al⁺)₁₂ + 自由電子(e⁻)

シリコン原子(中性)₁₄ = シリコンイオン(Si⁺)₁₃ + 自由電子(e⁻)

りん原子(中性)₁₅ = りんイオン(P⁺)₁₄ + 自由電子(e⁻)

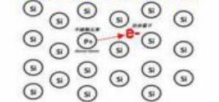
ボロンの原子(中性)₅ + 自由電子(e⁻) = ボロニオン(B⁻)₅

P型半導体の物理モデル



Holeが主役

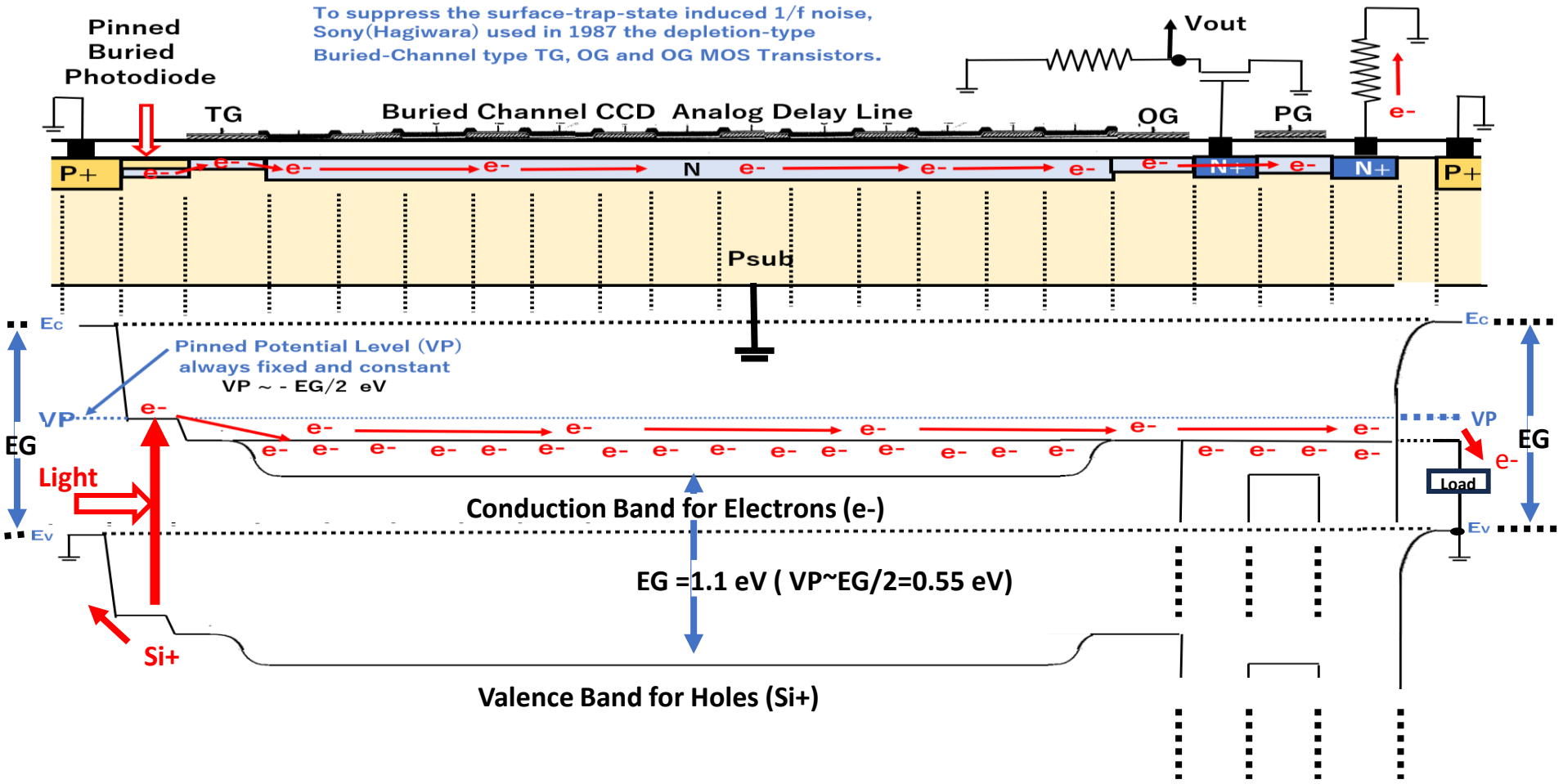
N型半導体の物理モデル



自由電子

電子が主役

To suppress the surface-trap-state induced 1/f noise, Sony(Hagiwara) used in 1987 the depletion-type Buried-Channel type TG, OG and OG MOS Transistors.



In 1978 Sony(Hagiwara) measured the light sensitivity of Pinned Photodiode using a FT CCD image sensor as an ideal test element for measurements and reported the result at the SSDM1978 conference in Tokyo.

To suppress the surface-trap-state induced 1/f noise, Sony(Hagiwara) used in 1987 the depletion-type Buried-Channel type TG, OG and OG MOS Transistors.

Pinned Buried Photodiode

TG

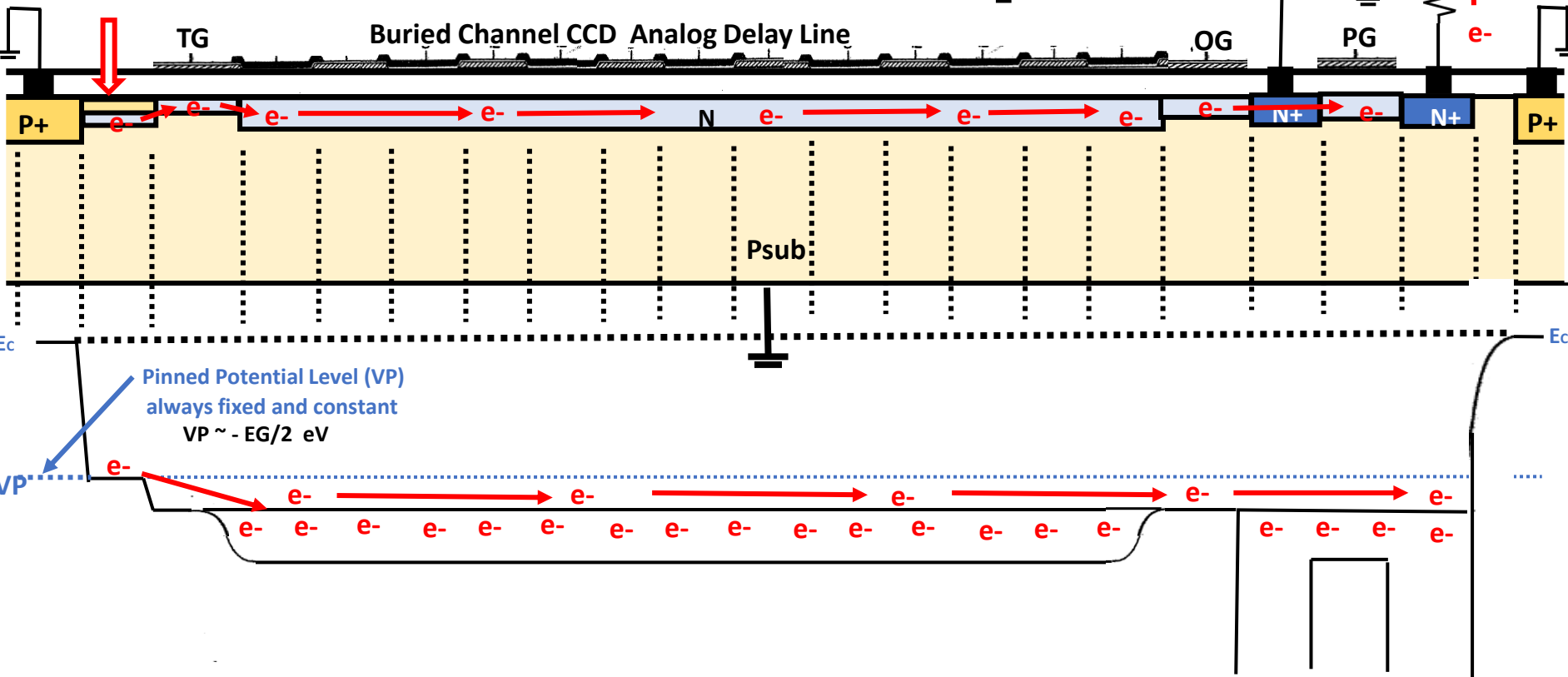
Buried Channel CCD Analog Delay Line

OG

PG

Vout

e-



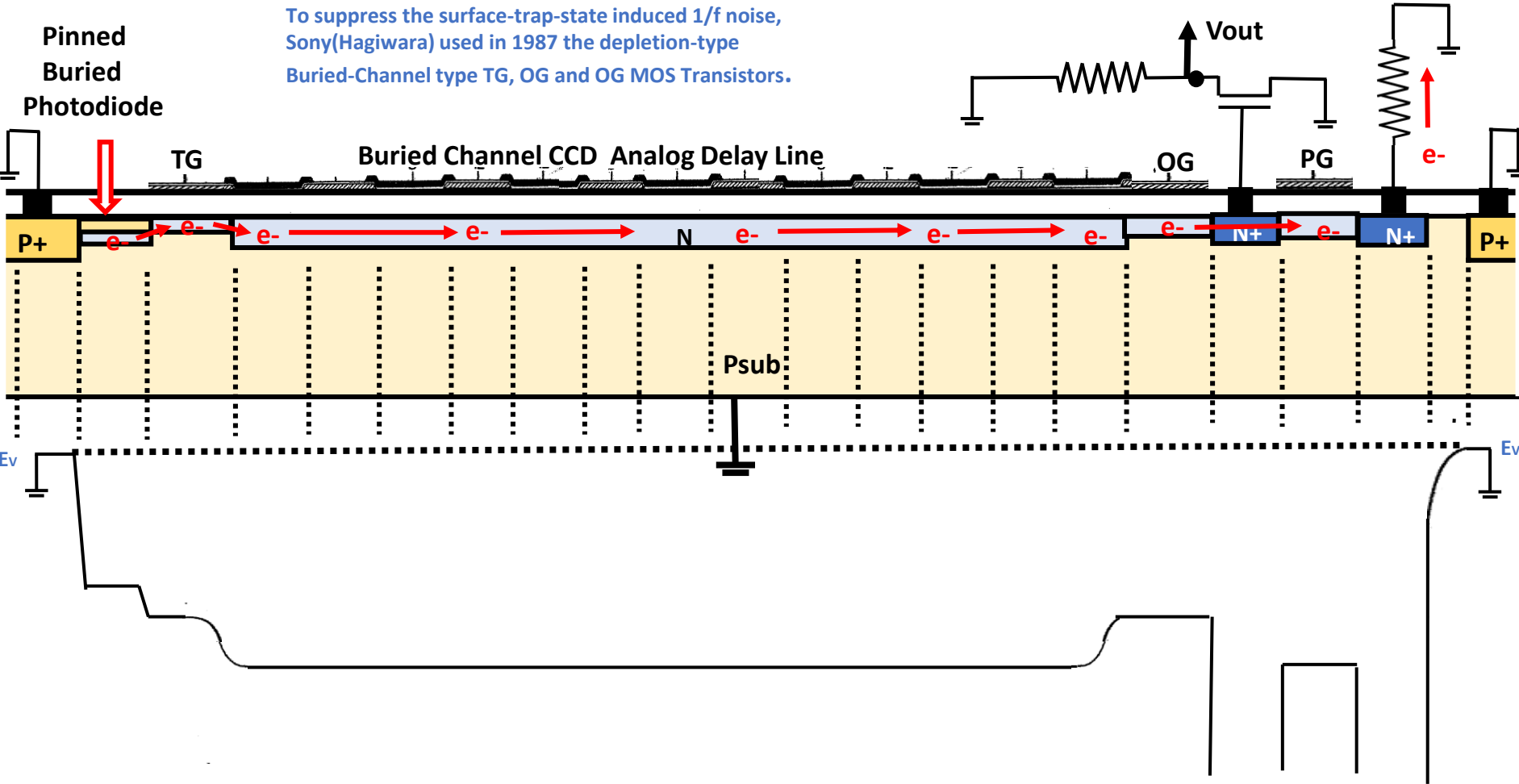
Pinned Potential Level (VP)
always fixed and constant
 $VP \sim -EG/2$ eV

Ec

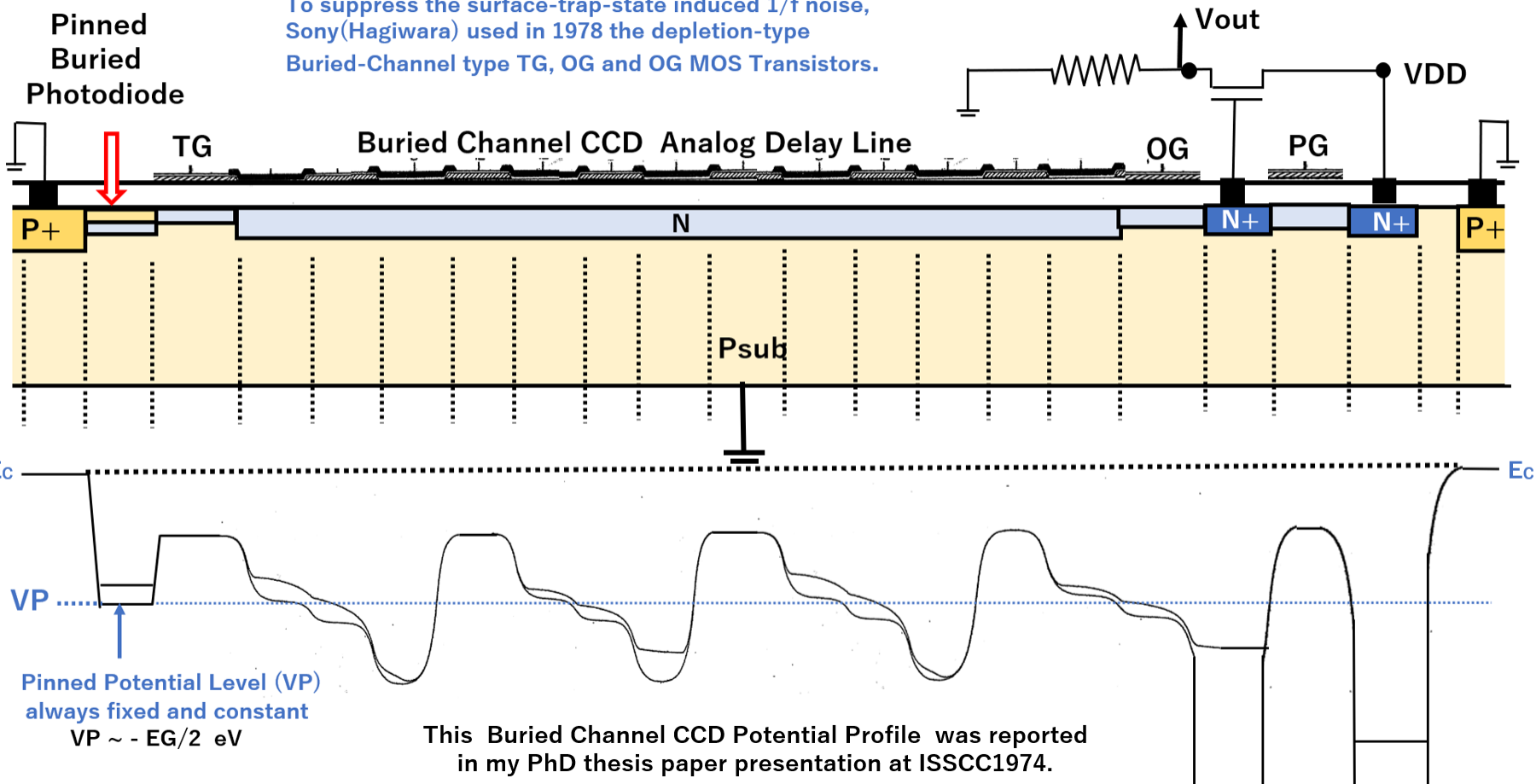
Ec

VP

To suppress the surface-trap-state induced 1/f noise, Sony(Hagiwara) used in 1987 the depletion-type Buried-Channel type TG, OG and OG MOS Transistors.

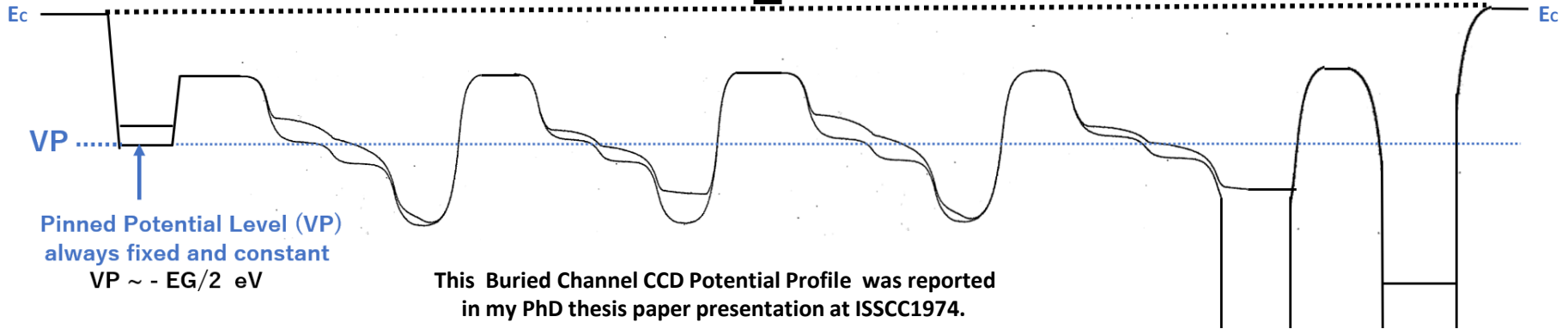
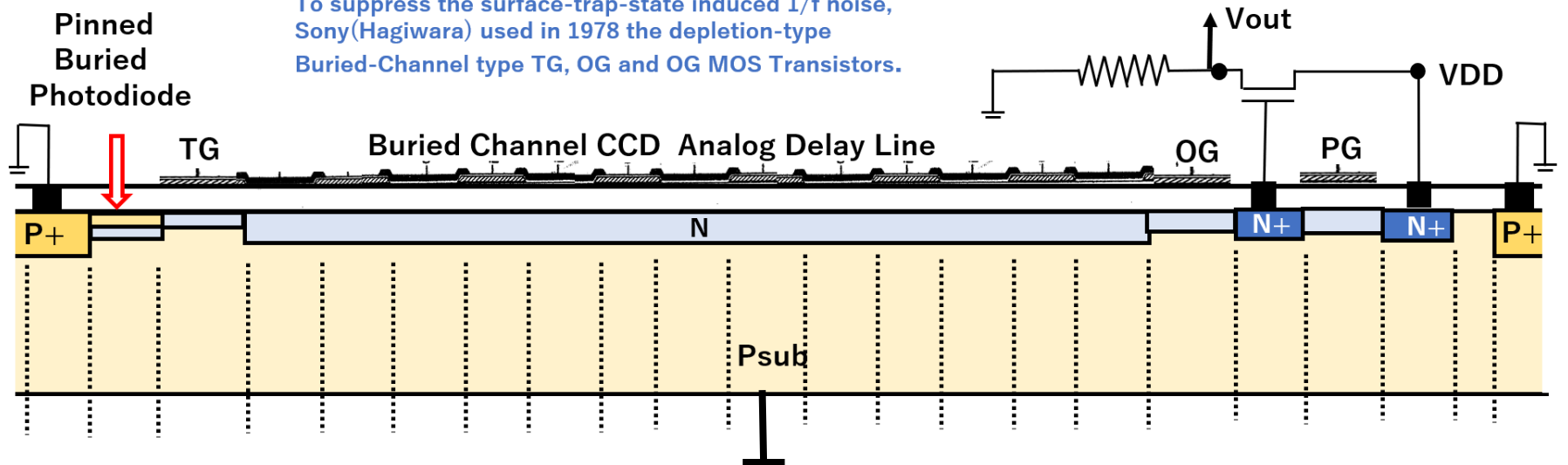


To suppress the surface-trap-state induced 1/f noise,
 Sony(Hagiwara) used in 1978 the depletion-type
 Buried-Channel type TG, OG and OG MOS Transistors.

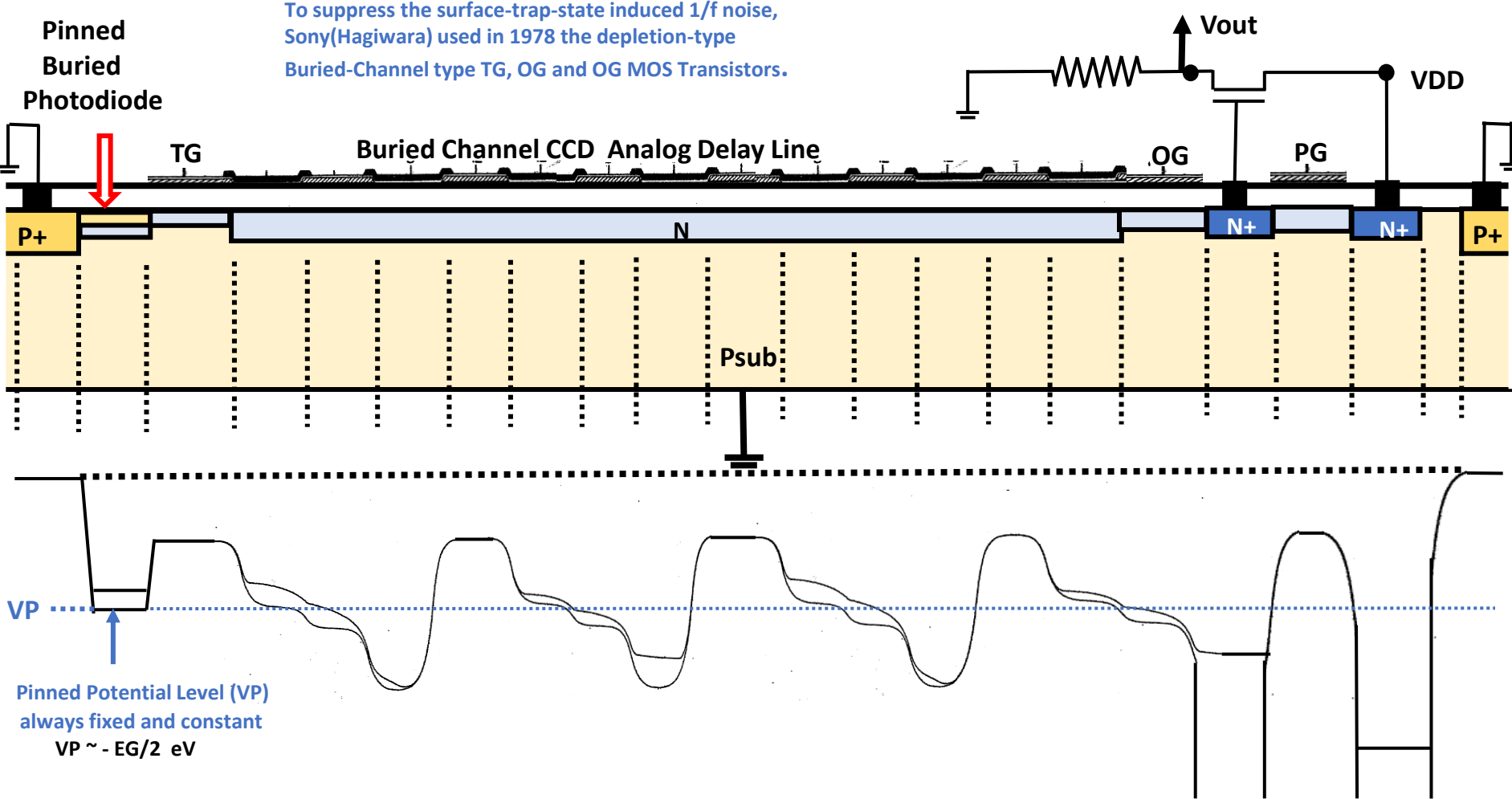


This Buried Channel CCD Potential Profile was reported
 in my PhD thesis paper presentation at ISSCC1974.

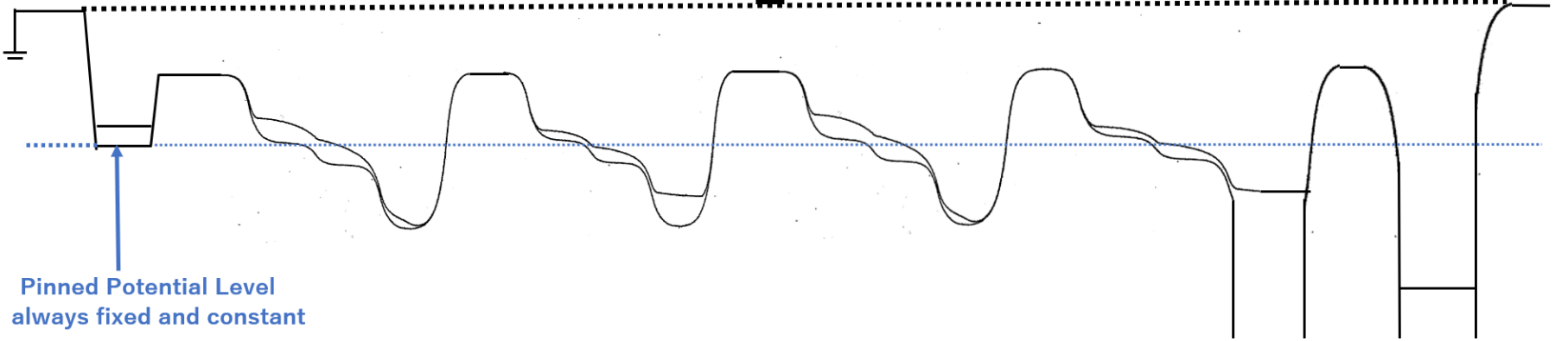
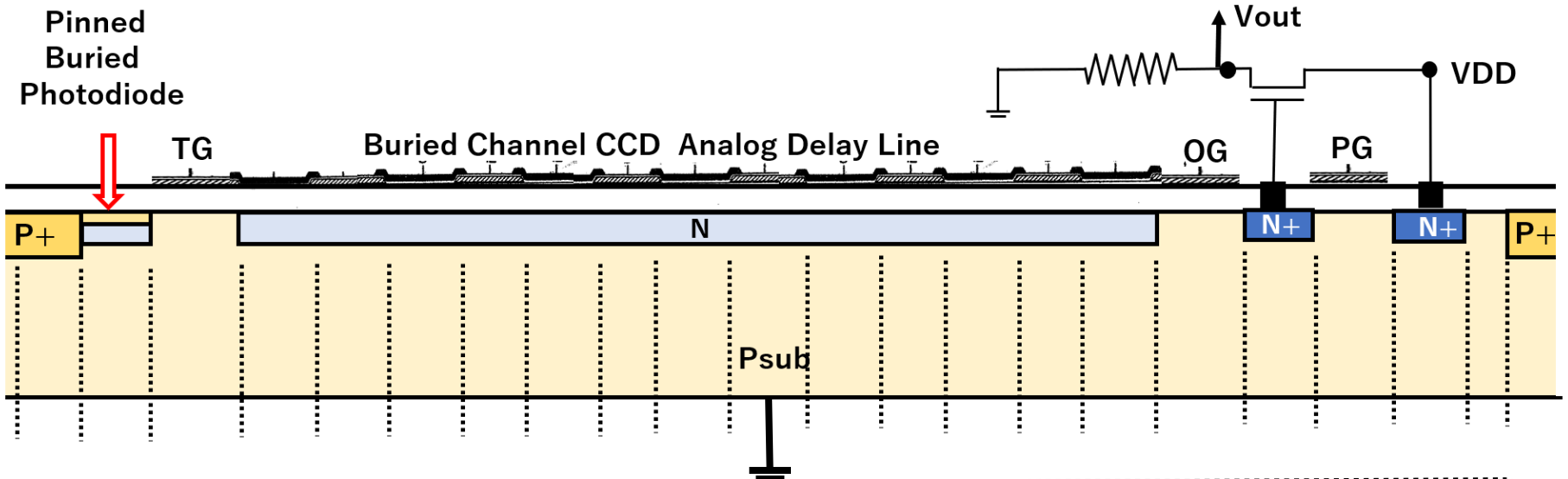
To suppress the surface-trap-state induced 1/f noise,
 Sony(Hagiwara) used in 1978 the depletion-type
 Buried-Channel type TG, OG and OG MOS Transistors.

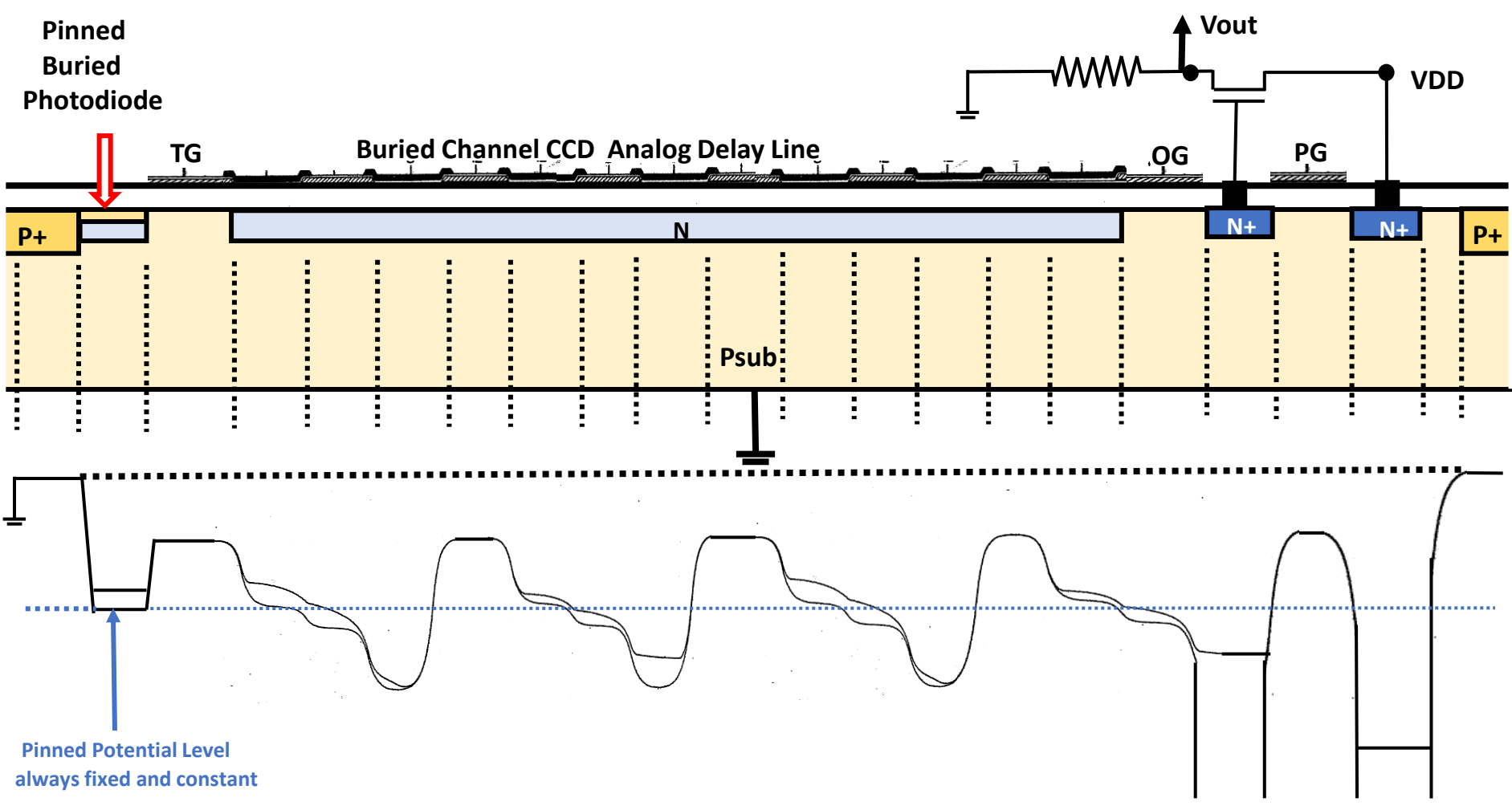


To suppress the surface-trap-state induced 1/f noise, Sony(Hagiwara) used in 1978 the depletion-type Buried-Channel type TG, OG and OG MOS Transistors.



Pinned
Buried
Photodiode





Pinned Buried Photodiode

Buried Channel CCD Analog Delay Line

TG

P+

N

Psub

N+

N+

P+

Vout

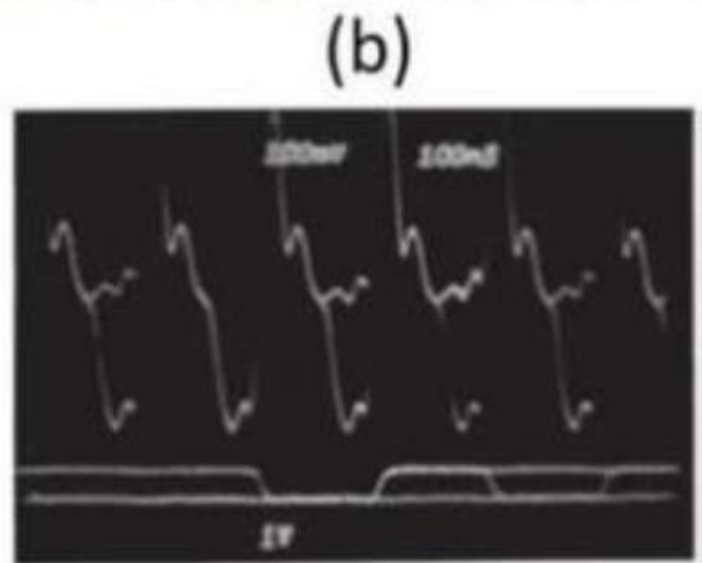
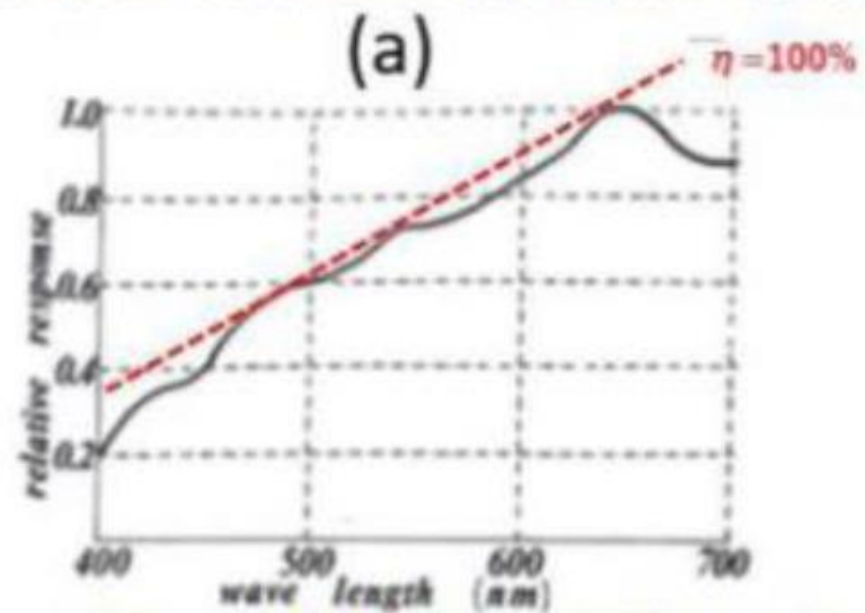
VDD

OG

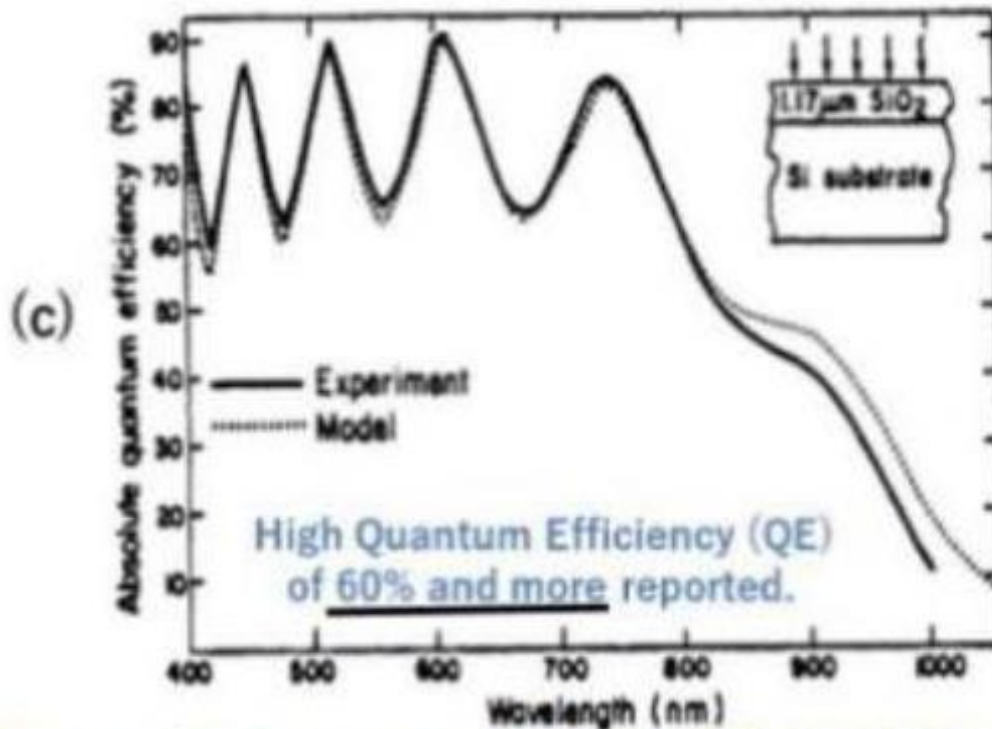
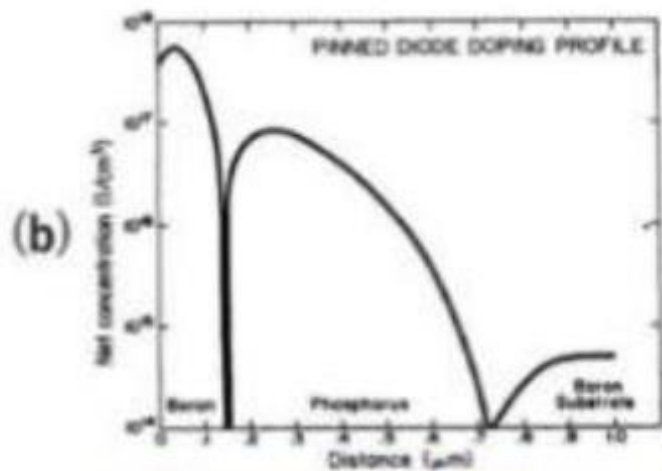
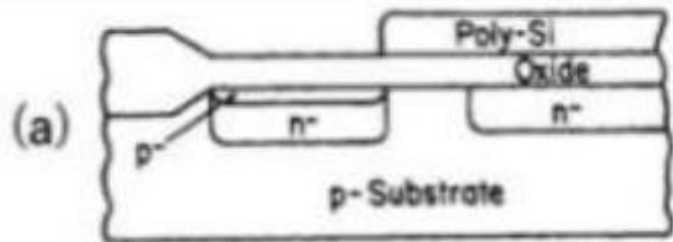
PG

Pinned Potential Level always fixed and constant

SONY SSDM1978 Conference paper reported High Quantum Efficiency of about $\eta = 60\%$ at $\lambda = 400$ nm.



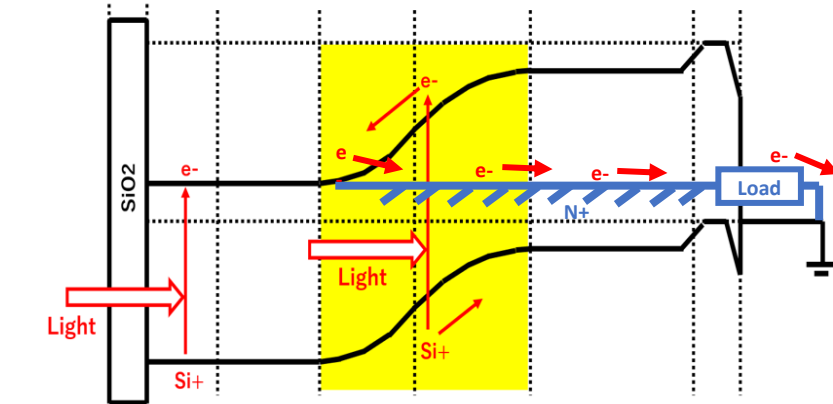
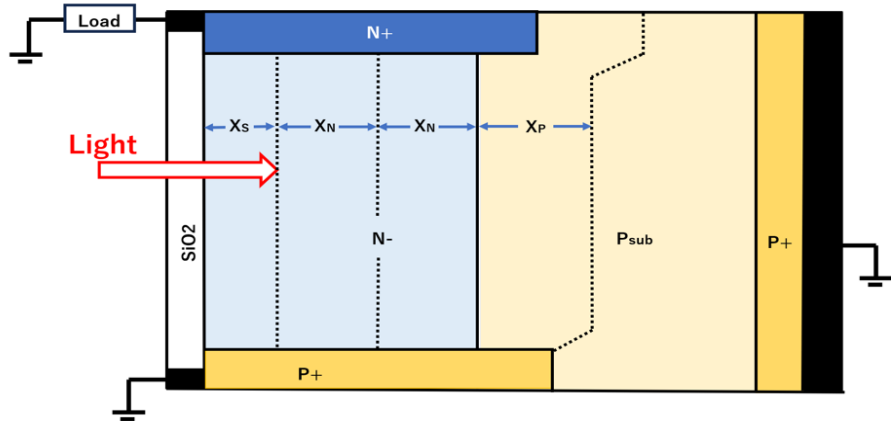
Sony 1978 Pinned Photodiode reported at SSDM1978



KODAK 1984 Pinned Photodiode reported at IEDM1984

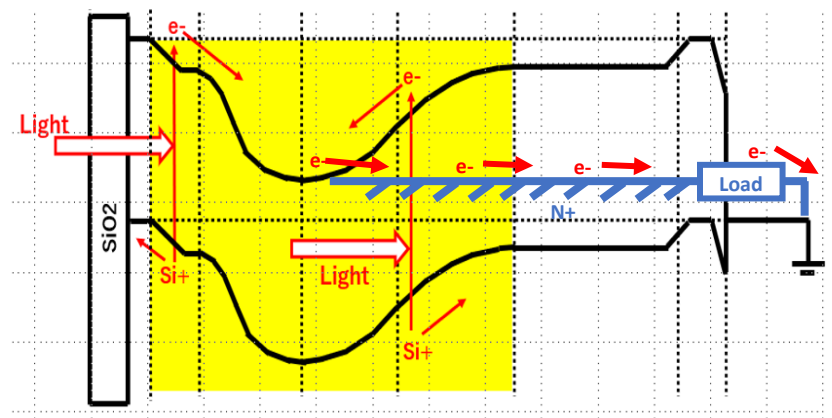
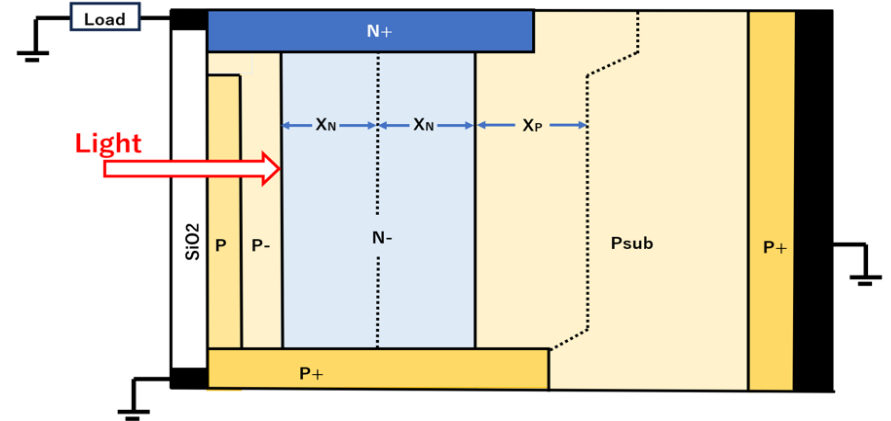
[Publication List by Yoshiaki Hagiwara.html](#)

Conventional Single Junction type Solar Cell



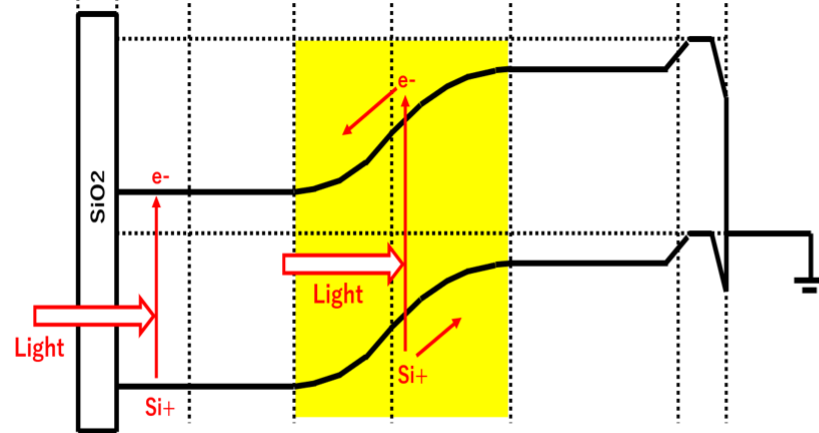
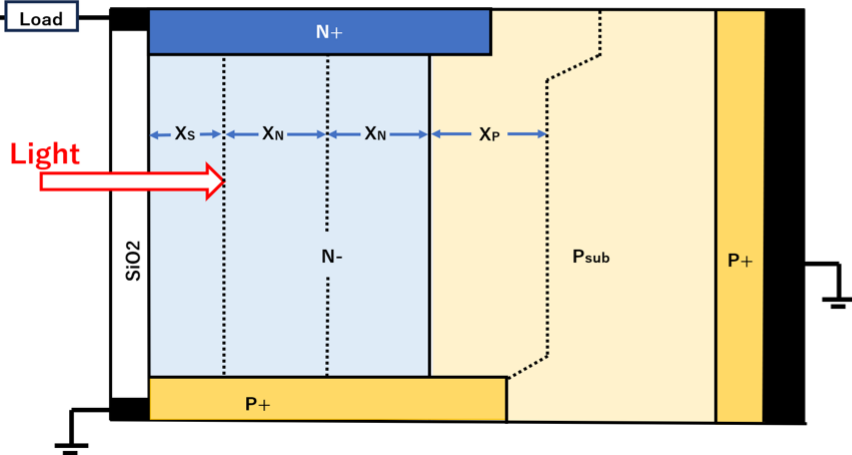
Quantum Efficiency $\sim (X_n + X_p)$

Pinned Photodiode type Solar Cell defined in JPA2020-131313



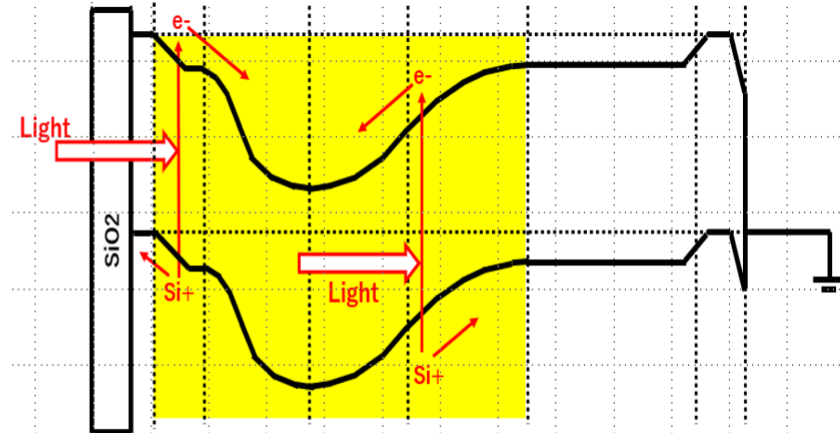
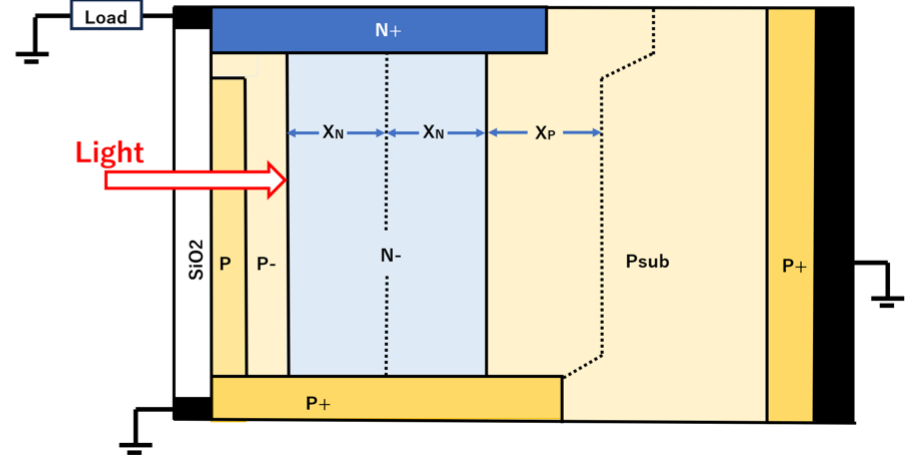
Quantum Efficiency $\sim (X_s + 2X_n + X_p)$

Conventional Single Junction type Solar Cell



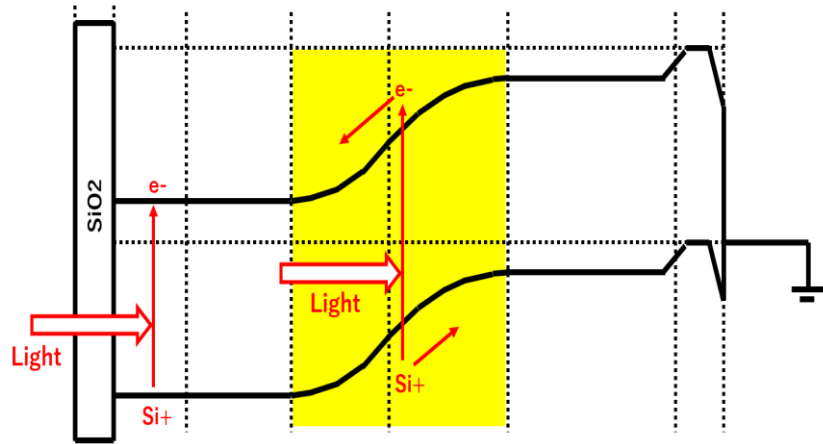
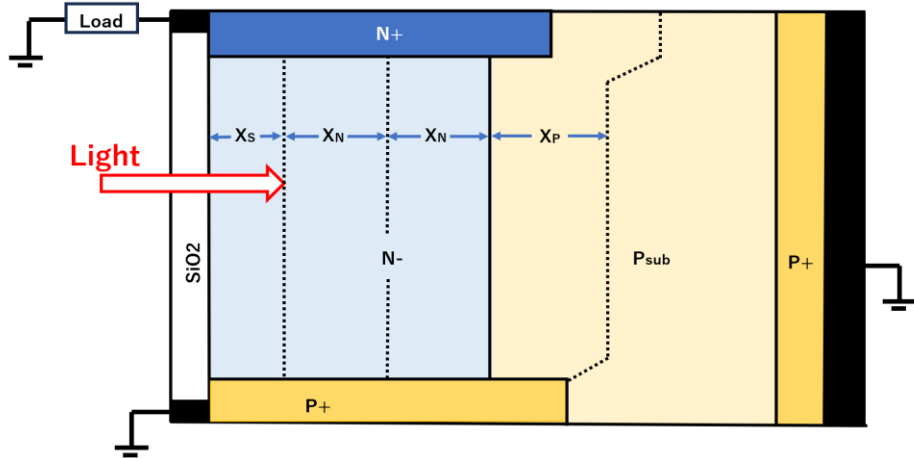
Quantum Efficiency $\sim (X_n + X_p)$

Pinned Photodiode type Solar Cell defined in JPA2020-131313



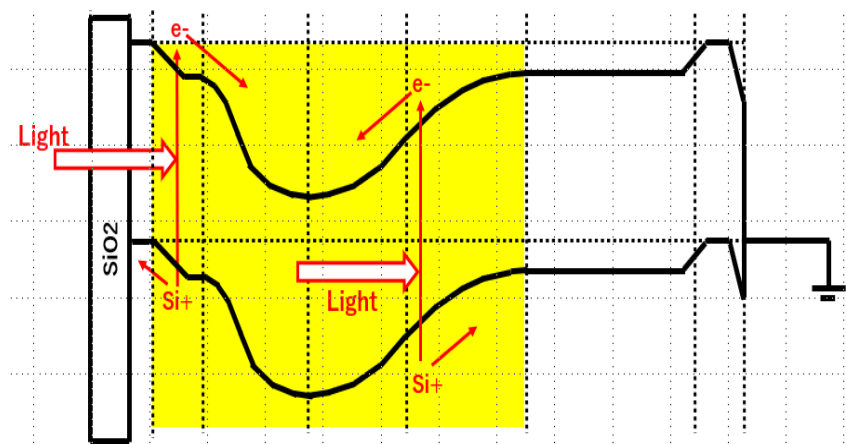
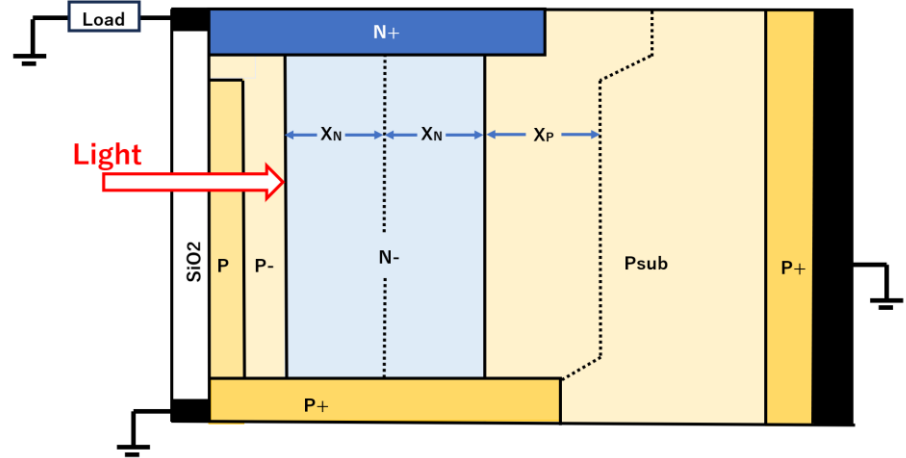
Quantum Efficiency $\sim (X_s + 2X_n + X_p)$

Conventional Single Junction type Solar Cell



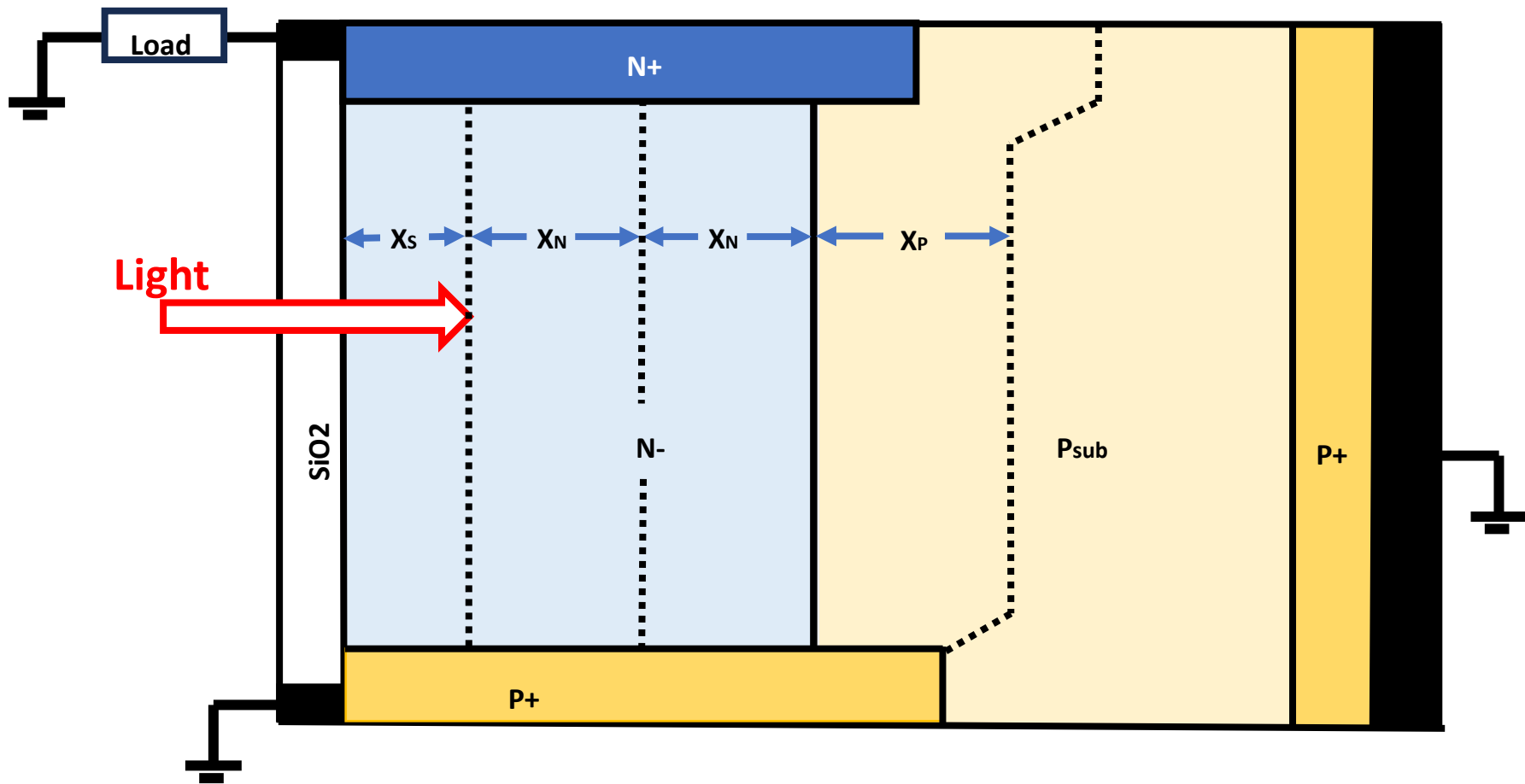
Quantum Efficiency $\sim (X_n + X_p)$

Pinned Photodiode type Solar Cell defined in JPA2020-131313

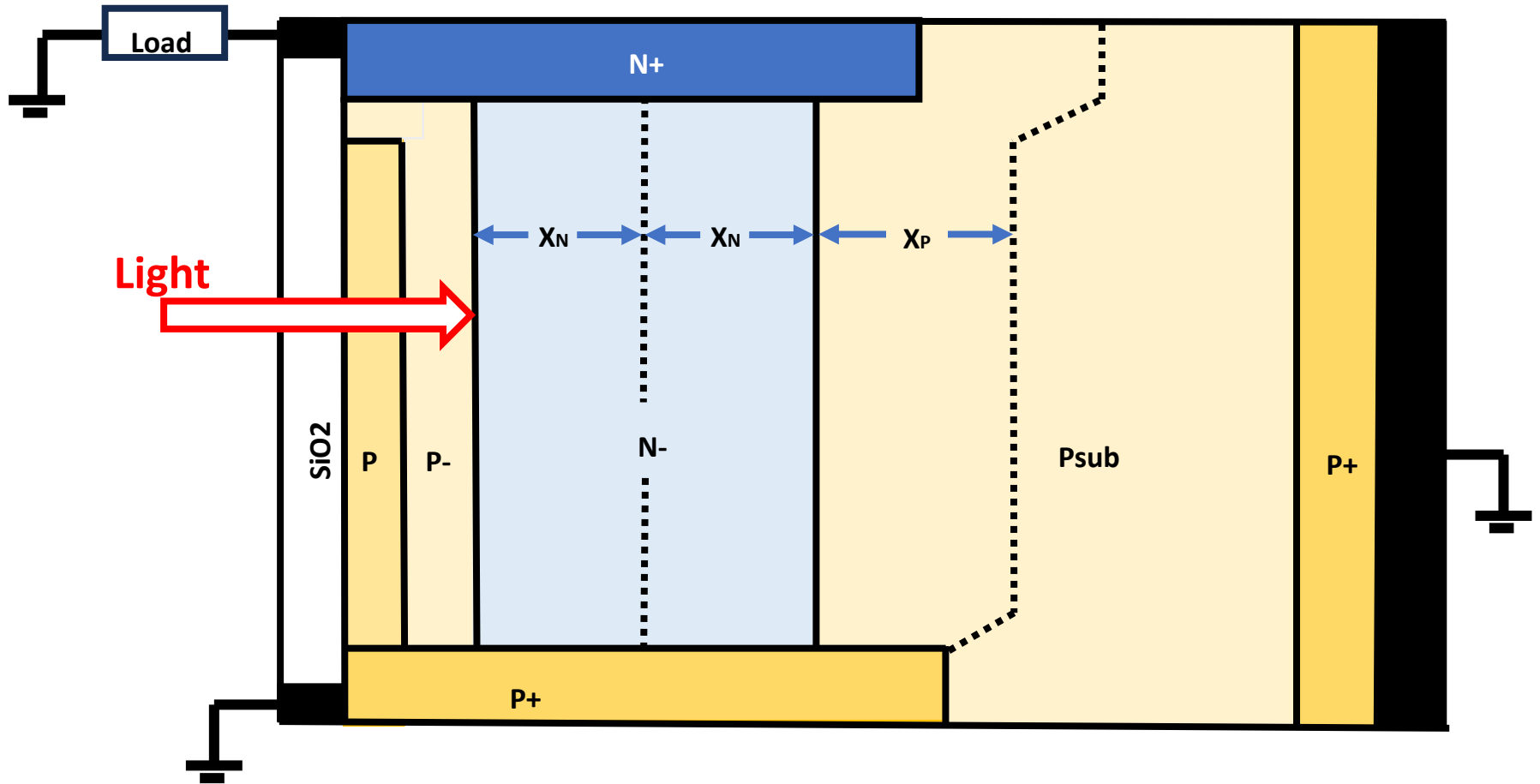


Quantum Efficiency $\sim (X_s + 2X_n + X_p)$

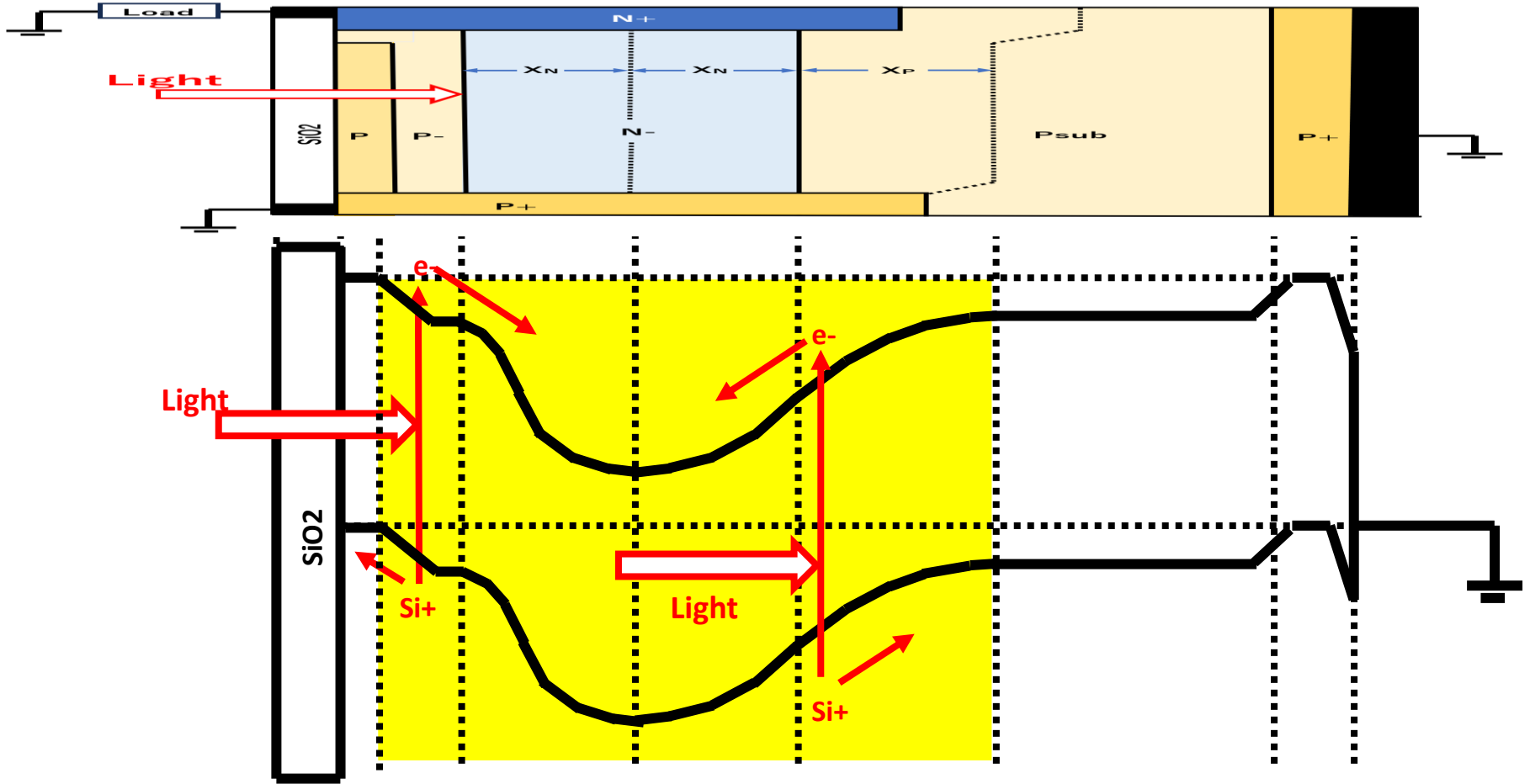
Conventional Single Junction type Solar Cell



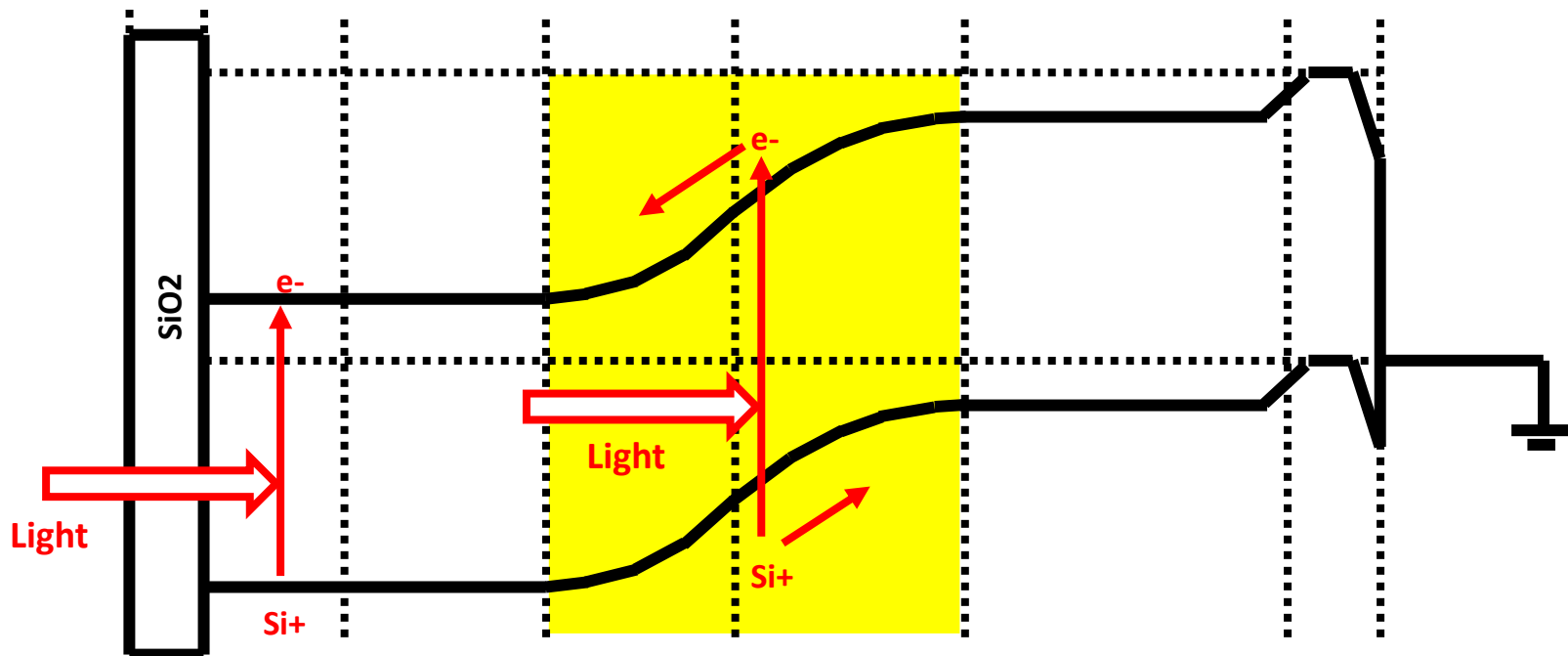
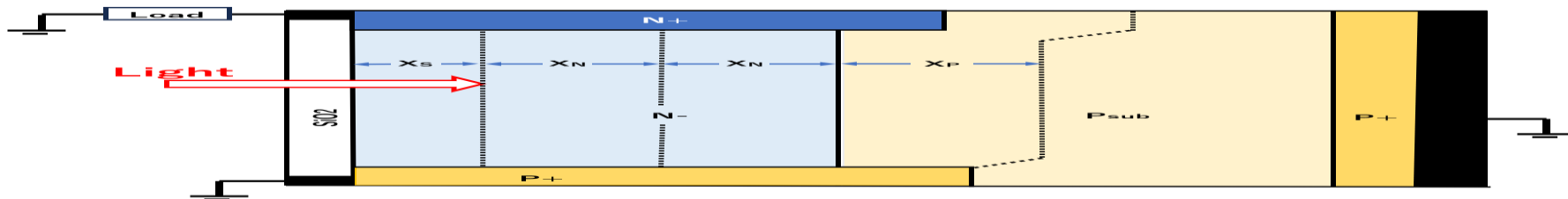
Pinned Photodiode type Solar Cell defined in JPA2020-131313



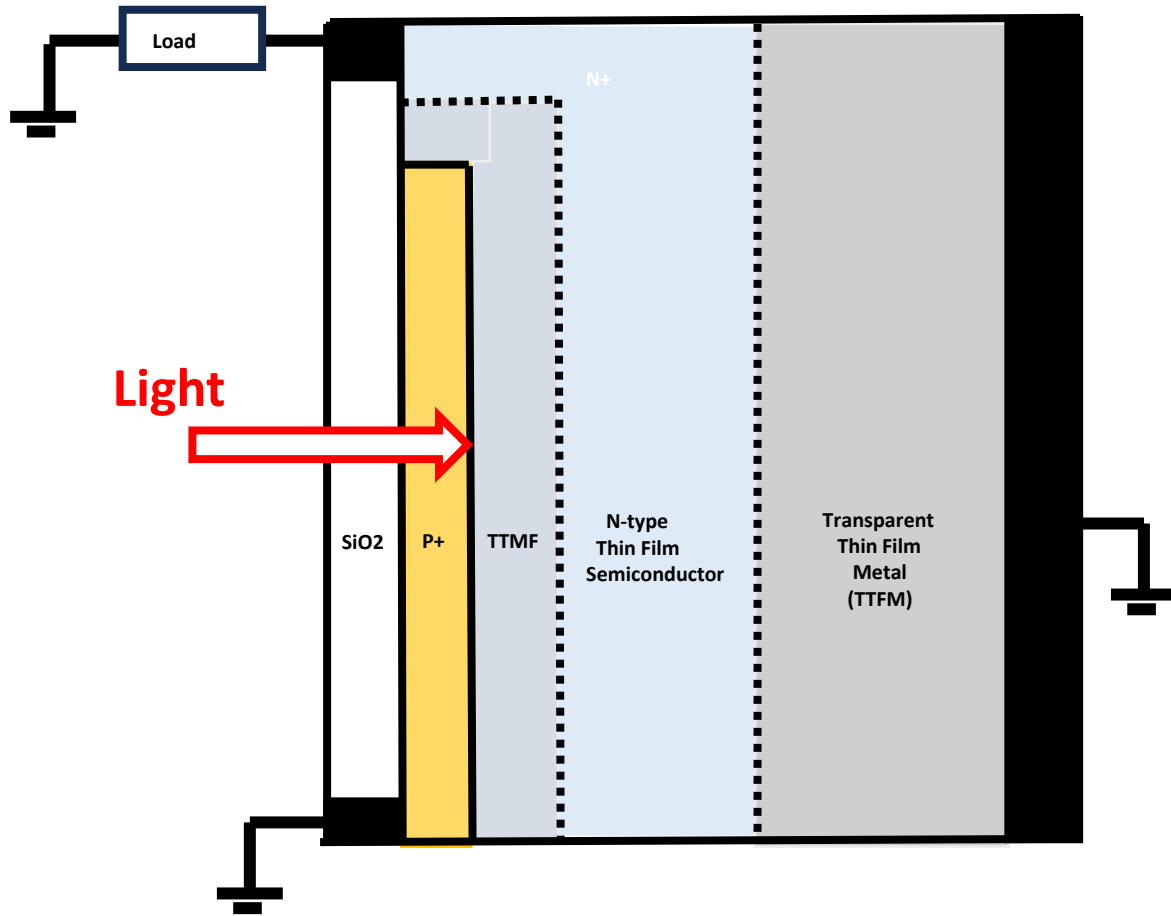
Pinned Photodiode type Solar Cell defined in JPA2020-131313



Conventional Single Junction type Solar Cell



Thin Film Pinned Photodiode type Solar Cell



1/22 13:00~18:40 NEDIA総会 東京神保町・学士館

<https://www.nedia.or.jp/jigyou/seminar/12954>

1/22 東京→大阪 @カプセルホテル大東洋

当駅始発 19:39 発 → 22:06 着 (147分) のぞみ87号 広島行

当駅始発 19:48 発 → 22:15 着 (147分) のぞみ257号 新大阪行

当駅始発 19:57 発 → 23:39 着 (222分) こだま755号 新大阪行

当駅始発 20:00 発 → 22:27 着 (147分) のぞみ89号 広島行

当駅始発 20:09 発 → 22:36 着 (147分) のぞみ259号 新大阪行

当駅始発 20:12 発 → 23:12 着 (180分) ひかり663号 新大阪行

当駅始発 20:21 発 → 22:45 着 (144分) のぞみ91号 岡山行

2024_01_23~01_29 熊本@カーナホテル

ホテルカーナA
hotel-carna-a.jp
545件のAgodaレビュー
〒860-0802熊本県熊本市中央区中央街 4-20・096-342-5002

ご予約確定のお知らせ

yo hagiwar 様

お客様のご予約IDは「1123239020」です。予約の確認またはキャンセル・変更は、アゴダのセルフサービス機能をご利用ください。

2024_01_22 NEDIA総会@学士館、神保町、東京
東京→大阪移動 @カプセルホテル大東洋

2024_01_23 大阪→熊本

2024_01_23~01_29 @カプセルホテルカーナA@熊本

2019_01_29 熊本→小田原→本厚木

1/29 15:04~20:39 熊本→小田原

熊本 ⇒ 博多 さくら560号

15:04 発 → 15:43 着 (39分)

のぞみ46号(N700系)(東京行)の運行表

博多 2024/01/17(水) 16:00 発

博多	16:00 発
小倉(福岡)	16:16 発
広島	17:03 発
岡山	17:40 発
姫路	17:59 発
新神戸	18:16 発
新大阪	18:30 発
京都	18:45 発
名古屋	19:20 発

名古屋 19:25着 19:31発

ひかり

小田原 20:38着 20:39発



崇城大学

理事長付 特任教授

工学博士、Ph.D.

IEEE Life Fellow

AAIA Fellow

萩原良昭

〒860-0082 熊本市西区池田4-22-1

Phone : 080-2062-5657 (直通)

Fax : 096-326-3000

<https://www.sojo-u.ac.jp>

E-mail : hagiwara@ofc.sojo-u.ac.jp

合同会社ロコムテック Locomtec

萩原AIPS研究所 所長



〒243-0201 厚木市上荻野4313-1

Phone/Fax 046-241-3465

<https://locomtec.jp/萩原aips研究所>

<http://www.aiplab.com>

hagiwara@aiplab.com